



P89LPC920 / 921/922

具有双时钟80C51内核的8位微控制器

2 kB / 4 kB / 8 kB具有256字节数据RAM的3 V低功耗闪存

2003年11月6日至21日

产品数据

1. 一般描述

P89LPC920 / 921/922是专为应用而设计的单芯片微控制器。要求各种性能的高集成度，低成本解决方案。P89LPC920 / 921/922基于高性能处理器架构，执行指令在两个到四个时钟，六倍的速度标准的80C51设备。许多系统级功能已经被纳入P89LPC920 / 921/922为了减少元件数量，电路板空间和系统成本。

2. 特征

2.1 主要特点

- 2 kB / 4 kB / 8 kB具有1 kB可擦除扇区的闪存代码存储器，64字节可擦除页面大小和单字节擦除。
- 256字节RAM数据存储器。
- 两个16位计数器/定时器。每个定时器都可以配置为切换端口输出。定时器溢出或成为PWM输出。
- 实时时钟也可以用作系统定时器。
- 两个具有可选输入和参考源的模拟比较器。
- 增强型UART，带小数波特率发生器，中断检测，帧错误检测，自动地址检测和多功能中断功能。
- 400 kHz字节宽I²C总线通信端口。
- 可配置的片上振荡器，具有频率范围和RC振荡器选项（由用户编程的Flash配置位选择）。RC振荡器选项允许无需外部振荡器组件的操作振荡器选项。支持从20 kHz到12 MHz的最大工作频率。RC振荡器选项是可选的，并且可以调节。
- 2.4 V至3.6 V V_{DD} 工作范围。I/O引脚耐5V（可能被拉高或驱动至5.5V）。
- 最少15个I/O引脚。使用片上振荡器和复位时最多可以有18个I/O引脚选项。

2.2 附加功能

- 20引脚TSSOP和DIP封装。
- 高性能80C51 CPU提供167 ns的指令周期时间。在12 MHz下执行除乘法和除法以外的所有指令均为333 ns。这是运行在同一时钟的标准80C51的6倍频率。相同性能的较低时钟频率会导致功耗下降。节省并降低EMI。



PHILIPS

对Flash代码存储器进行在应用编程. 这允许改变
代码在运行的应用程序.

串行闪存编程允许简单的在线生产编码. 闪存

安全位防止读取敏感的应用程序.

s 看门狗定时器, 带有独立的片上振荡器, 无需外部
组件.看门狗预分频器可从8个值中选择.

■ 低电压复位 (掉电检测) 允许系统正常关机
电源故障.可以选择配置为中断.

s 空闲和两种不同的掉电降低功耗模式. 从改进唤醒
掉电模式 (一个低中断输入开始执行).典型的掉电
当前是1 μA (禁用电压比较器的总功率下降).

s 低电平有效复位. 片上上电复位允许在没有外部复位的情况下工作
组件.复位计数器和复位毛刺抑制电路可以防止
虚假和不完整的重置.软件重置功能也可用.

振荡器失效检测. 看门狗定时器具有一个单独的全片上振荡器
允许它执行振荡器故障检测功能.

s 可编程端口输出配置选项:

- x 准双向,
- x 漏极开路,
- x 推拉,
- x 仅用于输入.

s Port 'input pattern match' detect. Port 0 may generate an interrupt when the value
的引脚匹配或不匹配可编程模式.

s 所有端口引脚上的 LED驱动能力 (20 mA). 最大的限制是指定的
整个芯片.

s 受控摆率端口输出, 以减少EMI. 产出大约
最小斜坡时间为10 ns.

■ 只有电源和接地连接才能操作

当选择内部复位选项时P89LPC920 / 921/922.

四个中断优先级.

8个键盘中断输入, 另外还有两个外部中断输入.

秒的 数据指针.

施密特触发器端口输入.

仿真支持.

3. 订购信息

表格1: 订购信息

型号	包		
	名称	描述	版
P89LPC920FDH	TSSOP20	塑料薄缩小包装; 20导联;身体宽度4.4毫米	SOT360-1
P89LPC921FDH	TSSOP20	塑料薄缩小包装; 20导联;身体宽度4.4毫米	SOT360-1
P89LPC922FDH	TSSOP20	塑料薄缩小包装; 20导联;身体宽度4.4毫米	SOT360-1
P89LPC922FN	DIP20	塑料双列直插式封装; 20引线 (300 mil)	SOT146-1

3.1订购选项

表2: 部分选项

型号	闪存	温度范围	频率
P89LPC920FDH	2 kB	-40°C至+ 85°C	0至12 MHz
P89LPC921FDH	4 kB	-40°C至+ 85°C	0至12 MHz
P89LPC922FDH	8 kB	-40°C至+ 85°C	0至12 MHz
P89LPC922FN	8 kB	-40°C至+ 85°C	0至12 MHz

4. 框图

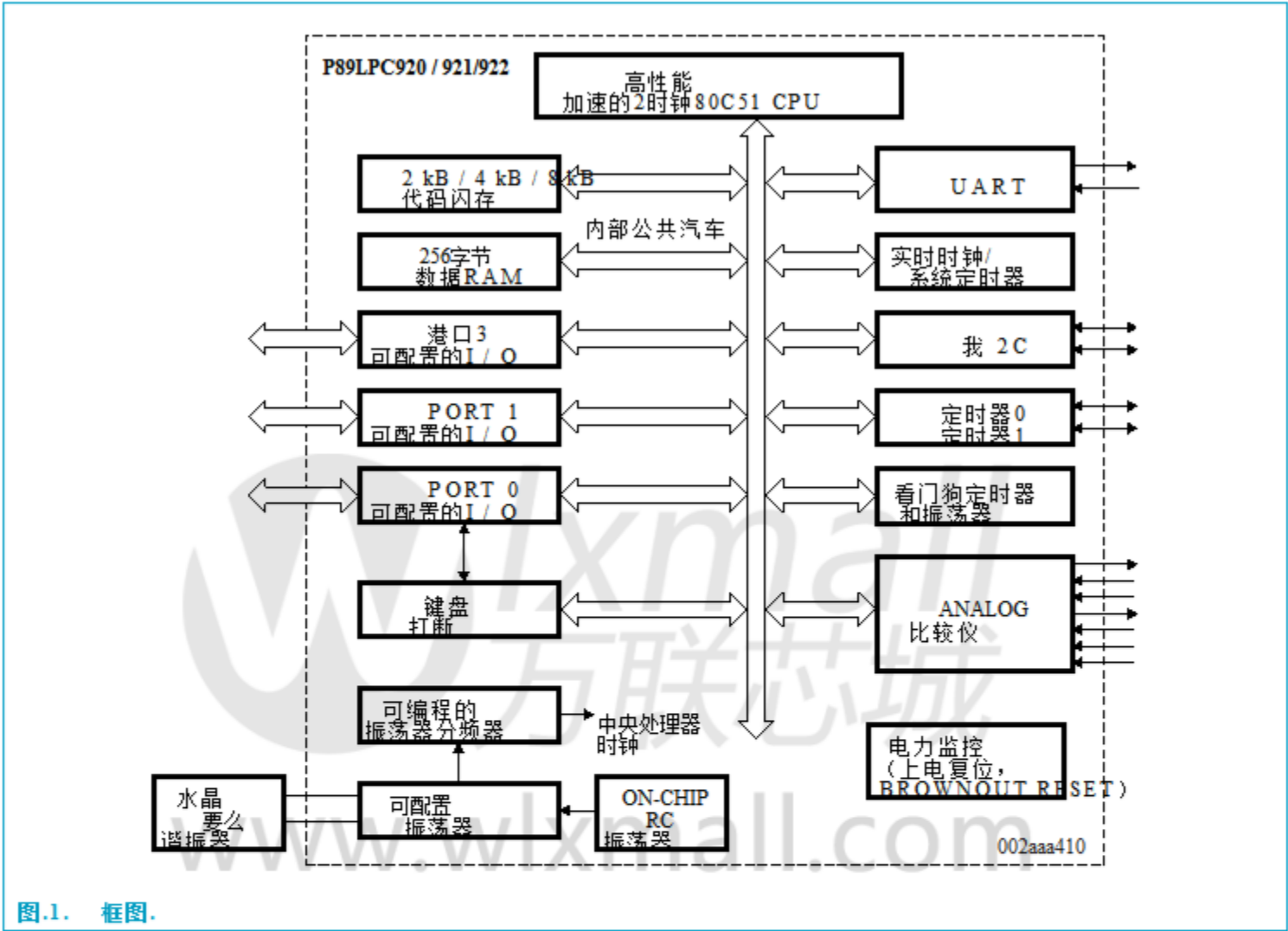
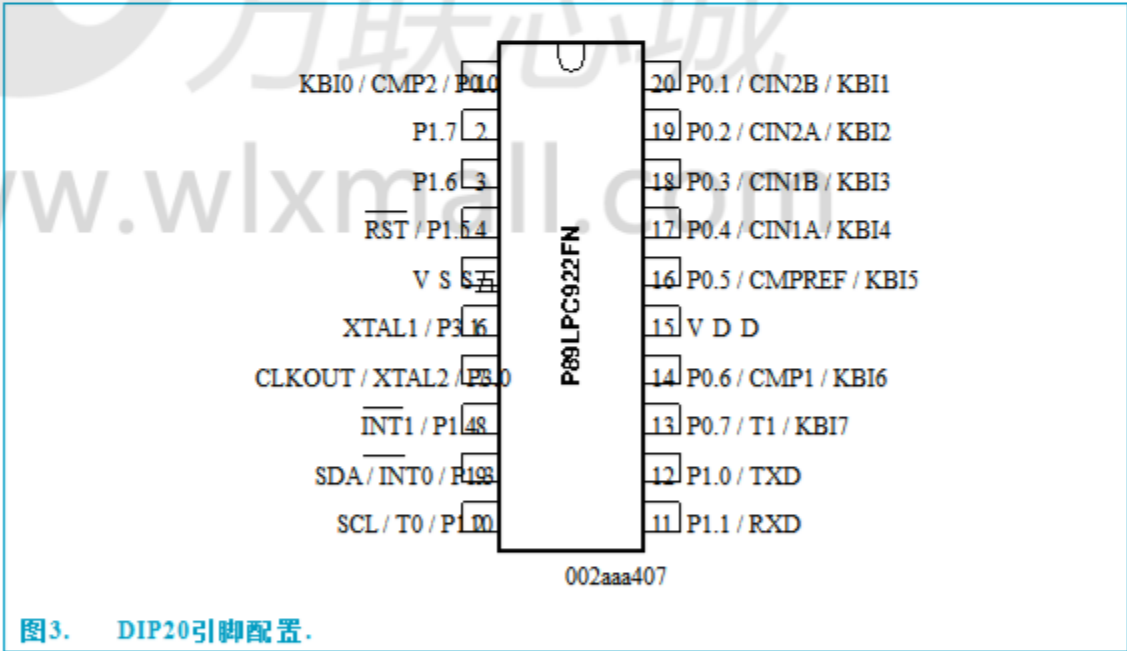
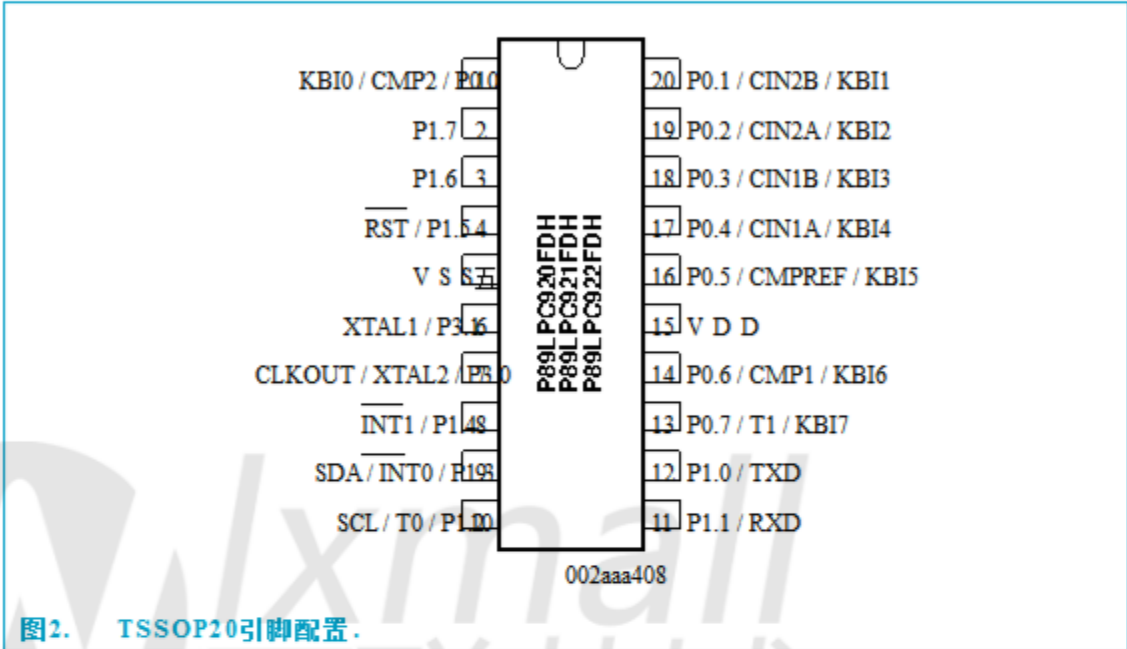


图.1. 框图.

5. 固定信息

5.1 引脚



5.2引脚说明

表3: 引脚描述

符号	销	类型	描述
P0.0 - P0.7	1, 20, 19, I/O		端口0: 端口0是具有用户可配置输出类型的8位I/O端口.在重置期间
	18, 17, 16, I/O		端口0锁存器配置为仅在输入模式下禁用内部上拉.
	14, 13		端口0引脚作为输入和输出的操作取决于端口配置
			选择.每个端口引脚都是独立配置的.请参阅第8.12.1节“端口”
			配置“和表8”直流电气特性“的细节.
			键盘中断功能与端口0引脚一起工作.
			所有引脚都具有施密特触发输入.
			端口0还提供了各种特殊功能, 如下所述:
1	I/O	P0.0 - P0口位0.	
	Ø	CMP2 - 比较器2的输出.	
	一世	KBI0 - 键盘输入0.	
20	I/O	P0.1 - P0口位1	
	一世	CIN2B - 比较器2正向输入B.	
	一世	KBI1 - 键盘输入1.	
19	I/O	P0.2 - P0口位2	
	一世	CIN2A - 比较器2正向输入A.	
	一世	KBI2 - 键盘输入2.	
18	I/O	P0.3 - P0口位3	
	一世	CIN1B - 比较器1正极输入B.	
	一世	KBI3 - 键盘输入3.	
17	I/O	P0.4 - 端口0位4.	
	一世	CIN1A - 比较器1正向输入A.	
	一世	KBI4 - 键盘输入4.	
16	I/O	P0.5 - P0口位5	
	一世	CMPREF - 比较器参考(负)输入.	
	一世	KBI5 - 键盘输入5.	
14	I/O	P0.6 - P0口位6	
	Ø	CMP1 - 比较器1输出.	
	一世	KBI6 - 键盘输入6.	
13	I/O	P0.7 - P0口位7	
	I/O	T1 - 定时器/计数器1的外部计数输入或溢出输出.	
	一世	KBI7 - 键盘输入7.	

表 3: 引脚说明 ...继续

符号	销	类型	描述
P1.0 - P1.7	12, 11, 10, I / O, I	[1]	端口1: 端口1是具有用户可配置输出类型的8位I / O端口, 除了三引脚如下所述.在复位期间, 端口1锁存器配置为仅输入模式 禁用内部上拉.可配置的端口1引脚作为输入 输出取决于所选的端口配置.每个可配置的 端口引脚是独立编程的.请参阅第8.12.1节“端口配置” 和表8“直流电特性”的细节. P1.2 - P1.3是漏极开路时 用作输出. P1.5只是输入. 所有引脚都具有施密特触发输入. 端口1还提供了各种特殊功能, 如下所述:
	9, 8, 4, 3,		
	2		
	12		I / O P1.0 - 端口1位0. Ø TXD - 串口的发送器输出.
	11		I / O P1.1 - 端口1位1 —世 RXD - 串行端口的接收器输入.
	10		I / O P1.2 - 端口1位2 (用作输出时为漏极开路) . I / O T0 - 定时器/计数器0外部计数输入或溢出输出 (用作开漏时) 输出) . I / O SCL - I2C串行时钟输入/输出.
	9		I / O P1.3 - 端口1的第3位 (用作输出时为漏极开路) . —世 INT0 - 外部中断0输入. I / O SDA - I2C串行数据输入/输出.
	8		I / O P1.4 - 端口1位4. —世 INT1 - 外部中断1输入.
	4I		P1.5 - 端口1位5 (仅限输入) . —世 RST - 外部复位输入 (如果通过FLASH配置选择) .此引脚为低电平 复位微控制器, 导致I / O端口和外设进入默认状态 状态, 处理器从地址0开始执行.
	3		I / O P1.6 - 端口1位6.
	2		I / O P1.7 - 端口1位7.

表3: 引脚说明 ...继续

符号	销	类型	描述
P3.0 - P3.1	7, 6	I/O	端口3: 端口3是具有用户可配置输出类型的2位I/O端口.在重置期间 端口3锁存器配置为仅限输入模式, 禁止内部上拉. 端口3引脚作为输入和输出的操作取决于端口配置 选择.每个端口引脚都是独立配置的.请参阅第8.12.1节“端口” 配置“和表8”直流电气特性“的细节. 所有引脚都具有施密特触发输入. 端口3还提供了如下所述的各种特殊功能:
	7	I/O	P3.0 - 端口3位0.
	Ø		XTAL2 - 振荡器放大器的输出 (当晶振选项为 通过FLASH配置选择.
	Ø		CLKOUT - 当通过SFR位 (ENCLK - TRIM.6) 使能时, CPU时钟被2分频.它 如果CPU时钟是内部RC振荡器, 看门狗振荡器或者内部RC振荡器, 则可以使用 外部时钟输入, 除非XTAL1 / XTAL2用于产生时钟源 实时时钟/系统定时器.
	6	I/O	P3.1 - 端口3位1
	一世		XTAL1 - 输入到振荡器电路和内部时钟发生器电路 (当 通过FLASH配置选择).它可以是一个端口引脚, 如果内部RC振荡器或 看门狗振荡器用作CPU时钟源, 而不使用XTAL1 / XTAL2 为实时时钟/系统定时器生成时钟.
V SS	5I		接地: 0 V参考.
V DD	15	一世	电源: 这是用于正常操作和空闲的电源电压 和掉电模式.

[1] P1.0-P1.4, P1.6, P1.7的输入/输出.输入P1.5.

6. 逻辑符号

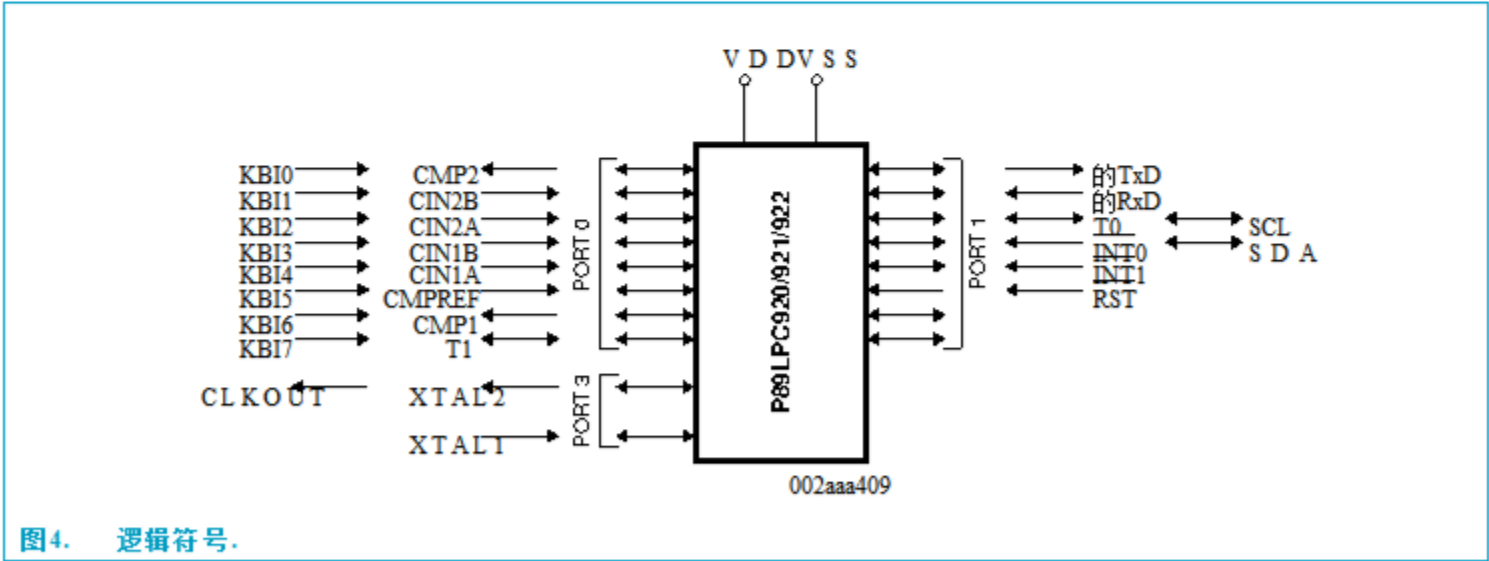


图4. 逻辑符号.

7. 特殊功能寄存器

备注：特殊功能寄存器（SFR）的访问权限在以下限制中方法：

- 用户不得试图访问任何未定义的SFR位置。
- 访问任何定义的SFR位置必须严格执行功能特殊功能寄存器。
- 标记为“-”，“0”或“1”的SFR位只能写入和读取，如下所示：
 - ‘-’ Unless otherwise specified, must be written with ‘0’, but can return any value when read (even if it was written with ‘0’). It is a reserved bit and may be used in future derivative.
 - ‘0’ must be written with ‘0’, and will return a ‘0’ when read.
 - ‘1’ must be written with ‘1’, and will return a ‘1’ when read.



表4: 特殊功能寄存器

8-bit microcontrollers with two-clock 80C51 core

*表示可位寻址的SFR.

名称	描述	SFR 地址	位功能和地址								LSB	重置值	
			MSB									十六进制	二进制
		位地址	E7	E6	E5	E4	E3	E2	E1	E0			
ACC *	累加器	E0H										00	00000000
AUXR1	辅助功能寄存器	A2H	CLKLP	EBRR	ENT1	ENT0	SRST	0	-	DPS		00 [1]	000000x0
		位地址	F7	F6	F5	F4	F3	F2	F1	F0			
B *	B注册	F0H										00	00000000
BRGR0 [2]	波特率发生器速率低	BEH										00	00000000
BRGR1 [2]	波特率发生器速率高	BFH										00	00000000
BRGCON	波特率发生器控制	BDH	-	-	-	-	-	-	SBRGS	BRGEN		00	xxxxxx00
CMP1	比较器1控制寄存器	A C H	-	-	CE1	CP1	CN1	OE1	CO1	CMF1		00 [1]	xx000000
CMP2	比较器2控制寄存器	ADH	-	-	CE2	CP2	CN2	OE2	CO2	CMF2		00 [1]	xx000000
DIVM	CPU时钟除以M控制	95H										00	00000000
DPTR	数据指针（2个字节）												
DPH	数据指针高	83H										00	00000000
DPL	数据指针LOW	82H										00	00000000
FMADRH	程序闪存地址高	E7H										00	00000000
FMADRL	程序闪存地址低	E6H										00	00000000
FMCON	程序闪存控制（读取）	E4H	忙	-	-	-	H V A	HVE	SV	OI		70	01110000
	程序闪存控制（写入）	E4H	FMCMD.7	FMCMD.6	FMCMD.5	FMCMD.4	FMCMD.3	FMCMD.2	FMCMD.1	FMCMD.0			
FMDATA	编程Flash数据	E5H										00	00000000
I2ADR	I2C从地址寄存器	胸径	I2ADR.6	I2ADR.5	I2ADR.4	I2ADR.3	I2ADR.2	I2ADR.1	I2ADR.0	GC		00	00000000
		位地址	DF	DE	DD	DC	DB	DA	D9	D8			
I2CON *	I2C控制寄存器	D8H	-	I2EN	S T A	S T O	SI	AA	-	CRSEL		00	x00000x0
I2DAT	I2C数据寄存器	D A H											
I2SCLH	串行时钟发生器/ SCL占空比寄存器为高	DDH										00	00000000

表4: 特殊功能寄存器 继续

*表示可位寻址的SFR.

港口3	位地址 B0H	B7	B6	B5	B4
		-	-	-	-

表4: 特殊功能寄存器—继续

8-bit microcontrollers with two-clock 80C51 core

*表示可位寻址的SFR。

名称	描述	SFR 地址	位功能和地址								重置值		
			MSB							LSB	十六进制	二进制	
P1M2	端口1输出模式2	92H	(P1M2.7)	(P1M2.6)	-	(P1M2.4)	(P1M2.3)	(P1M2.2)	(P1M2.1)	(P1M2.0)	00	00xx00	
P3M1	端口3输出模式1	B1H	-	-	-	-	-	-	(P3M1.1)	(P3M1.0)	03	[1]xxxxxx11	
P3M2	端口3输出模式2	B2H	-	-	-	-	-	-	(P3M2.1)	(P3M2.0)	00	[1]xxxxxx00	
PCON	电源控制寄存器	87H	SMOD1	SMOD0	BOPD	BOI	GF1	GF0	PMOD1	PMOD0	00	00000000	
PCONA	电源控制寄存器A	B5H	RTCPD	-	VCPD	-	I2PD	-	SPD	-	00	[1] 00000000	
		位地址	D7	D6	D5	D4	D3	D2	D1	D0			
PSW *	程序状态字	D0H	CY	AC	F0	RS1	RS0	OV	F1	P	00H	00000000	
PT0AD	端口0数字输入禁用	F6H	-	-	PT0AD.5	PT0AD.4	PT0AD.3	PT0AD.2	PT0AD.1	-	00H	xx00000x	
RSTSRC	复位源寄存器	DFH	-	-	BOF	POF	R_BK	R_WD	R_SF	R_EX		[3]	
RTCCON	实时时钟控制	D1H	RTCF	RTCS1	RTCS0	-	-	-	ERTC	RTCEN	60	[1] [6]	
RTCH	实时时钟寄存器高	D2H									00	[6] 00000000	
RTCL	实时时钟寄存器为低电平	D3H									00	[6] 00000000	
SADDR	串行端口地址寄存器	A9H									00	00000000	
SADEN	串口地址使能	B9H									00	00000000	
SBUF	串口数据缓冲区寄存器	99H									XX	XXXXXXXXXX	
		位地址	9F	9E	9D	9C	9B	9A	99	98			
SCON *	串口控制	98H	SM0/FE	SM1	SM2	REN	TB8	RB8	TI	RI	00	00000000	
SSTAT	串口扩展状态寄存器	8EH	DBMOD	INTLO	CIDIS	DBISEL	FE	BR	OE	限制	00	00000000	
SP	堆栈指针	81H									07	00000111	
TAMOD	定时器0和1辅助模式	8FH	-	-	-	T1M2	-	-	-	T0M2	00	xxx0xxx0	
		位地址	8F	8E	8D	8C	8B	8A	89	88			
TCON *	定时器0和1控制	88H	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0	00	00000000	
TH0	定时器0高	8CH									00	00000000	
TH1	定时器1高	8DH									00	00000000	
TL0	定时器0低	8AH									00	00000000	
TL1	定时器1低	8BH									00	00000000	
TMOD	定时器0和1模式	89H	T1GATE	T1C/T	T1M1	T1M0	T0GATE	T0C/T	T0M1	T0M0	00	00000000	

表4: 特殊功能寄存器—继续

8-bit microcontrollers with two-clock 80C51 core

*表示可位寻址的SFR.

名称	描述	SFR 地址	位功能和地址 MSB	重置值 十六进制进制
修剪	内部振荡器调整寄存器	96H	- ENCLK TRIM.5 TRIM.4 TRIM.3 TRIM.2 TRIM.1 TRIM.0	[5] [6]
WDCON	看门狗控制寄存器	A7H	PRE2 PRE1 PRE0 - - WDRUN WDTOF WDCLK	[4] [6]
WDL	看门狗负载	C1H		FF 11111111
送入 WFEED1	看门狗进给1	C2H		
WFEED2	看门狗进给2	C3H		

[1] 上电后所有端口都处于输入状态(高阻态)。

[2] 只有在BRGCON SFR中的BRGEN为0时才能写入BRGR1和BRGR0.如果在BRGEN = 1时写入任何数据,结果是不可预知的。

[3] RSTSRC寄存器反映了P89LPC920 / 921/922复位的原因.上电复位后,除POF和BOF以外的所有复位源标志都被清除.上电复位值是xx110000.

[4] 复位后,值为111001x1,即PRE2-PRE0均为1, WDRUN = 1且WDCLK = 1.看门狗复位后WDTOF位为1,上电复位后为0.其他重置将不会影响WDTOF.

[5] 在上电复位时, TRIM SFR以工厂预编程值初始化.其他复位不会导致TRIM寄存器的初始化.

[6] 影响这些SFR的唯一复位源是上电复位.

Wlxmall
万联芯城
www.wlxmall.com

8. 功能说明

备注：请参考
功能说明。

P89LPC920 / 921/922用户手册了解更多详情

8.1 增强型CPU

P89LPC920 / 921/922使用增强型80C51 CPU，运行时间为6倍标准80C51设备的速度。一个机器周期由两个CPU时钟周期组成，大多数指令在一个或两个机器周期中执行。

8.2 时钟

8.2.1 时钟定义

P89LPC920 / 921/922有几个内部时钟，如下所示：

OSCCLK - 输入到DIVM时钟分频器。OSCCLK从四个中选择一个时钟源（见图5），也可以选择分频为较慢的频率

（见第8.7节“CPU时钟（CCLK）修改：DIVM寄存器”）。

注：f_{OSC} 被定义为OSCCLK频率。

CCLK - CPU时钟；时钟分频器的输出。每个有两个CCLK周期机器周期，大多数指令在一到两个机器周期（两个或四个CCLK周期）。

RCCLK - 内部7.373 MHz RC振荡器输出。

PCLK - 用于各种外围设备的时钟，并且是CCLK / 2

8.2.2 CPU时钟（OSCCLK）

P89LPC920 / 921/922提供了几个用户可选择的振荡器选项生成CPU时钟。这可以从一个高的需求范围进行优化精确到尽可能低的成本。这些选项是在FLASH时配置的，包括一个片上看门狗振荡器，一个片上RC振荡器，振荡器使用外部晶体或外部时钟源。晶体振荡器可以针对低频，中频或高频晶体进行优化，覆盖范围从20 kHz至12 MHz。

8.2.3 低速振荡器选项

该选项支持20 kHz至100 kHz范围内的外部晶振。陶瓷的谐振器也支持这种配置。

8.2.4 中速振荡器选项

该选项支持100 kHz至4 MHz范围内的外部晶振。陶瓷的谐振器也支持这种配置。

8.2.5 高速振荡器选项

该选项支持4 MHz至12 MHz范围内的外部晶振。陶瓷的谐振器也支持这种配置。

8.2.6 时钟输出

P89LPC920 / 921/922支持用户可选择的时钟输出功能

当晶体振荡器未被使用时，XTAL2 / CLKOUT引脚.如果出现这种情况
另一个时钟源被选中（片上RC振荡器，看门狗振荡器，
外部时钟输入X1），如果实时时钟不使用晶体
振荡器作为其时钟源.这允许外部设备同步到

P89LPC920 / 921/922.该输出由TRIM寄存器的ENCLK位使能.

这个时钟输出的频率是 $\frac{1}{2}$ 的CCLK. 如果时钟输出不是在空闲模式下需要，可能会在进入空闲模式之前关闭，节省更多功率.

8.3片内RC振荡器选项

P89LPC920 / 921/922有一个6位TRIM寄存器，可以用来调整

RC振荡器的频率.在复位期间，TRIM值被初始化为工厂
预编程值将振荡器频率调整到7.373 MHz，

室内±1%

温度.最终用户应用程序可以写入调整寄存器来调整片上
RC振荡器到其他频率.

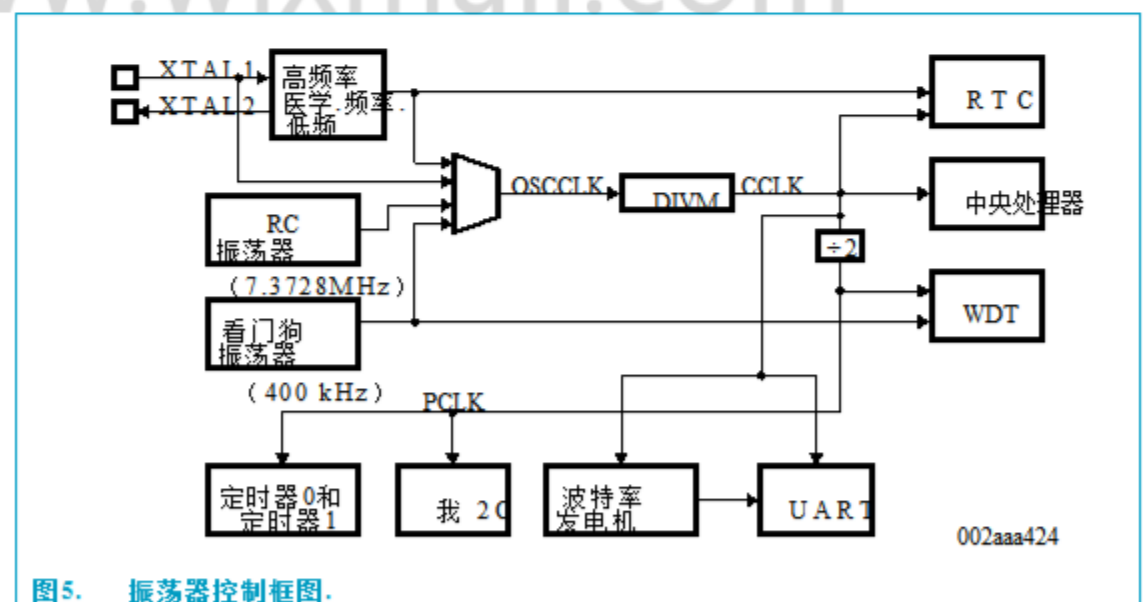
8.4看门狗振荡器选项

看门狗有一个单独的振荡器，频率为400 kHz.这个
当不需要高时钟频率时，可以使用振荡器来节省功耗.

8.5外部时钟输入选项

在这种配置中，处理器时钟来源于外部驱动

XTAL1 / P3.1引脚.速率可以从0Hz到12MHz. XTAL2 / P3.0引脚
可用作标准端口引脚或时钟输出.



002aaa424

8.6 CPU时钟（CCLK）唤醒延迟

P89LPC920 / 921/922有一个内部唤醒定时器，可以延迟时钟直到它根据所使用的时钟源而稳定。如果时钟源是三者中的任何一个晶体选择（低，中，高频率）的延迟是992 OSCCLK周期加60到100 微秒。如果时钟源是内部RC振荡器，看门狗振荡器或外部时钟，延迟为224个OSCCLK周期加上60到100 微秒。

8.7 CPU时钟（CCLK）修改：DIVM寄存器

通过配置一个OSCCLK频率可以被分成多达510次分配寄存器DIVM来产生CCLK。这个功能使得它成为可能暂时以较低的速率运行CPU，从而降低功耗。通过分割时钟，CPU可以保留响应不会退出空闲状态的事件的能力。模式通过以较低速率执行其正常程序来实现。这也可以允许绕过在掉电模式下的振荡器启动时间用过的。DIVM的价值可能随时被程序改变中断代码执行。

8.8 低功率选择

P89LPC920 / 921/922的设计运行频率最高为12 MHz（CCLK）。然而，
if CCLK is 8 MHz or slower, the CLKLP SFR bit (AUXR1.7) can be set to '1' to lower
耗电里进一步增加。在任何重置时，CLKLP都是允许最高的“0”性能访问。如果CCLK以8 MHz运行，则可以用软件将该位置1或更慢。

8.9 内存组织

各种P89LPC920 / 921/922内存空间如下：

- 数据

128字节的内部数据存储空间（00h：7Fh）通过直接或间接访问寻址，使用除MOVX和MOVC以外的指令。全部或部分堆栈可能在这个地区。

- IDATA

间接数据。内部数据存储空间（00h：FFh）的256字节通过访问使用除MOVX和MOVC以外的指令进行间接寻址。全部或部分堆栈可能在这个区域。这个区域包括DATA区和128个字节就在它的上面。

- SFR

特殊功能寄存器。选定的CPU寄存器和外设控制和状态寄存器，只能通过直接寻址访问。

- CODE

64 kB的代码存储空间，作为程序执行的一部分进行访问并通过MOVC指令。P89LPC920 / 921/922具有2 kB / 4 kB / 8 kB的片上代码记忆。

8.10数据RAM的安排

片内RAM的256字节按表5所示组织.

表5: 片上数据存储器的使用		
类型	数据RAM	大小 (字节)
数据	可以直接和间接寻址的内存	128
IDATA	可以间接寻址的内存	256

8.11中断

P89LPC920 / 921/922使用四个优先级中断结构.这允许在控制许多中断源的处理方面有很大的灵活性.该P89LPC920 / 921/922支持12个中断源: 外部中断0和1, 定时器0和1, 串口Tx, 串口Rx, 组合串口Rx / Tx, 掉电检测, 看门狗/实时时钟, I2C, 键盘和比较器1和2.

每个中断源都可以通过设置或清除a来单独启用或禁用位中断使能寄存器IEN0或IEN1. IEN0寄存器还包含一个全局禁止位EA, 禁止所有中断.

每个中断源可以被单独编程为四个优先级之一.设置或清除中断优先级寄存器IP0, IP0H, IP1和IP1H中的位.一个进程中的中断服务程序可以被更高优先级的中断中断, 而不是由相同或较低优先级的另一个中断.最高优先级中断服务不能被其他中断源中断.如果两个请求一个指令开始时不同的优先级等待, 请求更高优先级被服务.

如果在指令开始时具有相同优先级的请求待处理, 内部轮询顺序确定哪个请求被服务.这就是所谓的仲裁排名.请注意, 仲裁排名仅用于解决未决具有相同优先级的请求.

8.11.1 外部中断输入

P89LPC920 / 921/922有两个外部中断输入以及键盘中断功能.两个中断输入与那些存在的中断输入相同的80C51微控制器.

这些外部中断可以编程为电平触发或边沿触发.通过设置或清除寄存器TCON中的IT1或IT0位.

在边沿触发模式下, 如果INTn引脚的连续采样在一个中显示为高电平在下一个周期为低电平, TCON中的中断请求标志IEn被置位, 引起中断请求.

如果P89LPC920 / 921/922投入时启用外部中断.掉电或空闲模式下, 中断将导致处理器唤醒.恢复操作.详细信息请参见第8.14节“节电模式”.

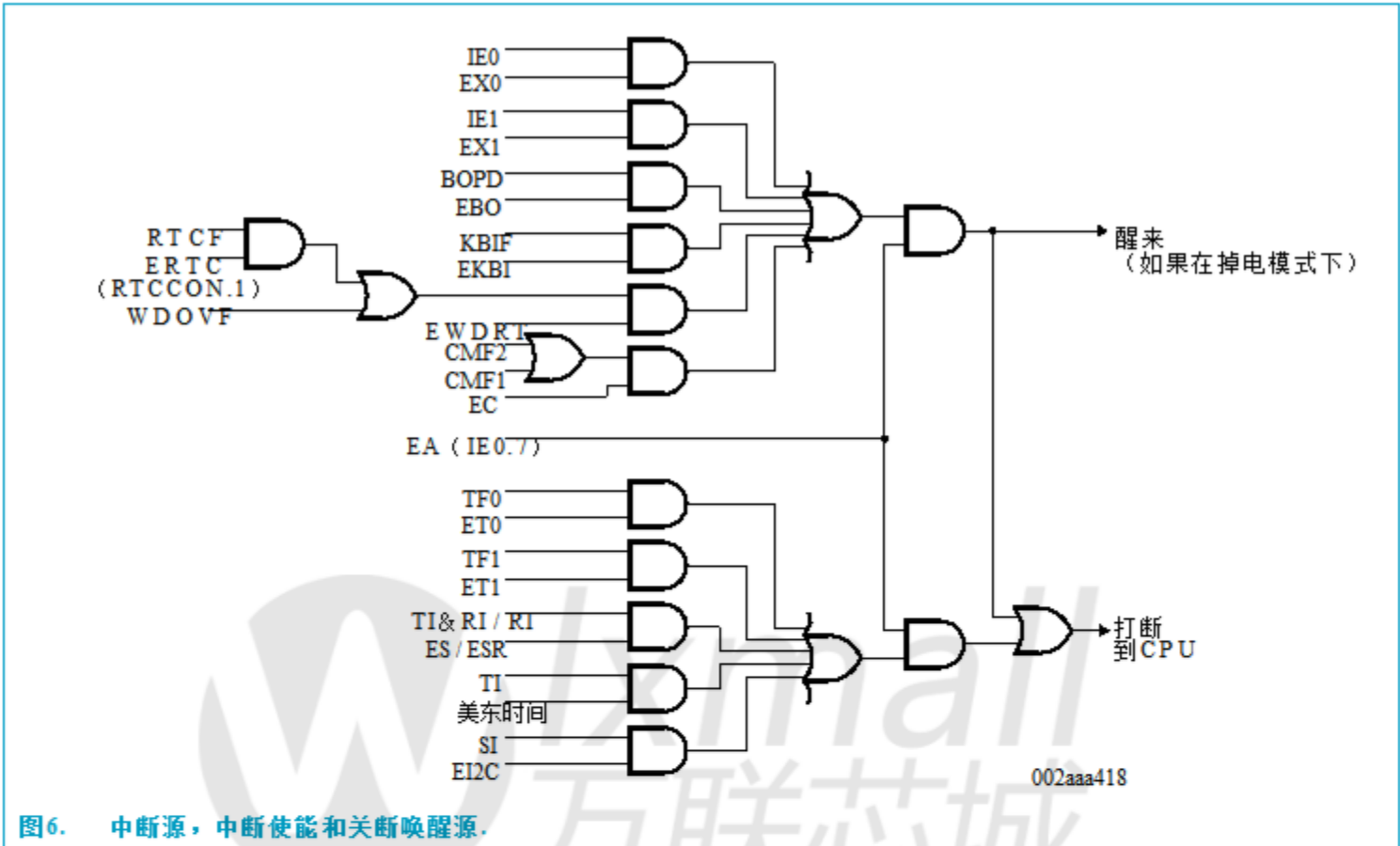


图6. 中断源，中断使能和关断唤醒源。

8.12 I / O端口

P89LPC920 / 921/922有三个I / O端口：端口0，端口1和端口3.端口0和1是8位端口，端口3是2位端口.可用的I / O引脚的确切数量取决于所选的时钟和复位选项，如表6所示。

表6: 可用的I / O引脚数

时钟源	重置选项	I / O引脚的数量 (20引脚封装)
片内振荡器或看门狗振荡器	没有外部复位（除了在通电期间）	18
	支持外部RST引脚	17
外部时钟输入	没有外部复位（除了在通电期间）	17
	支持外部RST引脚	16
低/中/高速振荡器 (外部晶体或谐振器)	没有外部复位（除了在通电期间）	16
	支持外部RST引脚	15

8.12.1 端口配置

P89LPC920 / 921/922上除了三个I / O端口引脚外都可以通过软件配置到四种类型中的一种.这些是：准双向（标准80C51端口输出），推挽式，漏极开路 and 仅输入.两个配置为每个端口寄存器选择每个端口引脚的输出类型。

P1.5 (RST) 只能是输入，不能配置。

P1.2 (SCL / T0) 和P1.3 (SDA / INT0) 只能配置为纯输入或漏极开路。

8.12.2 准双向输出配置

准双向输出类型既可以用作输入输出，也可以不用输出。需要重新配置端口。这是可能的，因为当端口输出一个逻辑高，它是弱驱动的，允许外部设备拉低引脚。当...的时候，引脚被驱动为低电平，强驱动能够吸收相当大的电流。这些功能有点类似于开漏输出，除了有三个准双向输出的上拉晶体管用于不同目的。

P89LPC920 / 921/922是一款3 V器件，但引脚耐5V。在准双向模式，如果用户在引脚上施加5V电压，将会有电流从引脚流向V_{DD}，造成额外的功耗。所以申请在准双向模式下，5 V是不鼓励的。

一个准双向端口引脚有一个施密特触发输入，也有毛刺抑制电路。

8.12.3 漏极开路输出配置

漏极开路输出配置关闭所有的上拉电路，并且只驱动该引脚。当端口锁存器包含逻辑“0”时，端口驱动器的下拉晶体管成为用作逻辑输出，以这种方式配置的端口必须具有外部上拉，通常是连接到V_{DD}的电阻。

漏极开路端口引脚具有施密特触发输入，也具有毛刺抑制电路。

8.12.4 仅输入配置

输入端口配置没有输出驱动。这是一个施密特触发输入，也有一个毛刺抑制电路。

8.12.5 推挽式输出配置

推挽输出配置具有与两者相同的下拉结构。开漏和准双向输出模式，但提供了一个连续的。当端口锁存器包含逻辑“1”时强上拉。推挽模式可能是在端口输出需要更多源电流时使用。推挽端口引脚具有施密特触发输入，还具有毛刺抑制电路。

8.12.6 端口0模拟功能

P89LPC920 / 921/922集成了两个模拟比较器。为了给予最好的模拟功能的性能，并尽量减少功耗，引脚用于模拟功能必须具有数字输出和数字输入禁用。

通过将端口输出置于仅输入（高电平）来禁用数字输出（阻抗）模式，如第8.12.4节所述。

端口0上的数字输入可以通过使用PT0AD寄存器来禁止，比特1：5。任何复位时，PT0AD1：5默认为0以启用数字功能。

8.12.7 其他端口功能

上电后，所有引脚都处于仅输入模式。请注意，这是不同的来自LPC76x系列器件。

- 上电后，除P1.5以外的所有I/O引脚都可以通过软件配置。
- 引脚P1.5仅为输入。引脚P1.2和P1.3可以被配置为仅用于输入或开放式的。

P89LPC920 / 921/922上的每个输出都被设计用来吸收典型的LED驱动电流。但是，所有端口的总输出电流是最大的不得超过。请参阅表8“直流电气特性”详细的规格。

所有可用作输出的端口引脚都具有压摆率控制输出，以进行限制快速切换输出信号产生的噪音。转换率出厂设置为大约10 ns的上升和下降时间。

8.13 电源监控功能

P89LPC920 / 921/922集成了功率监控功能防止在初始上电和断电期间的错误操作。这是通过两个硬件功能完成的：开机检测和掉电检测。

8.13.1 掉电检测

掉电检测功能决定电源电压是否降到 a 以下一定的水平。缺省操作是为了检测到掉电而导致处理器复位，但也可以配置为产生中断。

掉电检测可以在软件中启用或禁用。

如果使能掉电检测，则VDD的工作电压范围为2.7 V至3.6 V，当VDD低于掉电跳闸电压时发生掉电情况，VBO（见表8“直流电气特性”），当VDD上升时取消高于VBO。如果掉电检测被禁止，则VDD的工作电压范围为2.4 V至3.6 V。如果P89LPC920 / 921/922器件要使用电源供电那可以低于2.7V，BOE应该保持在未编程状态，这样的话器件可以工作在2.4 V，否则持续的掉电复位可能会阻止设备运行。

为了正确激活掉电检测，VDD上升和下降时间必须是观察到的。规范请参见表8“DC电气特性”。

8.13.2 开机检测

开机检测功能类似于掉电检测功能，但设计为在电源电压达到某个水平之前，在电源初始阶段工作掉电检测可以工作。RSTSRC寄存器中的POF标志被设置为指示初始加电条件。POF标志将保持设置直到清除软件。

8.14 节电模式

P89LPC920 / 921/922支持三种不同的功耗降低模式.这些模式有空闲模式, 掉电模式和总掉电模式.

8.14.1 空闲模式

空闲模式使外围设备运行, 以便他们激活处理器. 当一个中断产生时.任何启用的中断源或复位都可能会终止空闲模式.

8.14.2 掉电模式

掉电模式停止振荡器, 以最大限度地降低功耗. P89LPC920 / 921/922通过任何复位或某些中断退出掉电模式. 在掉电模式下, 电源电压可能会降低到RAM保持电压 V_{RAM} . 这保留了RAM内容的地方. 掉电模式已输入 V_{DD} 后, SFR内容不能保证被降到 V_{RAM} , 因此强烈建议唤醒处理器. 在这种情况下通过重置 V_{DD} 必须提高到操作范围之内. 掉电模式退出.

某些芯片功能在掉电模式下继续工作并消耗功率, 增加掉电时的总功率.这些包括: 掉电检测, 看门狗定时器, 比较器(注意比较器可以掉电分开)和实时时钟(RTC)/系统定时器.内部RC振荡器是除非RC振荡器被选作系统时钟AND, 否则禁止RTC已启用.

8.14.3 完全掉电模式

除掉电检测电路外, 这与掉电模式相同. 并且电压比较器也被禁止. 保存额外的功率. 该内部RC振荡器被禁止, 除非RC振荡器被选择为系统时钟和RTC使能. 如果内部RC振荡器用于时钟. RTC在掉电期间, 会有很高的功耗. 请用一个外部低频时钟实现实时时钟低功耗运行. 在断电期间.

8.15 重置

P1.5 / RST引脚可以用作低电平有效复位输入或数字电路输入, P1.5. UCFG1中的RPE(复位引脚使能)位, 当设置为1时, 使能外部复位输入功能. 在P1.5上. 清零时, 可以使用P1.5作为输入. 销.

备注: 在上电序列期间, RPE选择被覆盖并且该引脚将始终作为复位输入. 连接到该引脚的外部电路. 在上电顺序期间, 不应该把这个引脚保持为低电平, 因为这将保持设备在重置. 上电后, 该输入将作为外部复位输入或由RPE位定义的数字输入. 只有上电复位会暂时覆盖由RPE位定义的选择. 其他重置的来源不会覆盖RPE位.

备注：在上电期间， V_{DD} 必须低于 V_{POR} （参见表8“直流电”特性“），以确保通电重启。

重置可以从以下来源触发：

- 外部复位引脚（上电时或用户通过UCFG1配置）；
- 开机检测；
- 掉电检测；
- 看门狗定时器；
- 软件重置；
- UART中断字符检测复位。

对于每个复位源，复位寄存器RSTSRC中都有一个标志。用户可以读这个寄存器来确定最近的复位源。这些标志位可以是通过在相应的位写入“0”用软件清零。不止一个标志可能会设置：

- 在上电复位期间，POF和BOF均置位，但其他标志位均置位清除。
- 对于任何其他复位，先前设置的尚未清除的标志位将保留组。

8.15.1 重置矢量

复位后，P89LPC920 / 921/922将从任一地址获取指令0000h或引导地址。引导地址通过使用引导向量形成地址的高字节和地址的低字节= 00h。

如果发生UART中断复位，则使用引导地址，或使用非易失性引导状态位（BOOTSTAT.0）= 1，或者在上电时器件被强制进入ISP模式（看到P89LPC920 / 921/922用户手册）。否则，指令将被提取来自地址0000H。

8.16定时器/计数器0和1

P89LPC920 / 921/922有两个通用计数器/定时器，它们是向上的兼容标准的80C51定时器0和定时器1。两者都可以配置为作为定时器或事件计数器运行。自动切换T0的选项和/或定时器溢出时的T1引脚。

在“定时器”功能中，寄存器在每个机器周期内递增。

在“Counter”功能中，寄存器响应1到0的转换而递增在相应的外部输入引脚T0或T1。在这个功能中，外部输入是在每个机器周期内采样一次。

定时器0和定时器1有五种工作模式（模式0,1,2,3和6）。模式0,1,2和6对于两个定时器/计数器是相同的。模式3是不同的。

8.16.1 模式0

将任一个定时器置于模式0使其看起来像一个8位的8048定时器与32分频预分频器相反.在这种模式下, 定时器寄存器被配置作为一个13位寄存器.定时器0和定时器1的模式0操作相同.

8.16.2 模式1

模式1与模式0相同, 只是使用了定时器寄存器的所有16位.

8.16.3 模式2

模式2将定时器寄存器配置为8位计数器并自动重载.定时器0和定时器1的模式2操作相同.

8.16.4 模式3

当定时器1处于模式3时, 它停止.模式3中的定时器0形成两个独立的8位计数器, 并提供给需要额外的8位定时器的应用程序.什么时候定时器1处于模式3时, 串行端口仍然可以将其用作波特率发生器.

8.16.5 模式6

在这种模式下, 相应的定时器可以改变为一个完整周期的PWM 256个定时器时钟.

8.16.6 定时器溢出切换输出

定时器0和1可以配置为在任何时候自动切换端口输出.定时器溢出发生.用于T0和T1计数的相同器件引脚输入也用于定时器切换输出.端口输出将是逻辑1.在这个模式打开时, 在第一个定时器溢出之前.

8.17 实时时钟/系统定时器

P89LPC920 / 921/922有一个简单的实时时钟, 允许用户继续在设备的其余部分断电的情况下运行精确的定时器.该实时时钟可以是唤醒或中断源.实时时钟是一个由7位预分频器和16位可加载下行组成的23位递减计数器.当它达到全0时, 计数器将重新加载并返回RTCF flag将被设置.该计数器的时钟源可以是CPU时钟 (CCLK) 或XTAL振荡器, 只要XTAL振荡器不被用作CPU时钟.如果使用XTAL振荡器作为CPU时钟, 则RTC将使用CCLK它的时钟源.只有上电复位才会重置实时时钟及其实时时钟关联的SFR为默认状态.

8.18 UART

P89LPC920 / 921/922有一个增强型的UART, 可以兼容传统的80C51 UART除了定时器2溢出不能用作波特率源. P89LPC920 / 921/922确实包含一个独立的波特率发电机.波特率可以从振荡器中选择 (除以常数) 定时器1溢出, 或独立的波特率发生器.除了波特速率的产生, 对标准的80C51 UART的增强包括成帧错误检测, 自动地址识别, 可选双缓冲和多个中断选项.UART可以在4种模式下运行: 移位寄存器, 8位UART, 9位UART和CPU时钟/ 32或CPU时钟/ 16.

8.18.1 模式0

串行数据通过RxD进入和退出。TxD输出移位时钟。8位是首先发送或接收LSB。波特率固定为1
频率。

16个CPU时钟

8.18.2 模式1

10位传输（通过TxD）或接收（通过RxD）：一个起始位（逻辑“0”），8个数据位（LSB first）和一个停止位（逻辑“1”）。当收到数据时，停止位存储在特殊功能寄存器SCON的RB8中。波特率是可变的，由定时器1溢出率或波特率发生器决定（在第8.18.5节“波特率发生器和选择”中有描述）。

8.18.3 模式2

11 bits are transmitted (through TxD) or received (through RxD): start bit (logical '0'), 8个数据位（LSB first），一个可编程的第9个数据位和一个停止位（逻辑“1”）。什么时候data is transmitted, the 9th data bit (TB8 in SCON) can be assigned the value of '0' or '1'. Or, for example, the parity bit (P, in the PSW) could be moved into TB8. When数据被接收，第9个数据位进入特殊功能寄存器SCON中的RB8，停止位不保存。波特率可编程为1
CPU时钟频率，由PCON中的SMOD1位决定。

16或者32的

8.18.4 模式3

通过TxD传送11位或通过RxD接收：一个起始位（逻辑“0”），8个数据位（LSB first），一个可编程的第9个数据位和一个停止位（逻辑“1”）。实际上，除波特率外，模式3在各个方面与模式2相同。模式3中的波特率是可变的，由定时器1的溢出率决定波特率发生器（如第8.18.5节“波特率发生器和波特率发生器”中所述选择）。

8.18.5 波特率发生器和选择

P89LPC920 / 921/922增强型UART具有独立的波特率发电机。波特率由波特率预先设定的BRGR1和BRGR0 SFR共同构成一个16位波特率除数值以与定时器1类似的方式工作，但更精确。如果波特率发生器使用，定时器1可用于其他定时功能。

UART可以使用定时器1或波特率发生器输出（见图7）。

请注意，如果SMOD1位（PCON.7）置1，则定时器T1会被进一步除以2。该独立的波特率发生器使用OSCCLK。

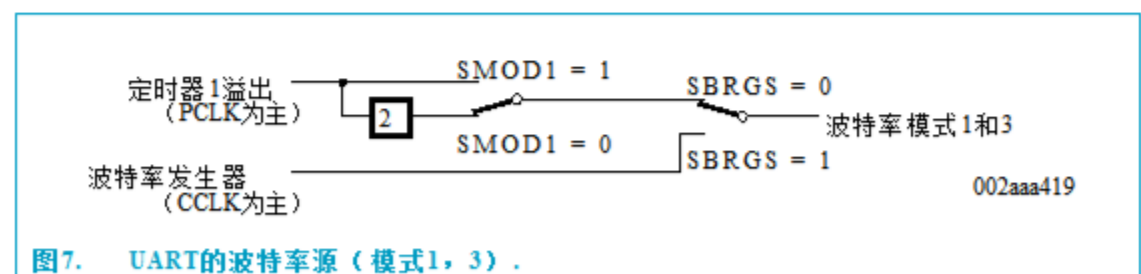


图7. UART的波特率源（模式1，3）。

8.18.6 构筑错误

组态错误在状态寄存器 (SSTAT) 中报告.另外, 如果SMOD0 (PCON.6) 为“1”时, 可以在SCON.7中分别使用帧错误.如果SMOD0为“0”, SCON.7为SM0.建议SM0和SM1 (SCON.7: 6) 当SMOD0为“0”时被设置.

8.18.7 打破检测

中断检测报告在状态寄存器 (SSTAT) 中.当检测到中断时检测到11个连续的低电平.中断检测可以用来重置设备并强制设备进入ISP模式.

8.18.8 双缓冲

UART有一个发送双缓冲区, 允许缓冲下一个字符在第一个字符正在传输时写入SBUF.双缓冲允许在任何两个之间只有一个停止位的字符串的传输字符, 只要在起始位和停止位之间写入下一个字符即可前一个字符的位.

Double buffering can be disabled. If disabled (DBMOD, i.e., SSTAT.7 = '0'), the UART 与传统的80C51 UART兼容.如果启用, UART允许写入到SnBUF, 而以前的数据正在被移出.双缓冲只是在模式1, 2和3中允许.在模式0下操作时, 必须进行双缓冲 disabled (DBMOD = '0').

8.18.9 双缓冲启用发送中断 (模式1, 2和3)

与传统的UART不同, 在双缓冲模式下, 发生Tx中断当双缓冲区准备好接收新数据时.

10年8月18日双缓冲 (模式1,2和3) 中的第9位 (第8位)

如果禁用双缓冲, 可以在写入SBUF之前或之后写入TB8 只要TB8在该位移出之前更新一次. TB8不能直到该位被移出, 如Tx中断所示.

如果启用双缓冲, 则必须在写SBUF之前将TB8更新为TB8 将与SBUF数据一起被双重缓冲.

8.19 I²C总线串行接口

I²C总线使用两条线（SDA和SCL）在设备之间传输信息。连接到总线上，它具有以下特点：

- 主站和从站之间的双向数据传输
- 多头巴士（没有中央主站）
- 同时传送大师之间的仲裁，而不会腐败
总线上的串行数据
- 串行时钟同步允许具有不同比特率的设备进行通信
通过一个串行总线
- 串行时钟同步可以用作握手机制来挂起
并恢复串行传输
- I²C总线可用于测试和诊断目的。

典型的 I²C总线配置如图8所示。P89LPC920 / 921/922器件提供了一个面向字节的I²C总线接口，支持高达400 kHz的数据传输。

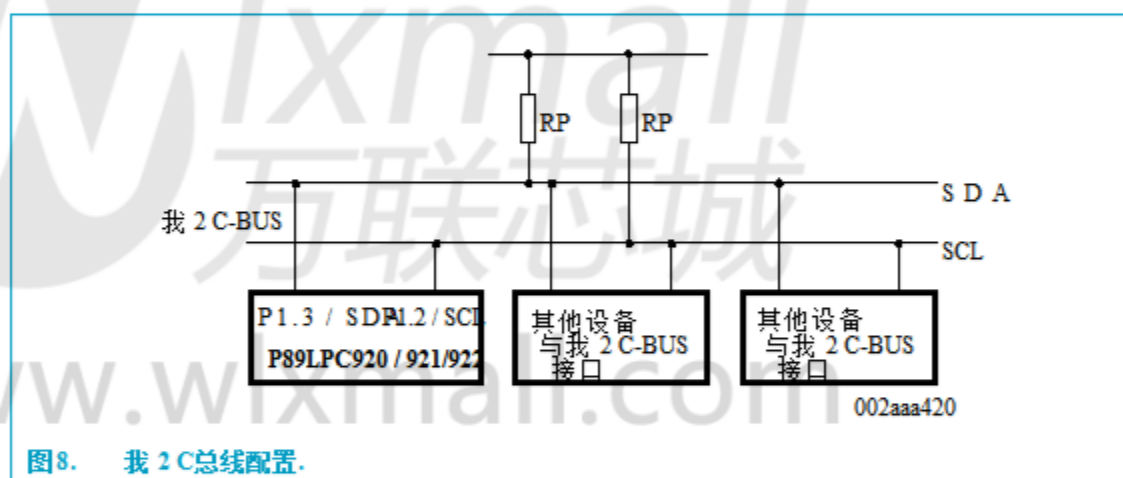
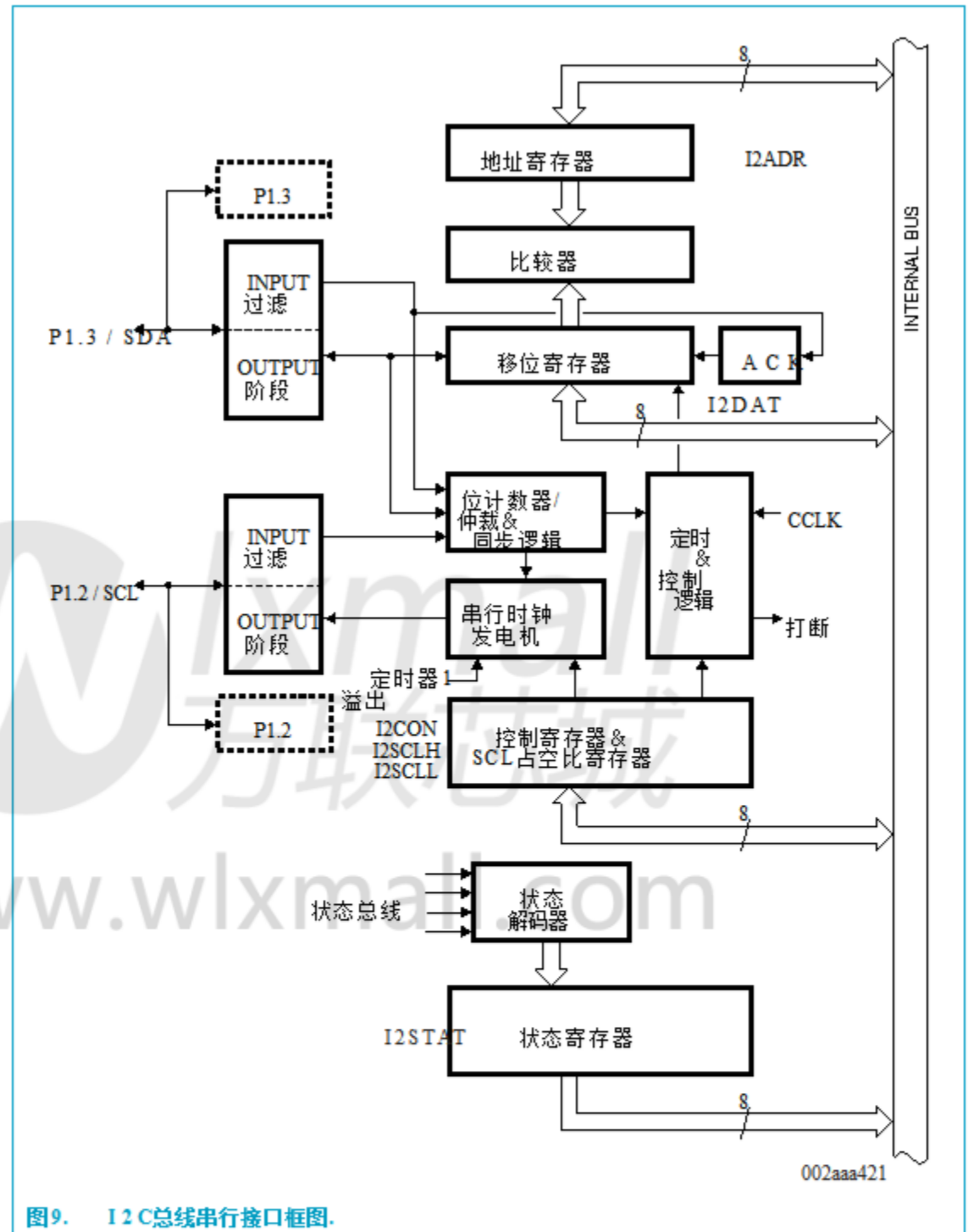


图8. I²C总线配置。



8.20 模拟比较器

P89LPC920 / 921/922提供两个模拟比较器.输入和输出

选项允许在许多不同的配置中使用比较器.

比较器的操作是这样的, 输出是一个逻辑的(可以读取一个注册和/或路由到一个引脚)当正输入(两个可选引脚之一)是大于负输入(可从引脚或内部参考中选择)电压.否则, 输出是零.每个比较器可以配置为当输出值改变时引起中断.

两个比较器的总体连接如图10所示

比较器的功能为 $V_{DD} = 2.4V$.

当每个比较器首先使能时, 比较器输出和中断标志都是不保证在10微秒内稳定.相应的比较器在此期间不应该使能中断, 并且比较器中断标志必须在中断使能之前清零, 以防止立即发生中断服务.

当比较器被禁止时, 比较器的输出 CO_x 变为高电平.如果比较器输出为低电平, 然后被禁止, 由此产生的转换比较器从低电平输出到高电平状态将设置比较器标志 CMF_x .如果比较器中断使能, 则会引起中断.用户应该因此在禁用比较器之前禁用比较器中断.另外, 用户应该清除比较器标志, CMF_x , 禁用后比较.

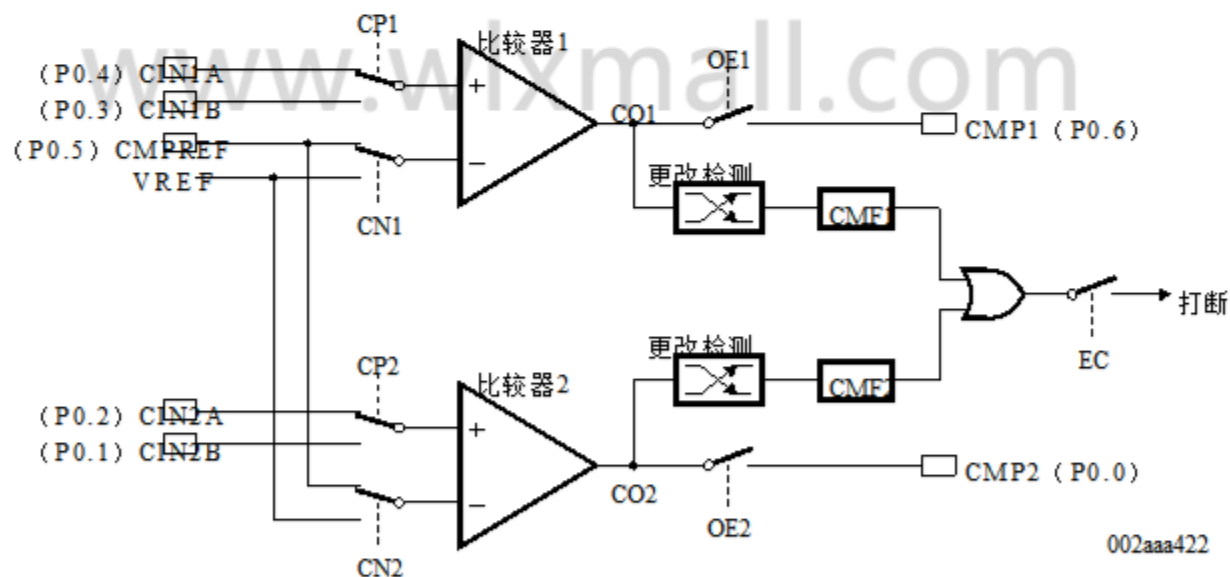


图10.比较器输入和输出连接

8.20.1 内部参考电压

内部参考电压发生器可以提供单一的默认参考使用比较器输入引脚.内部参考电压的值, 参考如 V_{REF} , 为 $1.23V \pm 10\%$.

8.20.2 比较器中断

每个比较器的配置寄存器都有一个中断标志.这个flag
只要比较器输出改变状态就被置位.该标志可能会被调查
软件或可能被用来产生中断.两个比较器使用一个
常见的中断向量.如果两个比较器都启用中断,则在进入之后
中断服务程序,用户需要读取标志以确定哪一个
比较器引起中断.

8.20.3 比较器和功耗降低模式

掉电或空闲模式下,任一个或两个比较器都可以保持使能状态
激活,但是两个比较器都在总掉电模式下自动禁用
模式.如果比较器中断被使能(除了在掉电模式下),a
比较器输出状态的改变会产生中断并唤醒
处理器.如果比较器输出引脚被使能,引脚应该被配置
在推挽模式下,以便在掉电时获得快速的开关时间
模式.原因在于随着震荡指标的停止,暂时强烈的拉涨了
通常在准双向端口引脚开启时不会发生
地点.

比较器在掉电模式和空闲模式下都会消耗功耗,
正常的操作模式.这个事实在系统上电时应该考虑到
消费是一个问题.为了最大限度地降低功耗,用户可以禁用该功能
通过PCONA.5比较器,或将器件置于总体掉电模式.

8.21 键盘中断 (KBI)

键盘中断功能主要是为了允许一个中断
当端口0等于或不等于某个模式时产生.这个功能可以
用于公交地址识别或键盘识别.用户可以配置
通过SFR的端口用于不同的任务.

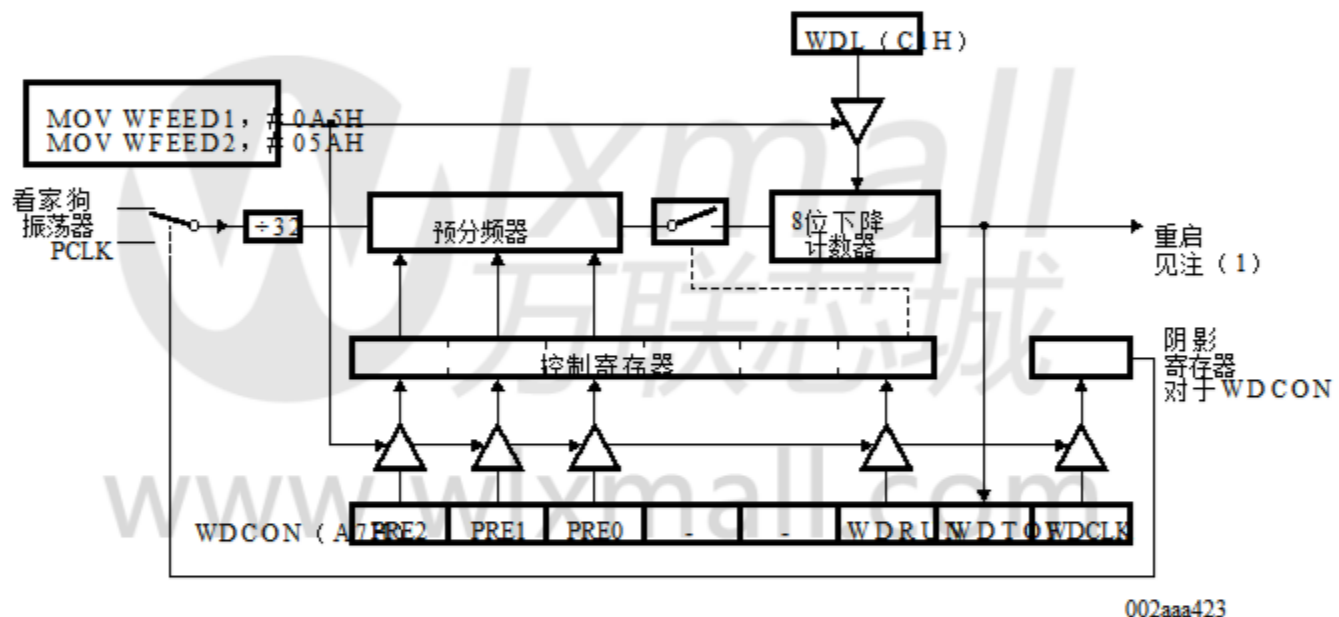
键盘中断屏蔽寄存器 (KBMASK) 用于定义哪些输入引脚
连接到端口0可以触发中断.键盘模式寄存器 (KBPATN)
用于定义与端口0的值相比较的模式.键盘
当键盘中断控制寄存器 (KBCON) 中的中断标志 (KBIF) 置位时
当键盘中断功能被激活时,条件被匹配.一个中断会
如果启用则生成.键盘中断控制寄存器中的PATN_SEL 位
(KBCON) 用于定义相等或不相等的比较.

为了使用键盘中断作为87LPC76x中的原始KBI功能
系列,那么用户需要设置KBPATN = 0FFH和PATN_SEL = 1 (不等于),那么
连接到由KBMASK寄存器使能的端口0的任何键将导致
硬件设置KBIF,如果已经使能,则产生一个中断.中断
可用于唤醒CPU从空闲或掉电模式.这个功能是
特别适用于需要小心操作的手持式电池供电系统
管理功耗还需要方便使用.

为了设置标志并引起中断,必须保持端口0上的模式
长于6个CCLK.

8.22看门狗定时器

当看门狗定时器由于故障而流入时，会导致系统复位。在定时器到达其终端计数之前给定时器馈电。它由一个可编程的12位预分频器和一个8位递减计数器。递减计数器是通过预分频器的抽头递减。预分频器的时钟源是PCLK或标称的400 kHz看门狗振荡器。看门狗定时器只能通过上电复位来复位。当看门狗功能被禁用时，它可以被用作间隔定时器并可能产生一个中断。图11显示了看门狗模式下的看门狗定时器。送入看门狗需要两个字节序列。如果选择PCLK作为看门狗时钟，并且CPU处于掉电状态，看门狗被禁用。看门狗定时器的超时期限范围从一些 μs 到几秒钟。请参阅P89LPC920 / 921/922用户手册更多细节。



(1) 看门狗复位也可能由无效的进给序列引起，或者写入WDCON后不立即跟随a饲料顺序。

Fig 11. Watchdog timer in watchdog mode (WDTE = '1').

8.23附加功能

8.23.1 软件重置

AUXR1中的SRST位为软件提供了重置处理器的机会。完全如同外部复位或看门狗复位一样。应该小心写入AUXR1时采取避免意外的软件重置。

8.23.2 双数据指针

双数据指针 (DPTR) 提供了两个不同的数据指针来指定地址与某些指令一起使用。AUXR1寄存器的DPS位选择两个数据指针之一。AUXR1的第2位永久连接为逻辑“0”。DPS位可以简单地通过切换（从而切换数据指针）递增AUXR1寄存器，而不会无意中改变其他值寄存器中的位。

8.24 闪存程序存储器

8.24.1 一般描述

P89LPC920 / 921/922 闪存提供在线电擦除和
字节 Flash 可以被读取，擦除或写入字节。该部门和
页面擦除功能可以擦除任何闪存扇区（1 kB）或页面（64 个字节）。芯片
擦除操作将擦除整个程序存储器。在系统编程和
标准的并行编程都是可用的。片内擦除和写入时序
一代有助于用户友好的编程界面。该
即使在擦除 10000 次之后，P89LPC920 / 921/922 Flash 仍能可靠地存储存储器内容
和程序周期。该单元旨在优化擦除和编程
机制。P89LPC920 / 921/922 使用 V_{DD} 作为电源电压来执行
编程/擦除算法。

8.24.2 特征

- 与行业标准的商业程序员并行编程。
 - 在线串行编程（ICP），符合行业标准的商业标准程序员。
 - IAP-Lite 允许将单个和多个字节的代码存储器用于数据存储并在最终应用程序的控制下编程。
 - 内部固定引导 ROM，包含低级应用内编程（IAP）可以从最终应用程序中调用的例程（除了 IAP-Lite）。
 - 默认串行加载程序通过串行端口提供在系统编程（ISP）位于用户程序存储器的上端。
- 启动向量允许用户提供的 Flash 加载器代码驻留在任何地方
闪存空间，为用户提供灵活性。
- 编程和擦除整个工作电压范围。
 - 使用 ISP / IAP / IAP-Lite 进行读取/编程/擦除。
 - 2 ms 内闪烁编程或擦除操作。
 - 针对每个扇区的 Flash 代码的可编程安全性。
 - 每个字节大于 100,000 次的典型擦除/编程周期。
 - 最少 10 年的数据保留。

8.24.3 ISP 和 IAP 能力的 P89LPC920 / 921/922

Flash 组织：P89LPC920 / 921/922 程序存储器由
两/四/八个 1 kB 扇区。每个扇区可以进一步分为 64 个字节的页面。在
除了扇区擦除，页面擦除和字节擦除之外，还有一个 64 字节的页面寄存器
包括允许从 1 到 64 字节的给定页面进行编程
同时，大大减少整体编程时间。在应用程序中
提供编程（IAP）接口以允许最终用户的应用程序擦除
并重新编程用户代码存储器。另外，擦除和重新编程
用户可编程字节，包括 UCFG1，引导状态位和引导向量
被支持。从工厂发货时，用户代码空间的高 512 字节
包含一个允许设备使用的串行系统内编程（ISP）程序
通过串口在电路中编程。

Flash编程和擦除：有三种擦除或擦除方法

对可能使用的闪存进行编程.首先，Flash可能是通过调用低级例程在最终用户应用程序中编程或擦除通过一个共同的入口点.其次，可以调用片上ISP引导加载程序.这个ISP引导加载程序将通过相同的通用调用低级例程可以由最终用户应用程序使用的入口点.第三，Flash可能是通过使用市售的并行方法编程或擦除EPROM程序员支持这个设备.此设备不提供直接验证代码存储内容.相反，这个设备提供了一个32位的CRC结果在一个扇区或者整个4kB / 8kB的用户代码空间上.

引导ROM：当单片机编程自己的闪存时，所有的底层细节由独立的Boot ROM中包含的代码处理来自闪存.用户程序只是简单地调用通用入口点通过适当的参数来启动ROM，以完成所需的操作.该引导ROM包括擦除扇区，擦除页面，程序页面，CRC，程序安全位等.Boot ROM占用程序存储空间从FF00到FFFF十六进制的地址空间的顶部，从而不与用户冲突程序存储空间.

上电复位代码执行： P89LPC920 / 921/922包含两个特殊的Flash元素：引导向量地址和引导状态位.重置之后，P89LPC920 / 921/922检查引导状态位的内容.如果引导状态位设置为零，上电执行在0000H位置开始，这是正常的用户的应用程序代码的起始地址.当引导状态位设置为1时，引导向量的内容被用作执行地址和高位字节.低字节设置为00H. P89LPC922的出厂默认设置为1FH.对应于默认ISP启动加载器的地址1F00H.出厂默认对于P89LPC921，设置为0FH，对应于地址0F00H.默认的ISP启动加载器. LPC920的出厂默认设置是07H和对应于地址0700H.这个引导装载程序在工厂预编程进入这个地址空间并且可以被用户擦除.希望使用这个的用户装载机应该采取预防措施，以避免从1KB扇区擦除P89LPC922中的1C00H至1FFFH或0C00H至0FFFH中的1KB扇区. P89LPC921或P89LPC920中的0400H至07FFH的1 kB扇区.相反，页面擦除功能可以用来擦除八个64字节的页面其中包括扇区的低512字节.一个自定义的启动加载器可以如果需要，将引导向量地址设置为自定义引导加载程序.

引导加载程序的硬件激活： 引导加载程序也可以通过执行在上电序列期间强制器件进入ISP模式（请参阅P89LPC920 / 921/922用户手册（特定信息））.这也一样效果为具有非零引导状态位.这允许构建一个应用程序通常会执行用户代码，但可以手动强制进入ISP操作.如果引导向量的出厂默认设置已更改，它将不再指向该引导向量工厂预编程的ISP启动加载程序代码.如果发生这种情况，这是唯一的方法可能通过并行来改变引导向量的内容编程方法，只要最终用户应用程序不包含一个定制的装载程序，用于擦除和重新编程启动向量地址和启动状态位.对Flash进行编程之后，引导状态位应该是编程为零以便允许执行用户的应用程序代码从地址0000H开始.

在系统编程 (ISP)：在系统编程没有执行从系统中取出微控制器.在系统编程设施由一系列内部硬件资源和内部固件组成便于通过串口远程编程P89LPC920 / 921/922.该固件由飞利浦提供，并嵌入在每个P89LPC920 / 921/922中设备.飞利浦在系统编程工具已经在系统内完成在一个嵌入式应用程序中编程可能至少需要额外的在组件和电路板面积的费用. ISP功能使用五个引脚 (V DD，V SS，TXD，RXD和RST). 只有一个小的连接器需要可用于接口您的应用程序到外部电路才能使用此功能.请看P89LPC920 / 921/922用户手册“了解更多详情.

在应用程序编程 (IAP)：几个在应用程序编程 (IAP) 调用可供应用程序使用以允许选择性擦除闪存扇区，页面，安全位，配置字节和设备的编程identifi科幻阳离子.所有的调用都是通过一个通用接口PGM_MTP来完成的.该编程功能通过设置微控制器的寄存器来选择在FF00H调用PGM_MTP之前.请看P89LPC920 / 921/922用户手册了解更多详情.

在线编程 (ICP)：在线编程是一种方法允许商业程序员无需编程和擦除这些设备从系统中取出微控制器.在线编程设施由一系列内部硬件资源组成，以方便远程编程的P89LPC920 / 921/922通过一个双线串行接口.飞利浦做出了在一个嵌入式应用程序中的在线编程可能与最少的元件和电路板面积的额外费用. ICP函数使用五个引脚 (V DD，V SS，P0.5，P0.4和RST). 只有一个小的连接器需要可用将您的应用程序连接到外部编程器以使用此功能.

8.25 用户配置字节

必须定义P89LPC920 / 921/922的许多用户可配置的功能在上电时，程序开始执行后不能被程序设置.这些功能通过使用Flash字节UCFG1进行配置.请参见该 P89LPC920 / 921/922用户手册“了解更多详情.

8.26 用户扇区安全字节

有两个/四个/八个用户扇区安全字节，每个对应一个部门.请看P89LPC920 / 921/922用户手册“了解更多详情.

9. 限制值

表 7: 限制值
根据绝对最大额定值系统 (IEC 60134) .

符号	参数	条件	敏	马克斯	单元
T amb (偏差)	操作偏置环境温度		-55	+125	C
T stg	储存温度范围		-65	+150	C
V xtal	XTAL1, XTAL2引脚上的电压至 V SS		- V DD + 0.5		V
V n	任何其他引脚上的电压至 V SS		-0.5	+5.5	V
我 OH (I/O)	每个 I / O 引脚的高电平输出电流		-	8	嘛
我 OL (I/O)	每个 I / O 引脚的低电平输出电流		-	20	嘛
我 I/O (tot)	最大 I / O 电流		-	80	嘛
P tot (pack)	每个封装的总功耗	基于封装热量 转移, 而不是设备电源 消费	-	1.5	w ^

- [1] 强调超出表 7“限值”列出的值可能会导致设备永久性损坏. 这只是一个压力评级
器件在这些条件下的功能操作或除表 8“DC 电气特性”中描述的条件以外的任何条件
表 9 本规范的“AC 特性”并不是隐含的.
- [2] 本产品包含专门设计用于保护其内部设备免受过度损坏影响的电路
静电荷. 尽管如此, 建议采取传统的预防措施以避免施加大于额定的最大值.
- [3] 除非另有说明, 参数在工作温度范围内有效. 除非另有说明, 否则 所有电压均相对于 V SS
指出.

10.静态特性

表 8: 直流电特性
V_{DD} = 2.4 V至3.6 V, 除非另有规定.
T_{amb} = -40°C到+85°C的工业, 除非另有规定.

符号	参数	条件	敏	典型 [1]	马克斯	单元
我 DD	电源电流, 运行	3.6 V; 12 MHz	[2]	-	9	18 嘛
我的 身份证	电源电流, 空闲模式	3.6 V; 12 MHz	[2]	-	3.25	五 嘛
我 PD	电源电流, 掉电模式, 电压比较器断电	3.6 V	[2]	-	-	<TBD> μA
我 PD1	电源电流, 完全掉电模式	3.6 V	[2]	-1		五 μA
V DDR	V _{DD} 上升时间		-	-	2	毫伏微秒
V DDF	V _{DD} 下降时间		-	-	50	毫伏微秒
V POR	上电复位检测电压		-	-	0.2	V
V RAM	RAM保持电压		1.5	-	-	V
V th (HL)	负向阈值电压 (SCL, SDA除外)		0.22V _{DD}	0.4V _{DD}	-V	
V IL1	低电平输入电压 (仅限SCL, SDA)		-0.5	-	0.3V _{DD}	V
V th (LH)	正向阈值电压 (SCL, SDA除外)		-	0.6V _{DD}	0.7V _{DD}	V
V IH1	高电平输入电压 (仅限SCL, SDA)		0.7V _{DD}	-	5.5	V
V hys	滞后电压	港口1	-	0.2V _{DD}	-V	
V OL	低电平输出电压;所有港口, 除Hi-Z之外的所有模式[3]	我 OL = 20毫安	-	0.6	1.0	V
		我 OL = 3.2毫安	-	0.2	0.3	V
V OH	高电平输出电压, 所有端口I OH = -20 mA;	推挽模式	<TBD>	-	-	V
		I OH = -3.2mA;		V _{DD} - 0.7V _{DD} - 0.4 -		V
		推挽模式				
		I OH = -20μA;		V _{DD} - 0.3V _{DD} - 0.2 -		V
		准双向模式				
C io	输入/输出引脚电容		[4]	-	-	15 pF的
我 IL	逻辑0输入电流, 所有端口	V _{IN} = 0.4V	[5]	-	-80	μA
我 李	输入漏电流, 所有端口	V _{IN} = V _{IL} 或 V _{IH}	[6]	-	±10	μA
我 TL	逻辑1到0的转换电流, 所有的港口	V _{IN} = 2.0 V at V _{DD} = 3.6V	[7], [8]	30	-450	μA
R RST	内部复位上拉电阻		10	-	三十	kΩ
V BO	欠压跳闸电压 BOV = '0', BOPD = '1'	2.4 V < V _{DD} < 3.6 V	2.40	-	2.70	V
V REF	带隙参考电压		1.11	1.23	1.34	V
TC (VREF)	带隙温度系数		-	10	20	PPM ^C

[1] 典型的评级不保证.列出的数值是室温, 3 V.

- [2] I_{DD} , I_{ID} 和 I_{PD} 规范使用外部时钟进行测量, 禁用以下功能: 比较器, 掉电检测和看门狗定时器.
- [3] 有关 I_{OL} 或 I_{OH} 的稳定状态 (非瞬态) 限制, 请参见第34页上的表7“限制值”. 如果我 I_{OL} / I_{OH} 超过测试条件, V_{OL} / V_{OH} 可能会超出相关规范.
- [4] 引脚电容的特点, 但没有测试.
- [5] 以准双向模式测量端口.
- [6] 在高阻抗模式下测量端口.
- [7] 端口处于准双向模式, 具有弱上拉 (适用于所有具有上拉的端口引脚). 不适用于开漏引脚.
- [8] 在准双向模式下使用时, 端口引脚产生一个转换电流, 外部驱动从“1”到“0”. 这个电流是最高的当 V_{IN} 约为2 V.

11.动态特性

表9: AC特性
 $T_{amb} = -40^{\circ}C$ 到 $+85^{\circ}C$ 工业, 除非另有规定.[1]

符号	参数	条件	可变时钟		$f_{OSC} = 12MHz$		单元
			敏	马克斯	敏	马克斯	
f_{RCOSC}	内部RC振荡器频率 (标称 $f = 7.3728MHz$)	修剪到 $\pm 1\%$ 在 $T_{amb} = 25^{\circ}C$	7.189	7.557	7.189	7.557	兆赫
f_{WDOSC}	内部看门狗振荡器 频率 (标称 $f = 400 kHz$)		280	480	280	480	千赫
f_{OCS}	振荡器频率		0	12	-	-	兆赫
t_{CLCL}	时钟周期	见图13	83	-	-	-	NS
f_{CLKP}	CLKLP活动频率		0	8	-	-	兆赫
毛刺滤波器							
	毛刺抑制, $P1.5 / RST$ 引脚		-	50	-	50	NS
	信号接受, $P1.5 / RST$ 引脚		125	-	125	-	NS
	毛刺排斥, 任何针除外 $P1.5 / RST$		-	15	-	15	NS
	信号接受, 任何引脚除外 $P1.5 / RST$		50	-	50	-	NS
外部时钟							
t_{CHCX}	高时间	见图13	33	$t_{CLCL} - t_{CLCX}$	33	-	NS
t_{CLCX}	低时间	见图13	33	$t_{CLCL} - t_{CHCX}$	33	-	NS
t_{CLCH}	上升时间	见图13	-8		-	8	NS
t_{CHCL}	下降时间	见图13	-8		-	8	NS
移位寄存器 (UART模式0)							
$XLXL$	串行端口时钟周期时间		16 t_{CLCL}	-	1333	-	NS
t_{QVXH}	输出数据设置为时钟上升 边缘		13 t_{CLCL}	-	1083	-	NS
t_{XHQX}	输出数据在时钟上升后保持 边缘		- $t_{CLCL} + 20$		-	103	NS
t_{XHDX}	输入数据在时钟上升沿后保持		-	0	-	0	NS
$DVXH$	输入数据有效时钟上升沿		150	-	150	-	NS

[1] 除非另有说明, 参数在工作温度范围内有效.
[2] 零件测试到2 MHz, 但保证运行到0 Hz.

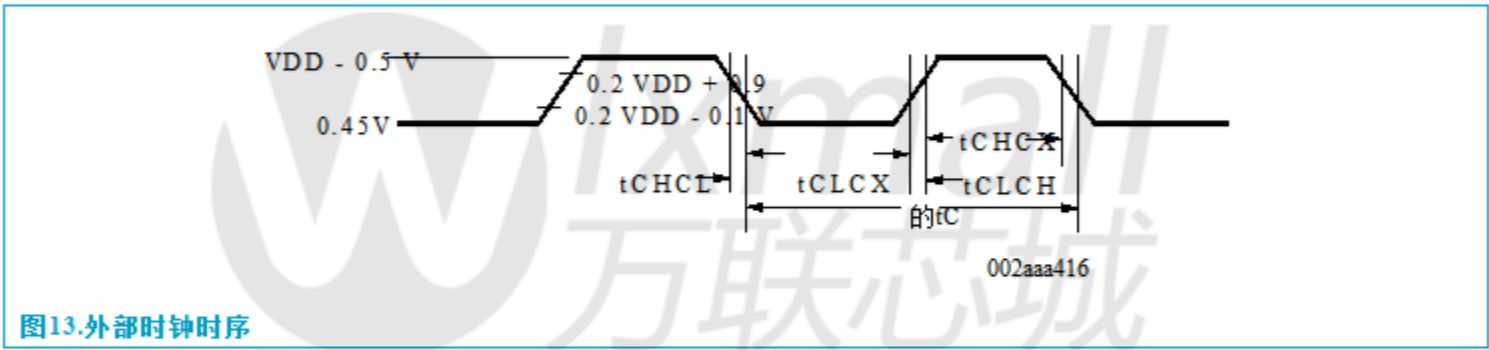
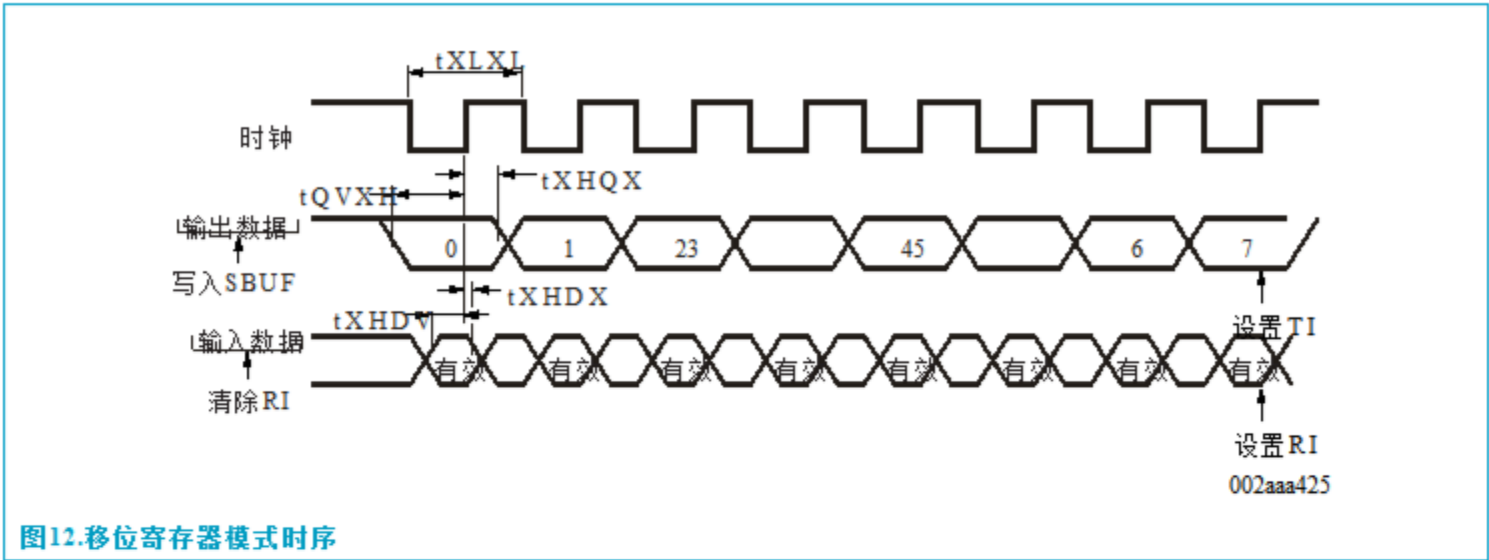
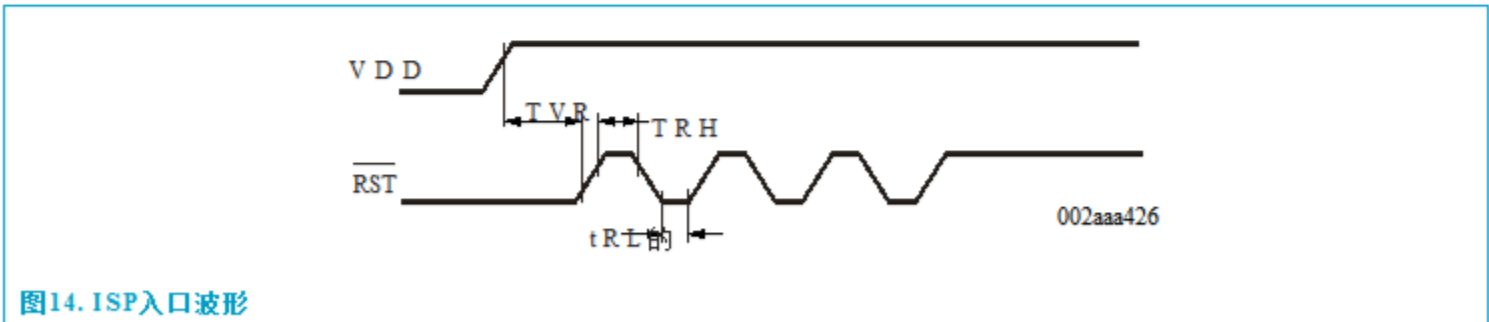


表10: AC特性, ISP入口模式

VDD = 2.4 V至3.6 V, 除非另有规定.

T amb = -40°C到+85°C的工业, 除非另有规定.

符号	参数	条件	敏	典型	马克斯	单元
t VR	从V DD激活的RST延迟		50	-	-	微秒
RH	RST高时间		1	-	32	微秒
t RL	RST低时间		1	-	-	微秒



12.比较器电气特性

表 11: 比较器电气特性
VDD = 2.4 V至3.6 V, 除非另有规定.
T amb = -40°C到+85°C的工业, 除非另有规定.

符号	参数	条件	敏	典 型	马克斯	单元
V IO	失调电压比较器输入		-	-	±20	毫伏
V CR	共模范围比较器输入		0	-	V DD - 0.3	V
CMRR	共模抑制比		[1]	-	-50	D b
	响应时间		-	250	500	NS
	比较器使能输出有效		-	-	10	微秒
我 IL	输入漏电流, 比较器	0 < V IN < V DD	-		±10	μA

[1] 此参数为特征值, 但未在生产中测试.



13.包大纲

TSSOP20：塑料薄缩小包装；20导联；身体宽度4.4毫米

SOT360-1

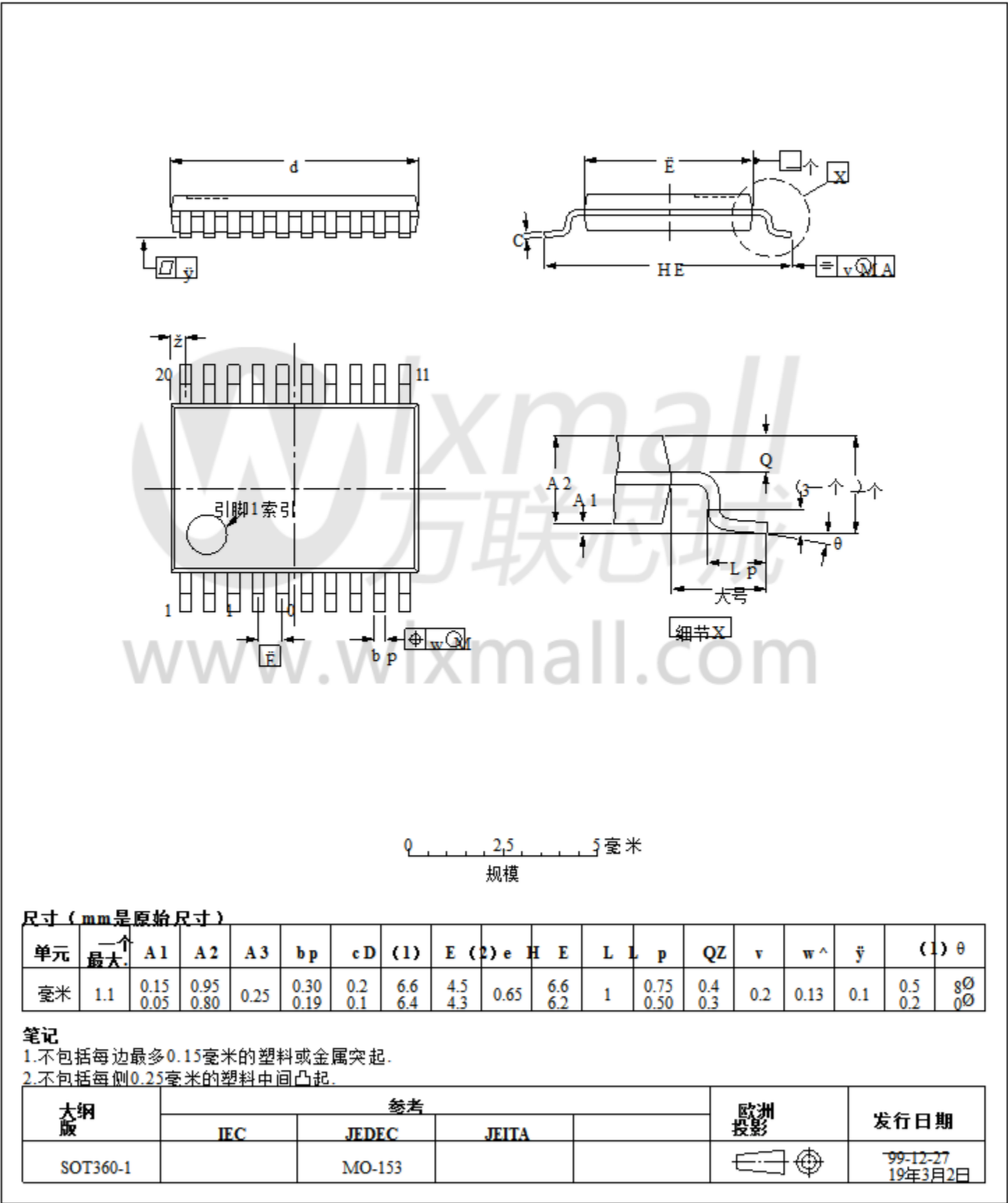


图15. TSSOP20 (SOT360-1) .

DIP20：塑料双列直插式封装 20股（300万股）

SOT146-1

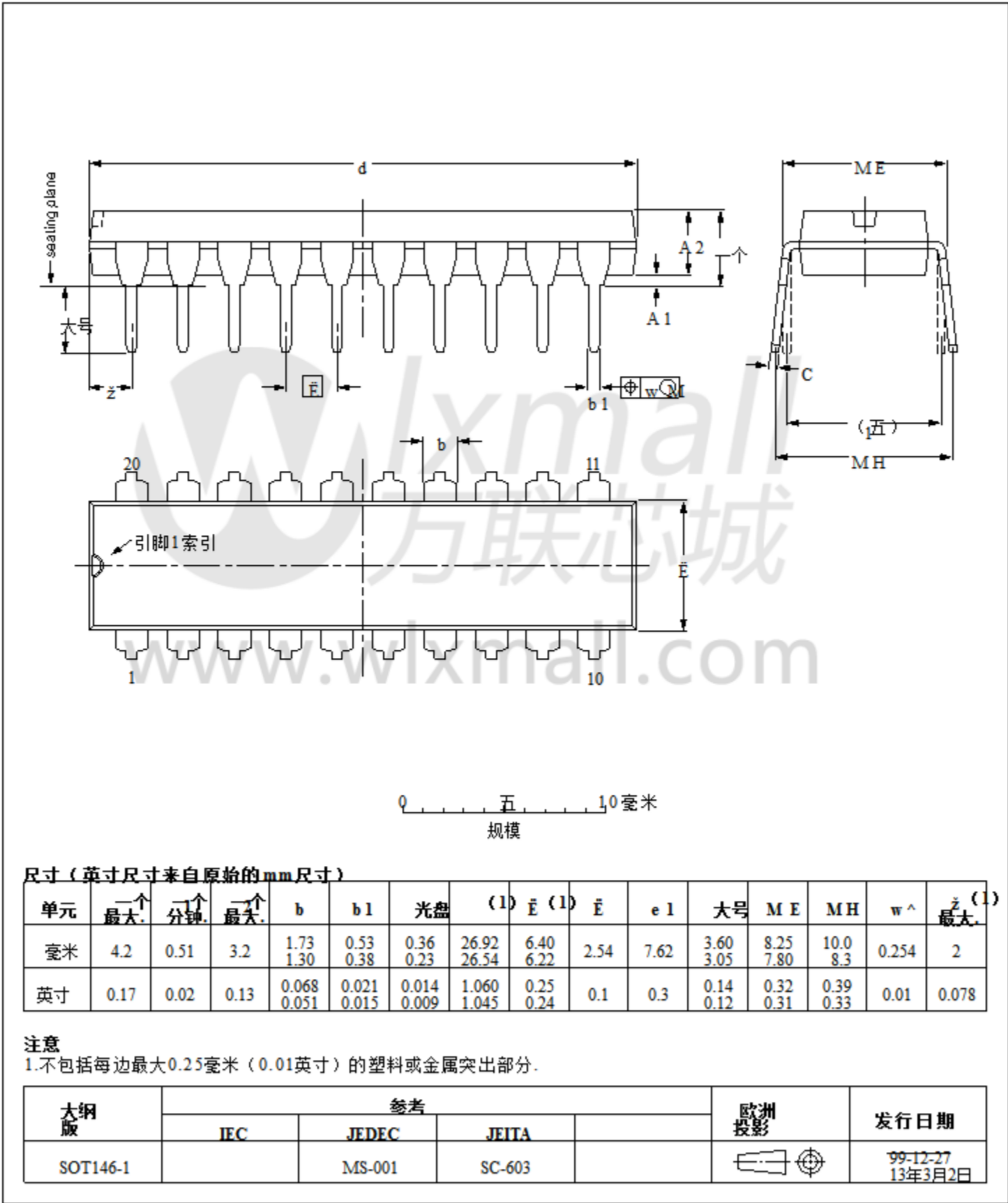


图16. DIP20 (SOT146-1) .

14. 焊接

14.1 焊接表面贴装封装介绍

本文对复杂的技术提供了一个非常简短的见解. 一个更深入的帐户焊接IC可以在我们的网站找到 数据手册IC26; 集成电路包裹 (文件订单号码9398 652 90011) .

没有适用于所有IC封装的焊接方法. 波峰焊仍然可以用于某些表面贴装IC, 但不适用于精细的SMD. 在推荐这些焊接情况. 在这些情况下回流推荐焊接.

14.2 回流焊接

回流焊接需要焊膏 (细小的焊料颗粒, 通孔和焊料的悬浮液) 粘合剂) 通过丝网印刷, 模版印刷施加到印刷电路板上或在包装放置之前的压力注射器分配. 立法和推动环保力量在世界范围内使用的无铅焊膏正在增加.

有几种方法用于反馈; 例如对流或对流/红外在传送式炉中加热. 吞吐时间 (预热, 焊接和焊接) 冷却) 根据加热方法在100到200秒之间变化.

典型的回流峰值温度范围从215到270 °C取决于焊料
粘贴材料. 包装的顶面温度应该是最好的保持:

- 225以下 °C (SnPb工艺) 或低于245°C (无铅工艺)
 - 适用于所有BGA, HTSSOP..T和SSOP..T封装
 - 用于包装厚度 ≥ 2.5 毫米
 - 用于厚度 < 2.5 mm 和体积的包装 ≥ 350 毫米³ 所谓厚/大包装.
- 低于240 °C (SnPb工艺) 或低于260°C (无铅工艺) 封装
厚度 < 2.5mm, 体积 < 350mm³, 所谓的小/薄包装.

包装上标明的湿度敏感性预防措施必须得到遵守倍.

14.3 波峰焊

传统的单波峰焊不建议用于表面贴装器件 (SMD) 或具有高组件密度的印刷电路板作为焊接桥接而不润湿可能会出现重大问题.

为了克服这些问题, 双波长焊接方法是特别的发达.

如果使用波峰焊, 则必须遵守下列条件以获得最佳效果结果:

- 使用包含高湍流波的双波长焊接方法
向上的压力, 然后是平滑的层流波.

- 对于带有两侧导线和间距（e）的包装：
 - 大于或等于1.27mm，占地纵轴优选为平行于印刷电路板的传送方向；
 - 小于1.27毫米，占地纵轴必须平行于印刷电路板的传送方向。
- 对于四面有引线的封装，封装必须放置在45°
到印刷电路板的传送方向。足迹必须
在下游和侧角加入焊锡小偷。

°角度

放置期间和焊接前，包装必须固定一滴
胶粘剂。粘合剂可以通过丝网印刷，销钉转移或注射器施加
分配。包装可以在粘合剂固化后进行焊接。

导热在波浪中的典型停留时间在250到3秒到4秒之间
265 °C，取决于所使用的焊料，分别为SnPb或Pb.

°C或

温和的活化通道将消除去除腐蚀性残留物的需要
大部分应用

14.4手动焊接

通过首先焊接两个对角线的端部引线来固定组件。使用低
电压（24 V或更小）的烙铁施加到导线的一部分。联系时间
必须限制在10秒内，最多300秒 C.

当使用专用工具时，所有其他引线可以在一个工序内焊接
在270到320之间2到5秒 C.

14.5封装相关的焊接信息

表 12： 表面贴装IC封装适用于波峰焊和回流焊
方法

包 [1]	焊接方法	
	波	回流 [2]
BGA, HTSSON..T [3], LBGA, LFBGA, SQFP, SSOP..T [3], TFBGA, USON, VFBGA	不合适	适当
DHVQFN, HBCC, HBGA, HLQFP, HSO, HSQFP, HSSON, HTQFP, HTSSOP, HVQFN, HVSON, SMS	不合适 [4]	适当
PLCC [5], SO, SOJ	适当	适当
LQFP, QFP, TQFP	不建议 [5] [6]	适当
SSOP, TSSOP, VSO, VSSOP	不推荐 [7]	适当
CWQCCN..L [8], PMFP [9], WQCCN.L [8]	不合适	不合适

- [1] 有关BGA封装的更多详细信息，请参阅 (LF) BGA应用笔记
(AN01026) ;从飞利浦半导体销售办公室订购一份。
- [2] 所有表面贴装（SMD）封装对湿度敏感。根据水分含量，
包裹的最高温度（相对于时间）和身体大小，内部存在风险
或者由于其中的湿气（所谓的）的蒸发而可能发生外部包装裂缝
爆米花效应）。有关详细信息，请参阅中的Drypack信息 数据手册IC26:集成
电路包;部分：包装方法。

- [3] 这些透明塑料封装对回流焊接条件非常敏感，必须
绝不能通过一个以上的焊接周期进行处理或经受红外回流
焊接峰值温度超过217 在回流气氛中测得的温度为±10°C
烤箱.封装体的峰值温度必须尽可能低.
- [4] 这些封装不适合波峰焊接.在散热器底部的版本上
侧面，焊料不能穿透印刷电路板和散热器之间.在版本上
散热器的顶部，焊料可能沉积在散热器表面.
- [5] 如果考虑波峰焊，那么包装必须放置在45 与焊波的角度
方向.封装足迹必须在下游和侧角处包含焊锡窃贼.
- [6] 波峰焊适用于间距（e）大于0.8 mm的LQFP，QFP和TQFP封装.它
绝对不适用于节距（e）等于或小于0.65 mm的封装.
- [7] 波峰焊适用于间距（e）等于或大于的SSOP和TSSOP封装
0.65毫米;（e）等于或小于0.5mm的封装是绝对不适合的.
- [8] 原则上图像传感器封装不应焊接.他们被安装在插座或交付
预先安装在箔上.但是，图像传感器封装可以由客户安装
通过使用热棒焊接工艺的箔片.可以提供适当的焊接配置文件
请求.
- [9] 热焊条焊接或手动焊接适用于PMFP封装.

15.修订历史

表13: 修订记录

Rev	Date	CPCN	描述
06	20031121	-	产品数据（9397 750 12285）; ECN 853-2403 01-A14557，2003年11月18日 莫迪科幻阳离子: *第8页的表8“直流电气特性”: ITL VIN 条件，从中更改 1.5 V至2.0 V
05	20031007	-	产品数据（9397 750 12121）; 2003年9月30日ECN 853-2403 30391
04	20030909	-	产品数据（9397 750 11945）; 2003年9月5日ECN 853-2403 30305
03	20030811	-	初步数据（9397 750 11786）
02	20030522	-	客观数据（9397 750 11532）
01	20030505	-	初步数据（9397 750 11387）

16. 数据表状态

水平	数据表状态[1]	产品状态[2] [3]	德网络nition
一世	客观数据	发展	本数据表包含了产品开发客观规范的数据.飞利浦半导体保留以任何方式更改规格的权利,恕不另行通知.
II	初步数据	合格科幻阳离子	本数据表包含初步规范的数据.补充资料将被公布在晚些时候.飞利浦半导体公司保留随时更改规格的权利,恕不另行通知.为了改善设计和供应最好的产品.
III	产品数据	生产	本数据表包含产品规格的数据.飞利浦半导体保留随时改变设计,制造和供应的权利.相应将通过客户产品/工艺变更通知(CPCN)进行变更.

[1] 请在启动或完成设计之前参考最近发布的数据手册.

[2] 本数据表中描述的器件的产品状态可能已经发生变化.最新的信息可以在网上找到
网址<http://www.semiconductors.philips.com>.

[3] 对于描述多个类型编号的数据表,最高级别的产品状态决定了数据表的状态.

17. 定义

简单规格 - 简短规格的数据是从具有相同类型号和标题的完整数据表中提取.对于详细信息见相关数据表或数据手册.

限定值定义 - 给出的限值符合

绝对最大额定值系统(IEC 60134).压力超过一个或更多的限制值可能会导致设备永久性损坏.

这些只是压力额定值和在这些或任何设备的操作其他条件超出了特性部分的规定

specification不是暗示的.暴露于延长期限值可能会影响设备可靠性

应用程序信息 - 此处描述的任何应用程序

这些产品仅用于说明目的.飞利浦半导体

不作任何陈述或保证,这样的应用程序将适合

在没有进一步测试或修改的情况下进行特定的使用.

使用或销售这些产品用于这种应用的客户这样做风险自负,并同意全额赔偿飞利浦半导体的任何费用这种申请造成的损失.

修改权利 - 飞利浦半导体保留权利

对产品进行更改 - 包括电路,标准单元和/或

软件 - 描述或包含在此以改进设计和/或

性能.当产品全面生产(状态“生产”)时,

相关的变化将通过客户产品/流程进行沟通

更改通知(CPCN).飞利浦半导体假定没有

对使用这些产品的责任或者责任,不承担任何责任

根据任何专利,版权或面具的许可或标题的权利

产品,并不作任何陈述或保证这些产品

没有专利,版权或掩盖作品侵权,除非另有规定

SPECI网络版.

19. 许可证

购买飞利浦I2C组件



购买飞利浦I2C组件传达许可证

根据飞利浦公司的I2C专利使用该组件

I2C系统提供了符合I2C的系统

飞利浦定义的规格.这个specification可以

使用代码9398 393 40011订购.

18. 免责声明

生命支持 - 这些产品不是设计用于生命支持
电器,设备或者这些产品发生故障的系统
合理预期会导致人身伤害.飞利浦半导体

联系信息

有关更多信息,请访问<http://www.semiconductors.philips.com>.

对于销售办公地址,请发送电子邮件至: sales.addresses@www.semiconductors.philips.com.

传真: +31 40 27 24825

9397 750 12285

产品数据

2003年11月6日至21日

©Koninklijke Philips Electronics NV 2003.保

44的45

内容

1	一般描述.....	1	8.16.5	模式6.....	23
2	特征.....	1	8.16.6	定时器溢出切换输出.....	23
2.1	主要特点.....	1	8.17	实时时钟/系统定时器.....	23
2.2	附加功能.....	1	8.18	UART.....	23
3	订购信息.....	3	8.18.1	模式0.....	24
3.1	订购选项.....	3	8.18.2	模式1.....	24
4	框图.....	4	8.18.3	模式2.....	24
五	固定信息.....	五	8.18.4	模式3.....	24
5.1	钉住.....	五	8.18.5	波特率发生器和选择.....	24
5.2	引脚描述.....	6	8.18.6	构筑错误.....	25
6	逻辑符号.....	8	8.18.7	打破检测.....	25
7	特殊功能寄存器.....	9	8.18.8	双缓冲.....	25
8	功能说明.....	14	8.18.9	用双缓冲传输中断 启用（模式1,2和3）.....	25
8.1	增强的CPU.....	14	10年8月18日	双缓冲的第9位（第8位）（模式1,2和3）.....	25
8.2	时钟.....	14	8.19	I ² C总线串行接口.....	26
8.2.1	时钟定义.....	14	8.20	模拟比较器.....	28
8.2.2	CPU时钟（OSCCLK）.....	14	8.20.1	内部参考电压.....	28
8.2.3	低速振荡器选项.....	14	8.20.2	比较器中断.....	29
8.2.4	中速振荡器选项.....	14	8.20.3	比较器和功耗降低模式.....	29
8.2.5	高速振荡器选项.....	14	8.21	键盘中断（KBI）.....	29
8.2.6	时钟输出.....	15	8.22	看门狗定时器.....	三十
8.3	片内RC振荡器选项.....	15	8.23	附加功能.....	三十
8.4	看门狗振荡器选项.....	15	8.23.1	软件重置.....	三十
8.5	外部时钟输入选项.....	15	8.23.2	双数据指针.....	三十
8.6	CPU时钟（CCLK）唤醒延迟.....	16	8.24	闪存程序存储器.....	31
8.7	CPU时钟（CCLK）修改：DIVM寄存器.....	16	8.24.1	一般描述.....	31
8.8	低功耗选择.....	16	8.24.2	特征.....	31
8.9	内存组织.....	16	8.24.3	ISP和IAP能力的P89LPC920 / 921/922 31	
8.10	数据RAM的安排.....	17	8.25	用户配置字节.....	33
8.11	中断.....	17	8.26	用户扇区安全字节.....	33
8.11.1	外部中断输入.....	17	9	限制值.....	34
8.12	I/O端口.....	18	10	静态特性.....	35
8.12.1	端口配置.....	18	11	动态特征.....	36
8.12.2	准双向输出配置.....	19	12	比较器电气特性.....	38
8.12.3	漏极开路输出配置.....	19	13	包大纲.....	39
8.12.4	仅输入配置.....	19	14	焊接.....	41
8.12.5	推挽式输出配置.....	19	14.1	焊接表面贴装封装介绍.....	41
8.12.6	端口0模拟功能.....	19	14.2	回流焊接.....	41
8.12.7	其他端口功能.....	20	14.3	波峰焊接.....	41
8.13	电源监控功能.....	20	14.4	手工焊接.....	42
8.13.1	掉电检测.....	20	14.5	封装相关的焊接信息.....	42
8.13.2	开机检测.....	20	15	修订记录.....	43
8.14	省电模式.....	21	16	数据表状态.....	44
8.14.1	空闲模式.....	21	17	德科幻nitions.....	44
8.14.2	掉电模式.....	21	18	免责声明.....	44
8.14.3	完全掉电模式.....	21	19	许可证.....	44
8.15	重启.....	21			
8.15.1	重置矢量.....	22			
8.16	定时器/计数器0和1.....	22			
8.16.1	模式0.....	23			
8.16.2	模式1.....	23			
8.16.3	模式2.....	23			
8.16.4	模式3.....	23			

©Koninklijke Philips Electronics NV 2003.
美国印刷

保留所有权利。没有事先知情权，全部或部分复制是禁止的
版权所有者的书面同意。

本文件中提供的信息不构成任何报价单的一部分
同，被认为是准确和可靠的，可能会改变，恕不另行通知。没有
出版者将承担任何责任。出版物
不表示或暗示任何专利或其他工业或任何许可证
知识产权。

发行日期：2003年11月21日 文件订单号码：9397 750 12285



PHILIPS

Let's make things better.