

W25X10CL



***spi*flash[®]**

2.5 / 3 / 3.3 V

1M位

串行闪存

4KB部分和双I / O SPI



www.wlxmall.com



目录

1.	一般说明.....	4
2.	特征	4
3.	引脚配置SOIC 150-MIL	5
4.	PAD配置USON 2X3-MM	5
5.	引脚说明SOIC和USON 2X3-MM	5
5.1	包装类型.....	6
5.2	片选 (/CS)	6
5.3	串行数据输入, 输出和IO (DI, DO, IO0和IO1)	6
5.4	写保护 (/WP)	6
5.5	持有 (/持有)	6
5.6	串行时钟 (CLK)	6
6.	框图.....	7
7.	功能说明.....	8
7.1	SPI操作.....	8
7.1.1	标准SPI指令.....	8
7.1.2	双SPI指令	8
7.1.3	保持功能.....	8
7.2	写保护.....	9
7.2.1	写保护功能.....	9
8.	控制和状态寄存器.....	10
8.1	状态寄存器.....	10
8.1.1	忙.....	10
8.1.2	写启用锁 (WEL)	10
8.1.3	块保护位 (BP1, BP0)	10
8.1.4	顶部/底部保护 (TB)	10
8.1.5	保留位.....	11
8.1.6	状态寄存器保护 (SRP)	11
8.1.7	状态寄存器内存保护.....	12
说明		13
8.1.8	制造商和设备识别.....	13
8.1.9	指令系统 (1)	14
8.1.10	写使能 (06h)	15
8.1.11	用于易失性状态寄存器的写使能 (50h)	15
8.1.12	写禁止 (04h)	16
8.1.13	读状态寄存器 (05h)	16
8.1.14	写状态寄存器 (01h)	17
8.1.15	读数据 (03h)	18
8.1.16	快速读 (0Bh)	19
8.1.17	快速读双输出 (3Bh)	20
8.1.18	快速读取双I/O (BBh)	21
8.1.19	连续读模式位 (M7-0)	23
20年8月1日	连续读取模式复位 (FFFFh)	23
8.1.21	页面程序 (02h)	24
8.1.22	部门擦除 (20h)	25



23年8月1日KB块擦除 (52h)	0.26
24年8月1日擦除 (D8h)	27
25年8月1日芯片擦除 (C7h或60h)	28
26年8月1日擦电 (B9h)	29
8.1.27 释放掉电/设备ID (ABh)	30
28年8月1日读取制造商/设备ID (90h)	32
29年8月1日读取制造商/设备ID双I/O (92h)	33
8.1.30 阅读唯一身份证号码 (4Bh)	34
8.1.31 JEDEC ID (9Fh)	35
9. 电气特性	36
9.1 绝对最大额定值 (1)	36
9.2 操作范围	36
9.3 上电时间和写入禁止阈值	37
9.4 直流电气特性	38
9.5 交流测量条件	39
9.6 交流电气特性	40
交流电气特性 (续)	41
9.7 串行输出时序	42
9.8 串行输入时序	42
9.9 保持时间	42
9.10 WP定时	42
10. 包装规格	43
10.1 8引脚SOIC 150密耳 (封装代码SN)	43
10.2 8-Pad USON 2x3-mm (封装代码UX)	44
11. 订购信息 (1)	45
11.1 有效的零件编号和顶端标记	46
12. 修订记录	

www.wlxmall.com



1. 一般说明

W25X10CL (1M位) 串行闪存为有限的系统提供存储解决方案空间, 引脚和电源. 25X系列提供了超越普通串行的灵活性和性能Flash设备. 它们是代码下载应用程序以及存储语音, 文本和数据的理想选择. 器件采用单个2.3V至3.6V电源供电, 电流消耗低至1mA. 有功和1μA用于掉电. 所有设备均采用节省空间的封装.

W25X10CL阵列分为512个可编程页面, 每个256字节. 最多256字节可以一次编程. W25X10CL有32个可擦除扇区, 4个可擦除32KB块和2个可擦除的64KB块. 小型4KB扇区允许更大的灵活性需要数据和参数存储的应用程序. (见图2)

W25X10CL支持标准串行外设接口 (SPI) 和高性能双路输出以及双I/O SPI: 串行时钟, 片选, 串行数据DI (I/O0), DO (I/O1). SPI时钟支持高达104MHz的频率, 在使用时允许208MHz的等效时钟速率. 快速读取双输出指令. 这些传输速率与8位和16位的传输速率相当. 并行闪存. 连续读取模式允许使用少量的高效存储器访问. 作为读取24位地址的16时钟指令开销, 允许真正的XIP (执行到位) 操作.

保持引脚, 写保护引脚和可编程写保护, 具有顶部或底部阵列控制功能, 提供进一步的控制灵活性. 此外, 该设备支持JEDEC标准制造商和设备标识与64位唯一序列号.

2. 特征

系列闪存存储器系列

- W25X10CL: 1M-bit / 128K字节 (131,072)
- 每个可编程页面的256字节
- 统一可擦除4KB, 32KB和64KB区域.

具有单/双输出/I/O的SPI

- 标准SPI: CLK, /CS, DI, DO, /WP/保持
- 双SPI: CLK, /CS, IO0, IO1, WP, /Hold

数据传输高达208M位/秒

- 时钟操作到104MHz
- 208MHz等效双I/O SPI
- 自动增量读取功能

高效“连续读取模式”

- 低指令开销
- 连续阅读
- 只有16个时钟才能解决内存
- 允许真正的XIP (执行到位) 操作

软件和硬件写保护

- 写保护全部或部分内存
- 使用/WP引脚启用/禁用保护
- 顶部或底部阵列保护

具有4KB扇区的灵活架构

- 统一扇区/块擦除 (4/32/64-kbytes)
- 页面编程高达256字节<1ms
- 超过100,000次擦除/写入周期
- 超过20年的数据保留

低功耗, 宽温度范围

- 单个2.3V至3.6V电源
- 1mA有源电流, <1μA掉电 (典型值)
- -40°至+85°C工作范围

空间高效包装

- 8引脚SOIC
- 8-pad USON 2x3-mm
- 联系华邦KGD等选择



3. 引脚配置SOIC 150-MIL

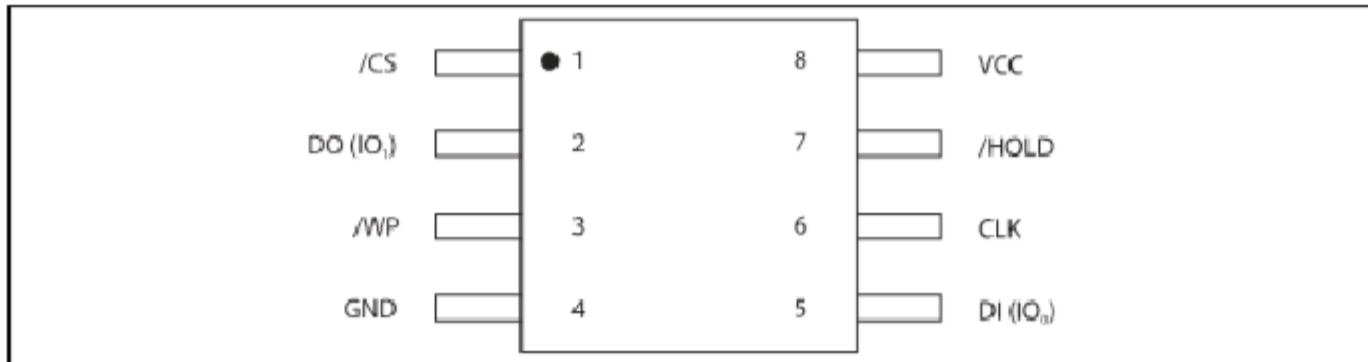


图1a. W25X10CL引脚分配，8引脚SOIC 150 mil（封装代码SN）

4. PAD配置USON 2X3-MM

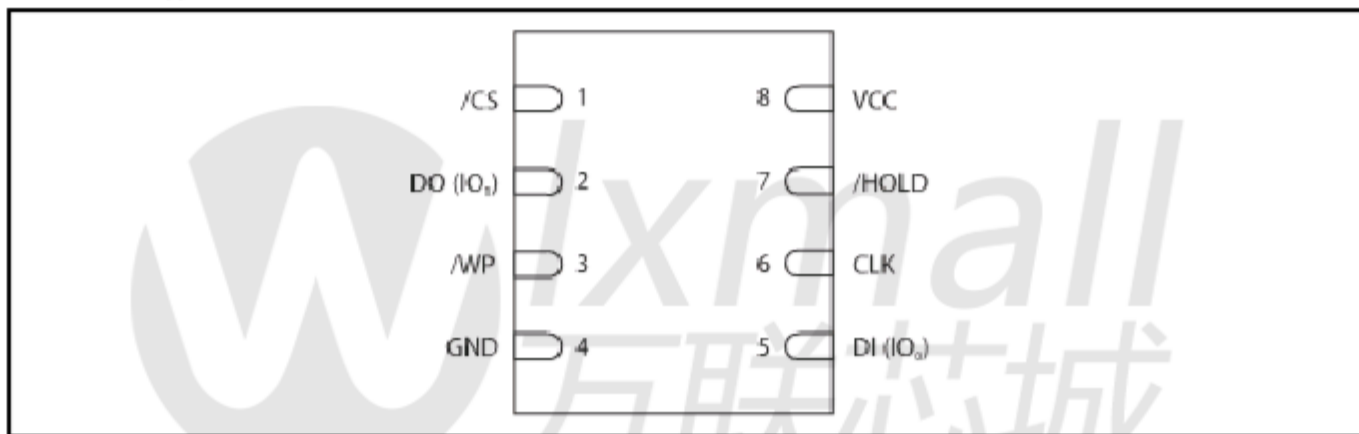


图1b. W25X10CL贴片分配USON 2x3-MM（封装代码UX）

5. 引脚说明SOIC和USON 2X3-MM

PIN号码	PIN NAME	I/O	功能
1	/CS	—世	片选输入
2	DO (IO1)	I/O	数据输入/输出 (1)
3	/WP	—世	写保护输入
4	GND		地面
五	DI (IO0)	I/O	数据输入/输出 (1)
6	CLK	—世	串行时钟输入
7	/保持	—世	保持输入
8	VCC		电源

注意：

1 IO0和IO1用于标准和双SPI指令



5.1 包类型

W25X10CL提供8引脚塑料150密耳宽度SOIC（封装代码SN）和2x3-mm USON（包代码UX）.请参见图1a和1b.

5.2 片选（/CS）

SPI片选（/CS）引脚使能和禁止器件操作.当/CS为高电平时，器件为取消选择，串行数据输出（DO或IO0，IO1）引脚为高阻抗.什么时候取消选择，设备的功耗将处于待机状态，除非内部擦除，程序或写入状态寄存器周期正在进行中.当/CS被置为低电平时，器件将被置为低电平选择，功耗将增加到有效电平，指令可以写入和数据从设备读取.上电后，CS必须在新指令之前从高到低转换被接受./CS输入必须在上电时跟踪VCC电源电平，（参见“启动时间和写禁止阈值”和图26）.如果需要，可以使用/CS上的上拉电阻来完成这个.

5.3 串行数据输入，输出和IO（DI，DO，IO0和IO1）

W25X10CL支持标准SPI和双SPI操作.标准SPI指令使用单向DI（输入）引脚，用于在上升时向器件串行写入指令，地址或数据.串行时钟（CLK）输入引脚的边沿.标准SPI也使用单向DO（输出）进行读取数据或来自器件的状态在CLK的下降沿.

双SPI指令使用双向IO引脚将指令，地址或数据串行写入器件在CLK的上升沿，并在CLK的下降沿从器件读取数据或状态.

5.4 写保护（/WP）

写保护（/WP）引脚可用于防止写入状态寄存器.用于与状态寄存器的块保护（TB，BP1和BP0）位和状态寄存器相结合保护（SRP）位，部分或整个存储器阵列可以被硬件保护./WP引脚是活跃低.

5.5 持有（/HOLD）

保持（/HOLD）引脚允许设备在被主动选择时暂停.当/HOLD是带低电平，而/CS为低电平，DO引脚将为高阻抗，并在DI和CLK上发出信号.引脚将被忽略（不在乎）.当/HOLD为高电平时，可以恢复设备运行.该/HOLD功能在多个设备共享同一SPI信号时非常有用.

5.6 串行时钟（CLK）

SPI串行时钟输入（CLK）引脚提供串行输入和输出操作的时序.



6. 框图

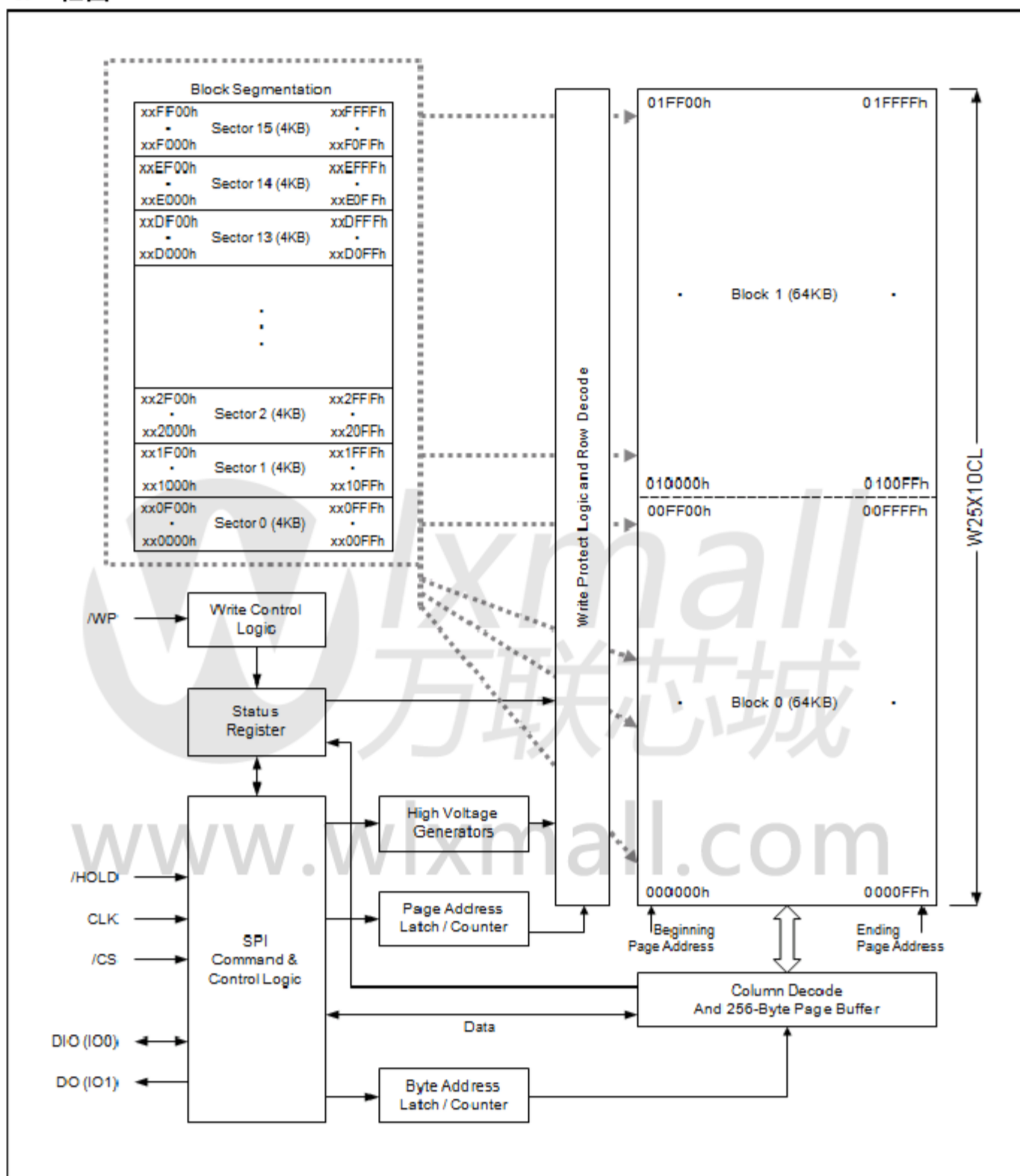


图2. W25X10CL串行闪存框图



7. 功能说明

7.1 SPI操作

7.1.1 标准SPI指令

W25X10CL通过SPI兼容总线访问，包括四个信号：串行时钟（CLK），片选（/CS），串行数据输入（DI）和串行数据输出（DO）。标准SPI指令使用DI输入引脚将指令，地址或数据串行写入设备。CLK的上升沿，DO输出引脚用于在下降时从器件读取数据或状态边沿CLK。

SPI总线操作支持模式0（0,0）和3（1,1）。模式0的主要区别并且模式3涉及当SPI总线主机处于待机状态时CLK信号的正常状态数据没有传输到串行闪存。对于模式0，CLK信号通常为低电平。/CS的下降沿和上升沿。对于模式3，CLK信号在下降和上升时通常为高电平。/CS的边。

7.1.2 双SPI指令

W25X10CL支持双SPI操作，当使用“快速读双输出（3Bh）”和“快速”读取双I/O（BBh）“指令。这些指令允许将数据传输到设备或从设备传输是普通串行闪存器件的两倍到三倍。双SPI读取指令是非常适合在上电（代码阴影）时快速将代码下载到RAM，直接来自SPI总线（XIP）的速度至关重要的代码。当使用双SPI指令时，DI和DO引脚成为双向I/O引脚：IO0和IO1。

7.1.3 保持功能

/HOLD信号允许在主动选择W25X10CL操作时暂停（当时）/CS为低）。在SPI数据和时钟信号的情况下，/HOLD功能可能很有用与其他设备共享。例如，考虑一下页面缓冲区是否只有部分写入。优先中断需要使用SPI总线。在这种情况下，/HOLD功能可以保存状态指令和缓冲区中的数据，所以编程可以在总线停止时恢复再次可用。

要启动/保持条件，必须使用/CS低电平选择该设备。A/HOLD条件会。如果CLK信号已经很低，则在/HOLD信号的下降沿激活。如果没有CLK已经很低的/HOLD条件将在CLK的下一个下降沿之后激活。/HOLD条件如果CLK信号已经为低电平，则将在/HOLD信号的上升沿终止。如果没有CLK已经很低的/HOLD条件将在CLK的下一个下降沿之后终止。

在/HOLD条件下，串行数据输出（DO）为高阻抗，串行数据输入/输出（DI）和串行时钟（CLK）被忽略。应保留片选（/CS）信号在/HOLD操作的整个持续时间内有效（低）以避免复位内部逻辑状态设备。



7.2 写保护

使用非易失性存储器的应用程序必须考虑噪声的可能性。可能危及数据完整性的其他不利系统条件。为了解决这个问题，W25X10CL提供了几种方法来保护数据免于无意写入。

7.2.1 写保护功能

- 当VCC低于阈值时，器件复位。
- 上电后延时写禁止。
- 写入使能/禁止指令。
- 程序擦除后自动写入禁止。
- 软件和硬件（/WP引脚）使用状态寄存器写保护。
- 使用掉电指令进行写保护。

上电或掉电时，W25X10CL将在VCC低于V_{WI}时保持复位状态。V_{WI}的阈值（见上电时序和电压电平和图26）。复位时，全部操作被禁用，并且不会识别任何指令。在上电和VCC之后电压超过V_{WI}，所有程序和擦除相关指令进一步禁用延时t_{PUW}。这包括写使能，页面编程，扇区擦除，块擦除，芯片擦除和写状态寄存器指令。请注意，芯片选择引脚（/CS）必须跟踪VCC电源电平。在上电时，直到VCC-min电平和t_{VSL}时间延迟达到。如果需要，上拉电阻/CS可以用来完成这个。

上电后，器件将自动置于具有状态寄存器的写禁止状态。写使能锁存（WEL）设置为0。必须在页面之前发出写使能指令。程序，扇区擦除，芯片擦除或写状态寄存器指令将被接受。后完成程序，擦除或写入指令时，写入使能锁存器（WEL）自动清零到0的写禁用状态。

使用写状态寄存器指令和设置便于软件控制写保护。状态寄存器保护（SRP）和块保护（TB，BP1和BP0）位。这些允许一部分小至4KB扇区或整个内存阵列要配置为只读。结合使用。使用写保护（/WP）引脚，可以启用或禁用对状态寄存器的更改。硬件控制。有关详细信息，请参阅状态寄存器。另外，掉电指令提供额外的写保护级别，因为所有指令都被忽略，除了Release Power-下指令。



8. 控制和状态寄存器

读状态寄存器指令可用于提供闪存可用性的状态
存储器阵列，如果器件写入使能或禁止，以及写保护状态。写
状态寄存器指令可用于配置器件写保护功能。

8.1 状态寄存器

8.1.1 BUSY

BUSY是状态寄存器（S0）中的只读位，当设备执行时，它被设置为1状态
页面编程，扇区擦除，块擦除，片擦除或写状态寄存器指令。中
这一次，除了读状态寄存器指令外，器件将忽略进一步的指令（参见
tW，**tPP**，**tSE**，**tBE**和交流特性中的**tCE**）。当程序，擦除或写状态寄存器
指令已完成，**BUSY**位将被清除为0状态，表示器件已准备就绪
进一步的说明。

8.1.2 写启用锁（WEL）

写使能锁存（**WEL**）是状态寄存器（S1）中的只读位，执行后设置为1
写使能指令。当设备禁止写入时，**WEL**状态位被清除为0。一个
写入禁止状态发生在上电或任何以下指令完成后：写入
禁用，页面编程，扇区擦除，块擦除，芯片擦除和写入状态寄存器。

8.1.3 块保护位（BP1，BP0）

块保护位（**BP1**和**BP0**）是状态寄存器中的非易失性读/写位（S3和S2）
提供写保护控制和状态。可以使用写状态设置块保护位
寄存器指令（参见交流特性中的**tW**）。全部，没有或一部分内存阵列可以
防止程序和擦除指令（请参见状态寄存器内存保护表）。该
块保护位的出厂默认设置为0，数组不受保护。块保护
如果状态寄存器保护（**SRP**）位设置为1，写保护（**WP**）
引脚低。

8.1.4 顶部/底部保护（TB）

顶部/底部位（**TB**）控制块保护位（**BP1**，**BP0**）是否从顶部（**TB** = 0）或
阵列的底部（**TB** = 1），如状态寄存器存储器保护表中所示。**TB**位是
非易失性，出厂默认设置为**TB** = 0。可以使用写状态设置**TB**位
寄存器指令，只要写使能指令已经发出。**TB**位不能
如果状态寄存器保护（**SRP**）位设置为1并且写保护（**WP**）引脚为低电平则写入。



8.1.5 保留位

状态寄存器位S6和S4保留供将来使用.当前设备将读取0位位置.建议在测试状态寄存器时屏蔽保留位.干这将确保与未来设备的兼容性.

8.1.6 状态寄存器保护 (SRP)

状态寄存器保护 (SRP) 位是状态寄存器 (S7) 中的非易失性读/写位与写保护 (/WP) 引脚结合使用以禁止写入状态寄存器.当SRP位被设置为0状态 (出厂默认值) /WP引脚无法控制状态寄存器.当SRP引脚设置为1, 当/WP引脚为低电平时, 写状态寄存器指令被锁定.当...的时候/WP引脚为高电平, 允许写状态寄存器指令.

SRP	/WP	状态寄存器	描述
0	X	软件保护	/WP引脚无法控制, 状态寄存器可以写入写使能指令WEL = 1后.[出厂设置]
1	0	硬件受保护	当/WP引脚为低电平时, 状态寄存器被锁定并可以写给 不要
1	1	硬件无保护	当/WP引脚为高电平时, 状态寄存器被解锁并可以写入使能指令WEL = 1后写入.

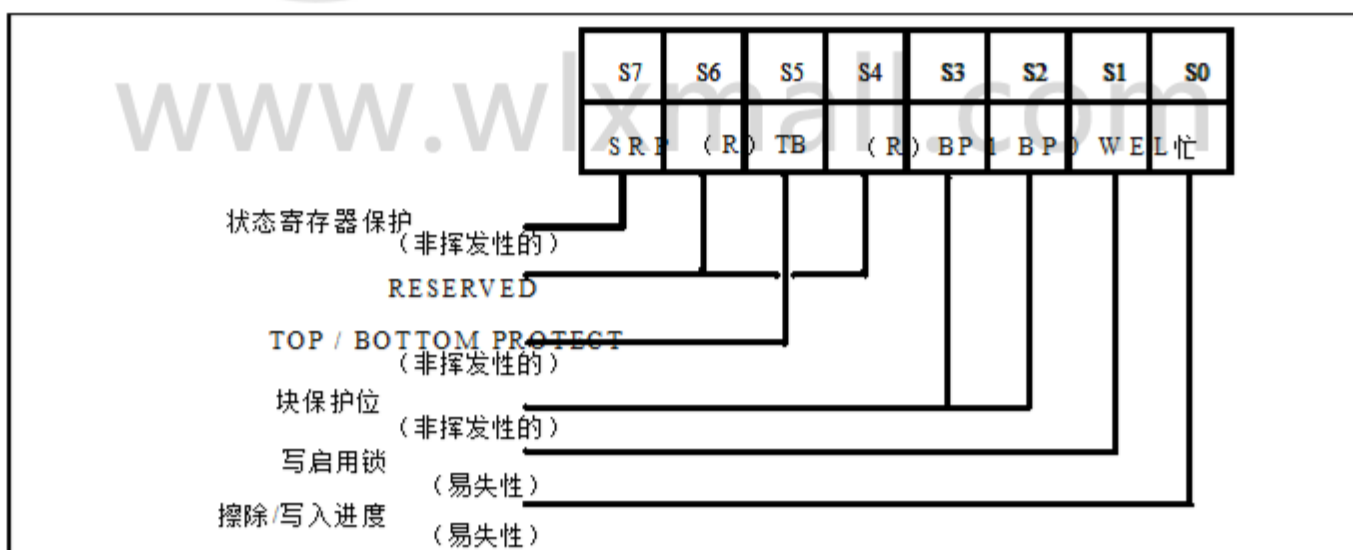


图3.状态寄存器位位置



8.1.7 状态寄存器内存保护

状态寄存器 (1)			W25X10CL (1M-BIT) 存储器保护			
TB	BP1	BP0	BLOCK (S)	ADDRESSES	密度	一部分
X	0	0	没有	没有	没有	没有
0	0	1	1	010000h - 01FFFFh	64KB	上1/2
1	0	1	0	000000h - 00FFFFh	64KB	下1/2
X	1	X	0和1	000000h - 01FFFFh	128KB	所有

注意:

1. x = 不在乎

2. 如果任何擦除或程序命令指定了包含受保护数据部分的内存区域, 那么命令将被忽略.





说明

W25X10CL的指令集由完全控制的二十个基本指令组成
 通过SPI总线（见指令集表）.芯片的下降沿启动指令
 选择（/CS）.输入DI输入的数据的第一个字节提供指令代码.数据上
 DI输入在最高有效位（MSB）的时钟上升沿进行采样.

指令的长度从单个字节变化到几个字节，并且可以跟随地址字节，
 数据字节，虚拟字节（不关心），在某些情况下，组合.说明完成
 边缘/CS的上升沿.每个指令的时钟相对时序图都包括在内
 图4至25.所有读取指令可以在任何时钟位之后完成.但是，所有
 写入，编程或擦除的指令必须在字节边界上完成（CS驱动为高电平后）
 全8位已被计时），否则指令将被终止.此功能进一步保护
 该设备无意中写入.另外，当存储器被编程或擦除时，或者
 当状态寄存器被写入时，除了读状态寄存器之外的所有指令都将被执行
 被忽略，直到编程或擦除周期完成.

8.1.8 制造商和设备标识

制造商编号	(M7-M0)	
华邦串行闪存	EFH	
设备ID	(ID7-ID0)	(ID15-ID0)
指令	ABh, 90h, 92h	9FH
W25X10CL	10H	3011h

www.wlxml.com



8.1.9 指令集

(1)

指令名称	BYTE 1 (码)	字节2	字节3	字节4	BYTE 5	字节6	N-BYTES
写启用	06H						
写入启用 挥发性状态 寄存器	50H						
写禁用	04H						
读状态寄存器	05H	(S7-S0) (1)					(2)
写状态寄存器	01H	(S7-S0)					
读取数据	03H	A23-A16	A15-A8	A7-A0	(D7-D0)	(下一个字节)连续	
快速阅读	0BH	A23-A16	A15-A8	A7-A0	假	(D7-D0)	(下一个字节)连续
快速阅读双 产里	3BH	A23-A16	A15-A8	A7-A0	假	(D7-D0) (5)	(每字节一个字节)4个时钟, 连续
快速读取双I/O	BBH	A23-A16	A7-A0, M7-M0 (6)	(D7-D0) (5)			
页面程序	02H	A23-A16	A15-A8	A7-A0	(D7-D0)	(下一个字节)	最多256字节
扇区擦除 (4KB)	20H	A23-A16	A15-A8	A7-A0			
块擦除 (32KB)	52H	A23-A16	A15-A8	A7-A0			
块擦除 (64KB)	D8H	A23-A16	A15-A8	A7-A0			
芯片擦除	是 C7H / 60H						
掉电	B9H						
释放掉电 / 设备ID	ABH	假	假	假	(ID7-ID0)		
制造商/ 设备ID (3)	90H	假	假	00H	(M7-M0)	(ID7-ID0)	
制造商/设备 ID由双I/O	92H	A23-A8	A7-A0, M7-M0	(MF[7:0], ID[7:0])			
JEDEC ID	9FH	(M7-M0) 生产厂家	(ID15-ID8) 记忆类型	(ID7-ID0) 容量			
读取唯一ID	4BH	假	假	假	假	(ID63-ID0)	

笔记:

1 数据字节首先以最高有效位移位. 带有数据的字节域 DO 引脚上的器件.

括号“() ”表示正在读取的数据

2 状态寄存器内容将一直重复, 直到/CS终止指令.

3 有关设备ID信息, 请参阅制造商和设备标识表.

4 设备ID将持续重复, 直到/CS终止指令.

五 双输出和双I/O数据

IO0 = (D6, D4, D2, D0)

IO1 = (D7, D5, D3, D1)

6 双输入地址

IO0 = A22, A20, A18, A16, A14, A12, A10, A8, A6, A4, A2, A0, M6, M4, M2, M0

IO1 = A23, A21, A19, A17, A15, A13, A11, A9, A7, A5, A3, A1, M7, M5, M3, M1



8.1.10 写使能 (06h)

写使能指令 (图4) 将状态寄存器中的写使能锁存 (WEL) 位置1

a 1. 必须在每个页面程序, 扇区擦除, 块擦除, 芯片擦除之前设置 WEL 位
和写状态寄存器指令. 写使能指令通过驱动 /CS 低电平进入,
在 CLK 的上升沿将指令代码 "06h" 移至数据输入 (DI) 引脚, 然后
驾驶 /CS 高.

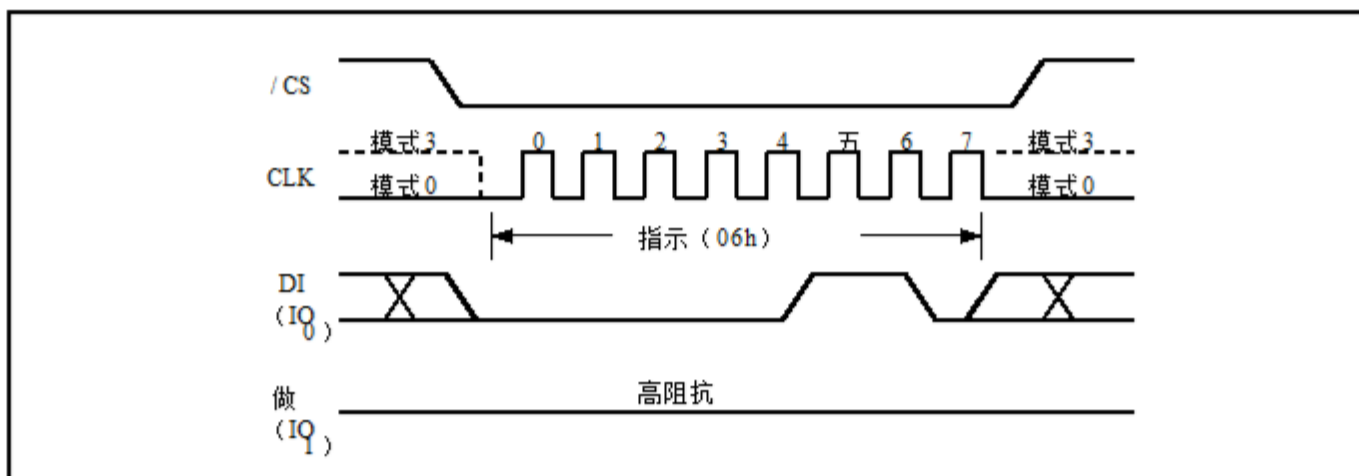


图4. 写使能指令序列图

8.1.11 易失性状态寄存器的写使能 (50h)

8.1 节中描述的非易失性状态寄存器位也可以写为易失性位.

这样可以更快地更改系统配置和内存保护方案

无需等待典型的非易失性位写周期或影响状态的耐久性

注册非易失性位. 要将易失性值写入状态寄存器位, 则写入使能

易失性状态寄存器 (50h) 指令必须在写状态寄存器 (01h) 之前发出
指令. 对于易失性状态寄存器指令 (图5) 的写使能将不会设置写使能
锁存 (WEL) 位, 只对写状态寄存器指令有效, 才能更改易失性状态
寄存器位值.

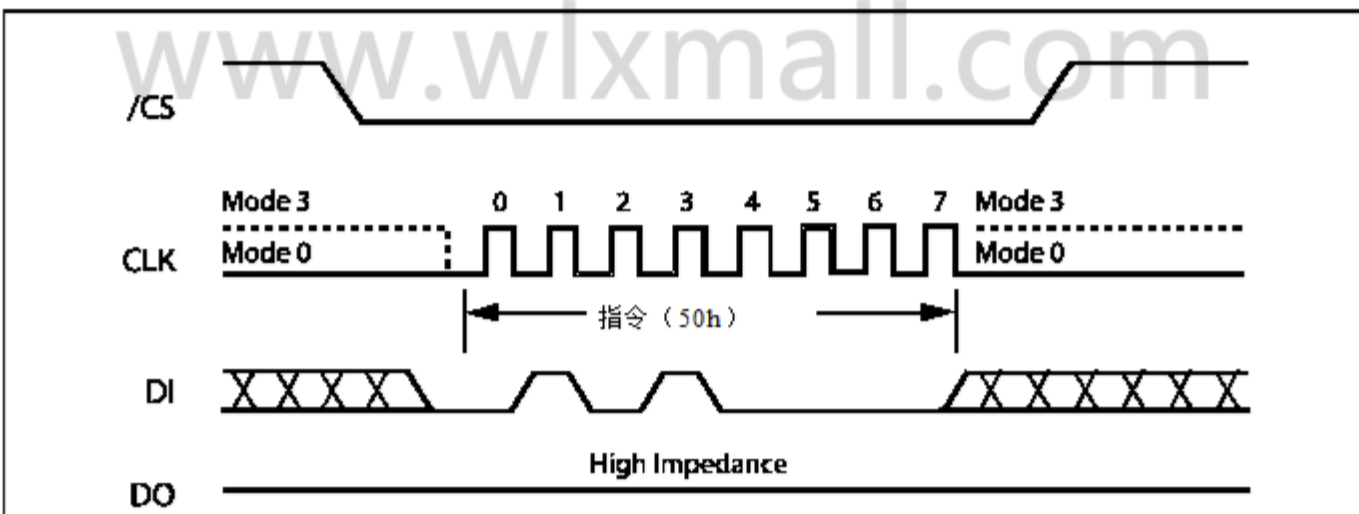


图5. 易失性状态寄存器的写使能指令序列图



8.1.12 写禁止 (04h)

写禁止指令 (图6) 复位状态寄存器中的写使能锁存 (WEL) 位到0.通过驱动/ $\overline{CS}$ 输入写禁止指令进入DI引脚, 然后开/ $\overline{CS}$ 高电平.上电后, WEL位自动复位完成写状态寄存器, 页面编程, 扇区擦除, 块擦除和芯片擦除说明.写禁止指令也可用于使易于写入使能无效状态寄存器指令

低, 移动指令代码“04h”

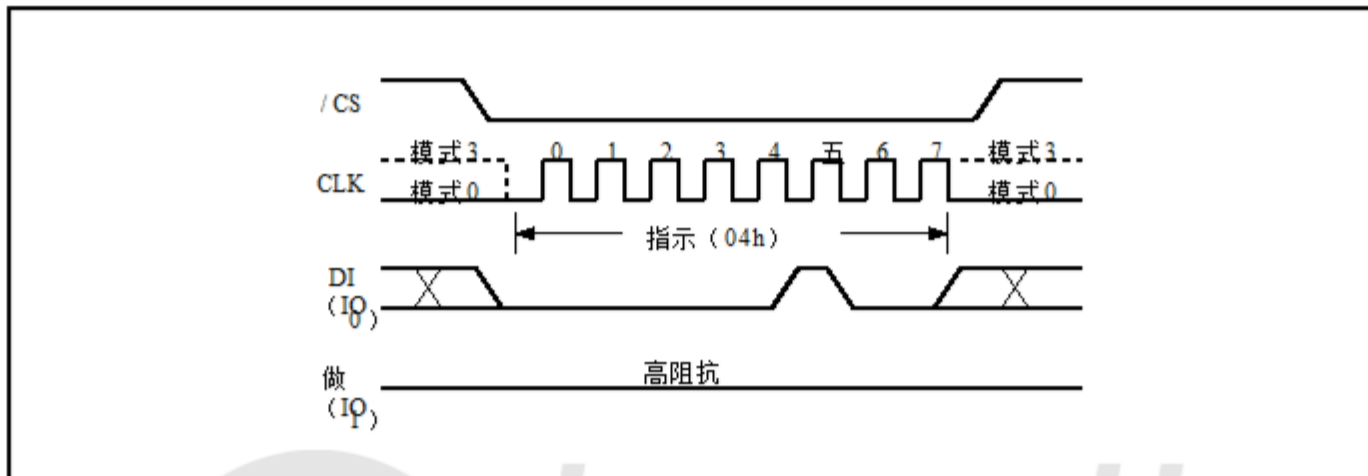


图6.写禁止指令序列图

8.1.13 读状态寄存器 (05h)

读状态寄存器指令允许读取8位状态寄存器.说明是驱动/ $\overline{CS}$ 进入低电平, 并将指令代码“05h”移入DI引脚上升沿CLK.状态寄存器位随后在CLK的下降沿在DO引脚上移出有效位 (MSB) 如图6所示.状态寄存器位如图3所示包括BUSY, WEL, BP1, BP0, TB和SRP位 (见前面状态寄存器的说明) 本数据表) .

状态寄存器指令可以随时使用, 即使在程序, 擦除或写入状态注册周期正在进行中.这允许检查BUSY状态位以确定何时循环完成, 如果设备可以接受另一个指令.可以读取状态寄存器连续, 如图7所示.指令通过驱动/ $\overline{CS}$ 高电平完成.

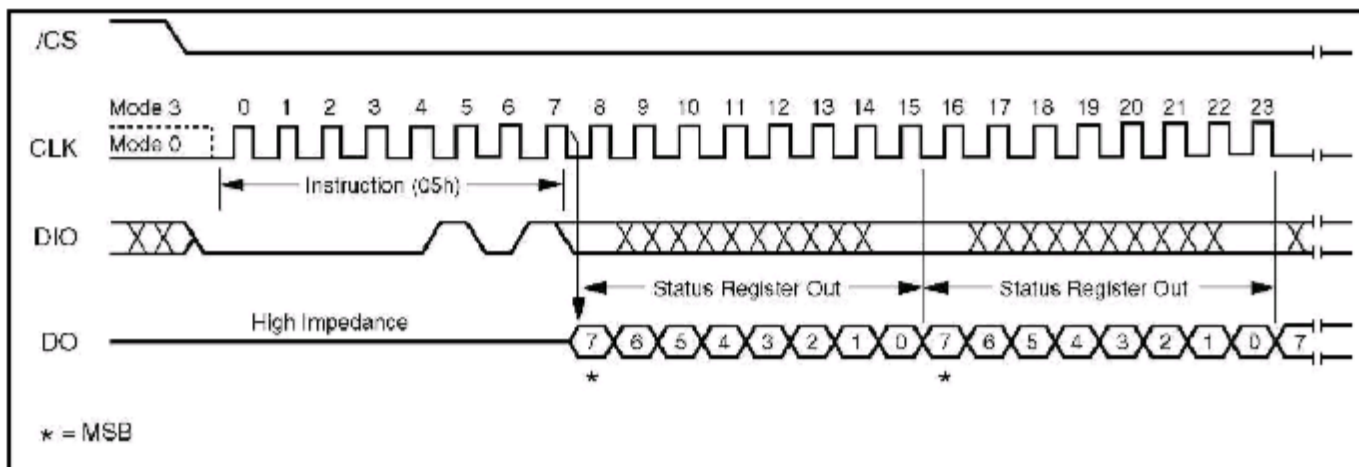


图7.读状态寄存器指令序列图



8.1.14 写状态寄存器 (01h)

写状态寄存器指令允许写入状态寄存器.写启用
必须先执行指令才能使设备接受写入状态寄存器
指令 (状态寄存器位 **WEL** 必须等于1).一旦写入使能, 指令将被输入
驾驶 / **CS** 发送指令代码“01h”, 然后将状态寄存器数据字节写入
如图8所示.状态寄存器位如图3所示, 并在之前描述
数据表.

只能写入非易失性状态寄存器位 **SRP**, **TB**, **BP1**和**BP0** (位7, 5, 3和2).所有
其他状态寄存器位位置为只读, 不受写状态寄存器的影响
指令.

在最后一个字节的第8位被锁存之后, / **CS** 引脚必须被驱动为高电平.如果没有
完成写状态寄存器指令将不会执行.之后 / **CS** 被驱动为高电平, 自定时
写状态寄存器周期将持续 t_W (见 **AC** 特性).而
写状态寄存器周期正在进行中, 读状态寄存器指令仍可能被访问
以检查 **BUSY** 位的状态.在写状态寄存器周期期间 **BUSY** 位为1, a
当循环完成并准备再次接受其他指令时为0.写入注册后
周期完成状态寄存器中的写使能锁存 (**WEL**) 位将被清0.

写状态寄存器指令允许设置块保护位 (**TB**, **BP1**和**BP0**)
保护所有的, 一部分的, 或没有内存的擦除和程序指令.保护区
变为只读 (请参阅状态寄存器内存保护表).写状态寄存器
指令也允许设置状态寄存器保护位 (**SRP**).这个位是结合使用的
使用写保护 (/ **WP**) 引脚禁止写入状态寄存器.当 **SRP** 位设置为0时
状态 (出厂默认值) / **WP** 引脚无法控制状态寄存器.当 **SRP** 引脚设置为a时
1, 当 / **WP** 引脚为低电平时, 写状态寄存器指令被锁定.当 / **WP** 引脚时
高写入状态寄存器指令是允许的.

在易失性状态寄存器写操作 (50h与01h组合) 时, / **CS** 被驱动为高电平
状态寄存器位将在 t_{SHSL2} 的时间段内刷新为新值 (参见 **AC**
特性).在状态寄存器位刷新期间, **BUSY** 位将保持为0.

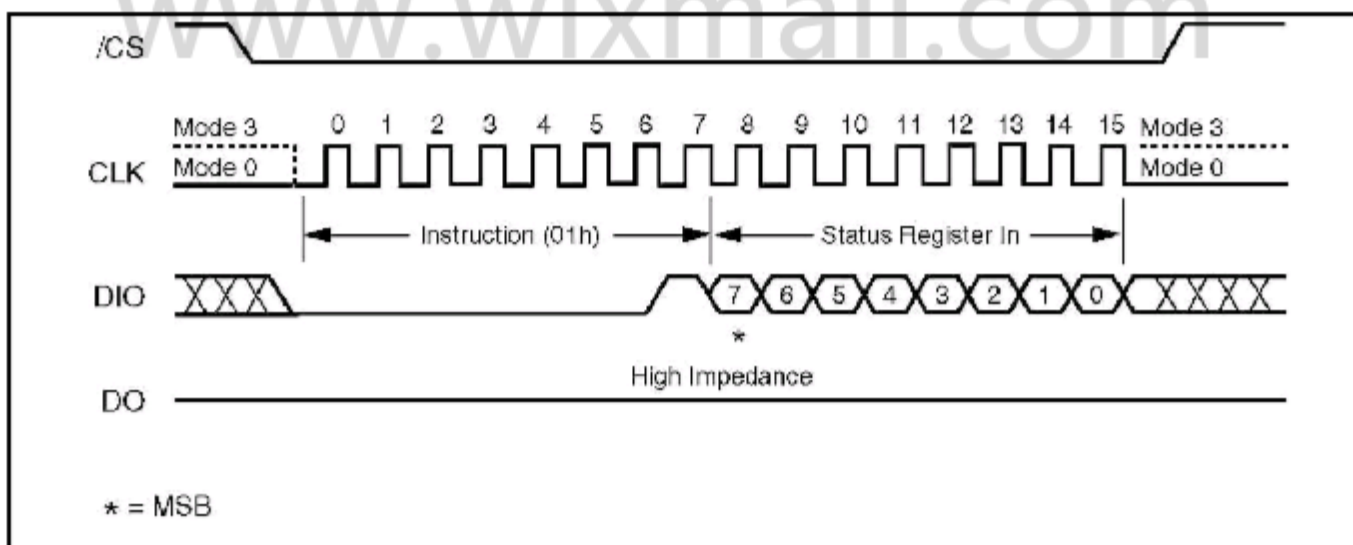


图8.写状态寄存器指令序列图



8.1.15 读取数据 (03h)

读取数据指令允许从存储器顺序读取一个或多个数据字节。

该指令通过驱动 /CS 启动

引脚为低电平，然后将指令代码“03h”

后面是一个24位地址 (A23-A0) 到DI引脚。代码和地址位被锁存在

CLK引脚的上升沿。接收到地址后，寻址的存储器的数据字节

位置将在CLK的下降沿在DO引脚上移出，最高有效位 (MSB)。

每个数据字节移位后，地址会自动递增到下一个更高的地址

允许连续的数据流。这意味着可以访问整个内存

一个指令只要时钟继续。该指令通过驾驶 /CS 高完成。

读数据指令序列如图9所示

擦除，编程或写周期正在进行 (BUSY = 1)，指令被忽略，不会有任何操作

对当前周期的影响。读数据指令允许时钟速率从DC到最大值

fR (参见交流电气特性)。

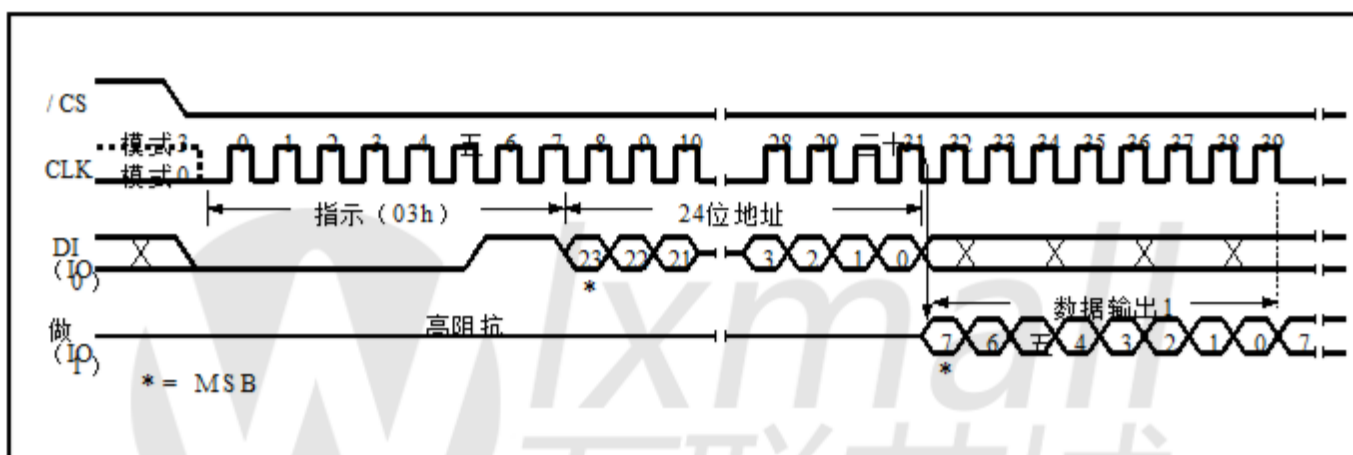


图9.读数据指令序列图

www.wlxml.com



8.1.16 快速读 (0Bh)

快速读取指令与读取数据指令类似，只是它可以在此操作FR的最高可能频率（见交流电气特性）。这是通过添加完成的24位地址之后的八个“虚拟”时钟，如图10所示。虚拟时钟允许设备内部电路额外设置初始地址的时间。在虚拟时钟期间DI上的数据值针是“不在乎”。

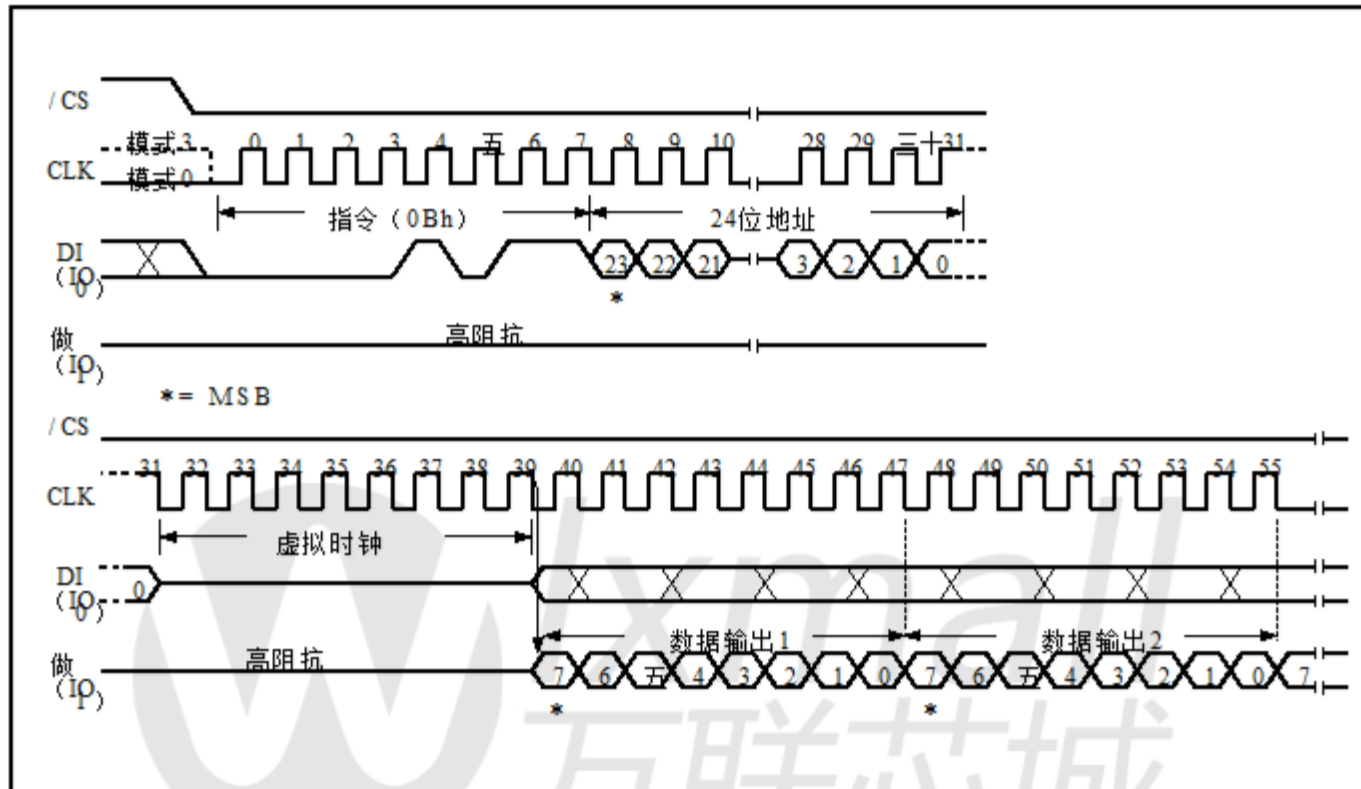


图10.快速读指令序列图

www.wlxmail.com



8.1.17 快速读双输出 (3Bh)

快速读取双输出 (3Bh) 指令类似于标准快速读 (0Bh) 指令

除了数据在两个引脚IO 0 和IO 1上输出. 这允许从...传输数据

W25X10CL的两倍于标准SPI器件. 快速读取双输出指令是理想的

用于在上电时快速将代码从Flash下载到RAM或用于缓存代码的应用程序，
段到RAM执行。

类似于快速读取指令，快速读取双输出指令可以最高运行

FR 可能的频率 (见交流电气特性). 这是通过添加八个来完成的

24位地址后面的“虚拟”时钟如图11所示. 虚拟时钟允许设备的

内部电路设置初始地址的额外时间. 虚拟中的输入数据

时钟是“不在乎”. 但是，IO

0 引脚应该是高阻抗之前的下降沿

第一个数据输出时钟.

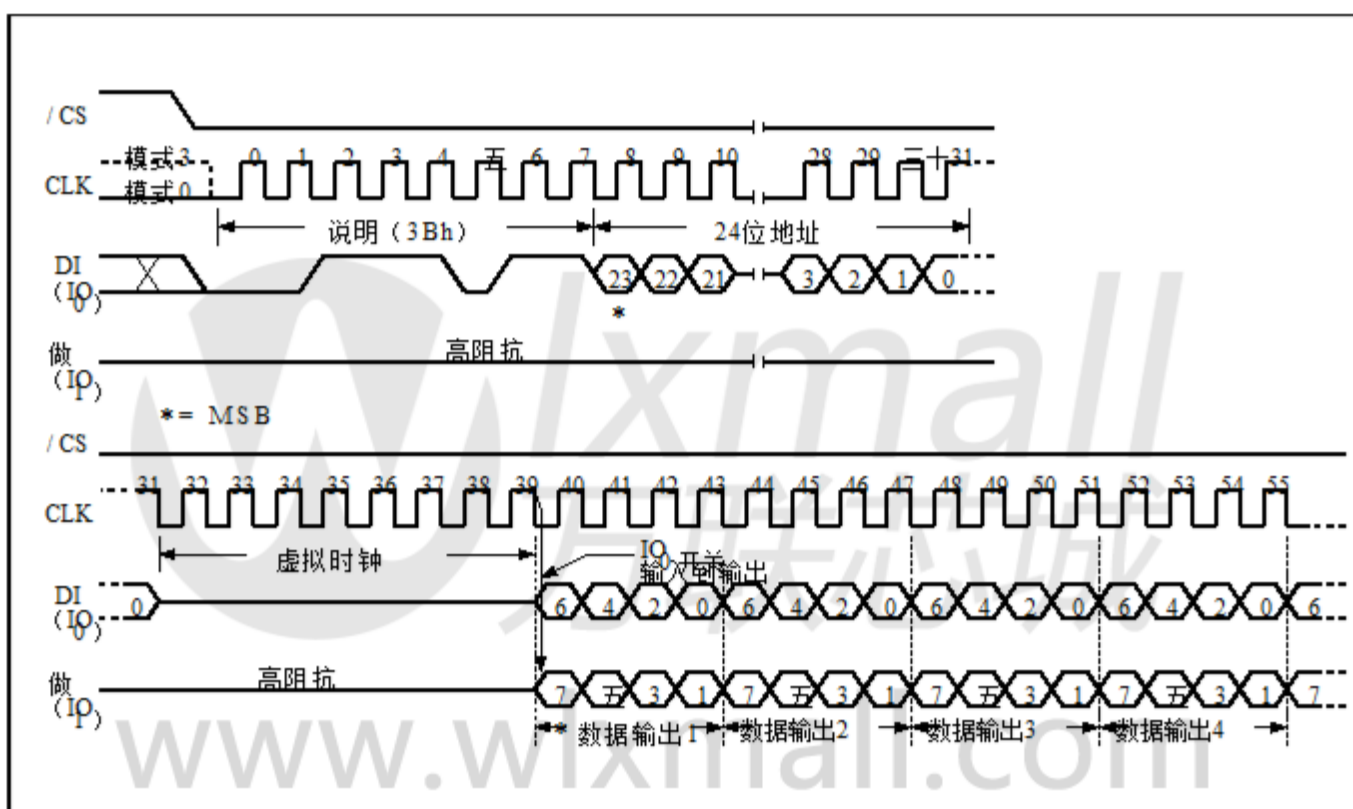


图11.快速读取双输出指令序列图



8.1.18 快速读取双I/O (BBh)

快速读取双I/O (BBh) 指令允许改进随机存取同时保持两个IO引脚, IO 0 和IO 1. 它类似于快速读取双输出 (3Bh) 指令, 但具有能力输入地址位 (A23-0) 每个时钟两位. 这可以减少指令开销. 在一些应用中直接从双SPI进行代码执行 (XIP).

使用“连续读取模式”快速读取双I/O

快速读取双I/O指令可以通过设置进一步减少指令开销. “连续读取模式”位 (M7-0) 输入地址位 (A23-0) 后, 如图12a所示. 该

(M7-4) 的高半字节控制下一个快速读取双I/O指令的长度

包含或排除第一个字节指令代码. (M3-

护理 (“x”). 但是, IO引脚在第一个数据输出的下降沿之前应该是高阻抗的时钟.

0) 不是

如果“连续读取模式”位M5-4 = (1,0), 则下一个快速读取双I/O指令 (之后)

/CS升高然后降低) 不需要BBh指令代码, 如图12b所示.

这将指令序列减少八个时钟, 并允许立即读取地址

进入后 /CS被置为低电平. 如果“连续读取模式”位M5-4不等于 (1,0), 则

下一条指令 (之后 /CS被提升然后降低) 需要第一个字节指令代码, 因此

恢复正常运行. “连续读取模式”复位指令也可用于复位

(M7-0) 发出正常指令之前 (详见9.2.12).

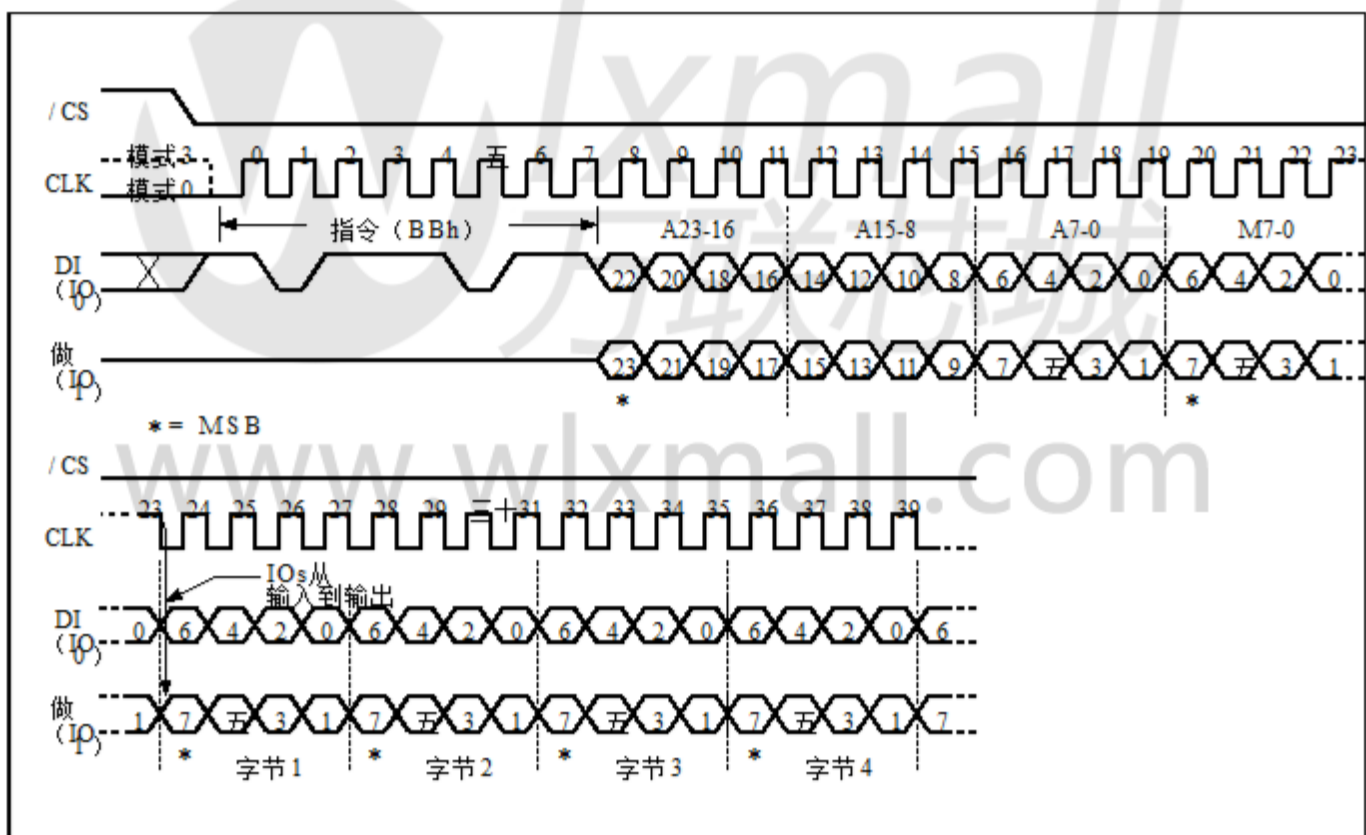


图12a.快速读取双I/O指令序列 (初始指令或以前的M5-4

10)

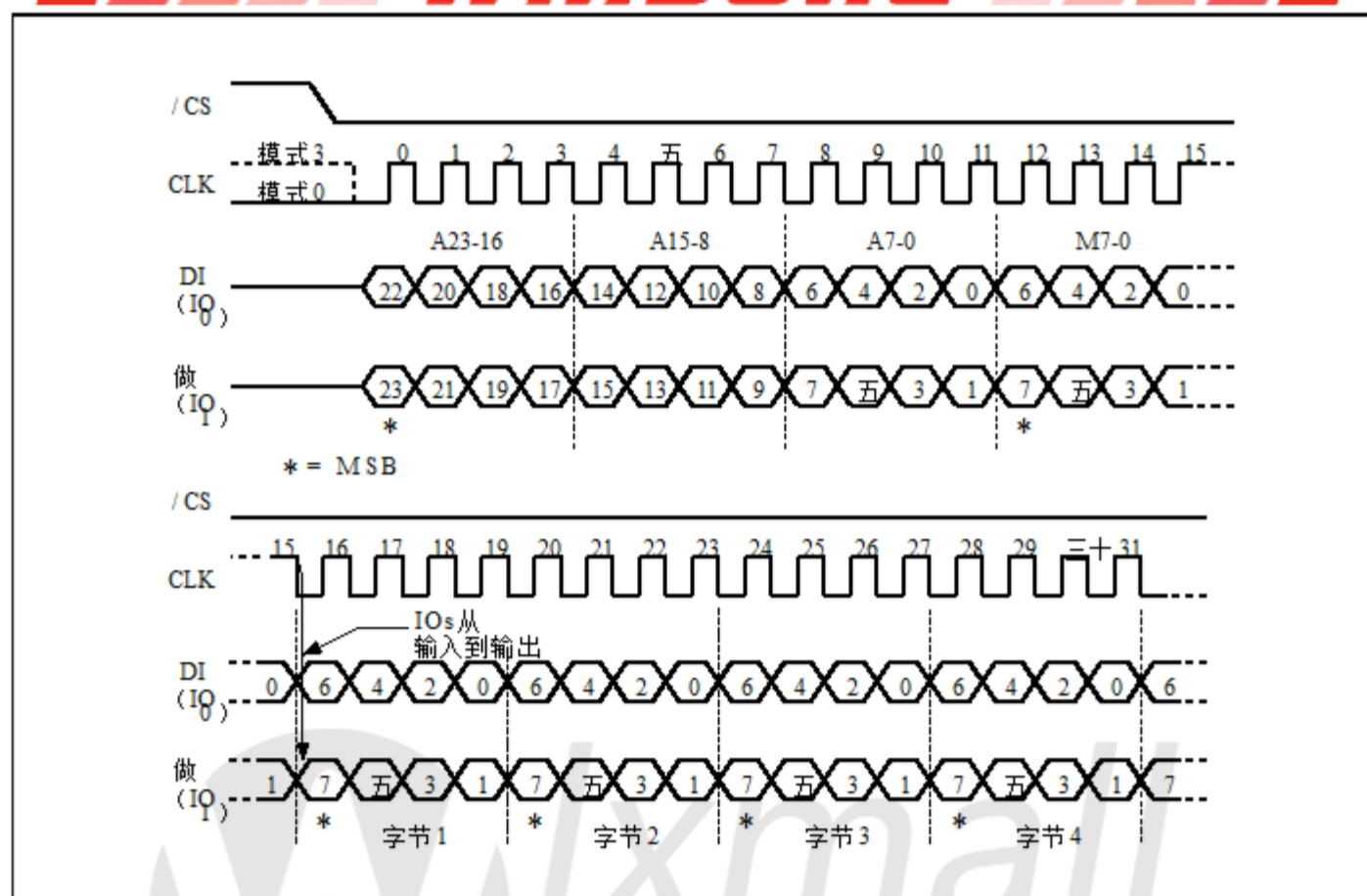


图12b.快速读取双I/O指令序列 (上一指令集M5-4 = 10)

www.wlxmall.com



8.1.19 连续读模式位 (M7-0)

“连续读取模式”位与“快速读取双I/O”指令结合使用

以最小的SPI指令开销提供最高的随机Flash存储器访问速率，因此允许在串行闪存设备上执行真正的XIP（就地执行）。

M7-0需要通过双I/O读指令进行设置。M5-4用于控制8位SPI

下一个命令需要指令代码BBh。当M5-4 = (1,0) 时，下一个命令

将被视为与当前的双I/O读取命令相同，而不需要8位指令代码；

当M5-4不等于(1,0) 时，器件返回正常SPI模式，所有命令都可以公认。M7-6和M3-0是未来使用的保留位，可以使用0或1个值。

20年8月1连续读取模式复位 (FFFFh)

连续读取模式复位指令可用于设置M4 = 1，因此设备将释放连续读取模式并返回到正常的SPI操作，如图13所示。

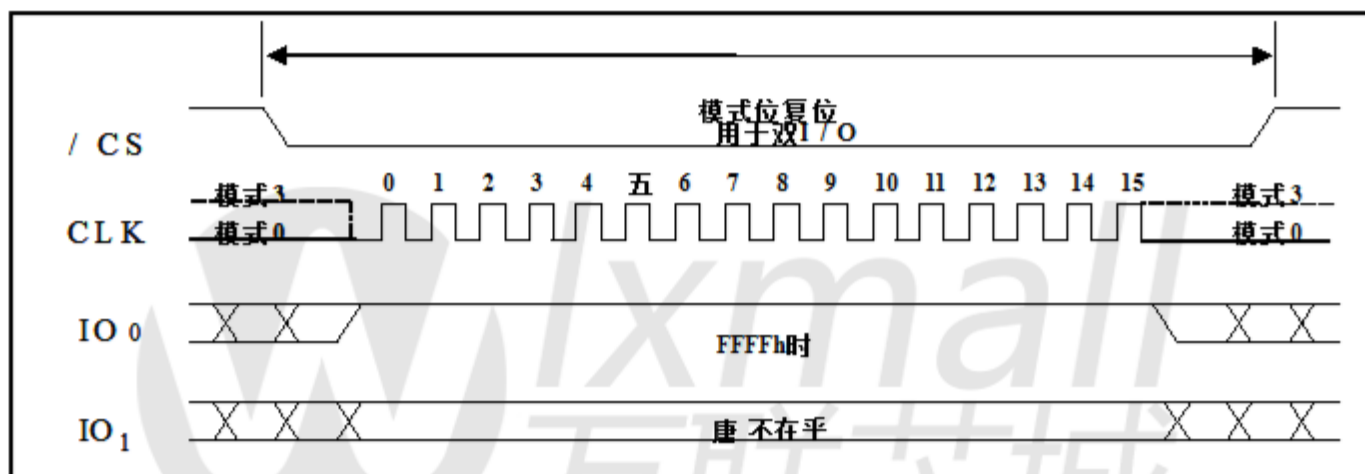


图13.快速读取双I/O的连续读取模式复位

由于W25X10CL没有硬件复位引脚，所以如果控制器在W25X10CL复位

被设置为连续模式读取，W25X10CL将不会识别任何初始标准SPI

来自控制器的指令。为了解决这个可能性，建议发一个连续读取模式复位指令作为系统复位后的第一条指令。这样做会释放设备从连续读取模式并允许识别标准SPI指令。

要在双I/O操作期间复位“连续读取模式”，需要16个时钟进行移位指令“FFFFh”。



8.1.21 页面节目 (02h)

Page Program 指令允许从一个字节到256字节 (一页) 的数据被编程

在先前擦除 (FFh) 存储器位置. 写使能指令必须先执行

设备将接受页面编程指令 (状态寄存器位 **WEL** = 1). 说明是

通过驱动 / **CS** 引脚启动 低, 然后移动指令代码 "02h", 后跟24位地址

(**A23-A0**) 和至少一个数据字节, 进入 **DI** 引脚. / **CS** 引脚在整个长度上必须保持低电平
数据发送到设备时的指令.

如果一个整个256字节的页面被编程, 最后一个地址字节 (8个最低有效地址

位) 应设置为0. 如果最后一个地址字节不为零, 并且时钟数超过

剩余页面长度, 寻址将包装到页面的开头. 在某些情况下, 较少

可以对256字节 (部分页面) 进行编程, 而不会对其中的其他字节产生任何影响

同一页执行部分页面程序的一个条件是时钟数量不能

超过剩余的页面长度. 如果超过256个字节被发送到设备, 寻址将会

包装到页面的开头并覆盖以前发送的数据.

与写入和擦除指令一样, / **CS** 引脚必须在最后一个第八位之后被驱动为高电平

字节被锁存. 如果没有完成, 则不会执行 **Page Program** 指令. 之后 / **CS**

被驱动为高电平时, 自定义的 **Page Program** 指令将开始持续 **tpp** (见

交流特性). 在页面编程周期正在进行中, 读状态寄存器

仍然可以访问指令以检查 **BUSY** 位的状态. **BUSY** 位为1

页面编程周期, 当循环完成并且设备已准备好接受时, 它将变为0

其他指示. 页编程周期完成写使能锁存 (**WEL**) 位后

在状态寄存器中被清除为0. 如果执行该命令, 则不会执行页面编程指令

寻址页由块保护 (**BP1** 和 **BP0**) 位保护 (见状态寄存器存储器)

保护台).

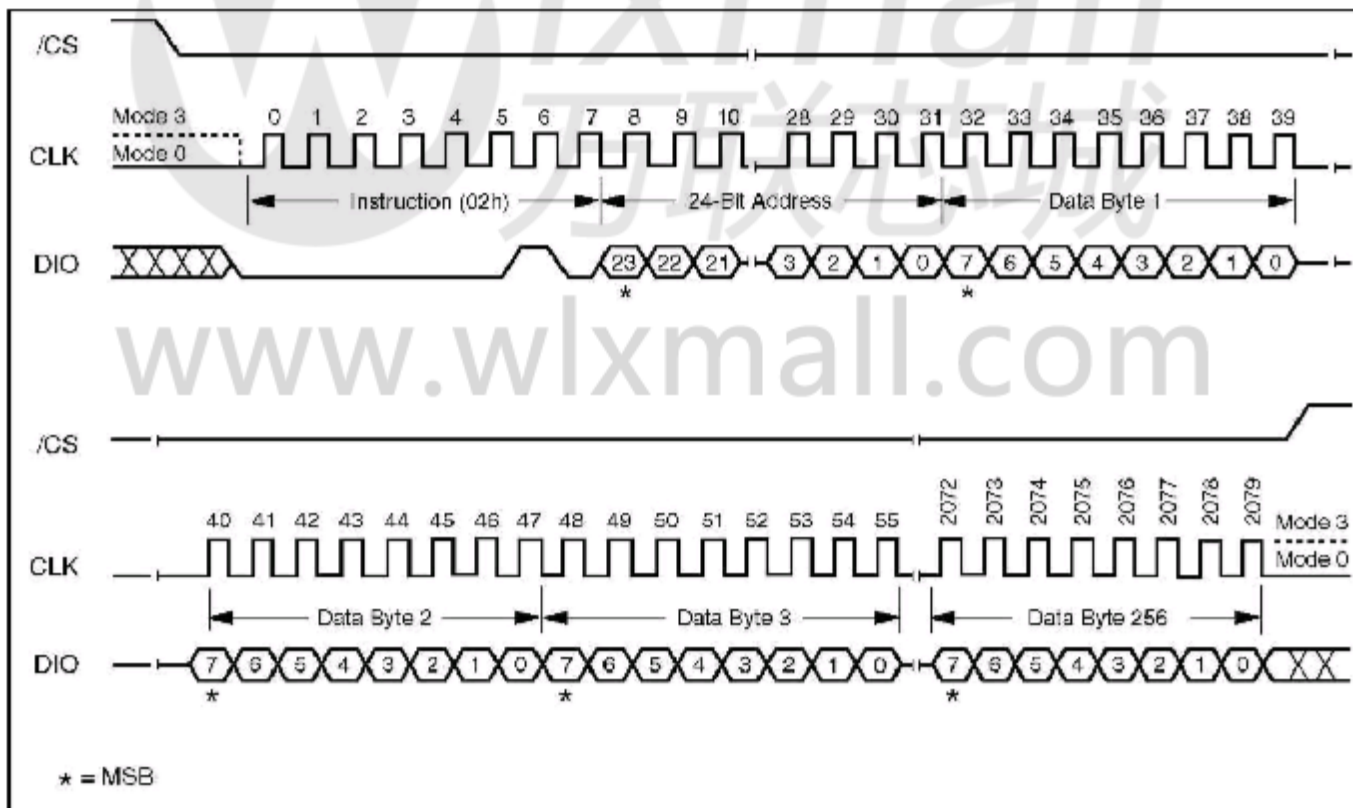


图14. 页面程序指令序列图



8.1.22 部门擦除 (20h)

扇区擦除指令将指定扇区内的所有存储器 (4K 字节) 设置为擦除状态

全部1秒 (FFh). 必须在设备接受扇区之前执行写使能指令

擦除指令 (状态寄存器位 WEL 必须等于1). 该指令通过驱动 /CS 启动

引脚为低电平, 并将指令代码“20h”移位24位扇区地址 (A23-A0) (见图2).

扇区擦除指令序列如图15所示.

在最后一个字节的第8位被锁存之后, /CS 引脚必须被驱动为高电平. 如果没有

完成扇区擦除指令将不会被执行. 之后 /CS 被驱动为高电平, 自定义扇区

擦除指令将在 t_{SE} 的持续时间内开始 (参见 AC 特性). 而部门

擦除周期在进行中, 读状态寄存器指令可能仍然被访问用于检查

BUSY 位的状态. 在扇区擦除周期期间, BUSY 位为1, 当该位为0时

循环完成, 设备已准备好再次接受其他指令. 扇区擦除后

周期已完成状态寄存器中的写使能锁存 (WEL) 位清零

如果寻址的页面受到块保护 (TB) 保护, 则擦除指令将不会被执行

BP1 和 BP0 位 (请参见状态寄存器存储器保护表).

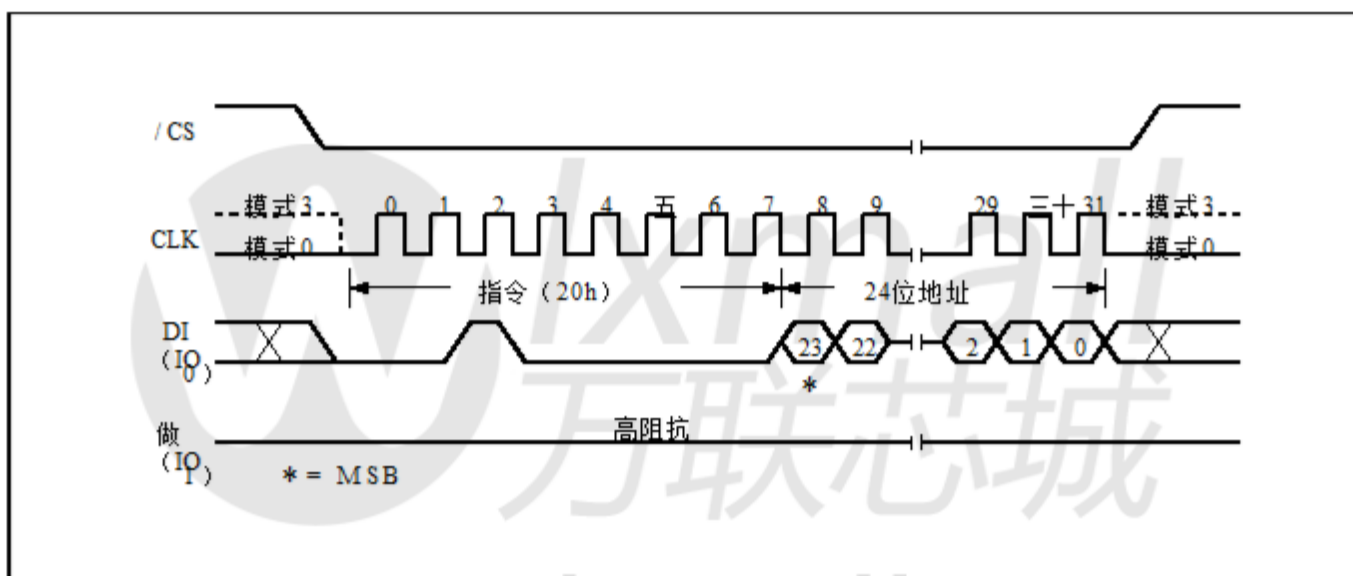


图15.扇区擦除指令序列图



23年8月1日32KB块擦除 (52h)

块擦除指令将指定块 (32K字节) 内的所有存储器设置为擦除状态

全1 (FFh) .必须在设备接受块之前执行写使能指令

擦除指令 (状态寄存器位WEL必须等于1) .该指令通过驱动 / CS启动

引脚为低电平, 并将指令代码“52h”移动到24位块地址 (A23-A0) (见图2) .

块擦除指令序列如图16所示.

在最后一个字节的第8位被锁存之后, / CS引脚必须被驱动为高电平.如果没有

完成块擦除指令将不会被执行.在 / CS被驱动为高电平后, 自定时块

擦除指令将开始持续时间 t_{BE1} (见交流特性) .而块

擦除周期在进行中, 读状态寄存器指令可能仍然被访问用于检查

BUSY位的状态.在块擦除周期中, BUSY位为1, 当该位为0时

循环完成, 设备已准备好再次接受其他指令.块擦除循环后

已完成状态寄存器中的写使能锁存 (WEL) 位清零.块擦除

如果寻址的页面受到块保护 (TB, BP1和...) 的保护, 则指令将不会执行

BP0) 位 (请参见状态寄存器存储器保护表) .

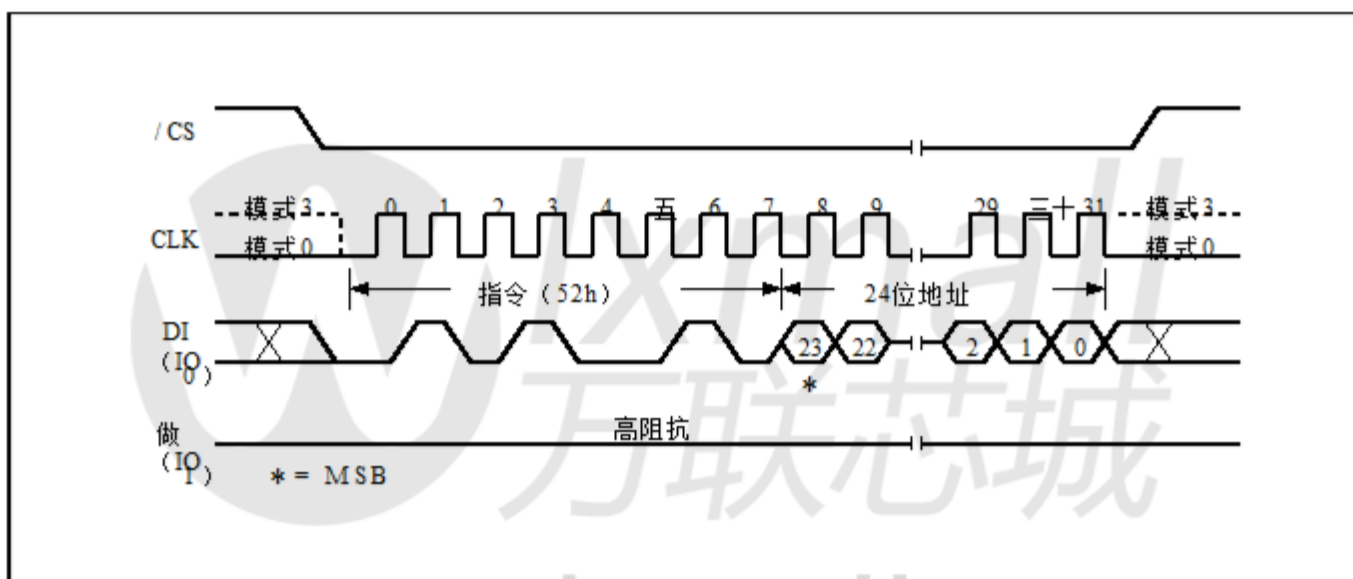


图16. 32KB块擦除指令序列图



24年8月1日擦除 (D8h)

块擦除指令将指定块 (64K字节) 内的所有存储器设置为擦除状态

全1 (FFh) .必须在设备接受块之前执行写使能指令

擦除指令 (状态寄存器位WEL必须等于1) .该指令通过驱动 / CS启动

引脚低, 并移动inst 代码“D8h”跟随24位块地址 (A23-A0) (见图2) .

块擦除指令序列如图17所示.

在最后一个字节的第8位被锁存之后, / CS引脚必须被驱动为高电平.如果没有

完成块擦除指令将不会被执行.在 / CS被驱动为高电平后, 自定时块

擦除指令将开始持续时间tBE (见交流特性) .而块

擦除周期在进行中, 读状态寄存器指令可能仍然被访问用于检查

BUSY位的状态.在块擦除周期中, BUSY位为1, 当该位为0时

循环完成, 设备已准备好再次接受其他指令.块擦除循环后

已完成状态寄存器中的写使能锁存 (WEL) 位清零.块擦除

如果寻址的页面受到块保护 (TB, BP1和...) 的保护, 则指令将不会执行

BP0) 位 (请参见状态寄存器存储器保护表) .

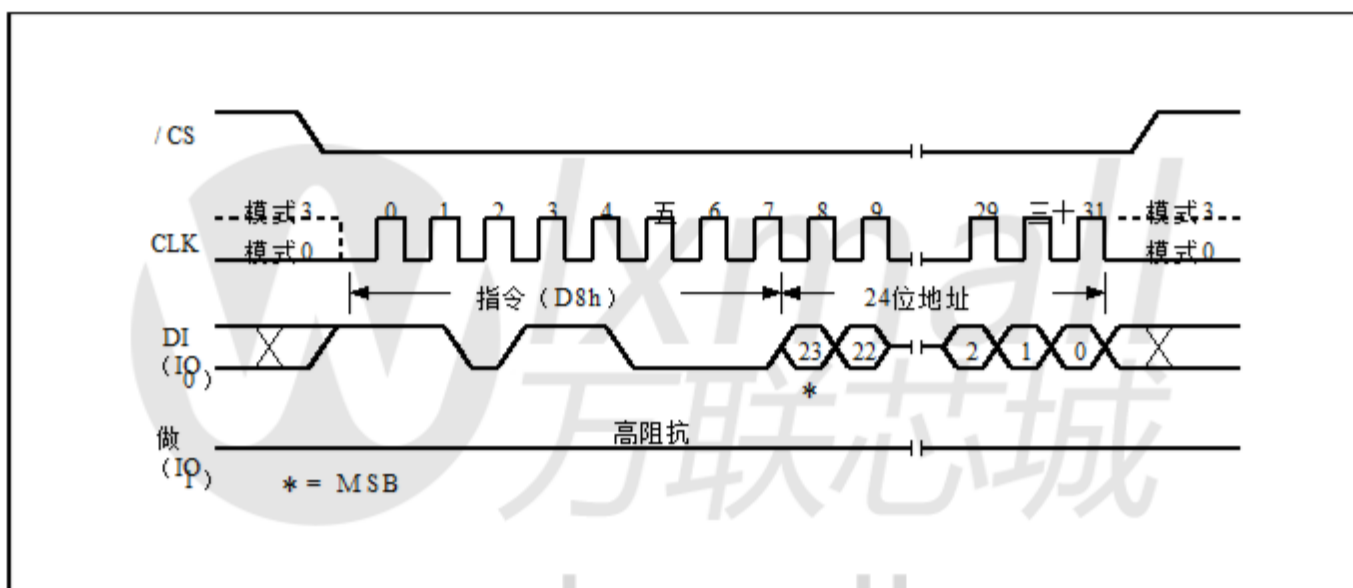


图17.块擦除指令序列图



25年8月1日芯片擦除 (C7h或60h)

芯片擦除指令将器件内的所有存储器设置为所有1 (FFh) 的擦除状态. 一个必须在器件接受芯片擦除指令之前执行写使能指令

(状态寄存器位WEL必须等于1). 该指令通过将 /CS 引脚驱动为低电平来启动. 移动指令代码“C7h”或“60h”. 芯片擦除指令序列如图18所示.

在第八位被锁存之后, /CS 引脚必须被驱动为高电平. 如果没有完成芯片

擦除指令将不被执行. 在 /CS 被驱动为高电平后, 自定义芯片擦除指令

将开始 t_{CE} 的持续时间 (见AC特性). 芯片擦除周期在

进程中, 仍然可以访问读状态寄存器指令以检查BUSY的状态

位. 在芯片擦除周期中, BUSY位为1, 完成后设备为0

准备再次接受其他指示. 芯片擦除周期完成写使能后

状态寄存器中的锁存 (WEL) 位被清除为0. 芯片擦除指令将不会被执行

如果任何页面被块保护 (TB, BP1和BP0) 位保护 (参见状态寄存器存储器)

保护台).

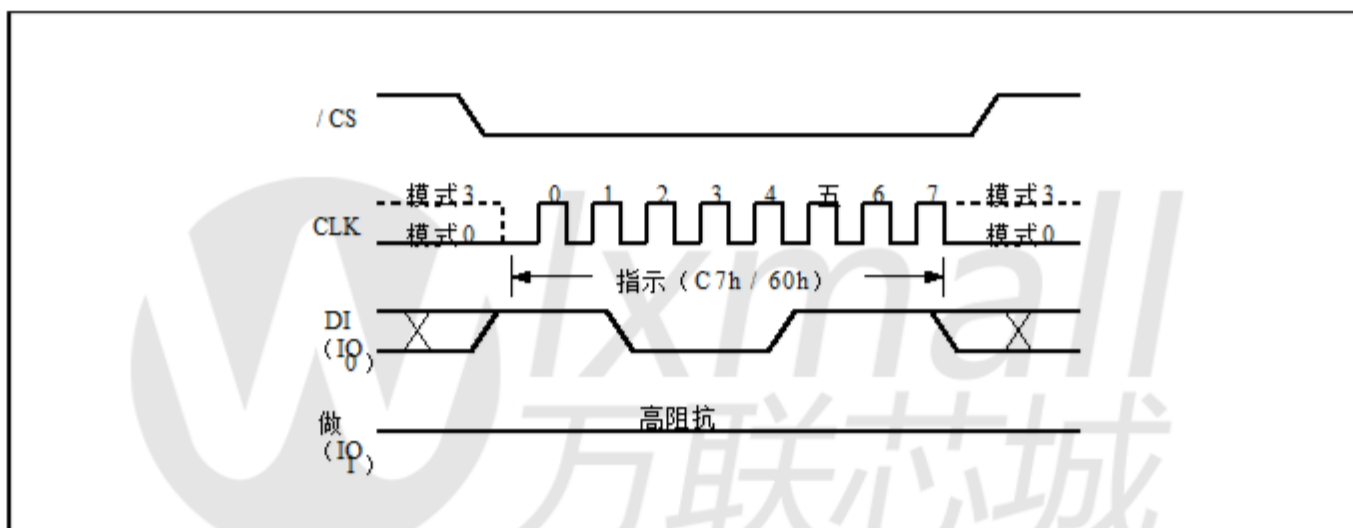


图18. 芯片擦除指令序列图

www.wlxml.com



26年8月1日掉电 (B9h)

虽然正常工作时的待机电流相对较低,但是待机电流可以进一步提高

通过掉电指令减少,较低的功耗使电源关闭

指令对于电池供电的应用特别有用(参见ACC1中的ICC1和ICC2)

特性)。通过将 /CS 引脚驱动为低电平并切换指令代码来启动指令

“B9h”,如图19所示。

在第八位被锁存之后, /CS 引脚必须被驱动为高电平,如果没有这样做,

停止指令将不执行。在 /CS 被驱动为高电平后,将进入掉电状态

在 t_{DP} 的持续时间内(参见AC特性)。而在掉电状态下只有

将从设备恢复正常操作的掉电/设备ID指令释放

被认可,所有其他说明都被忽略,这包括读状态寄存器指令,

这在正常操作期间始终可用,忽略除了一个指令之外的所有功能,使电力

下拉状态是确保最大写保护的有用条件,设备始终启动

ICC1的待机电流正常工作。

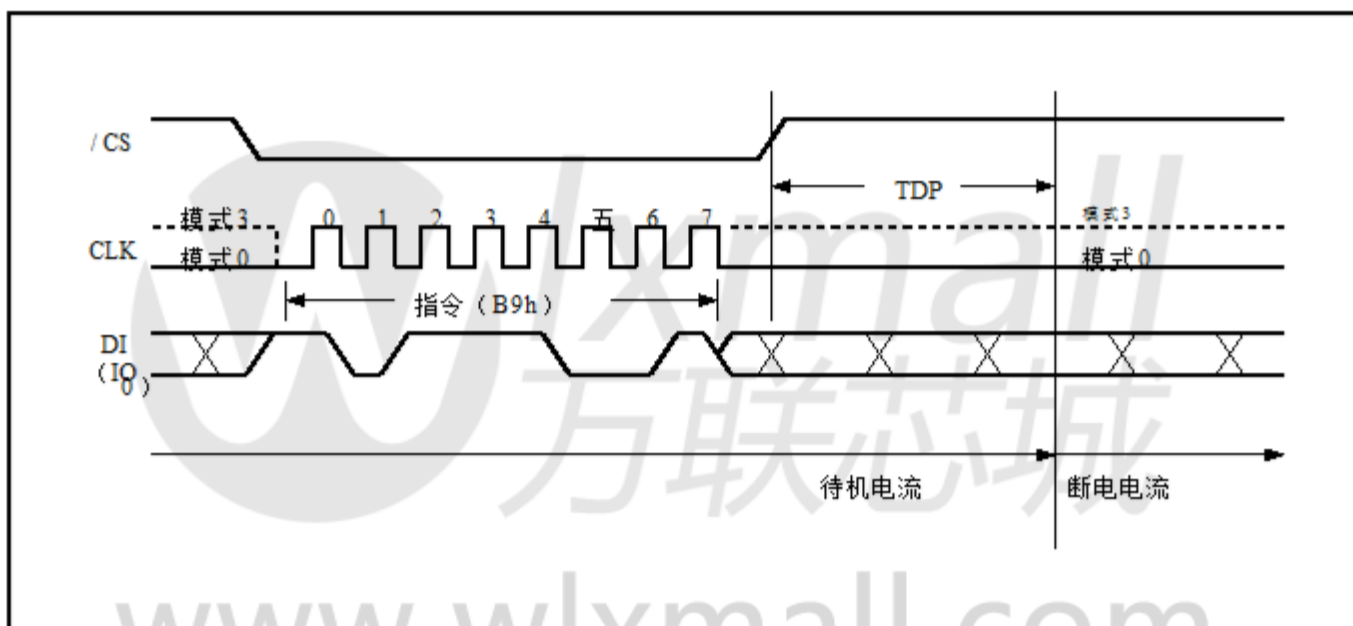


图19.深度掉电指令序列图



8.1.27 释放掉电/设备ID (ABh)

从掉电/器件ID指令释放是一个多用途指令.它可以用来释放设备从掉电状态, 获取设备电子识别 (ID) 号码或两者兼而有之.

要将器件从掉电状态释放, 通过将 /CS 引脚驱动为低电平来发出指令, 移动指令代码“ABh”, 驱动 /CS 为高电平, 如图20所示.

在设备恢复之前, 下拉将需要 t_{RES1} 的持续时间 (见交流特性) 正常操作等指示被接受. 在 t_{RES1} 期间 /CS 引脚必须保持高电平持续时间

当仅在不处于掉电状态时用于获取设备ID时, 才启动指令
 驾驶 /CS 引脚为低电平, 并移位指令代码“ABh”, 后跟3个虚拟字节. 该
 然后, 器件ID位在CLK的下降沿被移出, 最高有效位 (MSB) 首先为
 如图20所示. 制造商和设备中列出了W25X10CL的设备ID值
 识别表. 可以连续读取设备ID. 该指令通过驾驶完成
 /CS 高.

当用于释放设备从掉电状态并获取设备ID时, 指令
 与前述相同, 如图21所示, 除了 /CS 被驱动为高电平之外
 必须在 t_{RES2} 的持续时间内保持高电平 (见AC特性). 在这段时间之后
 设备将恢复正常运行, 其他指令将被接受.

如果在擦除, 编程或写入时发出断电/设备ID指令释放
 循环正在进行中 (当BUSY等于1时) 指令被忽略, 不会有任何影响
 当前周期

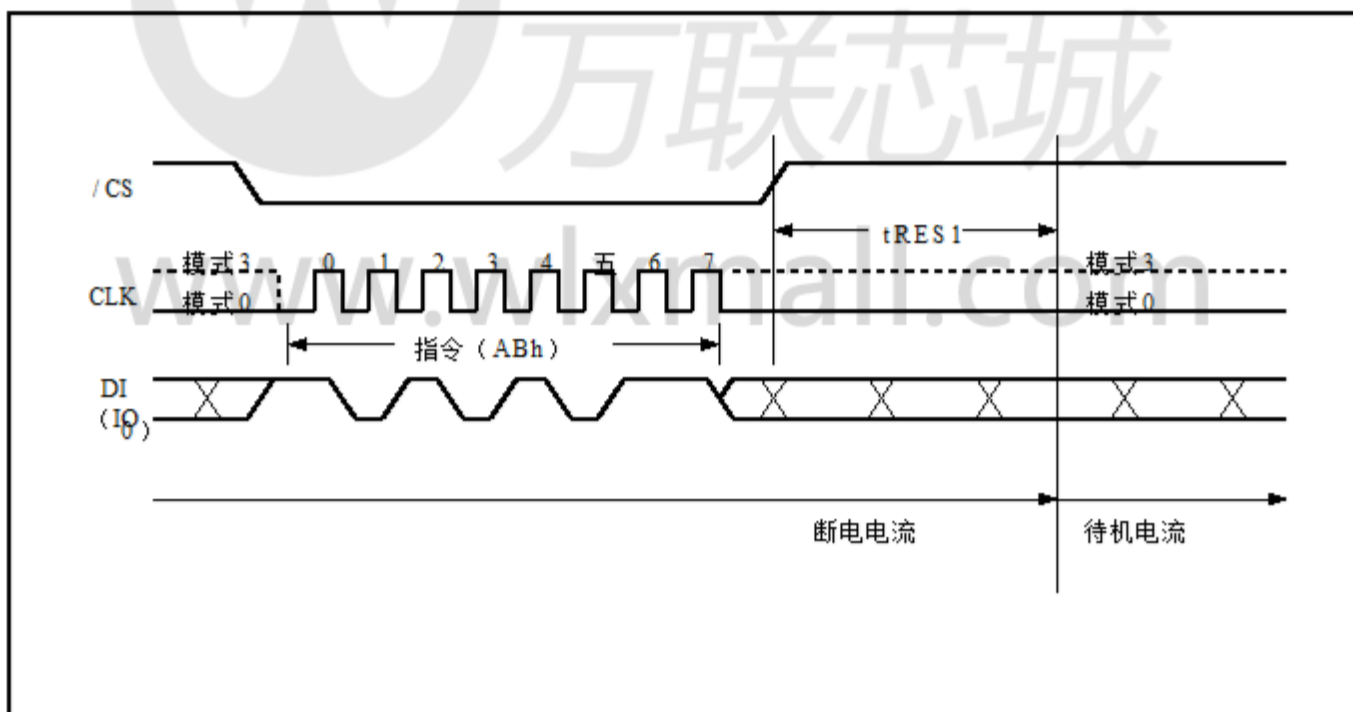


图20.释放掉电指令序列

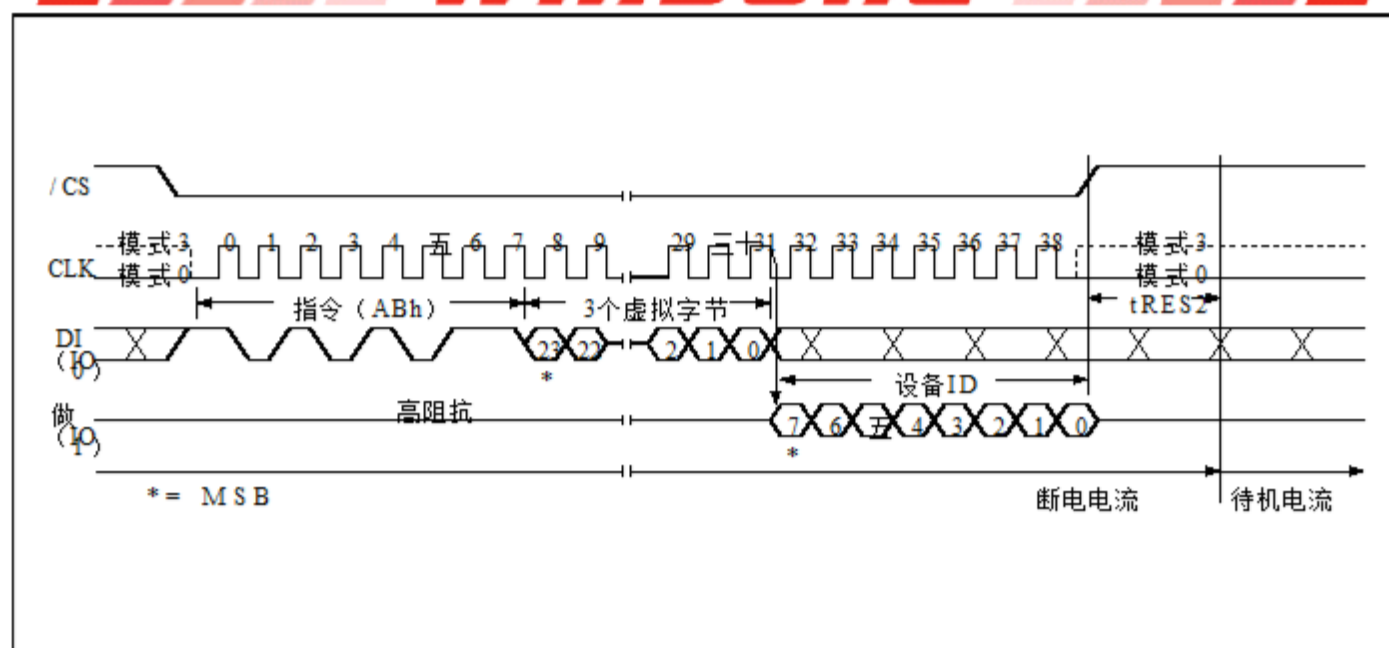


图21.释放掉电/器件ID指令序列图

 **Lxmall**
万联芯城
www.wlxmall.com



8.1.28 读取制造商/设备ID (90h)

读取制造商/设备ID指令是从掉电/提供JEDEC分配制造商ID和特定设备ID的设备ID指令。

读取制造商/设备ID指令非常类似于从掉电/设备释放

ID指令. 通过将 /CS 引脚驱动为低电平并切换指令代码来启动指令

“90h”后跟一个000000h的24位地址 (A23-A0). 之后, Winbond的制造商ID

(EFh) 和器件ID首先在最高有效位 (MSB) 的CLK下降沿移出

如图22所示. 制造商和设备中列出了W25X10CL的设备ID值

识别表. 如果最初将24位地址设置为000001h, 则首先读取设备ID

然后是制造商ID. 制造商和设备ID可以连续读取,

从一个交替到另一个. 该指令通过驾驶 /CS 高完成.

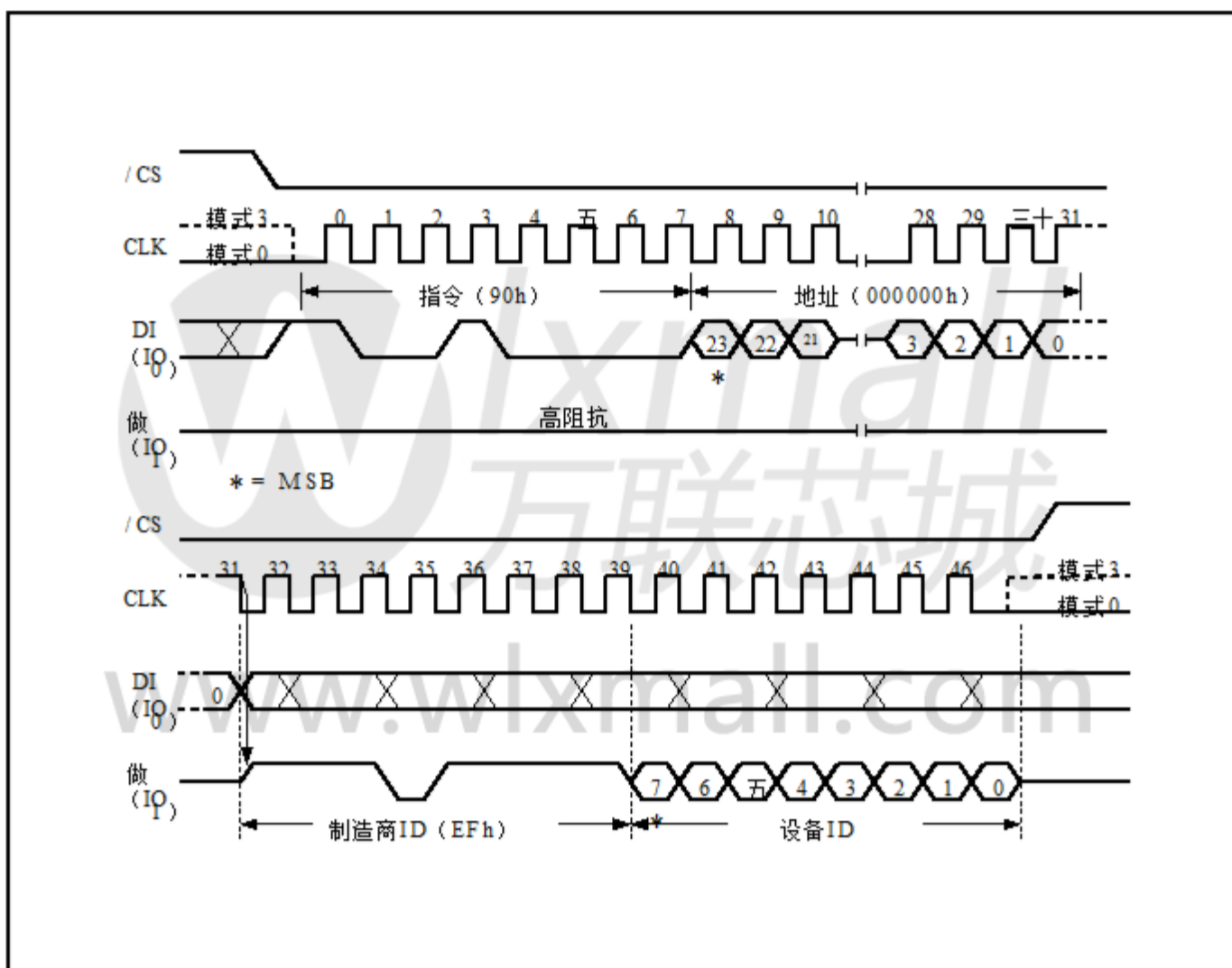


图22.读取制造商/设备ID图



29年8月1日 读取制造商/设备ID双I/O (92h)

制造商/设备ID双I/O指令是读取制造商/设备的替代品ID指令，提供JEDEC分配的制造商ID和特定设备ID的2x速度。

读制造商/设备ID双I/O指令类似于快速读取双I/O指令。通过将/CS引脚驱动为低电平并转移指令代码“92h”，然后移开指令000000h的24位地址（A23-A0），8位连续读模式位，具有输入能力地址位每个时钟两位。之后，Winbond（EFh）的制造商ID和器件ID在CLK的下降沿每个时钟移出2位，最高有效位（MSB）首先如图23所示。W25X10CL的设备ID值列在制造商和设备识别表。如果最初将24位地址设置为000001h，则设备ID将被读取先跟随制造商ID。可以读取制造商和设备ID从一个到另一个交替。该指令通过驾驶/CS高完成。

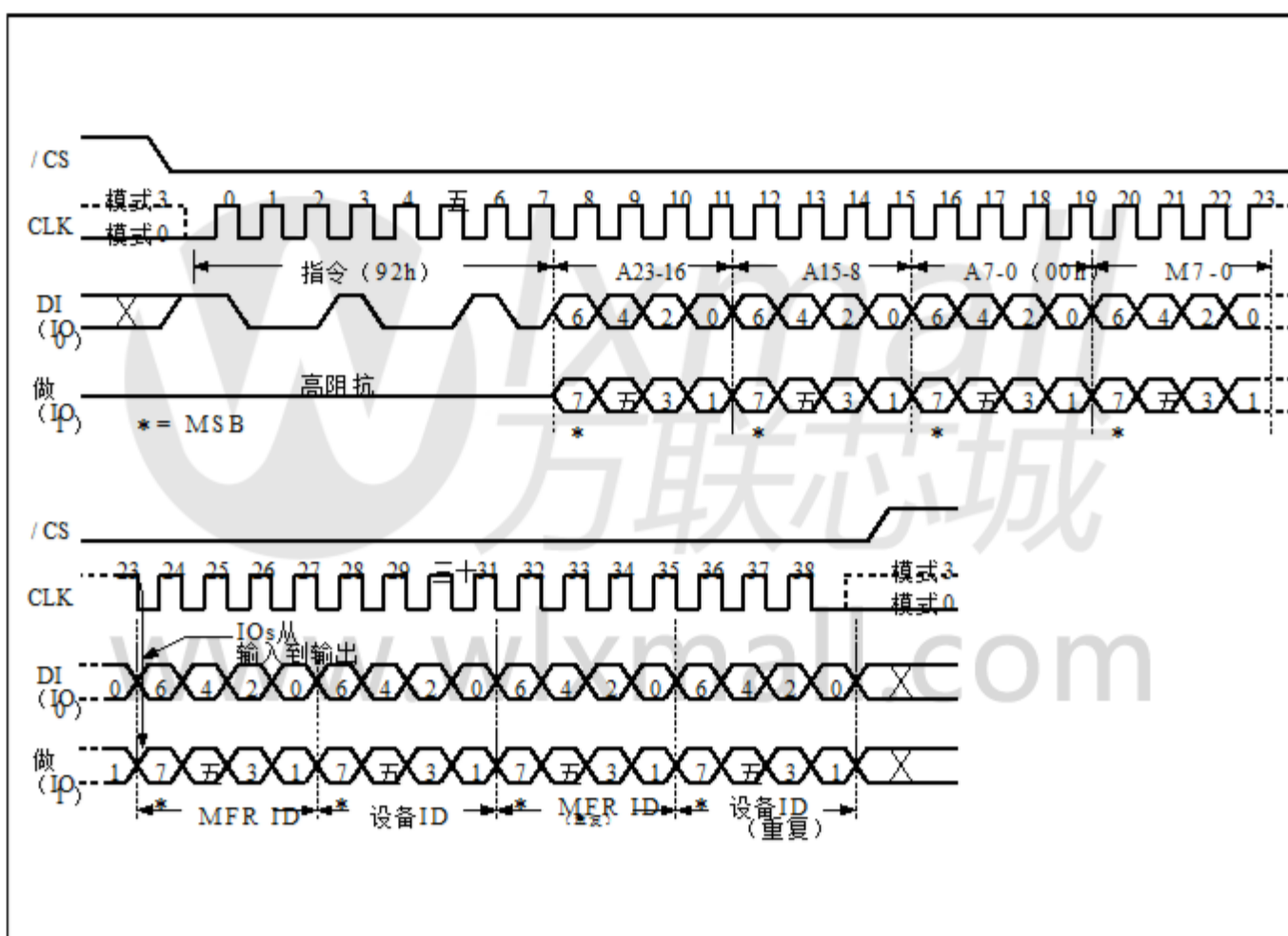


图23.读取制造商/设备ID双I/O图

注意：

1. 必须将“连续读取模式”位M7-0设置为与快速读取双I/O指令兼容的FXh.



8.1.30 读取唯一ID号 (4Bh)

读唯一ID号指令访问唯一的出厂设置的只读64位数字

到每个W25X10CL设备, ID号可以与用户软件方法结合使用

有助于防止复制或克隆系统, 读取唯一ID指令通过驱动启动

/CS引脚为低电平, 并移位指令代码“4Bh”, 后跟四个字节的虚拟时钟, 后

其中64位ID在CLK的下降沿移出, 如图24所示。

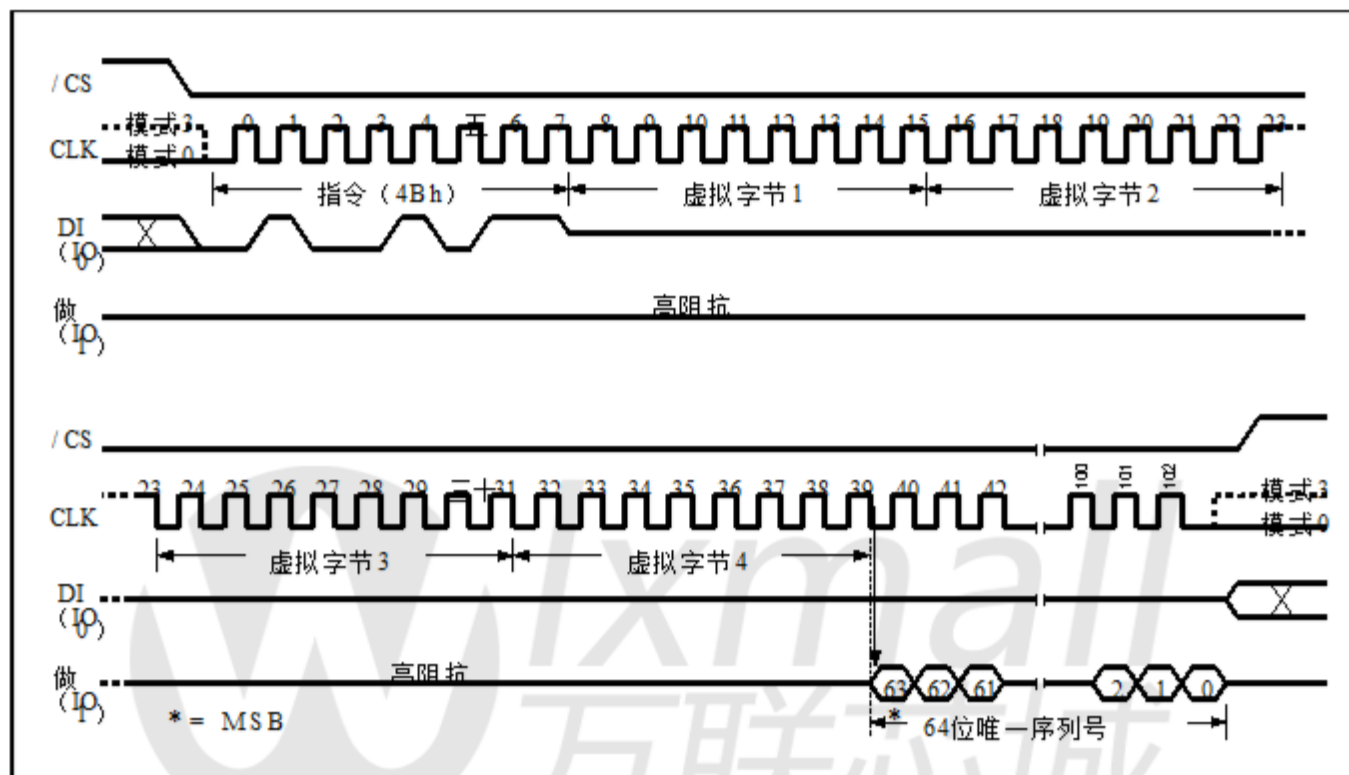


图24. 读取唯一ID号指令序列

www.wlxml.com



8.1.3.1 JEDEC ID (9Fh)

出于兼容性原因，W25X10CL提供了几种电子方式的指示设备的身份读取JEDEC ID指令与SPI的JEDEC标准兼容的串行记忆在2003年被采用。

该指令通过驱动/CS启动

引脚为低电平并移动指令代码“9Fh”。该

JEDEC为Winbond (EFh) 分配了制造商ID字节和两个设备ID字节 (内存类型)

(ID15-ID8) 和容量 (ID7-ID0) 然后在CLK的下降沿以最高的值移出位 (MSB)，如图25所示。对于存储器类型和容量值，请参阅制造商和设备识别表。

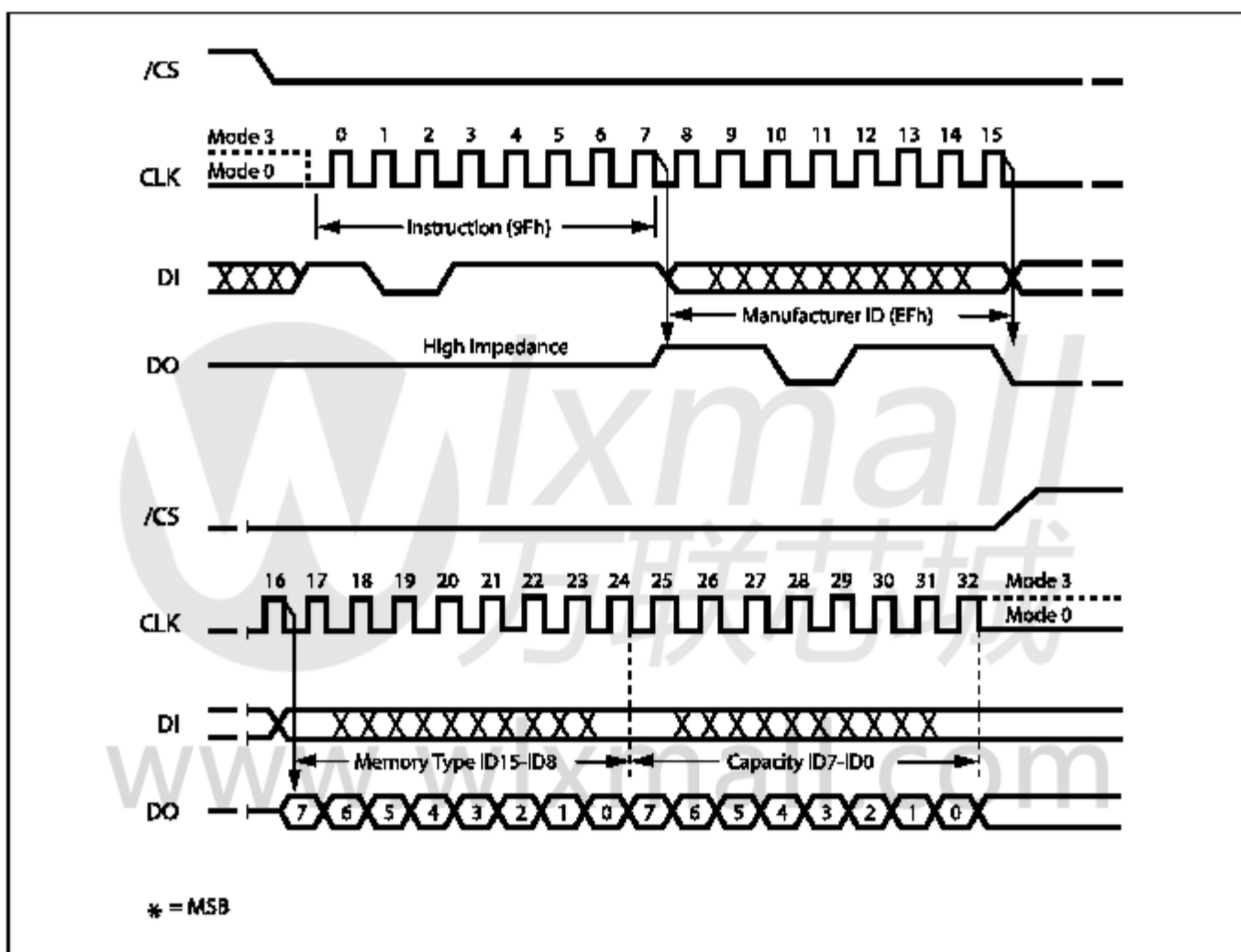


图25.读取JEDEC ID



9. 电气特性

9.1 绝对最大额定值 (1)

参数	符号	条件	范围	单元
电源电压	VCC		-0.6至+4.6	V
电压应用于任何引脚	V IO	相对地面	-0.6至VCC +0.4	V
任何引脚上的瞬态电压	V IOT	<20nS瞬态 相对地面	-2.0V至VCC + 2.0V	V
储存温度	T STG		-65至+150	°C
引线温度	领导		见附注 (2)	°C
静电放电电压	V ESD	人体模型 (3)	-2000~+2000	V

笔记：

1. 该设备已经针对指定的操作范围进行了设计和测试. 这些水平以外的正确操作不是保证. 暴露于绝对最大额定值可能会影响设备的可靠性. 暴露超过绝对最大额定值可能造成永久性损害.
2. 符合JEDEC标准J-STD-20C, 用于小型Sn-Pb或无铅 (绿色) 组件和欧洲指令关于有害物质限制 (RoHS) 2002/95 / EU.
3. JEDEC标准JESD22-A114A (C1 = 100pF, R1 = 1500欧姆, R2 = 500欧姆).

9.2 操作范围

参数	符号	条件	SPEC		单元
			MIN	MAX	
电源电压	VCC	F R = 80MHz, f R = 33MHz	2.3	2.7	V
		F R = 104MHz, f R = 50MHz	2.7	3.6	
环境温度, 操作	TA	产业	-40	+ 85	°C



9.3 上电时序和写入禁止阈值

参数	符号	SPEC		单元
		MIN	MAX	
VCC (最小) 到 /CS 低	t_{VSL} (1)	10		微秒
写指令之前的时间延迟	t_{PUW} (1)	五		女士
写入禁止阈值电压	V_{WI} (1)	1.0	2.0	V

注意：

这些参数仅用于表征。

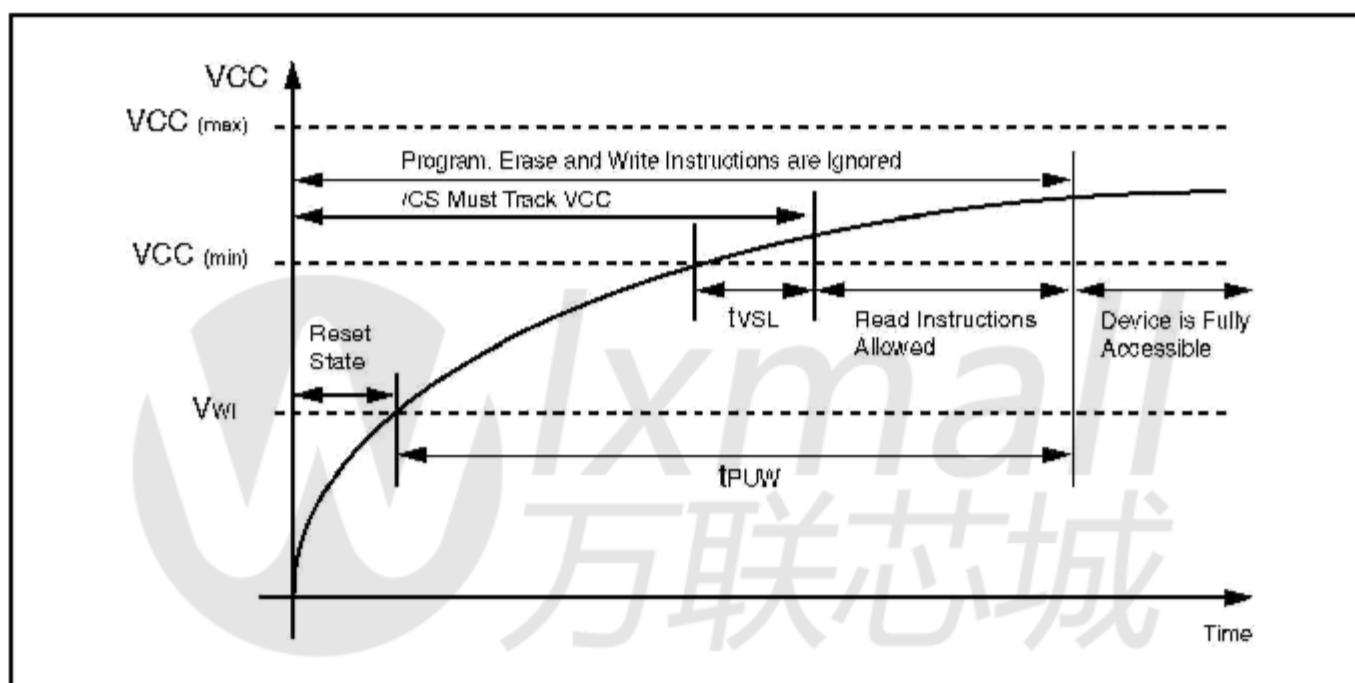


图26a.上电时序和电压电平

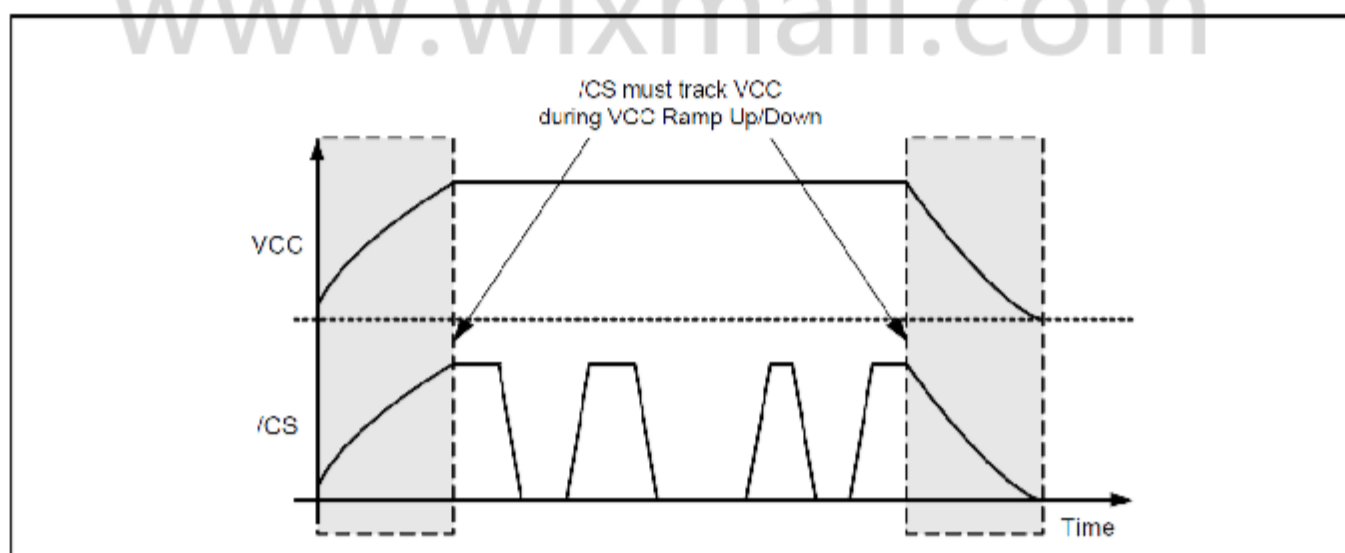


图26b.上电，掉电要求



9.4 直流电气特性

参数	符号	条件	SPEC			单元
			MIN	TYP	MAX	
输入电容	C_{IN} (1)	$V_{IN} = 0V$ (2)			6	pF的
输出电容	C_{out} (1)	$V_{OUT} = 0V$ (2)			8	pF的
输入漏电流	我李				± 2	μA
I/O 泄漏	我 LO				± 2	μA
待机电流	我 CC1	$/ CS = VCC,$ $V_{IN} = GND$ 或 VCC		10	50	μA
掉电电流	我 CC2	$/ CS = VCC,$ $V_{IN} = GND$ 或 VCC		1	五	μA
当前读取数据/ 双输出 1MHz (2)	我 CC3	$C = 0.1 VCC / 0.9 VCC$ $DO = \text{打开}$		1/3	4/8	嘛
当前读取数据/ 双输出 33MHz (2)	我 CC3	$C = 0.1 VCC / 0.9 VCC$ $DO = \text{打开}$		4/5	8/10	嘛
当前读取数据/ 双输出 80MHz (2)	我 CC3	$C = 0.1 VCC / 0.9 VCC$ $DO = \text{打开}$		5/6	10/12	嘛
当前读取数据/ 双输出 104MHz (2)	我 CC3	$C = 0.1 VCC / 0.9 VCC$ $DO = \text{打开}$		6/7	12/14	嘛
当前写状态 寄存器	我 CC4	$/ CS = VCC$		8	12	嘛
当前页面程序	我 CC5	$/ CS = VCC$		10	15	嘛
当前行业/块 抹去	我 CC6	$/ CS = VCC$		10	15	嘛
电流芯片擦除	我 CC7	$/ CS = VCC$		10	15	嘛
输入低电压	V_{IL}		-0.5		$VCC \times 0.3$	V
输入高电压	V_{IH}		$VCC \times 0.7$			V
输出低电压	V_{OL}	$I_{OL} = 100\mu A$			0.4	V
输出高电压	V_{OH}	$I_{OH} = -100\mu A$	$VCC - 0.2$			V

笔记：

1. 以样品为基础，通过设计和表征数据进行测试。TA = 25°C，VCC = 3.0V。
2. 棋盘模式。



9.5 交流测量条件

参数	符号	SPEC		单元
		MIN	MAX	
负载电容	CL		三十	pF的
输入上升和下降时间	TR, TF		五	NS
输入脉冲电压	V IN	0.1 VCC至0.9 VCC		V
输入时序参考电压	在	0.3 VCC至0.7 VCC		V
输出时序参考电压	O UT	0.5 VCC至0.5 VCC		V

注意：

1. 输出Hi-Z定义为不再驱动数据输出的点。

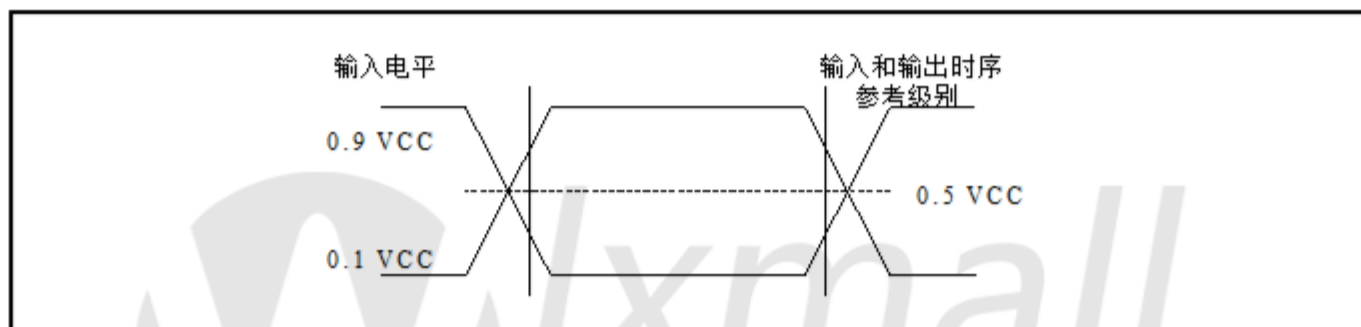


图27. 交流测量 I / O 波形

www.wlxmall.com



9.6 交流电气特性

描述	符号	ALT	SPEC			单元
			MIN	TYP	MAX	
所有指令的时钟频率， 除了读数据（03h） 2.7V-3.6V VCC和工业温度	FR	f _c	DC		104	兆赫
所有指令的时钟频率， 除了读数据（03h） 2.3V-2.7V VCC和工业温度	FR	f _c	DC		80	兆赫
时钟频率读数据指令03h 2.7V-3.6V VCC和工业温度	fR		DC		50	兆赫
时钟频率读数据指令03h 2.3V-2.7V VCC和工业温度	fR		DC		33	兆赫
时钟高，低时间，快速读取（0Bh，3Bh）/ 除读数据之外的其他指令（03h）	t _{CLH} ， t _{CLL} (1)		4			NS
时钟高电平，低电平读取数据（03h） 指令	t _{CRLH} ， t _{CRL} (1)		6			NS
时钟上升时间峰值到峰值	t _{CLCH} (2)		0.1			V / NS
时钟下降时间峰值到峰值	t _{CHCL} (2)		0.1			V / NS
/CS主动建立时间相对于CLK	t _{SLCH}	t _{CSS}	五			NS
/CS无效保持时间相对于CLK	t _{CHSL}		五			NS
数据在建立时间	t _{DVCH}	t _{DSU}	2			NS
数据保持时间	t _{CHDX}	t _{DH}	五			NS
/CS有效保持时间相对于CLK	t _{CHSH}		五			NS
/CS未激活建立时间相对于CLK	t _{SHCH}		五			NS
/CS取消选择时间（阵列读取 阵列） 读）	t _{SHSL} 1	t _{CSH}	50			NS
/CS取消选择时间（擦除/编程 读取 SR）易失性状态寄存器写入时间	t _{SHSL} 2	t _{CSH}	100 50			NS
输出禁用时间	t _{SHQZ} (2)	t _{DIS}			7	NS
时钟低至输出有效	t _{CLQV} 1	t _V 1			8	NS
时钟低电平有效（用于读取ID指令）	t _{CLQV} 2	t _V 2			8	NS

继续 - 下一页



交流电气特性 (续)

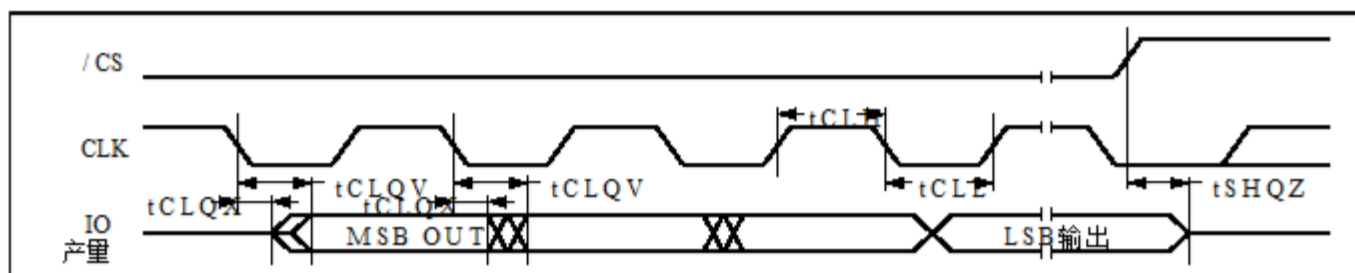
描述	符号	ALT	SPEC			单元
			MIN	TYP	MAX	
输出保持时间	t CLQX	何志平	0			NS
/HOLD相对于CLK的有效建立时间	t HLCH		五			NS
/HOLD有效保持时间相对于CLK	t CHHH		五			NS
/HOLD不工作相对于CLK的建立时间	t HHCH		五			NS
/HOLD不工作相对于CLK的保持时间	t CHHL		五			NS
/HOLD输出Low-Z	t HHQX (2) t LZ				7	NS
/HOLD输出高Z	t HLQZ (2) t HZ				12	NS
写保护建立时间之前/CS低	t WHSL (3)		20			NS
写/保护保持时间/CS高	t SHWL (3)		100			NS
/CS高到掉电模式	t DP (2)				3	微秒
/CS高电平待机模式 签名阅读	t RES 1 (2)				3	微秒
/CS高电平待机模式 签名阅读	t RES 2 (2)				1.8	微秒
写状态寄存器时间	t W			10	15	女士
字节程序时间 (第一个字节) (4)	t BP1			15	三十	微秒
附加字节程序时间 (第一个字节之后) (4)	t BP2			2.5	五	微秒
页面编程时间	t PP			0.4	0.8	女士
扇区擦除时间 (4KB)	t SE			三十	300	女士
块擦除时间 (32KB)	t BE 1			120	800	女士
块擦除时间 (64KB)	t BE 2			150	1000	女士
芯片擦除时间 W25X10CL	t CE			0.25	1	小号

笔记:

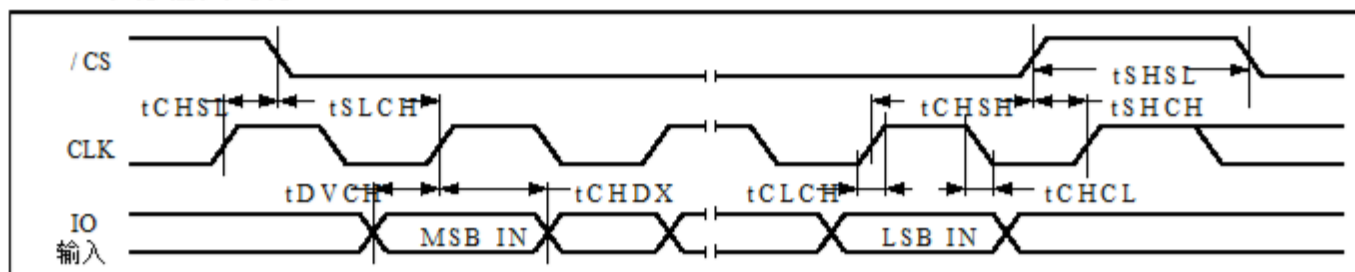
1. 时钟高+时钟低必须小于或等于 $1 / f_C$.
2. 价值由设计和/或表征保证, 不在生产中100%测试.
3. 只有当SRP设置为1时才适用于写状态寄存器指令的约束.
4. 对于一页内的第一个字节之后的多个字节, $t_{BPN} = t_{BP1} + t_{BP2} * N$ (典型值) 和 $t_{BPN} = t_{BP1} + t_{BP2} * N$ (max), 其中N=数字的字节编程.



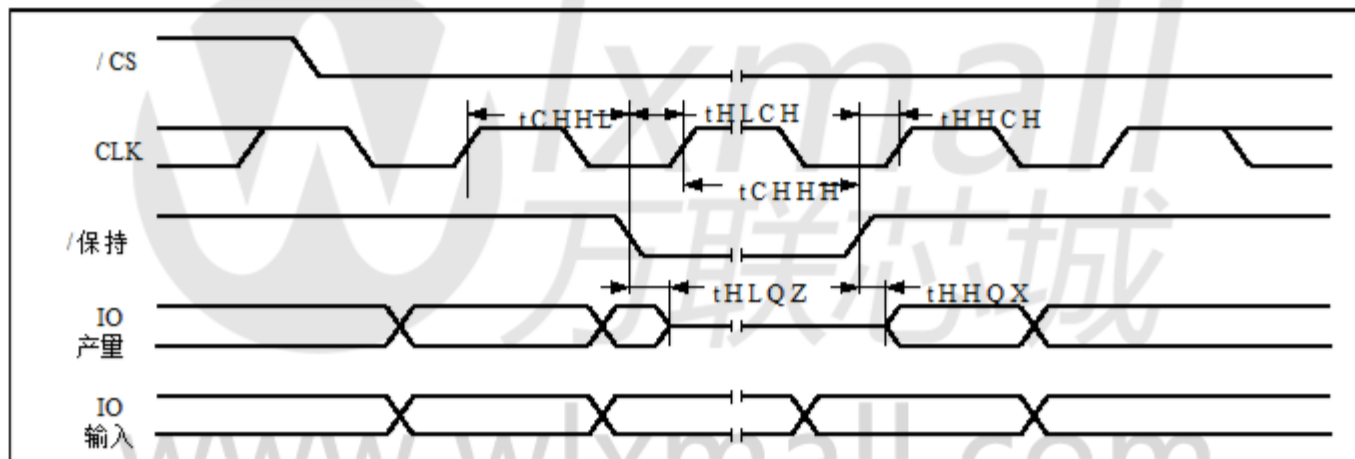
9.7 串行输出时序



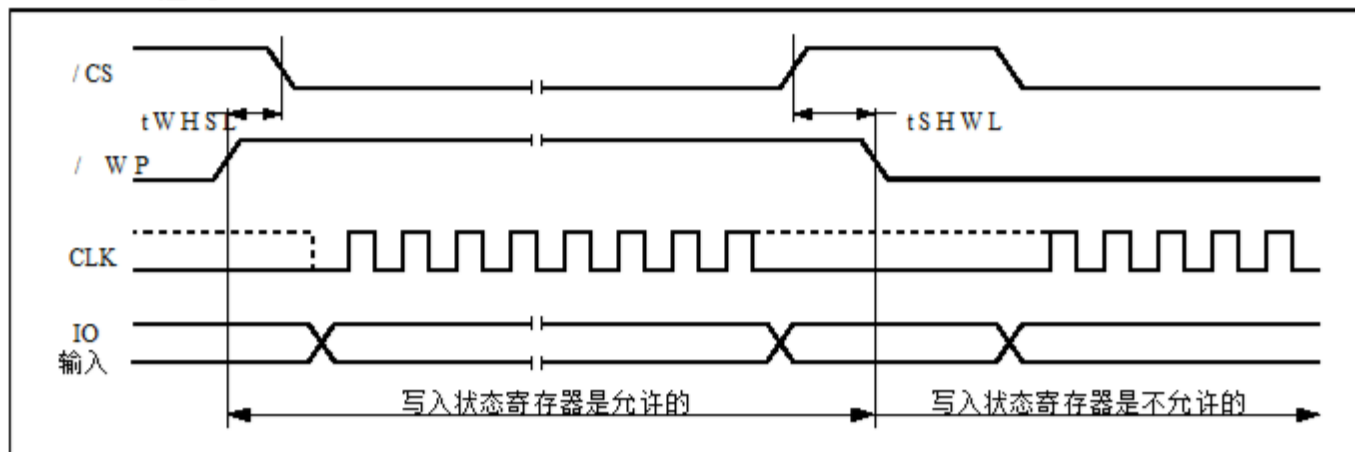
9.8 串行输入时序



9.9 /HOLD时机



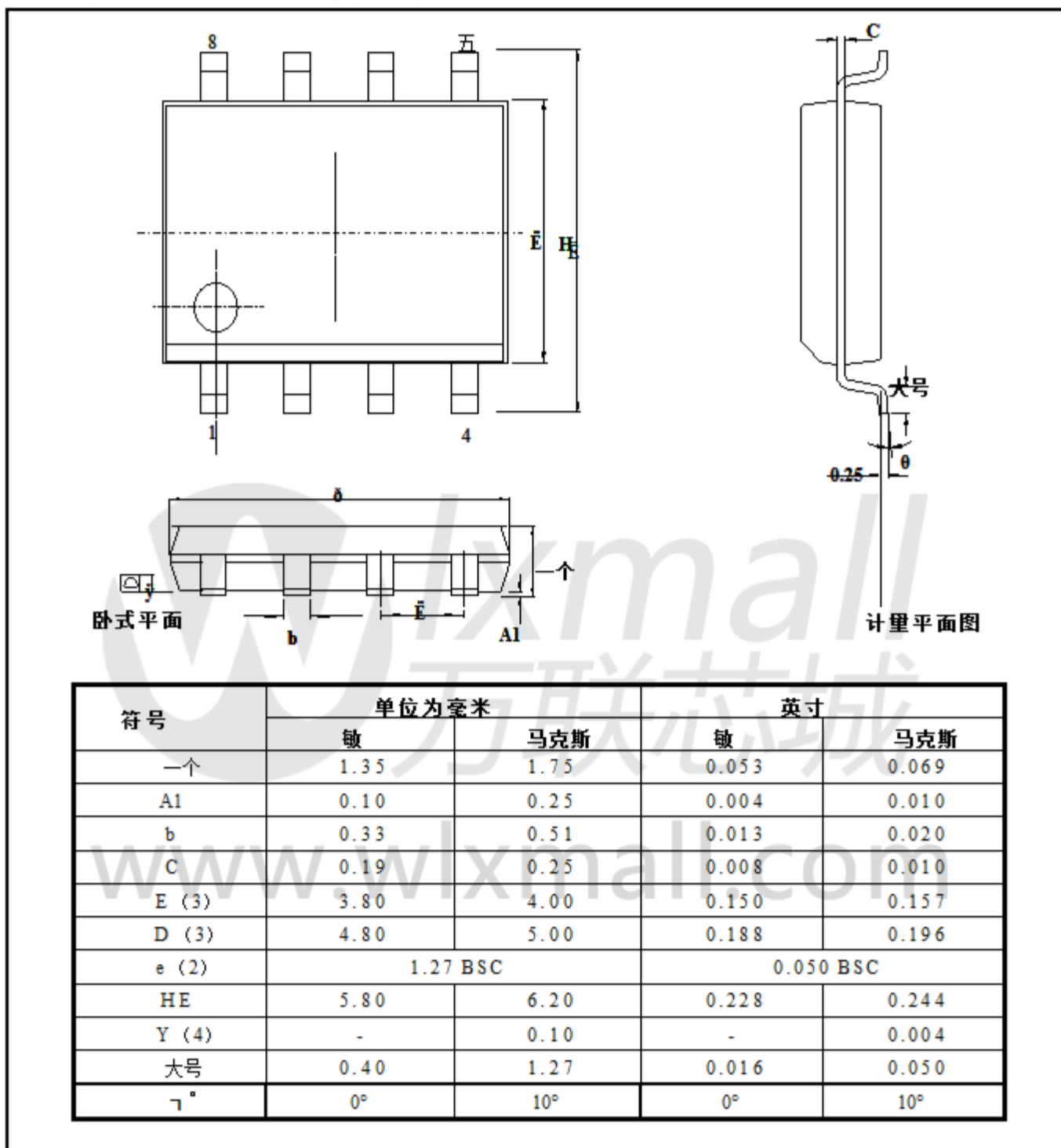
9.10 /WP定时





10. 包装规格

10.1 8引脚SOIC 150 mil (封装代码SN)

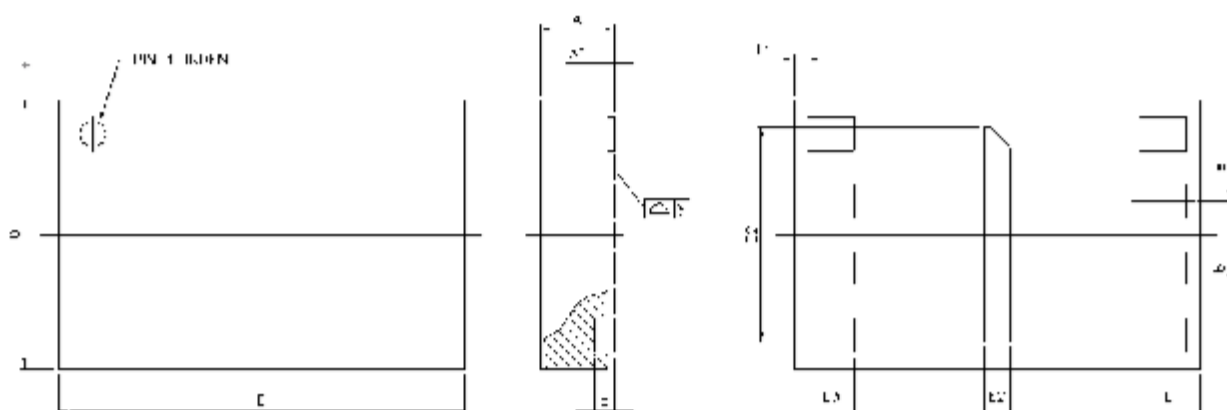


笔记:

1. 控制尺寸: 毫米, 除非另有规定.
2. BSC = 中心之间的基准引线间距.
3. 尺寸D和E不包括模具突起, 应从包装底部进行测量.
4. 相对于座面的成形引线共面度应在0.004英寸以内.



10.2 8-Pad USON 2x3-mm (封装代码UX)



符号	毫米			英寸		
	MIN	TYP.	MAX	MIN	TYP.	MAX
一个	0.50	0.55	0.60	0.020	0.022	0.024
A1	0.00	0.02	0.05	0.000	0.001	0.002
b	0.20	0.25	0.30	0.008	0.010	0.012
C	-	0.15 REF	-	-	0.006参考	-
δ	1.90	2.00	2.10	0.075	0.079	0.083
D2	1.55	1.60	1.65	0.061	0.063	0.065
E	2.90	3.00	3.10	0.114	0.118	0.122
E2	0.15	0.20	0.25	0.006	0.008	0.010
E	-	0.50	-	-	0.020	-
大号	0.40	0.45	0.50	0.016	0.018	0.020
L1	-	0.10	-	-	0.004	-
L3	0.30	0.35	0.40	0.012	0.014	0.016
y	0.00	-	0.075	0.000	-	0.003



11. 订购信息

(1)

	w ^	25X	xxC	L	xx	(2)		x
Company Prefix								
w ^ = 华邦								
Product Family								
25X = 具有4KB扇区，双SPI的SpiFlash串行闪存								
Product Number / Density								
10C = 1M位								
Supply Voltage								
L = 2.3V至3.6V								
Package Type								
SN = 8引脚SOIC 150 mil UX = 8-pad USON 2x3-mm								
Temperature Range								
—世 工业 (-40°C至+ 85°C)								
Special Options								
G = 绿色封装 (无铅，符合RoHS标准，无卤素 (TBBA)，无氧化锡Sb2O3)								

笔记：

- 1A. 标准散装货物为管 (形状E) .
 (形状T) 或托盘 (形状S) .
 1B. 零件标记中不包括“W”前缀.

请指定备用打包方式，如卷带式卷盘



11.1 有效零件号和顶端标记

下表提供了W25X10CL SpiFlash存储器的有效部件号. 请联系Winbond以了解具体的密度和包装类型. 华邦SpiFlash记忆使用12位数的产品编号进行订购. 然而, 由于空间有限, 顶端标记所有包使用的缩写数小于10位数.

包装类型	密度	产品编号	顶部标记
SN SOIC-8 150密耳	1M位	W25X10CLSNIG	25X10CLNIG
UX (1) USON-8 2X3mm	1M位	W25X10CLUXIG	1Hxxx 0Gxxxx

笔记:

1. 由于尺寸限制, USON包类型UX具有特殊的顶部标记.
1 = 1Mb, H = W25X C系列; 2.5V; 0 =标准件, G =绿色





12. 修订历史

版	日期	页	描述
一个	2012/08/06	所有	新建
乙	2012年8月28日	P.46	更新WSON包规范
C	二〇一二年十月十一日	所有	更新VSOP包规范
δ	2012年11月13日	所有	删除WSON包规范
Ē	2012年11月28日	P.46	更新USON包规范
F	2013年10月28日	5-6,46-47	删除了VSOP和TSSOP包规范
G	2014年2月17日	44	更新USON包规范

商标

Winbond和SpiFlash是华邦电子公司的商标。
所有其他商标均为其各自所有者的财产。

重要的提醒

华邦产品不是设计，预定，授权或保证用作组件
用于手术植入的系统或设备，原子能控制仪器，飞机
或宇宙飞船仪器，运输工具，交通信号仪表，燃烧控制
仪器或旨在支持或维持生命的其他应用程序。更重要的是华邦
产品不适用于Winbond产品故障可能导致或导致的应用
可能发生人身伤害，死亡或严重财产或环境损害的情况。
使用或销售这些产品用于此类应用程序的华邦客户自行承担风险
并同意对由此造成的不正当使用或销售造成的任何损害赔偿完全赔偿华邦。

本文档中的信息仅供Winbond产品使用。华邦
保留对本文档进行更改，更正，修改或改进的权利
本文所述的产品和服务随时都可以，恕不另行通知。

Please note that all data and specifications are subject to change without notice.
All the trademarks of products and companies mentioned in this datasheet belong to their respective owners.

出版发行日期：2014年2月17日