

带翻译器的DMOS微步驱动器 和过流保护

特点和优点

- 低 $R_{DS(ON)}$ 输出
- 自动电流衰减模式检测/选择
- 混合和慢速电流衰减模式
- 低功耗的同步整流
- 内部 UVLO
- 交叉电流保护
- 3.3 和 5 V 兼容逻辑电源
- 热关断电路
- 对地短路保护
- 负载保护短路
- 五种可选步进模式：全，1/2, 1/4, 1/8 和 1/16

包：

28 触点 QFN
与暴露的热垫
5 毫米 × 5 毫米 × 0.90 毫米
(ET 包)



大小近似

描述

该 A4988 是一个完整的微步进电机驱动器，内置翻译器，方便操作。它被设计来运作全极，半极，四极，八极和双极步进电机第十六步模式，输出驱动能力可达 35 V 和 ± 2 A。A4988 包含一个固定的关断时间电流调节器能够以慢速或混合模式运行衰减模式。

译者是易于实施的关键

A4988 只需在 STEP 输入驱动器上输入一个脉冲即可马达一个微步。没有相序表，高频控制线或复杂的编程接口。

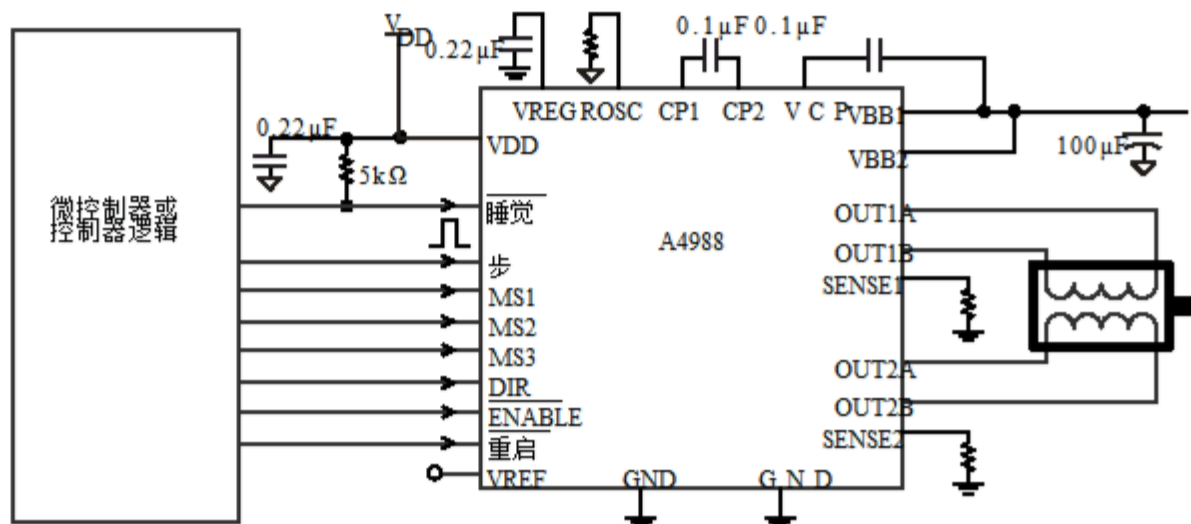
A4988 接口非常适合应用于复杂的微处理器不可用或负担过重。

在步进操作中，A4988 中的斩波控制自动选择当前衰减模式，慢速或混合。

在混合衰减模式下，器件初始设置为快速衰减。对于固定关闭时间的一部分，则以缓慢衰减为时间休息时间的剩余时间。混合衰减电流控制导致可听见的电动机噪声降低，步进精度提高，并降低功耗。

续下页.....

典型应用图



说明（续）

内部同步整流控制电路提供
以改善PWM操作期间的功耗.内部
电路保护包括：具有滞后的热关断，
欠压锁定（UVLO）和交叉电流保护。
不需要特殊的开机顺序。

A4988采用表面贴装QFN封装（ES），5 mm
×5毫米，标称整体封装高度为0.90毫米，
裸露焊盘以增强散热.它不含铅（Pb）
（后缀-T），带有100%雾锡镀层引线框架。

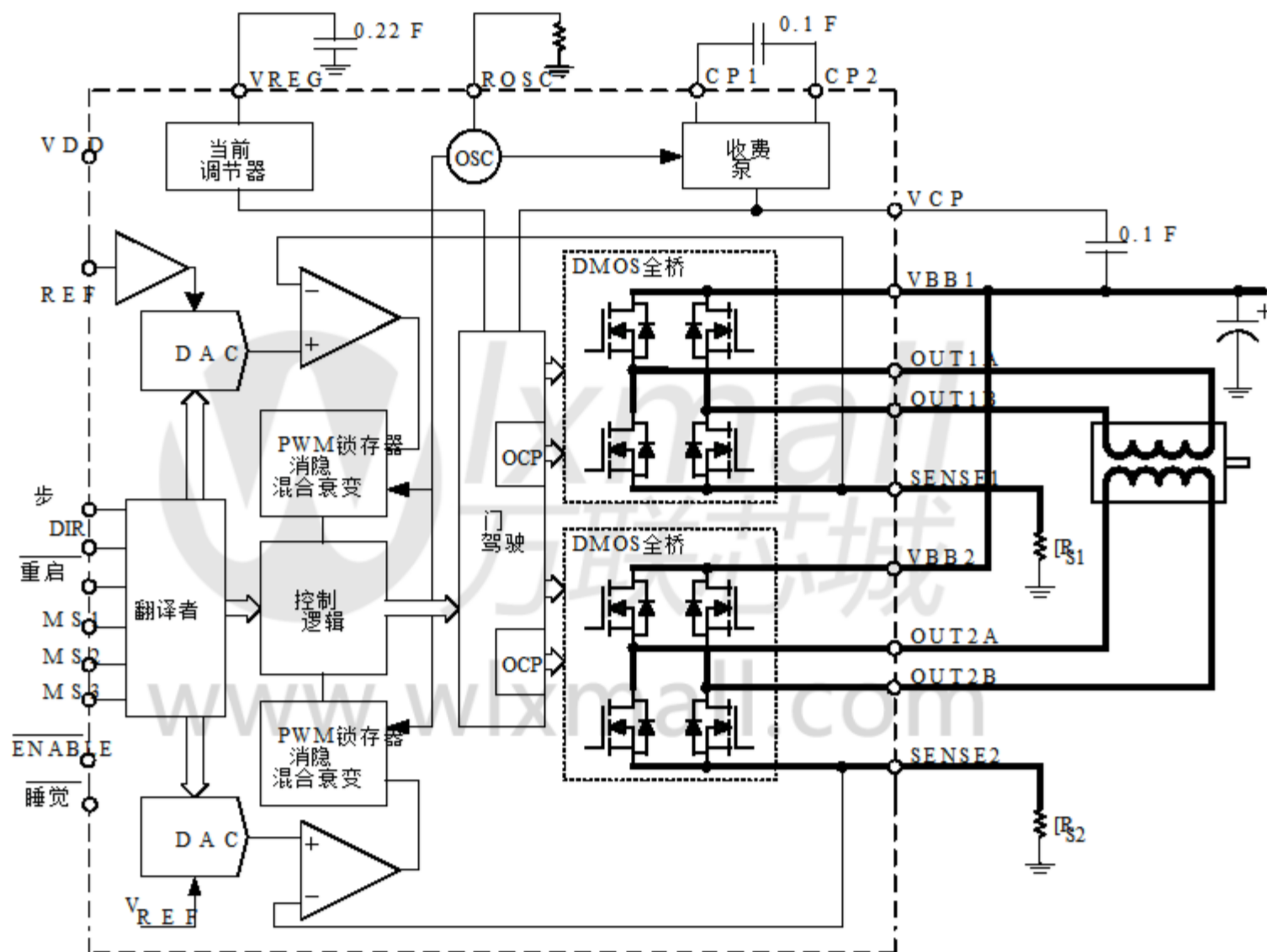
选择指南

零件号	包	填料
A4988SETTR-T	带接触式散热垫的28触点QFN	每7英寸1500件卷轴

绝对最大额定值

特性	符号	笔记	评分	单位
负载电源电压	V BB		35	V
输出电流	我 OUT		±2	一个
逻辑输入电压	V IN		-0.3至5.5	V
逻辑电源电压	V DD		-0.3至5.5	V
VBBx到OUTx			35	V
感应电压	V SENSE		0.5	V
参考电压	V REF		5.5	V
工作环境温度	T A.	范围 S	-20至85	°C
最大连接点	T J（最大）		150	°C
储存温度	T stg		-55至150	°C

功能框图



T A = 25°C时的电气特性 1, V BB = 35 V (除非另有说明)

特点	符号	测试条件	阈.	典型. 2	最大.	单位
输出驱动器						
负载电源电压范围	V BB	操作	8	-	35	V
逻辑电源电压范围	V DD	操作	3.0	-	5.5	V
输出导通电阻	R DSON	源驱动程序, I OUT = -1.5 A	-	320	430	毫欧
		接收器驱动器, I OUT = 1.5 A.	-	320	430	毫欧
体二极管正向电压	V F	源二极管, I F = -1.5 A	-	-	1.2	V
		水槽二极管, I F = 1.5 A	-	-	1.2	V
电机电源电流	我 BB	f PWM <50 kHz	-	-	4	嘛
		操作, 输出被禁用	-	-	2	嘛
逻辑电源电流	我 DD	f PWM <50 kHz	-	-	8	嘛
		输出关闭	-	-	五	嘛
控制逻辑						
逻辑输入电压	V IN (1)		V DD	0.7 -		V
	V IN (0)		-		V DD	0.3 V
逻辑输入电流	我 IN (1)	V IN = V DD ≈ 0.7	-20	<1.0	20	μA
	我 IN (0)	V IN = V DD ≈ 0.3	-20	<1.0	20	μA
Microstep选择	R MS1	MS 1引脚	-	100	-	千欧
	R MS2	MS 2引脚	-	50	-	千欧
	R MS3	MS 3引脚	-	100	-	千欧
逻辑输入滞后	V HYS (IN)	占V DD的百分比	5	1	19	%
空白时间	t 空白		0.7	1	1.3	微妙
固定关机时间	关闭	OSC = V DD或GND	20	三十	40	微妙
		R OSC = 25kΩ	23	三十	37	微妙
参考输入电压范围	V REF		0-4			V
参考输入电流	我 参考		-3	0	3	μA
当前跳闸级别错误 3	我 错了	V REF = 2V, %I TripMAX = 38.27%	-	-	±15	%
		V REF = 2V, %I TripMAX = 70.71%	-	-	±5	%
		V REF = 2V, %I TripMAX = 100.00%	-	-	±5	%
跨界死亡时间	t DT		100	475	800	NS
保护						
过流保护阈值	我 OCPST		2.1	-	-	一个
热关断温度	T TSD		-	165	-	C
热关断滞后	T TSDHYS		-15 -	℃ 下		
VDD欠压锁定	V DDUVLO	V DD 上升	2.7	2.8	2.9	V
VDD欠压迟滞	V DDUVLOHYS		-90 -			毫伏

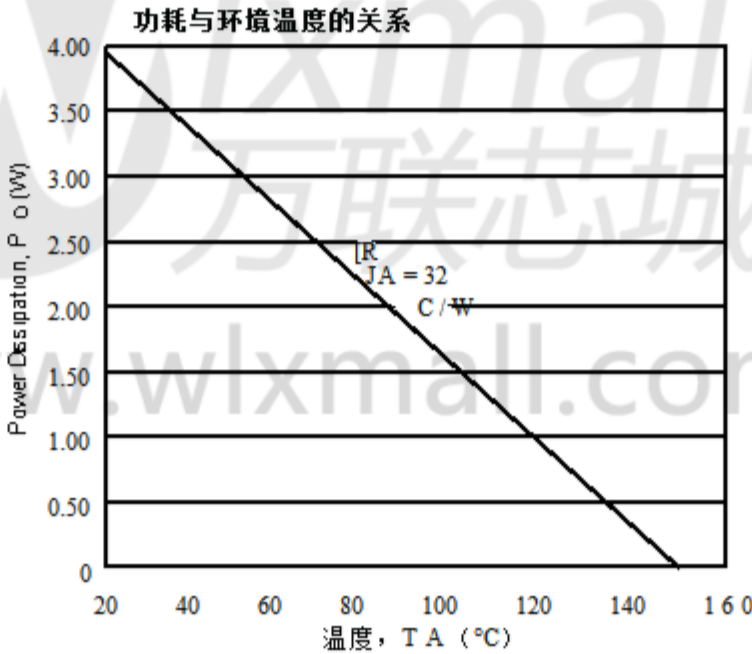
1 对于输入和输出电流规格, 负电流被定义为从指定器件引脚流出(源出)。

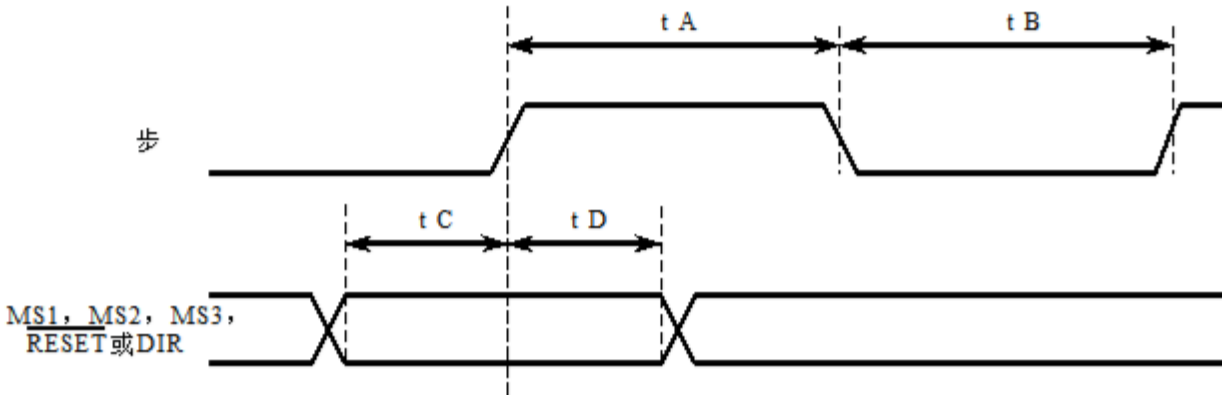
2 典型数据仅用于初始设计估算, 并假设最佳制造和应用条件. 个人表现可能会有所不同
单位, 在规定的最大和最小限度内。3 $V_{ERR} = [(V_{REF}/8) - V_{SENSE}] / (V_{REF}/8)$ 。

热特性

特性	符号	测试条件*	价值	单位
封装热阻	RθJA	四层PCB，基于JEDEC标准	32	C/W

* Allegro网站提供更多热里信息。





时间期限	符号	典型.	单元
STEP最小值，高脉冲宽度	t A	1	微秒
STEP最小值，LOW脉冲宽度	t B	1	微秒
建立时间，输入更改为STEP	t C	200	NS
保持时间，输入更改为STEP	t D	200	NS

图1. 逻辑接口时序图

表1.微步分辨率真值表

MS1	MS2	MS3	微步分辨率	激励模式
大号	大号	大号	全步	2阶段
H	大号	大号	半步	1-2阶段
大号	H	大号	季度步骤	W1-2阶段
H	H	大号	第八步	2W1-2相
H	H	H	第十六步	4W1-2相

功能说明

设备操作. A4988是一个完整的微步带内置翻译器的电机驱动器, 便于操作最小的控制线. 它设计用于操作双极步进器电动机处于全, 半, 四分之一, 八分之一和十六分之一阶段模式. 两个输出全桥中的每一个中的电流以及所有的电流N沟道DMOS FET采用固定关断时间PWM进行调节(脉宽调制)控制电路. 在每一步, 电流每个全桥由其外部电流检测值设置电阻(R_{S1}和R_{S2}), 参考电压(V_{REF})和输出其DAC的电压(反过来由输出端控制)翻译者).

在上电或复位时, 转换器设置DAC和相位电流极性到初始的Home状态(如图8所示)通过12), 电流调节器为混合衰减模式两个阶段. STEP上发生步进指令信号时输入时, 翻译器会自动将DAC排序下一级和当前极性.(目前水平见表2序列). 微步分辨率由组合效应设定的MS_x输入, 如表1所示.

步进时, 如果DAC的新输出电平较低比他们以前的输出水平, 然后是衰减模式主动式全桥设置为混合. 如果新的输出水平的DAC高于或等于他们以前的水平, 那么有源全桥的衰减模式设置为慢. 这种自动-matic电流衰减选择改善微步进性能 - 通过减少电流波形的失真来自电机的反电动势.

微步选择 (MS_x). 微步分辨率由设定逻辑输入MS_x上的电压, 如表1所示. MS₁和MS₃引脚具有100kΩ的下拉电阻和MS₂引脚具有50kΩ的下拉电阻. 更改步进模式时直到下一个STEP上升沿才发生变化.

如果在没有翻译器复位的情况下改变了步进模式, 琵琶的位置必须保持, 重要的是要改变步进模式在步进模式中是通用的两个步进模式. 为了避免丢失步骤. 当设备断电时, 或由于TSD或翻译器设置的过流事件而复位默认情况下, 所有步进模式的原始位置.

混合衰减操作. 桥梁以混合运营衰减模式, 上电和复位以及正常运行时根据ROSC配置和步骤顺序, 如图8至12所示. 在混合衰减期间, 当行程点, A4988最初进入快速衰减模式为关闭时间的31.25%, t_{关闭}. 之后, 它切换到慢衰减模式为t_{OFF}的其余部分. 这是一个时序图功能出现在下一页.

通常情况下, 混合衰减只有当电流在正如所确定的那样, 绕组从更高的值变到更低的值由翻译员的状态. 对于大多数自动选择的负载混合衰减很方便, 因为它最大限度地减少了纹波电流正在上升, 并防止电流下降时错过的步骤. 对于某些微速度非常低的应用场合必要时, 绕组中缺乏反电动势会导致电流流向快速增加负载, 导致错过步骤. 这显示在图2中. 通过将ROSC引脚拉至地面, 混合衰减设置为对于上升和下降的电流, 100%的时间都是有效的防止错过的步骤, 如图3所示. 如果这不是问题, 它建议使用自动选择的混合衰减, 因为它会产生降低的纹波电流. 请参阅固定关闭时间部分的细节.

低电流微步进. 用于应用程序最小的导通时间阻止输出电流在低电流阶段调节到编程的电流水平. 为了防止这种情况, 可以将设备设置为混合衰减模式在电流波形的上升和下降部分. 该功能通过将ROSC引脚接地来实现. 在这种状态下, 关闭时间内部设置为30μs.

重置输入 ($\overline{RST}$). R到预定义的Home状态(如图8至图12所示), 以及关闭所有的FET输出. 直到所有的STEP输入都被忽略该输入被设置为高.

步骤输入 (STEP). STEP上的低到高转换输入序列的翻译和推进马达一个增加 - 换货. 转换器控制DAC和直接转换器的输入,

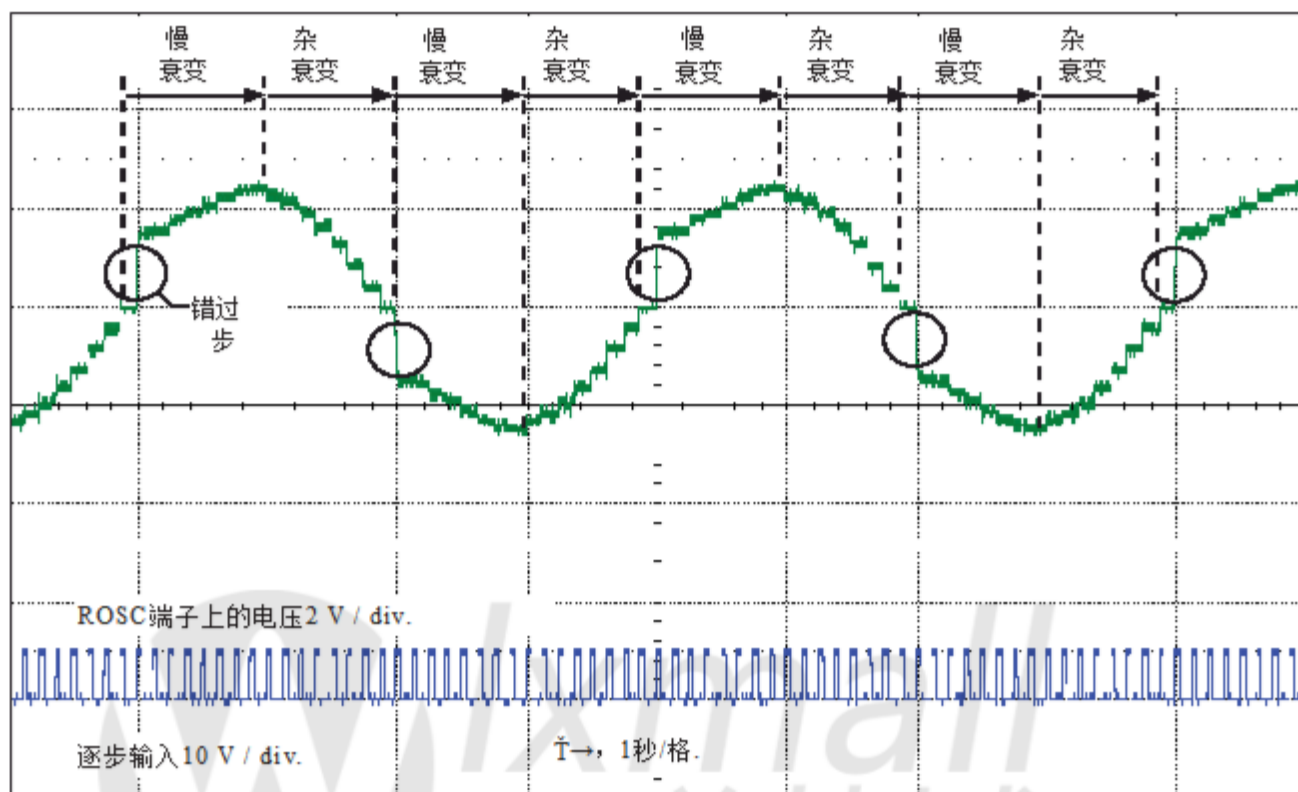


图2. 低速微步中的错过步骤

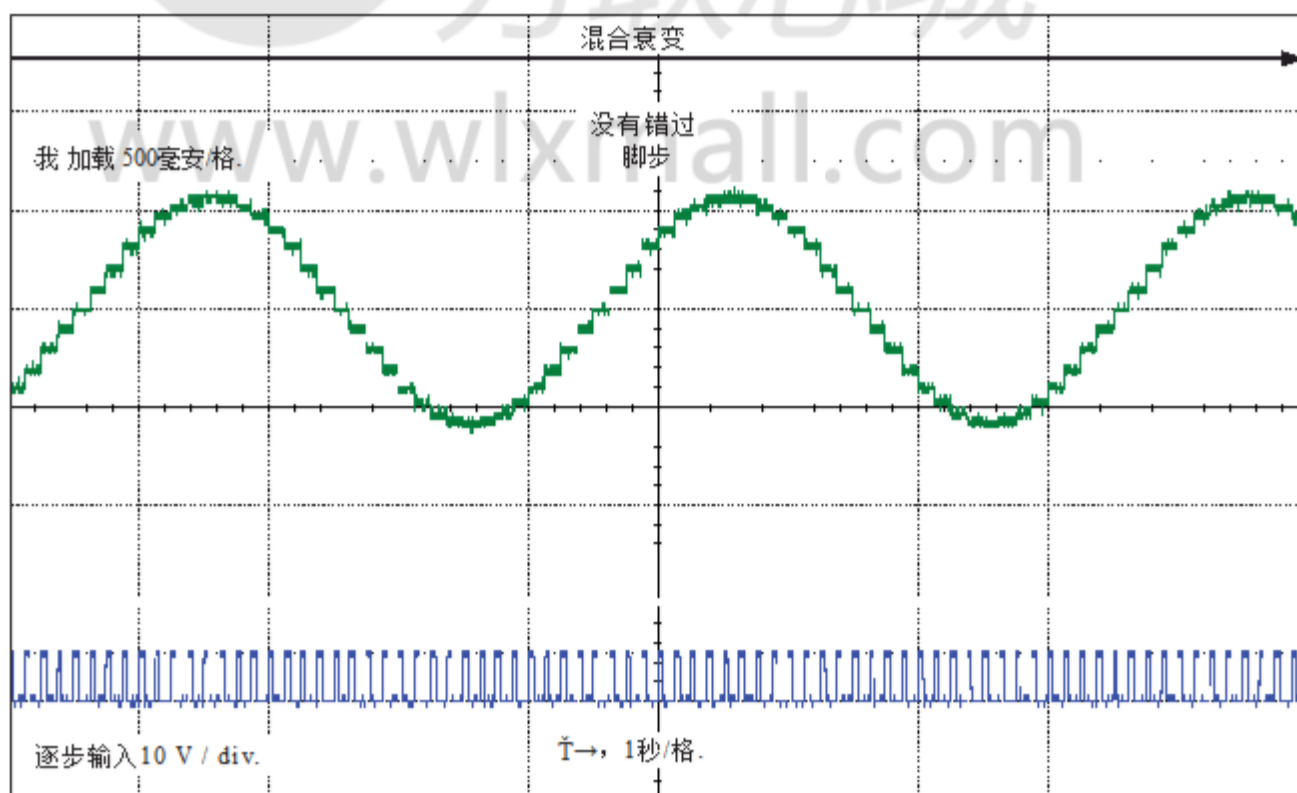


图3. 使用自动选择的混合步进连续步进 (ROSC引脚接地)

每个绕组中的电流流动.增量的大小是由MSx输入的组合状态决定.

方向输入 (DIR). 这决定了rotamotor电机的重量.此输入的更改直到完成后才会生效. 下一步STEP上升.

内部PWM电流控制. 每个全桥都被连接由固定的关闭时间PWM电流控制电路控制, 该电路限制负载电流达到所需值, ITRIP. 最初, 一个对角线对的源极和漏极FET输出使能并且电流流过通过电机绕组和电流检测电阻RSx.

当RSx两端的电压等于DAC输出电压时, 电流检测比较器重置PWM锁存器.然后门锁关闭适当的源驱动程序并启动固定关闭时间衰减模式.

电流限制的最大值由选择RSx和VREF引脚的电压.跨导函数接近限流的最大值, 我TripMAX(A), 这是由设置

$$\text{我 TripMAX} = V_{REF} / (8R_S)$$

其中RS是检测电阻(Ω)的阻值, VREF是REF引脚上的输入电压(V).

DAC输出将VREF输出降至电流检测以精确的步骤比较, 这样

$$\text{我旅行} = (\%I_{TripMAX} / 100) \times \text{我 TripMAX}$$

(关于 每个步骤的 %ITripMAX, 请参见表2.)

SENSE1和SENSE1的最大额定值(0.5V)非常关键不超过SENSE2引脚.

固定关机时间. 内部PWM电流控制电路使用一次性电路来控制时间

DMOS FET仍然关闭. 关闭时间tOFF取决于ROSC终端. ROSC终端有三种设置:

- ROSC与VDD关联 - 关断时间内部设置为30μs, 衰减模式是自动混合衰减, 除了完全步骤时衰减模式设置为慢衰减
- ROSC直接与地面关闭时间内部设置为30μs, 电流衰减设置为混合衰减, 以增加并减少电流, 除了在衰减模式下的全部步骤设置为慢衰减.(见低电流微步部分.)

- 通过一个电阻器的ROSC确定接地关闭时间通过以下公式, 衰减模式是自动混合所有步进模式衰减.

$$t_{OFF} \approx R_{OSC} / 825$$

其中tOFF的单位是μs.

消隐. 该功能使电流检测的输出成为空白.比较器的输出由内部电流切换控制电路.比较器输出消隐以防止由于反向恢复电流的错误过流检测钳位二极管, 以及与电容相关的开关瞬变的负载. 空白时间tBLANK(μs)近似

$$t_{BLANK} \approx 1\mu s$$

短路负载和对地短路保护.

如果电机导线短路在一起, 或者其中一根导线是短路的短路到地面, 驾驶员将通过感应来保护自己.过流事件并禁用短路的驱动程序, 使设备免受损坏.在对地短缺的情况下, 器件将保持禁用状态(锁存), 直到S输入高电平或VDD电源被移除.短暂的过电流事件如图4所示.

当两个输出短路在一起时, 电流路径为通过检测电阻.消隐时间后(≈1μs)到期, 感应电阻电压超过其跳闸值, 由于存在的过电流状况.这会导致司机进入一个固定的关闭时间周期.在固定的关闭时间过后, 司机重新打开并重复该过程.在这种情况下, 司机完全免受过电流事件的影响, 但不足是重复的, 其周期等于司机的固定停机时间.这种情况如图5所示.

在短路负载事件期间, 正常情况下, 如图3所示, 由于电流尖峰和负电流峰值由混合衰减功能执行的方向更改.这个如图6所示.在这两种情况下, 过流电路都是保护驾驶员并防止损坏设备.

电荷泵 (CP1和CP2). 电荷泵用于

产生大于VBB的栅极电源以驱动该电源源端FET门极.一个0.1μF的陶瓷电容应该是连接在CP1和CP2之间.另外还有一个0.1μF的陶瓷VCP和VBB之间需要电容器, 充当储存器用于操作高端FET门.

电容值应为2级电介质最大值的±15%或公差R, 根据EIA(电子工业联盟)规格.

VREG (VREG) . 这个内部产生的电压用于操作汇端FET输出. VREG引脚必须是用0.22 μ F的陶瓷电容去耦地. VREG是内部监控. 在出现故障的情况下, FET A4988的输出被禁用.

电容值应为2级电介质最大值的 $\pm 15\%$ 或公差R, 根据EIA (电子工业联盟) 规格.

启用输入 (EN)
FET输出. 当设置为逻辑高电平时, 输出被禁用. 当设置为逻辑低电平时, 内部控制使能输出. 按要求. 翻译器输入STEP, DIR和MSx, 以及内部排序逻辑, 全部保持活动, 独立于EN输入状态.

关掉. 在发生故障时, 超温 (超过TJ) 或欠压 (在VCP上), A4988的FET输出为禁用, 直到故障条件被删除. 在开机时, UVLO (欠压闭锁) 电路禁用FET输出并将翻译器重置为主页状态.

睡眠模式 (SLEEP) . 最大限度地降低功耗

当电机不使用时, 该输入禁用了大部分电机内部电路包括输出FET, 电流调节器, 和电荷泵. S

进入睡眠模式. 逻辑高允许正常操作, 以及启动 (此时A4988将电机驱动到家中微步位置). 当从睡眠模式出现时, 按顺序以使电荷泵稳定, 提供1 ms的延迟然后发出Step命令.

混合衰减操作. 桥梁以混合运营

衰减模式, 取决于步骤顺序, 如图所示 -

从8点到12点. 当达到旅程点时, A4988开始

进入快速衰减模式的时间为关闭时间的31.25%, t OFF.

之后, 它将切换到慢速衰减模式

关闭. 该功能的时序图如图7所示.

同步整流. 当PWM关闭周期是

由内部固定关闭时间周期触发, 负载电流重新恢复 -

按照控制逻辑选择的衰减模式进行.

这个同步整流功能打开适当的

电流衰减期间的FET, 并有效短路人体

具有低FET RDS (ON) 的二极管. 这减少了功耗

显著, 并且可以消除对外部肖特基的需要

二极管在许多应用中. 同步整流关闭

当负载电流接近零 (0 A) 时, 防止反转

的负载电流.

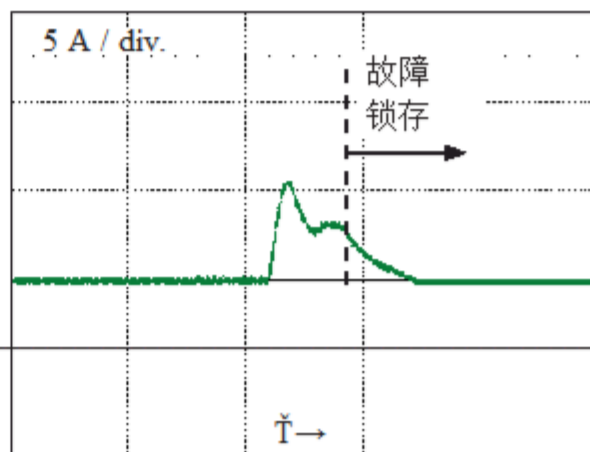


图4. 短暂对地事件

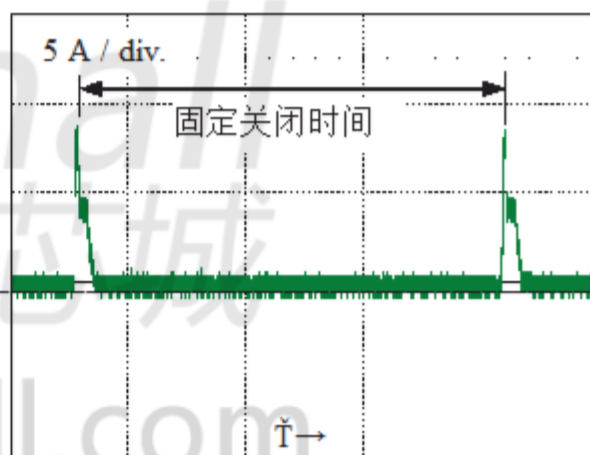


图5. 负载短路 (OUTxA $\rightarrow$ OUTxB) 慢衰减模式

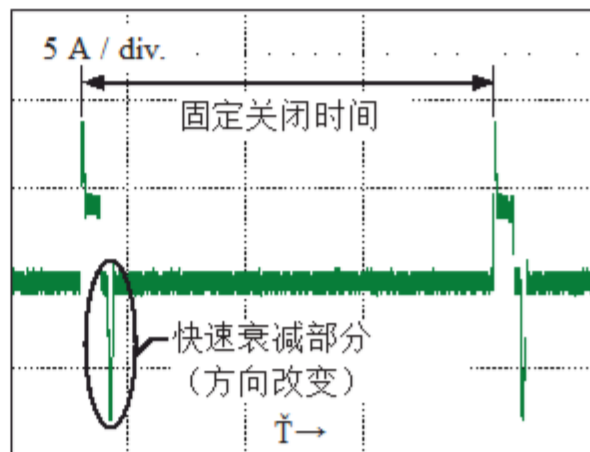
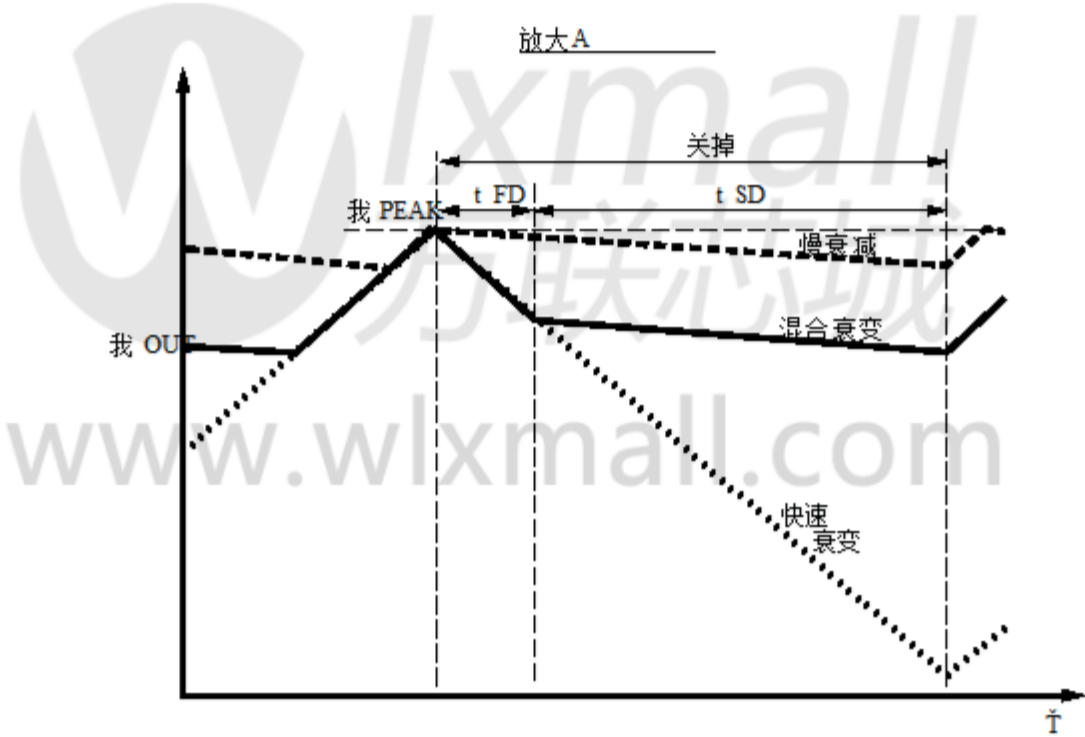
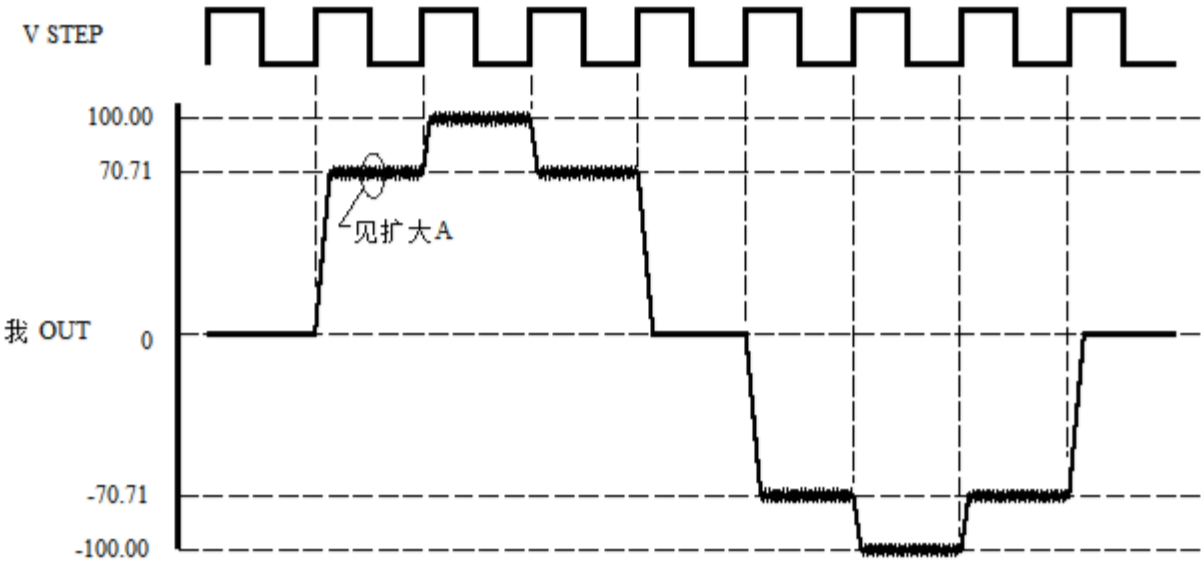


图6. 短路负载 (OUTxA $\rightarrow$ OUTxB) 混合衰减模式



符号	特性
关掉	设备固定关闭时间
我 PEAK	最大输出电流
t SD	慢衰减间隔
t FD	快速衰减间隔
我 OUT	设备输出电流

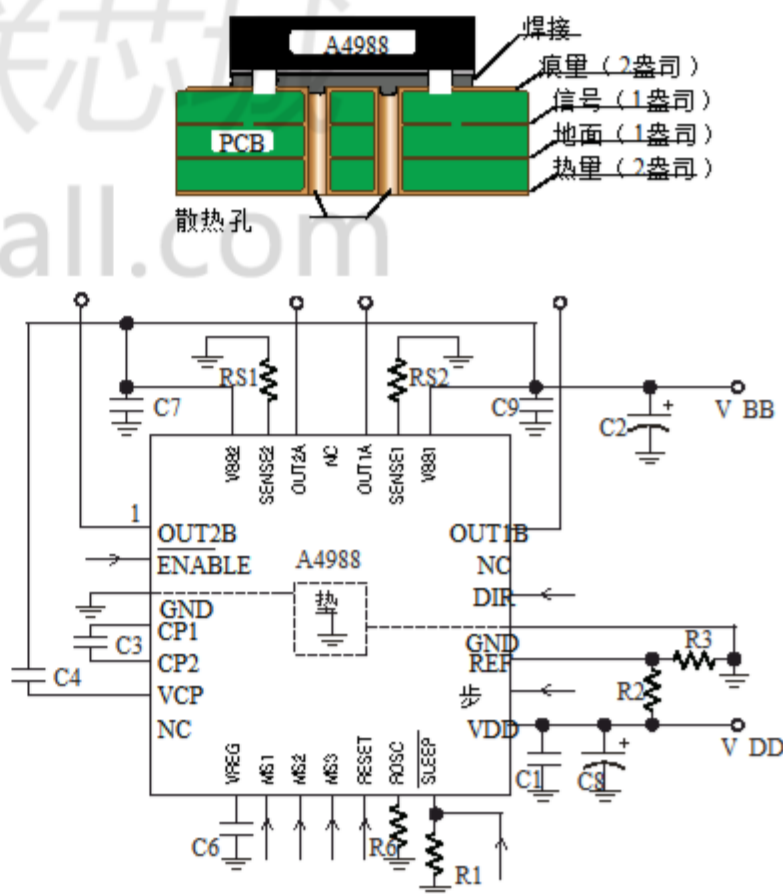
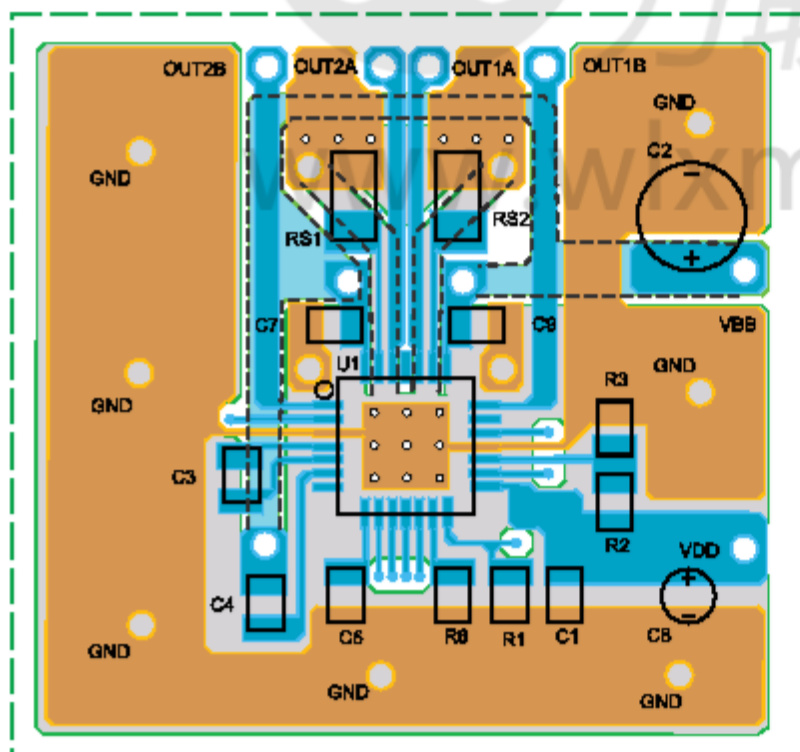
图7. 电流衰减模式时序图

应用布局

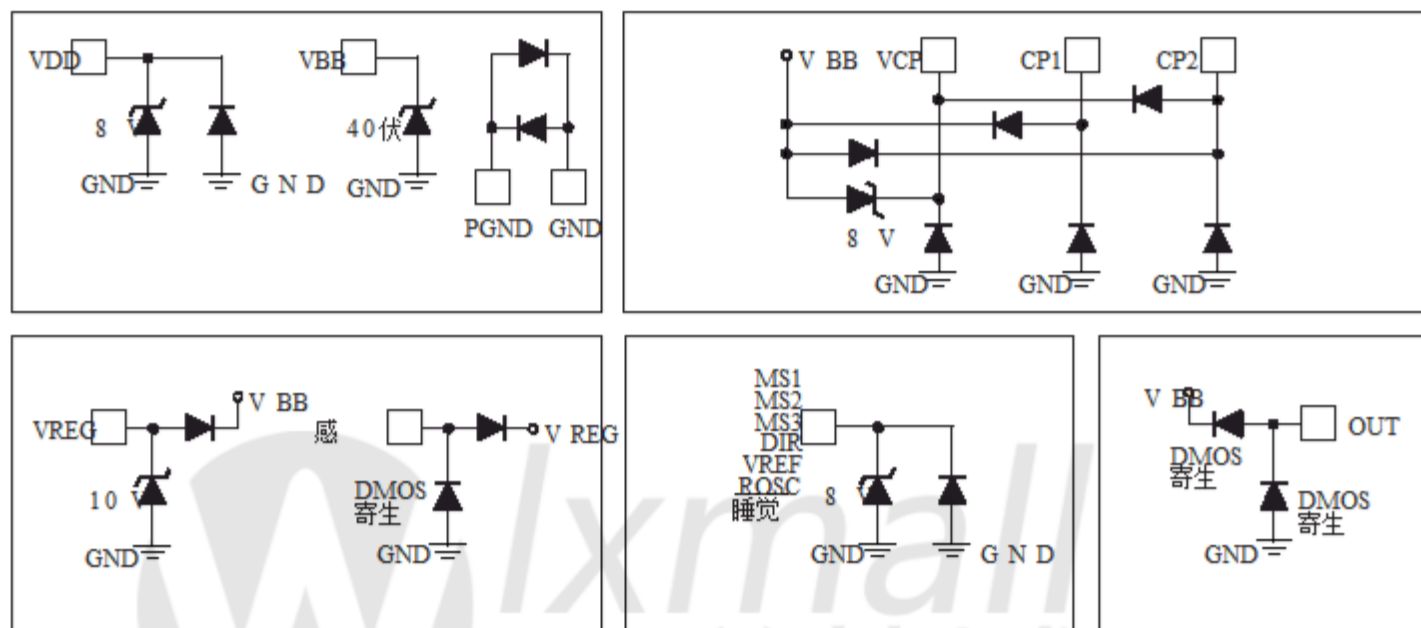
布局 印刷电路板应该使用厚重的接地板，平面。为了获得最佳的电气和热性能，A4988必须直接焊接在电路板上。引脚6，7，18，和19个是内部融合的，这提供了增强的路径散热。这些引脚应直接焊接到PCB上暴露的表面连接到散热孔用于将热量传递给PCB的其他层。

为了尽量减少地面反弹和抵消的影响问题，重要的是要有一个低阻抗的单元地面，被称为星地，位置非常靠近设备。通过在焊盘和地平面之间建立连接直接在A4988下，该地区成为了理想的地点一个星球的地面点。低阻抗地将会阻止接地在大电流运行期间反弹并确保供电输入端的电压保持稳定。

两个输入电容应该并联放置，如图所示尽可能靠近器件电源引脚。陶瓷电容 - tor (CIN1) 应该比大容量电容更靠近引脚 (CIN2)。这是必要的，因为陶瓷电容会负责提供高频电流元件。检测电阻RSx应该具有非常低的阻抗因为他们必须携带大量电流通过电流支持非常精确的电压测量。感觉比较。漫长的地面痕迹会导致额外的电压下降，对比较器的能力产生不利影响。准确测量绕组中的电流。SENSEx引脚对RSx电阻的走线很短，而且很厚，低阻抗直接跟踪下面的星形地设备。如果可能的话，应该没有其他组件感应电路。



引脚电路图



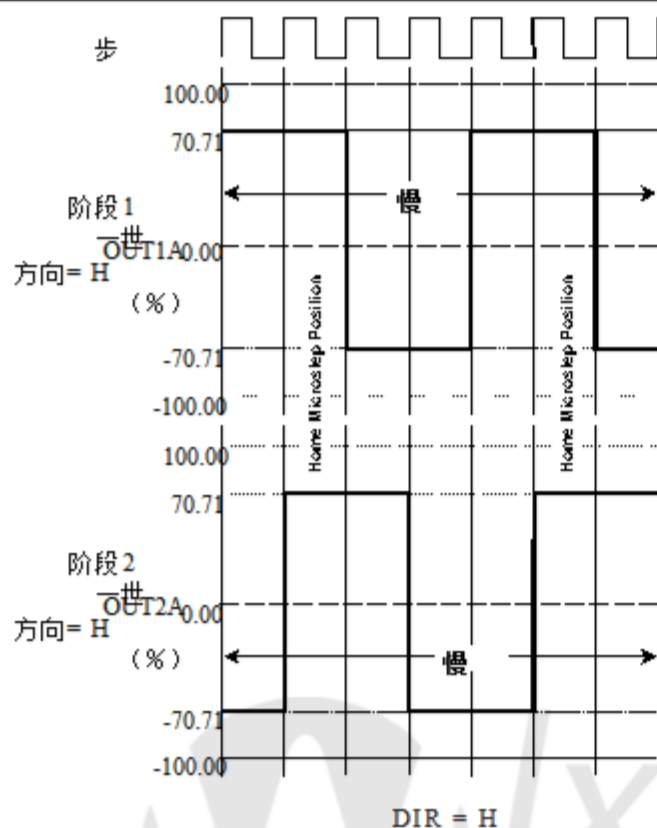


图8. 全步增量的衰减模式

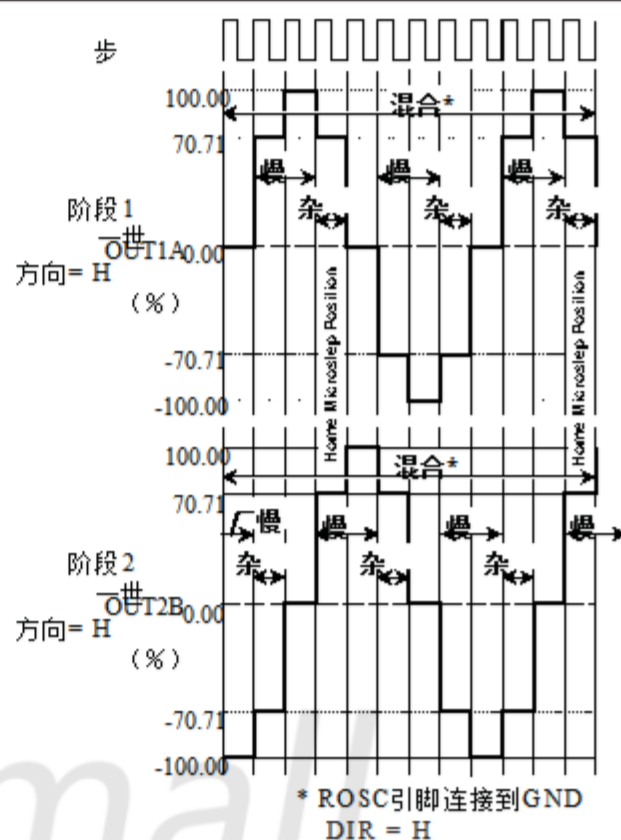


图9. 用于半步增量的衰减模式

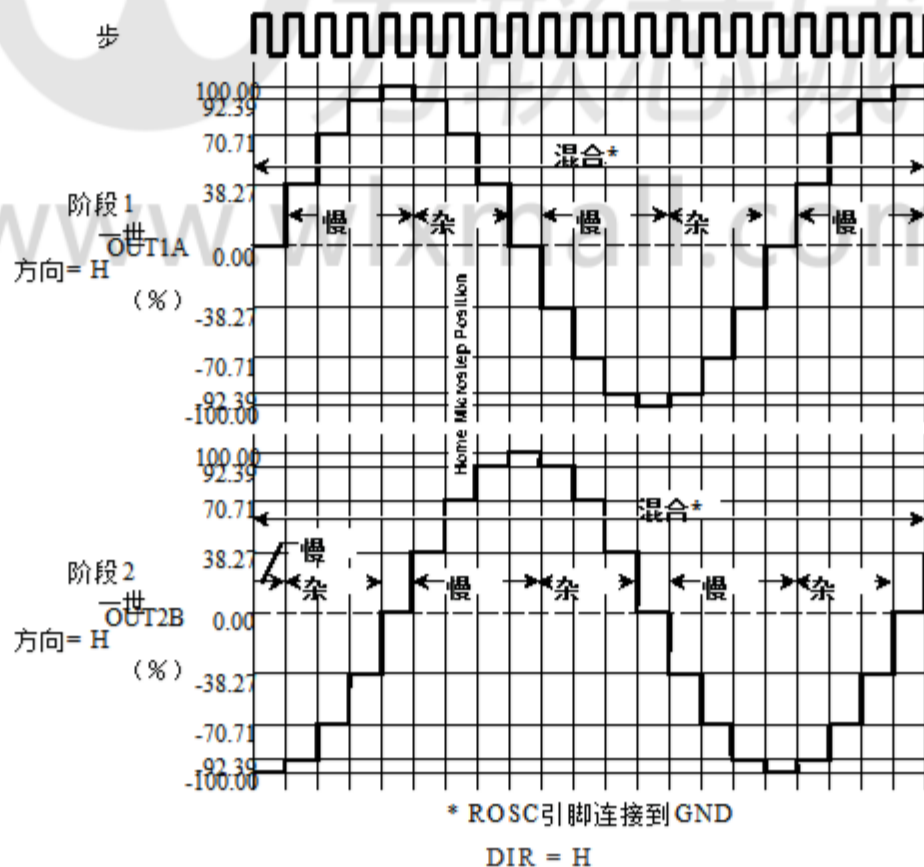


图10. 四分之一步增量的衰减模式



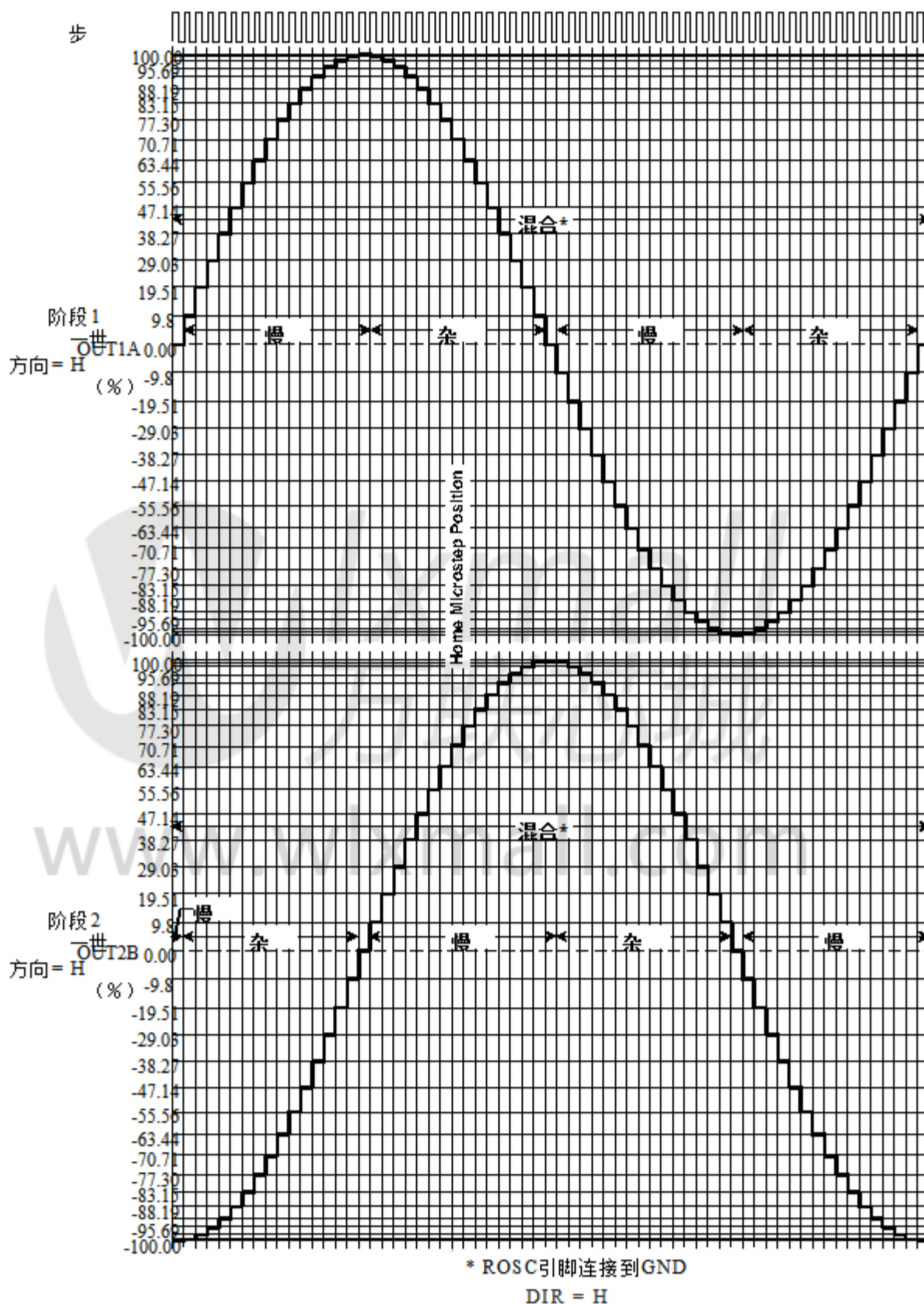


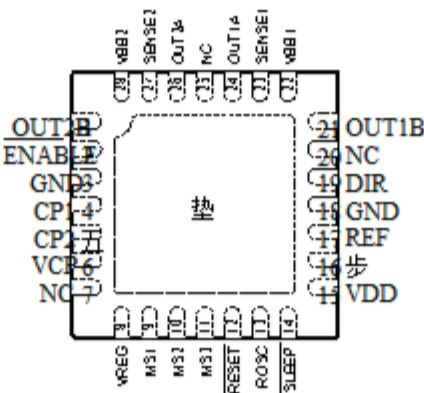
图12. 第十六步增量的衰减模式

表2. 步骤排序设置

家庭微步位置在步角45°; DIR = H

充分 步 #	半 步 #	1/4 步 #	1/8 步 #	1/16 步 #	阶段1 当前 [% ItripMax] (%)	阶段2 当前 [% ItripMax] (%)	步 角度 (°)	充分 步 #	半 步 #	1/4 步 #	1/8 步 #	1/16 步 #	阶段1 当前 [% ItripMax] (%)	阶段2 当前 [% ItripMax] (%)	步 角度 (°)
	1121				100.00	0.00	0.0		五	9	17	33	-100.00	0.00	180.0
				2	99.52	9.80	5.6					34	-99.52	-9.80	185.6
			2	3	98.08	19.51	11.3				18	35	-98.08	-19.51	191.3
				4	95.69	29.03	16.9					36	-95.69	-29.03	196.9
		2	3	五	92.39	38.27	22.5			10	19	37	-92.39	-38.27	202.5
				6	88.19	47.14	28.1					38	-88.19	-47.14	208.1
			4	7	83.15	55.56	33.8				20	39	-83.15	-55.56	213.8
				8	77.30	63.44	39.4					40	-77.30	-63.44	219.4
12359					70.71	70.71	45.0	3	6	11	21	41	-70.71	-70.71	225.0
				10	63.44	77.30	50.6					42	-63.44	-77.30	230.6
			6	11	55.56	83.15	56.3				22	43	-55.56	-83.15	236.3
				12	47.14	88.19	61.9					44	-47.14	-88.19	241.9
		4	7	13	38.27	92.39	67.5			12	23	45	-38.27	-92.39	247.5
				14	29.03	95.69	73.1					46	-29.03	-95.69	253.1
			8	15	19.51	98.08	78.8				24	47	-19.51	-98.08	258.8
				16	9.80	99.52	84.4					48	-9.80	-99.52	264.4
	3	五	9	17	0.00	100.00	90.0		7	13	25	49	0.00	-100.00	270.0
				18	-9.80	99.52	95.6					50	9.80	-99.52	275.6
			10	19	-19.51	98.08	101.3				26	51	19.51	-98.08	281.3
				20	-29.03	95.69	106.9					52	29.03	-95.69	286.9
		6	11	21	-38.27	92.39	112.5			14	27	53	38.27	-92.39	292.5
				22	-47.14	88.19	118.1					54	47.14	-88.19	298.1
			12	23	-55.56	83.15	123.8				28	55	55.56	-83.15	303.8
				24	-63.44	77.30	129.4					56	63.44	-77.30	309.4
2	4	7	13	25	-70.71	70.71	135.0	4	8	15	29	57	70.71	-70.71	315.0
				26	-77.30	63.44	140.6					58	77.30	-63.44	320.6
			14	27	-83.15	55.56	146.3				三十	59	83.15	-55.56	326.3
				28	-88.19	47.14	151.9					60	88.19	-47.14	331.9
		8	15	29	-92.39	38.27	157.5			16	31	61	92.39	-38.27	337.5
				三十	-95.69	29.03	163.1					62	95.69	-29.03	343.1
			16	31	-98.08	19.51	168.8				32	63	98.08	-19.51	348.8
				32	-99.52	9.80	174.4					64	99.52	-9.80	354.4

引脚图

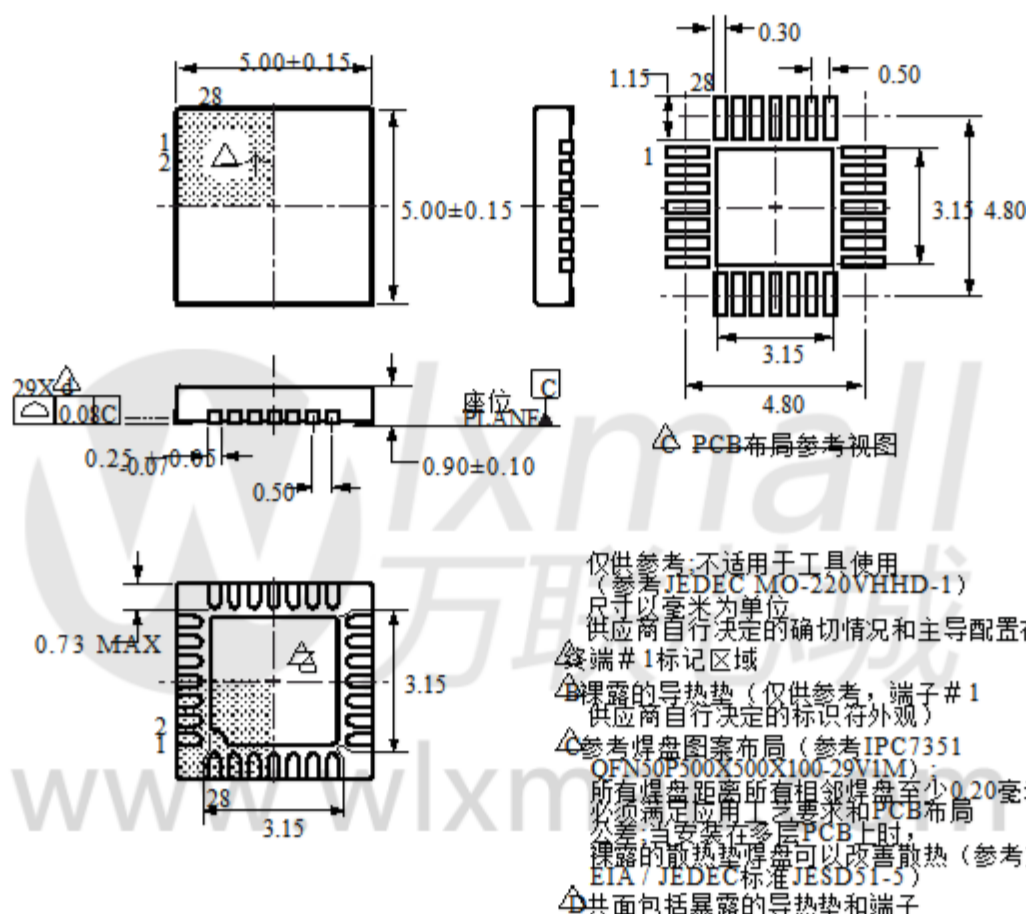


终端列表表

名称	数	描述
CP1	4	电荷泵电容器端子
CP2	五	电荷泵电容器端子
VCP	6	油藏电容器端子
VREG	8	稳压器解耦端子
MS1	9	逻辑输入
MS2	10	逻辑输入
MS3	11	逻辑输入
重启	12	逻辑输入
ROSC	13	计时集
睡觉	14	逻辑输入
VDD	15	逻辑供应
步	16	逻辑输入
REF	17	G _m 参考电压输入
GND	3, 18	地面*
DIR	19	逻辑输入
OUT1B	21	DMOS全桥1输出B
VBB1	22	负载供电
SENSE1	23	桥1的检测电阻端子
OUT1A	24	DMOS全桥1输出A
OUT2A	26	DMOS全桥2输出A
SENSE2	27	桥2的检测电阻端子
VBB2	28	负载供电
OUT2B	1	DMOS全桥2输出B
启用	2	逻辑输入
NC	7, 20, 25	无连接
垫	-	裸露焊盘增强散热*

* GND引脚必须通过连接到PAD地平面从外部连接在一起在设备下。

ET封装，带裸露散热垫的28引脚QFN



版权所有©2009-2010, Allegro MicroSystems, Inc.

这里描述的产品是根据一项或多项美国专利或正在申请的美国专利制造的。

Allegro MicroSystems, Inc.保留不时根据详细规格制定的细节规格的权利,可以改进其产品的性能,可靠性或可制造性.在下订单之前,请提醒用户确认依赖的信息是最新的。

Allegro产品不得用于生命支持设备或系统,如果Allegro产品的故障可合理预期导致该生命支持设备或系统失效,或影响该设备或系统的安全性或有效性。

这里包含的信息被认为是准确和可靠的.但是, Allegro MicroSystems, Inc.对其使用不承担任何责任;也不对任何可能因其使用而导致的专利或其他第三方权利的侵权行为负责。

有关本文档的最新版本,请访问我们的网站:

www.allegromicro.com