

FM24CL64B

64Kb 串行3V F-RAM存储器

RAMTRON

特征

64K位铁电非易失性RAM

组织为8,192 x 8位
高耐力10 14 读/写
38年的数据保留期
NoDelay™写入
先进的高可靠性铁电过程

快速的两线串行接口

最高总线频率高达1 MHz
直接硬件替换EEPROM
支持100 kHz和400 kHz的传统时序

低功耗操作

2.7V-3.6V的操作
100µA有功电流 (100 kHz)
3µA (典型值) 待机电流

行业标准配置

工业温度-40°C至+ 85°C
8引脚“绿色”/ RoHS SOIC和TDFN封装

描述

FM24CL64B是一个64-kilobit非易失性存储器

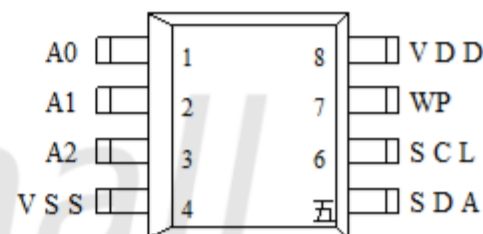
采用先进的铁电过程.一个
铁电随机存取存储器或F-RAM
非易失性并执行读写操作
内存.它提供38年的可靠数据保留
同时消除复杂性, 开销和
系统 水平 可靠性 问题
EEPROM和其他非易失性存储器.

FM24CL64B在总线上执行写操作
速度.不会发生写入延迟.数据被写入
已经存在的循环中的存储器阵列
成功转移到设备.下一班车
循环可以立即开始, 而不需要
用于数据轮询. FM24CL64B能够
配套10 14个 读/写周期, 或一百万次
写入周期多于EEPROM.

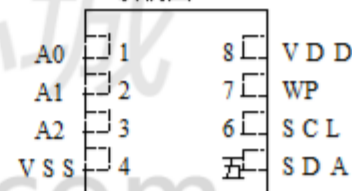
这些功能使FM24CL64B成为理想之选
非易失性存储器应用需要频繁使用
或快速写入.示例范围从数据收集
写周期的数量可能很关键
要求长期编写的工业控制
时间 的EEPROM 可以引起 数据 失利. 该
功能组合允许更频繁的数据
为系统编写更少的开销.

FM24CL64B提供了实质性的好处
串行EEPROM的用户, 但这些好处是
可用硬件替代品替代.该
FM24CL64B采用行业标准的8-
引脚SOIC封装并使用熟悉的双线
协议.规格通过一个保证
工业温度范围为-40°C至+ 85°C.

引脚配置



顶视图



别名	功能
A0-A2	设备选择地址
SDA	串行数据/地址
SCL	串行时钟
WP	写保护
VSS	地面
VDD	电源电压

订购信息

FM24CL64B-G	“绿色”/ RoHS 8引脚SOIC
FM24CL64B-GTR	“绿色”/ RoHS 8引脚SOIC, 磁带和卷轴
FM24CL64B-DG	“绿色”/ RoHS 8引脚TDFN
FM24CL64B-DGTR	“绿色”/ RoHS 8引脚TDFN, 磁带和卷轴

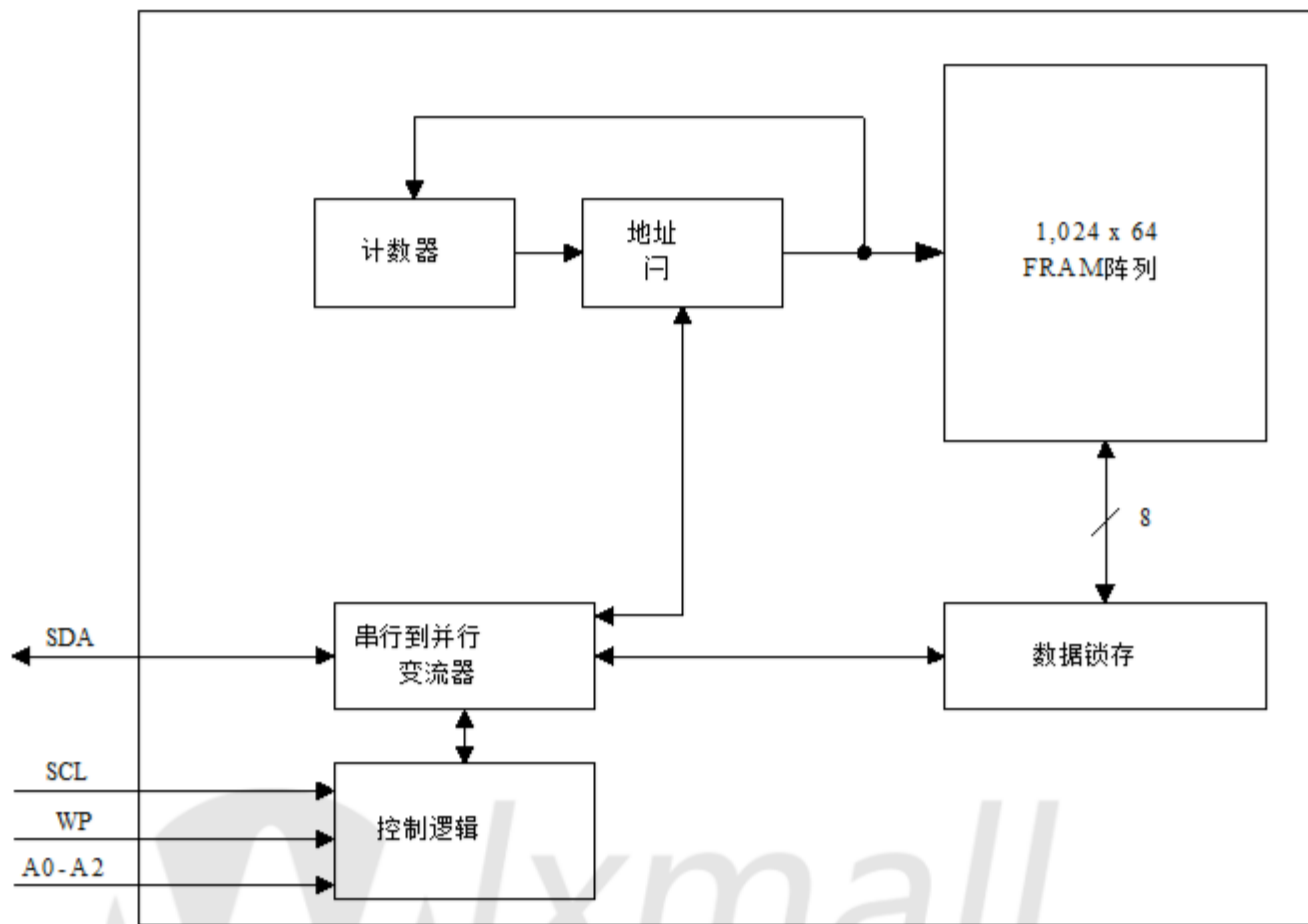


图1. FM24CL64B框图

引脚说明

引脚名称	类型	引脚说明
A0-A2	输入	地址0-2.这些引脚用于选择多达8个相同类型的设备中的一个相同的双线总线.要选择器件,三个引脚上的地址值必须相同.匹配设备地址中包含的相应位.地址引脚是在内部拉下来.
SDA	I / O	串行数据地址.这是双线接口的双向线路.它是漏极开路,旨在与双线总线上的其他器件进行“线控”运算.输入缓冲器内置施密特触发器,用于抗噪声和输出驱动器包含下降沿的斜率控制.需要一个上拉电阻.
SCL	输入	串行时钟.双线接口的串行时钟线.数据从计时输出下降沿的部分和上升沿的部分. SCL输入也包含施密特触发器输入,用于抗噪声.
WP	输入	写保护.当WP为高电平时,整个存储器映射中的地址将被写入,保护.当WP低时,可以写入所有地址.该引脚被拉下内部.
VDD	供应	电源电压: 2.7V至3.6V
VSS	供应	地面

概观

FM24CL64B是一个串行F-RAM存储器.该存储器阵列在逻辑上组织为8,192 x 8位存储器阵列, 并使用行业进行访问标准的双线接口.功能操作F-RAM与串行EEPROM类似.专业FM24CL64B和串口之间的区别具有相同引脚的EEPROM与其优越性相关写性能.

内存架构

访问FM24CL64B时, 用户地址8,192个位置, 每个位置有8个数据位.这些数据位串联移位. 8,192个地址被访问使用包含从机的双线协议地址(以区分其他非存储设备), 和一个扩展的16位地址.只有较低的13位被解码器用于访问记忆.应该设置高三位地址位为了与大型设备兼容未来.

内存操作的访问时间基本上超过串行协议所需的时间为零.也就是说, 内存以速度读取或写入双线总线.不像EEPROM, 它不是有必要轮询设备以使其处于可用状态因为写入发生在总线速度.那就是, 到时候了新巴士交易可以转移到该部分, 写入操作将完成.这解释在更多的细节在下面的界面部分.

用户期望从几个明显的系统好处FM24CL64B由于其快速写周期和高耐久性与EEPROM相比.然而也有不太明显的好处.例如在高噪声环境下, 快速写入操作比EEPROM更容易受到腐蚀因为它很快完成.相反, 一个EEPROM要求毫秒至写是在周期的大部分时间内易受噪音影响.

请注意, 用户有责任确保这一点VDD在数据表公差范围内以防止操作不当.

双线接口

FM24CL64B采用双向双线总线协议使用很少的引脚或电路板空间.图2说明了一个典型的系统配置使用FM24CL64B在基于微控制器的系统中.该工业标准的双线总线对许多人来说都很熟悉用户, 但在本节中进行了介绍.

按照惯例, 任何正在向其发送数据的设备总线是发射器, 而目标器件是这个数据就是接收者.正在控制的设备巴士是主人.主人负责为所有操作生成时钟信号.任何正在控制的总线上的设备是从设备.FM24CL64B始终是从属设备.

总线协议由过渡状态控制SDA和SCL信号.有四个条件包括开始, 停止, 数据位或确认.数字图3说明了指定四个的信号条件状态.详细的时序图在电气中规格.

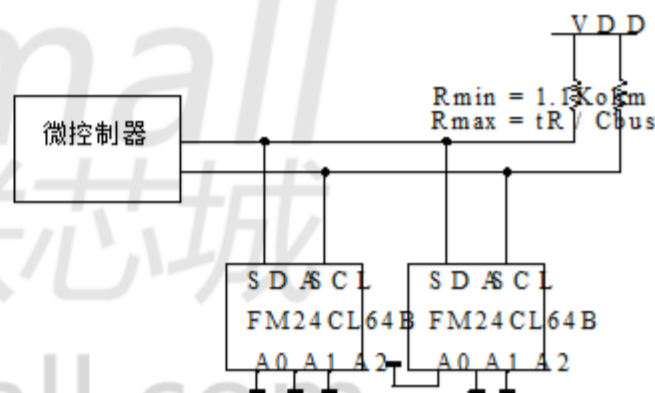


图2.典型的系统配置

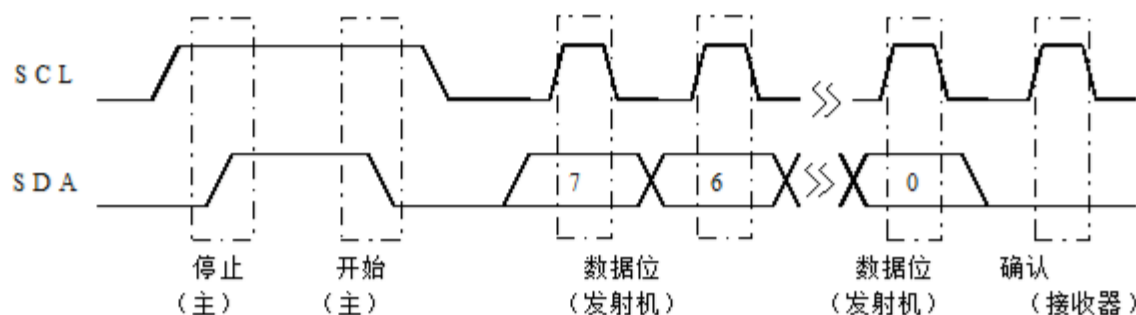


图3.数据传输协议

停止条件

总线主站时显示停止条件

在SCL信号为低时将SDA从低电平驱动至高电平。所有使用FM24CL64B的操作都应该如此

以停止状态结束。如果有操作

当停止被声明时进展，操作将是

中止。主人必须控制SDA（不是a

内存读取）以确定停止条件。

开始条件

当总线主站发出启动条件时

在SCL信号为高电平时，将SDA从高电平驱动至低电平

高。所有的命令应该在开始之前

条件。正在进行的操作可以被中止

随时声明开始条件。中止一个

使用开始条件的操作将准备好

FM24CL64B用于新的操作。

如果在运行过程中电源电压降低到低于指定的V_{DD}最小值，系统应该发出一个在执行另一个操作之前启动条件。

数据/地址传输

所有数据传输（包括地址）都会发生

而SCL信号为高电平。除了两者之外

条件如上所述，SDA信号应该

SCL高时不变。

确认

承认发生在8之后

数据位有

在任何交易中转移。在这种状态下

变送器应释放SDA总线以允许

接收器来驱动它。接收器驱动SDA

信号为低以确认接收到字节。如果

接收器不会将SDA驱动为低电平，条件是a

无确认并且操作被中止。

接收器将无法确认两个

不同的原因。首先是字节传输失败。在

这种情况下，不承认停止当前

操作，以便可以再次寻址零件。

这允许在事件中恢复最后一个字节的

通信错误。

其次也是最常见的，接收器不会

承认故意结束一项行动。对于

例如，在读操作期间，FM24CL64B

将继续将数据放到公交车上

接收器发送确认（和时钟）。什么时候

一个读取操作完成并且不再有数据

需要，接收方不得承认最后一个

字节。如果接收方承认最后一个字节，则这个

将导致FM24CL64B尝试驱动

公交车在下一个时钟，而主人正在发送一个

新的命令如停止。

从站地址

a之后的FM24CL64B期望的第一个字节

起始条件是从机地址。如图所示

图4中，从地址包含设备类型，

器件选择地址位，以及指定的位

如果事务是读或写。

位7-4是设备类型，应该设置为

1010b为FM24CL64B。这些位允许其他

函数类型的类型驻留在2线总线上

在相同的地址范围内。比特3-1是

地址选择位。他们必须比赛该

在外部地址引脚上对应的值

选择设备。多达八个FM24CL64B可以

通过分配一个位于相同的双线总线上

每个地址都不同。位0是读/写位。

R / W = 1表示读操作，R / W = 0

表示写入操作。

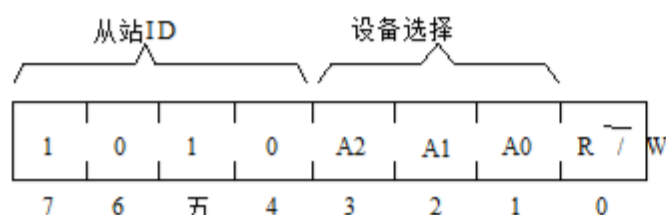


图4.从地址

寻址概述

FM24CL64B (作为接收器) 确认后设备地址, 主设备可以放置内存总线上进行写入操作. 地址需要两个字节. 首先是MSB. 自从设备只使用13个地址位, 即值高三位是“不关心”. 在MSB之后是其余八个地址位的LSB. 该地址值在内部被锁存. 每次访问使锁存的地址值增加自动. 当前地址是值保持在门锁 - 无论是新的书面价值还是价值上次访问后的地址. 当前地址只要权力仍然存在或直到a写入新的价值. 读取总是使用当前地址. 随机读取地址可以通过加载开始一个写操作, 如下所述.

每个数据字节传输完毕之后, 确认, 该 FM24CL64B 增量 该内部地址锁存器. 这允许下一个顺序字节被访问, 不需要额外的寻址. 最后一个地址 (1FFFh) 到达后, 地址锁存器会翻转到0000h. 没有限制单个可以访问的字节数读或写操作.

数据传输

在地址信息已被发送之后, 总线主站和总线之间的数据传输 FM24CL64B 可以开始. 对于读取操作 FM24CL64B 将在总线上放置8个数据位等待主人的确认. 如果确认发生, FM24CL64B 将转移下一个连续的字节. 如果确认不是发送, FM24CL64B 将结束读取操作. 对于写操作, FM24CL64B 将接受8来自主机的数据位然后发送确认. 所有数据传输均发生MSB (最高有效位) 第一.

内存操作

FM24CL64B旨在以某种方式运行非常类似于其他2线接口存储器产品. 主要区别在于更高性能的F-RAM写入能力技术. 这些改进导致了一些 FM24CL64B 和类似的差异. 组态 EEPROM 中 写道. 该完成对写入和读取的操作. 下面解释.

写操作

所有写入都以设备地址开头, 然后是a内存地址. 总线主控制器指示写入通过设置设备地址的LSB进行操作. 到0之后, 总线主机发送每个数据字节到存储器和存储器产生一个确认条件. 任何数量的可能会写入连续的字节. 如果结束了地址范围是在内部到达的地址. 计数器将从1FFFh换到0000h.

与其他非易失性存储器技术不同, F-RAM没有有效的写延迟. 以来底层的读取和写入访问时间内存都是一样的, 用户体验没有延迟. 通过公共汽车. 整个内存循环出现在比单个公交车时钟更少的时间. 因此, 任何操作包括读取 要么写 可能发生立即 以下 一个写. 确认轮询, 一种与EEPROM一起使用的技术. 确定写入是否完成是不必要的. 将始终返回一个准备好的状态.

在内部, 在执行后发生实际的内存写入. 8th 数据位被传送. 它会在以前完成确认被发送. 因此, 如果用户希望在不改变内存的情况下中止写入内容, 这应该使用开始或停止来完成条件之前的8th 数据位. FM24CL64B 不使用页面缓冲.

存储器阵列可以使用写保护 WP引脚. 将WP引脚设置为高电平状态 (VDD) 将 写保护 所有 地址. 该 FM24CL64B 将不会确认数据字节被写入受保护的地址. 除此之外, 如果写入地址计数器不会增加. 试图这些地址. 将WP设置为低状态 (VSS) 将停用此功能. WP被拉. 在内部下降.

下面的图5说明了一个单字节和多字节写周期.

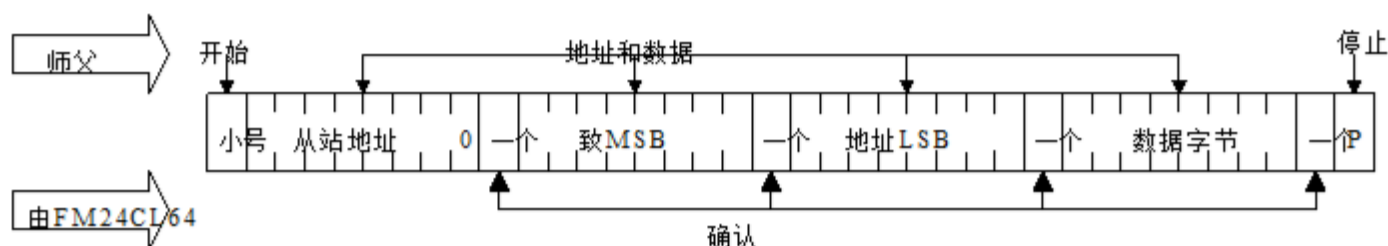


图5.单字节写入

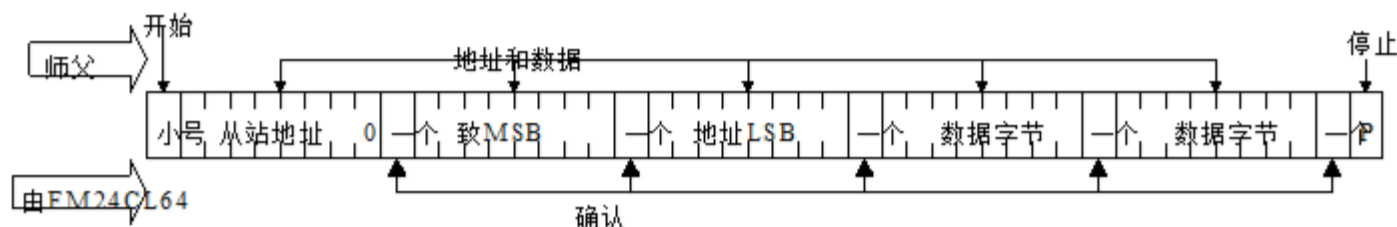


图6.多字节写入

阅读操作

有两种基本类型的读取操作.他们是当前地址读取和选择性地址读取.在当前地址, FM24CL64B使用内部地址锁存器来提供地址.在一个选择性阅读, 用户执行一个程序来设置该地址为特定的值.

当前地址和顺序读取

如上所述, FM24CL64B使用一个内部锁存器提供读取地址.操作.当前读取的地址使用现有的地址值作为地址锁存器的起始位置.读取操作.系统从地址读取.紧随最后一次操作之后.

执行当前地址读取, 总线主控提供一个LSB 设置为1的设备地址.指示请求读取操作.后

接收 该 完成 设备 地址, 该 FM24CL64B 将开始移出数据.下一个时钟的当前地址.当前地址是内部地址锁存器中保存的值.

从当前地址开始, 总线主站可以读取任意数里的字节.因此, 顺序读取简单地说就是用多个字节读取的当前地址传输.每个字节后内部地址计数器将会增加.

总线主机每次确认一个字节时, 这表示FM24CL64B应该读取取出下一个连续的字节.

有四种方法可以正确终止读取操作.未能正确终止读取意愿最容易创建一个总线争夺.如该FM24CL64B尝试读出更多数据上车.四种有效的方法是:

1. 公交车高手发出一个不承认的信号9在第10个时钟周期停止. 这在下图中说明.这是首选.
2. 公交车高手发出一个不承认的信号9第十个时钟周期和第十个开始.
3. 公交车大师在9号发车周期.
4. 公交车大师在9号出发周期.

如 该

时钟

时钟

如果内部地址达到1FFFh, 它将包装在下一个读周期中大约到0000h.图7和图下面的图8显示了电流的正确操作地址读取.

选择性(随机)阅读

有一个简单的技术, 允许用户选择一个随机地址位置作为起点进行读取操作.这涉及到使用第一个一个写操作的三个字节来设置内部地址, 随后进行后续读取操作.

为了执行选择性读取, 总线主设备发送出去LSB设为0的设备地址.指定一个写操作.据写道协议, 总线主机然后发送地址字节加载到内部地址锁存器中.后FM24CL64B确认地址, 总线

掌握一个开始条件.这同时
放弃写入操作并允许读取
命令与设备地址LSB一起发出

设置为1.该操作现在是当前地址
读.

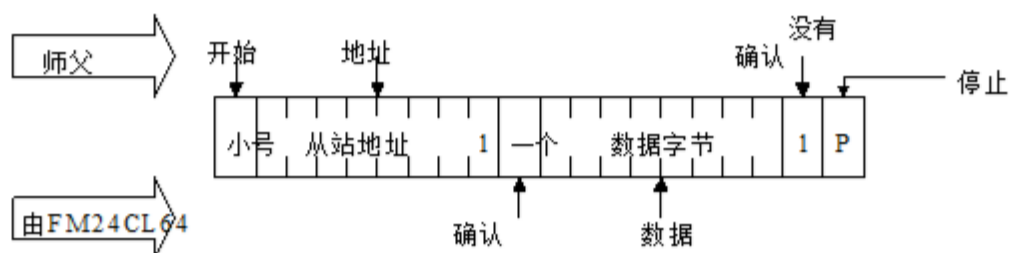


图7.当前地址读取

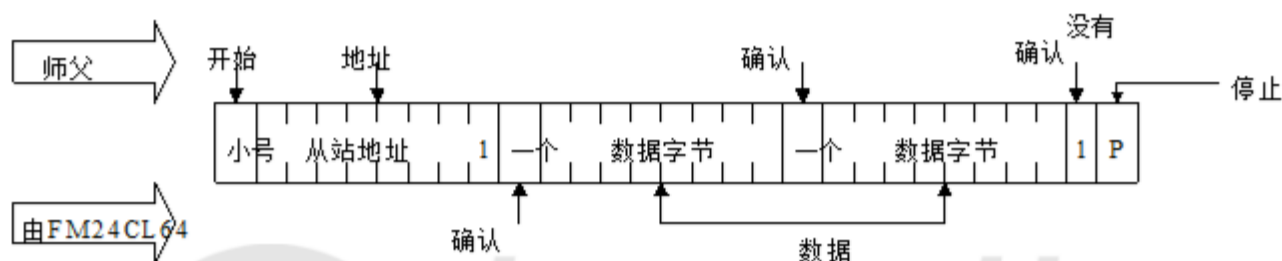


图8.顺序读取

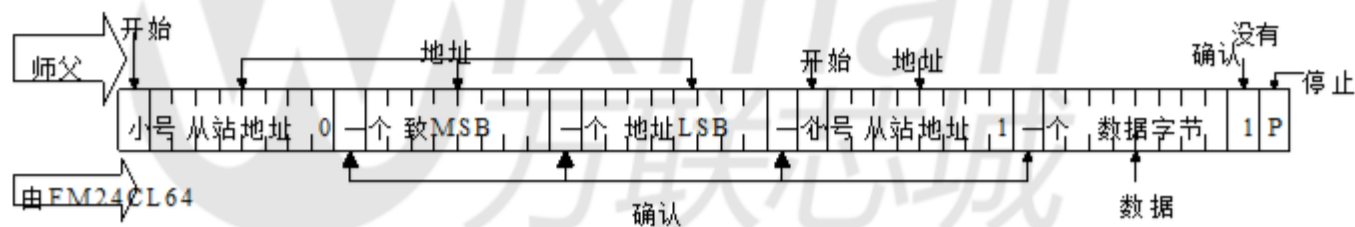


图9.选择性(随机)读取

电气规格

绝对最大额定值

符号	描述	评级
V _{DD}	电源电压相对于V _{SS}	-1.0V至+ 5.0V
V _{IN}	任何引脚上的电压相对于V _{SS}	-1.0V至+ 5.0V 和V _{IN} < V _{DD} + 1.0V *
T _{STG}	储存温度	-55°C至+ 125°C
T _{LEAD}	引线温度 (焊接, 10秒)	260°C
V _{ESD}	静电放电电压 - 人体模型 (AEC-Q100-002 Rev. E) - 充电设备型号 (AEC-Q100-011 Rev. B) - 机器型号 (AEC-Q100-003修订版E)	为 4 kV 1.25kV 300V
	包装湿度敏感度等级	MSL-1

*例外: “V_{IN} < V_{DD} + 1.0V”限制不适用于SCL和SDA输入。
强调超出上述绝对最大额定值可能会导致器件永久性损坏。这是一个压力评级
以及在上述或任何其他高于本操作部分所列条件的条件下器件的功能操作
规格不是暗示的。长时间暴露于绝对最大额定值条件可能会影响器件的可靠性。

直流工作条件 (T_A = -40°C至+ 85°C, V_{DD} = 2.7V至3.65V, 除非另有说明)

符号	参数	敏	典型	马克斯	单位	笔记
V _{DD}	主电源	2.7	3.3	3.65	V	
I _{DD}	V _{DD} 电源电流 @ SCL = 100 kHz @ SCL = 400 kHz @ SCL = 1 MHz			100 170 300	≈ A ≈ A ≈ A	1
I _{SB}	待机电流		3	6	≈ A	2
I _{LI}	输入漏电流			±1	≈ A	3
I _{LO}	输出漏电流			±1	≈ A	3
V _{IL}	输入低电压	-0.3		0.3 V _{DD}	V	
V _{IH}	输入高电压	0.7 V _{DD}		V _{DD} + 0.3	V	
V _{OL}	输出低电压 @ I _{OL} = 3.0 mA			0.4	V	
R _{IN}	地址输入电阻 (WP, A2-A0) 对于V _{IN} = V _{IL} (max) 对于V _{IN} = V _{IH} (min)	40 1			KΩ MΩ	五
V _{HYS}	输入滞后	0.05 V _{DD}			V	4

笔记

1. SCL在V_{DD} - 0.3V和V_{SS}之间切换, 其他输入V_{SS}或V_{DD} - 0.3V.
2. SCL = SDA = V_{DD}. 所有输入V_{SS}或V_{DD}. 发出停止命令.
3. V_{IN}或V_{OUT} = V_{SS}至V_{DD}. 不适用于WP, A2-A0引脚.
4. 此参数为特征值, 但未经过测试.
5. 当输入电压低于V_{IL}时输入下拉电路强 (40KΩ), 当输入电压 低时 (1MΩ)
输入电压高于V_{IH}.

AC参数 (除非另有说明, $T_A = -40^{\circ}\text{C}$ 至 $+85^{\circ}\text{C}$, $V_{DD} = 2.7\text{V}$ 至 3.65V)

符号	参数	敏	马克斯敏	马克斯敏	马克斯敏	马克斯单位	笔记
f SCL	SCL时钟频率	0	100	0	400	0	1000 千赫 1
t LOW	时钟低电平时间	4.7		1.3		0.6	μs
高	时钟高时段	4		0.6		0.4	μs
t AA	SCL低到SDA数据输出有效		3		0.9		0.55 μs
t BUF	新的前免费巴士传输	4.7		1.3		0.5	μs
t HD: STA	开始条件保持时间	4		0.6		0.25	μs
SU: STA	重复开始条件设置开始	4.7		0.6		0.25	μs
t HD: DAT	数据保留	0		0		0	NS
t SU: DAT	设置中的数据	250		100		100	NS
t R	输入上升时间		1000		300		300 NS 2
t F	输入下降时间		300		300		100 NS 2
苏: STO	停止条件设置	4		0.6		0.25	μs
卫生署	数据输出保持 (来自 SCL @ VIL)	0		0		0	NS
t SP	噪声抑制时间常数在 SCL, SDA 上		50		50		50 NS

注: 所有SCL规范以及启动和停止条件适用于读取和写入操作.

- 1 与速度相关的规格是沿着连续工作曲线的特征点 DC至1 MHz.
- 2 该参数是定期采样的, 未经100%测试.

电容 ($T_A = 25^{\circ}\text{C}$, $f = 1.0\text{ MHz}$, $V_{DD} = 3\text{V}$)

符号	参数	马克斯	单位	笔记
C I/O	输入/输出电容 (SDA)	8	pF的	1
C IN	输入电容	6	pF的	1

笔记

- 1 该参数是定期采样的, 未经100%测试.

电源周期时间

电源周期时间 ($T_A = -40^{\circ}\text{C}$ 至 $+85^{\circ}\text{C}$, $V_{DD} = 2.7\text{V}$ 至 3.65V , 除非另有说明)

符号	参数	敏	马克斯	单位	笔记
t PU	上电 (V_{DD} 分钟) 到第一次访问 (开始条件)	10	-	女士	
t PD	上次访问 (停止条件) 至关机 (V_{DD} 分钟)	0	-	μs	
t VR	V_{DD} 上升时间	三十	-	$\mu\text{s}/\text{V}$	1
t VF	V_{DD} 下降时间	三十	-	$\mu\text{s}/\text{V}$	1

笔记

1. 在 V_{DD} 波形上的任意点测量斜率.

交流测试条件

输入脉冲电平

0.1 VDD 至 0.9 VDD

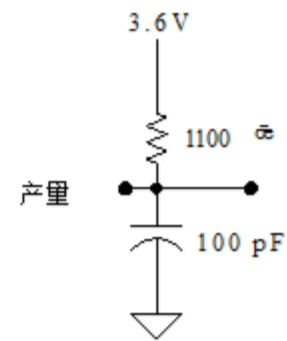
输入上升和下降时间

10 ns

输入和输出时序级别

0.5 VDD

等效AC负载电路



图表注释

所有启动和停止时序参数都适用于读取和写入周期。

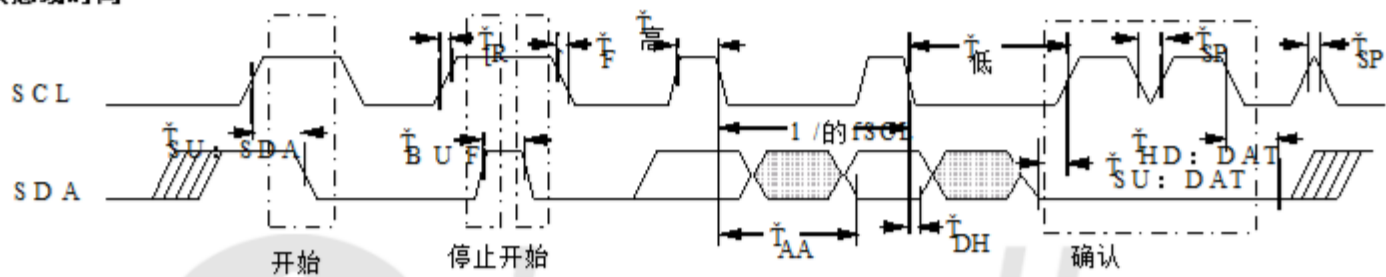
时钟规格对于读取和写入周期是相同的。写时机

参数适用于从机地址，字地址和写入数据位。

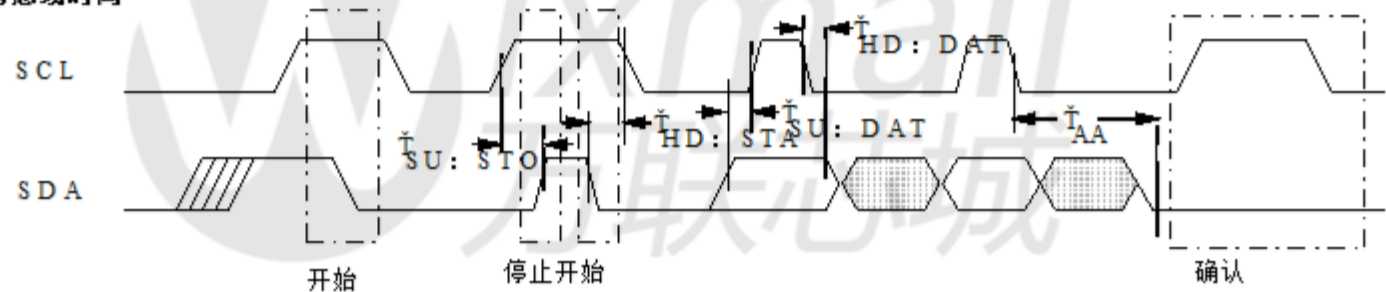
功能关系在相关的数据表部分中说明。

这些图仅说明时序参数。

读总线时间



写总线时间

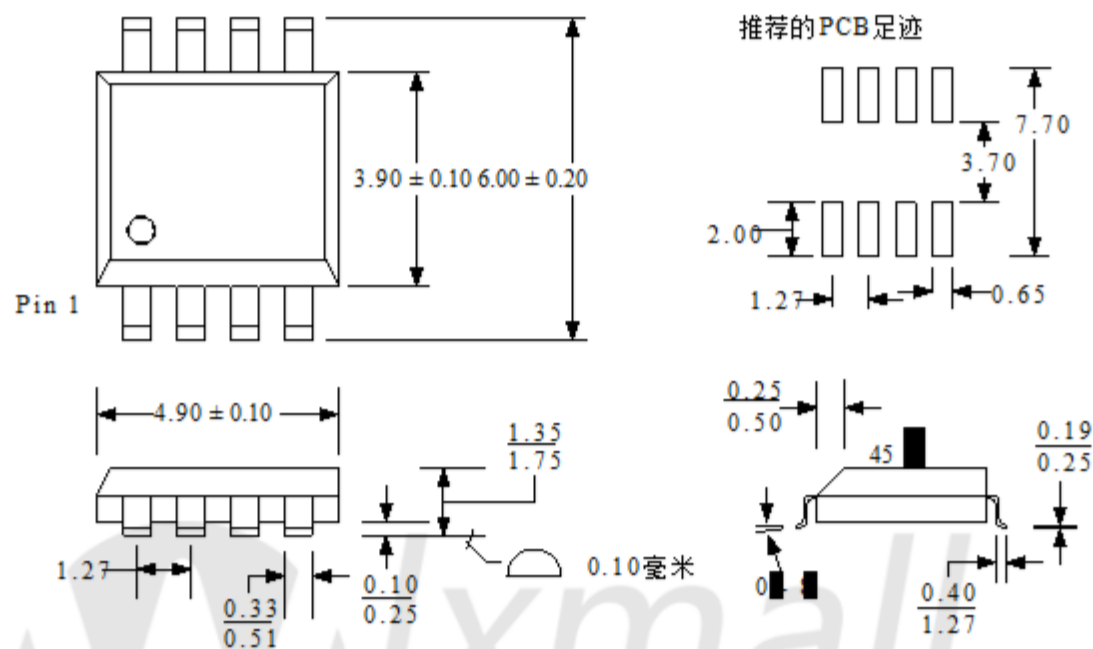


数据保留

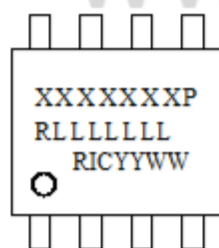
符号	参数	铌	马克斯	单位	笔记
T DR	@ +85°C	10	-	年份	
	@ +80°C	19	-	年份	
	@ +75°C	38	-	年份	

机械制图

8引脚SOIC (JEDEC标准MS-012变体AA)



SOIC封装标记方案



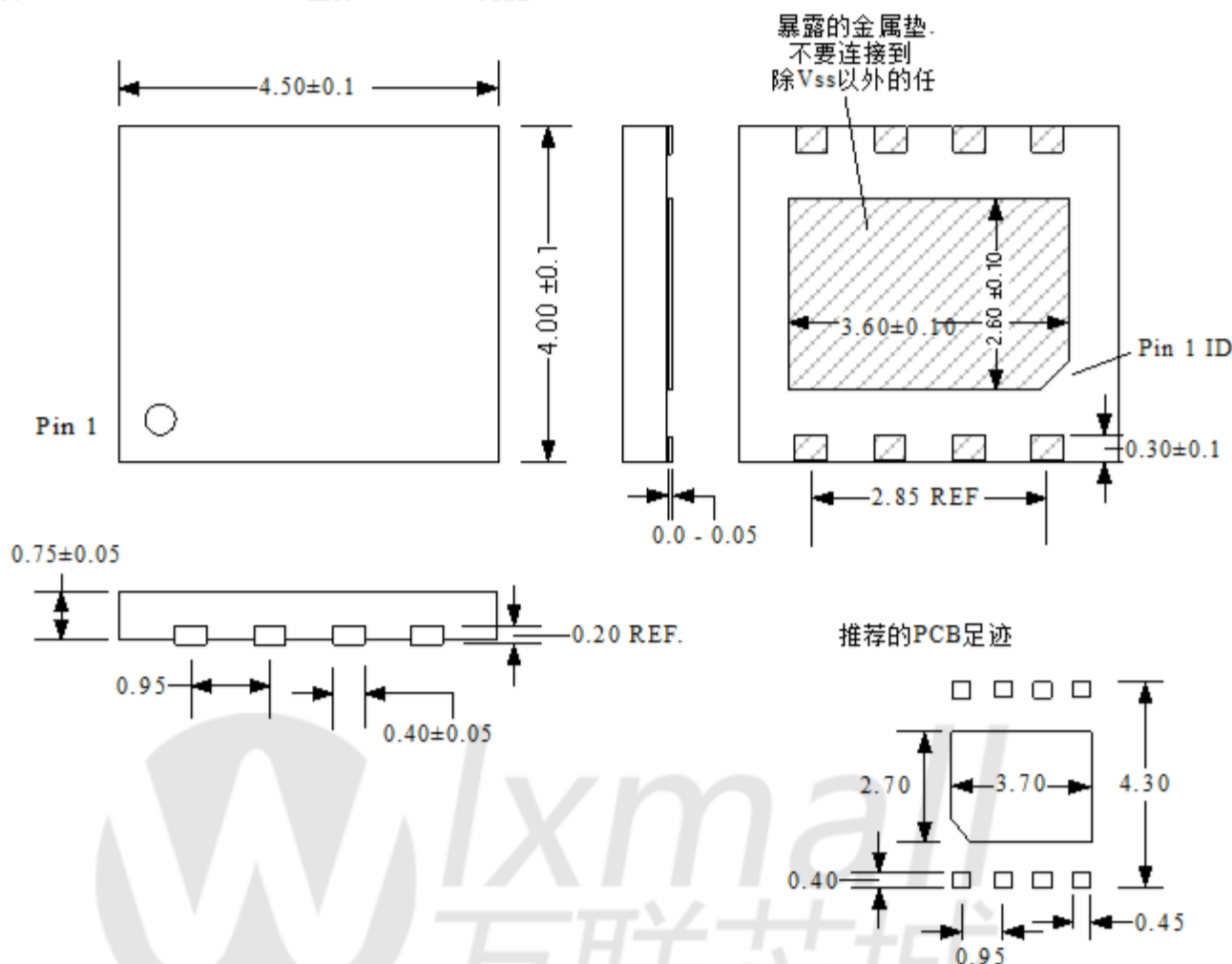
传说:

XXXXXXX = 部件号, P = 封装类型 (G = SOIC)
 R = rev代码, LLLLLLL = 批次代码
 RIC = Ramtron Int'l Corp, YY = year, WW = work week

例如: FM24CL64B, “绿色”SOIC包, 2010年, 工作周47

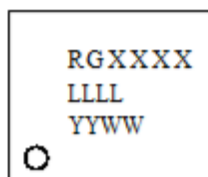
FM24CL64BG
 A00002G1
 RIC1047

8引脚TDFN (4.0mm x 4.5mm主体, 0.95mm间距)



注意: 所有尺寸以毫米为单位。

TDFN封装标记方案为4.0mm x 4.5mm的身体大小



传说:

R = Ramtron, G = "绿色" TDFN封装, XXXX = 基本部件号

LLLL = 批号,

YY = 年, WW = 工作周

示例: "绿色" TDFN封装, FM24CL64B, 批号0003, 工业温度,
2011年, 工作周07

R4L64B

0003

1107

修订记录

调整	日期	概要
1.0	11/10/2010	初始发行
1.1	12/20/2010	增加了4x4.5mm DFN封装。
1.2	2011年2月15日	增加了ESD评级,更新了DFN封装标记,改变t PU和t VF规格限制。
3.0	1/6/2012	更改为生产状态,改变了音频规格。

