

具有4K SPI EEPROM的CPU监控器

这些设备结合了四种常用功能，即开机复位控制，看门狗定时器，电源电压监控，和Block Lock保护串行EEPROM存储器于一体。这种组合降低了系统成本，降低了成本电路板空间要求，并增加可靠性。

对设备通电会激活上电复位

使RESET / RESET保持激活一段时间的电路时间。这样可以使电源和振荡器稳定下来在处理器执行代码之前。

看门狗定时器提供独立的保护

微控制器的机制。当单片机

无法在可选的超时间隔内重新启动定时器，

该器件激活RESET / RESET信号。用户

从三个预设值中选择间隔。一旦选定，

即使在电力循环之后，间隔也不会改变。

该器件的低V_{CC}检测电路可保护用户

系统从低电压状态重置系统

当V_{CC}低于最小V_{CC}跳变点时。

复位/复位被置位直到V_{CC}恢复正常

经营水平稳定。四行业标准V_{TRIP}

阈值是可用的，但是，Intersil的独特电路

允许将阈值重新编程以满足习惯

要求或微调应用程序的阈值

要求更高的精度。

该器件的存储器部分是CMOS串行

具有Intersil块锁保护的EEPROM阵列。该

阵列在内部组织为512 x 8。设备功能

串行外设接口（SPI）和软件协议

允许在简单的四线总线上操作。

该器件采用Intersil专有的Direct Write™单元，

提供100,000次循环的最小续航能力和a

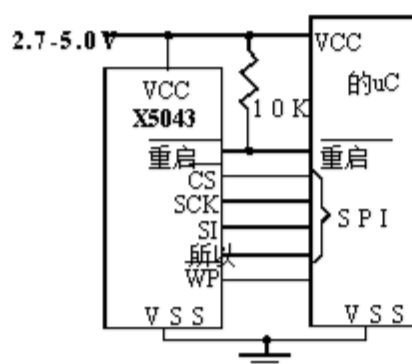
最少数据保留100年。

特征

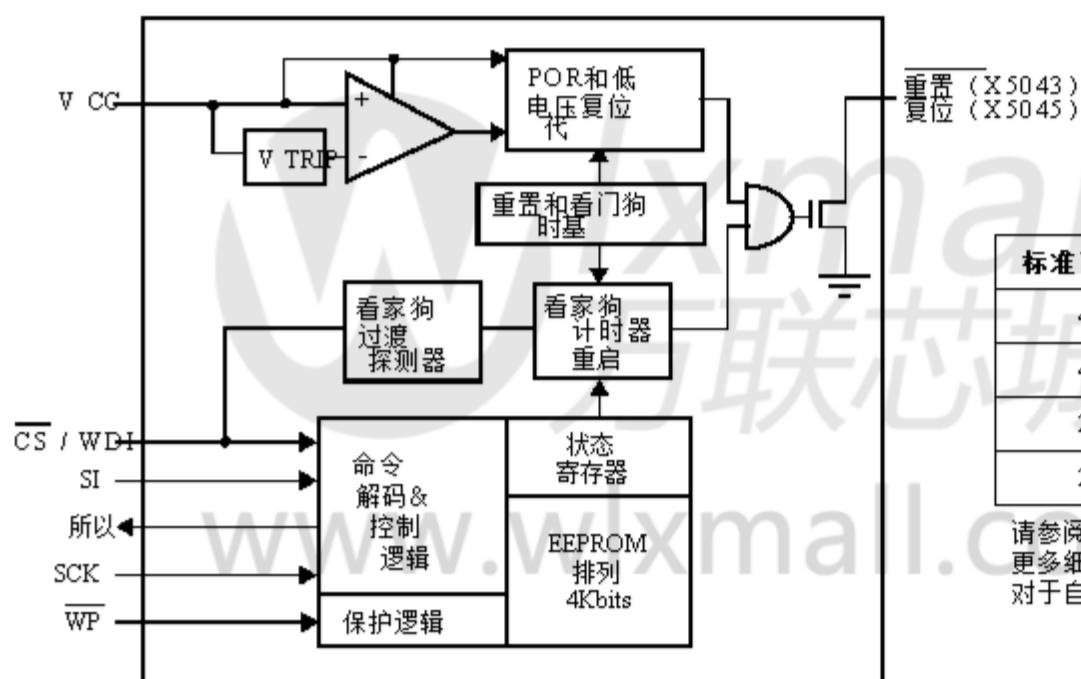
- 低V_{CC}检测和复位断言
 - 四个标准复位阈值电压
4.63V, 4.38V, 2.93V, 2.63V
 - 使用重新编程低V_{CC}复位阈值电压
特殊的编程序列。
 - 复位信号有效至V_{CC} = 1V
- 可选择的超时看门狗定时器
- 电池寿命长，功耗低
 - <50µA的最大待机电流，看门狗开启
 - 最大待机电流<10µA，看门狗关闭
- 4Kbit的EEPROM-1M写周期耐力
- 使用Block Lock™内存 保存关键数据
 - 保护1/4, 1/2, 全部或不包含EEPROM阵列
- 内置无意写保护
 - 写使能锁存器
 - 写保护引脚
- SPI接口 - 3.3MHz时钟速率
- 最小化编程时间
 - 16字节页面写入模式
 - 5ms写周期时间（典型值）
- 可用包
 - 8 Ld MSOP, 8 Ld SOIC, 8 Ld PDIP
 - 14 Ld TSSOP
- 无铅加退火可用（符合RoHS）

应用

- 通信设备
 - 路由器，集线器，交换机
 - 机顶盒
- 工业系统
 - 过程控制
 - 智能仪表
- 计算机系统
 - 台式电脑
 - 网络服务器
- 电池供电设备



框图



标准 V TRIP LEVEL	后缀
4.63V (+/- 2.5 %)	-4.5A
4.38V (+/- 2.5 %)	-4.5
2.93V (+/- 2.5 %)	-2.7A
2.63V (+/- 2.5 %)	-2.7

请参阅第3页上的“订购信息”
更多细节
对于自定义设置，请致电Intersil。

订购信息

零件号 重启 (ACTIVE LOW)	部分 打标	零件号 重启 (ACTIVE HIGH)	部分 打标	V CC 范围	V TRIP 范围	TEMP 范围 (°C)	包
X5043PZ-4.5A (注)	X5043P Z AL	X5045PZ-4.5A (注)	X5045P Z AL	4.5-5.5V	4.5-4.75	0到70	8 Ld PDIP (无铅)
X5043PIZ-4.5A (注)	X5043P Z AM	X5045PIZ-4.5A (注)	X5045P Z AM			-40至85	8 Ld PDIP (无铅)
X5043S8Z-4.5A (注)	X5043 Z AL	X5045S8Z-4.5A (注)	X5045 Z AL			0到70	8 Ld SOIC (无铅)
X5043S8IZ-4.5A * (注意)	X5043 Z AM	X5045S8IZ-4.5A * (注意)	X5045 Z AM			-40至85	8 Ld SOIC (无铅)
X5043M8Z-4.5A (注意)	DBS	X5045M8Z-4.5A (注) (不再可用, 推荐的 替代: X5045S8Z-4.5A)	DCB			0到70	8 Ld MSOP (无铅)
X5043M8IZ-4.5A (注意)	DBM	X5045M8IZ-4.5A (注) (不再 可用, 推荐的 替代: X5045S8IZ-4.5A)	DBX			-40至85	8 Ld MSOP (无铅)
X5043PZ (注)	X5043P Z	X5045PZ (注)	X5045P Z		4.25-4.5	0到70	8 Ld PDIP (无铅)
X5043PIZ (注)	X5043P ZI	X5045PIZ (注)	X5045P ZI			-40至85	8 Ld PDIP (无铅)
X5043S8Z * (注)	X5043 Z	X5045S8Z * (注)	X5045 Z			0到70	8 Ld SOIC (无铅)
X5043S8IZ * (注)	X5043 ZI	X5045S8IZ * (注)	X5045 ZI			-40至85	8 Ld SOIC (无铅)
X5043M8Z (注)	DBN	X5045M8Z (注) (不再 可用时间更长 推荐的 替代: X5045S8Z)	DBY			0到70	8 Ld MSOP (无铅)
X5043M8IZ (注)	DBJ	X5045M8IZ (注) (不再 可用时间更长 推荐的 替代: X5045S8IZ-2.7)	DBT			-40至85	8 Ld MSOP (无铅)
X5043V14IZ (注) (不再可用, 推荐的 替代: X5043M8IZ)	X5043V ZI	X5045V14IZ (注) (不再 更长的可用或 支持的)	X5045V ZI			-40至85	14 Ld TSSOP (无铅)

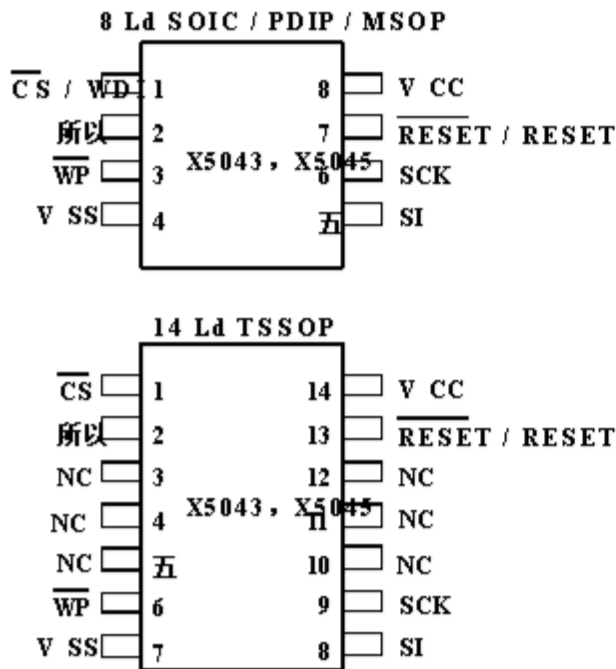
订购信息 (续)

零件号 重启 (ACTIVE LOW)	部分 打标	零件号 重启 (ACTIVE HIGH)	部分 打标	V CC 范围	V TRIP 范围	TEMP 范围 (°C)	包
X5043PZ-2.7A (注)	X5043P Z AN	X5045PZ-2.7A (注)	X5045P Z AN	2.7-5.5V	2.85-3.0	0到70	8 Ld PDIP (无铅)
X5043PIZ-2.7A (注)	X5043P Z AP	X5045PIZ-2.7A (注)	X5045P Z AP			-40至85	8 Ld PDIP (无铅)
X5043S8Z-2.7A * (注意)	X5043 Z AN	X5045S8Z-2.7A (注)	X5045 Z AN			0到70	8 Ld SOIC (无铅)
X5043S8IZ-2.7A * (注意)	X5043 Z AP	X5045S8IZ-2.7A (注)	X5045 Z AP			-40至85	8 Ld SOIC (无铅)
X5043M8Z-2.7A (注意)	DBR	X5045M8Z-2.7A (注) (不再可用, 推荐的 替代: X5045S8Z-2.7A)	DCA			0到70	8 Ld MSOP (无铅)
X5043M8IZ-2.7A * (注意)	DBL	X5045M8IZ-2.7A (注) (不再 可用, 推荐的 替代: X5045S8IZ-2.7A)	DBW			-40至85	8 Ld MSOP (无铅)
X5043PZ-2.7 (注)	X5043P ZF	X5045PZ-2.7 (注)	X5045P ZF		2.55-2.7	0到70	8 Ld PDIP (无铅)
X5043PIZ-2.7 (注)	X5043P ZG	X5045PIZ-2.7 (注)	X5045P ZG			-40至85	8 Ld PDIP (无铅)
X5043S8Z-2.7 * (注)	X5043 ZF	X5045S8Z-2.7 * (注)	X5045 ZF			0到70	8 Ld SOIC (无铅)
X5043S8IZ-2.7 * (注)	X5043 ZG	X5045S8IZ-2.7 * (注)	X5045 ZG			-40至85	8 Ld SOIC (无铅)
X5043M8Z-2.7 (注)	DBP	X5045M8Z-2.7 (注) (不再可用, 推荐的 替代: X5045S8Z-2.7)	DBZ			0到70	8 Ld MSOP (无铅)
X5043M8IZ-2.7 * (注意)	DBK	X5045M8IZ-2.7 (注) (不再可用, 推荐的 替代: X5045S8IZ-2.7)	DBU			-40至85	8 Ld MSOP (无铅)

*为磁带和卷轴添加“-T1”后缀。

注: Intersil无铅加退火产品采用特殊的无铅材料组;模塑料/模具附着材料和100%雾锡板
终端完成,符合RoHS标准并兼容SnPb和无铅焊接操作. Intersil无铅产品是MSL
按无铅峰值回流温度分类,达到或超过IPC/JEDEC J STD-020的无铅要求.

引脚配置



引脚说明

串行输出 (SO)

SO是推/拉串行数据输出引脚。在读取周期中,数据在该引脚上移出。数据由计数器输出串行时钟的下降沿。

串行输入 (SI)

SI是串行数据输入引脚。所有操作码,字节地址,并且要写入存储器的数据在该引脚上输入。数据由串行时钟的上升沿锁存。

串行时钟 (SCK)

串行时钟控制数据输入的串行总线时序并输出。在SI上提供的操作码,地址或数据引脚锁存在时钟输入的上升沿,而数据SO引脚在时钟下降沿后发生变化输入。

片选 (CS / WDI)

CS高电平时,X5043,X5045被取消选择SO输出引脚处于高阻抗状态,除非内部写操作正在进行中,X5043,X5045将会在待机电源模式。CS低电平使X5043,X5045,将其置于有功功率模式。应当指出的是上电之后,CS需要从高到低的转换到任何操作的开始。

写保护 (WP)

当WP低时,非易失性写入X5043,X5045禁用,但部分功能正常。什么时候WP保持高位,所有功能包括非易失性写入正常运行。WP仍然很低,CS仍然很低中断写入X5043,X5045。如果内部写入

周期已经开始,WP进入低位就没有了影响写作。

复位 (RESET, RESET)

X5043,X5045,RESET / RESET是一个低/高电平有效,开路漏极输出,只要V CC下降到低于该值就激活最低V CC感知水平。在V CC之前它将保持有效超过最小V CC感知电平200ms。

如果看门狗定时器有效,RESET / RESET也会激活启用和CS保持高或低的时间比看门狗超时期限。CS的下降沿会重置看门狗定时器。

别名

符号	描述
CS / WDI	片选输入
所以	串行输出
SI	串行输入
SCK	串行时钟输入
WP	写保护输入
V SS	地面
V CC	电源电压
RESET / RESET	重置输出

操作原则

上电复位

X5043,X5045的电源应用激活了Power-在复位电路。该电路将拉RESET / RESET引脚活性。RESET / RESET可防止系统微处理器从开始运行到电压不足或之前振荡器的稳定。当V CC超过设备电路释放200ms(额定)V TRIP值RESET / RESET,允许处理器开始执行码。

低电压监测

在操作过程中,X5043,X5045监视V CC电平。如果电源电压低于a,则置位RESET / RESET预设最小V TRIP。RESET / RESET信号阻止微处理器在电源故障或运行中运行掉电状况。RESET / RESET信号保持直到电压降至1V以下。它也保持活跃直到V CC返回并超过V TRIP 200ms。

看门狗定时器

看门狗定时器电路监视微处理器通过监测WDI输入活动。微处理器必须定期切换CS / WDI引脚以防止活动RESET / RESET信号。CS / WDI引脚必须切换在看门狗到期之前从高电平变为低电平超时期限。两个非易失性控制位的状态寄存器决定看门狗定时器周期。微处理器可以改变这些看门狗位。同

无微处理器动作, 看门狗定时器控制位
保持不变, 即使在总电源故障期间。

V_{CC} 阈值重置过程

X5043, X5045随附标准V_{CC}
阈值 (V_{TRIP}) 电压. 该值不会改变
正常的操作和储存条件. 但是, 在
标准V_{TRIP} 不完全正确的应用, 或者
如果V_{TRIP} 值需要更高的精度, 则X5043,
X5045阈值可能会调整. 程序是
如下所述, 并使用高电压的应用
控制信号.

设置V_{TRIP} 电压

此过程用于将V_{TRIP} 设置为更高的电压
值. 例如, 如果当前的V_{TRIP} 是4.4V并且是新的
V_{TRIP} 为4.6V, 此程序将直接进行更改. 如果
新的设置将低于当前的设置, 然后它
在设置新的设置之前重新设置跳闸点是必要的
值.

要设置新的V_{TRIP} 电压, 应用所需的V_{TRIP}
阈值电压连接到V_{CC} 引脚并将WP引脚连接到V_{CC} 引脚
编程电压V_P. 然后发送一个WREN命令,
接着写入数据00h到地址01h. CS去
写入操作为高电平时启动V_{TRIP} 编程
序列. 使可湿性粉剂完成操作.

注意: 该操作还将00h写入阵列地址01h.

重置V_{TRIP} 电压

此过程用于将V_{TRIP} 设置为“本机”电压
水平. 例如, 如果当前的V_{TRIP} 是4.4V并且是新的
V_{TRIP} 必须为4.0V, 则V_{TRIP} 必须复位. 什么时候
V_{TRIP} 复位, 新的V_{TRIP} 小于1.7V.
必须使用此步骤将电压设置为较低
值.

要重置V_{TRIP} 电压, 至少应在V_{CC} 引脚上 施加3V电压
并将WP引脚连接到编程电压V_P. 然后
发送WREN命令, 然后写入Data 00h

地址03h. 写入操作启动时, CS变为高电平
V_{TRIP} 编程序列. 将WP降至
完成操作.

注意: 此操作也将00h写入阵列地址03h.

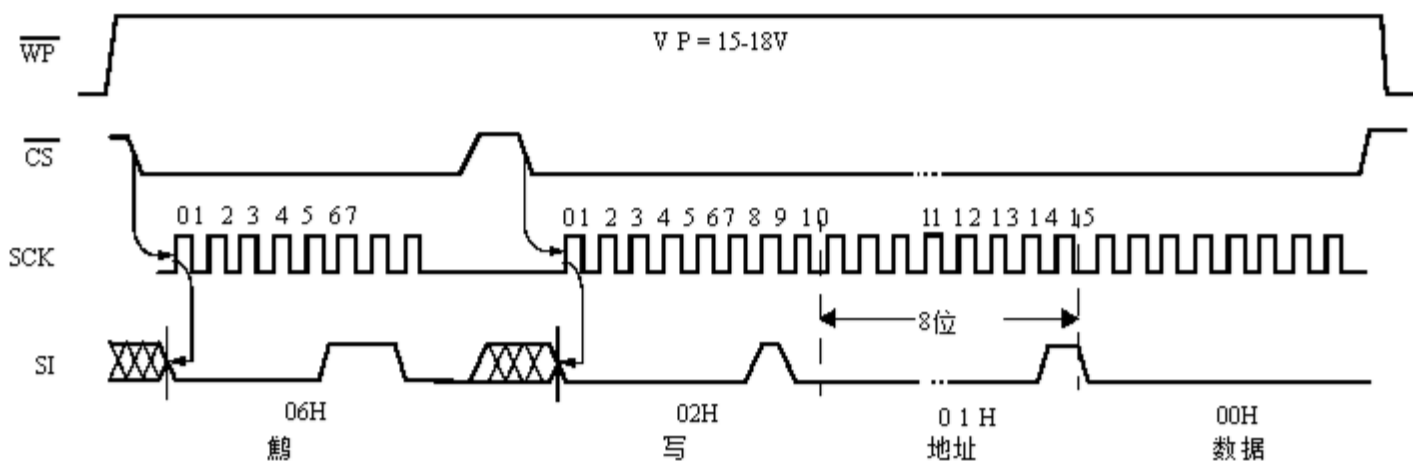


图1. SET V_{TRIP}电平序列 (V_{CC} = DESIRED V_{TRIP} VALUE.)

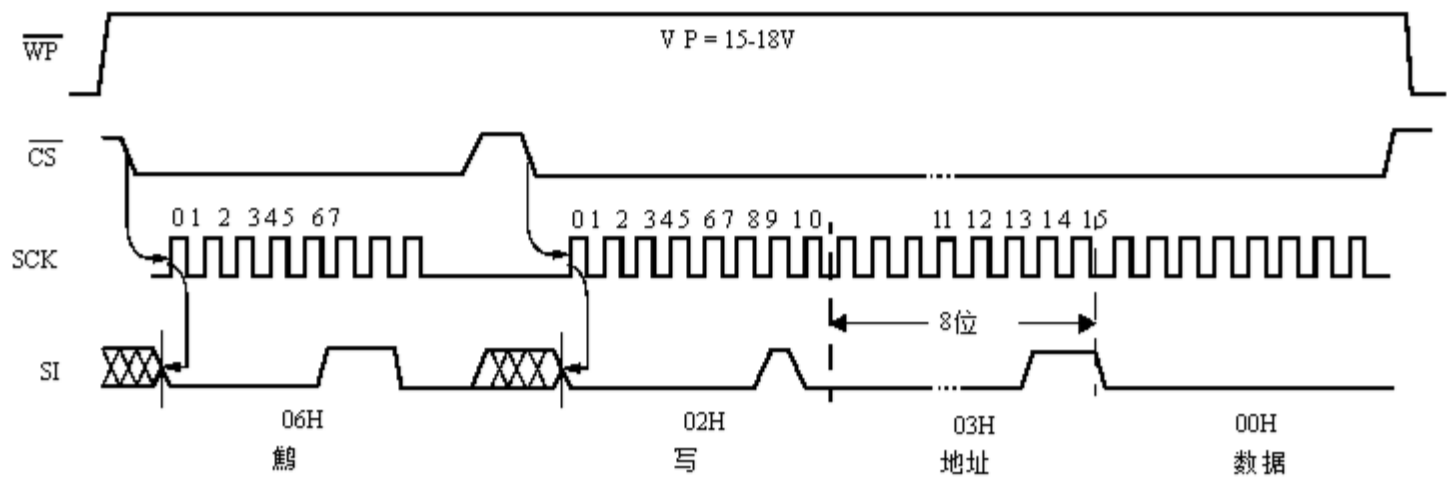
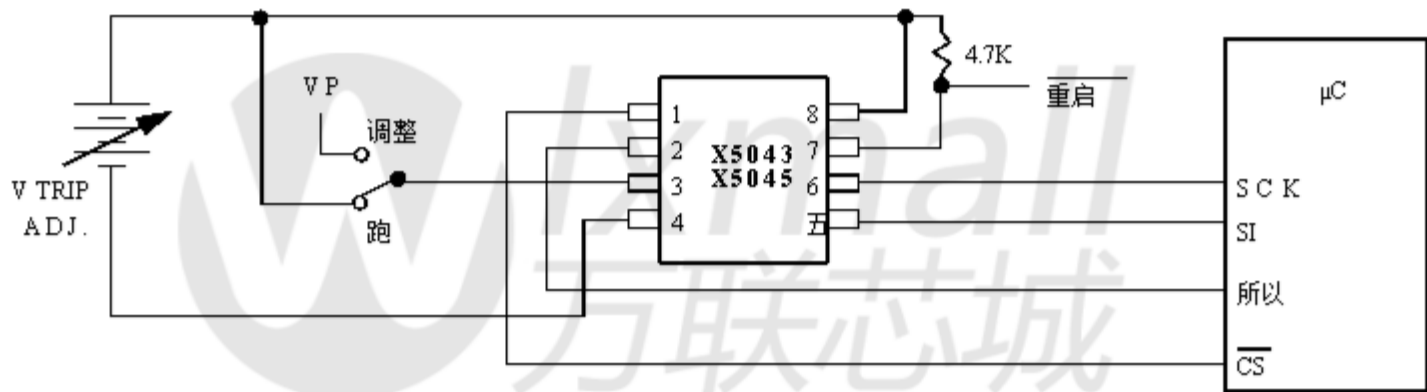
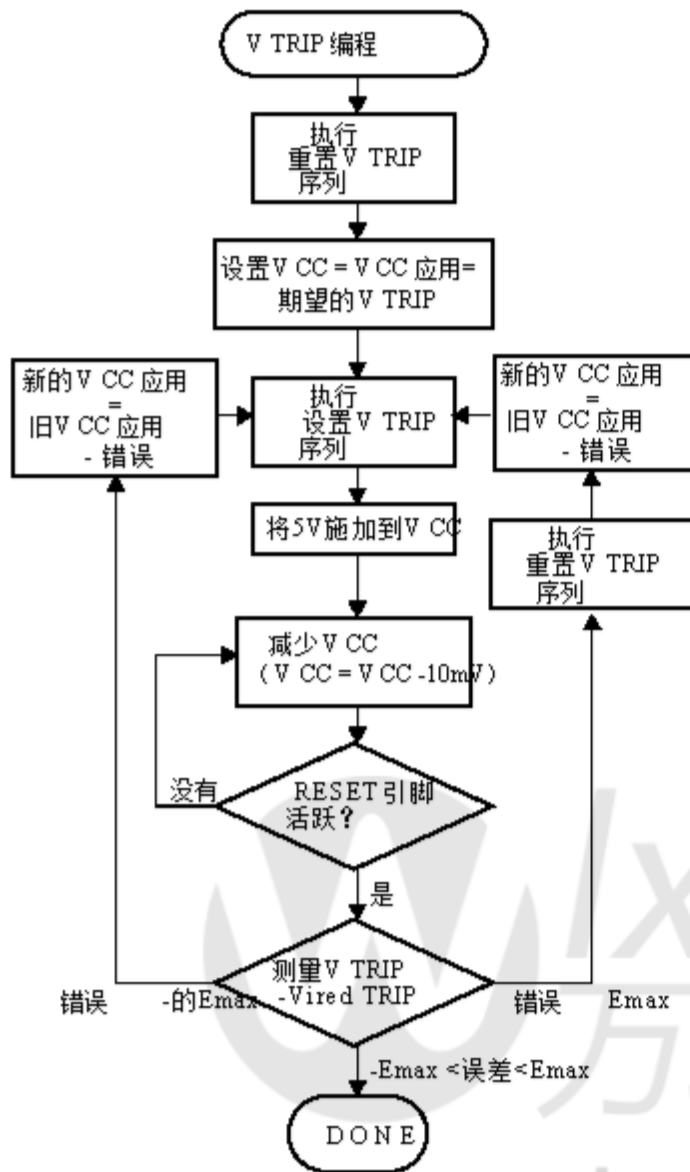
图2.复位 V TRIP电平序列 ($V_{CC} > 3V$, $WP = 15-18V$)

图3.示例 V TRIP 复位电路



Emax = 最大期望误差

图4. V TRIP 编程序列

SPI 串行存储器

该器件的存储器部分是CMOS串行具有Intersil块锁保护的EEPROM阵列.数组内部组织为512 x 8位.该器件具有一个串行外设接口 (SPI) 和软件协议允许在简单的四线总线上操作.

该器件采用Intersil专有的Direct Write™单元,提供1,000,000次循环的最小耐力和最少数据保留100年.

该设备旨在直接与接口连接同步串行外设接口 (SPI) 流行的单片机系列

该器件包含一个可控制的8位指令寄存器设备的操作.指令代码被写入该设备通过SI输入.有两个写操作只需要指令字节.有两个阅读操作使用指令字节来启动输出数据的.其余的操作需要一个指令字节,一个8位地址,然后是数据字节.所有指令,地址和数据位由SCK提供时钟输入.所有指令(表1),地址和数据都是先转移MSB.

时钟和数据定时

SI线上的数据输入在第一个上升沿锁存CS变为低电平后的SCK.数据通过SO线输出SCK的下降沿. SCK是静态的,允许用户停止时钟,然后再次启动以恢复操作在哪里停下来.整个操作过程中CS必须为低电平.

表1.指令集

指令名称	指令格式 *	操作
写	0000 0110	设置写使能锁存 (启用写操作)
WRDI	0000 0100	重置写使能锁存 (禁止写操作)
RSDR	0000 0101	读状态寄存器
WRSR	0000 0001	写状态寄存器 (看门狗和块锁)
读	0000 A 8 011	从选定地址开始从存储器阵列读取数据
写	0000 A 8 010	将数据写入存储器阵列从选定地址开始 (1到16个字节)

注意: *说明在最左边的位置显示MSB.说明先转移到MSB.

写使能锁存

该器件包含一个写使能锁存器.这个锁必须是在写入操作启动之前进行设置. WREN指令将设置锁存器, WRDI指令将复位锁存器(图5).这个锁存器会自动复位一次上电条件和完成有效字节后,页面或状态寄存器写入周期.如果可编程控制器锁存器也被复位被带到低.

发出WREN, WRDI或RDSR命令时,它不是发送一个字节地址或数据是必要的.

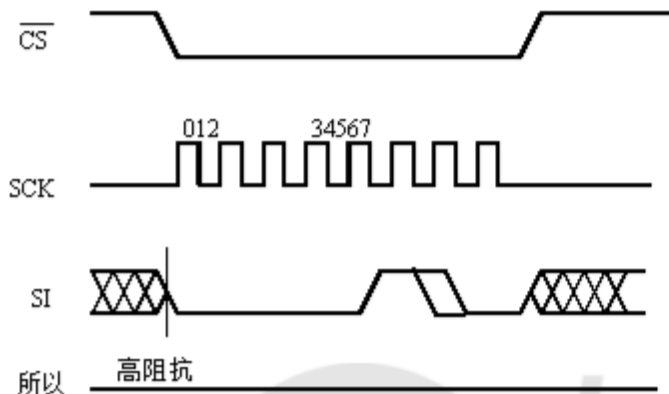


图5.写使能/禁止锁存序列
(WREN / WRDI指令)

状态寄存器

状态寄存器包含四个非易失性控制位,两个易失性状态位.控制位设置操作看门狗定时器和内存块锁定保护.状态寄存器的格式如“状态”所示寄存器”.

状态寄存器: (默认= 30H)

7	6	五	4	3	210		
00		WD1	WD0	BL1	BL0	WEL	WIP

正在写入(WIP)位是易失性只读位并指出设备是否忙于使用内部非易失性写入操作. WIP位使用RDSR指令. 设置为“1”时, 为非易失性写入操作正在进行中. 当设置为“0”时, 不写入进展.

写使能锁存器(WEL)位指示的状态“写入使能”锁存. 当WEL = 1时, 锁存器被置位. 当WEL = 0时, 锁存器复位. WEL位是一个易失性的, 只读位. WREN指令设置WEL位和WRDS指令重置WEL位.

块定位BL0和BL1设置块锁定的级别保护. 这些非易失性位使用WRSR指令并允许用户保护四分之一, 一半, 全部或没有EEPROM阵列. 任何部分

该块锁定保护的数组可以被读取, 但不能书面. 它将保持保护直到BL位被更改为禁用该部分内存的块锁定保护.

状态REG位		阵列地址受到保护
BL1	BL0	X5043, X5045
0	0	没有
0	1	\$ 180 - \$ 1FF
1	0	\$ 100 - \$ 1FF
1	1	\$ 000 - \$ 1FF

看门狗定时器的位WD0和WD1选择看门狗超时期限. 这些非易失性位是用WRSR指令编程.

状态寄存器位		看门狗超时 (典型)
WD1	WD0	
0	0	1.4秒
0	1	600毫秒
1	0	200毫秒
1	1	禁用(出厂默认)

读状态寄存器

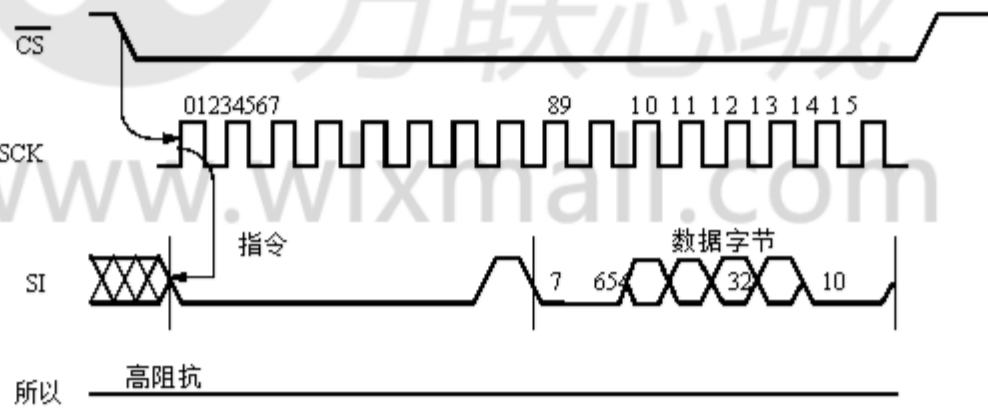
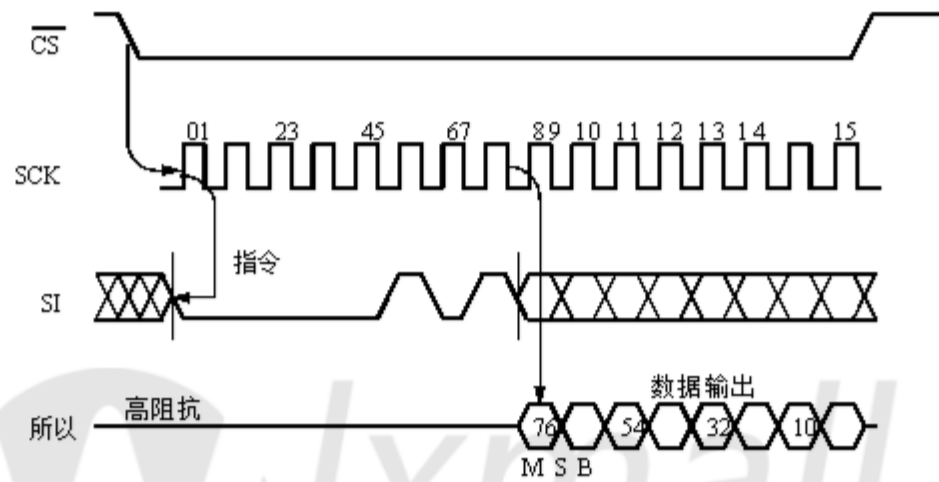
要读取状态寄存器, 将CS拉低以选择器件, 然后发送8位RDSR指令. 然后是内容状态寄存器在SO线上移出, 由时钟控制CLK. 请参阅读取状态寄存器序列(图6). 状态寄存器可以在任何时候读取, 即使在此期间也是如此写周期.

写状态寄存器

在尝试将数据写入状态寄存器之前, “写使能”锁存器(WEL)必须通过发出WREN指令(图5). 首先拉低CS, 然后时钟WREN指令进入器件并将CS拉高. 然后再次将CS置于低电平并输入WRSR指令. 接着是8位数据. 这8位数据对应于状态寄存器的内容. 该操作以CS变高. 如果CS在WREN之间不变为高电平和WRSR, WRSR指令被忽略.

表2.设备保护矩阵

WREN CMD (WEL)	内存块			状态寄存器 (BL0, BL1, WD0, WD1)
	设备密码 (WP)	保护区	未处理区域	
0	X	受保护	受保护	受保护
X	0	受保护	受保护	受保护
1	1	受保护	可写	可写



读取存储器阵列

从EEPROM存储器阵列读取数据时，CS是第一个拉低以选择设备。8位读指令是传输到设备，然后是8位地址。位3的READ指令选择上半部分或下半部分设备。READ操作码和地址发送后，存储在选定地址的存储器中的数据被移位在SO线上。数据存储在内存中。地址可以通过继续提供顺序读取时钟脉冲。地址自动递增至每个数据字节后的下一个较高地址被移出。当达到最高地址时，地址计数器滚动到解决000h允许读周期无限期地继续。读操作被终止CS高。请参阅读取EEPROM阵列序列（图8）。

写存储器阵列

在尝试将数据写入存储阵列之前，“写使能”锁存器（WEL）必须通过发出WREN指令（图5）。首先拉低CS，然后时钟WREN指令进入器件并将CS拉高。然后再次将CS置为低电平并输入WRITE指令。接着是8位地址，然后写入数据。WRITE指令的第3位包含地址位A8，选择阵列的上半部分或下半部分。如果CS不走在WREN和WRITE之间为高电平，WRITE指令为忽略。

写入操作至少需要16个时钟。CS必须在操作期间变低并保持低。该主机可能会继续写入最多16个字节的数据。唯一的限制是16个字节必须位于相同的位置。页。一个页面地址从地址[x xxxx 0000]开始以[x xxxx 1111]结尾。如果字节地址到达最后字节在页面上并且时钟继续，计数器将滚动回到页面的第一个地址并覆盖任何数据这是以前写的。

为了完成写入操作（字节或页面写入）在最后一次完成的位0后，CS必须变为高电平。要被写入的数据字节被输入。如果它被置于高电平任何其他时间，写操作都不会完成（图9）。

在写状态寄存器之后正在进行写操作。存储器阵列写入序列，状态寄存器可能是读取以检查WIP位。WIP高，而非易失性写入正在进行中。

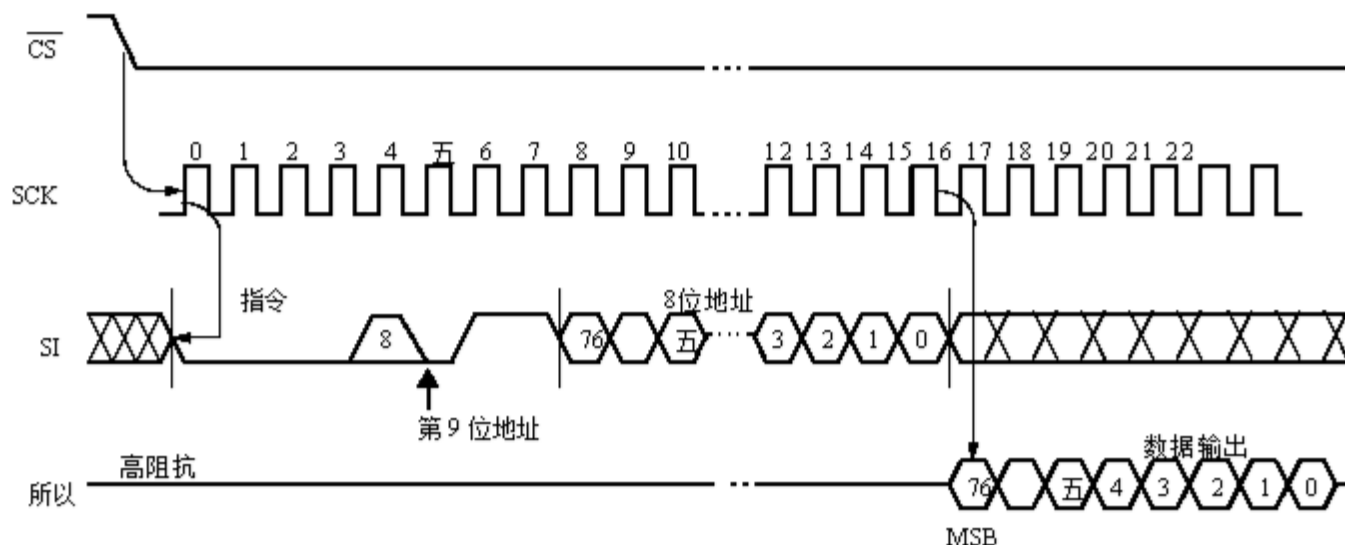


图8. 读取EEPROM阵列序列

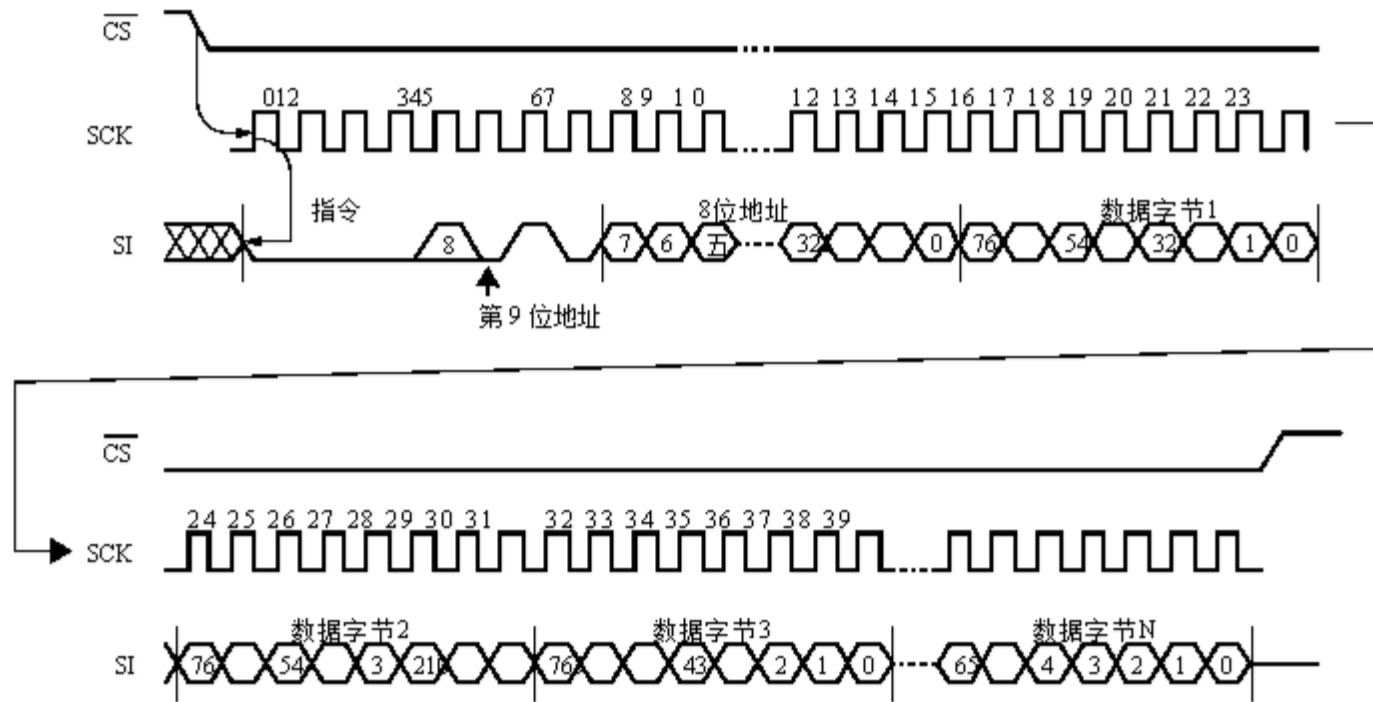


图9.写入存储器序列

操作说明

设备在以下状态下启动:

1. 设备处于低功耗待机状态.

在 $\overline{CS}$ 上需要从高到低的转换来输入一个活动状态并接收指令.

3. SO引脚为高阻抗.

4. 写使能锁存被复位.

5. 标志位被重置.

6. 重置信号对t_{PURST}有效.

数据保护

以下电路已包含在内以防止无意中写道:

- 必须发出WREN指令来设置写入启用锁存.
- $\overline{CS}$ 必须在正确的时钟计数时变为高电平以便开始一个非易失性写周期.
- 块保护位提供额外的写入级别保护内存阵列.
- WP引脚LOW阻止非易失性写入操作.

绝对最大额定值

偏差下的温度.....-65°C至+135°C
 储存温度.....-65°C至+150°C
 任何引脚上的电压
 尊重 V_{SS}-1.0V至+7V
 直流输出电流.....5毫安
 引线温度(焊接, 10秒).....300°C

推荐工作条件

温度:
 商业.....0°C至+70°C
 工业.....-40°C至+85°C
 电源电压:
 -2.7, -2.7A.....2.7V至5.5V
 空白, -4.5A.....4.5V至5.5V

小心: 强调超出“绝对最大额定值”所列的可能会导致设备永久性损坏。这只是一个压力评级; 实用不暗示器件的操作(在这些或任何其他高于本规范操作部分中列出的条件下)。接触绝对长时间的最大额定条件可能会影响设备的可靠性。

直流电气规格

(除非另有说明, 在推荐的操作条件下)。

符号	参数	测试条件/评论	极限			单元
			MIN	TYP (2)	MAX	
我 CC1	V_{CC} 写电流 (有效)	$SCK = 3.3\text{MHz}$ (3); $\overline{SO}$, $\overline{RESET}$, $\overline{RESET} = \text{打开}$			3	嘛
我 CC2	V_{CC} 读电流 (有效)	$SCK = 3.3\text{MHz}$ (3); $\overline{SI} = V_{SS}$, $\overline{RESET}$, $\overline{RESET} = \text{打开}$			2 毫	安
我 SB1	V_{CC} 待机电流 $WDT = \text{关闭}$ $\overline{CS} = V_{CC}$, SCK , $\overline{SI} = V_{SS}$, $V_{CC} = 5.5\text{V}$				10	μA
我 SB2	V_{CC} 待机电流 $WDT = \text{ON}$	$\overline{CS} = V_{CC}$, SCK , $\overline{SI} = V_{SS}$, $V_{CC} = 5.5\text{V}$			50	μA
我 李	输入漏电流	SCK , $\overline{SI}$, $\overline{WP} = V_{SS}$ 至 V_{CC}		0.1	10	μA
我 LO	输出泄漏电流	$\overline{SO}$, $\overline{RESET}$, $\overline{RESET} = V_{SS}$ 至 V_{CC}		0.1	10	μA
V_{IL} (1)	输入低电压	SCK , $\overline{SI}$, $\overline{WP}$, $\overline{CS}$	-0.5		$V_{CC} \times 0.3$	V
V_{IH} (1)	输入高电压	SCK , $\overline{SI}$, $\overline{WP}$, $\overline{CS}$	$V_{CC} \times 0.7$		$V_{CC} + 0.5$	V
V_{OL}	输出低电压 ($\overline{SO}$)	$I_{OL} = 2\text{mA}$ @ $V_{CC} = 2.7\text{V}$ $I_{OL} = 0.5\text{mA}$ @ $V_{CC} = 1.8\text{V}$			0.4	V
V_{OH1}	输出高电压 ($\overline{SO}$)	$V_{CC} > 3.3\text{V}$, $I_{OH} = -1.0\text{mA}$	$V_{CC} - 0.8$			V
V_{OH2}	输出高电压 ($\overline{SO}$)	$2\text{V} < V_{CC} \leq 3.3\text{V}$, $I_{OH} = -0.4\text{mA}$	$V_{CC} - 0.4$			V
V_{OH3}	输出高电压 ($\overline{SO}$)	$V_{CC} = 2\text{V}$, $I_{OH} = -0.25\text{mA}$	$V_{CC} - 0.2$			V
V_{OLRS}	输出低电压 ($\overline{RESET}$, 重启)	我 OL = 1mA			0.4	V

电容

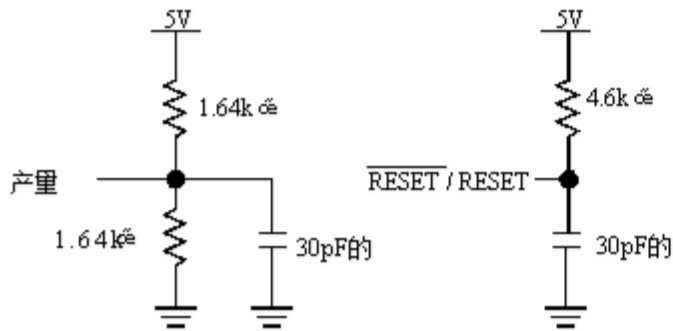
 $T_A = +25^\circ\text{C}$, $f = 1\text{MHz}$, $V_{CC} = 5\text{V}$

符号	测试	条件	MAX	单元
C_{OUT} (2)	输出电容 ($\overline{SO}$, $\overline{RESET}$, $\overline{RESET}$)	$V_{OUT} = 0\text{V}$	8	pF的
C_{IN} (2)	输入电容 (SCK , $\overline{SI}$, $\overline{CS}$, $\overline{WP}$) $V_{IN} = 0\text{V}$		6	pF的

笔记:

1. $V_{IL\text{min}}$ 和 $V_{IH\text{max}}$ 仅供参考, 未经测试.
2. 该参数是周期性采样的, 未经100% 测试.
3. 从 $V_{CC} \times 0.1 / V_{CC} \times 0.9$ 测得的 SCK 频率

5V VCC时的等效AC负载电路



交流测试条件

输入脉冲电平	$V_{CC} \times 0.1$ 至 $V_{CC} \times 0.9$
输入上升和下降时间	为 10ns
输入和输出时序级别	$V_{CC} \times 0.5$

交流电气规格

(超过推荐的操作条件, 除非另有规定)

符号	参数	2.7V-5.5V		单元
		MIN	MAX	
数据输入时间				
f SCK	时钟频率	0	3.3	兆赫
t CYC	周期	300		NS
t LEAD	$\overline{CS}$ 提前期	150		NS
t LAG	$\overline{CS}$ 滞后时间	150		NS
t WH	时钟高时间	130		NS
t WL	时钟低电平时间	130		NS
SU	数据建立时间	三十		NS
t H	数据保持时间	三十		NS
t RI (4)	输入上升时间		为 2 μ s	
t FI (4)	输入下降时间		为 2 μ s	
t CS	$\overline{CS}$ 取消选择时间	100		NS
t WC (5)	写周期时间		10	女士

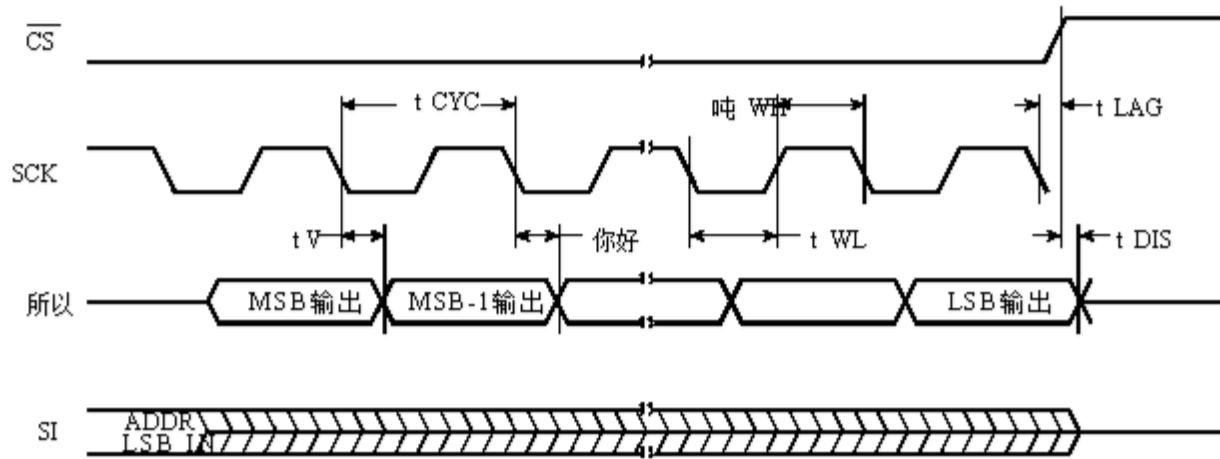
数据输出时序

符号	参数	2.7-5.5V		单元
		MIN	MAX	
f SCK	时钟频率	0	3.3	兆赫
t DIS	输出禁用时间		150	NS
t V	输出从时钟低电平有效		120	NS
你好	输出保持时间	0		NS
t RO (4)	输出上升时间		50	NS
t FO (4)	输出下降时间		50	NS

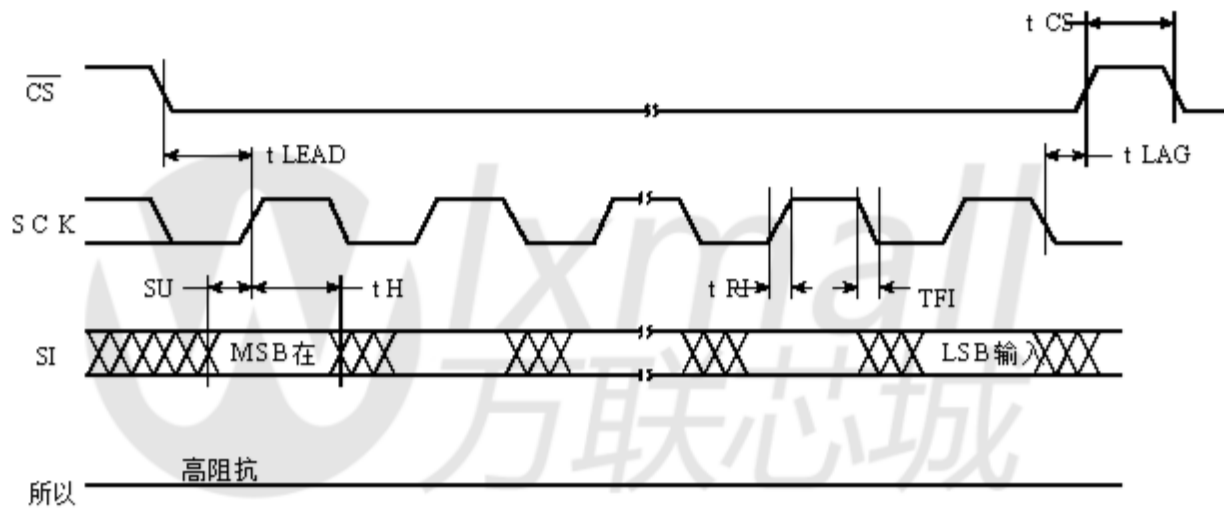
笔记:

- 这个参数是周期性采样的, 不是 100% 测试.
- t WC 是从有效写序列发送完成后 $\overline{CS}$ 的上升沿到自定时内部非易失性写周期结束的时间.

串行输出时序



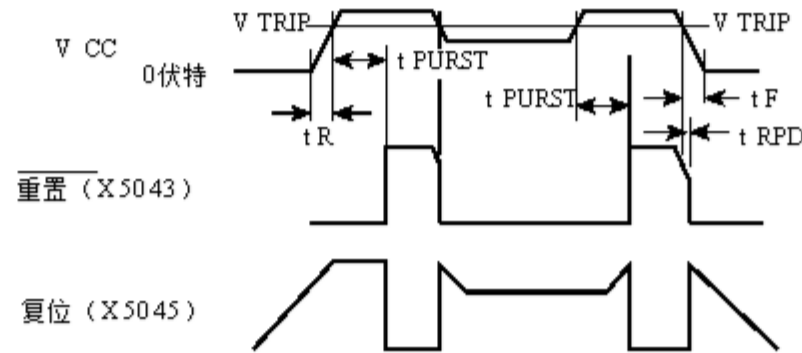
串行输入时序



符号表

波形	INPUTS	产出
	一定是 稳定	将会 稳定
	可能会改变 从低到高	会改变 从低到高
	可能会改变 来自HIGH 低	会改变 来自HIGH 低
	不关心: 变化 允许	更改: 国家不是 已知
	N/A	中心线 高 阻抗

上电和断电时序



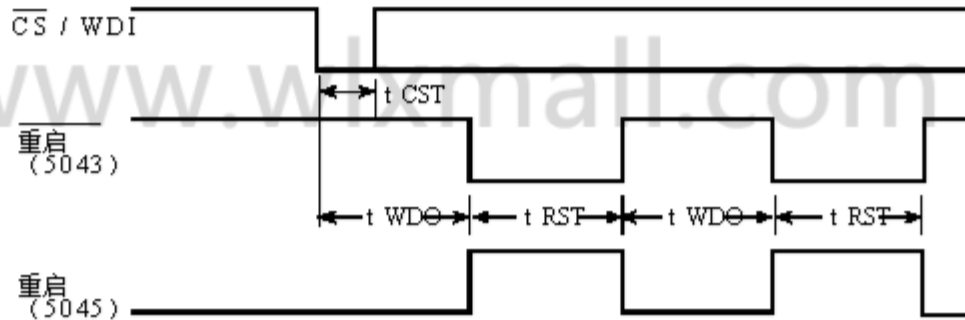
复位输出时序

符号	参数	MIN	TYP	MAX	单元
V TRIP	重置跳闸点电压, (-4.5A)	4.5	4.62	4.75	V
	重置跳闸点电压, (空白)	4.25	4.38	4.5	
	复位跳闸点电压, (-2.7A)	2.85	2.92	3.0	
	复位跳闸点电压, (-2.7)	2.55	2.62	2.7	
t PURST	上电复位超时	100	200	400	女士
t RPD (6)	V CC 检测复位/输出			500	NS
t F (6)	V CC 下降时间	10			微秒
t R (6)	V CC 上升时间	0.1			NS
V RVALID	重置有效的V CC	1V			

注意:

6.该参数是周期性采样的, 未经100% 测试。

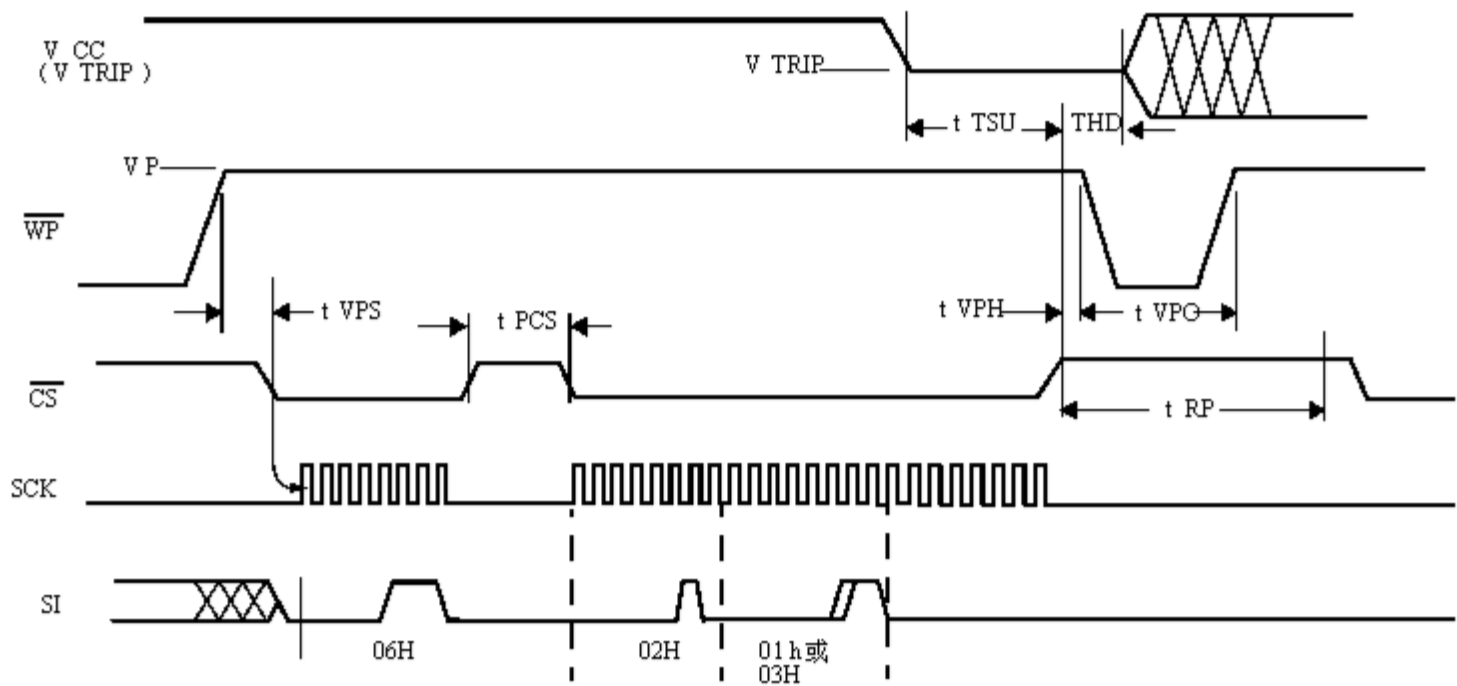
CS / WDI 与 RESET / RESET 时序



复位/复位输出时序

符号	参数	MIN	TYP	MAX	单元
t WDO	看门狗超时期限,				
	WD1 = 1, WD0 = 1 (默认)	100	关闭	300	女士
	WD1 = 1, WD0 = 0	450	200	800	女士
	WD1 = 0, WD0 = 1	1	600	2	秒
t WDO	WD1 = 0, WD0 = 0	1	1.4	2	
t CST	CS脉冲宽度复位看门狗	400			NS
t RST	重置超时	100	200	400	女士

V TRIP 编程时序图



V TRIP 编程参数

参数	描述	MIN	MAX	单元
t VPS	V TRIP 程序启用电压设置时间	1		微秒
t VPH	V TRIP 程序使能电压保持时间	1		微秒
t PCS	V TRIP 编程CS无效时间	1		微秒
t TSU	V TRIP 建立时间	为 1	μs	
THD	V TRIP 保持 (稳定) 时间	10		女士
t WC	V TRIP 写入周期时间		10	女士
t VPO	V TRIP 程序启用电压关闭时间 (连续调整之间)	0		微秒
t RP	V TRIP 程序恢复期间 (连续调整之间)	10		女士
V P	编程电压	15	18	V
V TRAN	V TRIP 编程电压范围	1.7	4.75	V
V 电视	V TRIP 编程后的程序变化 (0-75°C)。(编程在25°C)	-25	+25	毫伏

V TRIP 编程参数是周期性采样的, 未经100%测试。

修订记录

所提供的修订记录仅供参考，被认为是准确的，但不是保证。请进入网络制作确定你有最新版本。

日期	修订	更改
2015年9月23日	FN8126.3	- 第3页更新了订购信息表。 - 增加了修订历史。 - 增加了关于Intersil Verbiage。 - 附加当前POD。

关于Intersil

Intersil公司是创新电源管理和精密模拟解决方案的领先供应商。该公司的产品解决工业和基础设施，移动计算和高端消费市场的一些最大市场。

有关最新的数据表，应用笔记，相关文档和相关部分，请参阅相应的产品信息页面见www.intersil.com。

您可以通过访问www.intersil.com/ask报告有关改进此数据表的错误或建议。

可靠性报告也可从我们的网站www.intersil.com/support获得。



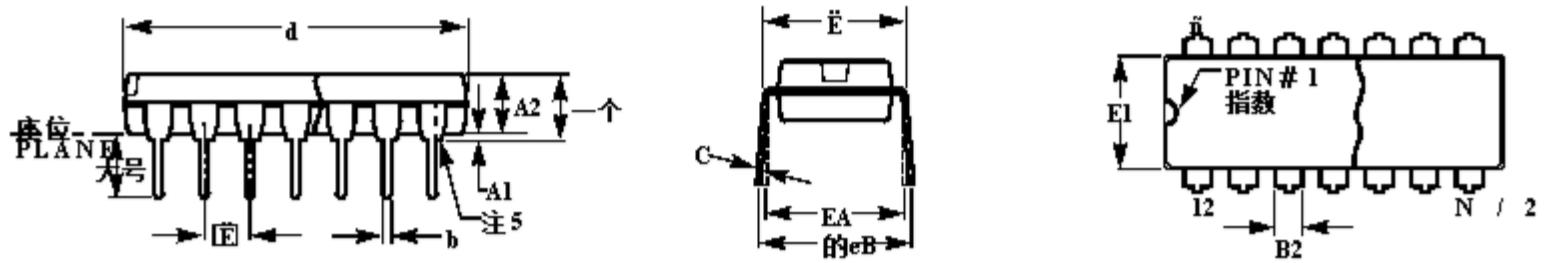
所有Intersil美国产品均采用ISO9001质量体系进行生产，组装和测试。

Intersil公司的质量认证可以在www.intersil.com/design/quality上查看

Intersil产品仅按描述销售。Intersil公司保留随时更改电路设计，软件和/或规格的权利。因此，请注意读者在下订单前确认数据表是最新的。由Intersil提供的信息被认为是准确的。可靠，但Intersil或其子公司不承担任何责任；也不对任何可能导致第三方便犯专利或其他权利的行为负责。从它的使用。Intersil或其子公司的任何专利或专利权均不得暗示或以其他方式授予许可。

有关Intersil公司及其产品的信息，请参阅www.intersil.com

塑料双列直插式封装 (PDIP)



MDP0031

塑料双线包装

符号	英寸					公差	笔记
	PDIP8	PDIP14	PDIP16	PDIP18	PDIP20		
一个	0.210	0.210	0.210	0.210	0.210	MAX	
A1	0.015	0.015	0.015	0.015	0.015	MIN	
A2	0.130	0.130	0.130	0.130	0.130	± 0.005	
b	0.018	0.018	0.018	0.018	0.018	± 0.002	
B2	0.060	0.060	0.060	0.060	0.060	$+ 0.010 / - 0.015$	
C	0.010	0.010	0.010	0.010	0.010	$+ 0.004 / - 0.002$	
d	0.375	0.750	0.750	0.890	1.020	± 0.010	1
E	0.310	0.310	0.310	0.310	0.310	$+ 0.015 / - 0.010$	
E1	0.250	0.250	0.250	0.250	0.250	± 0.005	2
E	0.100	0.100	0.100	0.100	0.100	基本	
EA	0.300	0.300	0.300	0.300	0.300	基本	
的eB	0.345	0.345	0.345	0.345	0.345	± 0.025	
大号	0.125	0.125	0.125	0.125	0.125	± 0.010	
n	8	14	16	18	20	参考	

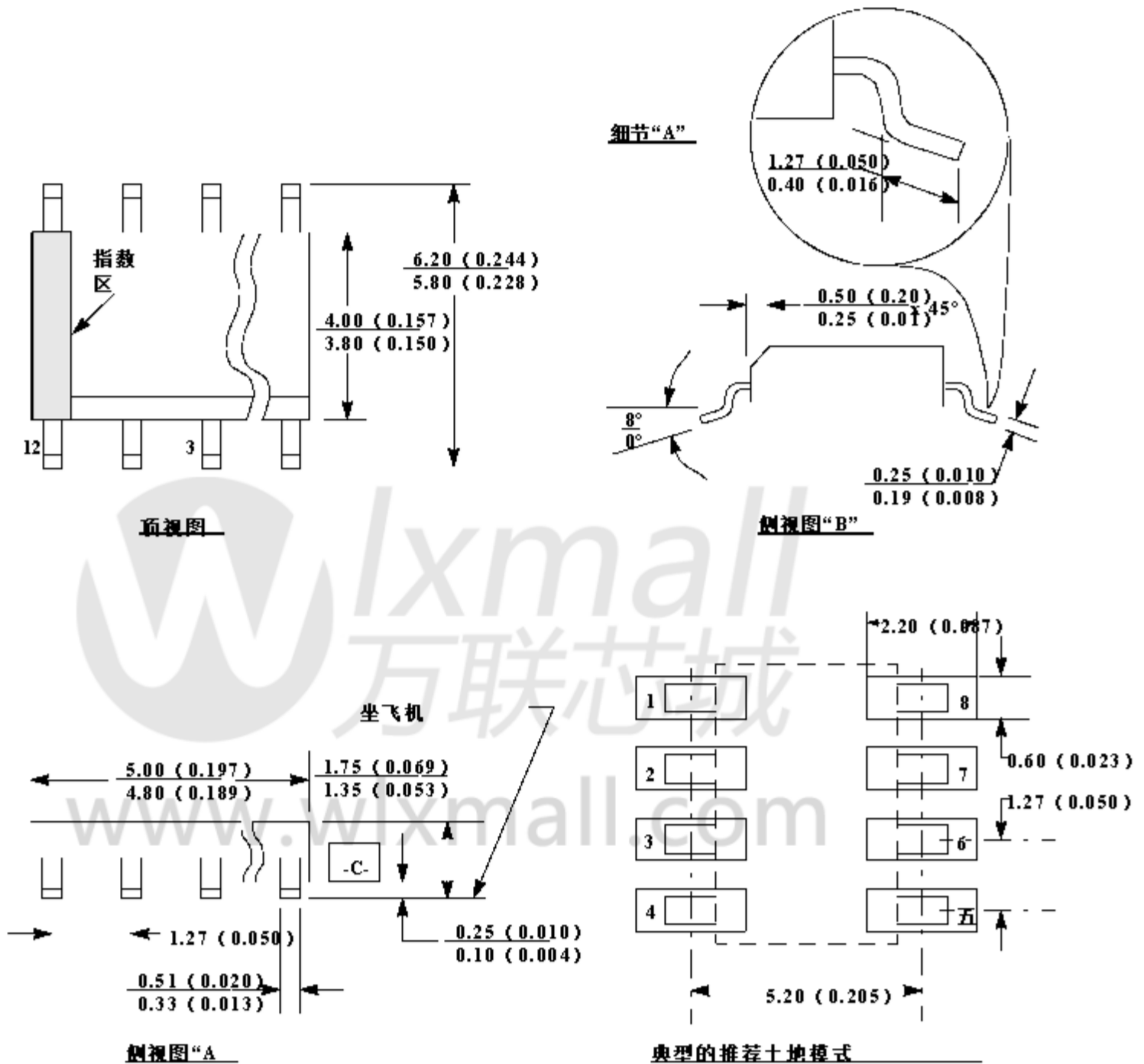
Rev. C 2/07

笔记:

1. 不包括每边最大0.010"的塑料或金属突起。
2. 不包括每边最大0.010"的塑料中间突出部分。
3. 尺寸E和eA的测量是将导线限制在垂直于座椅平面的位置。
4. 尺寸eB是在导线尖端不受限制的情况下测量的。
5. 如图所示，8和16引线封装具有半端引线。

封装外形图

M8.15

8铅窄身体小型塑料包装
第4版, 1/12

笔记:

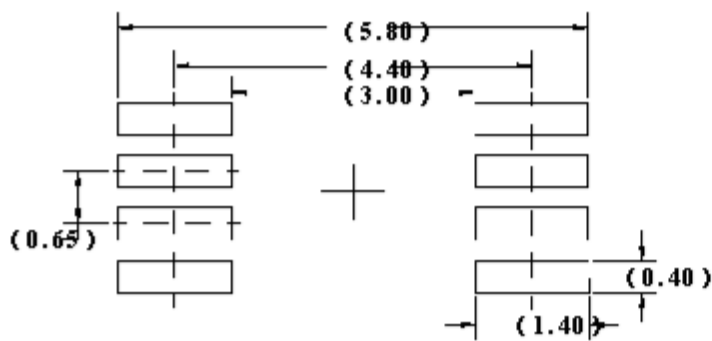
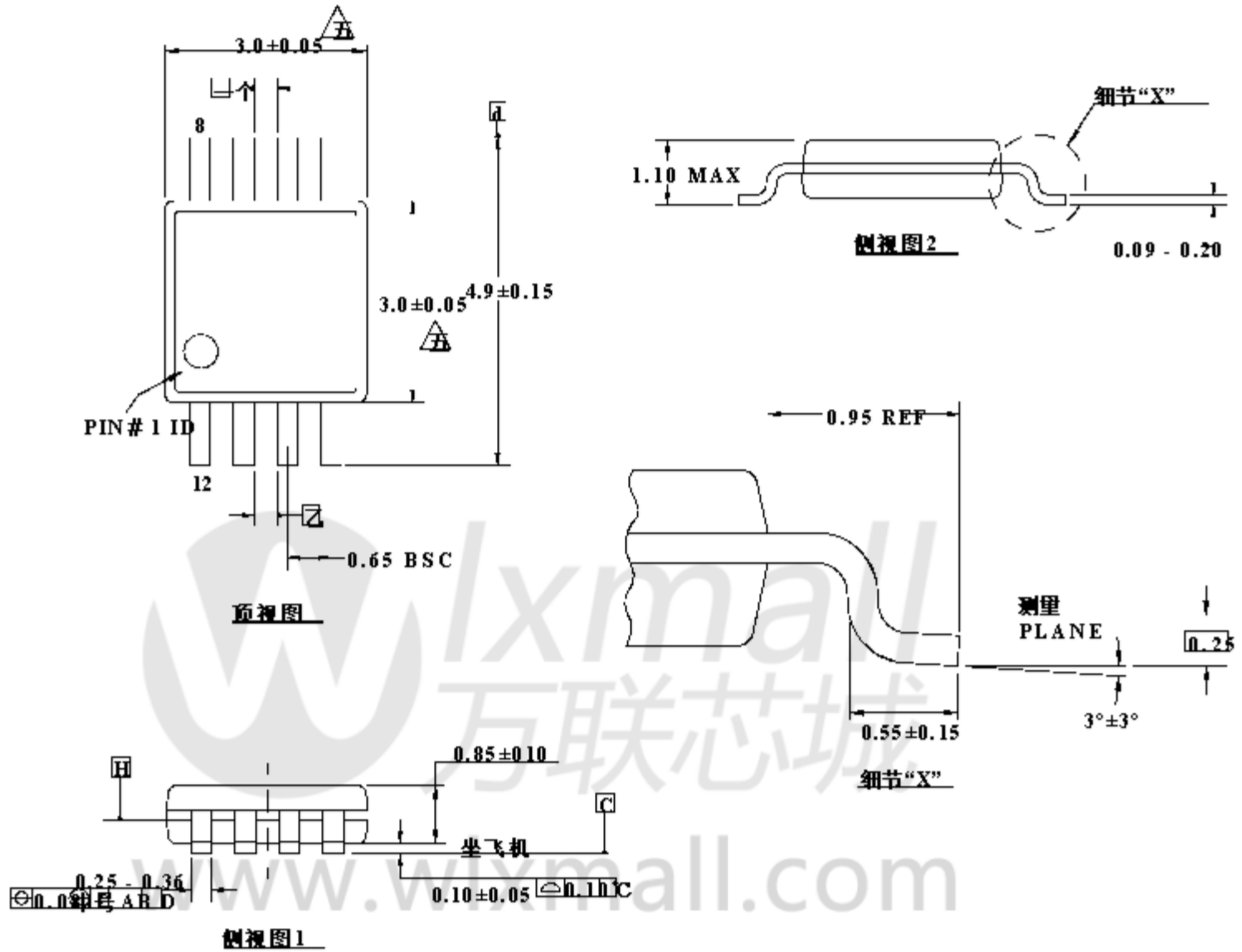
- 根据ANSI Y14.5M-1994标注尺寸和公差。
- 包装长度不包括模具毛边, 突起或门毛刺。
- 模具毛边, 突起和门毛刺不得超过0.15mm (0.006英寸)。
- 封装宽度不包括间隔闪光灯或突起。引脚间闪光灯和突起每边不得超过0.25毫米 (0.010英寸)。
- 身体上的侧角是可选的。如果它不存在, 一个视觉索引功能必须位于交叉阴影区域内。
- 终端号码仅供参考。
- 测量的导线宽度为0.36mm (0.014英寸) 或更高。
- 就座平面的最大值不得超过0.61mm (0.024英寸)。
- 控制尺寸: MILLIMETER. 转换后的英寸尺寸不是必然确切。
- 此纲要符合JEDEC出版物MS-012-AA ISSUE C。

封装外形图

M8.118

8引线迷你小型塑料包装

Rev 4, 7/11



典型的推荐土地模式

笔记:

1. 尺寸以毫米为单位。
2. 尺寸和公差符合 JEDEC MO-187-AA 和 AMSEY14.5m-1994.
3. 每侧0.15毫米塑料或金属突起不是包括在内。
4. 每侧0.15毫米的塑料间隔凸起不是包括在内。
5. 尺寸在Datum Plane“H”处测量。
6. () 中的尺寸仅供参考。