

采用ZVS全桥电流模式PWM 可调整同步整流器控制

ISL6752是一款高性能，低引脚数的替代产品零电压开关（ZVS）全桥PWM控制器。喜欢Intersil的ISL6551，通过驱动器实现ZVS操作。上桥FET的固定占空比为50%，而较低桥式FET采用可调节的后沿调制谐振开关延迟。相比较熟悉相移控制方法，这种算法提供了等价的效率和改善的过流和轻载性能。在较低引脚数的封装中复杂度较低。

ISL6752具有补充PWM输出同步整流器（SR）控制。补充输出可能会动态提前或延迟相对于PWM输出使用外部控制电压。

这种先进的BiCMOS设计具有精确的死区时间和谐振延迟控制，以及一个可调节的振荡器2MHz的工作频率。此外，多脉冲抑制可确保低占空比下交替输出脉冲可能发生脉冲跳跃的周期。

订购信息

部分数 (注意)	部分打标	TEMP. 范围 (C)	包 (无铅)	PKG. DWG. #
ISL6752AAZA	* ISL 6752AAZ	-40至	+105 16 Ld	QSOP M16.15A

*为磁带和卷轴添加“-T”后缀。详情请参阅TB347卷轴规格。

注：这些Intersil无铅塑料包装产品采用特殊的无铅材料组合，模塑料/模具连接材料和100%零锡板加退火（e3终止完成，这是符合RoHS标准并兼容SnPb和无铅焊接操作）。Intersil无铅产品是MSL按达到或超过无铅峰值回流温度进行分类IPC / JEDEC J STD-020的无铅要求。

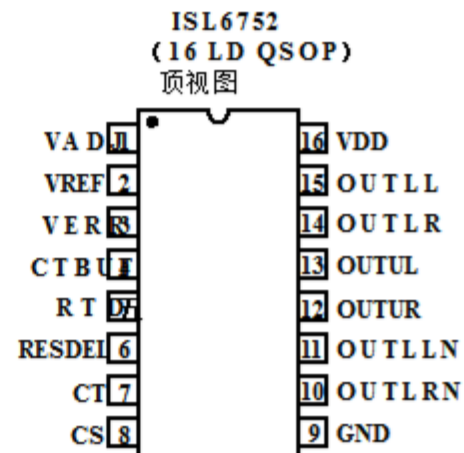
特征

- ZVS操作的可调谐振延迟
- 带可调整的同步整流器控制输出延迟/提前
- 电流模式控制
- 3%电流限制阈值
- 可调节的死区时间控制
- 175µA启动电流
- 提供UVLO
- 可调振荡器频率高达2MHz
- 内部过温保护
- 缓冲振荡器锯齿输出
- 快速电流检测到输出延迟
- 可调节的逐周期峰值电流限制
- 70ns前沿消隐
- 多脉冲抑制
- 无铅（符合RoHS）

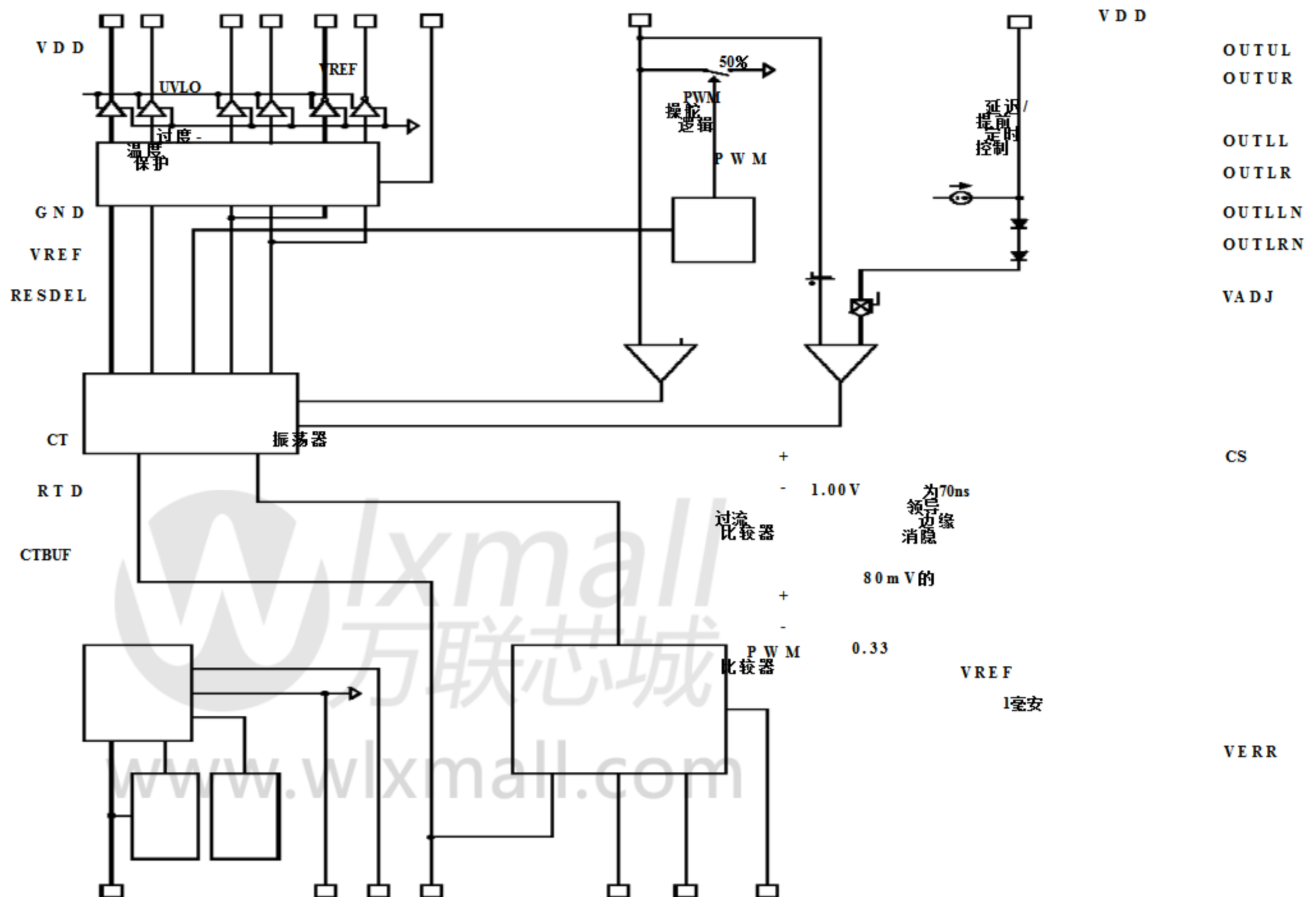
应用

- ZVS全桥式转换器
- 电信和数据通信功率
- 无线基站电源
- 文件服务器电源
- 工业动力系统

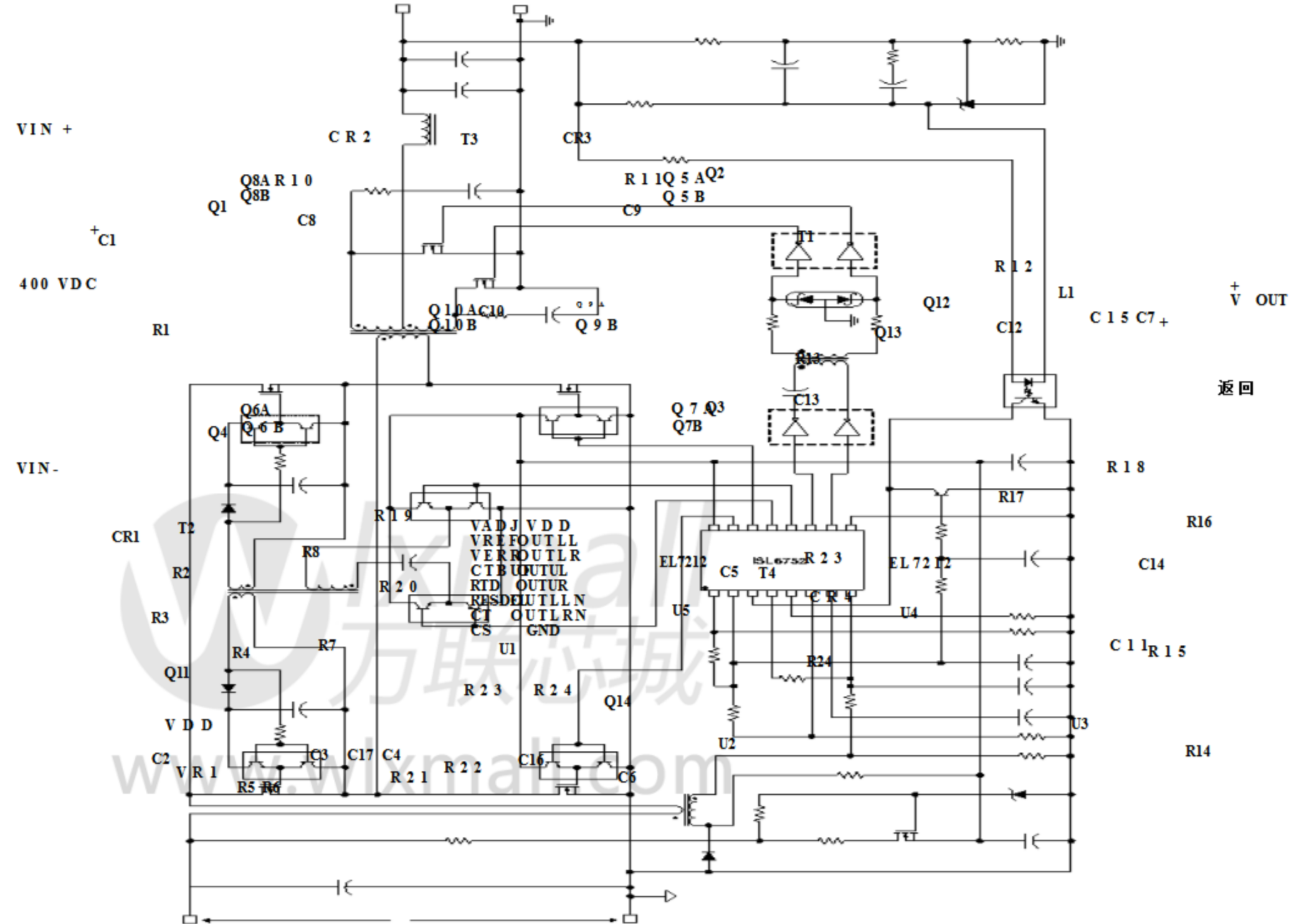
引脚



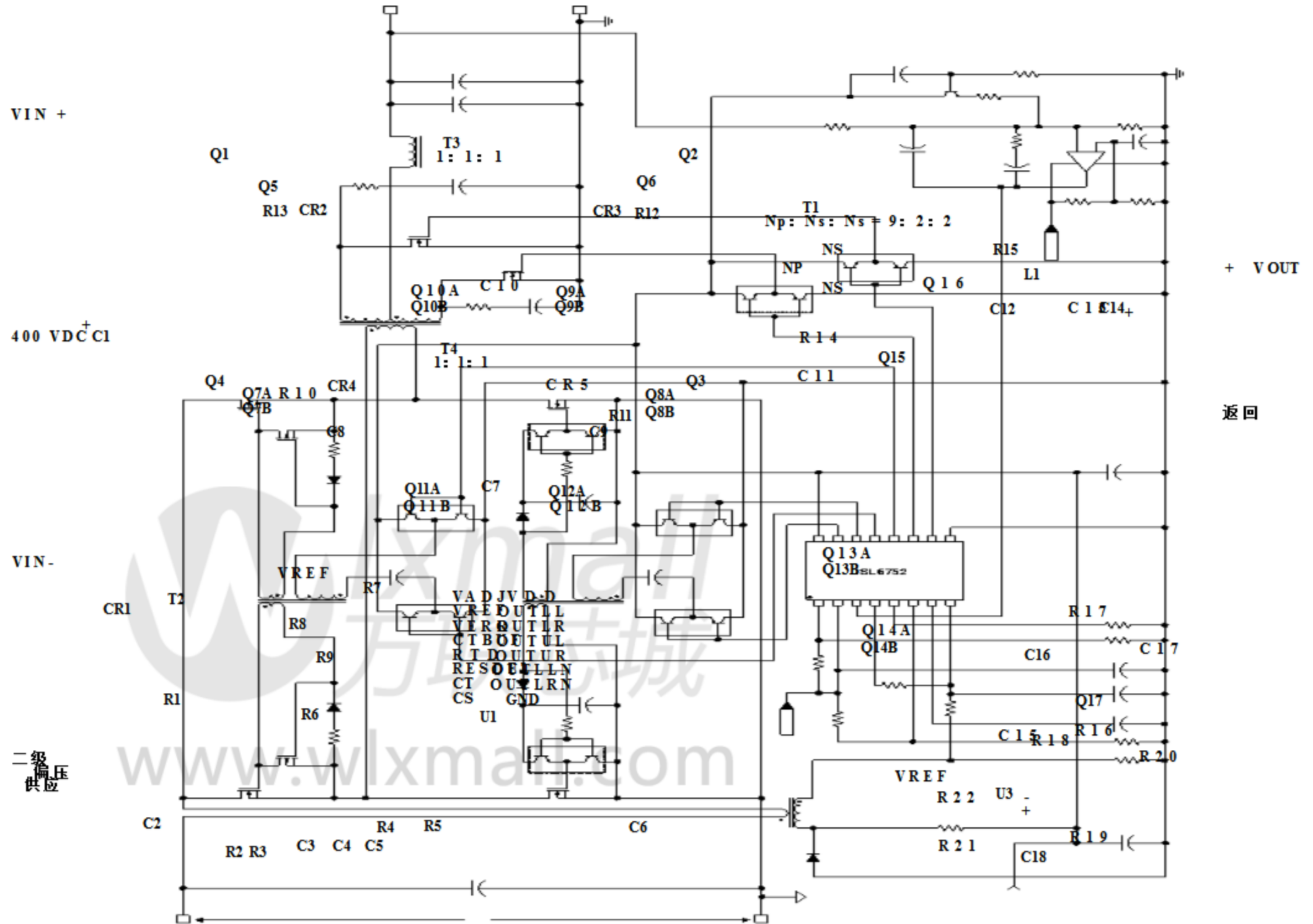
功能框图



典型应用 - 高压输入一次侧控制ZVS全桥转换器



典型应用 - 高压输入二次侧控制ZVS全桥转换器



绝对最大额定值 (注2)

电源电压, VDD	GND - 0.3V至+ 20.0V
OUT _{xxx}	GND - 0.3V至VDD
信号引脚	GND - 0.3V至V _{REF} + 0.3V
V _{REF}	GND - 0.3V至6.0V
峰值门电流	0.1A

热学信息

热阻结到环境 (典型)	θJA (°C/W)
16 Ld QSOP (注1)	100
最大结温	-55°C至+ 150°C
最大存储温度范围	-65°C至+ 150°C
无铅回流曲线	请参阅下面的链接 http://www.intersil.com/pbfree/Pb-FreeReflow.asp

运行条件

温度范围	-40°C至+ 105°C
电源电压范围 (典型值)	9VDC至16VDC

小心: 请勿在延长的时间内以最大额定值或接近最大额定值运行. 暴露于这些条件可能会对产品的可靠性产生不利影响, 导致不在保修范围内的故障.

笔记:

1. θJA 是在自由空气中安装在高效热导率测试板上的元件进行测量的. 详情请参阅技术摘要TB379.
2. 所有电压都相对于 GND.

电气规格

除非另有说明, 推荐的操作条件请参阅第2页上的“功能框图”
和第3页上的“典型应用 - 高压输入初级侧控制ZVS全桥转换器”
“典型应用 - 高压输入二次侧控制ZVS全桥转换器”(第4页).
9V < VDD < 20V, RTD = 10.9k, CT = 470pF, T_A = -40°C至+ 105°C, 典型值在T_A = + 25°C;
除非另有说明, MIN和/或MAX限制的参数在+ 25°C时100%测试. 温度
通过表征确定的限制并未经过生产测试.

参数	测试条件	MIN	TYP	MAX	单位
电源电压					
电源电压		-		20	V
启动电流, I _{DD}	V _{DD} = 5.0V	-	175	400	μA
工作电流, I _{DD}	R _{LOAD} , C _{OUT} = 0	-	11.0	15.5	嘛
UVLO START阈值		8.00	8.75	9.00	V
UVLO停止阈值		6.50	7.00	7.50	V
滞后		- 1.75	-		V
参考电压					
整体准确度	I _{VREF} = 0mA至10mA	4.850	5.000	5.150	V
长期稳定性	T _A = + 125°C, 1000小时 (注3)	-	3	-	毫伏
运行电流 (来源)		- 10	-	-	嘛
运行电流 (吸收)		5-		-	嘛
电流限制	V _{REF} = 4.85V	- 15	-	- 100	嘛
电流感应					
电流限制阈值	VERR = V _{REF}	0.97	1.00	1.03	V
CS到OUT延迟	EXCL. LEB (注3)	-	35	50	NS
前沿消隐 (LEB) 持续时间	(注3)	50	70	100	NS
CS到OUT延迟 + LEB	T _A = + 25°C	-	-	130	NS
CS灌电流器件阻抗	V _{CS} = 1.1V	-	-	20	Ω
输入偏置电流	V _{CS} = 0.3V	-6.00	-	-2.00	μA
CS至PWM比较器输入偏移	T _A = + 25°C	65	80	95	毫伏
脉冲宽度调制器					
VERR上拉电流源	VERR = 2.50V	0.80	1.00	1.30	嘛
VERR V _{OH}	我 _{LOAD} = 0mA	4.20	-	-	V
最小占空比	VERR < 0.6V	-	-	0	%

电气规格

除非另有说明，推荐的操作条件请参阅第2页上的“功能框图”
 和第3页上的“典型应用 - 高压输入初级侧控制ZVS全桥转换器”
 “典型应用 - 高压输入二次侧控制ZVS全桥转换器”（第4页）。
 $9V < VDD < 20V$, $RTD = 100k$, $CT = 470pF$, $TA = -40^{\circ}C$ 至 $+105^{\circ}C$ ，典型值在 $TA = +25^{\circ}C$ ；
 除非另有说明，MIN和/或MAX限制的参数在 $+25^{\circ}C$ 时100%测试温度
 通过表征确定的限制并未经过生产测试。（继续）

参数	测试条件	MIN	TYP	MAX	单位
最大占空比（每半周期）	$VERR = 4.20V$, $V_{CS} = 0V$ （注4）	-	94	-	%
	$RTD = 2.00k$, $CT = 220pF$	-	97	-	%
	$RTD = 2.00k$, $CT = 470pF$	-	99	-	%
零占空比VERR电压		0.85	-	1.20	V
VERR置为PWM比较器输入偏置	$TA = +25^{\circ}C$	0.7	0.8	0.9	V
VERR置为PWM比较器输入增益		0.31	0.33	0.35	V/V
共模（CM）输入范围	（注3）	0	-	4.45	V
振荡器					
频率精度，总体	（注3）	165	183	201	千赫
		-10	-	10	%
频率随VDD变化	$TA = +25^{\circ}C$, $(F_{20V} - F_{10V}) / F_{10V}$	-0.3	-	1.7	%
温度稳定性	$VDD = 10V$, $ F_{-40^{\circ}C} - F_{0^{\circ}C} / F_{0^{\circ}C}$	-4.5	-	-	%
	$ F_{0^{\circ}C} - F_{105^{\circ}C} / F_{25^{\circ}C}$ （注3）	-	1.5	-	%
充电电流	$TA = +25^{\circ}C$	-193	-200	-207	μA
放电电流增益		19	20	23	$\mu A/\mu A$
CT谷电压	静态阈值	0.75	0.80	0.88	V
CT峰值电压	静态阈值	2.75	2.80	2.88	V
CT Pk-Pk电压	静态值	1.92	2.00	2.05	V
RTD电压		1.97	2.00	2.03	V
RESDEL电压范围		0	-	2.00	V
CTBUF增益（ $V_{CTBUFp-p} / V_{CTp-p}$ ） $V_{CT} = 0.8V$, 2.6V		1.95	2.0	2.05	V / V
CTBUF从GND偏移	$V_{CT} = 0.8V$	0.34	0.40	0.44	V
CTBUF VOH	ΔV （ $I_{LOAD} = 0mA$, $I_{LOAD} = -2mA$ ） $V_{CT} = 2.6V$	-	-	0.10	V
CTBUF VOL	ΔV （ $I_{LOAD} = 2mA$, $I_{LOAD} = 0mA$ ）， $V_{CT} = 0.8V$	-	-	0.10	V
OUTPUT					
高电平输出电压（VOH）	$I_{OUT} = -10mA$, $VDD - VOH$	-	0.5	1.0	V
低电平输出电压（VOL）	$I_{OUT} = 10mA$, $VOL - GND$	-	0.5	1.0	V
上升时间	$C_{OUT} = 220pF$, $VDD = 15V$ （注3）	-	110	200	NS
下降时间	$C_{OUT} = 220pF$, $VDD = 15V$ （注3）	-	90	150	NS
UVLO输出电压钳位	$VDD = 7V$, $I_{LOAD} = 1mA$ （注5）	-	-	1.25	V
输出延迟/超前范围 OUTLLN / OUTLRN相对于OUTLL / OUTLR	$V_{ADJ} = 2.50V$ （注3）	-	-	3	NS
	$V_{ADJ} < 2.425V$	-40	-	-300	NS
	$V_{ADJ} > 2.575V$	40	-	300	NS
延迟/提前控制电压范围 OUTLLN / OUTLRN相对于OUTLL / OUTLR	OUTLxN延迟	2.575	-	5.000	V
	OUTLxN高级	0	-	2.425	V

电气规格

除非另有说明，推荐的操作条件请参阅第2页上的“功能框图”
 和第3页上的“典型应用 - 高压输入初级侧控制ZVS全桥转换器”
 “典型应用 - 高压输入二次侧控制ZVS全桥转换器”（第4页）
 $9V < VDD < 20V$, $RTD = 100k$, $CT = 470pF$, $T_A = -40^{\circ}C$ 至 $+105^{\circ}C$ ，典型值在 $T_A = +25^{\circ}C$ ；
 除非另有说明，MIN和/或MAX限制的参数在 $+25^{\circ}C$ 时100%测试温度
 通过表征确定的限制并未经过生产测试。（继续）

参数	测试条件	MIN	TYP	MAX	单位
VADJ延迟时间	$T_A = +25^{\circ}C$ (OUTLx延迟) (注6)				
	VADJ = 0	280	300	320	NS
	VADJ = 0.5V	92	105	118	NS
	VADJ = 1.0V	61	70	80	NS
	VADJ = 1.5V	48	55	65	NS
	VADJ = 2.0V	41	50	58	NS
	$T_A = +25^{\circ}C$ (OUTLxN延迟)				
	VADJ = VREF	280	300	320	NS
	VADJ = VREF - 0.5V	86	100	114	NS
	VADJ = VREF - 1.0V	59	68	77	NS
	VADJ = VREF - 1.5V	47	55	62	NS
	VADJ = VREF - 2.0V	41	48	55	NS
热保护					
热关机	(注3)	130	140	150	C
热关断清除	(注3)	115	125	135	C
迟滞，内部保护	(注3)	-	15	-	C

笔记:

- 通过表征确定的限制，未经生产测试。
- 这是使用RTD和CT的指定值可实现的最大占空比。可以获得更大或更小的最大占空比。使用这些组件的其他值。见等式1到3。
- 在设置为7V之前，将VDD调整到低于UVLO停止阈值。
- 当OUTx相对于OUTLxN延迟（VADJ < 2.425V）时，由VADJ设定的延迟时间不应超过CT放电的90%时间（死亡时间）由CT和RTD确定。

典型性能曲线

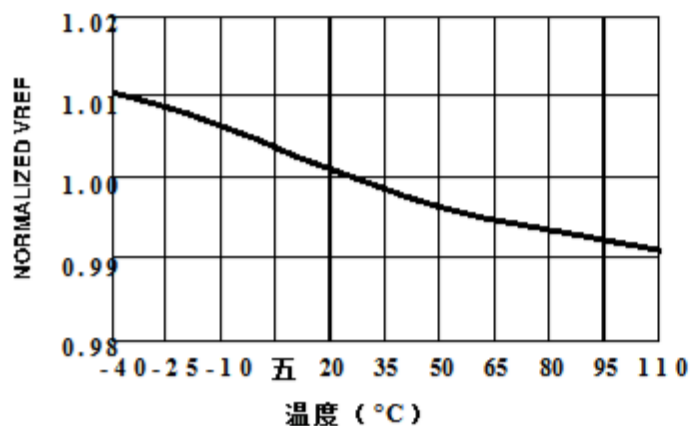


图1. 参考电压与温度的关系

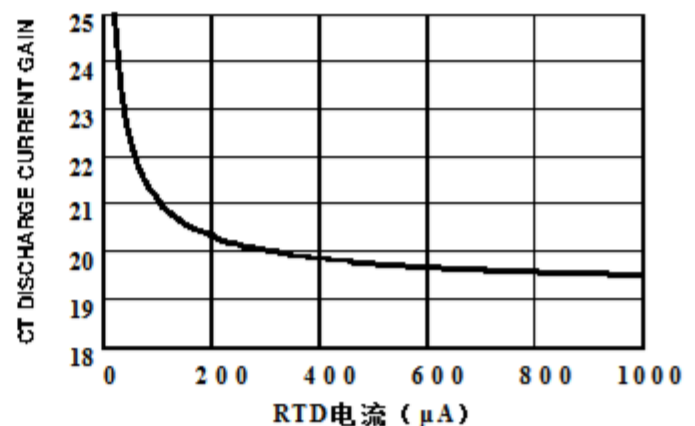


图2. CT放电电流增益与RTD电流

典型性能曲线 (续)

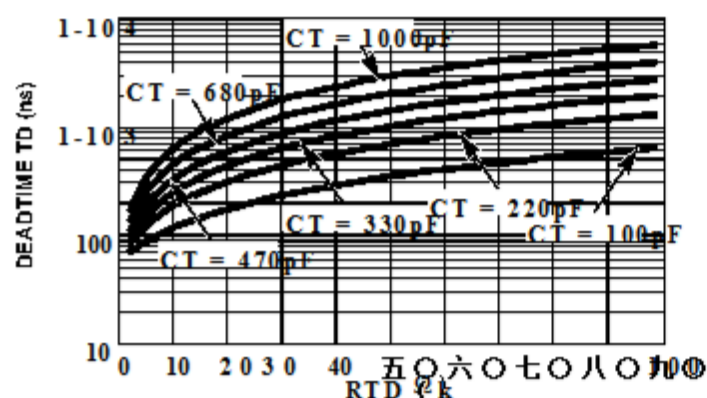


图3. DEADTIME (DT) 与电容

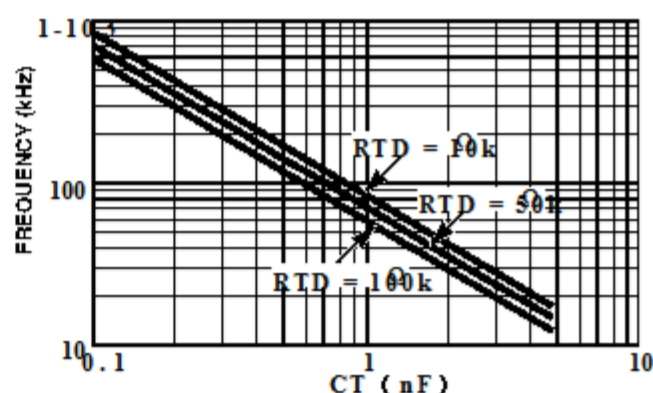


图4. 电容与频率

引脚说明

VDD - VDD是IC的电源连接. 优化噪声免疫性, 用陶瓷将VDD旁路至GND. 电容尽可能靠近VDD和GND引脚.

监视VDD以确定电源欠压锁定 (UVLO). 启动和停止阈值彼此追踪, 导致相对恒定的滞后.

GND - 该设备的信号和电源接地连接. 由于高峰值电流和高频操作, 一个低阻抗布局是必要的. 地面飞机和强烈建议使用较短的痕迹.

VREF - 5.00V参考电压输出有3%线路容差, 负载和工作温度. 旁路通过一个0.1μF到2.2μF的低ESR电容连接到GND.

CT - 之间连接振荡器定时电容. 此引脚和GND. 它通过内部200μA充电电流源并以用户可调电流放电. 来源由RTD控制.

RTD - 这是振荡器定时电容放电电流控制引脚. 电流流入电阻器. 连接在这个引脚和GND之间决定了放电CT的电流大小. CT放电电流标称为电阻电流的20倍. 该PWM死区时间由定时电容决定. 放电时间. RTD的电压标称值为2V.

CS - 这是过流比较器的输入. 该过流比较器阈值设置为1V标称值. 该在任一PWM结束时, CS引脚都短接到GND输出.

根据电流感应源阻抗, 一个由于延迟, 可能需要串联输入电阻. 内部时钟和外部电源开关之间. 此延迟可能会导致CS在放弃之前被放电. 电源开关装置被关闭.

OUTUL和**OUTUR** - 这些输出控制鞋面桥式场效应晶体管, 并以50%的固定工作周期工作. 交替序列. **OUTUL**控制左上方的FET和**OUTUR**控制右上方的FET. 左边和右边只要它们被接通, 指定就可以被切换. 与较低的FET输出**OUTLL**和**OUTLR**配合使用.

RESDEL - 设置两者之间的谐振延迟时间. 上面的FET的切换和任一个的打开. 较低的FET. 施加到**RESDEL**的电压决定. 当上面的FET相对于下面的FET转动时切换. 上. 改变控制电压从0V到2V增加了. 谐振延迟时间从0到100%的死区时间. 该控制电压除以2表示的百分比. 死区时间等于谐振延迟. 在实践中. 最大谐振延迟必须设置为低于2V至. 确保在最大占空比下, 较低的FET处于关断状态. 在上面的FET切换之前.

OUTLL和**OUTLR** - 这些输出控制下桥FET是脉冲宽度调制, 并交替工作. 序列. **OUTLL**控制左下方的FET和**OUTLR**控制右下方的FET. 左侧和右侧指定. 只要它们一起切换就可以切换. 与上面的FET输出, **OUTUL**和**OUTUR**.

OUTLLN和**OUTLRN** - 这些输出是PWM (下) 桥FET的补充. **OUTLLN**是**OUTLL**和**OUTLRN**的补充是补充**OUTLR**. 这些输出适用于控制同步整流器. 之间的相位关系. 每个输出及其补码由电压控制. 适用于**VADJ**.

VADJ - 将0V至5V控制电压施加于此输入集. **OUTLL** / **OUTLR**和**OUTLRN**之间的相对延迟或提前. **OUTLLN** / **OUTLRN**之间的相位关系. **OUTUL** / **OUTUR**和**OUTLL** / **OUTLR**保持. 无论**OUTLL** / **OUTLR**之间的相位调整如何. 和**OUTLLN** / **OUTLRN**.

低于2.425V的电压会导致OUTLLN / OUTLRN相对于OUTLL / OUTLR高级以上的电压2.575V导致OUTLLN / OUTLRN延迟相对于OUTLL / OUTLR. 2.50V±75mV的电压导致零相位差. VREF内部50%的弱分频器如果该输入悬空, 则不会导致相位延迟.

相位延迟/提前的范围为零或40ns至相位差随着电压的增加而增加300ns与2.5V的偏差增大. 之间的关系控制电压和相位差是非线性的. 收益 $\Delta t / \Delta V$ 对于接近2.5V的控制电压很低并且很快

随着电压接近极限值而增加控制范围. 此行为提供了增加的用户准确性, 当选择一个较短的延迟/提前期限.

当PWM输出相对于SR延迟时输出 (VADJ < 2.425V), 延迟时间不应超过90%的死亡时间由RTD和CT确定.

VERR - 输入到反相输入端的控制电压PWM比较器. 外部误差放大器的输出(EA)直接或通过一个应用于此输入光耦合器, 用于闭环调节. VERR有一个标称1mA上拉电流源.

CTBUF - CTBUF是锯齿波的缓冲输出振荡器波形出现在CT上并且能够采购2mA. 它偏离地面0.40V, 并有一个名义谷峰增益为2. 它可以用于斜率补偿.

功能说明

特征

ISL6752 PWM是低成本ZVS的绝佳选择需要可调整同步的全桥应用整流器驱动. 凭借其多种保护和控制功能, 一个高度灵活的设计与最少的外部组件是可能. 其中许多功能都非常精确过流限制阈值, 热保护, 缓冲锯齿波振荡器输出适合于斜率补偿, 具有可变延迟/提前的同步整流器输出定时和可调频率.

如果不需要同步整流, 请考虑ISL6753控制器.

振荡器

ISL6752具有可编程的振荡器频率范围为2MHz, 可用a编程电阻器和电容器.

开关周期是定时电容的总和充电和放电持续时间. 充电时间是由CT和固定的200μA内部电流源决定. 放电时间由RTD和CT确定.

$$t_C \approx 11.5 \cdot 10^3 \cdot CT \quad \text{小号} \quad (\text{EQ } 1)$$

$$t_D \approx 0.06 \cdot RTD \cdot CT + \dots^{-9} \quad \text{小号} \quad (\text{EQ } 2)$$

$$t_{SW} = t_C + t_D \quad \frac{1}{F_{SW}} \quad \text{小号} \quad (\text{EQ } 3)$$

其中 t_C 和 t_D 是充电和放电时间, CT分别是Farads中的定时电容, RTD是放电编程电阻以欧姆为单位, t_{SW} 为振荡器周期, F_{SW} 是振荡器频率. 一输出开关周期需要两个振荡器周期. 该实际时间会比计算的时间略长. 内部传播延迟约10ns /过渡. 这个延迟直接增加了切换持续时间, 但也是导致定时电容峰值和谷值过冲电压阈值, 有效地增加了峰峰值定时电容上的电压. 另外, 如果很小放电电流被使用, 将会增加误差. 由于CT引脚的输入阻抗. 最大值通过RTD推荐的电流为1mA, 即产生CT放电电流20mA.

最大占空比D和百分比死区时间DT可以从等式4和5计算:

$$d = \frac{t_C}{t_{SW}} \quad (\text{EQ } 4)$$

$$DT = 1 - d \quad (\text{EQ } 5)$$

实施软启动

ISL6752没有软启动功能. 慢启动可以使用所示的组件在外部实现在下面的. RC网络支配的增长率晶体管的基极, 钳位VERR的电压.

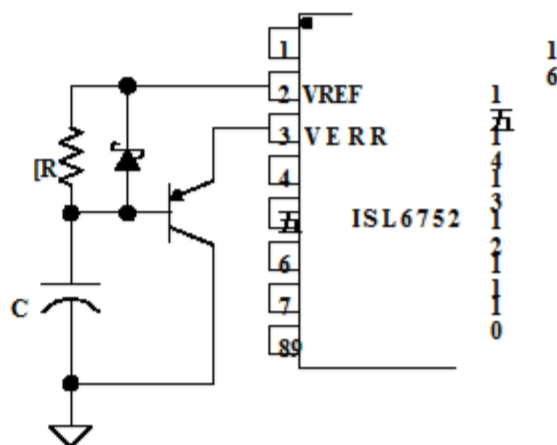


图5. 实施软启动

应选择R和C的值来控制速率

VERR上升到所需的软启动持续时间.该软启动持续时间可根据公式6计算.

$$t_{R\text{ON}} = \frac{V_{SS} - V_{be}}{V_{REF} + \frac{0.001R}{\beta}} \quad (\text{EQ. 6})$$

其中V_{SS}是软启动钳位电压,V_{be}是基极晶体管的发射极电压降,以及晶体管.如果β足够大,该术语可能是忽略.肖特基二极管放电软启动电容器,以便电路可以快速复位.

门驱动器

ISL6752输出能够采购和下沉10mA(在额定的VOH,VOL),并打算用于与集成FET驱动器或分立双极性结合使用图腾柱驱动器.输出的典型导通电阻是50Ω.

过电流操作

逐周期峰值电流控制导致当脉冲逐个脉冲占空比减小时反馈信号超过1.0V.当峰值电流超过阈值,有效输出脉冲为立即终止.这导致很好的控制随着负载电流的增加而降低输出电压超出当前的限制门槛.ISL6752将运行持续处于过电流状态.

CS的传播延迟超过电流限制输出脉冲终止的阈值增加通过前沿消隐(LEB)间隔.有效延迟是两个延迟的总和,标称为105ns.

坡度补偿

峰值电流模式控制需要斜率补偿提高抗噪声能力,特别是在轻载时,以及防止电流回路不稳定,尤其是占空比大于50%.可能会有坡度补偿通过对当前的外部斜坡进行求和来完成反馈信号或从中减去外部斜坡电压反馈误差信号.添加外部坡道目前的反馈信号是比较流行的方法.

从小信号电流模式[1]可以表明自然采样调制器增益F_m,无斜坡补偿,用公式7表示:

$$\text{调频} = \frac{1}{S_{SW} t} \quad (\text{EQ. 7})$$

其中S_n是锯齿波信号的斜率,t_{SW}是半周期的持续时间.当添加外部斜坡时,调制器增益变为公式8:

$$\text{调频} = \frac{1}{S_{SW} t} + \frac{1}{C S_n t_{SW}} \quad (\text{EQ. 8})$$

其中S_e是外部斜坡的斜率,并且:

$$C = 1 + \frac{S_e}{S_n} \quad (\text{EQ. 9})$$

确定外部正确数量的标准斜坡可以通过适当的设置来确定双极的阻尼因数位于一半振荡器频率.双极将是关键如果Q因子设置为1并且过度阻尼,则会衰减Q>1,Q<1时阻尼不足.阻尼不足条件会导致电流环路不稳定.

$$Q = \frac{1}{\pi \omega_c} \left(\frac{1}{D} + 0.5 \right) \quad (\text{EQ. 10})$$

其中D是半周期内的接通时间的百分比.设置Q=1并且求解S_e得到方程11:

$$S_e = \frac{V_n}{t_{ON}} \left(\frac{1}{D} + 0.5 \right) - 1 \quad (\text{EQ. 11})$$

由于S_n和S_e是当前斜坡的准时斜率和外部斜坡,它们可以相乘t_{ON}以获得t_{ON}期间发生的电压变化.

$$V_E = V_n \left(\frac{1}{D} + 0.5 \right) - 1 \quad (\text{EQ. 12})$$

其中V_n是期间电流反馈信号的变化接通时间和V_e是必须通过的电压外部坡道.

就输入电压,电流而言,V_n可以求解除能器组件,以及输出电感屈服等式13:

$$V_E = \frac{S_{SW} V_O R_{CS}}{N_{CT} L_O} \left(\frac{N_P}{N_S} + D + 0.5 \right) \quad (\text{EQ. 13})$$

其中R_{CS}是电流检测负载电阻,N_{CT}是电流互感器匝数比,L_O是输出电感,V_O是输出电压,N_S和N_P是次级和主要转弯.

电感电流通过隔离反射变压器和电流感应变压器来获得在检测电阻上的电流反馈信号产生等式14:

$$V_{CS} = \frac{N_S R_{CS}}{N_P N_{CT}} \left(\frac{D T_{SW}}{2 L_O} \right) \frac{N_P}{N_S} V_O \quad (\text{EQ. 14})$$

其中V_{CS}是电流检测电阻上的电压I_O是电流限制时的输出电流.

由于峰值电流限制阈值为1.00V，
电流反馈信号加上外部斜坡电压
总和这个值。

$$V_E + V_{CS} = 1 \quad (\text{情商15})$$

将等式13和14代入等式15和
求解R CS产生公式16:

$$R_{CS} = \frac{\frac{1}{n_P} \cdot \frac{V_O}{V_{CT}} \cdot \frac{1}{f_{SW}} \cdot \frac{1}{L_m} \cdot \frac{1}{D}}{\frac{1}{n_P} \cdot \frac{V_O}{V_{CT}} \cdot \frac{1}{f_{SW}} \cdot \frac{1}{L_m} \cdot \frac{1}{D}} \quad (\text{Eq. 16})$$

为了简单起见，理想化的组件已经用于此
讨论，但磁化电感的影响必须是
在确定外部坡道的数量时应予以考虑
加上。磁化电感提供一定程度的斜率
补偿电流反馈信号并减小
所需的外部坡道的数量。充磁
电感会增加初级电流，超过原来的电流
从次级电感电流中反映出来。

$$\Delta V_{CS} = \frac{V_{IN} \cdot D \cdot f_{SW}}{L_m} \quad (\text{Eq. 17})$$

其中V IN是与占空比对应的输入电压
周期D和L m是主磁化电感。该
电流感应时的磁化电流的影响
电阻R CS用公式18表示:

$$\Delta V_{CS} = \frac{\Delta I_P \cdot R_{CS}}{n_{CT}} \quad (\text{Eq. 18})$$

如果V CS大于或等于V e，则无附加斜率
需要补偿并且R CS变为公式19:

$$R_{CS} = \frac{\frac{1}{n_P} \cdot \frac{V_O}{V_{CT}} \cdot \frac{1}{f_{SW}} \cdot \frac{1}{L_m} \cdot \frac{1}{D}}{\frac{1}{n_P} \cdot \frac{V_O}{V_{CT}} \cdot \frac{1}{f_{SW}} \cdot \frac{1}{L_m} \cdot \frac{1}{D}} \quad (\text{Eq. 19})$$

如果V CS小于V e，那么方程式16仍然是有效的
R CS的值，但添加了斜率补偿里
由外部斜坡必须减少

增加斜率补偿可以在
ISL6752使用CTBUF信号。CTBUF是放大的
表示出现在CT上的锯齿波信号
销。它偏离地面0.4V，是峰峰值的2倍
CT的幅度（0.4V至4.4V）。一个典型的应用总结了这一点
用电流检测反馈信号并应用结果
到CS引脚，如图6所示。

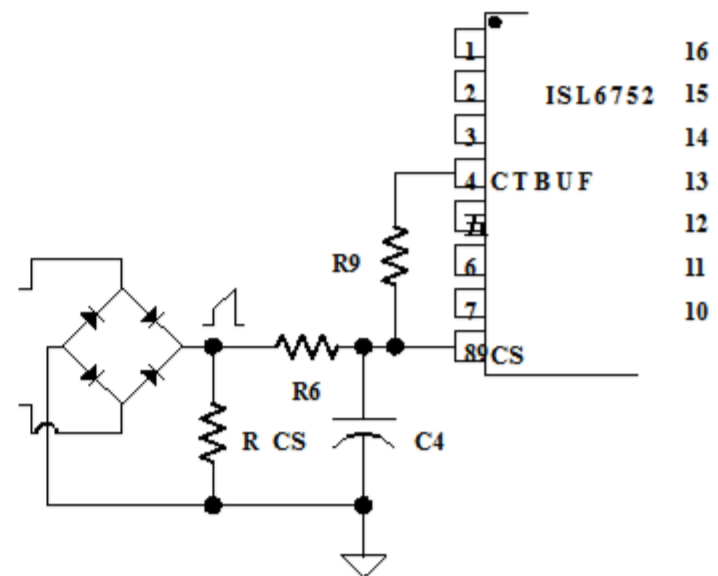


图6.添加斜率补偿

假设计者已经选择了RC滤波器的值
放置在CS引脚上，需要添加R9的值
适当的外部坡道可以通过叠加找到。

$$V_E - \Delta V_{CS} = \frac{V_O \cdot \frac{R_9}{R_6 + R_9} \cdot \frac{1}{n_{CT}} \cdot \frac{1}{f_{SW}} \cdot \frac{1}{L_m} \cdot \frac{1}{D}}{\frac{1}{n_P} \cdot \frac{V_O}{V_{CT}} \cdot \frac{1}{f_{SW}} \cdot \frac{1}{L_m} \cdot \frac{1}{D}} \quad (\text{情商20})$$

重新排列以解决R9产生公式21:

$$R_9 = \frac{V_O \cdot \frac{R_9}{R_6 + R_9} \cdot \frac{1}{n_{CT}} \cdot \frac{1}{f_{SW}} \cdot \frac{1}{L_m} \cdot \frac{1}{D}}{V_E - \Delta V_{CS}} \quad (\text{Eq. 21})$$

公式16中确定的R CS的值 必须为
重新调整，使电流感测信号呈现在
CS引脚由公式14预测。分频器创建
由R6和R9使这个必要。

$$R_{CS} = \frac{R_6 + R_9}{R_9} \cdot R \quad (\text{Eq. 22})$$

例:

V IN = 280V

V O = 12V

L O = 2.0μH

N p / N s = 20

L m = 2mH

I O = 55A

振荡器频率，F SW = 400kHz

占空比D = 85.7%

N CT = 50

R 6 = 499Ω

使用公式16 求解电流检测电阻R CS。

R CS = 15.1Ω

确定 必须添加的电压量 V_e
 电流反馈信号使用公式13.

$$V_e = 153\text{mV}$$

接下来, 从中确定磁化电流的影响
 公式18.

$$\Delta V_{CS} = 91\text{mV}$$

使用公式21, 求解求和电阻 R_9
 CTBUF到CS.

$$R_9 = 30.1\text{k}\Omega$$

Determine the new value of R_{CS} , R'_{CS} , using Equation 22.

$$R'_{CS} = 15.4\Omega$$

这个讨论确定了最小外部斜坡
 是必须的. 额外的斜坡补偿可能是
 考虑设计余量.

如果应用程序需要的时间不足约
 500ns, CTBUF信号可能无法充分发挥作用
 斜率补偿. CTBUF滞后于CT锯齿
 波形由300ns增加到400ns. 这种行为导致了
 下一个半周期开始时CTBUF的非零值
 当死亡时间很短.

在这些情况下, 可能会增加斜坡补偿
 通过外部缓冲CT信号, 如图7所示.

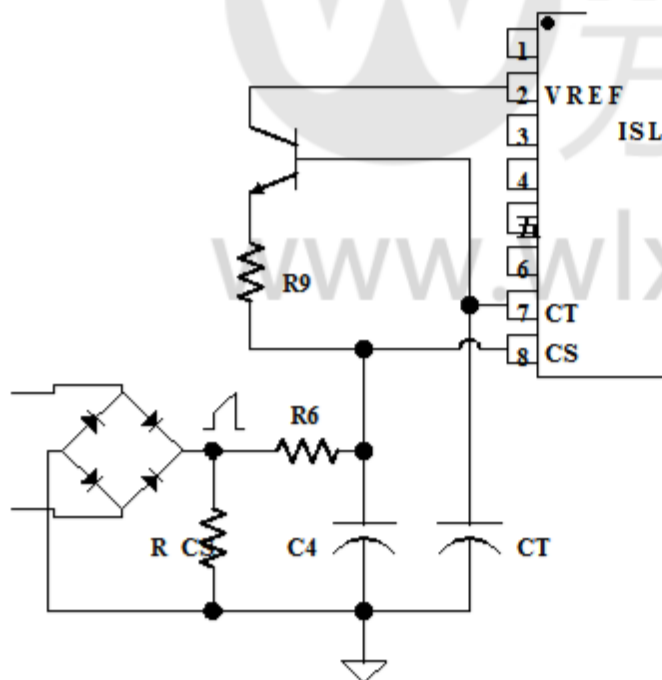


图7.使用CT添加斜率补偿

使用CT提供斜率补偿而不是CTBUF
 需要相同的计算, 除了方程式20
 和21个需要修改. 等式20成为:

$$V_E - \Delta V_{CS} = \frac{2D \cdot R_6}{R_6 + R_9} \cdot V \quad (\text{Eq. 23})$$

等式21成为:

$$R_9 = \frac{(2D) \cdot V_E - \Delta V_{CS}}{V_E - \Delta V_{CS}} \cdot \Omega \quad (\text{Eq. 24})$$

缓冲晶体管用于创建外部斜坡

CT应该有足够高的增益 (> 200)

最小化所需的基极电流. 无论基础电流如何
 需要将充电电流降低到CT并且将会
 降低振荡器频率.

ZVS全桥操作

ISL6752是一款全桥零电压开关 (ZVS)

PWM控制器的表现非常像传统硬盘

开关拓扑控制器. 而不是驱动对角线

电桥同时切换, 上部开关 (OUTUL,

OUTUR) 以固定的50% 占空比和较低的占空比驱动

开关 (OUTLL, OUTLR) 开启脉宽调制

后缘.

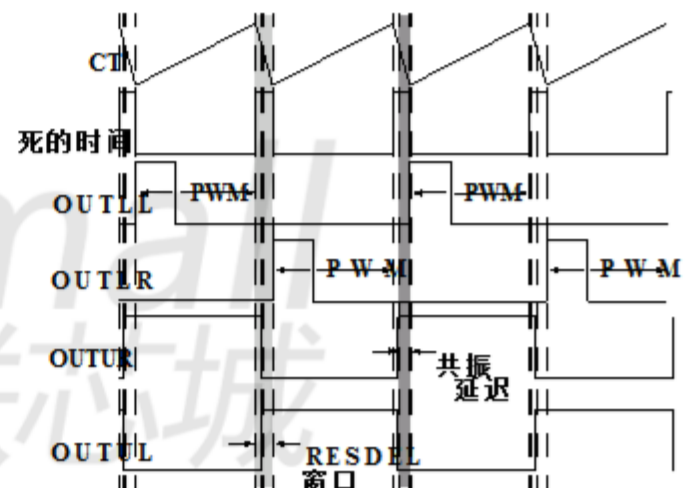


图8.桥驱动信号时序

为了理解ZVS方法如何运作, 必须做到这一点
 包括电路的寄生元件并检查a
 完整的开关周期.

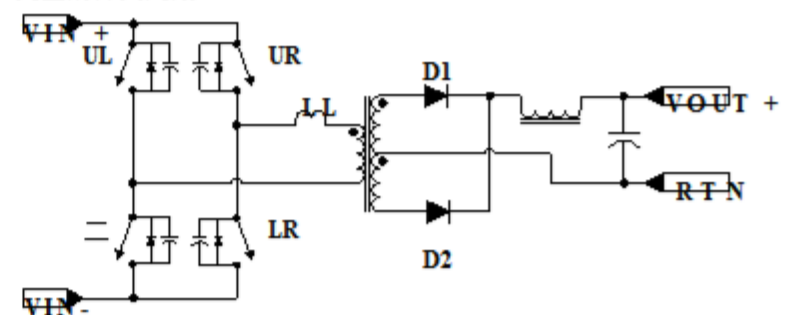


图9.理想化的全桥

在图9中, 功率半导体开关已经完成
 由具有并联二极管的理想开关元件取代
 电容, 输出整流器是理想的, 而且
 变压器漏感已包括在内
 离散元素. 寄生电容已经
 作为开关电容集中在一起, 但代表全部
 包括绕组的电路中的寄生电容

电容.每个开关都由其位置指定:上左(UL),右上(UR),左下(LL)和右下(LR).循环的开始,如图10所示
任意设置为在UL和UR上开关UL和LR
LL关闭.初级和次级电流的方向
分别由IP和IS表示.

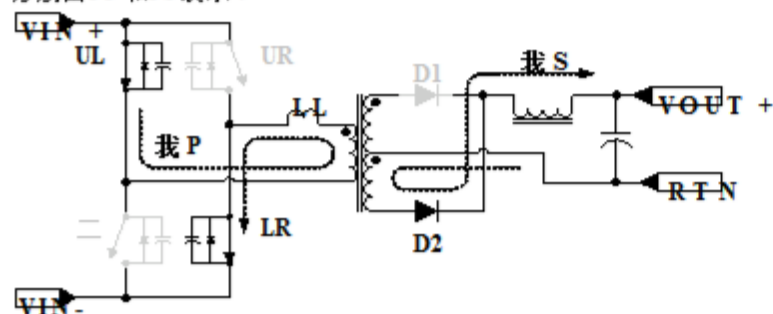


图10. UL - LR电源传输周期

开关时, UL-LR电力传输周期终止
由PWM确定LR关闭.当前流动
在初级不能被瞬间打断,所以呢
必须找到一条替代路径.电流流入
LR和UR的寄生开关电容,即充电
节点到VIN然后正向偏置体二极管
上部开关UR.

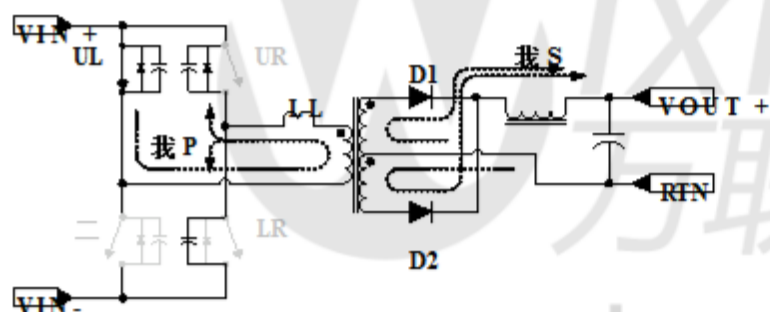


图11. UL-UR自由滑时期

初级漏感LL保持电流,
它现在围绕开关UL的路径循环,
变压器初级和开关UR.当开关LR打开时,
输出电感电流空转通过两个输出
二极管D1和D2.在切换转换期间,输出
电感电流有助于充电时的漏感
上下桥FET电容.

来自前一个电力传输周期的电流
往往在空转期间保持不变
因为变压器初级绕组本质上是
短路.二极管D1可能进行很少或没有
自由电流,取决于电路寄生效应.这个
行为与在传统行为中发生的行为完全不同
硬开关的全桥拓扑结构,其中空载
电流几乎均匀地分配在输出二极管之间,并且
在小学里根本没有流里.

这种情况在整个剩余时间内持续存在
周期.

在CT排放期间(也被称为
死亡时间),上部开关切换.开关UL关闭
并开关UR打开.鞋面的实际时间
开关切换取决于RESDEL, RESDEL设置
谐振延迟.施加到RESDEL的电压决定
在下一个开关之前提前多久进行切换
打开. ZVS转换发生在鞋帮之后
切换开关并在对角下开关转向之前
上.所需的谐振延迟是LC周期的1/4
由泄漏形成的电路的谐振频率
电感和寄生电容.共振
可以根据公式25估算转换.

$$\tau = \frac{\pi}{2} \sqrt{\frac{1}{\frac{1}{L} - \frac{R^2}{4C^2}}} \quad (\text{EQ. 25})$$

哪里 τ 是谐振过渡时间, LL是泄漏
电感, CP是寄生电容, R是
与LL和CP串联的等效电阻.

谐振延迟总是小于或等于
死区时间,可以使用公式26计算.

$$\tau_{\text{RESDEL}} = \frac{V_{\text{RESDEL}}}{2} \cdot DT \quad (\text{EQ. 26})$$

哪里 τ_{resdel} 是所需的谐振延迟, V resdel是一个
施加到RESDEL引脚的0V和2V之间的电压, 以及
DT是死时间(见方程1到5).

当上面的开关切换时, 主要电流是
流经UL必须找到一条替代路径.它
充电/放电开关UL的寄生电容
和LL直到LL的体二极管正向偏置.如果
RESDEL设置正确, 开关LL将在此打开
时间.输出电感不支持这种转换.它是
纯粹是由漏电感驱动的谐振过渡.

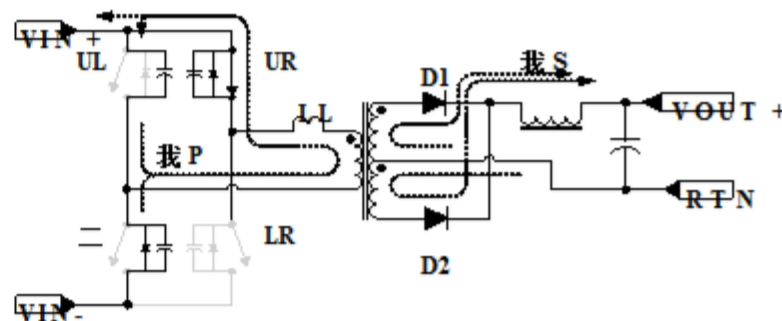


图12.上部开关拨片和谐振器
过渡

第二个电力传输周期在开关时开始
LL关闭.开关UR和LL接通时,主要和
次级电流流动,如图13所示.

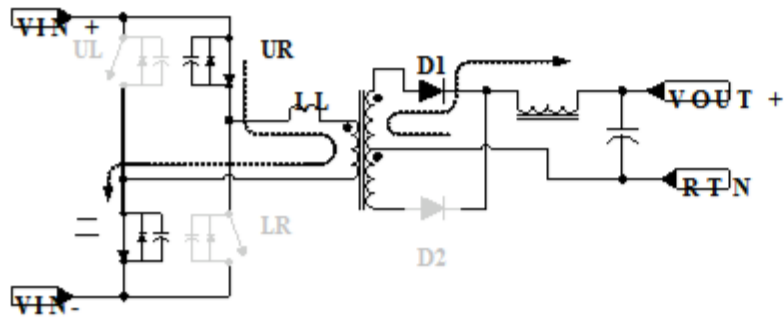


图13. UR - LL功率传输周期

开关时, UR - LL电力传输周期终止
根据PWM确定, LL关闭.当前流动
在初级必须找到一条替代路径.电流正在流动
进入寄生开关电容,从而对其进行充电
节点到VIN,然后正向偏置体二极管
上部开关UL.如前所述,输出电感电流
协助这一转变.初级漏感,
LL维持目前流通的电流
开关UR的路径,变压器的初级和开关UL.
当开关LL打开时,输出电感电流空闲
车轮主要通过二极管D1.二极管D2可能
实际上只进行很少或没有任何的空转
电流,取决于电路寄生效应.这种情况
持续半个周期的剩余时间.

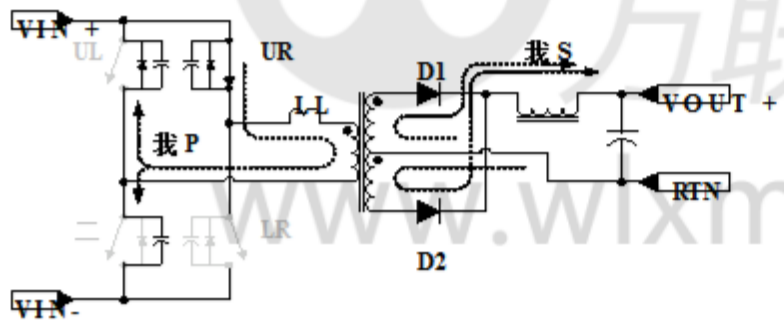


图14. UR - UL自由滑行期

当上面的开关切换时,主要电流是
流经UR必须找到一条替代路径.它
充电/放电开关UR的寄生电容
和LR,直到LR的体二极管正向偏置.如果RESDEL
设置正确,此时开关LR将打开.

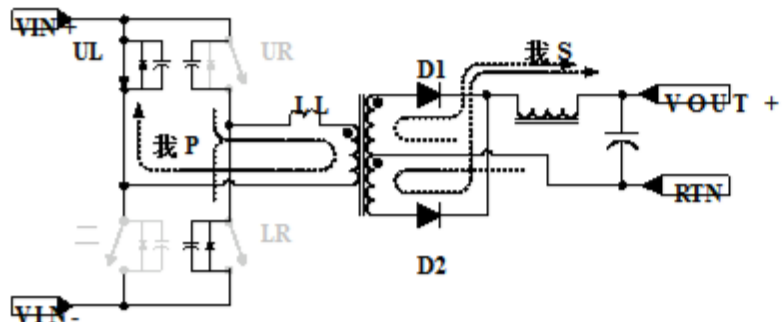


图15.上部开关切换和谐振过渡

第一个功率传输周期在开关LR时开始
关闭并重复循环. ZVS转换需要
漏电感有足够的能量储存
完全充电寄生电容.自从能量
存储的电流与电流的平方成正比 ($1/2 LL I^2$),
ZVS谐振转换与负载有关.如果泄漏
电感不能为ZVS存储足够的能量, a
分立电感可能与其串联加入
变压器初级.

同步整流器输出和控制

ISL6752提供双端PWM输出OUTLL
和OUTLR以及同步整流器 (SR) 输出,
OUTLLN和OUTLRN. SR的输出是
PWM输出的补充.应当指出的是
补充的输出结合使用
与PWM输出相反,即OUTLL和OUTLRN配对
OUTLR和OUTLLN一起配对.

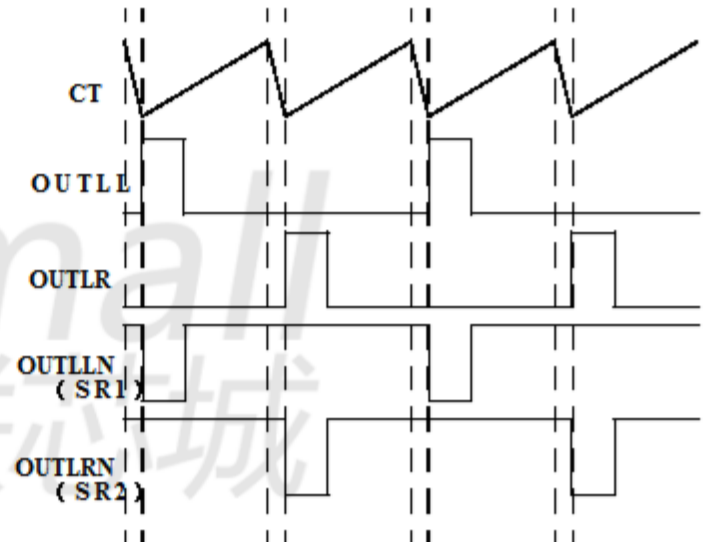


图16.基本波形时序

参考图16, SR在两者之间交替
在循环的空转部分 (OUTLL / LR
关闭), 当OUTLL或OUTLR为OFF时, 其中一个或另一个关闭
上.如果OUTLL打开,其相应的SR也必须打开,
表明OUTLRN是正确的SR控制信号.
同样,如果OUTLR打开,其相应的SR也必须是
表明OUTLLN是正确的SR控制信号.

ISL6752的一个有用功能是能够改变
PWM输出之间的相位关系 (OUTLL, OUT
LR) 及其补充 (OUTLLN, OUTLRN) $\pm 300\text{ns}$.
该功能可以让设计人员进行补偿
PWM FET之间传播时间的差异
和SR FET.施加到VADJ的电压控制着
相位关系.

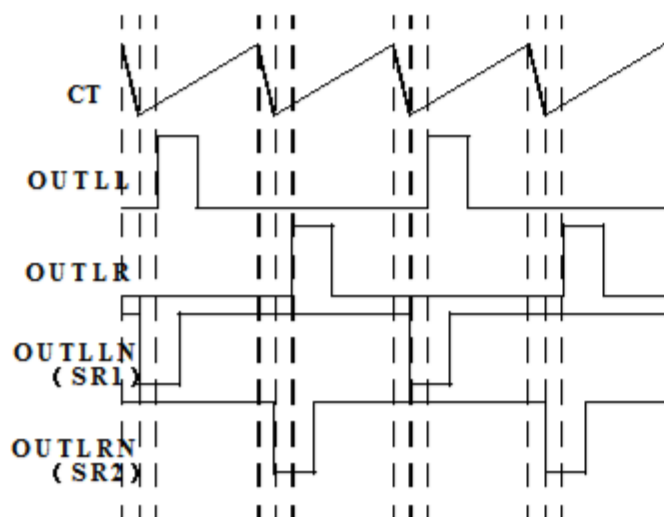


图17.具有PWM输出的波形时序
延迟, $0V < V_{ADJ} < 2.425V$

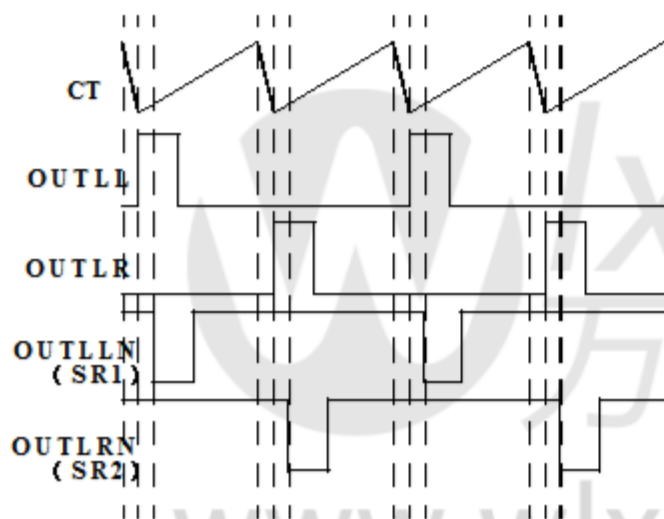


图18.具有SR输出的波形时序
延迟, $2.575V < V_{ADJ} < 5.00V$

将V_{ADJ}设置为V_{REF} / 2将不会导致任何输出延迟。

无延时电压具有±75mV的容差窗口。

控制电压低于V_{REF} / 2零延迟阈值

导致PWM输出OUTLL / LR延迟.控制

电压大于V_{REF} / 2零延迟阈值

导致SR输出OUTLLN / LRN延迟.它

应该注意的是, 当PWM输出OUTLL / LR,

被延迟, CS输出传播延迟增加

增加的延迟量。

提供延迟功能是为了弥补不匹配

PWM和SR输出之间的传播延迟

当一组信号穿过时可能会遇到这种情况

主要 - 次要隔离边界.如果需要, 个人

输出脉冲可根据需要被拉伸或压缩

使用外部电阻, 电容和二极管。

当PWM输出延迟时, 50%的上限输出同样延迟, 所以谐振延迟设置是不受影响。

开/关控制

ISL6752没有单独的启用/禁用

控制引脚. PWM输出OUTLL / OUTLR可能是

通过将V_{ERR}拉到地面来禁用.这样做会减少

占空比为零, 但上限为50%的占空比输出,

OUTUL / OUTUR, 将继续运作.同样, SR

输出OUTLLN / OUTLRN将高电平有效。

如果应用程序要求所有输出关闭, 那么

电源电压V_{DD}必须从IC上移除.这个

可以如图19所示完成。

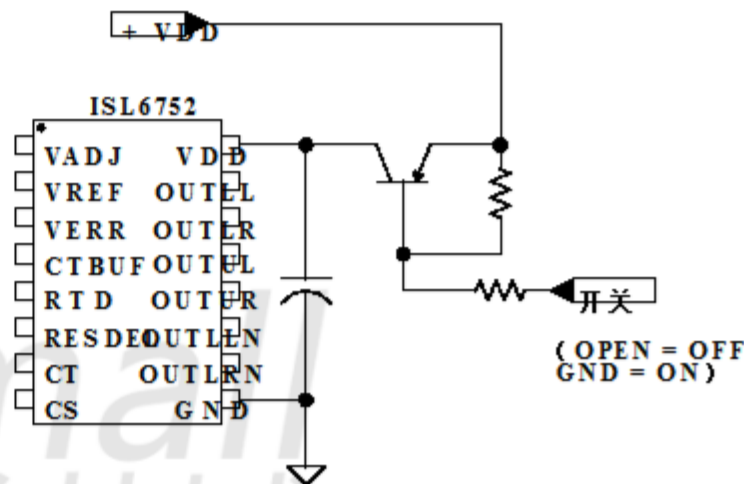


图19.使用VDD进行开/关控制

故障条件

如果V_{REF}或V_{DD}低于它们, 则会发生故障

欠压锁定 (UVLO) 阈值或热

保护被触发.当检测到故障时输出

被禁用低.当故障状态清除输出时

重新启用。

过电流状况不被视为故障, 并且确实如此

不会导致关机。

热保护

提供内部芯片过热保护.一个

集成温度传感器应该保护设备

结温超过+ 140°C.有

约+ 15°C的滞后。

地平线要求

仔细的布局对于令人满意的操作非常重要

设备.必须使用良好的地面飞机. V_{DD}和

应将V_{REF}直接旁路至高电平的GND

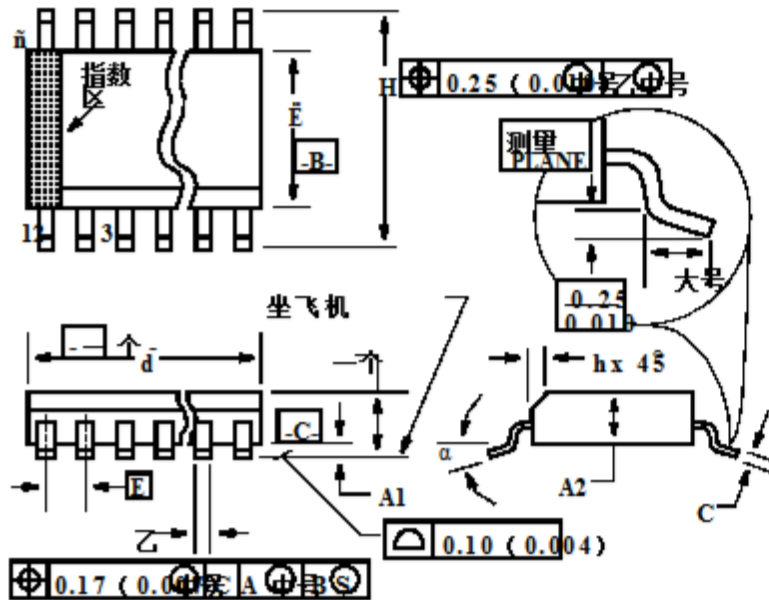
频率电容。

参考

- [1]雷德利河, “一个新的连续时间模型的电流 Mode Control”, IEEE Transactions on Power Electronics, Vol. 1991年4月6日第2号。

收缩小外形塑料包装 (SSOP)

四分之一大小的塑料包装 (QSOP)



笔记:

1. 符号在章节的“MO系列符号列表”中定义
2.2出版号95.
2. 根据ANSI Y14.5M-1982的尺寸和公差.
3. 尺寸“D”不包括模制闪光灯, 突起或门毛刺. 模具闪光, 突起和门毛刺不得超过每面0.15毫米 (0.006英寸).
4. 尺寸“E”不包括间隔闪光灯或突起. 交互闪光和突起不得超过0.25mm (0.010英寸).
5. 身体上的倒角是可选的. 如果它不存在, 一个视觉索引功能必须位于交叉阴影区内.
6. “L”是焊接到基板的端子的长度.
7. “N”是终端位置的数量.
8. 终端号码仅供参考.
9. 尺寸“B”不包括dambar凸起. 允许总共超过0.10毫米 (0.004英寸) 在最大物质条件下的“B”尺寸.
10. 控制尺寸: 英寸. 转换后的毫米尺寸 - sions不一定是确切的.

M16.15A

16引线收缩小型塑料包装
(0.150“宽体”)

符号	英寸		单位为毫米		笔记
	MIN	MAX	MIN	MAX	
一个	0.061	0.068	1.55	1.73	-
A1	0.004	0.0098	0.102	0.249	-
A2	0.055	0.061	1.40	1.55	-
乙	0.008	0.012	0.20	0.31	9
C	0.0075	0.0098	0.191	0.249	-
d	0.189	0.196	4.80	4.98	3
E	0.150	0.157	3.81	3.99	4
E	0.025 BSC		0.635 BSC		-
H	0.230	0.244	5.84	6.20	-
H	0.010	0.016	0.25	0.41	五
大号	0.016	0.035	0.41	0.89	6
N 1	6		16		7
α	0°	8°	0°	8°	-

Rev. 2 6/04

所有Intersil美国产品均采用ISO9000质量体系进行制造, 组装和测试.

Intersil公司的质量认证可以在www.intersil.com/design/quality上查看

Intersil产品仅按描述销售. Intersil公司保留随时更改电路设计, 软件或规格的权利. 因此, 请注意读者在下订单前确认数据表是最新的. 由Intersil提供的信息被认为是准确的. 但Intersil或其子公司不承担任何责任; 也不对任何可能导致第三方侵犯专利或其他权利的行为负责. 从它的使用. Intersil或其子公司的任何专利或专利权均不得暗示或以其他方式授予许可.

有关Intersil公司及其产品的信息, 请参阅www.intersil.com