

4通道和6通道高速, 自动方向感应逻辑电平 译码

ISL3034E, ISL3035E, ISL3036E 4通道和6通道双向, 自动方向感应, 电平转换器提供多电压系统所需的电平转换。数据传输速率高达100Mbps。自动方向感应功能使得ISL3034E, ISL3035E, ISL3036E非常适合存储卡级翻译 (或for通用四至六个频道级翻译) 尤其如此。逐位方向控制是期望的。V_{CC}和V_L电源电压设置器件两侧的逻辑电平。存在于IC的V_L侧的逻辑信号显示为更高IC的V_{CC}侧的电压逻辑信号, 反之亦然。ISL3035E具有一个CLK_RET输出, 用于返回相同的时钟信号应用于CLK_V_L输入, 但是模拟从I/O V_{CC}输入返回的数据的时序。

ISL3034E, ISL3035E, ISL3036E全速运行外部输入驱动器的输出源只有4mA。当前, 每个I/O通道被上拉至V_{CC}或V_L内部30µA电流源, 允许ISL3034E, ISL3035E, ISL3036E由推挽或开放式驱动程序。

ISL3034E和ISL3036E包含一个使能 (EN) 输入。当驱动电压较低时, IC就变成低功耗关闭模式, 所有I/O线路均为三态。所有版本具有自动关机模式, 可以放置零件。当V_{CC}小于V_L时也是同样的关闭状态。该关闭期间的I/O V_{CC}和I/O V_L的状态通过选择合适的产品 (见表1)。

ISL3034E, ISL3035E, ISL3036E以V_{CC}工作+2.2V至+3.6V的电压和+1.35V的V_L电压到+3.2V, 使它们成为数据传输的理想选择。低电压微控制器或ASIC和更高的电压组件。

表1. 功能概述

部分数	数据率 (Mbps)	数的通道	EN 销?	I/O V _L SHDN	I/O V _{CC} SHDN
ISL3034E	100	6	是	16.5kΩ到V _L	16.5kΩ到V _{CC}
ISL3035E	100	6	没有	75kΩ到V _L	高阻抗
ISL3036E	100	4	是	16.5kΩ到V _L	16.5kΩ到V _{CC}

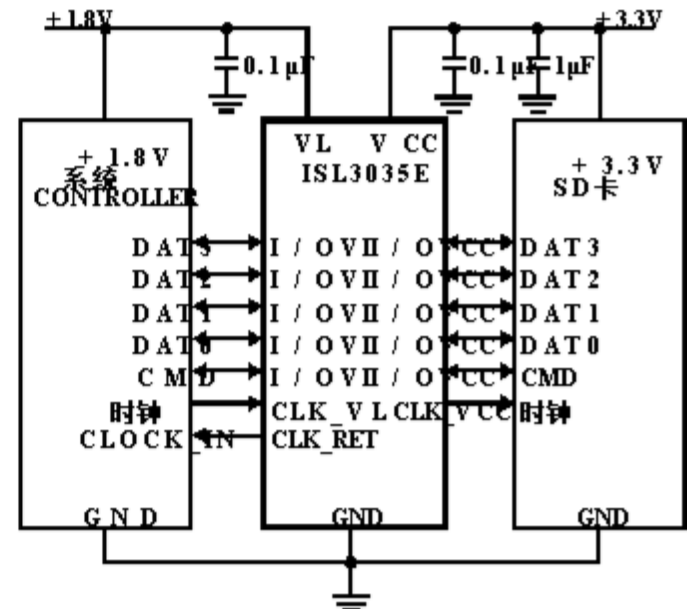
特征

- 最佳的一流ESD保护: ±15kV IEC61000-4-2 ESD保护所有输入, 输出和I/O线
- 100Mbps保证数据速率
- 四个 (ISL3036) 或六个 (ISL3034, ISL3035) 双向通道
- 自动方向感应消除方向控制逻辑
- 使能输入 (ISL3034E, ISL3036E) 用于逻辑控制。低功耗SHDN模式
- 时钟返回输出 (ISL3035E)
- 兼容4mA输入驱动器或更大
- +1.35V ≤ V_L ≤ +3.2V和+2.2V ≤ V_{CC} ≤ +3.6V电源电压范围
- 无铅 (符合RoHS)
- 16Ld µTQFN (2.6mmx1.8mm), 16Ld TQFN (3mmx3mm), 和14Ld QFN (3.5mmx3.5mm) 封装

应用

- 简化两个逻辑IC之间的接口操作在不同的电源电压下
- SD卡和MiniSD卡级别转换
- MMC (多媒体卡) 电平转换
- 记忆棒卡片级别转换

典型工作电路



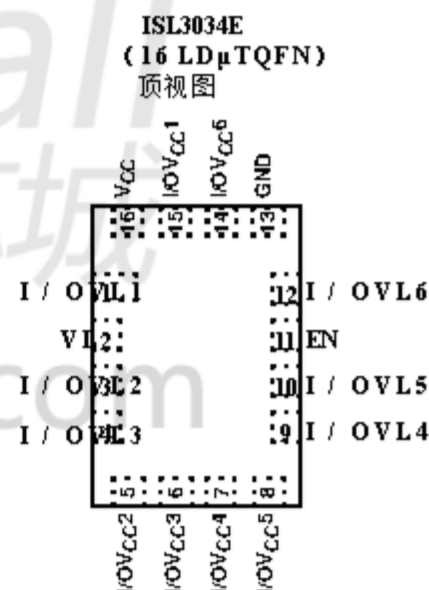
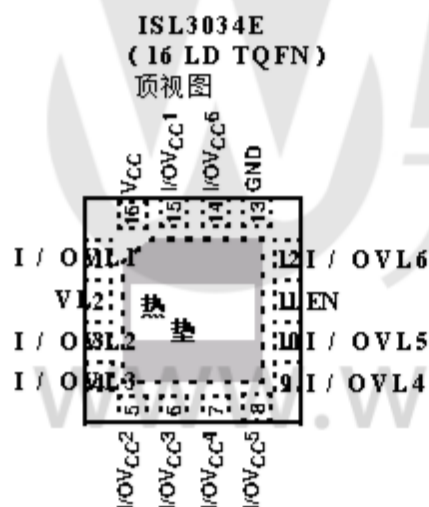
订购信息

部分 数	部分 打标	TEMP.范围 (C)	包 (无铅)	PKG. DWG. #
ISL3034EIRTZ (注1)	34TZ	-40到+85	16 Ld TQFN	L16.3x3A
ISL3034EIRTZ-T (注1, 3)	34TZ	-40到+85	16 Ld TQFN	L16.3x3A
ISL3034EIRUZ-T (注2, 3)	GAE	-40到+85	16 Ld μ TQFN	L16.2.6x1.8A
ISL3035EIRTZ (注1)	35TZ	-40到+85	16 Ld TQFN	L16.3x3A
ISL3035EIRTZ-T (注1, 3)	35TZ	-40到+85	16 Ld TQFN	L16.3x3A
ISL3035EIRUZ-T (注2, 3)	GAF	-40到+85	16 Ld μ TQFN	L16.2.6x1.8A
ISL3036EIRZ-T (注1, 3)	36EZ	-40到+85	14 Ld QFN	L14.3.5x3.5
ISL3036EIRUZ-T (注2, 3)	GAK	-40到+85	16 Ld μ TQFN	L16.2.6x1.8A

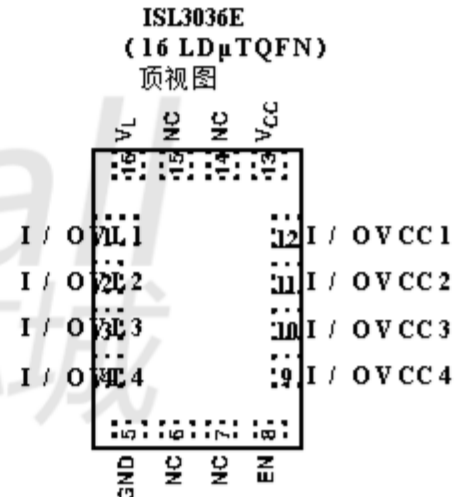
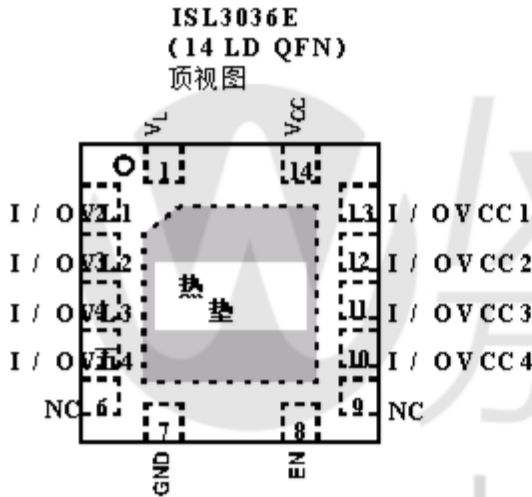
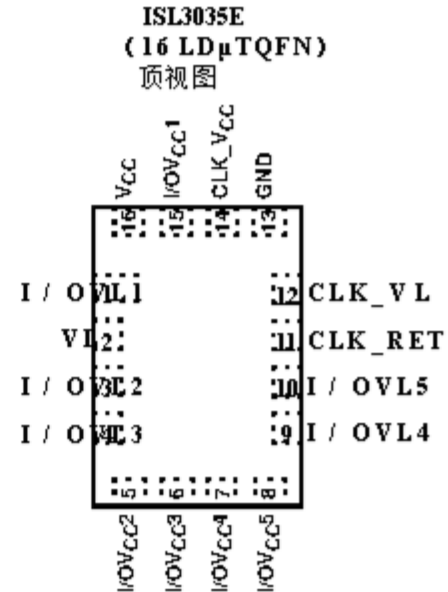
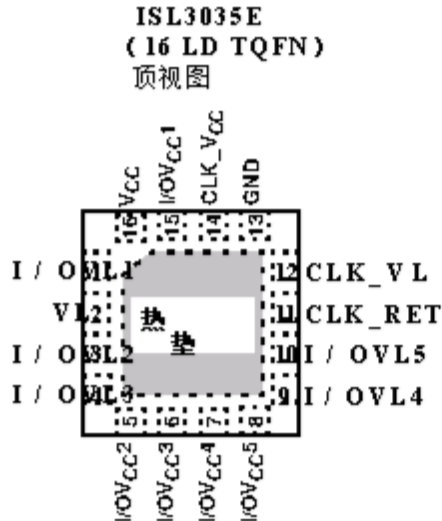
笔记:

1. 这些Intersil无铅塑料包装产品采用特殊的无铅材料组合, 模塑料/模具连接材料和100%哑光镀锡板加退火 (e3终端完成, 符合RoHS标准并兼容锡铅和无铅焊接操作). Intersil公司无铅产品MSL分类为无铅峰值回流温度, 符合或超过IPC / JEDEC J STD-020.
2. 这些Intersil无铅塑料包装产品采用特殊的无铅材料组合; 模塑料/模具附着材料和NiPdAu板 - e4终端完成, 这是符合RoHS标准并兼容锡铅和无铅焊接操作. Intersil无铅产品MSL分类为无铅峰值回流温度, 符合或超过IPC / JEDEC J STD-020的无铅要求.
3. 有关卷轴规格的详细信息, 请参阅TB347.

插脚引线



引出线 (续)



引脚说明

名称	功能	笔记
V CC	V CC 电源, +2.2V至+3.6V. 用一个0.1 μ F电容将V CC去耦至地.	对于正常操作, V CC > V L.
V L	V L 逻辑电源, +1.35V至+3.2V. 用一个0.1 μ F电容将V L去耦到地.	对于正常操作, V CC > V L.
G N D	接地引脚	
EN	± 15 kV IEC61000 ESD保护使能输入. 逻辑“0”使设备处于关机状态. 逻辑“1”启用该设备.	仅限ISL3034E和ISL3036E
I / O VCC	± 15 kV IEC61000 ESD保护输入/输出通道参考V CC.	
CLK_V CC	± 15 kV IEC61000 ESD保护输入/输出时钟通道参考V CC.	仅限ISL3035E
I / O V L	± 15 kV IEC61000 ESD保护输入/输出通道参考V L.	
CLK_V L	IEC61000 ESD保护输入时钟通道参考V L.	仅限ISL3035E
CLK_RET	IEC61000 ESD保护输出时钟通道参考V L.	仅限ISL3035E

绝对最大额定值

(所有电压参考GND。)

V _{CC} , V _L	-0.3V至+4V
I/OV _{CC} , CLK_V _{CC}	-0.3V至(V _{CC} +0.3V)
I/OV _L , CLK_V _L , CLK_RET.....	-0.3V至(V _L +0.3V)
EN.....	-0.3V至+4V
短路持续时间I/OV _L , I/OV _{CC} , CLK_V _{CC} , CLK_RET到GND.....	连续

热学信息

热阻 (典型值)

θJA (°C/W) θJC (°C/W)

14 Ld QFN封装 (注4,5).....	46	6
16 Ld TQFN封装 (注4, 5).....	74	10
16 LdμTQFN封装 (注4).....	93	44
最大存储温度范围.....	-65°C至+150°C	
最大结温.....	+150°C	
无铅回流曲线.....	请参阅以下链接 http://www.intersil.com/pbfree/Pb-FreeReflow.asp	

运行条件

工作温度范围.....-40°C至+85°C

小心: 请勿在延长的时间内以最大额定值或接近最大额定值运行。暴露于这些条件可能会对产品的可靠性产生不利影响, 导致不在保修范围内的故障。

笔记:

- θJA 是在自由空气中安装在高效热导率测试板上的组件上测量的, 具有“直接连接”功能 QFN和TQFN. 详情请参阅技术摘要TB379.
- 因为θJC, “壳体温度”位置是封装底面上暴露的金属焊盘的中心。

电气规格

V_{CC} = +2.2V至+3.6V, V_L = +1.35V至+3.2V, EN = V_L, 除非另有说明. 典型值为
V_{CC} = +3.3V, V_L = +1.8V, T_A = +25°C. (注6)。

参数	符号	测试条件	TEMP (°C)	MIN (注8)	TYP	MAX (注8)	单位
电源							
V _L 电源范围	V _L	(注6)	充分	1.35	-	3.2	V
V _{CC} 电源范围	V _{CC}	(注6)	充分	2.2	-	3.6	V
V _{CC} 静态电源电流	我 _{CC}	I/OV _{CC} = V _{CC} , I/OV _L = V _L	充分	-	18	三十	μA
V _L 静态电源电流	我 _{VL}	I/OV _{CC} = V _{CC} , I/OV _L = V _L	充分	-	12	18	μA
V _{CC} 关断电源电流	我 _{CCSD}	EN = GND或V _L > V _{CC} + 0.7V; ISL3034E和 仅限ISL3036E	充分	-	-	2.5	μA
		V _L > V _{CC} + 0.7V; 仅限ISL3035E	充分	-	-	2.5	μA
V _L 关断电源电流	我 _{LSD}	EN = GND或V _L > V _{CC} + 0.7V; ISL3034E和 仅限ISL3036E	充分	-	-	4	μA
		V _L > V _{CC} + 0.7V; 仅限ISL3035E	充分	-	-	4	μA
I/OV _{CC} , CLK_V _{CC} 三态 泄漏电流	我 _{LKG}	V _L > V _{CC} + 0.7V, V _O = 0V或V _{CC} , 仅限ISL3035E	充分	-	0.1	2	μA
EN 输入电流	我 _{IN_EN}	仅限ISL3034E和ISL3036E	充分	-	-	1	μA
V _L - V _{CC} 关断阈值 高	V _{TH_H}	V _{CC} 上升	充分	-0.2	0.05 V _L	0.7	V
V _L - V _{CC} 关断阈值 低	V _{TH_L}	V _{CC} 下降	充分	-0.2	0.1 V _L	0.7	V
I/OV _{CC} , I/OV _L 上拉 关机期间的电阻	R _{PU_SD1}	EN = GND; 仅限ISL3034E和ISL3036E	充分	10	16.5	23	kΩ
I/OV _L , CLK_V _L , CLK_RET 期间的上拉电阻 关掉	R _{PU_SD2}	V _L > (V _{CC} + 0.7V); 仅限ISL3035E	充分	45	75	105	kΩ
I/OV _L , CLK_V _L , CLK_RET 启动电流	我 _{VL_PUEN}	EN = V _L , I/OV _L = GND	充分	20	-	75	μA
I/OV _{CC} , CLK_V _{CC} 上拉 当前	I _{VCC_PU}	EN = V _L , I/OV _{CC} = GND	充分	20	-	75	μA
I/OV _L 至 I/OV _{CC} 直流电阻	R _{ON}		充分	-	3	-	kΩ

电气规格

V_{CC} = +2.2V至+3.6V, V_L = +1.35V至+3.2V, EN = V_L, 除非另有说明. 典型值为
V_{CC} = +3.3V, V_L = +1.8V, T_A = +25°C. (注6). (继续)

参数	符号	测试条件	TEMP (°C)	MIN (注8)	TYP	MAX (注8)	单位	
ESD 保护								
所有输入和I/O引脚从引脚到引脚 GND		IEC61000-4-2 气隙 放电	25	-	±15	-	千伏	
		IEC61000-4-2 接触放电	25	-	≥±9	-	千伏	
		人体模型	25	-	±15	-	千伏	
所有引脚		HBM, 每JEDEC	25	-	≥±12	-	千伏	
		机器模型, 根据JEDEC	25	-	±1300	-	V	
逻辑级别的阈值								
I/OVL, CLK_VL 输入电压 高门限	V IHL	(注7)	充分	-	-	VL - 0.2	V	
I/OVL, CLK_VL 输入电压 低阈值	V ILL	(注7)	充分	0.15	-	-	V	
I/OVCC, CLK_VCC 输入电压 高门限	V IHC	(注7)	充分	-	-	VCC - 0.4	V	
I/OVCC, CLK_VCC 输入电压 低阈值	V ILC	(注7)	充分	0.2	-	-	V	
EN输入电压高阈值	V IH		充分	-	-	VL - 0.4	V	
EN输入电压低阈值	V IL		充分	0.4	-	-	V	
I/OVL, CLK_RET 输出电压 高	V OHL	IOH = 20μA, I/OVCC ≥ VCC - 0.4V	充分	2/3 VL	-		V	
I/OVL, CLK_RET 输出电压 低	V OLL	IOL = 20μA, I/OVCC ≤ 0.2V	充分	-	-	1/3 VL	V	
I/OVCC, CLK_VCC 输出 电压高	V OHC	IOH = 20μA, I/OVL ≥ VL - 0.2V	充分	2/3 VCC	-		V	
I/OVCC, CLK_VCC 输出 电压低	V OLC	IOL = 20μA, I/OVL ≤ 0.15V	充分	-	-	1/3 VCC	V	
上升/下降时间加速器阶段								
加速器脉冲持续时间		在下降的边缘	25	-	3	-	NS	
		在上升的边缘	25	-	3	-	NS	
I/OVL, CLK_RET 输出 加速器源阻抗		VL = 1.62V	25	-	11	-	Ω	
		VL = 3.2V	25	-	6	-	Ω	
I/OVCC, CLK_VCC 输出 加速器源阻抗		VCC = 2.2V	25	-	9	-	Ω	
		VCC = 3.6V	25	-	8	-	Ω	
I/OVL, CLK_RET 输出 加速器接收器阻抗		VL = 1.62V	25	-	9	-	Ω	
		VL = 3.2V	25	-	8	-	Ω	
I/OVCC, CLK_VCC 输出 加速器接收器阻抗		VCC = 2.2V	25	-	10	-	Ω	
		VCC = 3.6V	25	-	9	-	Ω	
时序特性 (RSOURCE = 150Ω, 输入上升/下降时间 ≤ 1ns)								
I/OVCC, CLK_VCC 上升时间	t RVCC	RS = 150Ω, CI/OVCC = 10pF, C CLK_VCC = 10pF 充分 推拉式驱动器	-	-	-	3.2	NS	
I/OVCC, CLK_VCC 下降时间	t FVCC	RS = 150Ω, CI/OVCC = 10pF, C CLK_VCC = 10pF 充分	-	-	-	3.2	NS	
I/OVL, CLK_RET 上升时间	t RVL	RS = 150Ω, CI/OVL = 15pF, C CLK_RET = 15pF, 推挽式驱动器	VL ≥ 1.35V	充分	-	-	4	NS
			VL ≥ 1.62V	充分	-	-	3.5	NS

电气规格

$V_{CC} = +2.2V$ 至 $+3.6V$, $V_L = +1.35V$ 至 $+3.2V$, $EN = V_L$, 除非另有说明. 典型值为
 $V_{CC} = +3.3V$, $V_L = +1.8V$, $T_A = +25^\circ C$. (注6). (继续)

参数	符号	测试条件	TEMP ($^\circ C$)	MIN (注8)	TYP	MAX (注8)	单位
I/OVL, CLK_RET下降时间	t_{FVL}	$R_S = 150\Omega$, $C_{I/OVL} = 15pF$, $C_{CLK_RET} = 15pF$	$V_L \geq 1.35V$	充分	-	-	4 NS
			$V_L \geq 1.62V$	充分	-	-	3.5 NS
I/OVCC, CLK_VCC 传播 延迟 (驱动I/OVL, CLK_VL)	t_{PDVCC}	$R_S = 150\Omega$, $C_{I/OVCC} = 10pF$, $C_{CLK_VCC} = 10pF$, 推挽式 司机	$V_L \geq 1.35V$	充分	-	-	7.5 NS
			$V_L \geq 1.62V$	充分	-	-	6.5 NS
t_{PDVCC} 频道到频道 偏斜 (注9)	t_{SKEWC}		$V_L \geq 1.35V$	充分	-	-	1.3 NS
			$V_L \geq 1.62V$	充分	-	-	1 NS
I/OVL, CLK_RET传播 延迟 (驱动I/OVCC, CLK_VCC)	t_{PDVL}	$R_S = 150\Omega$, $C_{I/OVL} = 15pF$, $C_{CLK_RET} = 15pF$, 充分 推拉式驱动器		-	-	-	6.5 NS
t_{PDVL} 通道间 偏差 (注9)	t_{SKEWL}		$V_L \geq 1.35V$	充分	-	-	1.3 NS
			$V_L \geq 1.62V$	充分	-	-	0.8 NS
从EN高电平延迟到I/OVCC 活性	t_{EN-VCC}	$R_{LOAD} = 1M\Omega$, $C_{I/OVCC} = 10pF$ (ISL3034E和 ISL3036E)	25	-	1.5	-	微秒
从EN高延迟到I/OVL 活性	t_{EN-VL}	$R_{LOAD} = 1M\Omega$, $C_{I/OVL} = 15pF$ (ISL3034E和 ISL3036E)	25	-	1.5	-	微秒
最大数据速率	DR 1.35	推挽式操作, $R_{SOURCE} = 150\Omega$, $C_{I/OVCC} = 10pF$, $C_{I/OVL} = 15pF$, $C_{CLK_VCC} = 10pF$, $C_{CLK_RET} = 15pF$	$V_L \geq 1.35V$	充分	85	-	Mbps 的
	DR 1.6		$V_L \geq 1.62V$	充分	100	-	Mbps 的

笔记:

6. 正常工作期间, V_L 必须小于或等于 $V_{CC} - 0.2V$. 但是, 在启动和关闭期间, V_L 可能大于 V_{CC} 条件和部件不会闭锁或损坏.
7. 输入阈值参考升压电路.
8. 除非另有说明, 具有MIN和/或MAX限制的参数在 $+25^\circ C$ 下进行100%测试. 表征确定的温度限制并没有经过生产测试.
9. 所有I/OVL通道支持延迟之间的增量或所有I/OVCC通道支持延迟之间的增量, 所有通道在相同测试条件下测试.

测试电路和波形

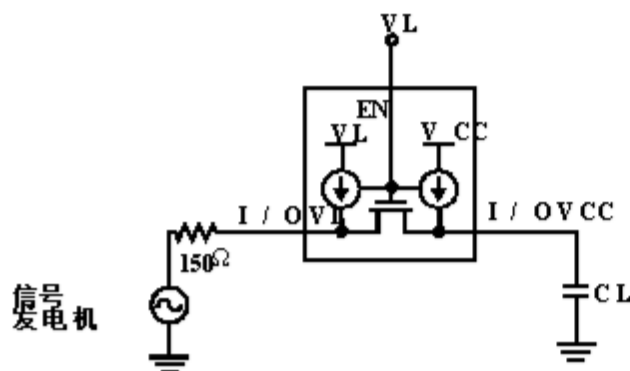


图1A. 测试电路

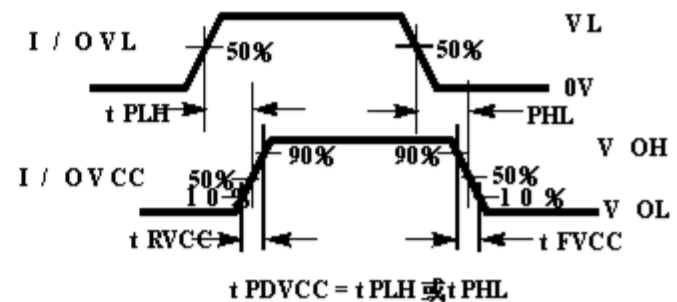


图1B. 测量点

图1. I/OVCC 输出传输延迟和转换时间 (PUSH-PULL)

测试电路和波形 (续)

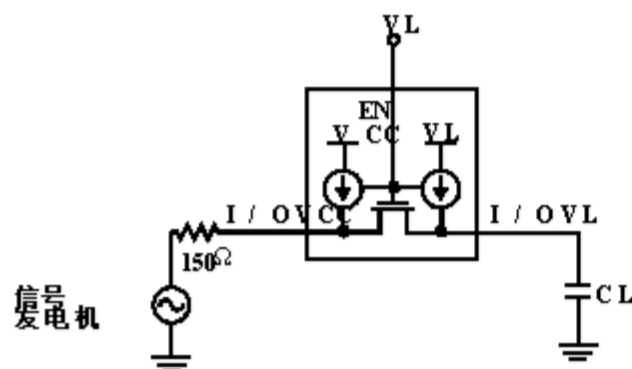


图2A. 测试电路

图2. I/OVCL 输出传输延迟和转换时间 (PUSH-PULL)

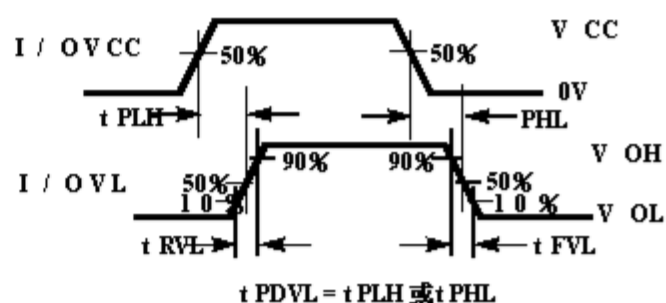
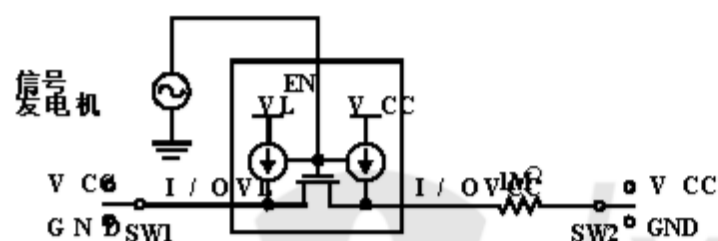


图2B. 测量点



参数	SW1	SW2
t ENL	GND	V CC
t ENH	V CC	GND

图3A. 测试电路

图3. I/OVCC 输出使能时间

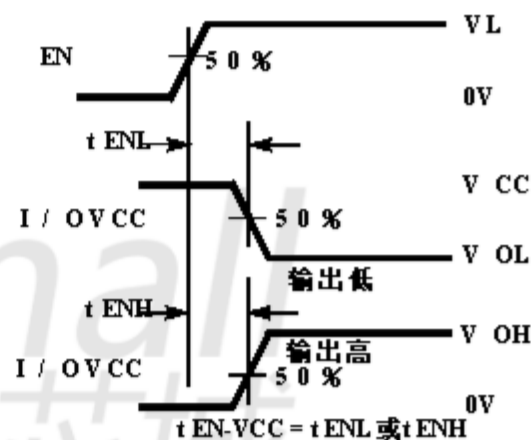
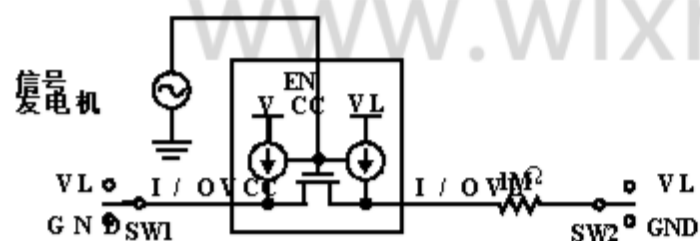


图3B. 测量点



参数	SW1	SW2
t ENL	GND	VL
t ENH	VL	GND

图4A. 测试电路

图4. I/OVCL OUTPUT 使能时间

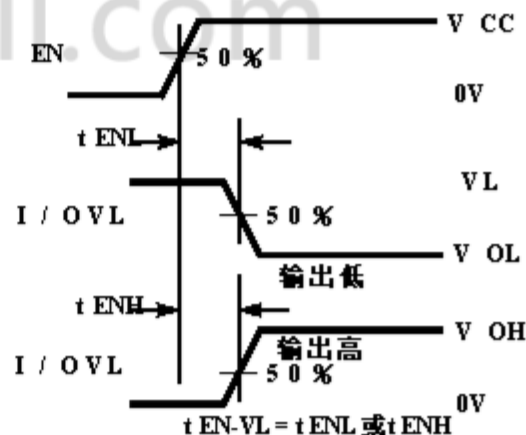


图4B. 测量点

应用信息

得度

ISL3034E, ISL3035E, ISL3036E均为100Mbps, 用于多电源的双向电压电平转换IC 电压系统. 这些产品转移较低的电压水平 在一个接口侧 (由V_L提供) 到更高的电压 另一个接口侧的电平 (由V_{CC}提供), 或者副作用 反之亦然. I/OV_L引脚的V_{OH}跟踪V_L电源, 而V_{OH} 的I/OV_{CC}引脚跟踪V_{CC}电源.

这些IC具有按位自动方向感应功能，增加灵活性，并消除对方向的需求控制引脚。在芯片上拉电流源在主动模式和SHDN模式下的上拉电阻，消除了需要大多数外部总线电阻。驱动程序接口这些电平转换器可以是漏极开路或推挽式，并且所有三个版本也可以用于单向水平转移。

这三个版本共享相同的架构，但是ISL3034E是一个通用的6通道版本，而6通道ISL3035E专门针对SD卡等存储卡应用程序。4通道ISL3036目标半字节和基于字节的应用，以及4线SPI接口。电源范围允许两者之间的电平转换V_L侧的1.5V、1.8V和2.5V供电设备V_{CC}侧2.5V和3.3V器件。

操作原則

启用时，这些电平转换器会检测到转换 I/O 引脚，并驱动适当的逻辑电平。对应的 I/O 引脚在另一个“侧”。如果过渡是低到高，通道将电压转换到 V_{CC} （对于在 I/O_{VL} 引脚上转换）或者下降到 V_L （用于转换一个 I/O_{CC} 引脚），然后驱动另一个移位的电平侧。ISL3035E 每当 $V_{CC} > V_L + 200\text{mV}$ 时，而如果 $EN = 1$ AND，则 ISL3034E 和 ISL3036E 启用 $V_{CC} > V_L + 200\text{mV}$ 。

一旦检测到任一I/O引脚上的转换,即该通道加速器电路主动驱动对面(输出)引脚连接到GND或输出的电源轨,然后转动关闭.弱保持电路然后保持逻辑状态直到输入为三态,或直到发生另一个有效转换在该通道的任一I/O引脚上.图5显示了一个电平转换通道的简化框图.该加速器电路包括高和低阈值探测器,一个带有电平转换器和大输出的镜头驱动程序.在I/OVL或I/OVCC引脚之一上进行转换暂时将该引脚定义为输入.当高或低门槛被越过,一次性触发PMOS或NMOS驱动器分别在另一侧(有效地输出).这些司机足够大,可以快速行驶输出节点连接到相应的电源或GND.注意“输出”上的这种转换将启动转换检测器.该引脚触发其加速器,反馈回“输入”帮助加强缓慢的过渡,例如来自某个国家的缓慢过渡

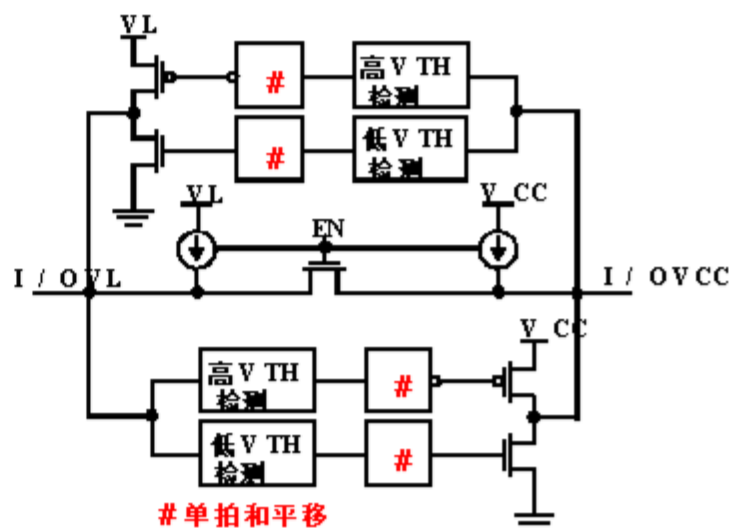


图5.单通道简化示意图

漏极开路型驱动器,一旦一举 - 因此
加速器 - 超时 (大约3ns至4ns), 大
输出驱动器三态和引脚弱保持在
在 I/O_{VL} 和 I/O 之间由小型NMOS晶体管的最后状态
 I/O_{VCC} (低电平) 或小电流源 (对于低电平)
高) 在这种静态状态下, I/O 引脚很容易被过驱
从外部驱动程序的下一个转换, 有大
在加速器中的上拉和下拉设备 (而不仅仅是一个
主动拉升) 几乎消除了对此的担忧
外部驱动器的输出阻抗以及阻抗
对 V_{OL} , 下降时间和数据速率的影响。

每个I/O引脚和电源上的弱上拉电流源
NMOS通道晶体管在IC处于开启状态时保持ON状态
启用.如果一个频道的外部驱动器三态,弱
上拉电流要么保持I/O引脚为高电平,要么保持最后一个
状态是低电流源拉高I/O引脚.在
后者的情况下,每个频道的加速器都会再次出现
当I/O V_L或I/O V_{CC}电压超过负载电压时触发
加速器的高门槛水平.

自动方向感应

每个级别的翻译通道独立和自动确定数据传输的方向。没有任何外部控制信号。如前所述，a立即转换到任一通道的I/O引脚。将该引脚定义为输入，然后进行转换和驱动。即输入信号到通道的相应引脚上。其他端口（现在的输出）.经过短暂的积极驾驶，两个I/O引脚返回到其弱的“保持”模式，其中任一I/O引脚上的下一个转换都将决定方向为下一次转移。

自动感应节省宝贵的处理器GPIO引脚（三个[CLK, CMD, DAT]用于SD卡应用程序，或者六个用于SD卡通用十六进制格），并简化了软件与外设接口相关联。

使用鼠标驱动程序

这些水平翻译器基于加速器的架构
在推拉或开放式排水系统驱动下工作效果同样好
键入驱动程序（例如，用于MMC中的CMD行初始化

应用程序) .低静态上拉电流很容易
被主动下拉过度驱动, 以及反馈性质
的加速器 (即加速器在一个方向上点火)
也会在相反方向触发加速器)
一旦输入信号通过, 被动上拉
加速器的高阈值上拉电流和负载
电容设置输入信号的上升时间, 并因此而定
最大数据速率. 对于较慢的数据速率, 内部上拉
目前可能就足够了, 但数据速率更高 - 或者更重要
负载信号线 - 可能需要一个外部上拉电阻.

使用外部总线电阻

如前所述, 这些级别转换器包含 I/O
引脚上拉电流源启用时, 和 I/O 引脚
SHDN 中的上拉电阻 (ISL3035E 的 I/OVCC 除外)
引脚). 因此, 外部上拉或下拉电阻
应该没有必要, 并且不推荐, 除非
采用高速开漏信号.

电源

广泛的供应范围

这些 IC 采用各种电源电压工作.
VL 旨在连接到 1.5V, 1.8V 和 1.8V 的电源
2.5V 供电设备, 而 VCC 的目标是 2.5V, 以及
3.3V 组件. 请记住, VCC 必须更大
比 VL 正确操作.

电源顺序

VCC 或 VL 可能首先上电, 但 IC
保持在 SHDN 中, 直到 VCC 超过 VL 为止
200mV. 没有 VL 可能超过 VCC 多达 4V
造成任何损害.

I/O 引脚输入阈值与电源电压

尽管第 4 页上的“电气规格”表格
显示了固定的 I/O 引脚输入阈值 (VIH, VIL)
来自电源或 GND 的三角形, 阈值更好
以用品的百分比表示. 典型的
I/OVCC 和 CLK_VCC VIH 运行大约 55% 至 60% 的 VCC,
而相应的 VIL 则约占 VCC 的 33%. 该
典型的 I/OVL 和 CLK_VL VIH 运行约 60% 至 70% 的 VL,
而相应的 VIL 则约为 VL 的 25% 至 35%.

低功耗 SHDN 模式

这个级别转换器系列具有低功耗 SHDN
模式三态显示所有的 I/O 和输出引脚
降低电流消耗, 并启用任何上拉
端口 I/O 引脚上的电阻 (见表 1). ISL3034E
当 EN 输入时, ISL3036E 进入 SHDN 模式
切换为低电平, 或在 VCC 电压下降时自动切换
低于 VL 电压. ISL3035 没有使能引脚, 所以它
只有 VCC 低于 VL 时才进入 SHDN. VL 供应
为 EN 电路供电.

ISL3034E 和 ISL3036E

ISL3034E 和 ISL3036E 是通用级别
具有使能引脚的转换器, 以及六个或四个通道,

分别. 两款产品均包含 SHDN 模式 16.5k
I/OVCC 和 I/OVL 引脚上的上拉.

ISL3035E

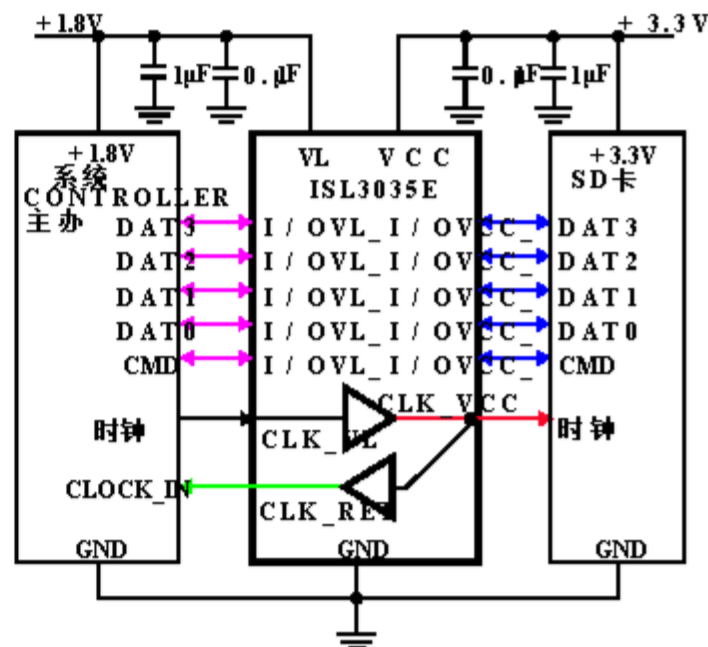


图6. SD卡应用中的ISL3035E

ISL3035E 专门针对存储卡应用,
图6说明了它在SD卡应用程序中的使用.
而不是六个通用的渠道, ISL3035E
具有五个通用通道和一个专用通道
CLK通道. 在存储卡应用中, CLK通道
是由主机控制器驱动的单向信号
由存储卡用于同步数据读取和
写道. ISL3035E的CLK通道是独一无二的
主CLK施加到CLK_VL引脚路由到内存
通过CLK_VCC引脚连接, 但也会循环回主机
在CLK_RET引脚上. 这个CLK_RET信号更好地模仿
从存储卡返回的“读取”数据的时间 (请参阅
图21为信号时序), 所以使用CLK_RET作为主机
输入CLK改善了CLK与数据时序的关系.

CLK_RET 严格来说是一个输出, CLK_VL 严格来说是一个输出
输入. 如果 ISL3035E 应用程序需要第六个 I/O 通道
那么用户需要连接 CLK_VL 和 CLK_RET
一起. 以这种方式连接, 组合频道有
与其他 I/O 通道相同的架构. 两个 CLK_RET
和 CLK_VL 具有等效的上拉电流源,
SHDN 上拉电阻, 因此将这两个引脚连接在一起
两种模式下的上拉电流都会加倍.

逐位的自动方向控制消除了对...的需要
GPIO 信号来控制 CMD 上的数据流
DAT 线.

ISL3035E 没有使能引脚, 所以它只进入低电平
当 VCC 降至 VL 以下时, 驱动 SHDN 模式. 没有
I/OVCC 和 CLK_VCC 引脚上的 SHDN 上拉电阻,
但有 75k Ω I/OV 上的引脚 L, CLK_VL 和
CLK_RET 引脚.

一流的ESD保护

这些器件上的所有引脚都包括3类 ($> 12\text{kV}$) 人类人体模型 (HBM) ESD保护结构, 但输入和I/O引脚结合了先进的结构允许他们能够在超过 $\pm 15\text{kV}$ HBM和ESD的ESD事件中幸存下来 $\pm 15\text{kV}$ 到IEC61000-4-2. I/OVCC引脚是特别的, 因为它们通常连接, 因此易受ESD损害到成品外部的暴露端口. 只需轻触端口引脚或连接内存卡, 可能导致可能破坏的ESD事件. 未受保护的IC. 这些新的ESD结构可以保护电路板设备是否通电. 降低了电平转换性能. 这个内置的ESD保护消除了对板级保护的需求. 结构 (例如, 瞬态抑制二极管) 和相关的, 不希望的电容性负载. 至确保内置ESD保护的全部好处, 直接将IC的GND引脚连接到低阻抗GND平面.

IEC61000-4-2测试

IEC61000测试方法适用于成品设备, 而不是个人IC. 因此, 最有可能的引脚遭受可持续发展的事件是那些暴露于外部世界 (通常是存储卡中的I/OVCC引脚应用程序), 但ISL3034E, ISL3035E和ISL3036E在所有逻辑和I/O引脚上均具有IEC61000 ESD保护功能 (I/OVL和I/OVCC以及CLK引脚). 不像HBM以及仅测试每个引脚到引脚的MM方法. 没有通电组合, IEC61000测试是在其典型应用中与IC一同进行.

配置 (应用电源). IEC61000标准较低的限流电阻与较大的电荷耦合. 存储电容器的测试结果比测试结果要严重得多. HBM测试. 这些内置的额外ESD保护器件的引脚允许设计满足4级的设备而不需要额外的板级保护.

气隙放电测试方法

对于这种测试方法, 带电的探针尖端朝向IC引脚直到电压回落. 电流波形交付给IC引脚取决于接近速度, 湿度, 温度等, 因此很难获得可重复的结果. 所有EN, CLK和I/O引脚均可承受 $\pm 15\text{kV}$ 气隙放电, 相对于GND.

接触放电测试方法

在接触放电测试期间, 探头接触到因此, 在探针尖端通电之前测试引脚. 消除与气隙相关的变量. 卸货. 结果是更加可重复和可预测的测试, 但设备限制会阻止测试设备的电压高于 $\pm 9\text{kV}$. 该系列器件可以承受 $\pm 9\text{kV}$ 的接触EN, CLK和I/O上的放电 (相对于GND引脚) 引脚.

布局和解耦考虑

这些水平翻译器的高数据速率和快速信号转换要求加速器具有高瞬态电流. 因此, 短而低的电感电源走线和IC的1/8英寸去耦是必不可少的. 非常低阻抗的GND返回路径.

典型性能曲线

VCC = 3.3V, VL = 1.8V, CL = 15pF, RSOURCE = 150 Ω , 数据速率 = 100Mbps, 推挽式驱动器, TA = +25°C; 除非另有规定.

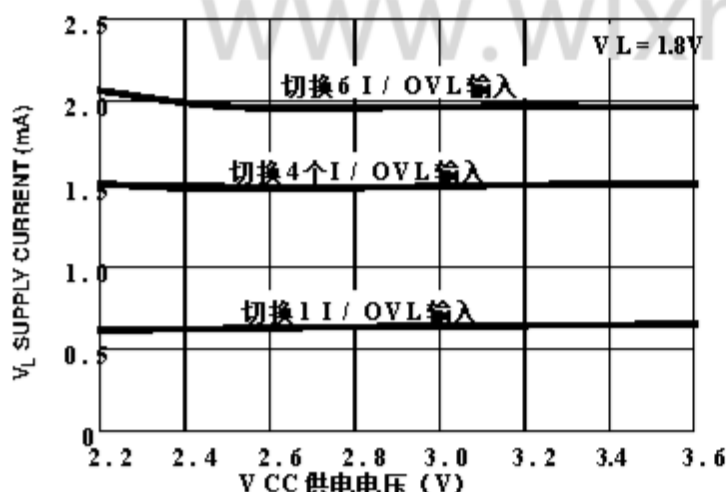


图7. VL电源电流与VCC电源电压的关系

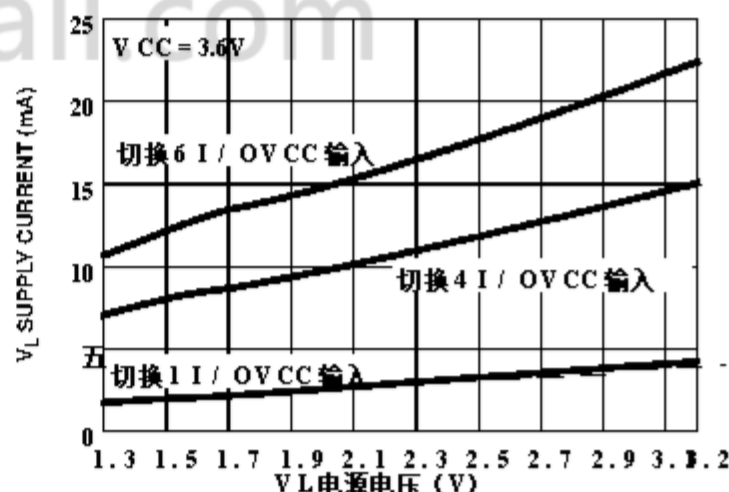


图8. VL电源电流与VL电源电压的关系

典型性能曲线

$V_{CC} = 3.3V$, $V_L = 1.8V$, $C_L = 15pF$, $R_{SOURCE} = 150\Omega$, 数据速率 = 100Mbps, 推挽式驱动器,
 $T_A = +25^\circ C$; 除非另有规定。(继续)

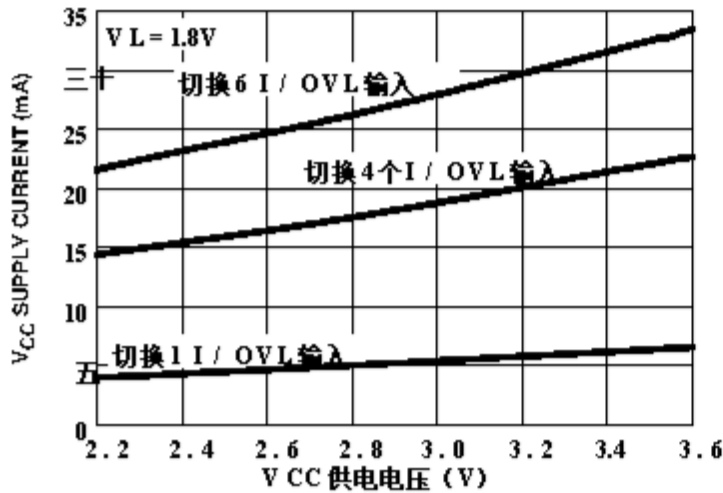


图9. V_{CC} 电源电流与 V_{CC} 电源的关系
电压

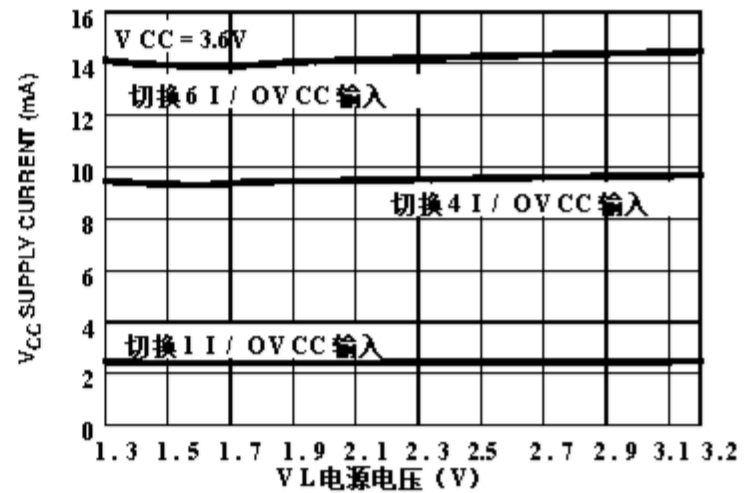


图10. V_{CC} 电源电流与 V_L 电源电压的关系

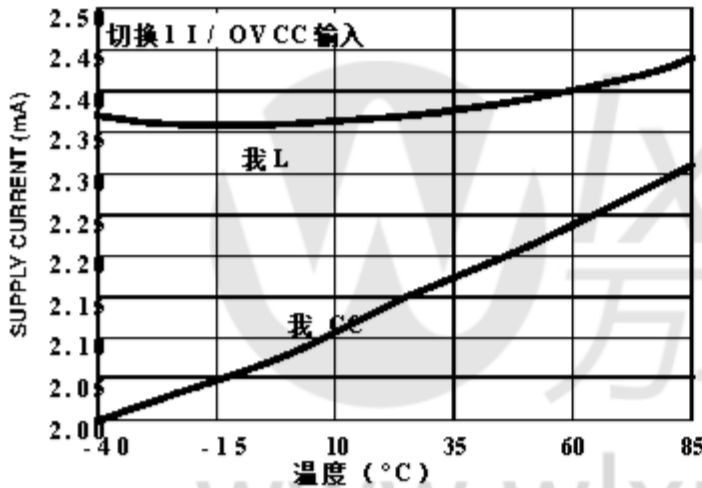


图11. 供电电流与温度的关系

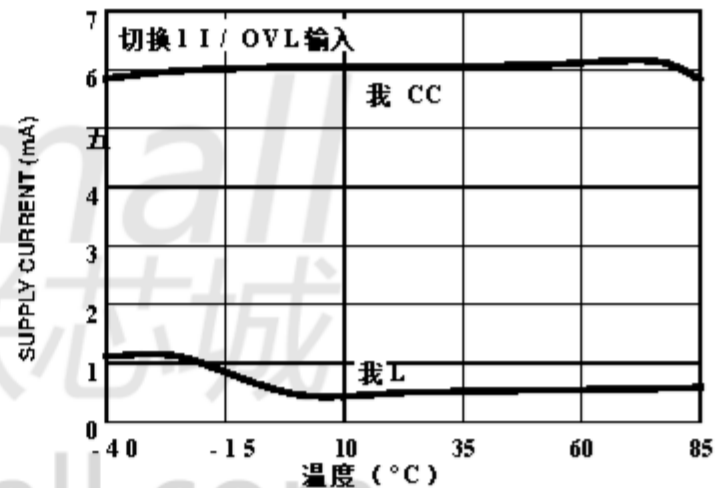


图12. 电源电流与温度

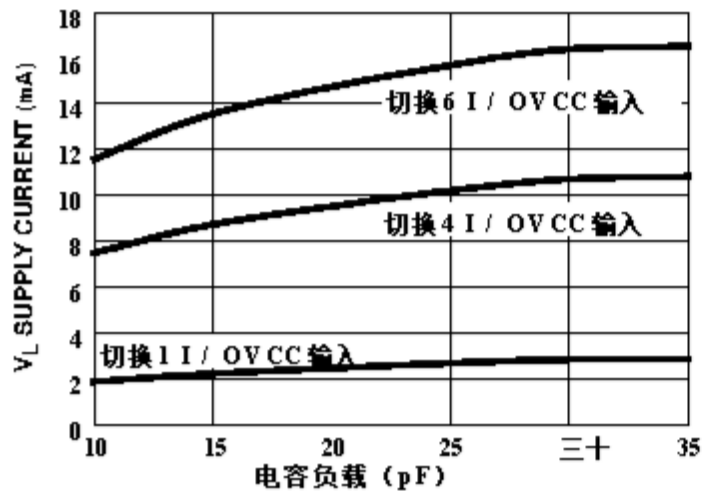


图13. V_L 电源电流与 I/OVL 电容
加载

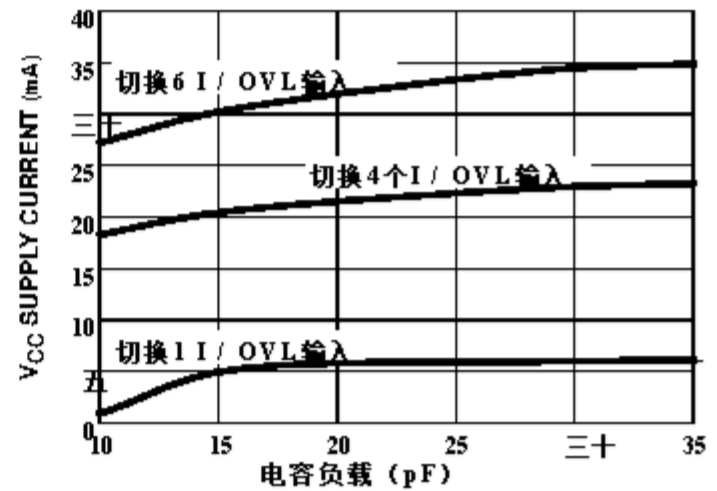


图14. V_{CC} 电源电流与 I/OVCC 电容
加载

典型性能曲线

$V_{CC} = 3.3V$, $V_L = 1.8V$, $C_L = 15pF$, $R_{SOURCE} = 150\Omega$, 数据速率 = 100Mbps, 推挽式驱动器,
 $T_A = +25^\circ C$; 除非另有规定。(继续)

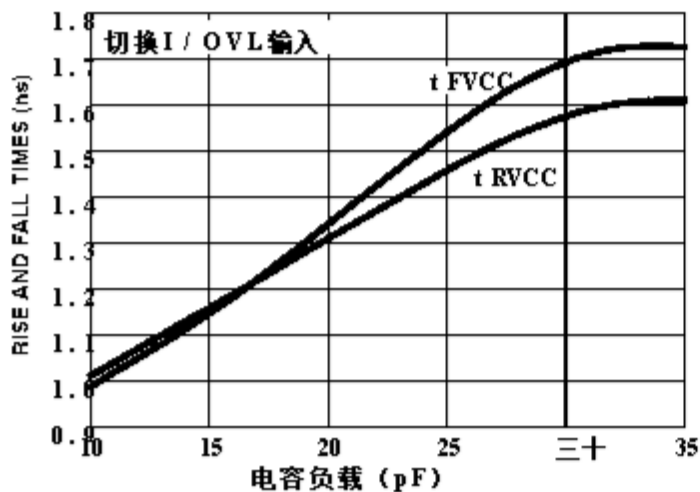


图15.上升/下降时间与 I / OV CC 容性负载

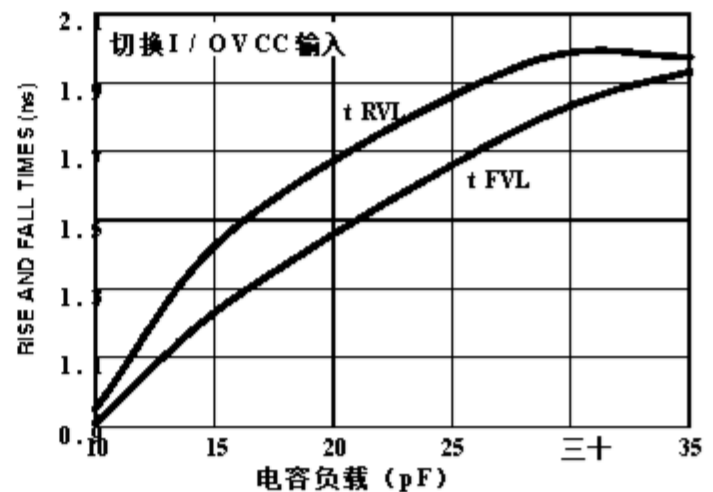


图16.上升/下降时间与 I / OV L CAPACITIVE LOAD

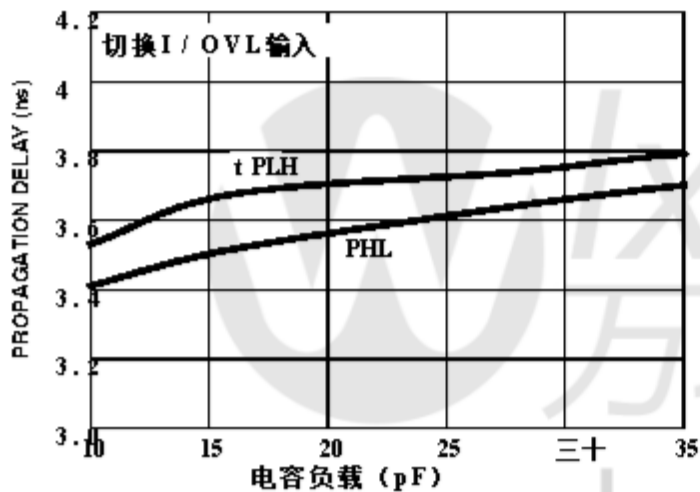


图17.传播延迟与 I / OV CC CAPACITIVE 加载

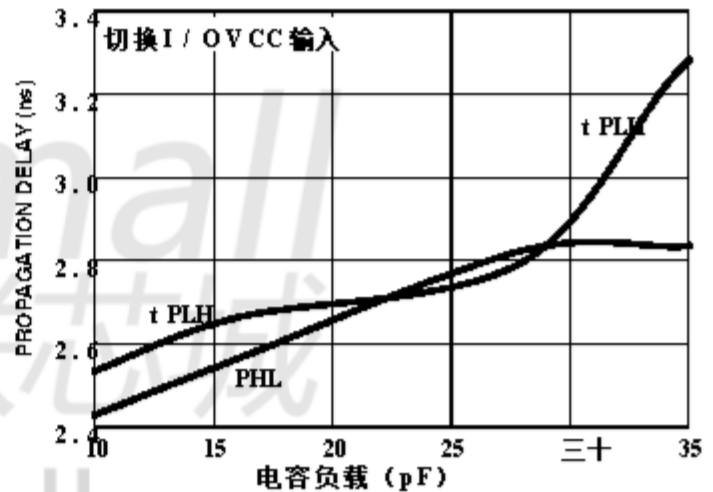


图18.传播延迟与 I / OV L CAPACITIVE 加载

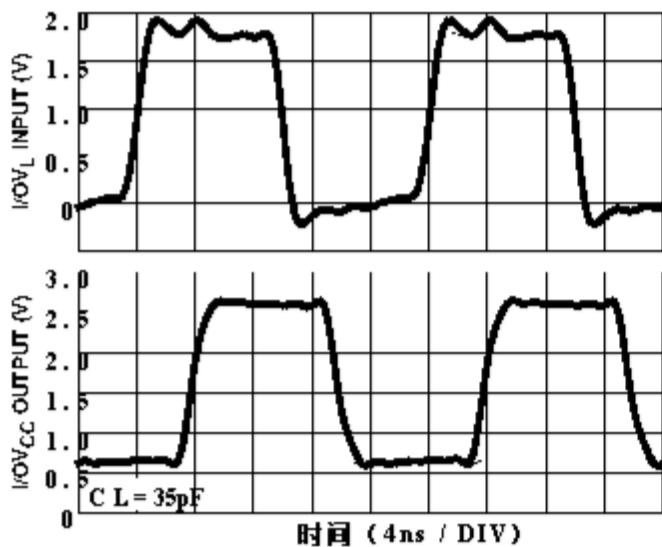


图19. I / OV CC OUTPUT WAVEFORMS (100Mbps)

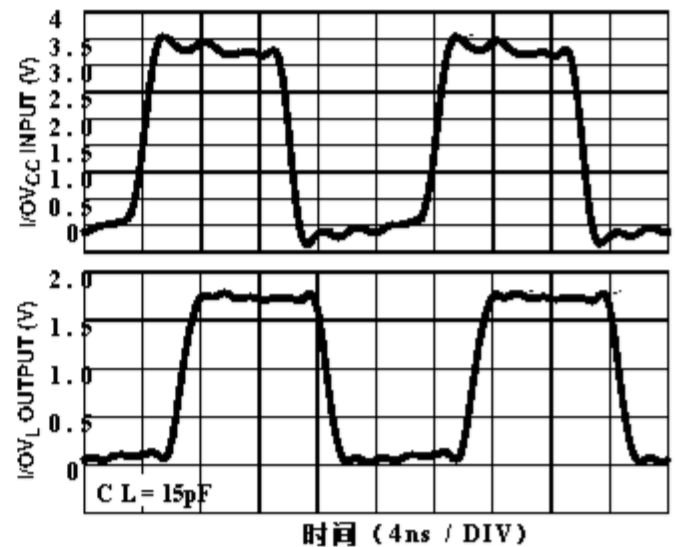


图20. I / OV L OUTPUT WAVEFORMS (100Mbps)

典型性能曲线

$V_{CC} = 3.3V$, $V_L = 1.8V$, $C_L = 15pF$, $R_{SOURCE} = 150\Omega$, 数据速率 = 100Mbps, 推挽式驱动器,
 $T_A = +25^\circ C$; 除非另有规定。(继续)

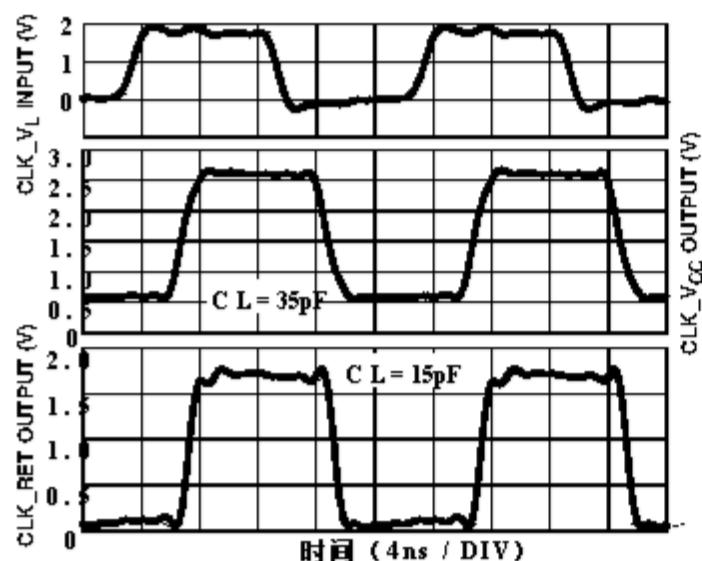


图21. ISL3035E时钟波形 (100Mbps)

模具特性

衬底和TQFN / QFN热焊盘

潜力 (上电):

GND

TRANSISTOR COUNT:

ISL3034E, ISL3035E - 2600

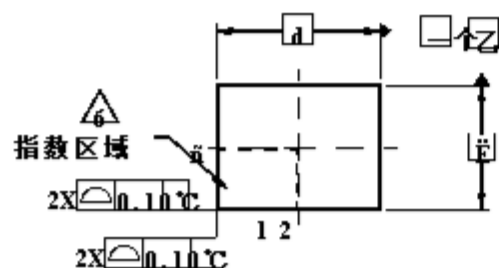
ISL3036E - 2000

处理:

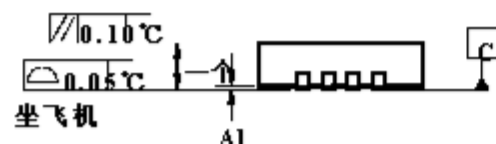
Si₃N₄ BiCMOS

 Ixmall
 万联芯城
 www.wlxmall.com

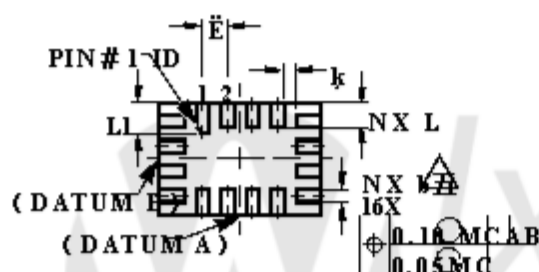
超薄四方扁平无铅塑料封装 (UTQFN)



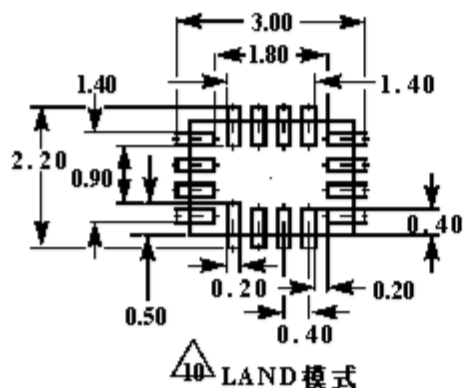
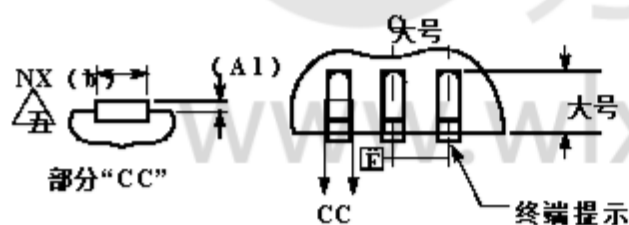
顶视图



侧面图



底视图



L16.2.6x1.8A

16 LEAD ULTRA THIN QUAD FLAT NO-LEAD PLASTIC PACKAGE

符号	单位为毫米			笔记
	MIN	标称	MAX	
一个	0.45	0.50	0.55	-
A1	-	-	0.05	-
A3	0.127 REF			-
b	0.15	0.20	0.25	五
d	2.55	2.60	2.65	-
E	1.75	1.80	1.85	-
E	0.40 BSC			-
K 0.15	-	-	-	-
大号	0.35	0.40	0.45	-
L1	0.45	0.50	0.55	-
N	1	6		2
钽		4		3
NE		4		3
θ	0-		12	4

Rev. 5 2/09

笔记:

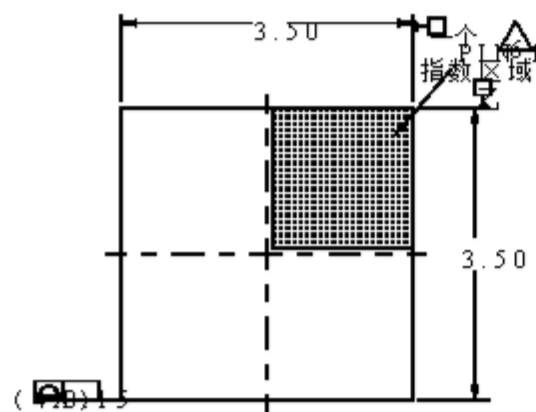
1. 尺寸和公差符合ASME Y14.5-1994.
2. N是终端数量.
3. Nd和Ne是指D和E端的端子数量, 分别.
4. 所有尺寸均以毫米为单位. 角度是度数.
5. 尺寸b适用于金属化端子并进行测量距端子端部0.15mm至0.30mm之间.
6. 引脚#1标识符的配置是可选的, 但必须是位于指定的区域内. 引脚#1标识符可以是模具或标记功能.
7. 最大包装翘曲是0.05mm.
8. 所有方向的最大允许毛刺均为0.076mm.
9. JEDEC参考MO-255.
10. 有关更多信息, 请协助处理PCB焊盘图案设计工作, 请参阅Intersil技术摘要TB389.

封装外形图

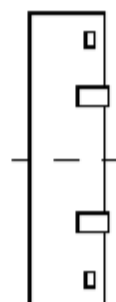
L14.3.5x3.5

14引线双扁平无铅塑料封装 (QFN)

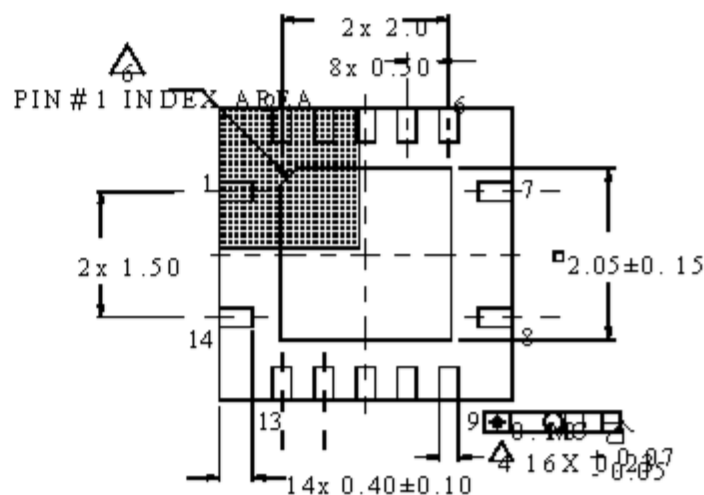
Rev 0, 2/08



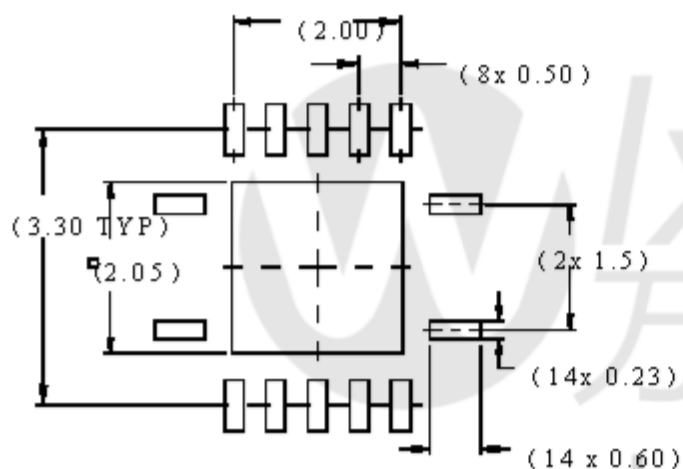
顶视图



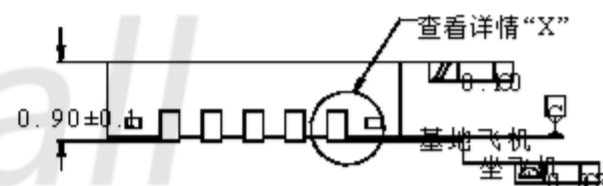
查看“AA”



底视图



典型的推荐土地模式



侧面图

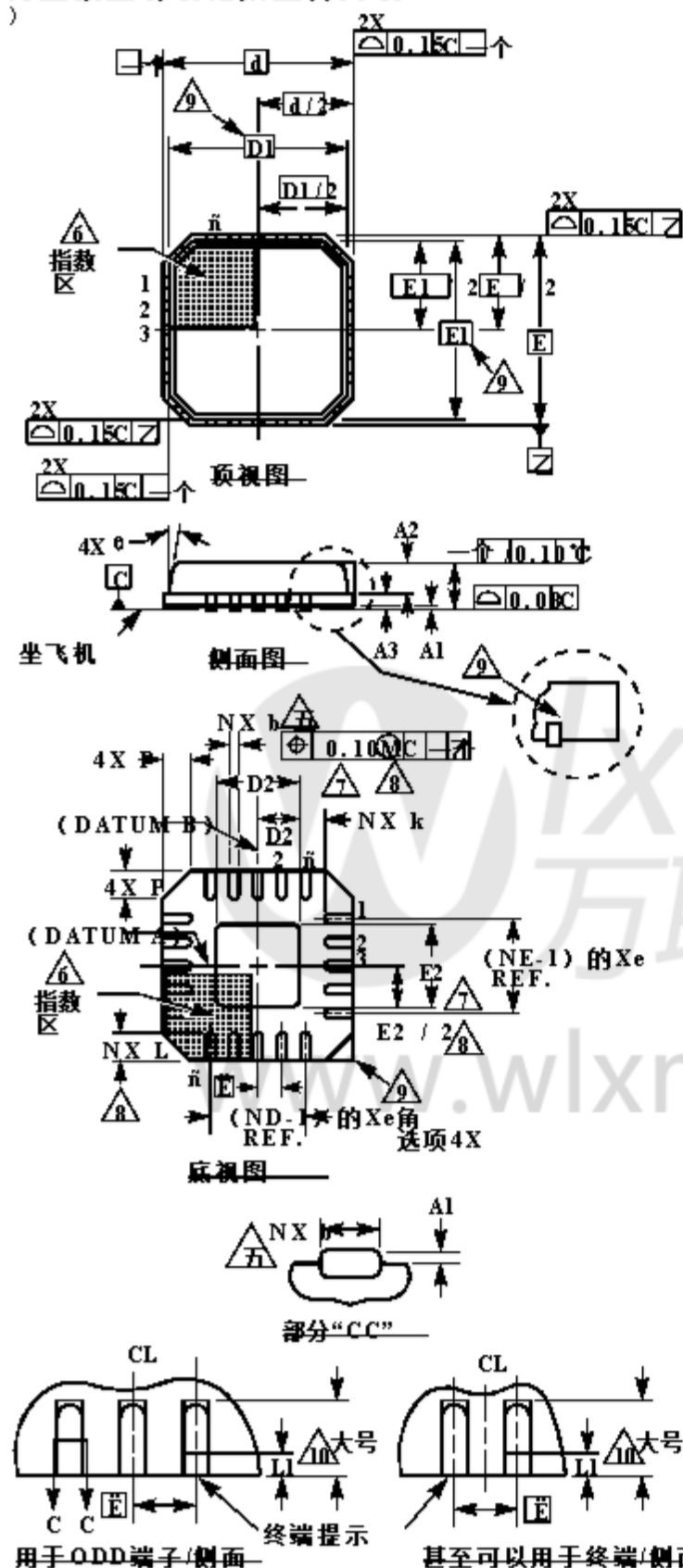


细节“X”

笔记:

1. 尺寸以毫米为单位。
尺寸在 () 仅供参考。
2. 尺寸和公差符合AMSE Y14.5m-1994.
3. 除非另有说明, 公差: 十进制 ± 0.05
4. 引线宽度尺寸适用于金属化端子,
测量距终端尖端0.15毫米至0.30毫米。
5. 显示的Tiebar (如果存在) 是非功能性功能。
6. pin# 1标识符的配置是可选的, 但必须是
位于指定的区域内. 引脚# 1标识符可以是
模具或标记功能。

薄型四方扁平无铅塑料封装 (TQFN)
薄型微型引线框架塑料封装 (TMLFP)



L16.3x3A

16引线薄型扁平无铅塑料包装

符号	单位为毫米			笔记
	MIN	标称	MAX	
一个	0.70	0.75	0.80	-
A1	-	-	0.05	-
A2	-	-	0.80	9
A3	0.20 REF			9
b	0.18	0.23	0.30	5, 8
d	3.00 BSC			-
D1	2.75 BSC			9
D2	1.35	1.50	1.65	7, 8, 10
E	3.00 BSC			-
E1	2.75 BSC			9
E2	1.35	1.50	1.65	7, 8, 10
E	0.50 BSC			-
k 0.20	-	-	-	-
大号	0.30	0.40	0.50	8
N	6	-	-	2
钎	-	4	-	3
NE	-	4	-	3
P-	-	-	0.60	9
8	-	-	12	9

Rev. 0 6/04

笔记:

1. 尺寸和公差符合ASME Y14.5-1994.
2. N是终端数量.
3. Nd和Ne指的是每个D和E上的端子数量.
4. 所有尺寸均以毫米为单位. 角度是度数.
5. 尺寸b适用于金属化端子并进行测量距端子端部0.15mm至0.30mm之间.
6. 引脚#1标识符的配置是可选的, 但必须是位于指定的区域内. 引脚#1标识符可以是模具或标记功能.
7. 尺寸D2和E2用于提供的裸露焊盘改善电气和热性能.
8. 提供标称尺寸以协助PCB Land模式设计工作, 请参阅Intersil技术摘要TB389.
9. 特点和尺寸A2, A3, D1, E1, P& 8出现时使用铁砧分割方法, 并且不存在锯分割.
10. 符合JEDEC MO-220WEED-2问题C, E2除外和D2 MAX尺寸.

所有Intersil美国产品均采用ISO9000质量体系进行制造, 组装和测试.

Intersil公司的质量认证可以在www.intersil.com/design/quality上查看

Intersil产品仅按描述销售. Intersil公司保留随时更改电路设计, 软件或规格的权利. 因此, 请注意读者在下订单前确认数据表是最新的. 由Intersil提供的信息被认为是准确的. 但Intersil或其子公司不承担任何责任; 也不对任何可能导致第三方侵犯专利或其他权利的行为负责. 从它的使用. Intersil或其子公司的任何专利或专利权均不得暗示或以其他方式授予许可.

有关Intersil公司及其产品的信息, 请参阅www.intersil.com