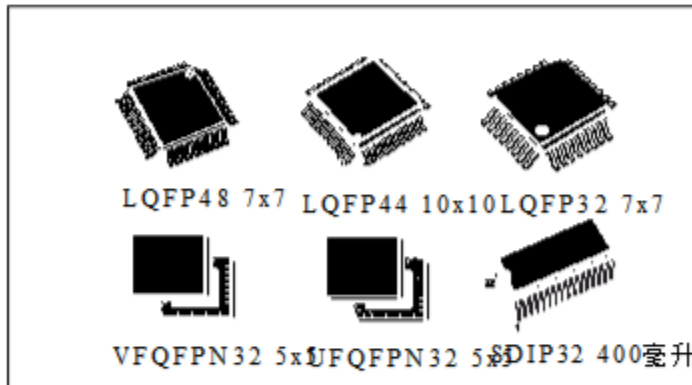




接入线路，16 MHz STM8S 8位MCU，高达32 KB闪存，
集成EEPROM，10位ADC，定时器，UART，SPI，I²C



特征

核心

- 采用哈佛的16 MHz先进STM8内核
- 哈佛架构和三级管道
- 扩展指令集

回忆

- 中密度闪存/EEPROM:
 - 程序存储器高达32千字节; 数据
 - 10个循环后保持20年55℃
 - 数据存储器高达1千字节的真实数据
- EEPROM: 耐力300 kcycles
- RAM: 最多2 KB

时钟，重置和供应管理

- 2.95 V至5.5 V的工作电压
- 灵活的时钟控制，4个主时钟源：
 - 低功耗晶体谐振器
 - 外部时钟输入
 - 内部，用户可调整的16 MHz RC
 - 内部低功耗128 kHz RC
- 带时钟监视器的时钟安全系统
- 电源管理：
 - 低功耗模式（等待，主动暂停，暂停）
 - 分别 关闭外设时钟
- 永久性的，低功耗的开机和掉电复位

中断管理

- 具有32个中断的嵌套中断控制器
- 6个矢量上最多37个外部中断

计时器

- 2个16位通用定时器，2+3 CAPCOM通道（IC，OC或PWM）
- 高级控制定时器：16位，4个CAPCOM通道，3个互补输出，死区时间插入和灵活的同步
- 带8位预分频器的8位基本定时器
- 自动唤醒定时器
- 窗口和独立的看门狗定时器

通信接口

- 带时钟输出的UART用于同步操作，智能卡，IrDA，LIN
- SPI接口高达8 Mbit / s
- I²C接口高达400 Kbit / s

模数转换器（ADC）

- 10位，±1 LSB ADC，最多10个多路复用通道，扫描模式和模拟看门狗

I/O的

- 一个48引脚封装（包括16个引脚）上最多可以有38个I/O
- 高汇点输出
- 高度强烈的I/O设计，免疫保护目前注射

开发支持

- 嵌入式单线接口模块（SWIM）
- 用于快速片上编程和非侵入式调试

唯一身份

- 每个设备的96位唯一密钥

表1：设备汇总

参考	零件号
STM8S105xx	STM8S105K4，STM8S105K6，STM8S105S4，STM8S105C4，STM8S105C6

内容

1介绍.....	8
2说明.....	9
3方框图.....	11
4产品概述.....	12
4.1中央处理单元STM8	12
4.2单线接口模块（SWIM）和调试模块（DM）	12
4.3中断控制器.....	13
4.4闪存程序和数据EEPROM存储器.....	13
4.5时钟控制器.....	14
4.6电源管理.....	15
4.7看门狗定时器.....	16
4.8自动唤醒计数器.....	16
4.9蜂鸣器.....	16
4.10 TIM1 - 16位高级控制定时器.....	17
4.11 TIM2, TIM3 - 16位通用定时器.....	17
4.12 TIM4 - 8位基本定时器.....	17
4.13模数转换器（ADC1）	18
4.14通讯接口.....	18
4.14.1 UART2	18
4.14.2 SPI	19
4.14.3 I ² C.....	19
5引脚和引脚说明.....	21
5.1 STM8S105引脚和引脚说明.....	22
5.1.1备用功能重映射.....	28
6存储器和寄存器映射.....	29
6.1存储器映射.....	29
6.2注册地图.....	30
6.2.1 I/O端口硬件寄存器映射.....	30
6.2.2一般硬件寄存器映射.....	33
6.2.3 CPU / SWIM /调试模块/中断控制器寄存器.....	47
7中断向量映射.....	50
8个选项字节.....	52
9唯一ID	57
10电气特性.....	58
10.1参数条件.....	58
10.1.1最小值和最大值.....	58
10.1.2典型值.....	58

10.1.3典型曲线.....	58
10.1.4典型电流消耗.....	58
10.1.5加载电容.....	59
10.1.6引脚输入电压.....	59
10.2绝对最大额定值.....	59
10.3操作条件.....	0.61
10.3.1 VCAP外接电容.....	64
10.3.2电源电流特性.....	64
10.3.3外部时钟源和时序特性.....	76
10.3.4内部时钟源和时序特性.....	78
10.3.5记忆特性.....	81
10.3.6 I / O端口引脚特性.....	82
10.3.7典型输出电平曲线.....	86
10.3.8复位引脚特性.....	91
10.3.9 SPI串行外设接口.....	93
10.3.10 I ² C接口特性.....	97
10.3.11 10位ADC特性.....	98
10.3.12 EMC特性.....	102
11包装特点.....	106
11.1 Ecopack包.....	106
11.2包装机械数据.....	106
11.2.1 48引脚LQFP封装机械数据.....	106
11.2.2 44引脚LQFP封装的机械数据.....	108
11.2.3 32引脚LQFP封装的机械数据.....	109
11.2.4 32引脚VFQFPN封装机械数据.....	111
11.2.5 32引脚UFQFPN封装机械数据.....	112
11.2.6 SDIP32封装机械数据.....	114
11.3热特性.....	115
11.3.1参考文件.....	116
11.3.2选择产品温度范围.....	116
12订购信息.....	117
12.1 STM8S105 FASTROM微控制器选项列表.....	117
13 STM8开发工具.....	122
13.1仿真和在线调试工具.....	122
13.2软件工具.....	122
13.2.1 STM8工具集.....	123
13.2.2 C和装配工具链.....	123
13.3编程工具.....	0.123
14修订历史.....	124

表的列表

表1. 设备汇总	1
表2. STM8S105xx接入线路功能	9
表3. CLK_PCKENR1 / 2寄存器中的外设时钟门控位分配	15
表4. TIM计时器功能	17
表5. 图例/缩写	21
表6. STM8S105微控制器的引脚说明	25
表7. Flash, 数据EEPROM和RAM边界地址	108
表8. I / O端口硬件寄存器映射	113
表9. 通用硬件寄存器映射	33
表10. CPU / SWIM / 调试模块 / 中断控制器寄存器	114
表11. 中断映射	50
表12. 选项字节	57
表13. 选项字节说明	53
表14. OPT2的备用功能重新映射位[7: 0]的描述	55
表15. 唯一ID寄存器 (96位)	57
表16. 电压特性	59
表17. 电流特性	60
表18. 热特性	61
表19. 一般操作条件	62
表20. 上电/掉电时的操作条件	63
表21. VDD = 5 V时在运行模式下执行代码时的总电流消耗	64
表22. 在VDD = 3.3 V时在运行模式下执行代码时的总电流消耗	76
表23. VDD = 5 V时, 等待模式下的总电流消耗	67
表24. VDD = 3.3 V时等待模式下的总电流消耗	68
表25. VDD = 5 V时主动停止模式下的总电流消耗	68
表26. VDD = 3.3 V时主动停止模式下的总电流消耗	69
表27. VDD = 5 V时暂停模式下的总电流消耗	70
表28. VDD = 3.3 V时暂停模式下的总电流消耗	71
表29. 唤醒时间	71
表30. 强制重置状态下的总电流消耗和时间	104
表31. 外设电流消耗	72
表32. HSE用户外部时钟特性	76
表33. HSE振荡器特性	77
表34. HSI振荡器特性	78
表35. LSI振荡器特性	80
表36. RAM和硬件寄存器	81
表37. 闪存程序存储器/数据EEPROM存储器	81
表38. I / O静态特性	82
表39. 输出驱动电流 (标准端口)	84
表40. 输出驱动电流 (真正的漏极开路端口)	85
表41. 输出驱动电流 (高灌电流端口)	85
表42. NRST引脚特性	91
表43. SPI特性	94
表44. I ² C特性	97
表45. ADC特性	98
表46. RAIN < 10k Ω , VDDA = 5 V时的ADC精度	99
表47. RAIN < 10k Ω RAIN, VDDA = 3.3 V时的ADC精度	100

表48. EMS数据..... 103

表49. EMI数据..... 103

表50. ESD绝对最大额定值..... 104

表51. 电气灵敏度..... 104

表52. 48引脚薄型四方扁平封装机械数据..... 106

表53. 44针扁平封装机械数据..... 108

表54. 32引脚薄型四方扁平封装机械数据..... 124

表55. 32引脚超薄间距四方扁平无引线封装机械数据..... 113

表56. 32引脚超薄间距四方扁平无引线封装机械数据..... 113

表57. 32引脚收缩塑料DIP（400毫升）封装机械数据..... 114

表58. 热特性 (1)..... 115

表59. 文档修订历史记录..... 124



数字列表

图1. STM8S105xx存取线框图.....	11
图2. 闪存组织.....	14
图3. LQFP 48引脚引脚.....	22
图4. LQFP 44引脚引脚.....	23
图5. LQFP / VFQFPN / UFQFPN 32引脚引脚.....	24
图6. SDIP 32引脚引脚.....	25
图7. 内存映射.....	29
图8. 电源电流测量条件.....	58
图9. 引脚加载条件.....	59
图10. 引脚输入电压.....	59
图11. fCPU _{max} 与VDD.....	63
图12. 外部电容器CEXT.....	64
图13. Typ. IDD (RUN) 与VDD, HSE用户外部时钟, fCPU = 16 MHz.....	73
图14. 典型. IDD (RUN) 与fCPU, HSE用户外部时钟, VDD = 5 V.....	74
图15. Typ. IDD (RUN) 与VDD, HSI RC _{osc} , fCPU = 16 MHz.....	74
图16. 典型. IDD (WFI) 与VDD, HSE用户外部时钟, fCPU = 16 MHz.....	75
图17. 典型. IDD (WFI) 与fCPU, HSE用户外部时钟VDD = 5 V.....	75
图18. Typ. IDD (WFI) 与VDD, HSI RC _{osc} , fCPU = 16 MHz.....	76
图19. HSE外部时钟源.....	77
图20. HSE振荡器电路图.....	78
图21. VDD = 5 V与5个温度下的典型HSI精度.....	79
图22. 典型的HSI精度与VDD @ 4温度的关系.....	80
图23. 典型的LSI精度与VDD @ 4温度的关系.....	81
图24. 典型的VIL和VIH与VDD @ 4温度.....	83
图25. 典型的上拉电阻与VDD @ 4温度的关系.....	84
图26. 典型的上拉电流与VDD @ 4温度的关系.....	84
图27. Typ. VOL @ VDD = 5 V (标准端口).....	86
图28. Typ. VOL @ VDD = 3.3 V (标准端口).....	87
图29. 典型. VOL @ VDD = 5 V (真正的漏极开路端口).....	87
图30. Typ. VOL @ VDD = 3.3 V (真正的漏极开路端口).....	88
图31. Typ. VOL @ VDD = 5 V (高灌电流端口).....	88
图32. Typ. VOL @ VDD = 3.3 V (高灌电流端口).....	89
图33. Typ. VDD - VOH @ VDD = 5 V (标准端口).....	89
图34. 典型 VDD - VOH @ VDD = 3.3 V (标准端口).....	90
图35. Typ. VDD - VOH @ VDD = 5 V (高灌电流端口).....	90
图36. 典型. VDD - VOH @ VDD = 3.3 V (高灌电流端口).....	91
图37. 典型的NRST VIL和VIH与VDD @ 4温度.....	92
图38. 典型的NRST上拉电阻与VDD @ 4温度的关系.....	92
图39. 典型NRST上拉电流与VDD @ 4温度.....	93
图40. 推荐的复位引脚保护.....	93
图41. SPI时序图 - 从模式和CPHA = 0.....	95
图42. SPI时序图 - 从模式和CPHA = 1.....	96
图43. SPI时序图 - 主模式.....	96
图44. 使用I的典型应用.....	98
图45. ADC准确度特性.....	101
图46. ADC的典型应用.....	0.102
图47. 48引脚薄型四方扁平封装 (7 x 7).....	106

图48. 44引脚薄型四方扁平封装.....	108
图49. 32引脚薄型四方扁平封装 (7 x 7)	109
图50. 32引脚超薄间距四方扁平无引线封装 (5 x 5)	112
图51. 32引脚超薄间距四方扁平无引脚封装 (5 x 5)	112
图52. 32引脚收缩塑料DIP (400毫升) 封装.....	114
图53. STM8S105xx接入线订购信息方案.....	117



1 介绍

本数据表包含器件特性，引脚分布，电气特性，机械数据和订购信息。

- 用于实现STM8S微控制器的内存，寄存器和外设，

请参考STM8S微控制器系列参考手册（RM0016）。

- 有关编程，擦除和保护内部闪存的信息

请参考STM8S Flash编程手册（PM0051）。

- 有关调试和SWIM（单线接口模块）的信息，请参考STM8

SWIM通信协议和调试模块用户手册（UM0470）。

- 有关STM8内核的信息，请参考STM8 CPU编程手册

（PM0044）。



2 描述

STM8S105xx存取线8位微控制器提供16至32千兆字节的闪存程序内存，加上集成的真正的数据EEPROM.他们被称为中密度设备在STM8S微控制器系列参考手册（RM0016）中.

STM8S105xx接入线路的所有器件具有以下优点：

- 降低系统成本
 - 集成真正的数据EEPROM，可以进行高达300 k次的写入/擦除周期
 - 具有内部时钟振荡器，看门狗和欠压的高系统集成度
 - 重启.
- 性能和健壮性
 - 16 MHz的CPU时钟频率
 - 强大的I/O，独立的看门狗与独立的时钟源
 - 时钟安全系统
- 开发周期短
 - 兼容的通用家族产品架构的应用程序可扩展性
 - 引脚，存储器映射和模块外设.
 - 完整的文档和广泛的开发工具
- 产品寿命长
 - 采用 先进技术制造的先进核心和外围设备
 - 用于2.95至5.5 V工作电源的应用产品系列

表2：STM8S105xx接入线路功能

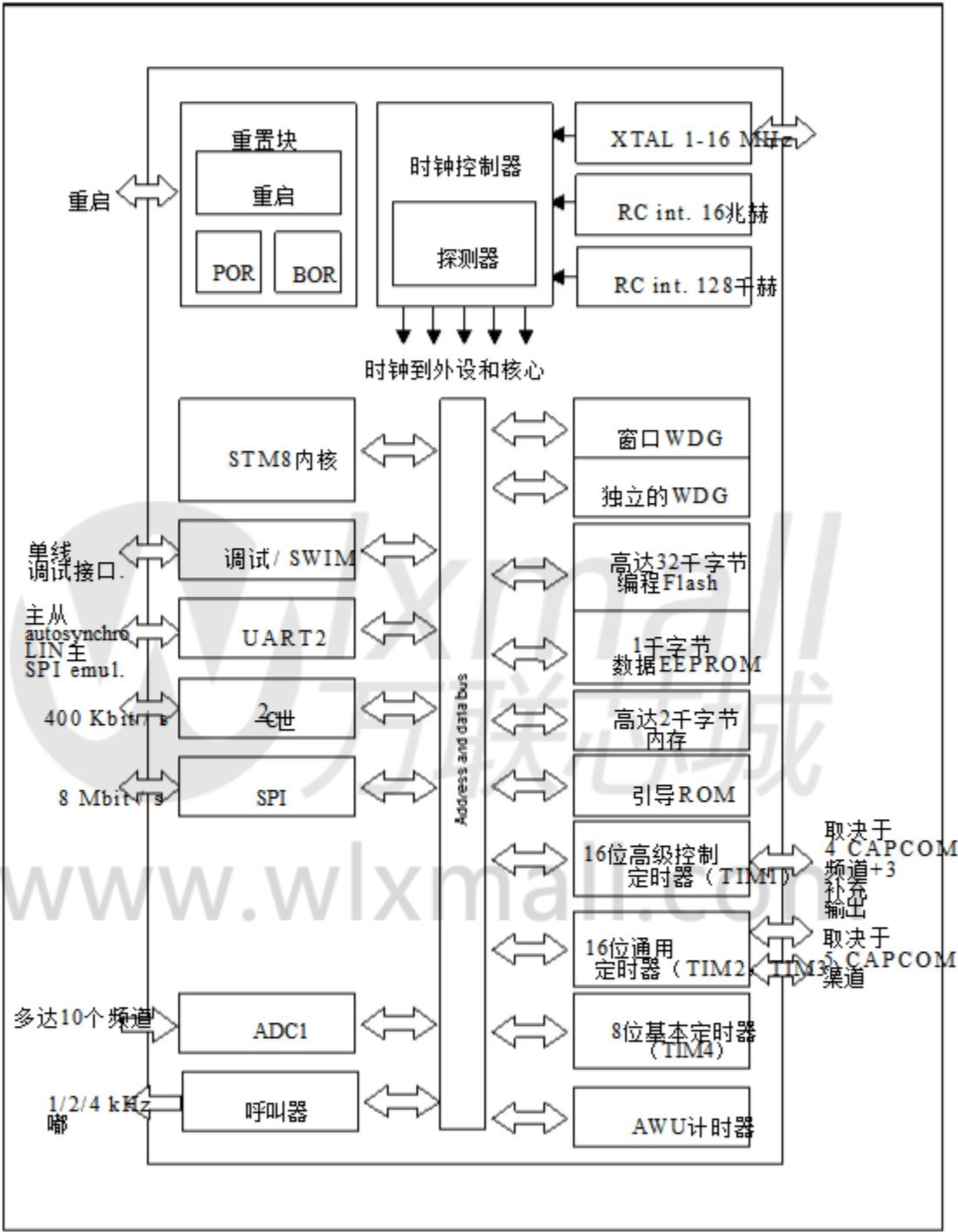
设备	STM8S105C6	STM8S105C4	STM8S105S6	STM8S105S4	STM8S105K6	STM8S105K4
引脚数	48	48	44	44	32	32
最大数量的GPIOs	38	38	34	34	25	25
分机.中断引脚	35	35	31	31	23	23
定时器CAPCOM 渠道	9	9	8	8	8	8
计时器 补充 输出	3	3	3	3	3	3
A/D转换器 渠道	10	10	9	9	7	7
高接收器I/O	16	16	15	15	12	12
中等密度 Flash程序 内存（字节）	32K	16K	32K	16K	32K	16K
数据EEPROM （字节）	1024	1024	1024	1024	1024	1024
RAM（字节）	2K	2K	2K	2K	2K	2K

设备	STM8S105C6	STM8S105C4	STM8S105S6	STM8S105S4	STM8S105K6	STM8S105K4
外设组	高级控制定时器 (TIM1)，通用定时器 (TIM2和TIM3)，基本定时器 (TIM4) SPI, I ² C, UART, Window WDG, 独立WDG, ADC					



3 框图

图1：STM8S105xx存取线框图



4 产品概述

以下部分旨在概述设备功能的基本功能模块和外围设备。

有关更详细的信息，请参阅相应的家庭参考手册（RM0016）。

4.1 中央处理单元STM8

8位STM8内核专为代码效率和性能而设计。

它包含6个内部寄存器，可在每个执行上下文中直接寻址，20寻址模式包括索引间接寻址和相对寻址以及80条指令。

架构和注册

- 哈佛架构
- 三级管线
- 32位宽的程序存储器总线 - 大多数指令的单周期读取
- X和Y 16位索引寄存器 - 启用带或不带偏移量的索引寻址模式
 - 和读取 - 修改 - 写入类型数据操作
- 8位累加器
- 24位程序计数器 - 16MB线性存储空间
- 16位堆栈指针 - 访问64 K级堆栈
- 8位条件码寄存器 - 最后一条指令的结果为7个条件标志

解决

- 20种寻址模式
- 索引间接寻址模式，用于位于地址任何位置的查找表
 - 空间
- 局部变量和参数传递的堆栈指针相对寻址模式

指令系统

- 80条指令，2字节平均指令大小
- 标准数据移动和逻辑/算术功能
- 8位乘8位
- 16位，8位和16位，16位除法
- 位操作
- 堆栈和累加器之间的数据传输（推/弹出），直接堆栈访问
- 使用X和Y寄存器或直接从存储器到存储器的传输进行数据传输

4.2 单线接口模块（SWIM）和调试模块（DM）

单线接口模块和调试模块允许非侵入式的实时在线调试和快速内存编程。

游泳

单线接口模块，用于直接访问调试模块和存储器编程。
该界面可以在所有设备操作模式下激活。最大的数据传输速度是145字节/毫秒。

调试模块

非侵入式调试模块的性能接近全功能模拟器。
除了存储器和外设之外，还可以通过手段实时监控CPU操作影子寄存器。

- 实时读/写RAM和外设寄存器
- 通过停止CPU对R/W访问所有资源
- 所有程序存储器指令（软件断点）
- 两个高级断点，23个预定义配置

4.3 中断控制器

- 具有三个软件优先级的嵌套中断
- 具有硬件优先级的32个中断向量
- 包括TLI在内的6个矢量最多可以有27个外部中断
- 陷阱和复位中断

4.4 闪存程序和数据EEPROM存储器

- 最多32 KB闪存程序单电压闪存
- 最多1千字节的真数据EEPROM
- Readwhilewrite：写入内存可以在程序内存中执行代码
- 用户选项字节区域

写保护（WP）

提供闪存程序存储器和数据EEPROM的写保护，以避免意外覆盖可能由用户软件故障导致的内存。

有两个级别的写保护。第一级被称为MASS（内存访问）保安系统）。总是使能MASS并保护主Flash程序存储器，数据EEPROM和选项字节。

要执行应用程序内编程（IAP），可以通过写入来删除写保护控制寄存器中的MASS键序列。这允许应用程序写入数据EEPROM，修改主程序存储器或设备选项字节的内容。

第二级写保护可以被启用以进一步保护特定区域的存储器被称为UBC（用户启动代码）。请参阅下图。

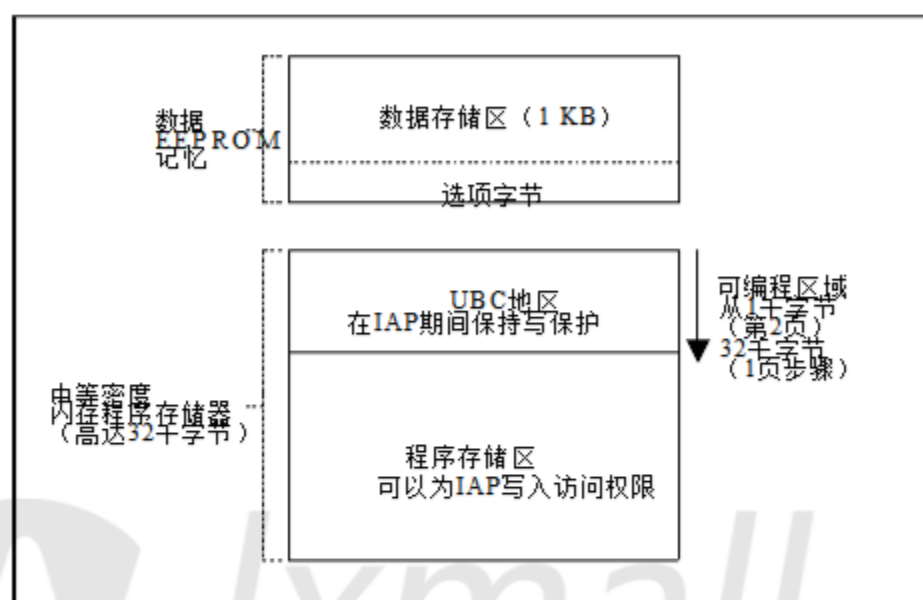
UBC的大小可通过UBC选项字节进行编程，增量为1页（512字节），在ICP模式下编程UBC选项字节。

这将程序存储器分成两个区域：

- 主程序存储器：最多32 KB减去UBC
- 用户特定的启动代码（UBC）：最多可配置32 KB

UBC区域在应用程序编程期间保持写保护.这意味着
MASS键不能解锁**UBC**区域.它保护用于存储引导的内存
 程序, 特定代码库, 复位和中断向量, 重置例程和通常的
 IAP和通信例程.

图2：闪存组织



读出保护 (ROP)

读出保护功能阻止读取和写入闪存程序存储器和数据
 ICP模式下的EEPROM存储器 (和调试模式)。一旦读出保护被激活,
 任何尝试切换其状态都会触发程序和数据存储器的全局擦除.甚至
 如果没有保护可以被认为是完全不可破解的, 则该特征提供了非常高的
 通用微控制器的保护级别.

4.5 时钟控制器

时钟控制器分配 来自不同振荡器 的系统时钟 (f_{MASTER})
 到核心和外设.它还管理低功耗模式的时钟门控并确保
 时钟稳健性.

特征

- **时钟预分频器:** 在速度和电流消耗之间获得最佳折衷

CPU和外设的时钟频率可以通过可编程的进行调整
 预分频器.

- **安全时钟切换:** 在运行模式下, 可以实时更改时钟源

通过配置寄存器.时钟信号直到新的时钟源才被切换
 准备好了.该设计保证了无故障切换.

- **时钟管理:** 为了降低功耗, 时钟控制器可以停止

时钟的核心, 个人外设或内存.

- **主时钟源:** 可以使用四个不同的时钟源来驱动主时钟源

时钟:

- 1-16 MHz高速外部晶振 (HSE)
- 高达16 MHz的高速用户外部时钟 (HSE user-ext)

- 16 MHz高速内部RC振荡器 (HSI)
- 128 kHz低速内部RC (LSI)
- **启动时钟:** 复位后, 微控制器默认以内部2 MHz的频率重新启动
时钟 (HSI / 8). 预分频比和时钟源可以由应用程序改变
程序一旦开始执行代码.
- **时钟安全系统 (CSS):** 该功能可以通过软件启用. 如果一个HSE时钟
发生故障时, 内部RC (16 MHz / 8) 由CSS和一个自动选择
可以选择性地产生中断.
- **可配置的主时钟输出 (CCO):** 输出一个供外部时钟使用的外部时钟
应用.

表3: CLK_PCKENR1 / 2寄存器中的外设时钟门控位分配

位	外围设备 时钟	位	外围设备 时钟	位	外围设备 时钟	位	外围设备 时钟
PCKEN1 7	TIM1	PCKEN1 3	UART2	PCKEN2 7	保留的	PCKEN2 3	ADC
PCKEN1 6	TIM3	PCKEN1 2	保留的	PCKEN2 6	保留的	PCKEN2 2	AWU
PCKEN1 5	TIM2	PCKEN1 1	SPI	PCKEN2 5	保留的	PCKEN2 1	保留的
PCKEN1 4	TIM4	PCKEN1 0	2 @	PCKEN2 4	保留的	PCKEN2 0	保留的

4.6 能源管理

- 对于高效的电源管理, 应用程序可以放在四个不同的低功耗之一模式. 您可以配置每种模式以获得最低功耗之间的最佳折衷: 消耗, 最快启动时间和可用的唤醒源.
- **等待模式:** 在此模式下, CPU停止运行, 但外设仍在运行. 该
唤醒由内部或外部中断或复位执行.
 - **调节器开启的主动待机模式:** 在此模式下, CPU和外设时钟为
停止. 通过自动唤醒以可编程的时间间隔产生内部唤醒
单位 (AWU). 主电压调节器保持通电, 所以电流消耗是
高于在稳压器关闭的主动待机模式下, 但唤醒时间更快. 醒来
由内部AWU中断, 外部中断或复位触发.
 - **关闭稳压器的主动暂停模式:** 此模式与主动暂停与调节器相同
除主电压调节器断电之外, 所以唤醒时间较慢.
 - **暂停模式:** 在此模式下, 微控制器使用的功率最低. CPU和外设
时钟停止, 主稳压器断电. 唤醒由触发
外部事件或重置.

4.7 看门狗定时器

看门狗系统基于两个独立的定时器提供最大的安全性应用程序。

看门狗定时器的激活由选项字节或软件控制。一旦激活，用户程序不能禁止看门狗而不执行复位。

窗口看门狗定时器

窗口看门狗用于检测通常产生的软件故障的发生通过外部干扰或由意想不到的逻辑条件导致的应用程序程序放弃其正常顺序。

窗口函数可用于修剪看门狗的行为以匹配应用程序完美。

应用程序软件必须在超时之前和有限的时间内刷新计数器窗口。

在两种情况下产生重置：

1. 超时：在16 MHz CPU时钟的超时周期可以在75微秒之间调整64毫秒
2. 刷新窗口：降值器在其值低于之前刷新一个存储在窗口寄存器中。

独立的看门狗定时器

独立的看门狗外设可用于解决因处理器故障硬件或软件故障。

它由128 kHz的LSI内部RC时钟源提供时钟，因此即使在这种情况下也能保持有效的CPU时钟故障

IWDG时基从60μs到1s。

4.8 自动唤醒计数器

- 用于从主动停机模式自动唤醒
- 时钟源：内部128 kHz内部低频RC振荡器或外部时钟
- LSI时钟可以在内部连接到TIM3输入捕捉通道1进行校准

4.9 呼叫器

蜂鸣器功能在BEEP引脚上输出信号以产生声音。信号在范围为1,2或4 kHz。

蜂鸣器输出端口只能通过备用功能重映射选项位AFR7来使用。

4.10 TIM1 - 16位高级控制定时器

- 这是为广泛的控制应用设计的高端计时器.随着它互补输出，死区时间控制和中心对齐的PWM功能应用范围扩展到电机控制，照明和半桥驱动器
- 具有16位预分频器的16位向上，向下和向上/向下自动重载计数器
 - 四个独立的捕捉/比较通道（CAPCOM）可配置为输入捕捉，输出比较，PWM生成（边沿和中心对齐模式）和单脉冲模式产生
 - 同步模块用外部信号控制定时器
 - 中断输入以强制定时器输出进入定义的状态
 - 三个互补输出，可调节死区时间
 - 编码器模式
 - 中断源：3个输入捕捉/输出比较，1个溢出/更新，1个中断

4.11 TIM2，TIM3 - 16位通用定时器

- 16位自动重载（AR）递增计数器
- 15位预分频器可调整为2比率1 ... 32768的固定功率
- 具有3个或2个可单独配置的捕捉/比较通道的定时器
- PWM模式
- 中断源：2或3个输入捕捉/输出比较，1个溢出/更新

4.12 TIM4 - 8位基本定时器

- 8位自动重装，可调预分频器比率从1到128的任何2的幂
- 时钟源：CPU时钟
- 中断源：1个溢出/更新

表4：TIM计时器功能

计时器	计数器尺寸 (比特)	预分频器	计数模式	CAPCOM 通道	COMPLEM. 输出	分机. 触发	计时器 同步/ 链接
TIM1	16	任何从1到的整数 65536	向上/ 下	4	3	是	没有
TIM2	16	2从任何权力 1至32768	向上	3	0	没有	
TIM3	16	任何2的权力从 1至32768	向上	2	0	没有	



计时器	计数器尺寸 (比特)	预分频器	数数模式	CAPCOM 渠道	COMPLEM. 输出	分机. 触发	计时器 同步/ 链接
TIM4	8	任何2的权力从 1至128	向上	0	0	没有	

4.13 模数转换器（ADC1）

STM8系列产品包含一个10位逐次逼近型A / D转换器（ADC1）
具有多达5个外部复用输入通道和以下主要功能：

- 输入电压范围：0至VDD
- 转换时间：14个时钟周期
- 单次和连续缓冲连续转换模式
- 缓冲区大小（n x 10位），其中n = 输入通道的数量
- 扫描模式用于单个和连续转换一系列通道
- 具有可编程上限和下限阈值的模拟看门狗功能
- 模拟看门狗中断
- 外部触发输入
- 从TIM1 TRGO触发
- 转换结束（EOC）中断

4.14 通信接口

以下通信接口被实现：

- UART2：全功能UART，同步模式，SPI主模式，智能卡模式，IrDA模式，LIN2.1主/从功能
- SPI：全双工和半双工，8 Mbit / s
- I2C：高达400 Kbit / s

4.14.1 UART2

主要特点

- 1 Mbit / s全双工SCI

SPI仿真

- 高精度波特率发生器
- 智能卡模拟
- IrDA SIR编码器解码器
- LIN主模式
- LIN从属模式



异步通信（UART模式）

- 全双工通信 - NRZ标准格式（标记/空格）
- 可编程的发送和接收波特率高达1 Mbit/s ($f_{CPU}/16$)，并能够遵循任何标准的波特率，而不管输入频率如何
- 发送器和接收器的独立使能位
- 两个接收器唤醒模式：
 - 地址位（MSB）
 - 空闲线（中断）
- 产生中断的传输错误检测
- 奇偶校验控制

同步通信

全双工同步传输

- SPI主控操作
- 8位数据通信
- 最高速度：16 MHz时为1 Mbit/s ($f_{CPU}/16$)

LIN主模式

- 发射：生成13位同步中断帧
- 接收：检测11位中断帧

LIN从机模式

- 自治头处理 - 每个有效的消息头一个中断
- 自动波特率同步 - 最大容许初始时钟偏差 $\pm 15\%$
- 同步分隔符检查
- 11位LIN同步中断检测 - 中断检测始终处于活动状态
- LIN标识符字段的奇偶校验

LIN错误管理

- 热插拔支持

4.14.2**SPI**

- 主机和从机的最大速度：8 Mbit/s ($f_{MASTER}/2$)

全双工同步传输

- 使用可能的双向数据线在两条线上进行单工同步传输
- 主站或从站操作 - 可通过硬件或软件进行选择
- CRC计算
- 1个字节的Tx和Rx缓冲区
- 从/主选择输入引脚

4.14.3**PC**

- PC主功能：
 - 时钟生成

- 开始和停止一代
- PC从属功能：
 - 可编程I2C地址检测
 - 停止位检测
- 产生和检测7位/10位寻址和广播呼叫
- 支持不同的通信速度：
 - 标准速度（高达100 kHz）
 - 快速（高达400 kHz）



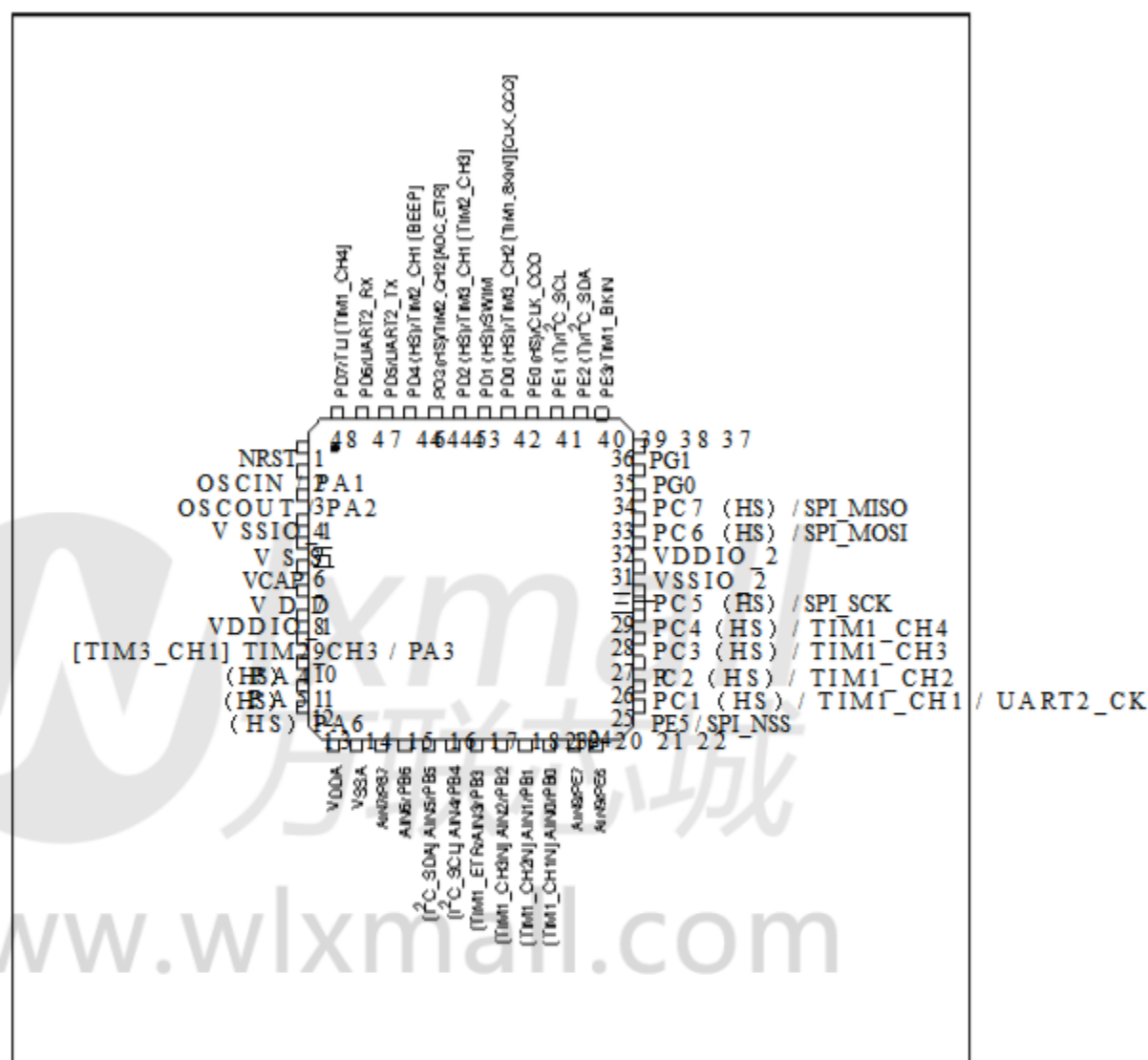
五 引脚和引脚说明

表5：图例/缩写

类型	I = 输入，O = 输出，S = 电源	
水平	输入	CM = CMOS
	产里	HS = 高汇
输出速度	O1 = 慢（最高2 MHz） O2 = 快速（高达10 MHz） O3 = 快速/慢速编程，复位后默认状态为低速 O4 = 快速/慢速编程，复位后快速为默认状态	
端口和控制组态	输入	浮动=浮动，wpu = 弱上拉
	产里	T = 真开漏，OD = 漏极开路，PP = 推拉
重置状态	粗体X	
HS	高汇能力	
(T)	真正的漏极开路（P缓冲和保护二极管到V DD 不是实施	
II	备用功能重新映射选项	

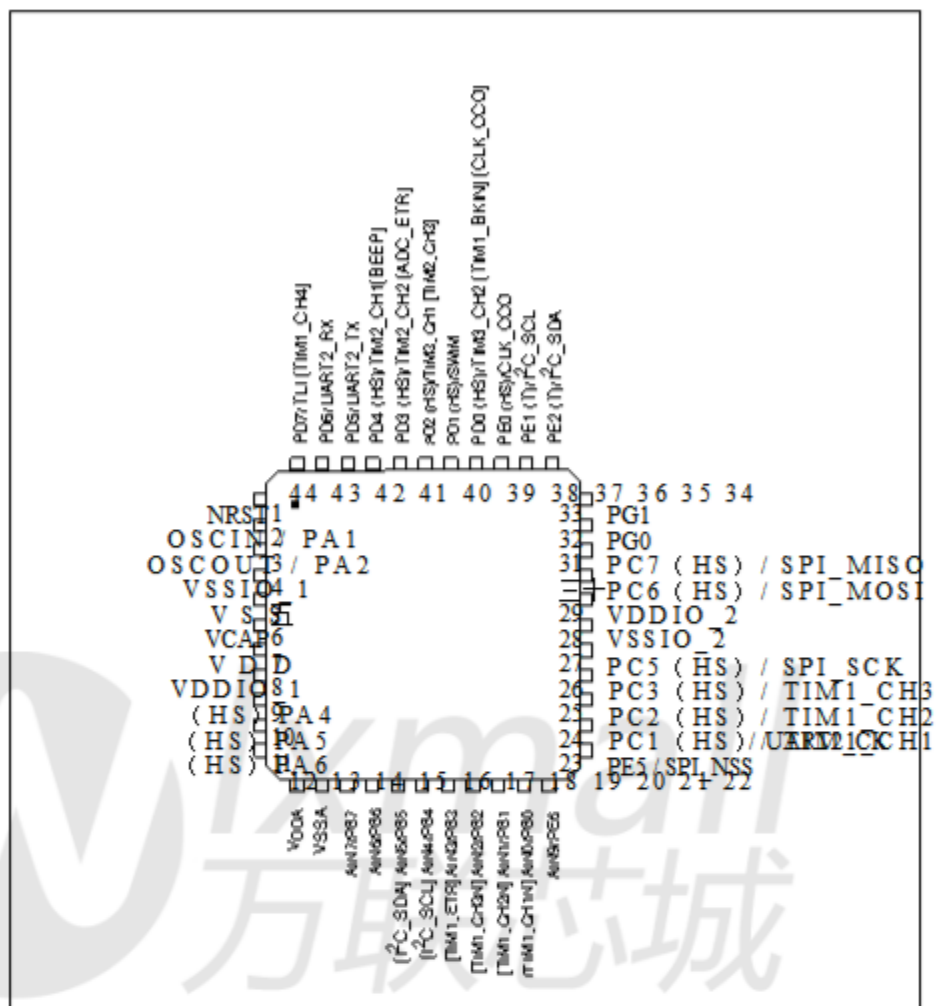
5.1 STM8S105引脚和引脚说明

圖3： LQFP 48引腳引腳



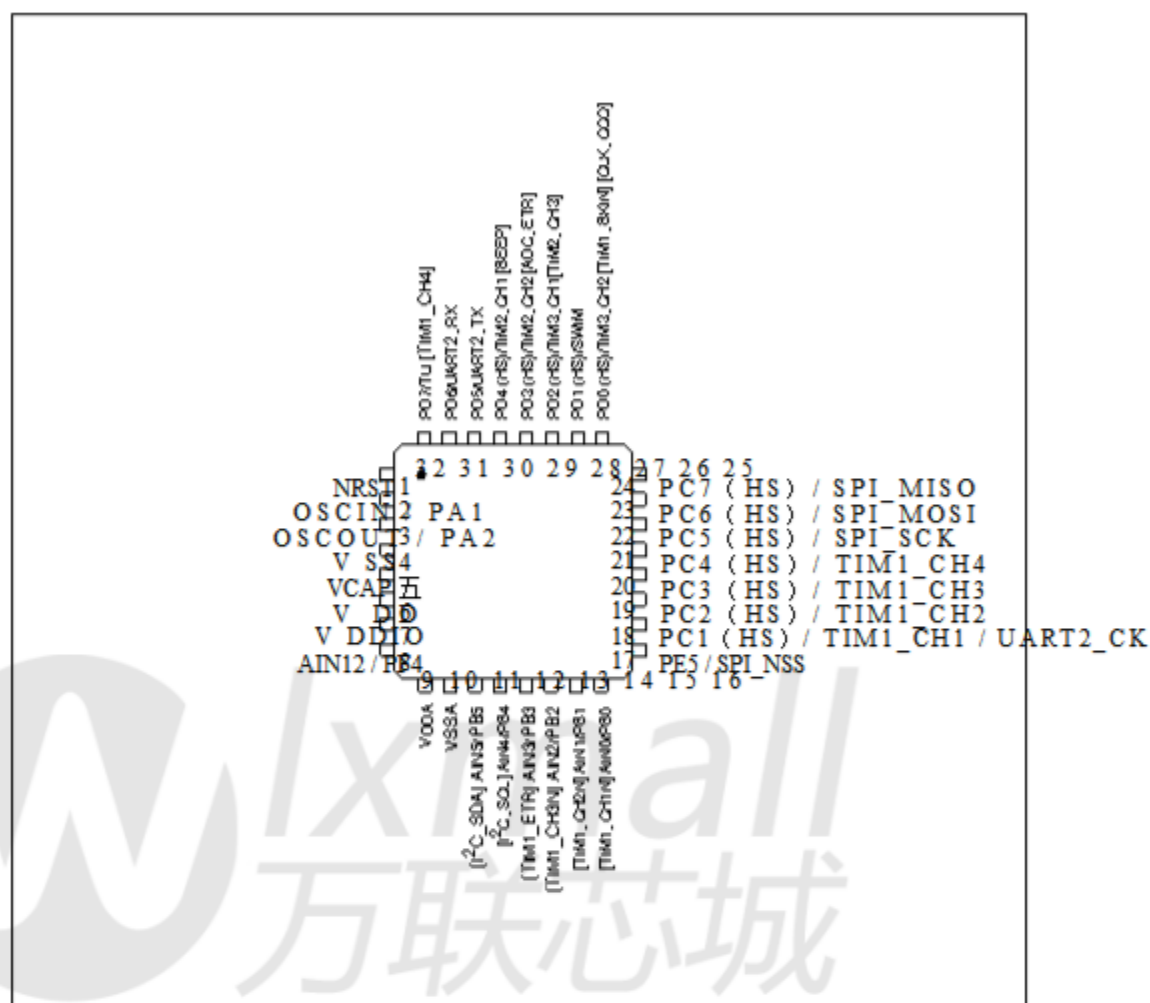
1. (HS) 高汇能力。
2. (T) 真开漏 (未实现 V_{DD} 的 P 缓冲和保护二极管)。
3. [] 交替功能重新映射选项 (如果相同的交替功能显示两次, 表示排他性选择不是功能的重复)。

图4: LQFP 44引脚引脚排列



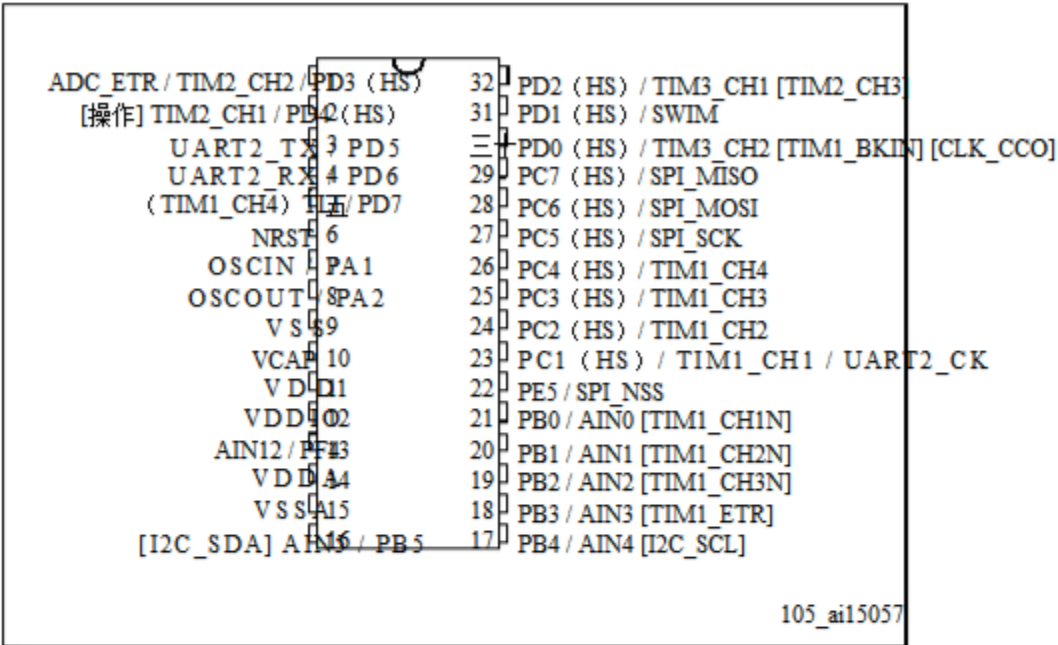
1. (HS) 高汇能力。
2. (T) 真开漏 (未实现 V_{DD} 的 P 缓冲和保护二极管)。
3. [] 交替功能重新映射选项 (如果相同的交替功能显示两次，表示排他性选择不是功能的重复)。

图5: LQFP / VFQFPN / UFQFPN 32引脚引脚



1. (HS) 高汇能力。
2. ☐ 交替功能重新映射选项（如果相同的交替功能显示两次，它表示排他性选择不是功能的重复）。

图6：SDIP 32引脚引脚



- 1. (HS) 高汇能力。
- 2. (T) 真开漏（未实现VDD的P缓冲和保护二极管）。
- 3. []交替功能重新映射选项（如果相同的交替功能显示两次，表示排他性选择不是功能的重复）。

表6：STM8S105微控制器的引脚说明

针编号				销名称	类型	输入			产里				主功能（复位后）	默认备用功能	备用功能后重新映射[选项位]
LQFP48	LQFP44	LQFP32	SDIP32封装			漂浮的	VPU	分机. 打断	高水	速度	OD	PP			
		VFQFPN32 / UFQFPN32													
1	1	1	6	NRST	I/O	X							重启		
2	2	2	7	PA1 OSC 在	I/O	X	X			O1	X	X	港口A1	谐振器/ 水晶中	
3	3	3	8	PA2 OSC OUT	I/O	X	X	X		O1	X	X	港口A2	谐振器/ 水晶了	
4	4	-	-	VSSIO 小号									I / O地		
五	五	4	9	VSS 小号									数字地面		
6	6	五	10	VCAP 小号									1.8 V稳压电容		
7	7	6	11	VDD 小号									数字电源		
8	8	7	12	VDDIO 小号									I / O电源		



针编号				销名称	类型	输入			产里				主功能后	默认备用	备用后
LQFP48	LQFP48	LQFP32	SDIP32	封装		漂浮的	WPU	分机 打断	高水	速度	OD	PP		功能	选项位
		VFQFPN32 / UFQFPN32													
9	-	-	-	PA 3 TIM2 CH3 [TIM3 _CH1]	I/O	X	X	X		O1	X	X	港口 A3	定时器2 - 频道3	TIM3 [AFR1] CH1
10	9	-	-	PA 4	I/O	X	X	X	HS	O3	X	X	港口 A4		
11	10	-	-	PA 5	I/O	X	X	X	HS	O3	X	X	港口 A5		
12	11	-	-	PA 6	I/O	X	X	X	HS	O3	X	X	港口 A6		
-	-	8	13	PF4 / AIN12	I/O	X	X			O1	X	X	港口 F4	模拟输入 12 (4)	
13	12	9	14	VDDA 小号									模拟电源		
14	13	10	15	VSSA 小号									模拟地		
15	14	-	-	PB7 / AIN7	I/O	X	X	X		O1	X	X	港口 B7	模拟输入 7	
16	15	-	-	PB6 / AIN6	I/O	X	X	X		O1	X	X	港口 B6	模拟输入 6	
17	16	11	16	PB5 / AIN5 [2-CH SDA]	I/O	X	X	X		O1	X	X	港口 B5	模拟输入 5	2-CHSDA [AFR6]
18	17	12	17	PB4 / AIN4 [2-CH SCL]	I/O	X	X	X		O1	X	X	港口 B4	模拟输入 4	2-CHSCL [AFR6]
19	18	13	18	PB3 / AIN3 [TIM1 ETR]	I/O	X	X	X		O1	X	X	港口 B3	模拟输入 3	TIM1 [AFR5] ETR
20	19	14	19	PB2 / AIN2 [TIM1 CH3 N]	I/O	X	X	X		O1	X	X	港口 B2	模拟输入 2	TIM1 [AFR5] CH3N
21	20	15	20	PB1 / AIN1 [TIM1 CH2N]	I/O	X	X	X		O1	X	X	港口 B1	模拟输入 1	TIM1 [AFR5] CH2N
22	21	16	21	PB0 / AIN0 [TIM1 CH1N]	I/O	X	X	X		O1	X	X	港口 B0	模拟输入 0	TIM1 [AFR5] CH1N
23	-	-	-	PE7 / AIN8	I/O	X	X	X		O1	X	X	港口 E7	模拟输入 8	



针编号				名称	类型	输入			产里				主功能后	默认备用	备用后	
LQFP48	LQFP48	LQFP32	SDIP32	封装		漂浮	的	WPU	分机	高	速度	OD	PP	(复位后)	功能	重映射[选项位]
		VFQFPN32 / UFQFPN32							打断	永	槽					
24	22	-	-	PE6 / AIN9	I / O	X	X	X		O1	X	X	港口 E6	模拟输入 9 (2)		
25	23	17	22	PE5 / SPI NSS	I / O	X	X	X		O1	X	X	港口 E5	SPI主/从选择		
26	24	18	23	PC1 / TIM1 CH1 / UART2_CK	I / O	X	X	X	HS	O3	X	X	港口 C1	定时器1 - 通道1 / UART2同步时钟		
27	25	19	24	PC2 / TIM1 CH2	I / O	X	X	X	HS	O3	X	X	港口 C2	定时器1 - 频道2		
28	26	20	25	PC3 / TIM1 CH3	I / O	X	X	X	HS	O3	X	X	港口 C3	定时器1 - 频道3		
29	-	21	26	PC4 / TIM1 CH4	I / O	X	X	X	HS	O3	X	X	港口 C4	定时器1 - 频道4		
三十	27	22	27	PC5 / SPI SCK	I / O	X	X	X	HS	O3	X	X	港口 C5	SPI时钟		
31	28	-	-	VSSIO 小号									I / O地			
32	29	-	-	VDDIO 小号									I / O电源			
33	三十	23	28	PC6 / SPI MOSI	I / O	X	X	X	HS	O3	X	X	港口 C6	SPI主控出/奴隶in		
34	31	24	29	PC7 / SPI 味噌	I / O	X	X	X	HS	O3	X	X	港口 C7	SPI主器件在/奴隶了		
35	32	-	-	PG0	I / O	X	X			O1	X	X	港口 G0			
36	33	-	-	PG1	I / O	X	X			O1	X	X	端口 G1			
37	-	-	-	PE3 / TIM1 BKIN	I / O	X	X	X		O1	X	X	港口 E3	定时器1 - 中断输入		
38	34	-	-	PE2 / 2 nd SDA	I / O	X	X	X		O1	↑ (3)		端口 E2	2 nd 数据		
39	35	-	-	PE1 / 2 nd SCL	I / O	X	X	X		O1	↑ (3)		港口 E1	2 nd 时钟		
40	36	-	-	PE0 / CLK_CCO	I / O	X	X	X	HS	O3	X	X	港口 E0	可配置的时钟产里		



针编号				名称	类型	输入			产里				主功能后	默认备用	备用后重新映射
LQFP48	LQFP44	LQFP32 / SDIP32	封装			漂浮的	WPU	分机 打断	高 水槽	速度	OD	PP			[选项位]
		VFQFPN32 / UFQFPN32													
41	37	25	三十	PD0 / TIM3 CH2 [TIM1 BKIN] [CLK CCO]	I / O	X	X	X	HS	O3	X	X	港口 D0	定时器3 - 频道2	TIM1 BKIN [AFR3] CLK CCO [AFR2]
42	38	26	31	PD1 / 游泳	I / O	X	X	X	HS	O4	X	X	港口 D1	SWIM数据 接口	
43	39	27	32	PD2 / TIM3 CH1 [TIM2 CH3]	I / O	X	X	X	HS	O3	X	X	港口 D2	定时器3 - 频道1	TIM2 CH3 [AFR1]
44	40	28	1	PD3 / TIM2 CH2 [ADC ETR]	I / O	X	X	X	HS	O3	X	X	港口 D3	定时器2 - 频道2	ADC ETR [AFR0]
45	41	29	2	PD4 / TIM2 CH1 [喇叭]	I / O	X	X	X	HS	O3	X	X	港口 D4	定时器2 - 频道1	BEEP输出 [AFR7]
46	42	三十	3	PD5 / UART2 - TX	I / O	X	X	X		O1	X	X	港口 D5	UART2数据 发送	
47	43	31	4	PD6 / UART2 - RX	I / O	X	X	X		O1	X	X	港口 D6	UART2数据 接收	
48	44	32	五	PD7 / TLI [TIM1 CH4]	I / O	X	X	X		O1	X	X	港口 D7	顶级中断	TIM1 CH4 [AFR4]

(1) AIN12在ADC扫描模式下或模拟看门狗不可选。
(2) 在44引脚封装中，AIN9不能被ADC扫描模式使用。
(3) 在开漏输出列中，“T”定义了一个真正的漏极开路I / O（未实现P缓冲和保护二极管）。

5.1.1 备用功能重新映射

如引脚描述表的最右边一列所示，一些备用功能可以通过编程8个AFR（备用功能）中的一个，在不同的I / O端口重新映射（重新映射）选项位。当重新映射选项处于活动状态时，默认的备用功能是no更长的时间。

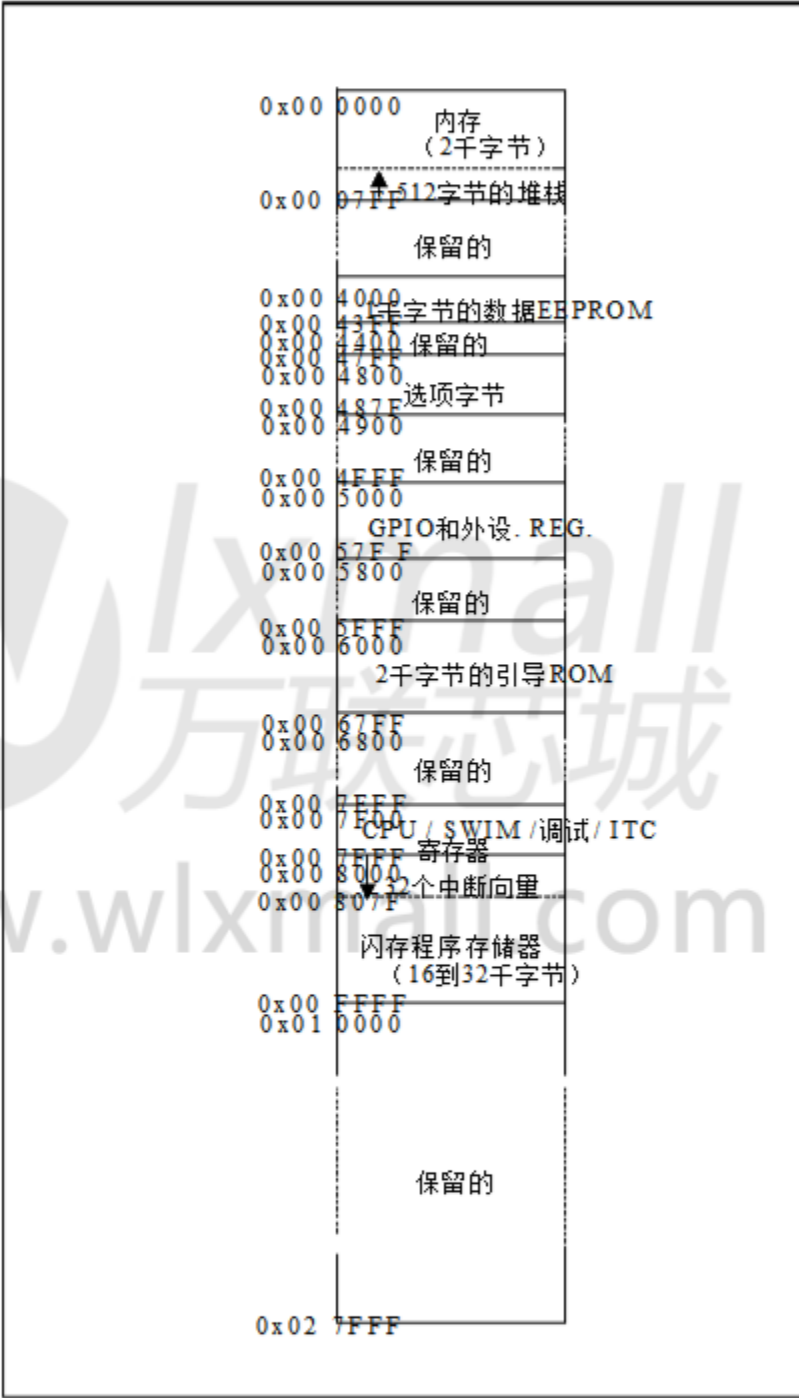
要使用复用功能，必须在外设中启用相应的外设寄存器。

备用功能重新映射不会影响I / O端口的GPIO功能（请参阅GPIO家庭参考手册部分RM0016）。

6 内存和寄存器映射

6.1 内存映射

图7：内存映射



下表列出了每个内存大小的边界地址.堆栈的顶部在每种情况下在RAM结束地址.

表7：Flash，数据EEPROM和RAM边界地址

内存区域	大小（字节）	起始地址	结束地址
闪存程序存储器	32K	0x00 8000	0x00 FFFF
	16K	0x00 8000	0x00 BFFF
内存	2K	0x00 0000	0x00 07FF
数据EEPROM	1024	0x00 4000	0x00 43FF

6.2 注册地图

6.2.1 I/O端口硬件寄存器映射

表8：I/O端口硬件寄存器映射

地址	块	注册标签	注册名称	重启状态
0x00 5000	港口A	PA_ODR	端口A数据输出锁存寄存器	为0x00
0x00 5001		PA_IDR	端口A输入引脚值寄存器	为0x00
0x00 5002		PA_DDR	端口A数据方向寄存器	为0x00
0x00 5003		PA_CR1	端口A控制寄存器1	为0x00
0x00 5004		PA_CR2	端口A控制寄存器2	为0x00
0x00 5005	港口B	PB_ODR	端口B数据输出锁存寄存器	为0x00
0x00 5006		PB_IDR	端口B输入引脚值寄存器	为0x00
0x00 5007		PB_DDR	端口B数据方向寄存器	为0x00
0x00 5008		PB_CR1	端口B控制寄存器1	为0x00
0x00 5009		PB_CR2	端口B控制寄存器2	为0x00



地址	块	注册标签	注册名称	重启状态
0x00 500A	港口C.	PC_ODR	端口C数据输出锁存寄存器	为0x00
0x00 500B		PB_IDR	端口C输入引脚值寄存器	为0x00
0x00 500C		PC_DDR	端口C数据方向寄存器	为0x00
0x00 500D		PC_CR1	端口C控制寄存器1	为0x00
0x00 500E		PC_CR2	端口C控制寄存器2	为0x00
0x00 500F	港口D.	PD_ODR	端口D数据输出锁存寄存器	为0x00
0x00 5010		PD_IDR	端口D输入引脚值寄存器	为0x00
0x00 5011		PD_DDR	端口D数据方向寄存器	为0x00
0x00 5012		PD_CR1	端口D控制寄存器1	0x02
0x00 5013		PD_CR2	端口D控制寄存器2	为0x00
0x00 5014	E港	PE_ODR	端口E数据输出锁存寄存器	为0x00
0x00 5015		PE_IDR	端口E输入引脚值寄存器	为0x00
0x00 5016		PE_DDR	端口E数据方向寄存器	为0x00
0x00 5017		PE_CR1	端口E控制寄存器1	为0x00
0x00 5018		PE_CR2	端口E控制寄存器2	为0x00
0x00 5019	港口F	PF_ODR	端口F数据输出锁存寄存器	为0x00
0x00 501A		PF_IDR	端口F输入引脚值寄存器	为0x00
0x00 501B		PF_DDR	端口F数据方向寄存器	为0x00
0x00 501C		PF_CR1	端口F控制寄存器1	为0x00

地址	块	注册标签	注册名称	重启状态
0x00 501D		PF_CR2	端口F控制寄存器2	为0x00
0x00 501E	港口G	PG_ODR	端口G数据输出锁存寄存器	为0x00
0x00 501F		PG_IDR	端口G输入引脚值寄存器	为0x00
0x00 5020		PG_DDR	端口G数据方向寄存器	为0x00
0x00 5021		PG_CR1	端口G控制寄存器1	为0x00
0x00 5022		PG_CR2	端口G控制寄存器2	为0x00
0x00 5023	港口H	PH_ODR	端口H数据输出锁存寄存器	为0x00
0x00 5024		PH_IDR	端口H输入引脚值寄存器	为0x00
0x00 5025		PH_DDR	端口H数据方向寄存器	为0x00
0x00 5026		PH_CR1	端口H控制寄存器1	为0x00
0x00 5027		PH_CR2	端口H控制寄存器2	为0x00
0x00 5028	港口I	PI_ODR	端口I数据输出锁存寄存器	为0x00
0x00 5029		PI_IDR	端口I输入引脚值寄存器	为0x00
0x00 502A		PI_DDR	端口I数据方向寄存器	为0x00
0x00 502B		PI_CR1	端口I控制寄存器1	为0x00
0x00 502C		PI_CR2	端口I控制寄存器2	为0x00

6.2.2 一般硬件寄存器映射

表9：通用硬件寄存器映射

地址	块	注册标签	注册名称	重启状态
为0x00 5050到 为0x00 5059	保留区（10字节）			
为0x00 505A	闪	FLASH_CR1	闪存控制寄存器1	为0x00
为0x00 505B		FLASH_CR2	闪存控制寄存器2	为0x00
为0x00 505C		FLASH_NCR2	闪光补充控制 注册2	为0xFF
为0x00 505D		FLASH_FPR	闪存保护寄存器	为0x00
为0x00 505E		FLASH_NFPR	闪光补充保护 寄存器	为0xFF
为0x00 505F		FLASH_IAPSR	Flash在应用程序编程 状态寄存器	为0x00
为0x00 5060到 为0x00 5061	保留区（2字节）			
为0x00 5062	闪	FLASH_PUKR	闪存程序存储器不受保护 寄存器	为0x00
为0x00 5063	保留区（1字节）			
为0x00 5064	闪	FLASH_DUKR	数据EEPROM解除保护寄存器	为0x00

地址	块	注册标签	注册名称	重启状态
为0x00 5065到 为0x00 509F	保留区（59字节）			
为0x00 50A0	ITC - EXTI	EXTI_CR1	外部中断控制寄存器1	为0x00
为0x00 50A1		EXTI_CR2	外部中断控制寄存器2	为0x00
为0x00 50A2到 为0x00 50B2	保留区（17字节）			
为0x00 50B3	RST	RST_SR	重置状态寄存器	XX
为0x00 50B4到 为0x00 50BF	保留区（12字节）			
为0x00 50C0	CLK	CLK_ICR	内部时钟控制寄存器	0x01
为0x00 50C1		CLK_ECKR	外部时钟控制寄存器	为0x00
为0x00 50C2	保留区（1字节）			
为0x00 50C3	CLK	CLK_CMSR	时钟主控状态寄存器	0xE1
为0x00 50C4		CLK_SWR	时钟主开关寄存器	0xE1
为0x00 50C5		CLK_SWCR	时钟切换控制寄存器	0bxxxx 0000

地址	块	注册标签	注册名称	重启状态
为0x00 50C6		CLK_CKDIVR	时钟分频器寄存器	为0x18
为0x00 50C7		CLK_PCKENR1	外设时钟门控寄存器1	为0xFF
为0x00 50C8		CLK_CSSR	时钟安全系统寄存器	为0x00
为0x00 50C9		CLK_CCOR	可配置的时钟控制寄存器	为0x00
为0x00 50CA		CLK_PCKENR2	外设时钟门控寄存器2	为0xFF
为0x00 50CB		CLK_CANCCR	CAN时钟控制寄存器	为0x00
为0x00 50CC		CLK_HSTRIMR	HSI时钟校准调整寄存器	XX
为0x00 50CD		CLK_SWIMCCR	SWIM时钟控制寄存器	X0
为0x00 50CE到 为0x00 50D0	保留区（3字节）			
为0x00 50D1	WWDG	WWDG_CR	WWDG控制寄存器	0x7F的
为0x00 50D2		WWDG_WR	WWDG窗口寄存器	0x7F的
为0x00 50D3到 为0x00 50DF	保留区（13字节）			

地址	块	注册标签	注册名称	重启状态
为0x00 50E0	IWDG	IWDG_KR	IWDG密钥寄存器	-
为0x00 50E1		IWDG_PR	IWDG预分频器寄存器	为0x00
为0x00 50E2		IWDG_RLR	IWDG重新加载寄存器	为0xFF
为0x00 50E3到 为0x00 50EF	保留区（13字节）			
为0x00 50F0	AWU	AWU_CSR1	AWU控制/状态寄存器1	为0x00
为0x00 50F1		AWU_APR	AWU异步预分频器缓冲区寄存器	0x3F的
为0x00 50F2		AWU_TBR	AWU时基选择寄存器	为0x00
为0x00 50F3	嘟	BEEP_CSR	BEEP控制/状态寄存器	为0x1F
为0x00 50F4到 为0x00 50FF	保留区（12字节）			
00 5200h	SPI	SPI_CR1	SPI控制寄存器1	为0x00
00 5201h		SPI_CR2	SPI控制寄存器2	为0x00
00 5202h		SPI_ICR	SPI中断控制寄存器	为0x00
00 5203h		SPI_SR	SPI状态寄存器	0x02
00 5204h		SPI_DR	SPI数据寄存器	为0x00

地址	块	注册标签	注册名称	重启状态
00 5205h		SPI_CRCPR	SPI CRC多项式寄存器	0×07
00 5206h		SPI_RXCR	SPI Rx CRC寄存器	为0xFF
00 5207h		SPI_TXCR	SPI Tx CRC寄存器	为0xFF
00 5208h 到00 520Fh	保留区（8字节）			
00 5210h	20h	I2C_CR1	20h控制寄存器1	为0x00
00 5211h		I2C_CR2	20h控制寄存器2	为0x00
00 5212h		I2C_FREQR	20h频率寄存器	为0x00
00 5213h		I2C_OARL	20h自己的地址寄存器低	为0x00
00 5214h		I2C_OARH	20h自己的地址寄存器高	为0x00
00 5215h		保留的		
00 5216h		I2C_DR	20h数据寄存器	为0x00
00 5217h		I2C_SR1	20h状态寄存器1	为0x00
00 5218h		I2C_SR2	20h状态寄存器2	为0x00
00 5219h		I2C_SR3	20h状态寄存器3	为0x00
00 521Ah		I2C_ITR	20h中断控制寄存器	为0x00
00 521Bh		I2C_CCRL	20h时钟控制寄存器低	为0x00
00 521Ch		I2C_CCRH	20h时钟控制寄存器高	为0x00
00 521Dh		I2C_TRISE	20hTRISE寄存器	0×02

地址	块	注册标签	注册名称	重启状态
00 521Eh		I2C_PECR	2.0数据包错误检查寄存器	为0x00
00 521Fh 到00 522Fh	保留区（17字节）			
为0x00 5230到 为0x00 523F	保留区（6字节）			
为0x00 5240	UART2	UART2_SR	UART2状态寄存器	C0H
为0x00 5241		UART2_DR	UART2数据寄存器	XX
为0x00 5242		UART2_BRR1	UART2波特率寄存器1	为0x00
为0x00 5243		UART2_BRR2	UART2波特率寄存器2	为0x00
为0x00 5244		UART2_CR1	UART2控制寄存器1	为0x00
为0x00 5245		UART2_CR2	UART2控制寄存器2	为0x00
为0x00 5246		UART2_CR3	UART2控制寄存器3	为0x00
005247		UART2_CR4	UART2控制寄存器4	为0x00
为0x00 5248		保留的		
为0x00 5249		UART2_CR6	UART2控制寄存器6	为0x00

地址	块	注册标签	注册名称	重启状态
为0x00 524A		UART2_GTR	UART2保护时间寄存器	为0x00
为0x00 524B		UART2_PSCR	UART2预分频寄存器	为0x00
为0x00 524C到 为0x00 524F	保留区（4字节）			
为0x00 5250	TIM1	TIM1_CR1	TIM1控制寄存器1	为0x00
为0x00 5251		TIM1_CR2	TIM1控制寄存器2	为0x00
为0x00 5252		TIM1_SMCR	TIM1从机模式控制寄存器	为0x00
为0x00 5253		TIM1_ETR	TIM1外部触发寄存器	为0x00
为0x00 5254		TIM1_IER	TIM1中断使能寄存器	为0x00
为0x00 5255		TIM1_SR1	TIM1状态寄存器1	为0x00
为0x00 5256		TIM1_SR2	TIM1状态寄存器2	为0x00
为0x00 5257		TIM1_EGR	TIM1事件发生寄存器	为0x00
为0x00 5258		TIM1_CCMR1	TIM1捕获/比较模式 注册1	为0x00
为0x00 5259		TIM1_CCMR2	TIM1捕获/比较模式 注册2	为0x00

地址	块	注册标签	注册名称	重启状态
为0x00 525A		TIM1_CCMR3	TIM1捕获/比较模式 注册3	为0x00
为0x00 525B		TIM1_CCMR4	TIM1捕获/比较模式 注册4	为0x00
为0x00 525C		TIM1_CCER1	TIM1捕获/比较使能 注册1	为0x00
为0x00 525D		TIM1_CCER2	TIM1捕获/比较使能 注册2	为0x00
为0x00 525E		TIM1_CNTRH	TIM1计数器高	为0x00
为0x00 525F		TIM1_CNTRL	TIM1计数器低	为0x00
为0x00 5260		TIM1_PSCRH	TIM1预分频器寄存器高	为0x00
为0x00 5261		TIM1_PSCRL	TIM1预分频器寄存器为低电平	为0x00
为0x00 5262		TIM1_ARRH	TIM1自动重新加载寄存器高	为0xFF
为0x00 5263		TIM1_ARRL	TIM1自动重新加载寄存器低电平	为0xFF
为0x00 5264		TIM1_RCR	TIM1重复计数器寄存器	为0x00
为0x00 5265		TIM1_CCR1H	TIM1捕获/比较寄存器1为高	为0x00
为0x00 5266		TIM1_CCR1L	TIM1捕获/比较寄存器1为低电平	为0x00

地址	块	注册标签	注册名称	重启状态
为0x00 5267		TIM1_CCR2H	TIM1捕获/比较寄存器2为高	为0x00
为0x00 5268		TIM1_CCR2L	TIM1捕捉/比较寄存器2为低电平	为0x00
为0x00 5269		TIM1_CCR3H	TIM1捕获/比较寄存器3为高	为0x00
为0x00 526A		TIM1_CCR3L	TIM1捕获/比较寄存器3为低电平	为0x00
为0x00 526B		TIM1_CCR4H	TIM1捕获/比较寄存器4为高	为0x00
为0x00 526C		TIM1_CCR4L	TIM1捕捉/比较寄存器4为低电平	为0x00
为0x00 526D		TIM1_BKR	TIM1中断寄存器	为0x00
为0x00 526E		TIM1_DTR	TIM1死区寄存器	为0x00
为0x00 526F		TIM1_OISR	TIM1输出空闲状态寄存器	为0x00
为0x00 5270到 为0x00 52FF	保留区（147字节）			
为0x00 5300	TIM2	TIM2_CR1	TIM2控制寄存器1	为0x00
为0x00 5301		TIM2_IER	TIM2中断使能寄存器	为0x00
为0x00 5302		TIM2_SR1	TIM2状态寄存器1	为0x00

地址	块	注册标签	注册名称	重启状态
为0x00 5303		TIM2_SR2	TIM2状态寄存器2	为0x00
为0x00 5304		TIM2_EGR	TIM2事件生成寄存器	为0x00
为0x00 5305		TIM2_CCMR1	TIM2捕获/比较模式 注册1	为0x00
为0x00 5306		TIM2_CCMR2	TIM2捕获/比较模式 注册2	为0x00
为0x00 5307		TIM2_CCMR3	TIM2捕获/比较模式 注册3	为0x00
为0x00 5308		TIM2_CCER1	TIM2捕获/比较使能 注册1	为0x00
为0x00 5309		TIM2_CCER2	TIM2捕获/比较使能 注册2	为0x00
为0x00 530A		TIM2_CNTRH	TIM2计数器高	为0x00
为0x00 530B		TIM2_CNTRL	TIM2计数器低	为0x00
为0x00 530C		TIM2_PSCR	TIM2预分频寄存器	为0x00
为0x00 530D		TIM2_ARRH	TIM2自动重新加载寄存器高	为0xFF
为0x00 530E		TIM2_ARRL	TIM2自动重新加载寄存器低电平	为0xFF
为0x00 530F		TIM2_CCR1H	TIM2捕获/比较寄存器1为高	为0x00

地址	块	注册标签	注册名称	重启状态
为0x00 5310		TIM2_CCR1L	TIM2捕捉/比较寄存器1为低电平	为0x00
为0x00 5311		TIM2_CCR2H	TIM2捕捉/比较寄存器2高	为0x00
为0x00 5312		TIM2_CCR2L	TIM2捕捉/比较寄存器2为低电平	为0x00
为0x00 5313		TIM2_CCR3H	TIM2捕捉/比较寄存器3为高	为0x00
为0x00 5314		TIM2_CCR3L	TIM2捕捉/比较寄存器3为低电平	为0x00
为0x00 5315到 为0x00 531F	保留区（11字节）			
为0x00 5320	TIM3	TIM3_CR1	TIM3控制寄存器1	为0x00
为0x00 5321		TIM3_IER	TIM3中断使能寄存器	为0x00
为0x00 5322		TIM3_SR1	TIM3状态寄存器1	为0x00
为0x00 5323		TIM3_SR2	TIM3状态寄存器2	为0x00
为0x00 5324		TIM3_EGR	TIM3事件发生寄存器	为0x00
为0x00 5325		TIM3_CCMR1	TIM3捕捉/比较模式 注册1	为0x00
为0x00 5326		TIM3_CCMR2	TIM3捕捉/比较模式 注册2	为0x00

地址	块	注册标签	注册名称	重启状态
为0x00 5327		TIM3_CCER1	TIM3捕获/比较使能注册1	为0x00
为0x00 5328		TIM3_CNTRH	TIM3计数器高	为0x00
为0x00 5329		TIM3_CNTRL	TIM3计数器低	为0x00
为0x00 532A		TIM3_PSCR	TIM3预分频寄存器	为0x00
为0x00 532B		TIM3_ARRH	TIM3自动重新加载寄存器高	为0xFF
为0x00 532C		TIM3_ARRL	TIM3自动重新加载寄存器低	为0xFF
为0x00 532D		TIM3_CCR1H	TIM3捕获/比较寄存器1为高	为0x00
为0x00 532E		TIM3_CCR1L	TIM3捕捉/比较寄存器1为低电平	为0x00
为0x00 532F		TIM3_CCR2H	TIM3捕捉/比较寄存器2为高	为0x00
为0x00 5330		TIM3_CCR2L	TIM3捕获/比较寄存器2为低电平	为0x00
为0x00 5331到 为0x00 533F	保留区（15字节）			
为0x00 5340	TIM4	TIM4_CR1	TIM4控制寄存器1	为0x00
为0x00 5341		TIM4_IER	TIM4中断使能寄存器	为0x00

地址	块	注册标签	注册名称	重启状态
为0x00 5342		TIM4_SR	TIM4状态寄存器	为0x00
为0x00 5343		TIM4_EGR	TIM4事件发生寄存器	为0x00
为0x00 5344		TIM4_CNTR	TIM4计数器	为0x00
为0x00 5345		TIM4_PSCR	TIM4预分频寄存器	为0x00
为0x00 5346		TIM4_ARR	TIM4自动重新加载寄存器	为0xFF
为0x00 5347到 为0x00 53DF	保留区（153字节）			
为0x00 53E0到 为0x00 53F3	ADC1	ADC_DBxR	ADC数据缓冲寄存器	为0x00
为0x00 53F4到 为0x00 53FF	保留区（12字节）			
为0x00 5400	ADC1	ADC_CSR	ADC控制/状态寄存器	为0x00
为0x00 5401		ADC_CR1	ADC配置寄存器1	为0x00
为0x00 5402		ADC_CR2	ADC配置寄存器2	为0x00
为0x00 5403		ADC_CR3	ADC配置寄存器3	为0x00

地址	块	注册标签	注册名称	重启状态
为0x00 5404		ADC_DRH	ADC数据寄存器高	为0x00
为0x00 5405		ADC_DRL	ADC数据寄存器低	为0x00
为0x00 5406		ADC_TDRH	ADC施密特触发器禁用 登记高	为0x00
为0x00 5407		ADC_TDRL	ADC施密特触发器禁用 登记低	为0x00
为0x00 5408		ADC_HTRH	ADC高门限寄存器高	×03
为0x00 5409		ADC_HTRL	ADC高门限寄存器低	为0xFF
为0x00 540A		ADC_LTRH	ADC低门限寄存器高	为0x00
为0x00 540B		ADC_LTRL	ADC低门限寄存器低	为0x00
为0x00 540C		ADC_AWSRH	ADC模拟看门狗状态 登记高	为0x00
为0x00 540D		ADC_AWSRL	ADC模拟看门狗状态 登记低	为0x00
为0x00 540E		ADC_AWCRH	ADC模拟看门狗控制 登记高	为0x00
为0x00 540F		ADC_AWCRL	ADC模拟看门狗控制 登记低	为0x00
为0x00 5410 来	保留区（1008字节）			



地址	块	注册标签	注册名称	重启状态
为0x00 57FF				

6.2.3 CPU / SWIM /调试模块/中断控制器寄存器

表10：CPU / SWIM /调试模块/中断控制器寄存器

地址	块	注册标签	注册名称	重启状态
0x00 7F00	中央处理器一个		累加器	为0x00
0x00 7F01		PCE	程序计数器扩展	为0x00
0x00 7F02		PCH	程序计数器高	为0x00
0x00 7F03		PCL	程序计数器低	为0x00
0x00 7F04		XH	X索引寄存器高	为0x00
0x00 7F05		XL	X索引寄存器低	为0x00
0x00 7F06		YH	Y指数高	为0x00
0x00 7F07		YL	Y索引寄存器低	为0x00
0x00 7F08		SPH	堆栈指针高	0x07
0x00 7F09		SPL	堆栈指针低	为0xFF
为0x00 7F0A		CCR	条件码寄存器	0x28
为0x00 7F0B到 为0x00 7F5F	保留区（85字节）			
0x00 7F60	中央处理器	CFG_GCR	全局配置寄存器	为0x00

地址	块	注册标签	注册名称	重启状态
0x00 7F70	ITC - SPR	ITC_SPR1	中断软件优先级寄存器1	为0xFF
0x00 7F71		ITC_SPR2	中断软件优先级寄存器2	为0xFF
0x00 7F72		ITC_SPR3	中断软件优先级寄存器3	为0xFF
0x00 7F73		ITC_SPR4	中断软件优先级寄存器4	为0xFF
0x00 7F74		ITC_SPR5	中断软件优先级寄存器5	为0xFF
0x00 7F75		ITC_SPR6	中断软件优先级寄存器6	为0xFF
0x00 7F76		ITC_SPR7	中断软件优先级寄存器7	为0xFF
0x00 7F77		ITC_SPR8	中断软件优先级寄存器8	为0xFF
0x00 7F78 到0x00 7F79	保留区（2字节）			
0x00 7F80	游泳	SWIM_CSR	SWIM控制状态寄存器	为0x00
0x00 7F81 到0x00 7F8F	保留区（15字节）			
0x00 7F90	DM	DM_BK1RE	DM断点1寄存器扩展字节	为0xFF
0x00 7F91		DM_BK1RH	DM断点1寄存器高字节	为0xFF
0x00 7F92		DM_BK1RL	DM断点1寄存器低字节	为0xFF
0x00 7F93		DM_BK2RE	DM断点2寄存器扩展字节	为0xFF
0x00 7F94		DM_BK2RH	DM断点2寄存器高字节	为0xFF
0x00 7F95		DM_BK2RL	DM断点2寄存器低字节	为0xFF
0x00 7F96		DM_CR1	DM调试模块控制寄存器1	为0x00

地址	块	注册标签	注册名称	重启状态
0x00 7F97		DM_CR2	DM调试模块控制寄存器2	为0x00
0x00 7F98		DM_CSR1	DM调试模块控制/状态注册1	为0x10
0x00 7F99		DM_CSR2	DM调试模块控制/状态注册2	为0x00
为0x00 7F9A		DM_ENFCTR	DM启用功能寄存器	为0xFF
为0x00 7F9B 到 为0x00 7F9F	保留区（5字节）			

（1） 只能通过调试模块访问

7 中断矢量映射

表11：中断映射

IRQ 没有.	资源 块	描述	醒来 从停下来 模式	从...唤醒 主动叫停 模式	向量 地址
	重启	重启	是	是	0x00 8000
	陷阱	软件中断	-	-	0x00 8004
0	TLI	外部顶层中断	-	-	0x00 8008
1	AWU	汽车从停下来醒来	-	是	0x00 800C
2	CLK	时钟控制器	-	-	0x00 8010
3	EXTI0	端口A外部中断	是 (1)	是 (1)	0x00 8014
4	EXTI1	端口B外部中断	是	是	0x00 8018
五	EXTI2	端口C外部中断	是	是	0x00 801C
6	EXTI3	端口D外部中断	是	是	0x00 8020
7	EXTI4	端口E外部中断	是	是	0x00 8024
8					0x00 8028
9		保留的	-	-	0x00 802C
10	SPI	传输结束	是	是	0x00 8030
11	TIM1	TIM1更新/溢出/ 下溢/触发/中断	-	-	0x00 8034
12	TIM1	TIM1捕获/比较	-	-	0x00 8038
13	TIM	TIM更新/溢出	-	-	0x00 803C
14	TIM	TIM捕获/比较	-	-	0x00 8040



IRQ 没有.	资源 块	描述	醒来 从停下来 模式	从...唤醒 主动叫停 模式	向量 地址
15	TIM3	更新/溢出	-	-	0x00 8044
16	TIM3	捕获/比较	-	-	0x00 8048
17		保留的	-	-	0x00 804C
18		保留的	-	-	0x00 8050
19	2 ⁰ 2 ¹	2 ⁰ 2 ¹ 中断	是	是	0x00 8054
20	UART2	Tx完成	-	-	0x00 8058
21	UART2	接收寄存器DATA 充分	-	-	0x00 805C
22	ADC1	ADC1转换结束/ 模拟看门狗中断	-	-	0x00 8060
23	TIM	TIM更新/溢出	-	-	0x00 8064
24	闪存	EOP / WR_PG_DIS	-	-	0x00 8068
保留的					0x00 806C 到0x00 807C

(1) 除PA1外

8 选项字节

选项字节包含设备硬件功能以及内存的配置保护设备.它们存储在内存的专用块中.除了ROP（读出保护）字节，每个选项字节必须以常规形式存储两次（OPTx）和一个补充的（NOPTx）冗余.

通过访问EEPROM地址，可以在ICP模式（通过SWIM）修改选项字节如下表所示.

除了ROP，应用程序在IAP模式下也可以“选择性地”修改选项字节选项，只能在ICP模式下（通过SWIM）进行修改.

请参考STM8S Flash编程手册（PM0051）和STM8 SWIM通信协议和调试模块用户手册（UM0470）了解有关SWIM编程的信息程序.

表12：选项字节

地址.	选项名称	选项字节号	选项位								厂默认设置
			7	6	五	4	3	2	1	0	
0x4800	读出保护 (ROP)	OPT0	ROP [7: 0]								00H
0x4801	用户启动代码 (UBC)	OPT1	UBC [7: 0]								00H
0x4802		NOPT1	NUBC [7: 0]								FFH
0x4803	备用功能重映射 (AFR)	OPT2	AFR7	AFR6	AFR5	AFR4	AFR3	AFR2	AFR1	AFR0	00H
0x4804		NOPT2	NAFR7	NAFR6	NAFR5	NAFR4	NAFR3	NAFR2	NAFR1	NAFR0	FFH
0x4805h	Miscell. 选项	OPT3	保留的			HSI 修剪	LSI_EN	IWDG_HW	WWDG_HW	WWDG_停	00H
0x4806		NOPT3	保留的			NHSI 修剪	NLSI_EN	NIWDG_HW	NWWDG_HW	北西西 G_HALT	FFH
0x4807	时钟选项	OPT4	保留的				EXT CLK SEL	CKAWSEL	UPRS C1	PRS C0	00H
0x4808		NOPT4	保留的				下一个 CLK	NCKA WUSEL	NPRSC1	美国国家公共电台 SC0	00H
0x4809	HSE时钟启动	OPT5	HSECNT [7: 0]								00H
0x480A		NOPT5	NHSECNT [7: 0]								FFH
0x480B	保留的	OPT6	保留的								00H



地址	选项名称	选项字节号	选项位								厂默认设置
			7	6	五	4	3	2	1	0	
0x480C		NOPT6	保留的								FFH
0x480D	保留的	OPT7	保留的								00H
0x480E		NOPT7	保留的								FFH
0x487E	引导程序	OPTBL	BL [7: 0]								00H
0x487F		NOPTBL	NBL [7: 0]								FFH

表13：选项字节说明

选项字节号	描述
OPT0	ROP [7: 0]存储器读出保护（ROP） AAh：启用读取保护（通过SWIM协议写入访问） <i>注意：请参阅系列参考手册（RM0016）一节闪存/EEPROM存储器读保护细节。</i>
OPT1	UBC [7: 0]用户启动代码区域 0x00：没有UBC，没有写保护 0x01：第0页到第1页定义为UBC，内存写保护 0x02：第0页到第3页定义为UBC，内存写保护 0x03：第0页到第4页定义为UBC，内存写保护 ... 0x3E：定义为UBC的页面0到63，内存写保护 其他值：保留 <i>注意：请参阅系列参考手册（RM0016）一节闪存写保护更多的细节。</i>
OPT2	AFR [7: 0] 请参阅下表以了解备用功能重新映射位[7: 2]的描述。
OPT3	HSITRIM：高速内部时钟调整寄存器大小 CLK_HSITRIMR寄存器支持0：3位调整 CLK_HSITRIMR寄存器支持1：4位调整

选项字节号	描述
	LSI_EN : 低速内部时钟使能 0: LSI时钟不可用作CPU时钟源 1: LSI时钟可用作CPU时钟源
	IWDG_HW : 独立监督 0: IWDG独立看门狗通过软件激活 1: 由硬件激活的IWDG独立看门狗
	WWDG_HW : 窗口看门狗激活 0: 由软件激活的WWDG窗口看门狗 1: 由硬件激活的WWDG窗口看门狗
	WWDG_HALT : 停止时窗口看门狗复位 0: 如果WWDG处于活动状态, 则在暂停时不产生复位 1: 如果WWDG处于活动状态, 则在暂停时生成复位
OPT4	EXTCLK : 外部时钟选择 0: 外部晶体连接到OSCIN / OSCOUT 1: OSCIN上的外部时钟信号
	CKAWUSEL : 自动唤醒单元/时钟 0: 为AWU选择LSI时钟源 1: 选择预分频器作为AWU的时钟源
	PRSC [1: 0] AWU时钟预分频器 0x: 16 MHz至128 kHz预分频器 10: 8 MHz至128 kHz预分频器 11: 4 MHz至128 kHz预分频器
OPT5	HSECNT [7: 0] : HSE晶体振荡器稳定时间 0x00: 2048 HSE周期 0xB4: 128个HSE周期 0xD2: 8个HSE周期 0xE1: 0.5个HSE周期

选项字节号	描述
OPT6	保留的
OPT7	保留的
OPTBL	BL [7: 0]引导加载程序选项字节 对于STM8S产品，该选项由引导ROM代码检查复位后.根据地址0x487E，0x487F的内容，和0x8000（复位向量），CPU跳转到引导加载程序或复位向量.参考UM0560（STM8L / S引导程序手册）更多细节. 对于STM8L产品，引导加载程序选项字节位于地址上0xFFFF和0xFFFF + 1（2个字节）.这些选项字节控制自举程序是否处于活动状态.有关更多详细信息，请参阅UM0560（STM8L / S引导程序手册）了解更多详情.

表14： OPT2的备用功能重新映射位[7： 0]的描述

选项字节号	描述 (1)
OPT2	AFR7备用功能重新映射选项7 0: AFR7重新映射选项无效：默认备用功能 (2) 1: 端口D4备用功能= BEEP. AFR6备用功能重新映射选项6 0: AFR6重新映射选项无效：默认备用功能 (2) 1: 端口B5交替功能= I²C_SDA; 端口B4备用功能= I²C_SCL. AFR5备用功能重新映射选项5 0: AFR5重映射选项无效：默认的备用功能 (2) 1: 端口B3复用功能= TIM1_ETR; 端口B2备用功能= TIM1_NCC3; 端口B1复用功能= TIM1_CH2N; 港口B0备用功能= TIM1_CH1N. AFR4备用功能重新映射选项4 0: AFR4重新映射选项无效：默认备用功能 (2) 1: 端口D7复用功能= TIM1_CH4. AFR3备用功能重新映射选项3 0: AFR3重新映射选项无效：默认备用功能 (2) 1: 端口D0复用功能= TIM1_BKIN. AFR2备用功能重新映射选项2

选项字节号	描述 (1)
	0: AFR2重新映射选项无效: 默认备用功能 (2) 1: 端口D0备用功能= CLK_CCO.注意: AFR2选项有如果两者均被激活, 则优先于AFR3. AFR1备用功能重新映射选项1 0: AFR1重映射选项无效: 默认的备用功能 (2) 1: 端口A3复用功能= TIM3_CH1;端口D2备用功能TIM2_CH3. AFR0备用功能重新映射选项0 0: AFR0重新映射选项无效: 默认备用功能 (2) 1: 端口D3复用功能= ADC_ETR.

(1) 不要在同一端口使用多个重新映射选项.

(2) 请参阅引脚说明.



9 唯一身份

这些器件具有一个96位唯一的设备标识符，它提供了一个参考编号
对任何设备和任何情况都是独一无二的.标识符的96位永远不能改变
由用户.

唯一的设备标识符可以读取单个字节，然后可以连接使用
自定义算法.

- 独特的设备标识符非常适合：
- 用作序列号
 - 在使用时用作安全密钥以提高程序存储器中的代码安全性
- 并在此之前将这个唯一的ID与软件密码原语和协议相结合
编程内部存储器.
- 激活安全启动过程

表15：唯一ID寄存器（96位）

地址	内容描述	唯一的ID位							
		7	6	五	4	3	2	1	0
0x48CD	X坐标 在晶圆上	U_ID [7: 0]							
0x48CE		U_ID [15: 8]							
0x48CF	Y坐标 在晶圆上	U_ID [23:16]							
0x48D0		U_ID [31:24]							
0x48D1	晶圆号码	U_ID [39:32]							
0x48D2	批号	U_ID [47:40]							
0x48D3		U_ID [55:48]							
0x48D4		U_ID [63:56]							
0x48D5		U_ID [71:64]							
0x48D6		U_ID [79:72]							
0x48D7		U_ID [87:80]							
0x48D8		U_ID [95:88]							

10 电气特性

10.1 参数条件

除非另有说明，否则所有电压均以V_{SS}表示。

10.1.1 最小值和最大值

除非另有规定，最低和最高值保证最差
环境温度条件，供电电压和频率的测试在生产上
100%的环境温度在T_A = 25°C，T_A = T_{Amax}（由下式给出）
所选温度范围）。

基于特征结果，设计模拟和/或技术特征的数据
在表格脚注中标明，未在生产中进行测试。基于表征，
最小值和最大值是指样本测试，代表均值加
或减去标准偏差的三倍（平均值±3σ）。

10.1.2 典型值

除非另有说明，否则典型数据基于T_A = 25°C，V_{DD} = 5 V
只作为设计指导，并没有经过测试。

典型的ADC准确度值是通过表征一批样品来确定的
在整个温度范围内的标准扩散区，其中95%的装置具有一个
误差小于或等于所示值（平均值±2σ）。

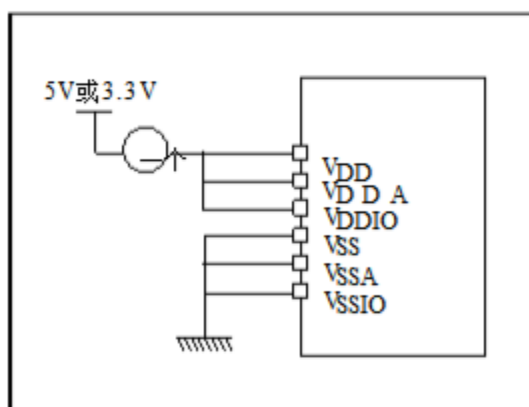
10.1.3 典型的曲线

除非另有说明，否则所有的典型曲线只能作为设计指导而不是
测试。

10.1.4 典型的电流消耗

对于典型的电流消耗测量，V_{DD}，V_{DDIO}和V_{DDA}连接在一起
在下图所示的配置中。

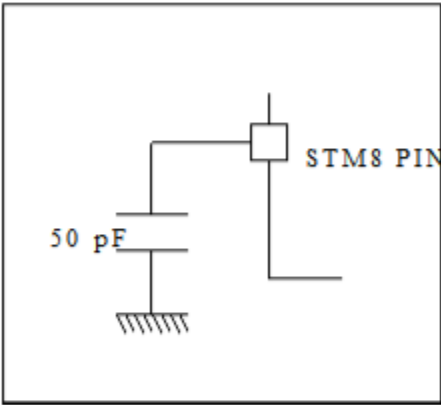
图8：电源电流测量条件



10.1.5 加载电容器

引脚参数测量的负载条件如下图所示。

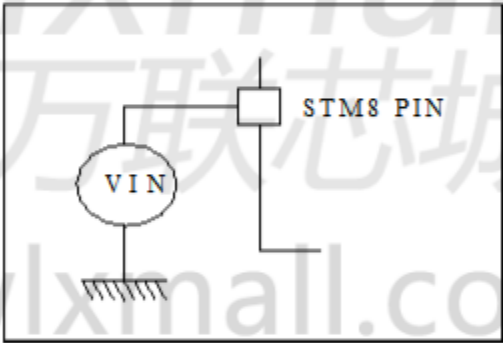
图9：引脚负载条件



10.1.6 引脚输入电压

下图描述了器件引脚的输入电压测量。

图10：引脚输入电压



10.2 绝对最大额定值

强调高于“绝对最大额定值”可能会造成永久性损害到设备.这是一个压力额定值只是在这些设备的功能操作不暗示条件.长时间暴露在最大额定值条件下可能影响设备可靠性。

表16：电压特性

符号	评级	敏	马克斯	单元
V DDx - V SS	电源电压（包括V DDA和V DDIO ） (1)	-0.3	6.5	V
V IN	真正开路漏极引脚（PE1，PE2） (2)	V SS - 0.3	6.5	

符号	评级	敏	马克斯	单元
	输入任何其他引脚的电压 (2)	V SS - 0.3	V DD + 0.3	
V DDx - V DD	不同电源引脚之间的差异		50	毫伏
V SSx - V SS	所有不同的接地引脚之间的变化		50	
V ESD	静电放电电压	请参阅绝对最大值 额定值（电气灵敏度）		

(1) 所有权力 (V DD , V DDIO , V DDA) 和地 (V SS , V SSIO , V SSA) 引脚必须总是连接到外部电源

(2) I INJ (PIN) 绝对不能超出. 如果V IN 最大值受到尊重, 则这是隐式保险. 如果V IN 最大值不能被遵守, 注入电流必须限制在外部 I INJ (PIN) 值. V IN > V DD 诱导正向注射, 而负向注射被诱导由V IN < V SS . 对于真正的漏极开路焊盘, 没有正向注入电流, 必须始终遵守 相应的V IN 最大值

表17: 电流特性

符号	评级	最大. ⁽¹⁾	单元
我的 VDD	进入V DD 电源线的 总电流（源） ⁽²⁾	60	嘛
我 VSS	总电流出V SS 地线（水槽） ⁽²⁾	60	
我呢	输出电流由任何I / O和控制引脚吸收	20	
	由任何I / O和控制引脚输出电流源	20	
ΣIIO	总输出电流来源（所有I / O和控制的总和引脚）用于具有两个V DDIO 引脚的器件 ⁽³⁾	200	
	总输出电流来源（所有I / O和控制的总和引脚）用于具有一个V DDIO 引脚的器件 ⁽³⁾	100	
	总输出电流下降（所有I / O和控制的总和引脚）用于具有两个V SSIO 引脚的器件 ⁽³⁾	160	
	总输出电流下降（所有I / O和控制的总和引脚）用于具有一个V SSIO 引脚的器件 ⁽³⁾	80	



符号	评级	最大. (1)	单元
我 INJ (PIN) ⁽⁴⁾ (5)	在NRST引脚上注入电流	±4	
	注入OSCIN引脚上的电流	±4	
	注入任何其他引脚上的电流 (6)	±4	
ΣINJ (PIN) ⁽⁴⁾	总注入电流 (所有I / O和控制引脚的总和)	(6) ±20	

- (1) 基于表征结果的数据，未在生产中测试。
- (2) 所有权力 (V_{DD}，V_{DDIO}，V_{DDA}) 和地 (V_{SS}，V_{SSIO}，V_{SSA}) 引脚必须总是连接到外部电源。
- (3) 同时用于高电流源/汇的I / O引脚必须是均匀间隔的在V_{DDIO} / V_{SSIO} 引脚之间的封装周围。
- (4) I_{INJ} (PIN) 绝对不能超出. 如果V_{IN} 最大值受到尊重，则这是隐式保险. 如果V_{IN} 最大值不能被遵守，注入电流必须限制在外部我 INJ (PIN) 值. V_{IN} > V_{DD} 诱导正向注射，而负向注射被诱导由V_{IN} < V_{SS}. 对于真正的漏极开路焊盘，没有正向注入电流，必须始终遵守 相应的V_{IN} 最大值
- (5) 负向注入会干扰器件的模拟性能. 请参阅I2C接口中的说明特点.
- (6) 当多个输入提交给当前注入时，最大ΣINJ (PIN) 是正负注入电流的绝对值总和 (瞬时值). 这些结果基于 ΣINJ (PIN) 在四个I / O上的最大电流注入 特性设备的端口引脚.

表18：热特性

符号	评级	值	单元
T STG	存储温度范围	-65至150	C
T J	最高结温	150	

10.3 运行条件

该设备必须在尊重表中参数的操作条件下使用下面. 另外，必须充分考虑所有的物理电容特性公差.



表19：一般操作条件

符号	参数	条件	敏	马克斯	单元
f CPU	内部CPU时钟频率		0	16	兆赫
V DD / V DD_IO	标准操作电压		2.95	5.5	V
VCAP	C EXT：电容外部电容器 (1)	在1兆赫	470	3300	nF的
	外部ESR电容器 (1)			0.3	欧姆
	外部的ESL电容器 (1)			15	nH的
P D. (2)	功耗在后缀为TA = 85°C 6或TA = 125°C 后缀3	44和48引脚器件，八个输出标准端口，两个高水槽端口和两个开放排水口同时 (3)		443	毫瓦
		带32引脚封装输出八个标准港口和两个高水槽端口同时 (3)		360	
T A.	环境温度 为6后缀版本	最大功率耗散	-40	85	C
	环境温度 为3后缀版本	最大功率耗散	-40	125	
T J	结温范围	6后缀版本	-40	105	
		3后缀版本	-40	130 (4)	

(1) 在选择电容器时要注意，由于其容差，以及它的容差除了其他因素之外，还依赖于温度，DC偏置和频率。



- (2) 计算 $P_{Dmax}(T_A)$ ，使用公式 $P_{Dmax} = (T_{Jmax} - T_A) / \theta_{JA}$ （见Thermal特性）与当前表中给出的 T_{Jmax} 的值和 θ_{JA} 的值
在热特性给出。
- (3) 参考热特性。
- (4) T_{Jmax} 由测试限制给出. 在此值以上产品行为不能保证。

图11：f CPUmax 对V DD

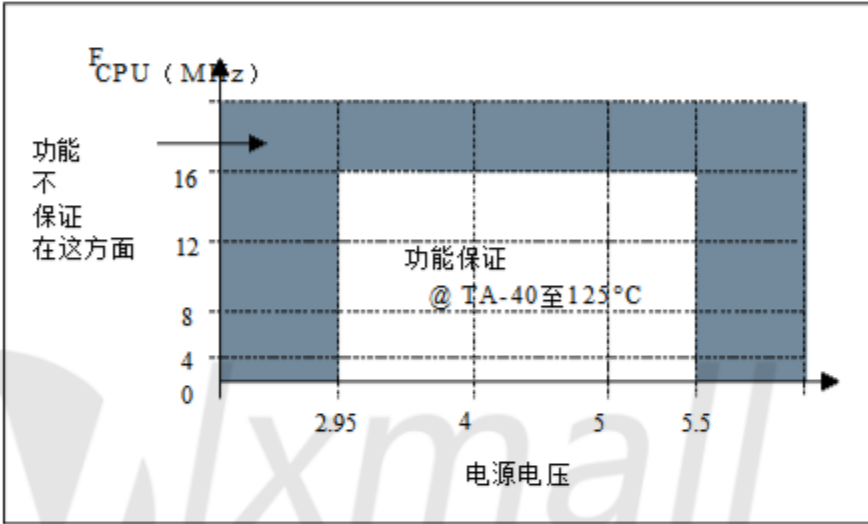


表20：上电/掉电时的操作条件

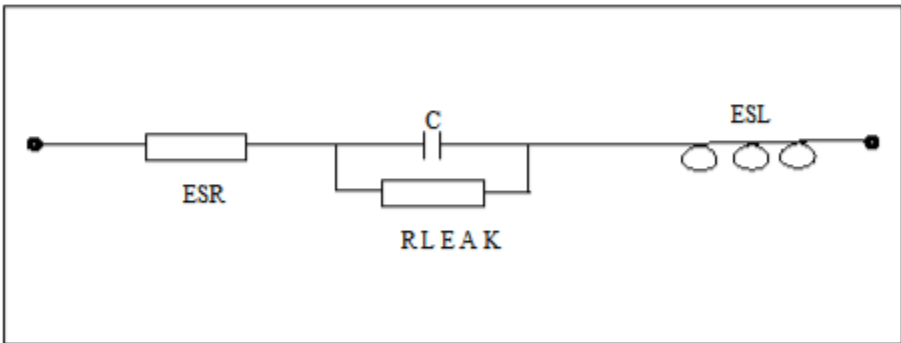
符号	参数	条件	敏	典型	马克斯	单元
t VDD	V DD 上升时间率		2 (1)		∞	μs/V
	V DD 下降时间率		2 (1)		∞	
TEMP	重置releasedelay	V DD 上升			1.7 (1)	μs
V IT +	上电复位 阈		2.65	2.8	2.95	V
V IT-	掉电复位 阈		2.58	2.7	2.88	
V HYS (BOR)	掉电复位 滞后			70		mV

(1) 由设计保证，未经生产测试。

10.3.1 VCAP外接电容

主稳压器的稳定是通过连接一个外部电容C EXT 来实现的
VCAP 引脚. C EXT 在运行条件部分中指定. 应该小心限制
串联电感小于15nH.

图12：外部电容C EXT



1. ESR是等效串联电阻，ESL是等效电感。

10.3.2 供应电流特性

电流消耗按引脚输入电压中所述进行测量。

10.3.2.1 运行模式下的总电流消耗

表21：V DD =5 V时在运行模式下执行代码的总电流消耗

符号	参数	条件		典 型	马克斯	单 元
I DD (CPU供应)	目前正在运行模式，代码执行从RAM	f CPU =f MASTER = 16MHz	HSE晶体振荡器 (16MHz)	3.2		嘛
			HSE用户分机时钟 (16MHz)	2.6	3.2	
			HSI RC osc. (16MHz)	2.5	3.2	
		f CPU =f MASTER / 128 = 125千赫	HSE用户分机时钟 (16MHz)	1.6	2.2	
			HSI RC osc. (16MHz)	1.3	2.0	



符号	参数	条件		典型	马克斯	单元
		$f_{CPU} = f_{MASTER} / 128 = 15.625\text{ kHz}$	HSI RC osc. (16MHz / 8)	0.75		
		$f_{CPU} = f_{MASTER} = 128\text{kHz}$	LSI RC osc. (128 kHz)	0.55		
我 DD (RUN) 供应 目前正在运行 模式，代码 执行 fromFlash		$f_{CPU} = f_{MASTER} = 16\text{MHz}$	HSE晶体振荡器 (16MHz)	7.7		
			HSE用户分机时钟 (16MHz)	7	8	
			HSI RC osc. (16MHz)	7	8	
		$f_{CPU} = f_{MASTER} = 2\text{MHz}$	HSI RC osc. (16MHz / 8 ⁽²⁾)	1.5		
		$f_{CPU} = f_{MASTER} / 128 = 125\text{ 千赫}$	HSI RC osc. (16MHz)	1.35	2.0	
		$f_{CPU} = f_{MASTER} / 128 = 15.625\text{ kHz}$	HSI RC osc. (16MHz / 8)	0.75		
		$f_{CPU} = f_{MASTER} = 128\text{kHz}$	LSI RC osc. (128 kHz)	0.6		

- (1) 基于表征结果的数据，未在生产中测试.
- (2) 所有外设关闭时测量的默认时钟配置.

表22：V DD = 3.3 V时，运行模式下代码执行的总电流消耗

符号	参数	条件		典型	马克斯	单元
我 DD (RUN) 供应 当前 在运行		$f_{CPU} = f_{MASTER} = 16\text{ MHz}$	HSE晶体振荡器 (16MHz)	2.8		嘛



符号	参数	条件		典型	马克斯	单元
	模式， 码 执行 从 内存		HSE用户分机时钟 (16MHz)	2.6	3.2	
			HSI RC osc. (16MHz)	2.5	3.2	
		$f_{CPU} = f_{MASTER} / 128$ $= 125\text{kHz}$	HSE用户分机时钟 (16MHz)	1.6	2.2	
			HSI RC osc. (16MHz)	1.3	2.0	
		$f_{CPU} = f_{MASTER} / 128 =$ 15.625 kHz	HSI RC osc. (16MHz / 8)	0.75		
		$f_{CPU} = f_{MASTER} = 128\text{ kHz}$	LSI RC osc. (128 kHz)	0.55		
	供应 当前 在运行 模式， 码 执行 从 闪	$f_{CPU} = f_{MASTER} = 16\text{ MHz}$	HSE晶体振荡器 (16MHz)	7.3		
			HSE用户分机时钟 (16MHz)	7	8	
			HSI RC osc. (16MHz)	7	8	
		$f_{CPU} = f_{MASTER} = 2\text{ MHz}$	HSI RC osc. (16MHz / 8 ²)	1.5		
		$f_{CPU} = f_{MASTER} / 128$ $= 125\text{kHz}$	HSI RC osc. (16MHz)	1.35	2.0	
		$f_{CPU} = f_{MASTER} / 128 =$ 15.625 kHz	HSI RC osc. (16MHz / 8)	0.75		

符号	参数	条件		典型	马克斯	单元
		$f_{CPU} = f_{MASTER} = 128\text{ kHz}$	LSI RC osc. (128 kHz)	0.6		

- (1) 基于表征结果的数据，未在生产中测试。
(2) 所有外设关闭时测里的默认时钟配置。

10.3.2.2 等待模式下的总电流消耗

表23：VDD=5 V时，等待模式下的总电流消耗

符号	参数	条件		典型	马克斯	单元
I _{DD} (V _{DD} 供应 目前在 等待模式)		$f_{CPU} = f_{MASTER}$ = 16MHz	HSE晶体振荡器 (16MHz)	2.15		嘛
			HSE用户分机时钟 (16MHz)	1.55	2.0	
			HSI RC osc. (16MHz)	1.5	1.9	
		$f_{CPU} = f_{MASTER} / 128$ = 125kHz	HSI RC osc. (16MHz)	1.3		
		$f_{CPU} = f_{MASTER} / 128$ = 15.625kHz	HSI RC osc. (16MHz / 8) ⁽²⁾	0.7		
		$f_{CPU} = f_{MASTER}$ = 128kHz	LSI RC osc. (128 kHz)	0.5		

- (1) 基于表征结果的数据，未在生产中测试。
(2) 所有外设关闭时测里的默认时钟配置。

表24：V DD = 3.3 V时，等待模式下的总电流消耗

符号	参数	条件		典型	马克斯	单元
I DD (等待模式)	器件目前在等待模式	f CPU = f MASTER = 16MHz	HSE晶体振荡器 (16MHz)	1.75		μA
			HSE用户分机时钟 (16MHz)	1.55	2.0	
			HSI RC osc. (16MHz)	1.5	1.9	
		f CPU = f MASTER / 128 = 125kHz	HSI RC osc. (16MHz)	1.3		
		f CPU = f MASTER / 128 = 15.625kHz	HSI RC osc. (16MHz / 8) ⁽²⁾	0.7		
		f CPU = f MASTER = 128 kHz	LSI RC osc. (128 kHz)	0.5		

(1) 基于表征结果的数据，未在生产中测试。

(2) 所有外设关闭时测得的默认时钟配置。

10.3.2.3 主动停机模式下的总电流消耗

表25：V DD = 5 V时主动停机模式下的总电流消耗

符号	参数	条件			典型	马克斯在 85°C ⁽¹⁾	Max at 125°C ⁽¹⁾	单元
		主要电压调节器 (MVR) ⁽²⁾	闪光模式 ⁽³⁾	时钟源				
I DD (主动停机模式)	器件目前在主动停止模式	上	操作模式	HSE晶体 OSC. (16MHz)	1080			μA
				LSI RC osc.	200	320	400	



符号	参数	条件			典型	马克斯 在 85 C (1)	Max at 125 C (1)	单元
		主要 电压 调节器 (MVR)(2)	闪光模式 (3)	时钟源				
				(128 kHz)				
			掉电 模式	HSE晶体 OSC. (16MHz)	1030			
				LSI RC osc. (128 kHz)	140	270	350	
		离	操作 模式	LSI RC osc. (128 kHz)	68	120	220	
			掉电 模式		12	60	150	

(1) 基于表征结果的数据，未在生产中测试

(2) 通过CLK_ICKR寄存器中的REGAH位进行配置.

(3) 通过FLASH_CR1寄存器的AHALT位进行配置.

表26：V DD=3.3 V时，主动停机模式下的总电流消耗

符号	参数	条件			典型	马克斯 在 85 C (1)	Max at 125 C (1)	单元
		主要 电压 调节器 (MVR)(2)	闪 模式 (3)	时钟源				
我 DD (A) 此应 目前在 主动停止 模式		上	操作 模式	HSE晶体 OSC. (16MHz)	680			μA
				LSI RC osc. (128 kHz)	200	320	400	



符号	参数	条件			典型	马克斯 在 85 C (1)	Max at 125 C (1)	单元
		主要 电压 调节器 (MVR)(2)	闪 模式 (3)	时钟源				
			掉电 模式	HSE晶体 OSC. (16MHz)	630			
				LSI RC osc. (128 kHz)	140	270	350	
		离	操作 模式	LSI RC osc. (128 kHz)	66	120	220	
			掉电 模式		10	60	150	

- (1) 基于表征结果的数据，未在生产中测试。
- (2) 通过CLK_ICKR寄存器中的REGAH位进行配置。
- (3) 通过FLASH_CR1寄存器的AHALT位进行配置。

10.3.2.4 暂停模式下的总电流消耗

表27：V DD=5 V时 停机模式下的总电流消耗

符号	参数	条件	典型	Max at 85°C (1)	Max at 125 C (1)	单元
我 DD (H)	电源电流 在 停机 模式下	闪存存在操作模式，HSI 唤醒后的时钟	62	90	150	μA
		在掉电模式下闪烁， 唤醒后的HSI时钟	6.5	25	80	

- (1) 基于表征结果的数据，未在生产中测试。



表28：V_{DD}=3.3 V时，待机模式下的总电流消耗

符号	参数	条件	典型	Max at 85°C	Max at 125°C (1)	单元
I _{DD} (H)	电源电流在待机模式下	闪存存在操作模式，HSI唤醒后的时钟	60	90	150	μA
		在掉电模式下闪烁，唤醒后的HSI时钟	4.5	20	80	

(1) 基于表征结果的数据，未在生产中测试。

10.3.2.5 低功耗模式唤醒时间

表29：唤醒时间

符号	参数	条件			典型	马克斯(1)	单元
t _{WU} (WFI)	从唤醒时间等待模式运行模式 (3)	0到16 MHz				看到注意 (2)	微秒
		f _{CPU} = f _{MASTER} = 16 MHz			0.56		
t _{WU} (AH)	唤醒时间激活停止模式运行模式 (3)	MVR电压调节器上 (4)	闪存存在运行模式 (5)	HSI (后醒来)	1 (6)	2 (6)	
	唤醒时间激活停止模式运行模式 (3)	MVR电压调节器上 (4)	Flash in 掉电模式 (5)	HSI (后醒来)	3 (6)		
	唤醒时间激活停止模式运行模式 (3)	MVR电压调节器离 (4)	闪存存在运行模式 (5)	HSI (后醒来)	48 (6)		
	唤醒时间激活停止模式运行模式 (3)	MVR电压调节器离 (4)	Flash in 掉电模式 (5)	HSI (后醒来)	50 (6)		
t _{WU} (H)	从唤醒时间停止模式运行模式 (3)	在工作模式下闪烁 (5)			52		
		在掉电模式下闪烁 (5)			54		

(1) 数据保证设计，未经生产测试。

(2) $t_{WU} (WFI) = 2 \times 1 / f_{master} + 6 \times 1 / f_{CPU}$.

(3) 从中断事件到中断向量取指。

- (4) 通过CLK_ICKR寄存器中的REGAH位进行配置.
- (5) 通过FLASH_CR1寄存器的AHALT位进行配置.
- (6) 取决于同步的加1 LSI时钟.

10.3.2.6 总电流消耗和强制复位状态下的时间

表30：强制复位状态下的总电流消耗和时序

符号	参数	条件	典型	马克斯 ⁽¹⁾	单元
我 DD (R)	在复位时提供电流 州 ⁽²⁾	V DD = 5V	500		μA
		V DD = 3.3V	400		
t RESETBL	重置引脚释放 矢量提取			150	微秒

- (1) 数据保证设计，未经生产测试.
- (2) 所有与V相关的I/O都具有特征

SS .

10.3.2.7 片上外设的电流消耗

根据V DD 和T A的一般操作条件 .

HSI内部RC / f CPU = f MASTER = 16 MHz.

表31：外设电流消耗

符号	参数	典型.	单元
我 DD (TIM1)	TIM1电源电流 ⁽¹⁾	230	μA
我 DD (TIM2)	TIM2电源电流 ⁽¹⁾	115	
我 DD (TIM3)	TIM3定时器电源电流 ⁽¹⁾	90	
我 DD (TIM4)	TIM4定时器电源电流 ⁽¹⁾	三十	
我 DD (UART2)	UART2电源电流 ⁽²⁾	110	
我 DD (SPI)	SPI电源电流 ⁽²⁾	45	



符号	参数	典型.	单元
我 DD ³ (我)	2.0电源电流 (2)	65	
我 DD (ADC1)	转换时ADC1提供电流 (3)	955	

(1) 基于差分I的数据
复位配置和定时器之间的 DD 测量
计数器运行在16 MHz.没有IC / OC编程 (没有I / O焊盘翻转).未经测试
生产.

(2) 基于差分I的数据
片内外设之间的 DD 测量保持不变
在复位和不钟控和片上外设时钟和不保持下
重启.没有I / O垫切换.未在生产中测试.

(3) 基于差分I的数据
重置配置和连续配置之间的 DD 测量
A / D转换.未在生产中测试.

10.3.2.8 电流消耗曲线

下图显示了执行代码测量的典型电流消耗
内存.

图13：典型值 I DD (RUN) 与V DD，HSE用户外部时钟，f CPU = 16 MHz

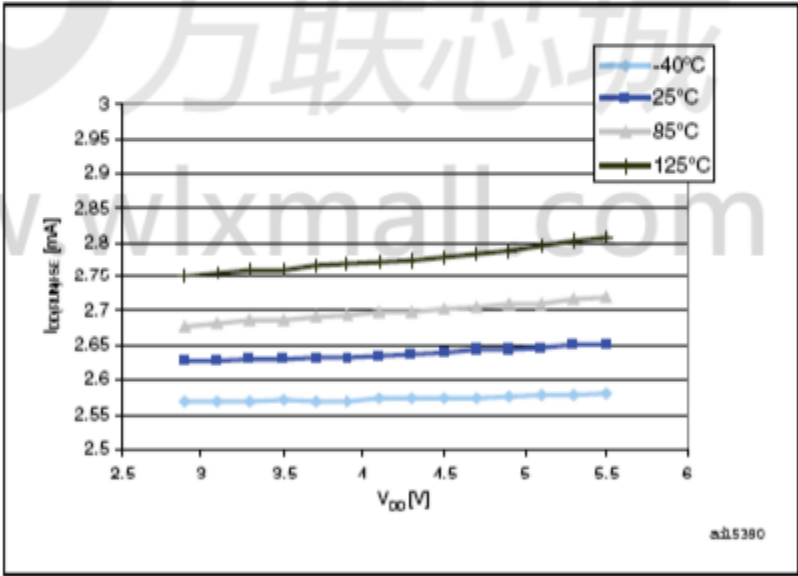


图14：典型值 I_{DD} (RUN) 与f_{CPU}，HSE用户外部时钟，V_{DD} = 5V

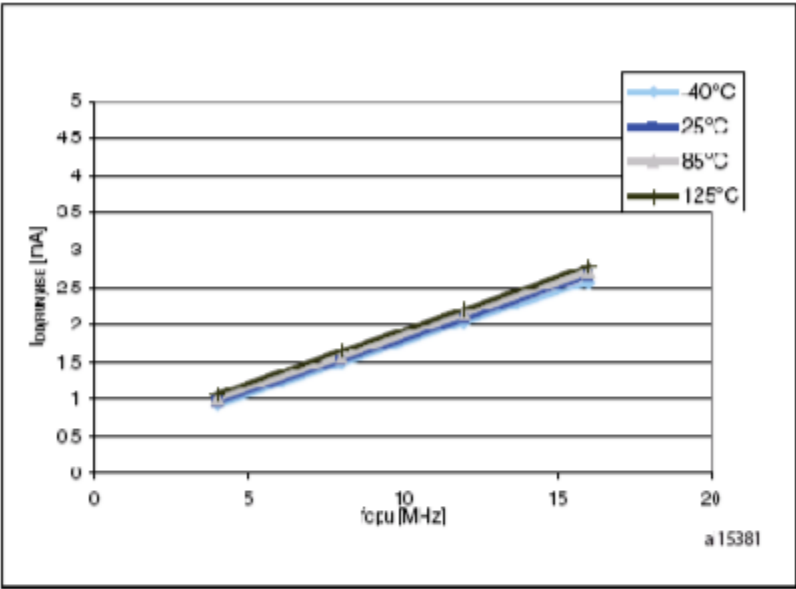


图15：典型值 I_{DD} (RUN) 与V_{DD}，HSIRC_{osc}，f_{CPU} = 16 MHz

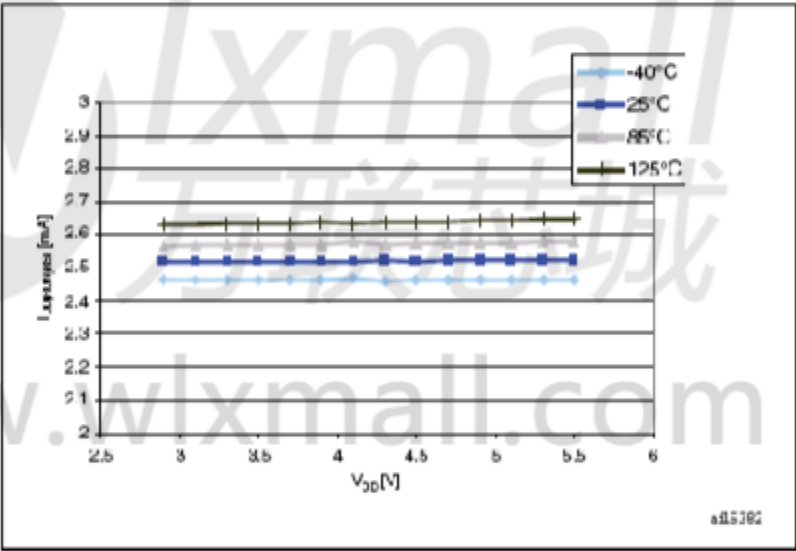


图16：典型值 I_{DD} (WFI) 与V_{DD}，HSE用户外部时钟，f_{CPU} = 16 MHz

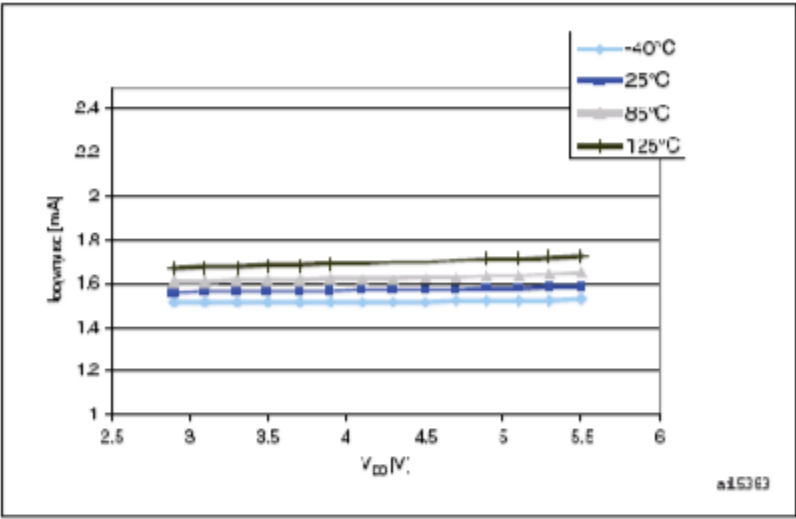


图17：典型 I_{DD} (WFI) 与f_{CPU}，HSE用户外部时钟V_{DD} = 5 V

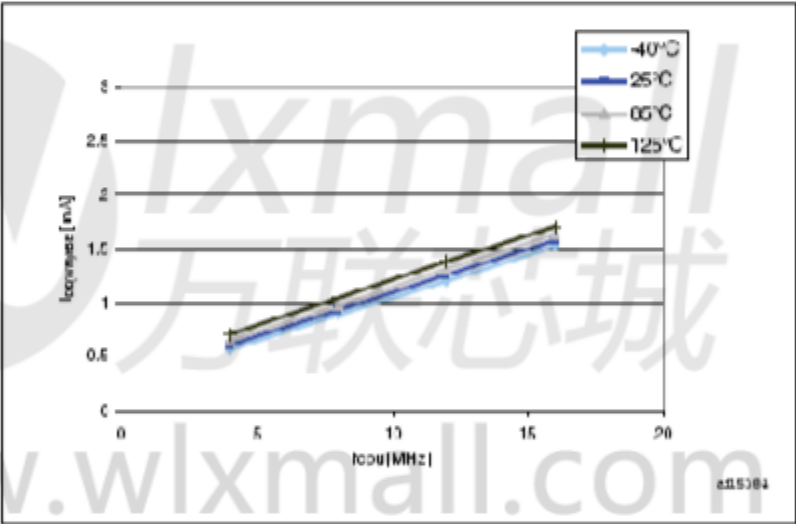
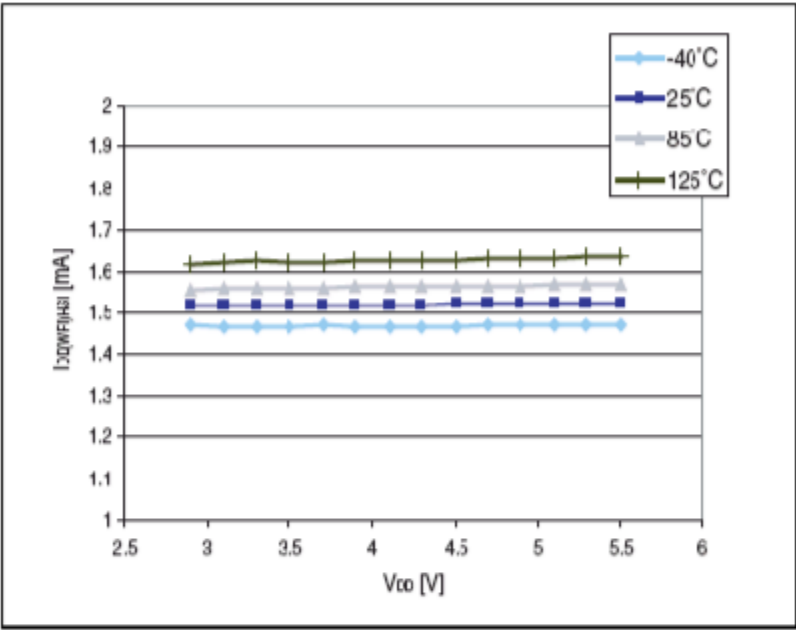


图18：典型值 I_{DD} (WFI) 与V_{DD}，HSIRC_{osc}，f_{CPU} = 16 MHz



10.3.3 外部时钟源和时序特性

HSE用户外部时钟

根据V_{DD}和T_A的一般操作条件。

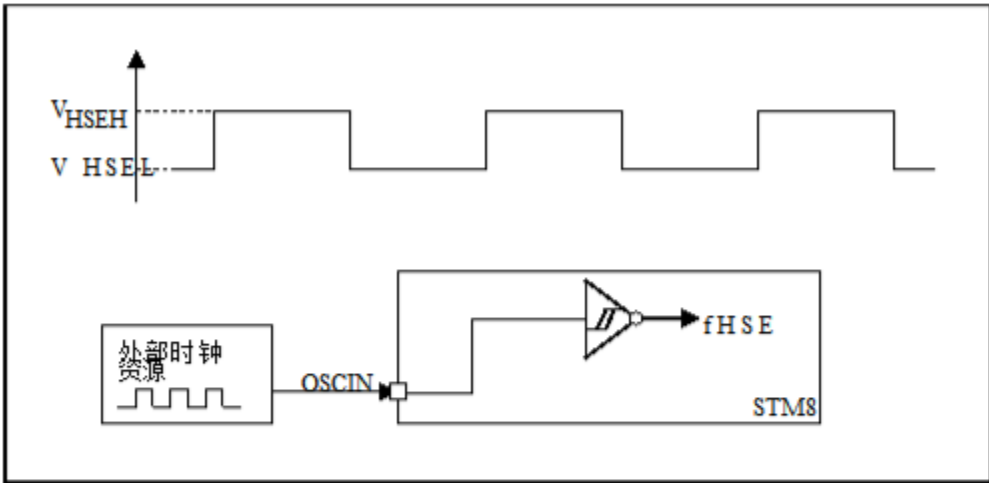
表32：HSE用户外部时钟特性

符号	参数	条件	敏	马克斯	单元
f _{HSE_ext}	用户外部时钟源频率		0	16	兆赫
V _{HSEH} ⁽¹⁾	OSCIN输入引脚高电平电压		0.7 × V _{DD}	V _{DD} + 0.3V	V
V _{HSEL} ⁽¹⁾	OSCIN输入引脚低电平电压		V _{SS}	0.3 × V _{DD}	
I _{LEAK_HSE}	OSCIN输入漏电流	V _{SS} < V _{IN} < V _{DD}	-1	+1	μA

(1) 基于表征结果的数据，未在生产中测试。



图19：HSE外部时钟源



HSE晶体/陶瓷谐振器

HSE时钟可以提供1至16 MHz晶体/陶瓷谐振器振荡器.所有本段给出的信息是基于指定的特征结果
典型的外部组件.在应用中，谐振器和负载电容器都有尽可能靠近振荡器引脚放置，以尽量减少输出失真和启动稳定时间.请参阅晶体谐振器制造商了解更多详情（频率，包装，准确性...）.

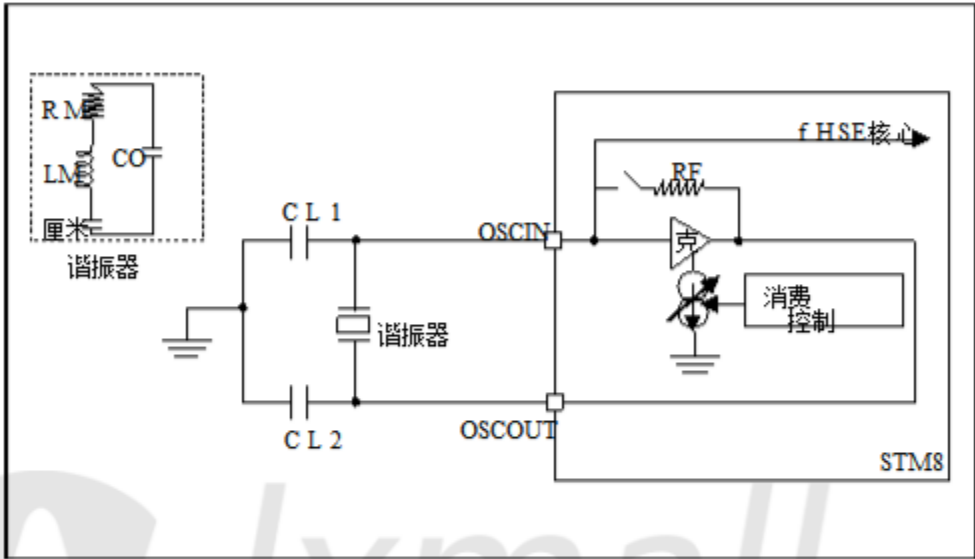
表33：HSE振荡器特性

符号	参数	条件	敏	典型	马克斯	单元
HSE	外部高速振荡器频率		1		16	兆赫
R F	反馈电阻			220		千欧
C ⁽¹⁾	推荐负载电容 ⁽²⁾				20	pF的
我 DD (HSE)	HSE振荡器电源消费	C = 20pF , f OSC = 16 MHz			6 (启动) 1.6 (稳定) ⁽³⁾	嘛
		C = 10pF , f OSC = 16 MHz			6 (启动) 1.2 (稳定) ⁽³⁾	
克米	振荡器跨导		五			毫安/V
吨 (HSE) ⁽⁴⁾	启动时间	V DD 稳定		1		女士

(1) C近似等于2×晶体Cload.
(2) 振荡器的选择可以使用高品质谐振器来优化供电电流小的R m 值. 请参阅晶体制造商了解更多详情
(3) 基于表征结果的数据，未在生产中测试.

(4) $t_{SU}(HSE)$ 是从启用（通过软件）到稳定16MHz振荡达到该值是针对标准晶体谐振器测量的，并且可以变化与晶体制造商显著。

图20：HSE振荡器电路图



HSE振荡器临界 g_m 方程

$$g_{m_{crit}} = \frac{(2 \times \pi \times f_{HSE})^2 \times R_m}{(2C_o + C)^2}$$
 R_m ：名义阻力（见晶体规格）
 L_m ：假想电感（见晶体规格）
 C_m ：标称电容（见晶体规格）
 C_o ：并联电容（见晶体规格）
 $CL1 = CL2 = C$ ：接地的外部电容
 $g_m \gg g_{m_{crit}}$

10.3.4 内部时钟源和时序特性

根据V_{DD}和T_A的一般操作条件。
高速内部RC振荡器（HSI）

表34：HSI振荡器特性

符号	参数	条件	敏	典型	马克斯	单元
f _{恒指}	频率			16		兆赫
ACC HSI	HSI的准确性 振荡器	用户修剪与 CLK_HSITRIMR寄存器 给定V _{DD} 和T _A 条件 ⁽¹⁾			1.0 ⁽²⁾	%

符号	参数	条件	敏	典 型	马克斯	单元
	HSI的准确性 振荡器（工厂 校准）	V DD = 5V，T A = 25℃ (3)	-1.0		1.0	
		V DD = 5V，25℃ ≤T A≤ 85℃	-2.0		2.0	
		2.95≤V DD≤5.5V，-40℃ ≤T A≤125℃	-3.0 (3)		3.0 (3)	
苏（HSI）	HSI振荡器 唤醒时间 包括校准				1.0 (2)	微秒
我 DD（HSI）	HSI振荡器电源 消费			170	250 (3)	μA

- (1) 请参阅应用笔记.
- (2) 由设计保证，未经生产测试.
- (3) 基于表征结果的数据，未在生产中测试.

图21：在V DD = 5 V与5个温度下的 典型HSI精度

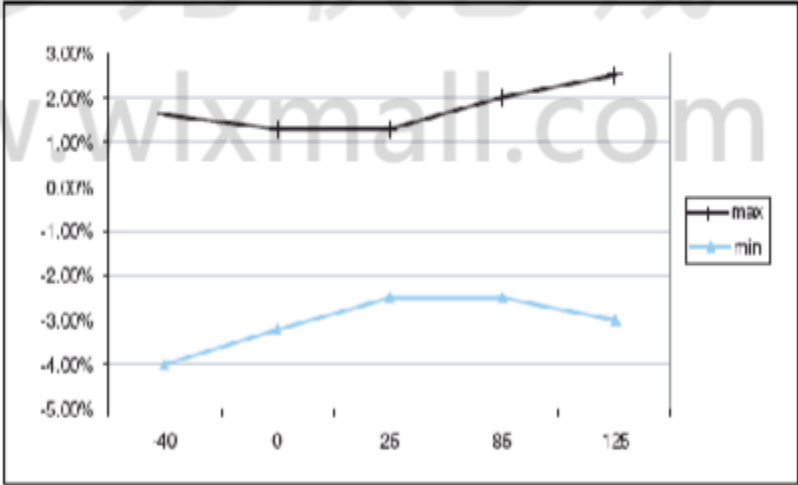
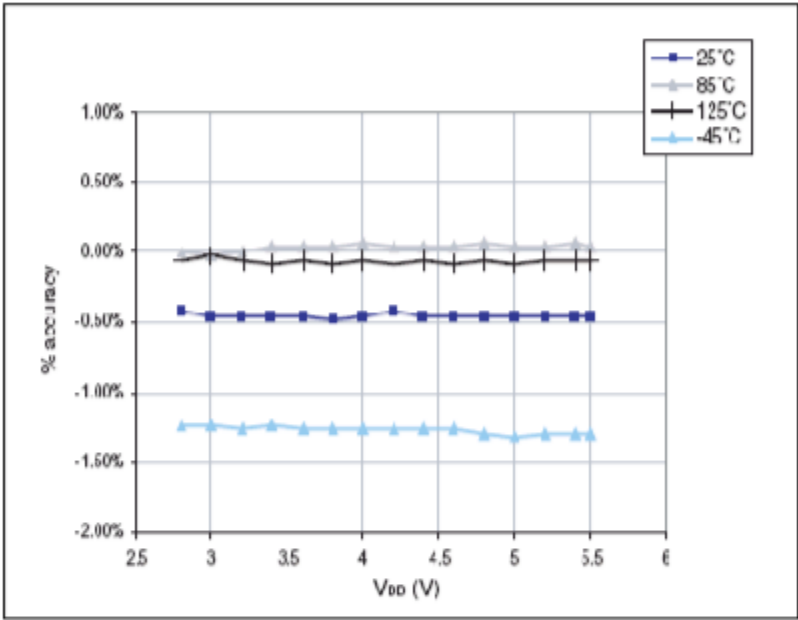


图22：典型的HSI精度与V DD @ 4温度的关系



低速内部RC振荡器（LSI）

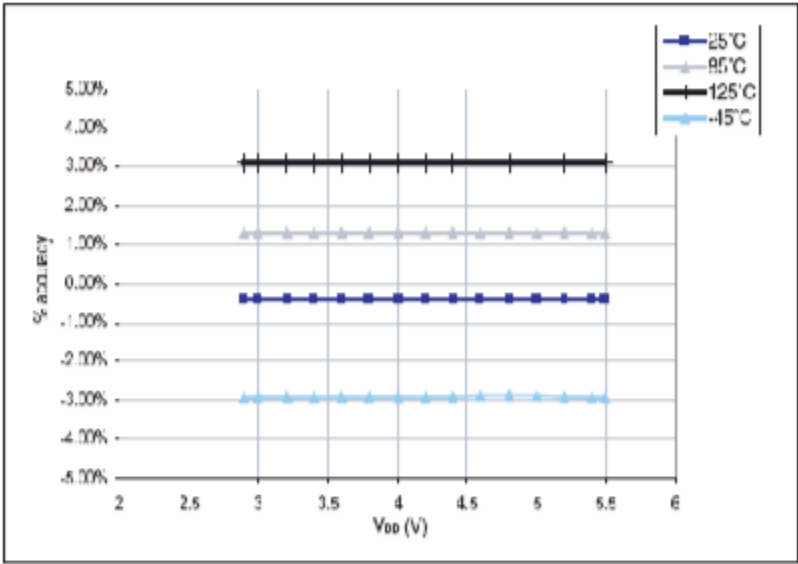
根据V DD 和T A 的一般操作条件。

表35：LSI振荡器特性

符号	参数	敏	典 型	马克斯	单元
LSI	频率	110	128	146	千赫
LSI (LSI)	LSI振荡器唤醒时间			7 (1)	微秒
我 DD (LSI)	LSI振荡器的功耗		五		μA

(1) 设计保证，未经生产测试。

图23：典型的LSI精度与V DD @ 4温度的关系



10.3.5 记忆特性

RAM和硬件寄存器

表36：RAM和硬件寄存器

符号	参数	条件	敏	单元
V RM	数据保留模式 (1)	暂停模式（或重置）	V IT-max (2)	V

(1) 最小电源电压，不会丢失RAM中存储的数据（处于暂停模式或复位状态）或硬件寄存器中（仅在暂停模式下）。由设计保证，未经生产测试。请参阅V IT-max 值的操作条件

(2) 请参阅操作条件部分了解V的值

IT-MAX

闪存程序存储器/数据EEPROM存储器

一般条件：T A = -40至125°C.

表37：闪存程序存储器/数据EEPROM存储器

符号	参数	条件	敏	典型	马克斯	单元
V DD	工作电压（所有模式，执行/写/擦除）	f CPU≤16 MHz	2.95		5.5	V
t 编	标准编程时间（包括擦除） 字节/字/块（1字节/ 4 字节/ 128字节）			6	6.6	女士

符号	参数	条件	敏	典 型	马克斯	单元
	快速编程时间为1个块 (128字节)			3	3.3	女士
擦除	1个块的擦除时间(128字节)			3	3.3	女士
N RW	擦除/写入周期 (2) (程序 记忆)	T A = + 85°C	10 k			周期
	擦除/写入周期(数据存储器) (2)	T A = + 125°C	300 k	1M		
t RET	数据保存(程序存储器) 在T A擦除/写入10K后 = + 85°C	T RET = 55°C	20			年份
	数据保存(数据存储器)后 T A = +85时, 擦除/写入周期为10K C	T RET = 55°C	20			
	数据保存(数据存储器)后 T A = 300 k擦/写周期 + 125°C	T RET = 85°C	1			
我 DD	电源电流(闪存 编程或擦除1到 128字节)			2		嘛

(1) 基于表征结果的数据, 未在生产中测试.

(2) 存储器的物理粒度是4个字节, 因此循环是在4个字节上执行的
即使写入/擦除操作寻址单个字节也是如此.

10.3.6 I / O端口引脚特性

一般特征

根据V DD 和T A的一般操作条件, 除非另有规定. 全部未使用
引脚必须保持在一个固定的电压: 例如使用I / O的输出模式
外部上拉或下拉电阻.

表38: I / O静态特性

符号	参数	条件	敏	典 型	马克斯	单元
V IL	输入低电平 电压	V DD = 5V	-0.3		0.3×V DD	V



符号	参数	条件	敏	典型	马克斯	单元
V IH	输入高级别电压		0.7 x V DD		V DD + 0.3 V	V
V hys	滞后 (1)			700		毫伏
R pu	上拉电阻	V DD = 5 V, V IN = V SS	三十	45	60	千欧
t R, t F	升起和降落时间 (10% - 90%)	快速 I / O 负载 = 50 pF			20 (2)	NS
		标准和高水槽 I / OsLoad = 50 pF			125 (2)	NS
我 Ikg	输入泄漏目前, 模拟和数字	V SS ≤ V IN ≤ V DD			±1 (2)	μA
我 Ikg	模拟输入漏电流	V SS ≤ V IN ≤ V DD			±250 (2)	nA的
我 (Ikg)	泄漏电流在相邻的 I / O (2)	注入电流 ±4 mA			±1 (2)	μA

(1) 施密特触发器切换电平之间的滞后电压. 基于特征结果, 没有在生产测试.

(2) 基于表征结果的数据, 未在生产中测试.

图24：典型的V IL 和V IH 对V DD @ 4温度

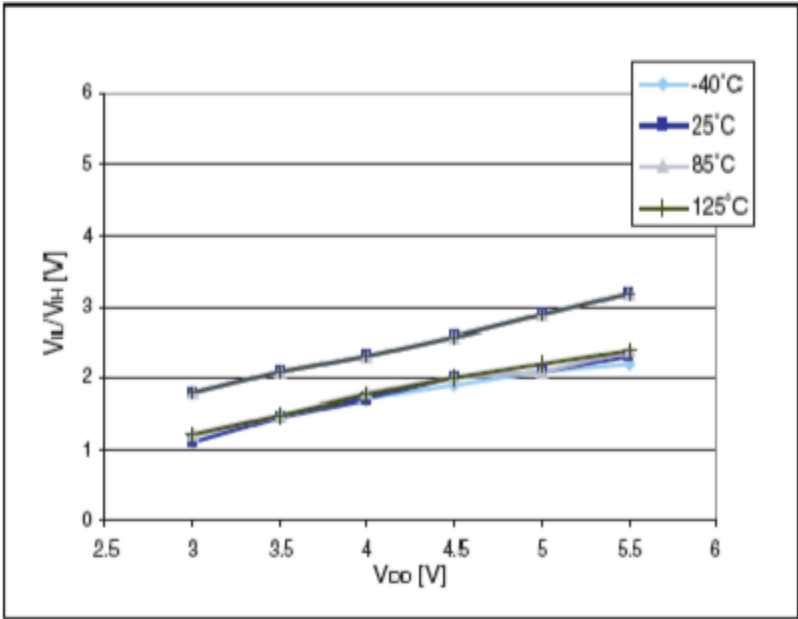


图25：典型的上拉电阻与VDD @ 4温度的关系

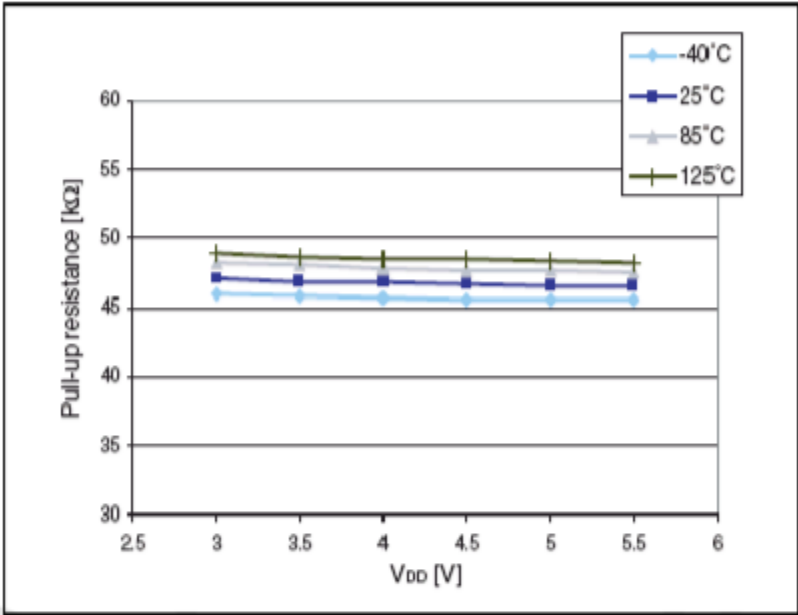
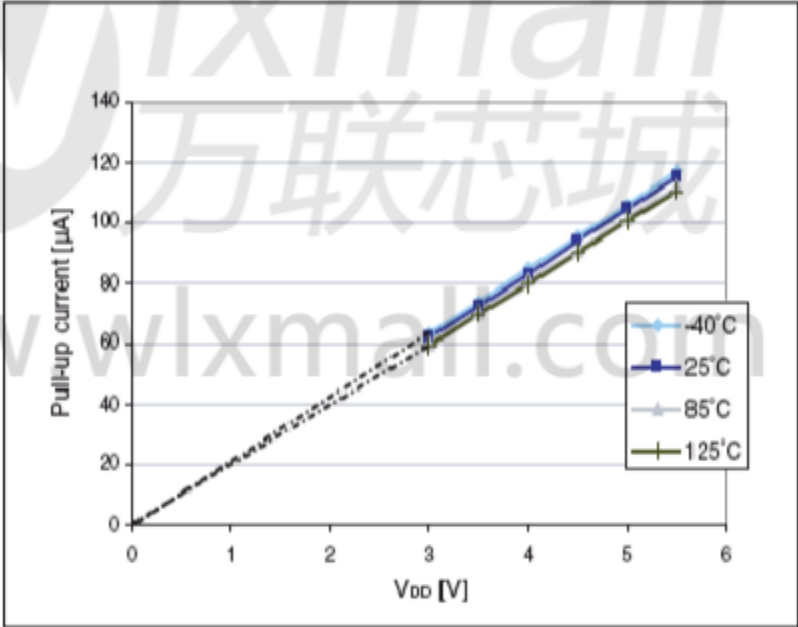


图26：典型的上拉电流与VDD @ 4温度



1.上拉电阻是纯电阻（斜率经过0）。

表39：输出驱动电流（标准端口）

符号	参数	条件	敏	马克斯	单元
V OL	用四个引脚输出低电平 淹没	I IO = 4mA , V DD = 3.3V		1 (1)	V

符号	参数	条件	敏	马克斯	单元
	用八个输出低电平 针沉没	IO = 10mA， V DD = 5V		2	
V OH	用四个输出高电平 引脚来源	I IO = 4mA， V DD = 3.3V	2 (1)		V
	用八个输出高电平 引脚来源	IO = 10mA， V DD = 5V	2.4		

(1) 基于表征结果的数据，未在生产中测试

表40：输出驱动电流（真正的漏极开路端口）

符号	参数	条件	马克斯	单元
V OL	用两个引脚输出低电平 沉没	I IO = 10mA，V DD = 3.3V	1.5 (1)	V
		I IO = 10mA，V DD = 5V	1	
		I IO = 20mA，V DD = 5V	2 (1)	

(1) 基于表征结果的数据，未在生产中测试

表41：输出驱动电流（高接收端口）

符号	参数	条件	敏	马克斯	单元
V OL	用四个引脚输出低电平 沉没	IO = 10mA， V DD = 3.3V		1.1 (1)	V
	用8个引脚输出低电平 沉没	IO = 10mA， V DD = 5V		0.9	
	用四个引脚输出低电平 沉没	I IO = 20mA， V DD = 5V		1.6 (1)	
V OH	用四个引脚输出高电平 来源	IO = 10mA， V DD = 3.3V	1.9 (1)		

符号	参数	条件	敏	马克斯	单元
	用8个引脚输出高电平来源	$I_O = 10\text{mA}$ ， $V_{DD} = 5\text{V}$	3.8		
	用四个引脚输出高电平来源	$I_{IO} = 20\text{mA}$ ， $V_{DD} = 5\text{V}$	2.9 ⁽¹⁾		

(1) 基于表征结果的数据，未在生产中测试

10.3.7 典型的输出电平曲线

下图显示了在单个引脚上输出的典型输出电平曲线。

图27：典型值 V_{OL} @ $V_{DD} = 5\text{V}$ （标准端口）

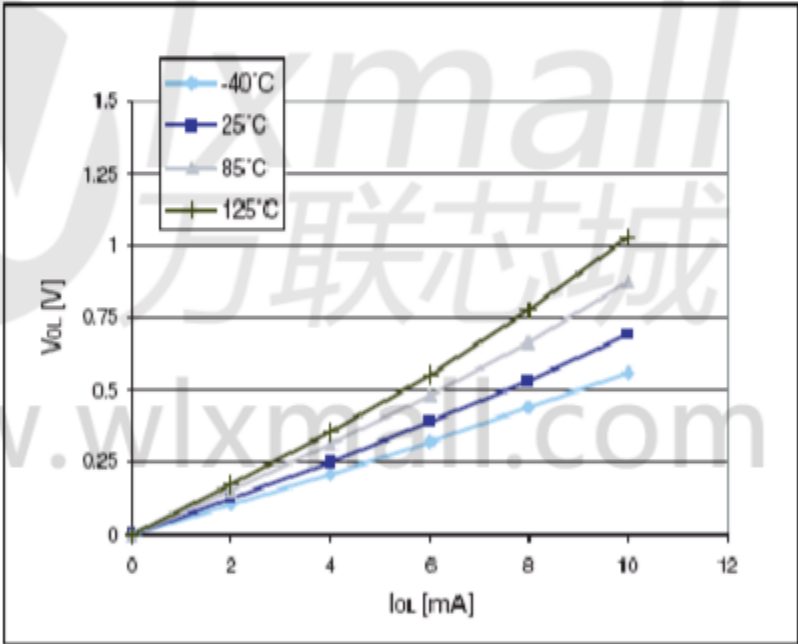


图28：典型值 V_{OL} @ $V_{DD} = 3.3\text{ V}$ （标准端口）

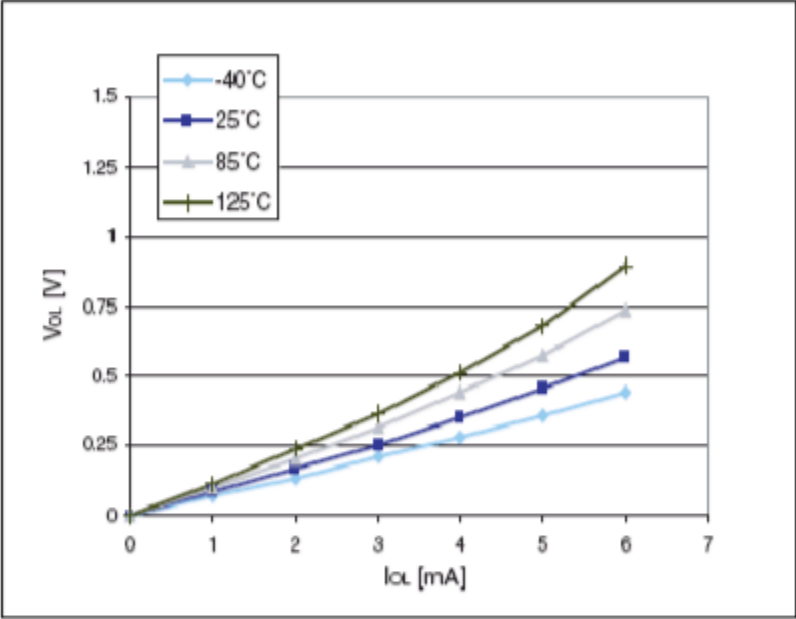


图29：典型值 V_{OL} @ $V_{DD} = 5\text{ V}$ （真正的漏极开路端口）

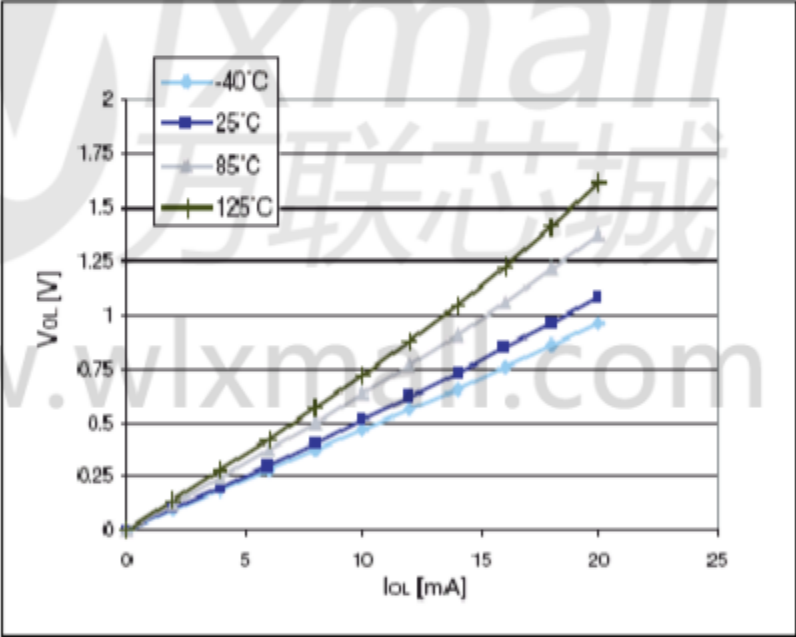


图30：典型值 V_{OL} @ $V_{DD} = 3.3\text{ V}$ （真正的漏极开路端口）

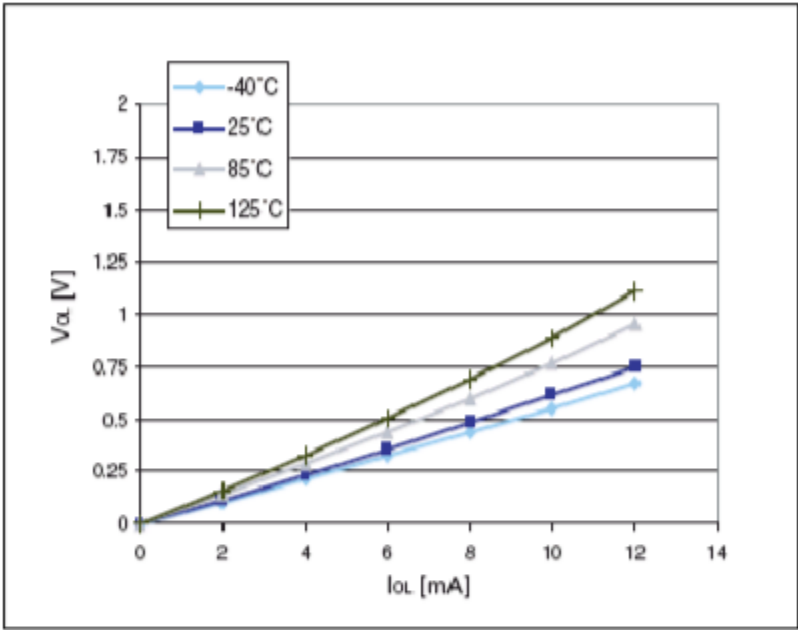


图31：典型值 V_{OL} @ $V_{DD} = 5\text{ V}$ （高端接口）

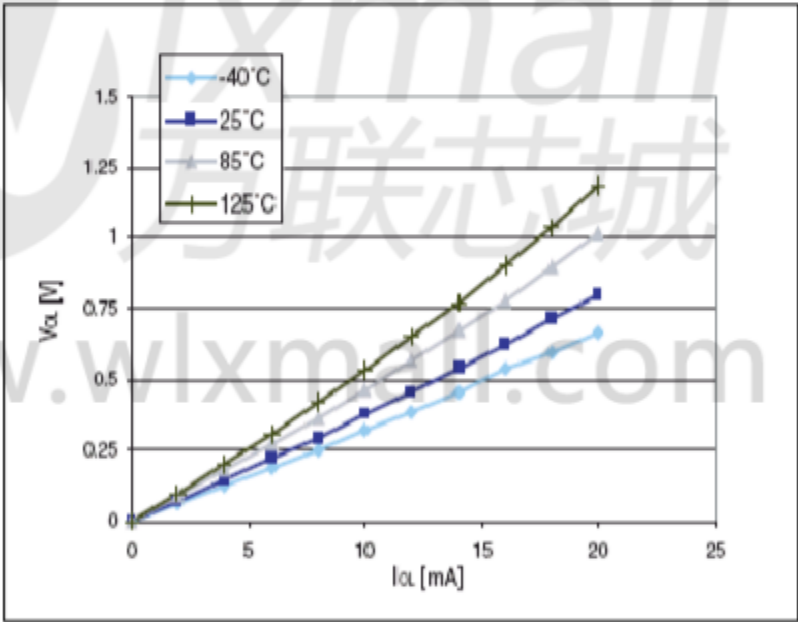


图32：典型值 V_{OL} @ $V_{DD} = 3.3\text{ V}$ （高接收端口）

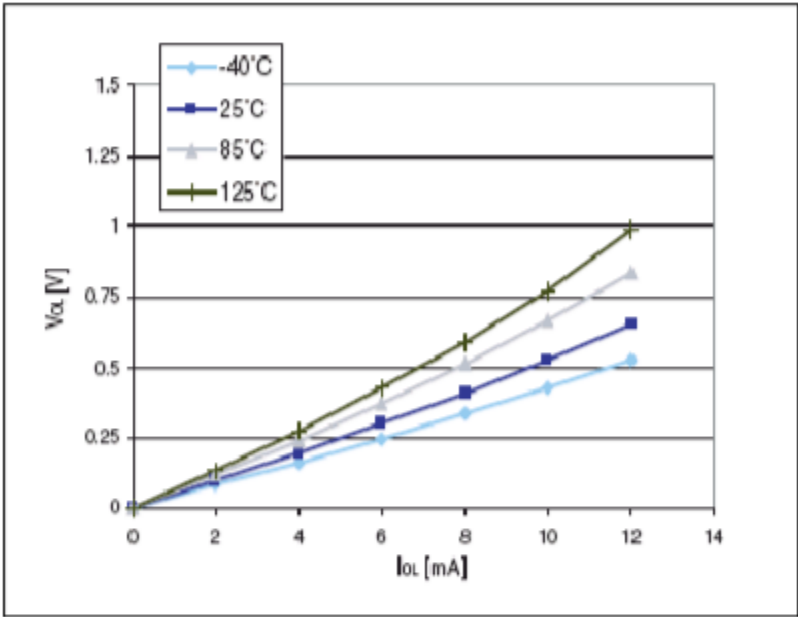


图33：典型值 $V_{DD} - V_{OH}$ @ $V_{DD} = 5\text{ V}$ （标准端口）

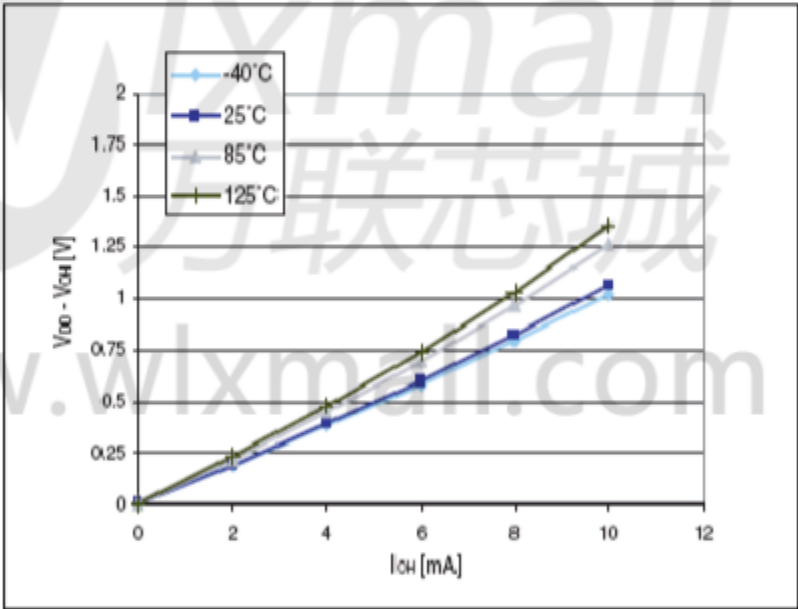


图34：典型值 $V_{DD} - V_{OH} @ V_{DD} = 3.3\text{ V}$ （标准端口）

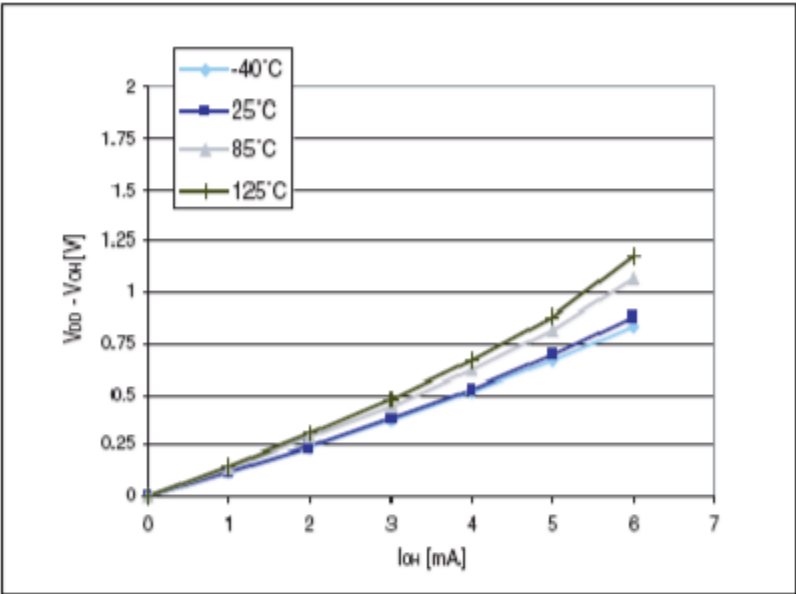


图35：典型值 $V_{DD} - V_{OH} @ V_{DD} = 5\text{ V}$ （高接收端口）

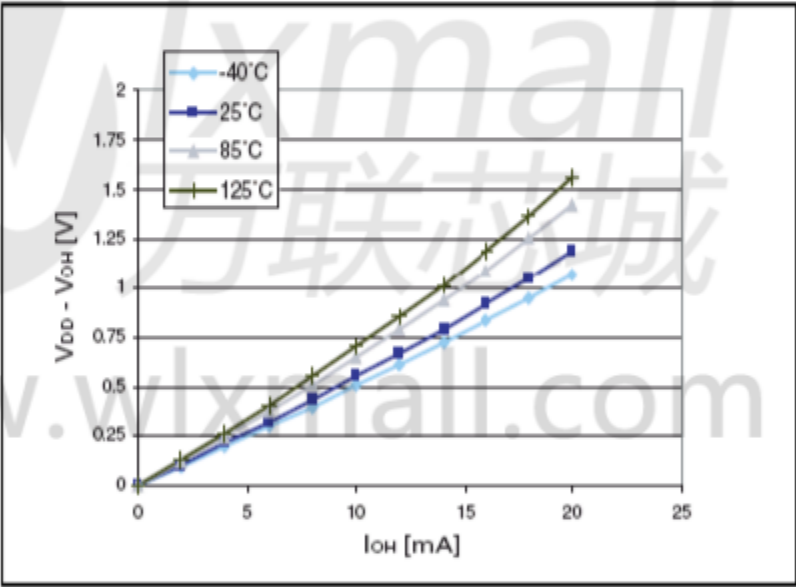
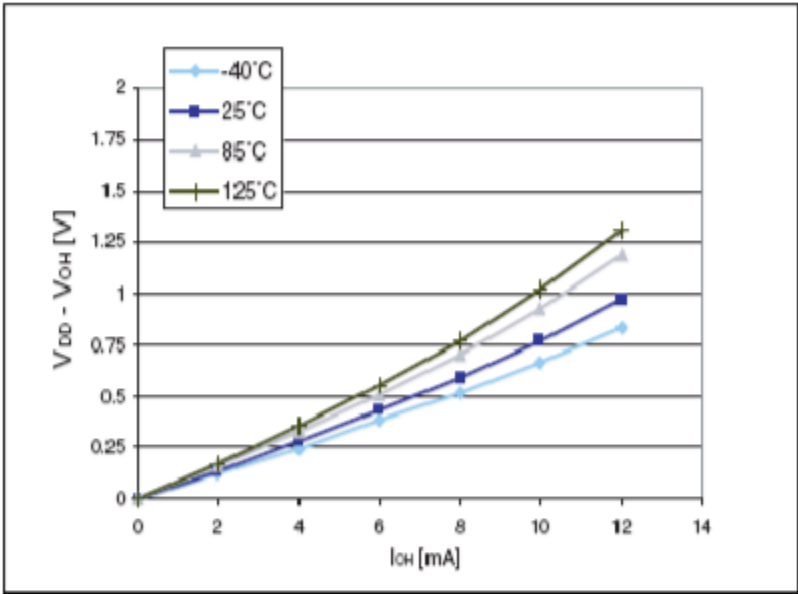


图36：典型值 $V_{DD} - V_{OH} @ V_{DD} = 3.3\text{ V}$ （高灌电流端口）



10.3.8 重置引脚特性

根据 V_{DD} 和 T_A 的一般操作条件，除非另有规定。

表42：NRST引脚特性

符号	参数	条件	敏	典 型	马克斯	单元
V_{IL} (NRST)	NRST输入低电平电压 (1)		-0.3V		$0.3 \times V_{DD}$	V
V_{IH} (NRST)	NRST输入高电平电压 (1)	我 $OL = 2$ 毫安	$0.7 \times V_{DD}$		$V_{DD} + 0.3$	
V_{OL} (NRST)	NRST输出低电平电压 (1)				0.5	
R_{PU} (NRST)	NRST拉起电阻 (2)		三十	40	60	千欧
我FP (NRST)	NRST输入过滤脉冲 (3)				75	NS
t_{INFP} (NRST)	NRST输入不是过滤的脉冲 (3)		500			
OP (NRST)	NRST输出脉冲 (3)		20			微秒

(1) 基于表征结果的数据，未在生产中测试。
(2) R_{PU} 上拉等效电阻是基于一个电阻晶体管
(3) 设计保证数据，未经生产测试。

图37：典型的NRST V_{IL} 和 V_{IH} 对 V_{DD} @ 4温度

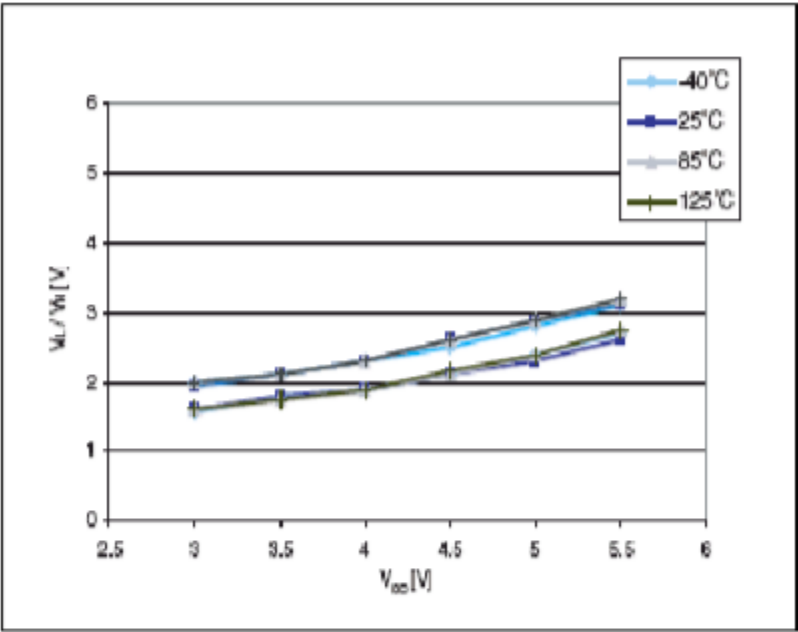


图38：典型的NRST上拉电阻与 V_{DD} @ 4温度的关系

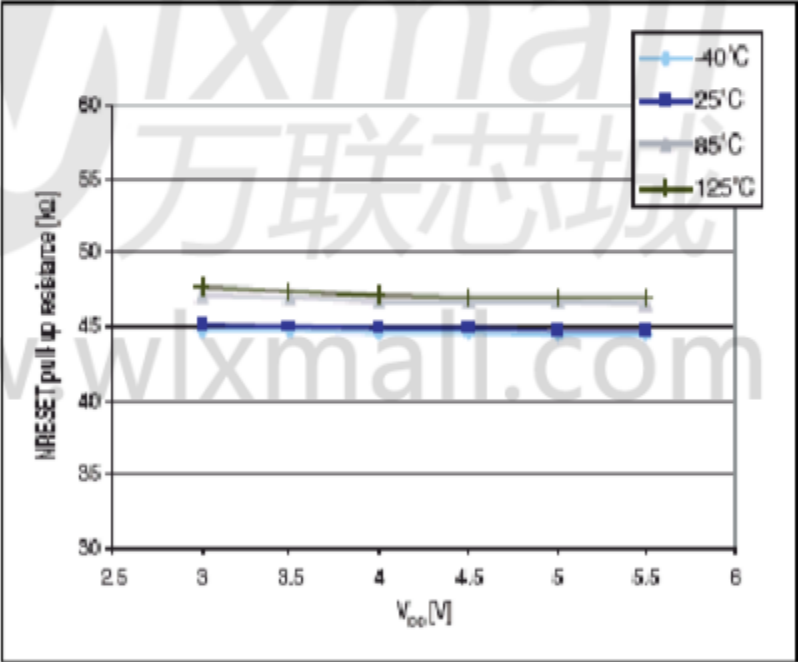
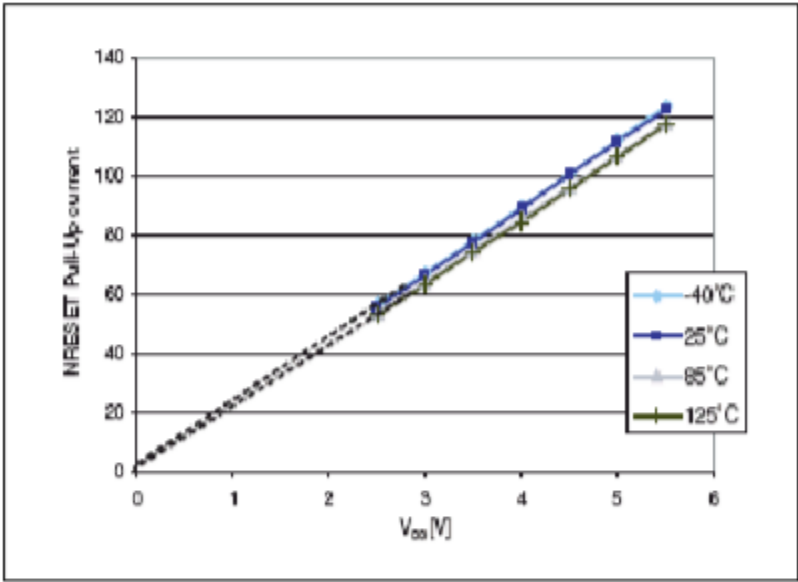
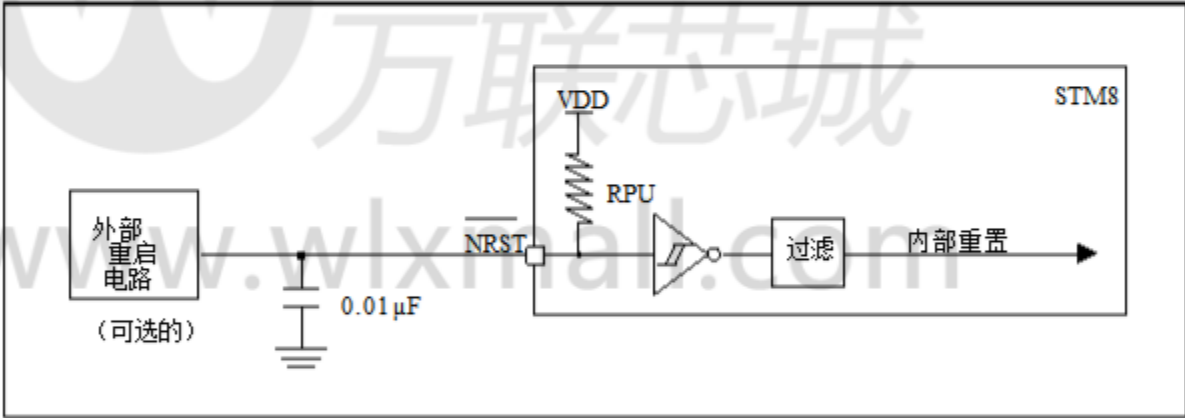


图39：典型的NRST上拉电流与V DD @ 4温度的关系



下图所示的复位网络可以保护设备免受寄生重置。
用户必须确保NRST引脚上的电平可以低于V IL max. 指定级别
在I / O端口引脚特性部分. 否则，重置不会被考虑在内
内部。

图40：建议的复位引脚保护



10.3.9 SPI串行外设接口

除非另有说明，否则下表中给出的参数均来自测试
在环境温度，f MASTER 频率和V DD 电源电压条件下进行。
t MASTER = 1 / f MASTER .
有关输入/输出复用功能的更多详细信息，请参阅I / O端口特性
特征（NSS，SCK，MOSI，MISO）。

表43：SPI特性

符号	参数	条件	敏	马克斯	单元
f SCK 1 t c (SCK)	SPI时钟 频率	主模式	0	8	兆赫
		从模式	0	6	
t (SCK) t f (SCK)	SPI时钟上升 和下降时间	容性负载：C = 30 pF		25	NS
苏 (NSS) ⁽¹⁾	NSS安装时间	从模式	4 x t MASTER		NS
t (NSS) ⁽¹⁾	NSS持有时间	从模式	70		NS
t w (SCKH) ⁽¹⁾ t w (SCKL) ⁽¹⁾	SCK高和 低时间	主模式	t SCK / 2 - 15	t SCK / 2 + 15	NS
吨 (MI) ⁽¹⁾ 吨 (SI) ⁽¹⁾	数据输入 设置时间	主模式	五		NS
	数据输入 设置时间	从模式	五		NS
吨 (MI) ⁽¹⁾ t (SI) ⁽¹⁾	数据输入保持 时间	主模式	7		NS
	数据输入保持 时间	从模式	10		NS
t (SO) ⁽¹⁾ (2)	数据输出 访问时间	从模式		3 x t MASTER	NS
t dis (SO) ⁽¹⁾ (3)	数据输出 禁用时间	从模式	25		NS
t (SO) ⁽¹⁾	数据输出 有效的时间	从模式 (启用边缘之后)		73	NS
t v (MO) ⁽¹⁾	数据输出 有效的时间	主模式 (启用边缘之后)		36	NS

符号	参数	条件	敏	马克斯	单元
$t(SO)^{(1)}$	数据输出保持时间	从模式 (启用边缘之后)	28		NS
$t(MO)^{(1)}$		主模式 (启用边缘之后)	12		NS

(1) 基于设计模拟和/或表征结果的值，未经测试

生产.

(2) 最短时间是驱动输出的最短时间，最大时间是最长时间
时间验证数据.

(3) 最小时间是使输出无效的最小时间，最大时间是输出
最大时间将数据放入Hi-Z.

图41：SPI时序图 - 从模式和CPHA = 0

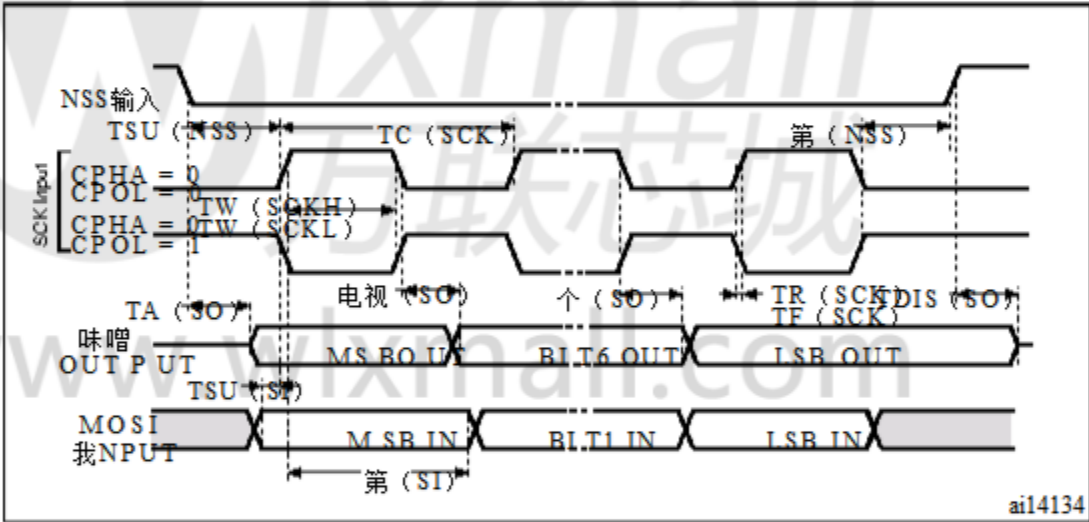
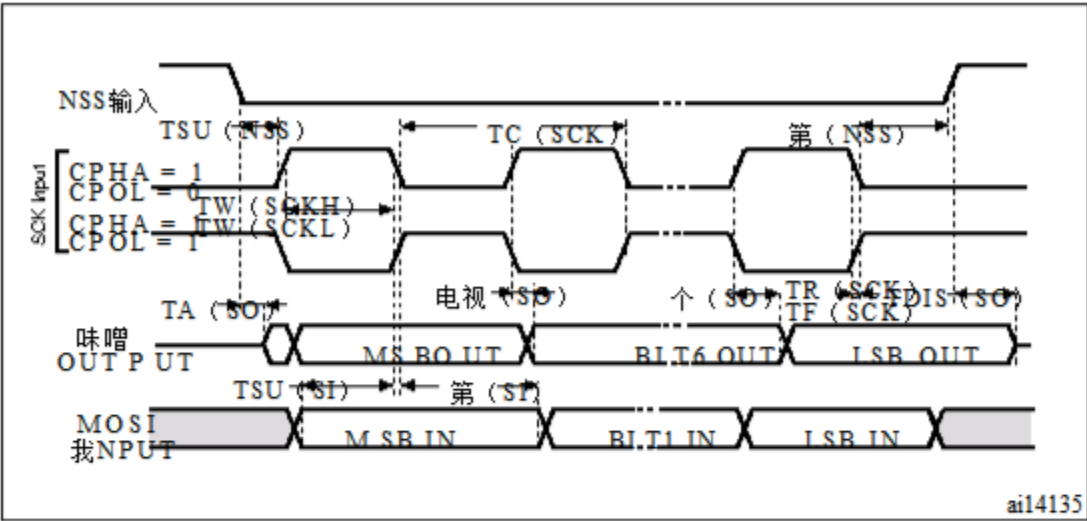


图42：SPI时序图 - 从模式和CPHA = 1

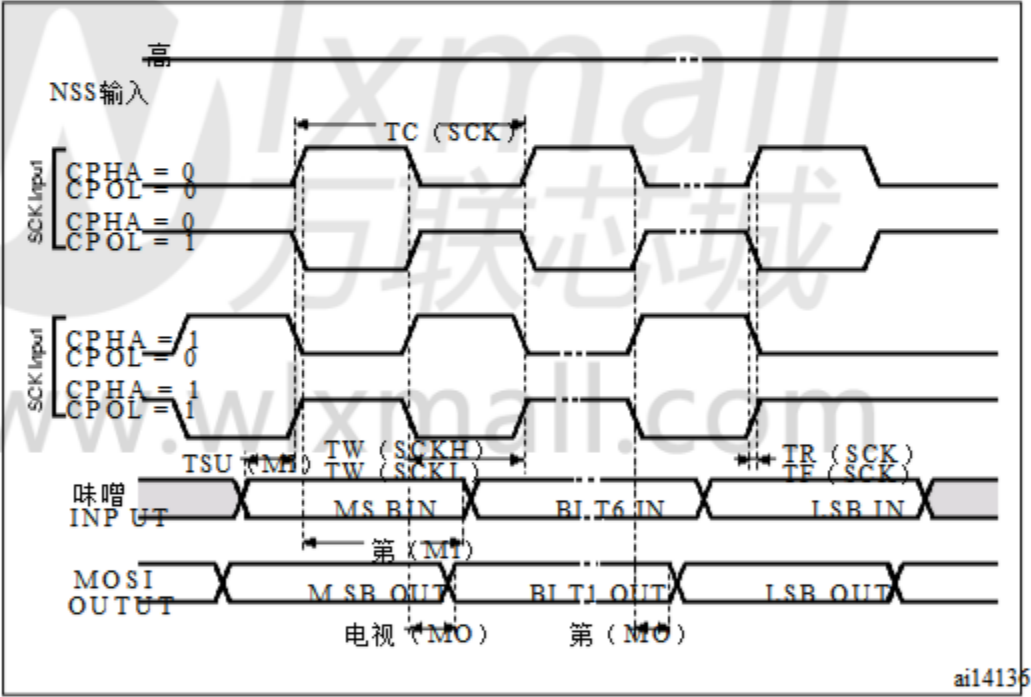
(1)



1.测量点为CMOS电平：0.3 VDD 和0.7 VDD .

图43：SPI时序图 - 主模式

(1)



1.测量点为CMOS电平：0.3 VDD 和0.7 VDD .

10.3.10 I2C接口特性

表44：我 I2C特性

符号	参数	标准模式I2C		快速模式I2C (1)		单元
		敏 (2)	马克斯(2)	敏 (2)	马克斯(2)	
t w (SCLL)	SCL时钟低电平时间	4.7		1.3		微秒
t w (SCLH)	SCL时钟高时间	4		0.6		微秒
苏 (SDA)	SDA设置时间	250		100		NS
t (SDA)	SDA数据保存时间	0 (3)		0 (4)	900 (3)	NS
t (SDA) t (SCL)	SDA和SCL上升时间		1000		300	NS
t f (SDA) t f (SCL)	SDA和SCL下降时间		300		300	NS
t (STA)	启动条件保持时间	4		0.6		微秒
吨 (STA)	重复的START条件 设置时间	4.7		0.6		微秒
苏 (STO)	停止条件设置时间	4		0.6		微秒
t w (STO: STOP)	STOP到START条件时间 (免费巴士)	4.7		1.3		微秒
C b	每条总线的容性负载		400		400	pF的

(1) f MASTER，必须至少达到8 MHz才能达到最高速度I2C速度 (400kHz)。

(2) 基于标准I2C协议要求的数据，未经生产测试。

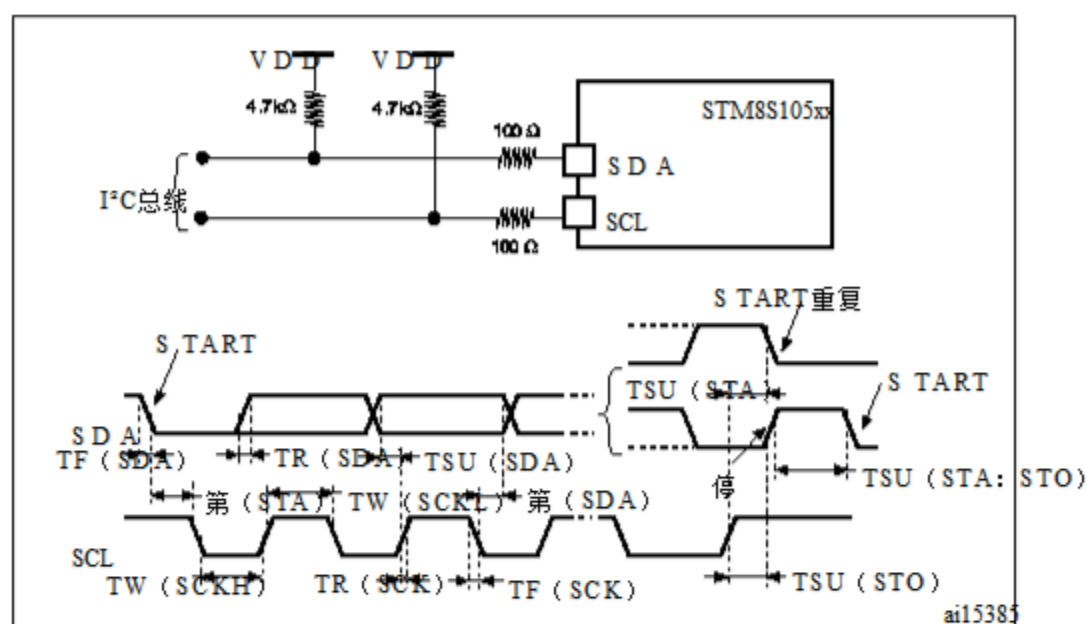
(3) 只有当接口不拉伸时，才能满足起始条件的最大保持时间
低时间。

(4) 器件必须在内部为SDA信号提供至少300 ns的保持时间以桥接
SCL下降沿的未定义区域。



图44: I的典型应用

2 C总线和时序图 (1)



1. 测量点为CMOS电平: $0.3 \times V_{DD}$ 和 $0.7 \times V_{DD}$

10.3.11 10位ADC特性

根据V DDA, fMASTER和T A的一般操作条件, 除非另有规定.

表45： ADC特性

符号	参数	条件	敏	典型	马克斯	单元
ADC	ADC时钟频率	V DDA = 2.95至5.5V	1		4	兆赫
		V DDA = 4.5至5.5V	1		6	
V DDA	模拟电源		3		5.5	V
V REF +	正参考电压		2.75 (1)		V DDA	V
V REF-	负参考电压		V SSA		0.5 (1)	V
V AIN	转换电压范围 (2)		V SSA		V DDA	V
		设备外部 V REF + / V REF- 引脚	V REF-		V REF +	V
C ADC	内部采样和保持电容器			3		pF的

符号	参数	条件	敏	典 型	马克斯	单元
t S (2)	采样时间	f ADC = 4 MHz	0.75			微秒
		f ADC = 6 MHz	0.5			
STAB	从待机唤醒时间			7		微秒
t CONV	总转换时间 (包括采样时间， 10位分辨率)	f ADC = 4 MHz	3.5			微秒
		f ADC = 6 MHz	2.33			微秒
			14			1 / f ADC

(1) 设计保证数据，未经生产测试

(2) 在采样时间内，输入电容C_{AIN} (3 pF max) 可以充电/放电
由外部来源.模拟源的内部电阻必须允许
电容在t S内达到其最终电压电平.在采样时间t S结束之后，
模拟输入电压的变化对转换结果没有影响.值的
采样时钟t S取决于编程.

表46： R_{AIN} <10kΩ，V_{DDA} = 5 V时的 ADC精度

符号	参数	条件	典 型	马克斯 ⁽¹⁾	单元
ET	总未调整的误差 ⁽²⁾	f ADC = 2MHz	1	2.5	LSB
		f ADC = 4 MHz	1.4	3	
		f ADC = 6 MHz	1.6	3.5	
EO	偏移误差 ⁽²⁾	f ADC = 2MHz	0.6	2	
		f ADC = 4 MHz	1.1	2.5	
		f ADC = 6 MHz	1.2	2.5	
EG	收益误差 ⁽²⁾	f ADC = 2MHz	0.2	2	
		f ADC = 4 MHz	0.6	2.5	

符号	参数	条件	典型	马克斯 ⁽¹⁾	单元
		f ADC = 6 MHz	0.8	2.5	
ED	微分线性误差 ⁽²⁾	f ADC = 2MHz	0.7	1.5	
		f ADC = 4 MHz	0.7	1.5	
		f ADC = 6 MHz	0.8	1.5	
EL	积分线性误差 ⁽²⁾	f ADC = 2MHz	0.6	1.5	
		f ADC = 4 MHz	0.6	1.5	
		f ADC = 6 MHz	0.6	1.5	

(1) 基于具有V的LQFP80器件的表征结果的数据
REF + / V REF-，未经测试
在生产中。

(2) ADC精度与负向注入电流：注入任何负向电流
模拟输入引脚应该避免，因为这大大降低了精度
在另一个模拟输入上执行转换.建议添加一个肖特基
二极管（引脚对地）标准模拟引脚，可能会注入负电流.
在I/O中为I INJ（PIN）和ΣIINJ（PIN）指定的限制范围内的任何正向注入电流
端口引脚特性部分不会影响ADC精度.

表47： R AIN <10kΩR AIN，V DDA = 3.3 V时的 ADC精度

符号	参数	条件	典型	马克斯 ⁽¹⁾	单元
ET	总未调整的误差 ⁽²⁾	f ADC = 2MHz	1.1	2	LSB
		f ADC = 4 MHz	1.6	2.5	
EO	偏移误差 ⁽²⁾	f ADC = 2MHz	0.7	1.5	
		f ADC = 4 MHz	1.3	2	
EG	收益误差 ⁽²⁾	f ADC = 2MHz	0.2	1.5	
		f ADC = 4 MHz	0.5	2	
ED	微分线性误差 ⁽²⁾	f ADC = 2MHz	0.7	1	

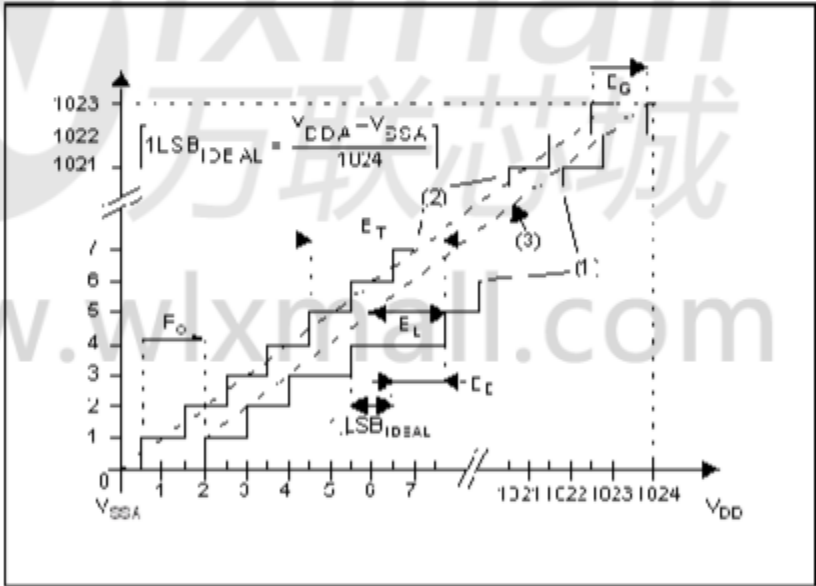


符号	参数	条件	典型	马克斯 ⁽¹⁾	单元
		f ADC = 4 MHz	0.7	1	
EL	积分线性误差 ⁽²⁾	f ADC = 2MHz	0.6	1.5	
		f ADC = 4 MHz	0.6	1.5	

(1) 基于具有V的LQFP80器件的表征结果的数据
在生产中。REF + / V REF-，未经测试

(2) **ADC精度与负向注入电流**：注入任何负向电流
模拟输入引脚应该避免，因为这大大降低了精度
在另一个模拟输入上执行转换.建议添加一个肖特基
二极管（引脚对地）标准模拟引脚，可能会注入负电流.
任何正向注入电流 在I/O端口的 IINJ (PIN) 和ΣIINJ (PIN) 指定的范围内
引脚特性不影响ADC精度.

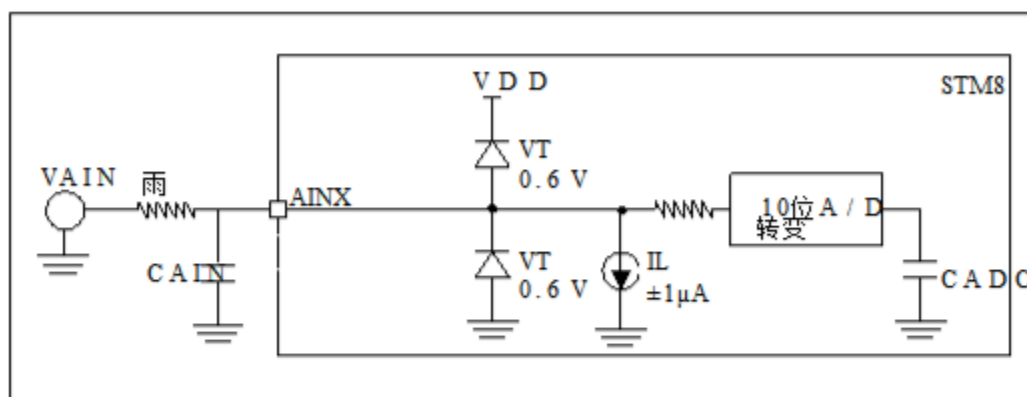
图45：ADC精度特性



- 1.实际转换曲线的例子.
 - 2.理想的转换曲线
 - 3.终点相关线
- E T=总不可调整误差：实际转移与理想转移之间的最大偏差曲线.
- E O=偏移误差：第一个实际转换和第一个理想转换之间的偏差.
- E G=增益误差：最后理想转换和最后一个实际转换之间的偏差.
- E D=微分线性误差：实际步数与理想值之间的最大偏差一.

EL=积分线性误差：任何实际转换和结束之间的最大偏差点相关线。

图46：使用ADC的典型应用



10.3.12 EMC特性

在产品表征过程中，以样品为基础进行敏感性试验。

10.3.12.1 功能性EMS（电磁敏感性）

在执行一个简单的应用程序（通过I/O端口切换2个LED）时，产品是由两个电磁事件强调，直到发生故障（由LED指示）。

• FESD：功能静电放电（正极和负极）适用于所有引脚

该装置直到发生功能性干扰。该测试符合IEC 61000-4-2标准。

• FTB：对VDD和VSS施加一阵快速瞬态电压（正和负）

通过一个100 pF的电容器，直到发生功能性干扰。这个测试符合IEC 61000-4-4标准。

设备重置允许恢复正常操作。测试结果在表中给出

以下是根据应用笔记AN1709（EMC设计）中定义的EMS级别和级别STMicrocontrollers指南）。

10.3.12.2 设计强化软件以避免噪音问题

EMC表征和优化是在组件级别上进行的
应用环境和简化的MCU软件。应该指出，好的EMC性能高度依赖于用户应用程序和软件。

因此建议用户应用EMC软件优化和
与其申请要求的EMC等级相关的资格预审。

资格预审试验

大多数常见的故障（意外重置和程序计数器损坏）都可以通过在NRST引脚或振荡器引脚上施加一个低电平1秒来恢复。

为了完成这些试验，可以在器件上直接施加ESD应力规格值。当检测到意外的行为时，软件可以被硬化以防止发生不可恢复的错误。参见应用笔记AN1015（软件技术用于改善单片机的EMC性能）。

表48：EMS数据

符号	参数	条件	水平/类
V FESD	电压限制是应用在任何I / O引脚上诱导功能骚乱	VDD = 3.3V, TA = 25℃, fMASTER = 16MHz (HSI时钟), 符合IEC 61000-4-2标准	2 / B (1)
V EFTB	快速的瞬态电压突发限制被应用通过VDD 100 pF和VSS 引脚引起一个功能障碍	VDD = 3.3V, TA = 25℃, fMASTER = 16MHz (HSI时钟), 符合IEC 61000-4-4	4 / A (1)

(1) 在应用描述的硬件建议后，用HSI时钟配置获得的数据在AN2860（STM8S微控制器的EMC指南）中。

10.3.12.3 电磁干扰（EMI）

发射测试符合IEC61967-2测试软件，电路板布局和引脚标准加载。

表49：EMI数据

符号	参数	条件				单元
		一般 条件	监控 频率 带	最高f HSE / f CPU (1)		
				8 MHz / 8 兆赫	8 MHz / 16 兆赫	
S EMI	高峰水平	V DD = 5V， T A = + 25℃， LQFP48 包 符合 IEC61967-2	0.1 MHz到 30 MHz	13	14	平dBμV
			30 MHz到 130 MHz	23	19	
			130 MHz到1 千兆赫	-4	-4	
	SAE EMI 水平		2	1.5	-	

(1) 基于表征结果的数据，未在生产中测试。

10.3.12.4 绝对最大额定值（电气灵敏度）

基于两种不同的测试（ESD和LU）使用特定的测量方法，产品强调为了确定其在电气灵敏度方面的表现.更多详情请参考应用笔记AN1181.

10.3.12.5 静电放电（ESD）

施加静电放电（3个正向，然后3个负脉冲，间隔1秒）
根据每个引脚组合，到每个样品的引脚.样本大小取决于设备中电源引脚的数量（3个部分*（n+1）电源引脚）.这个测试符合JESD22-A114A / A115A标准.有关更多详细信息，请参考应用笔记AN1181.

表50：ESD绝对最大额定值

符号	评级	条件	类	最大值 (1)	单元
V ESD (HBM)	静电放电电压（人体模型）	T A = + 25°C，符合JESD22-A114	一个	2000	V
V ESD (CDM)	静电放电电压（充电设备模型）	T A = + 25°C，符合到JESD22-C101	IV	1000	V

(1) 基于表征结果的数据，未在生产中测试

10.3.12.6 静态门锁

在10个部件上需要两个互补的静态测试来评估门锁性能：
• 电源过压（施加于每个电源引脚）
• 执行 电流注入（应用于每个输入，输出和可配置的I/O引脚）
在每个样品上.

此测试符合EIA / JESD 78 IC闭锁标准.有关更多详细信息，请参阅应用笔记AN1181.

表51：电气灵敏度

符号	参数	条件	类 (1)
鲁	静态门锁类	T A = + 25°C	一个
		T A = + 85°C	一个
		T A = + 125°C	一个



(1) 类别描述: A类是意法半导体的内部规范. 所有的限制高于JEDEC规范, 这意味着当一个设备属于A类的时候超过了JEDEC标准. B级严格涵盖所有的JEDEC标准(国际标准).



11 包特点

11.1 Ecopack包

为了达到环保要求，ST为这些设备提供不同等级的ECOPACK包，取决于他们的环境合规水平. ECOPACK等级定义和产品状态可在www.st.com上获得. ECOPACK商标.

®
规格，
®
是一个ST

11.2 包装机械数据

11.2.1 48引脚LQFP封装的机械数据

图47： 48引脚薄型四方扁平封装（7 x 7）

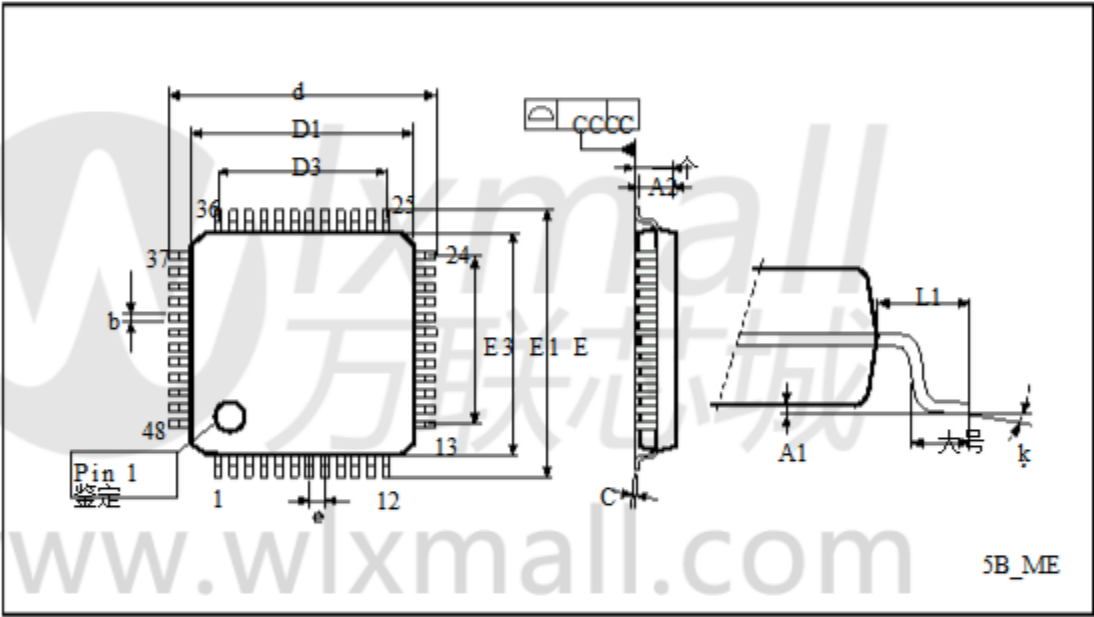


表52： 48引脚薄型四方扁平封装机械数据

暗淡.	毫米			英寸 (1)		
	敏	典 型	马克斯	敏	典 型	马克斯
一个			1.600			0.0630
A1	0.050		0.150	0.0020		0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.170	0.220	0.270	0.0067	0.0087	0.0106

暗淡.	毫米			英寸 (1)		
	敏	典 型	马克斯	敏	典 型	马克斯
C	0.090		0.200	0.0035		0.0079
d	8.800	9.000	9.200	0.3465	0.3543	0.3622
D1	6.800	7.000	7.200	0.2677	0.2756	0.2835
D3		5.500			0.2165	
Ē	8.800	9.000	9.200	0.3465	0.3543	0.3622
E1	6.800	7.000	7.200	0.2677	0.2756	0.2835
E3		5.500			0.2165	
Ē		0.500			0.0197	
大号	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1		1.000			0.0394	
k	0.0°	3.5°	7.0°	0.0°	3.5°	7.0°
CCC			0.080			0.0031

(1) 以英寸为单位的值从mm转换并舍入为4位十进制数字

11.2.2 44引脚LQFP封装的机械数据

图48：44引脚薄型四方扁平封装

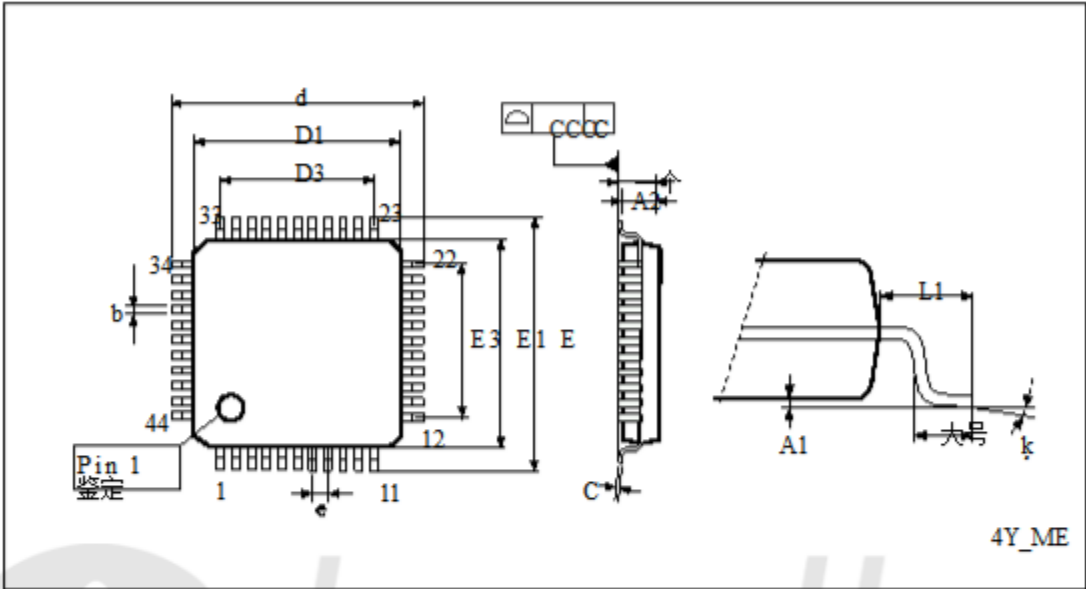


表53：44引脚薄型四方扁平封装机械数据

暗淡.	毫米			英寸 ⁽¹⁾		
	敏	典 型	马克斯	敏	典 型	马克斯
一个			1.600			0.0630
A1	0.050		0.150	0.0020		0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.300	0.370	0.450	0.0118	0.0146	0.0177
C	0.090		0.200	0.0035		0.0079
d	11.800	12.000	12.200	0.4646	0.4724	0.4803
D1	9.800	10.000	10.200	0.3858	0.3937	0.4016
D3		8.000			0.3150	
E	11.800	12.000	12.200	0.4646	0.4724	0.4803



暗淡.	毫米			英寸 (1)		
	敏	典 型	马克斯	敏	典 型	马克斯
E1	9.800	10.000	10.200	0.3858	0.3937	0.4016
E3		8.000			0.3150	
E		0.800			0.0315	
大号	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1		1.000			0.0394	
k	0.0°	3.5°	7.0°	0.0°	3.5°	7.0°
CCC			0.100			0.0039

(1) 以英寸为单位的值从mm转换并舍入为4位十进制数字

11.2.3 32引脚LQFP封装的机械数据

图49：32引脚薄型四方扁平封装（7 x 7）

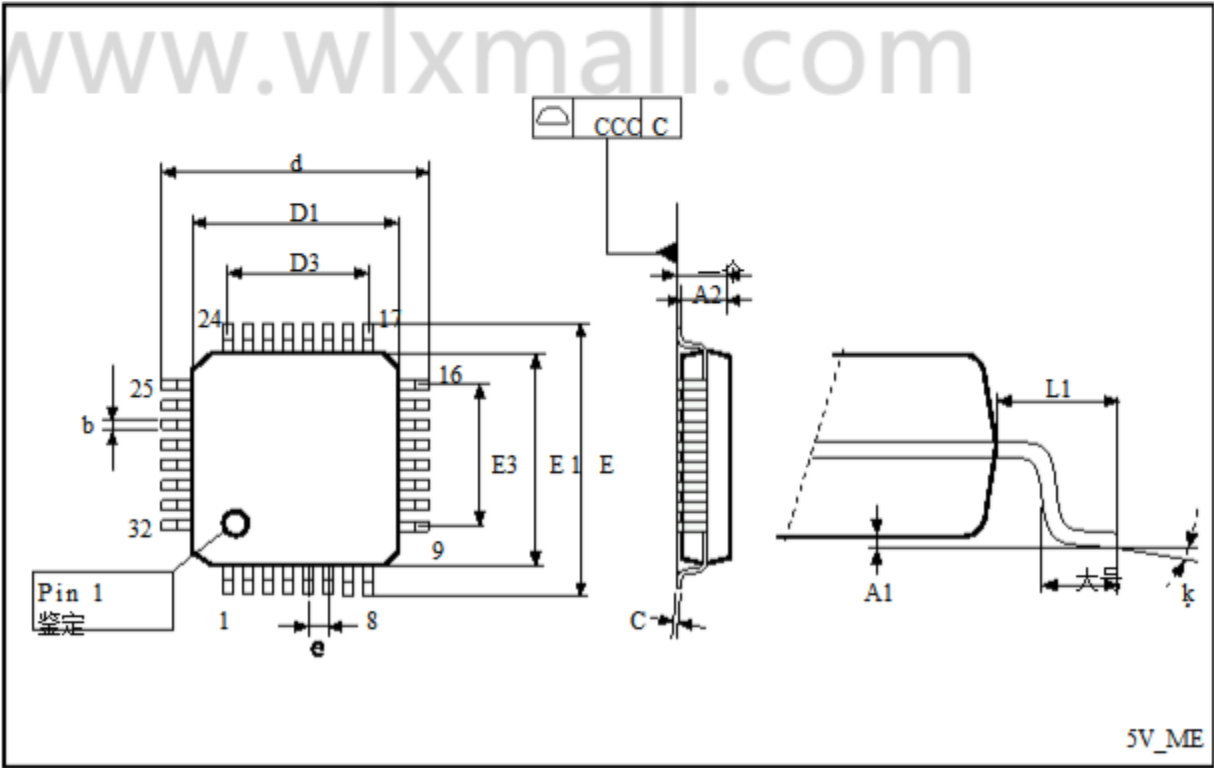


表54： 32引脚薄型四方扁平封装机械数据

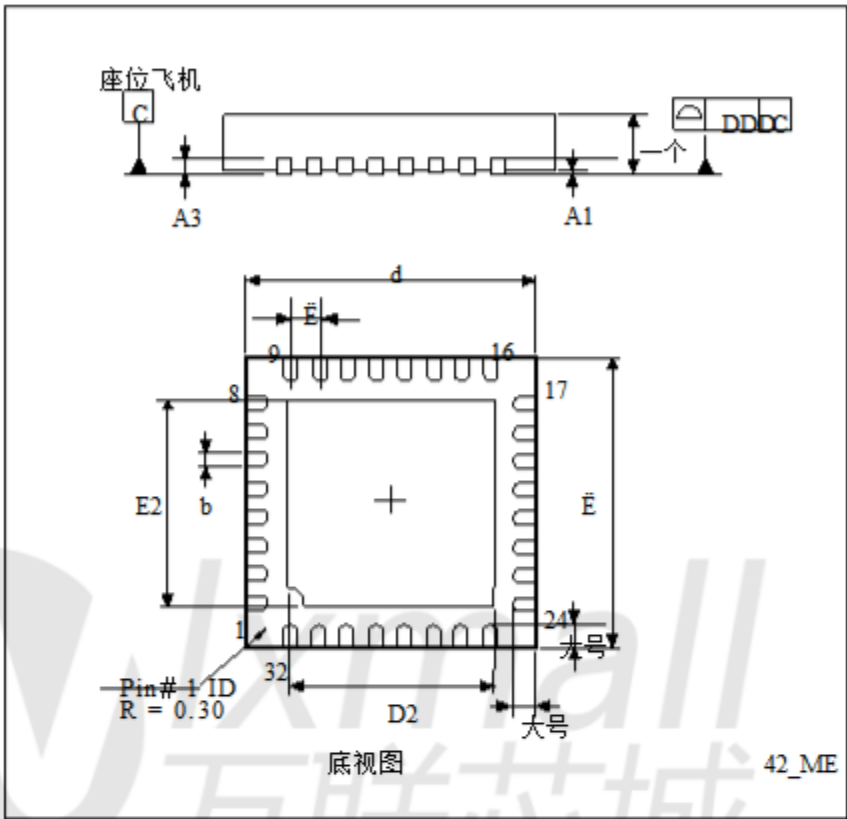
暗淡.	毫米			英寸 ⁽¹⁾		
	敏	典 型	马克斯	敏	典 型	马克斯
一个			1.600			0.0630
A1	0.050		0.150	0.0020		0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.300	0.370	0.450	0.0118	0.0146	0.0177
C	0.090		0.200	0.0035		0.0079
d	8.800	9.000	9.200	0.3465	0.3543	0.3622
D1	6.800	7.000	7.200	0.2677	0.2756	0.2835
D3		5.600			0.2205	
Ē	8.800	9.000	9.200	0.3465	0.3543	0.3622
E1	6.800	7.000	7.200	0.2677	0.2756	0.2835
E3		5.600			0.2205	
Ē		0.800			0.0315	
大号	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1		1.000			0.0394	
κ	0.0°	3.5°	7.0°	0.0°	3.5°	7.0°
CCC			0.100			0.0039

(1) 以英寸为单位的值从mm转换并舍入为4位十进制数字



11.2.4 32引脚VFQFPN封装的机械数据

图50：32引脚超薄间距四方扁平无引脚封装（5 x 5）



注意：
1. 裸露焊盘必须焊接到PCB上. 建议连接它
VSS.

表55：32引脚非常薄的细间距四方扁平无引脚封装机械数据

暗淡.	毫米			英寸 (1)		
	敏	典 型	马克斯	敏	典 型	马克斯
一个	0.80	0.90	1.00	0.0315	0.0354	0.0394
A1	0	0.02	0.05		0.0008	0.0020
A3		0.20			0.0079	
b	0.18	0.25	0.30	0.0071	0.0098	0.0118
d	4.85	5.00	5.15	0.1909	0.1969	0.2028

暗淡.	毫米			英寸 (1)		
	敏	典 型	马克斯	敏	典 型	马克斯
D2	3.20	3.45	3.70	0.1260		0.1457
E	4.85	5.00	5.15	0.1909	0.1969	0.2028
E2	3.20	3.45	3.70	0.1260	0.1358	0.1457
E		0.50			0.0197	
大号	0.30	0.40	0.50	0.0118	0.0157	0.0197
DDD			0.08			0.0031

(1) 以英寸为单位的值从mm转换并舍入为4位十进制数字.

11.2.5 32引脚UFQFPN封装的机械数据

图51： 32引脚超薄间距四方扁平无引脚封装（5 x 5）

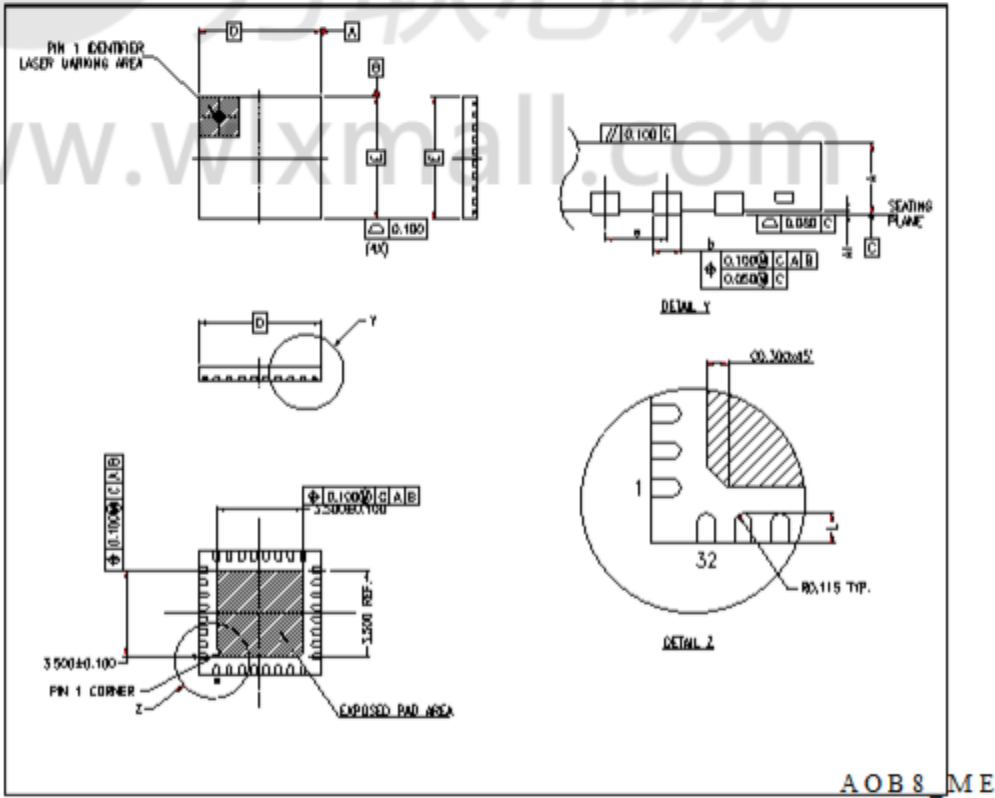


表56： 32引脚超薄间距四方扁平无引脚封装机械数据

暗淡.	毫米			英寸 <i>(1)</i>		
	敏	典 型	马克斯	敏	典 型	马克斯
一个	0.50	0.55	0.6	0.0197	0.0217	0.0236
A1	0	0.02	0.05	0	0.0008	0.0020
A3		0.20			0.0079	
b	0.18	0.25	0.30	0.0071	0.0098	0.0118
d	4.85	5.00	5.15	0.1909	0.1969	0.2028
D2	3.20	3.45	3.70	0.1260	0.1358	0.1457
Ē	4.85	5.00	5.15	0.1909	0.1969	0.2028
E2	3.20	3.45	3.70	0.1260	0.1358	0.1457
Ē		0.50			0.0197	
大号	0.30	0.40	0.50	0.0118	0.0157	0.0197
DDD			0.08			0.0031

(1) 以英寸为单位的值从mm转换并舍入为4位十进制数字.

11.2.6 SDIP32封装的机械数据

图52：32引脚收缩塑料DIP（400毫升）封装

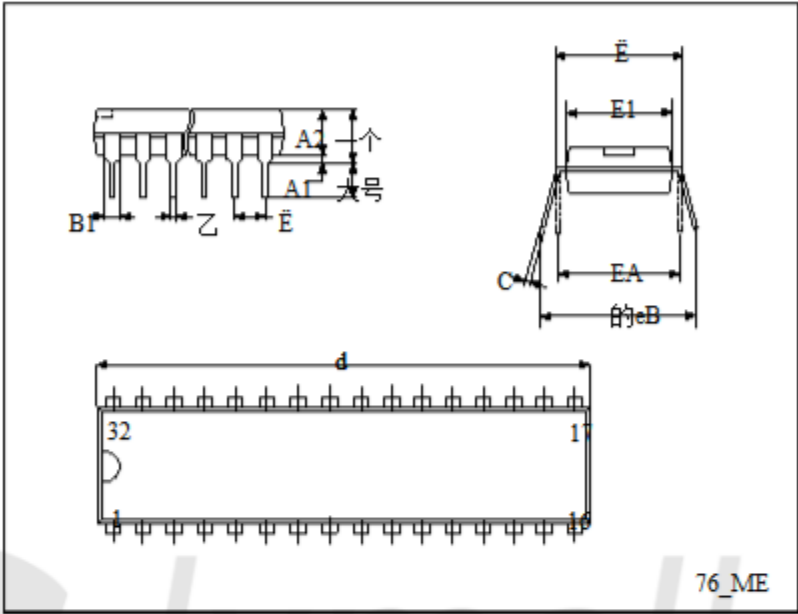


表57：32引脚收缩塑料DIP（400毫升）封装机械数据

暗淡.	毫米			英寸 ⁽¹⁾		
	敏	典 型	马克斯	敏	典 型	马克斯
一个	3.556	3.759	5.080	0.1400	0.1480	0.2000
A1	0.508			0.0200		
A2	3.048	3.556	4.572	0.1200	0.1400	0.1800
乙	0.356	0.457	0.584	0.0140	0.0180	0.0230
B1	0.762	1.016	1.397	0.0300	0.0400	0.0550
C	0.203	0.254	0.356	0.0079	0.0100	0.0140
d	27.430	27.940	28.450	1.0799	1.1000	1.1201
E	9.906	10.410	11.050	0.3900	0.4098	0.4350
E1	7.620	8.890	9.398	0.3000	0.3500	0.3700



暗淡.	毫米			英寸 (1)		
	敏	典 型	马克斯	敏	典 型	马克斯
E		1.778			0.0700	
EA		10.160			0.4000	
的eB			12.700			0.5000
大号	2.540	3.048	3.810	0.1000	0.1200	0.1500

(1) 以英寸为单位的值从mm转换并舍入为4位十进制数字

11.3 热特性

芯片结点的最大温度 (T Jmax) 不得超过中给出的值

运行条件

最大芯片结温度T Jmax (以摄氏度计) 可以使用
以下等式:

$$T_{Jmax} = T_{Amax} + (P_{Dmax} \times \Theta JA)$$

哪里:

T Amax 是以°C为单位的最高环境温度

- ΘJA 是封装结到环境的热阻 (°C / W)
- P Dmax 是P INTmax 和P I / Omax 的总和 (P Dmax = P INTmax + P I / Omax)
- P INTmax 是I DD和V DD 的乘积, 用瓦表示. 这是芯片的最大内部

功率.

P I / Omax 表示最大 功率耗散输出引脚其中: $P I / Omax = \Sigma (V OL * I OL)$

+ $\Sigma ((V DD - V OH) * I OH)$, 考虑到 低I / O处的实际V OL / I OL和 V OH / I OH
并在应用程序的高层次.

表58: 热特性 (1)

符号	参数	值	单元
ΘJA	热阻结 - 环境 LQFP 48 - 7 x 7毫米	57	°C / W
ΘJA	热阻结 - 环境 LQFP 44 - 10 x 10毫米	54	°C / W

符号	参数	值	单元
ΘJA	热阻结 - 环境 LQFP 32 - 7 x 7毫米	60	°C / W
ΘJA	热阻结 - 环境 VQFPN 32 - 5 x 5毫米	22	°C / W

1.热阻基于JEDEC JESD51-2，带有4层PCB
对流环境。

11.3.1 参考文件

JESD51-2集成电路散热测试方法环境条件 - 自然对流
(仍然空气). 可从www.jedec.org获得.

11.3.2 选择产品温度范围

订购微控制器时，温度范围在订货代码中指定.

以下示例显示如何计算给定的温度范围
应用.

假设以下应用条件:

- 最高环境温度 $T_{Amb} = 82^{\circ}\text{C}$ (根据JESD51-2测量)
 - $DD_{max} = 15\text{ mA}$, $V_{DD} = 5.5\text{ V}$.
 - $I_{OL} = 10\text{ mA}$ 时, 输出低电平时最多可同时使用8个标准I/O ,
 $V_{OL} = 2\text{ V}$
 - $I_{OL} = 20\text{ mA}$ 时, 在低电平输出中同时使用的最大4个高灌 电流 I/O ,
 $V_{OL} = 1.5\text{ V}$
 - $I_{OL} =$ 时, 在低电平输出中同时使用的最大2路真开漏I/O
 20 mA , $V_{OL} = 2\text{ V}$
- $$P_{INTmax} = 15\text{mA} \times 5.5\text{V} = 82.5\text{mW}$$
- $$P_{IOmax} = (10\text{mA} \times 2\text{V} \times 8) + (20\text{mA} \times 2\text{V} \times 2) + (20\text{mA} \times 1.5\text{V} \times 4) = 360\text{mW}$$
- 这给出: $P_{INTmax} = 82.5\text{ mW}$ 和 $P_{IOmax} 360\text{ mW}$:
- $$P_{Dmax} = 82.5\text{mW} + 360\text{mW}$$
- 因此: $P_{Dmax} = 443\text{mW}$

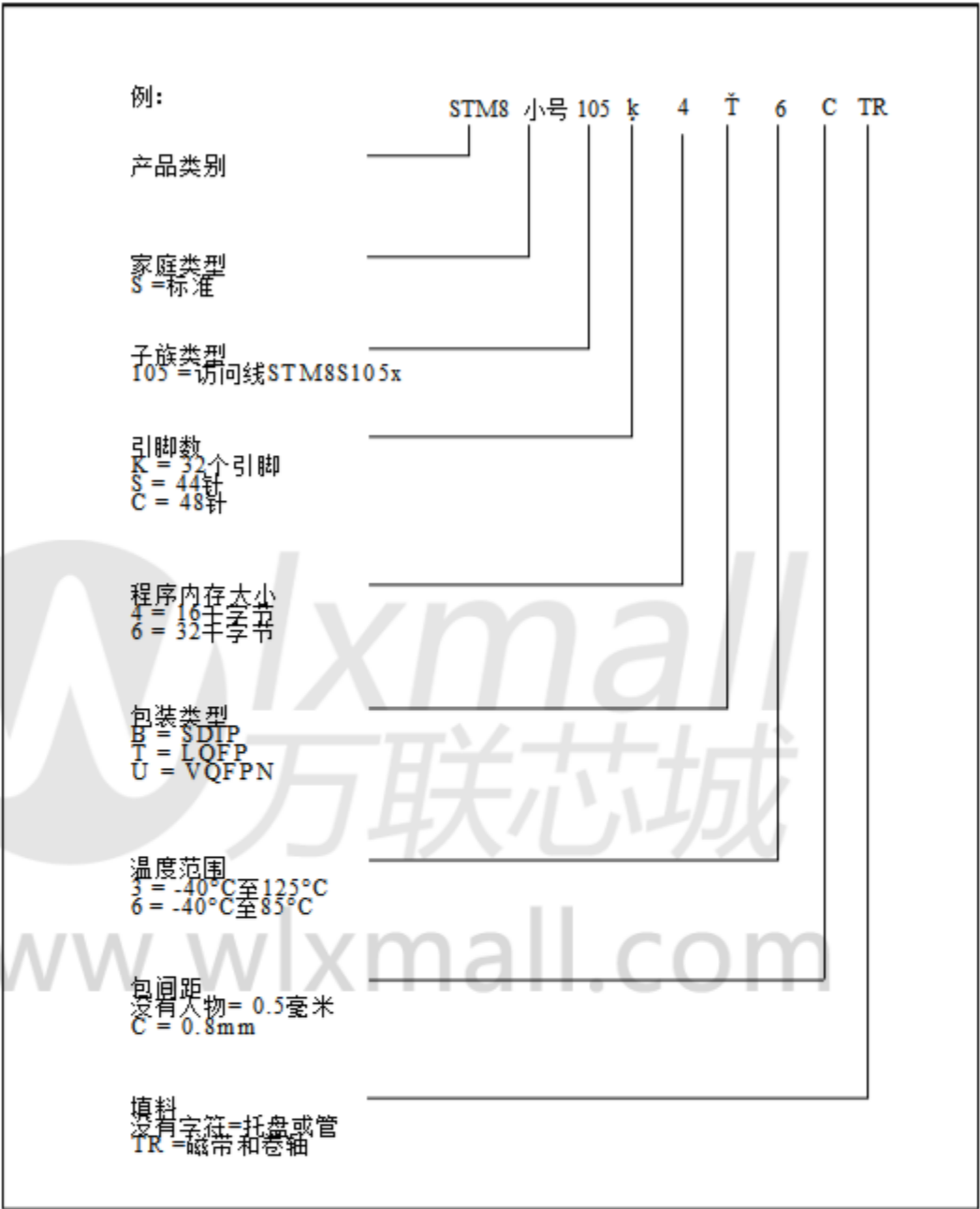
LQFP32的 T_{Jmax} 可使用热阻ΘJA计算如下:

$$T_{Jmax} = 75^{\circ}\text{C} + (59^{\circ}\text{C} / \text{W} \times 443\text{mW}) = 75^{\circ}\text{C} + 27^{\circ}\text{C} = 102^{\circ}\text{C}$$

这是在后继6个版本部件 ($-40 < T_J < 106^{\circ}\text{C}$) 的范围内. 在这种情况下, 部分
必须至少订购温度范围后继6.

12 订购信息

图53：STM8S105xx接入线订购信息方案



1.有关可用选项（如内存大小，封装）和可订购部件号的列表或
有关此设备的任何方面的进一步信息，请访问www.st.com或联系
离您最近的ST销售办事处。

12.1 STM8S105 FASTROM微控制器选项列表

（最后更新：2010年3月）

顾客	_____
地址	_____



联系	_____
电话号码	_____
引用FASTROM代码	一个_____

编程代码的最佳格式是.Hex (.s19被接受)

如果需要编程数据EEPROM，则必须将单个文件与请求的数据一起发送。

 重要提示：请参阅数据表中的选项字节部分以获取授权的选项字节组合和详细的解释。

设备类型/内存大小/包（仅检查一个选项）

FASTROM设备	16 Kbyte	32 Kbyte
VFQFPN32	☐ STM8S105K4	STM8S105K6
LQFP32	☐ STM8S105K4	STM8S105K6
LQFP44	☐ STM8S105S4	☐ STM8S105S6
LQFP48	STM8S105C4	☐ STM8S105C6

调节（只检查一个选项）

☐ 磁带和卷轴或☐ 托盘

特殊标记（只检查一个选项）

☐ 否☐ 是

授权字符是字母，数字，“-”，“_”，“/”和空格.最大字符数是：

VFQFPN32：最多7个字符的1行：“_____”

LQFP32：最多7个字符的2行：“_____”和“_____”

LQFP44：最多7个字符的2行：“_____”和“_____”

LQFP48：最多8个字符的2行：“_____”和“_____”

温度范围

☐ -40°C至+ 85°C或☐ -40°C至+ 125°C

未使用的程序存储器的填充值（仅选中一个选项）

☐ 0xFF	固定值
☐ 0x83	TRAP指令操作码
☐ 0x75	非法操作码（执行时会导致重置）

OPT0存储器读出保护（只检查一个选项）

☐ 禁用或☐ 启用

OPT1用户启动代码区（UBC）

0x（_ _）填写十六进制值，请参考下面的数据表和二进制格式。

一个FASTROM代号由意法半导体指定。



UBC, bit0	☐ 0: 重置 ☐ 1套
UBC位1	☐ 0: 重置 ☐ 1套
UBC位2	☐ 0: 重置 ☐ 1套
UBC位3	☐ 0: 重置 ☐ 1套
UBC bit4	☐ 0: 重置 ☐ 1套
UBC bit5	☐ 0: 重置 ☐ 1套
UBC bit6	☐ 0: 重置 ☐ 1套
UBC bit7	☐ 0: 重置 ☐ 1套

OPT2备用功能重新映射

AFR0 (只检查一个选项)	☐ 0: 重新映射选项不活动.使用默认的备用功能. 请参阅引脚说明. ☐ 1: 端口D3复用功能= ADC_ETR
AFR1 (只检查一个选项)	☐ 0: 重新映射选项不活动.使用默认的备用功能. 请参阅引脚说明. ☐ 1: 端口A3复用功能= TIM3_CH1, 端口D2复用功能= TIM2_CH3.
AFR2 (只检查一个选项)	☐ 0: 重新映射选项不活动.使用默认的备用功能. 请参阅引脚说明. ☐ 1: 端口D0备用功能= CLK_CCO.  注意: 如果AFR2和AFR3都被激活, AFR2选项优先于AFR3.
AFR3 (只检查一个选项)	☐ 0: 重新映射选项不活动.使用默认的备用功能. 请参阅引脚说明.

	☐ 1: 端口D0复用功能= TIM1_BKIN.
AFR4 (只检查一个选项)	☐ 0: 重新映射选项不活动.使用默认的备用功能. 请参阅引脚说明. ☐ 1: 端口D7复用功能= TIM1_CH4.
AFR5 (只检查一个选项)	☐ 0: 重新映射选项不活动.使用默认的备用功能. 请参阅引脚说明. ☐ 1: 端口B3备用功能= TIM1_ETR, 端口B2备用 功能= TIM1_NCC3, 端口B1复用功能= TIM1_CH2N, 端口B0备用功能= TIM1_CH1N.
AFR6 (只检查一个选项)	☐ 0: 重新映射选项不活动.使用默认的备用功能. 请参阅引脚说明 ☐ 1: 端口B5交替功能= I2C_SDA, 端口B4交替 函数= I2C_SCL.
AFR7 (只检查一个选项)	☐ 0: 重新映射选项不活动.使用默认的备用功能. 请参阅引脚说明. ☐ 1: 端口D4复用功能= BEEP.

OPT3看门狗

WWDG_HALT (只检查一个选项)	☐ 0: 如果WWDG处于活动状态, 则在暂停时不产生复位. ☐ 1: 如果WWDG处于活动状态, 则在暂停时生成复位.
WWDG_HW (只检查一个选项)	☐ 0: 由软件激活的WWDG. ☐ 1: 由硬件激活的WWDG.
IWDG_HW (只检查一个选项)	☐ 0: 由软件激活的IWDG. ☐ 1: 由硬件激活的IWDG.
LSI_EN (只检查一个选项)	[0]: LSI时钟不可用作CPU时钟源. [1]: LSI时钟可用作CPU时钟源.
HSITRIM (只检查一个选项)	CLK_HSITRIMR支持0: 3位调整 寄存器. ☐ 在CLK_HSITRIMR中支持1: 4位调整 寄存器.

OPT4唤醒

PRSC (只检查一个选项)	☐ 用于16 MHz至128 kHz预分频器. ☐ 用于8 MHz至128 kHz预分频器. ☐ 用于4 MHz至128 kHz预分频器.
-------------------	--



CKAWUSEL (只检查一个选项)	☐ 0: 为AWU选择LSI时钟源. ☐ 1: 选择预分频器作为时钟源的HSE时钟为AWU.
EXTCLK (只检查一个选项)	☐ 0: 外部晶体连接到OSCIN / OSCOUT. ☐ 1: OSCIN上的外部时钟信号.

OPT5晶振稳定HSECNT（只检查一个选项）

2048个HSE周期

128个HSE周期

8个HSE周期

☐ 0.5 HSE循环

OPT6保留

OPT7保留

OPTBL引导加载程序选项字节（只检查一个选项）

有关更多详细信息，请参阅UM0560（STM8L / S引导加载程序手册）。

☐ 00h

☐ 55h

注释:	
供应操作范围 在应用程序中:	
笔记:	
日期:	
签名:	

13 STM8开发工具

STM8微控制器的开发工具包括全功能的STice仿真系统支持一个完整的软件工具包，包括C编译器，汇编器和集成开发环境与高级语言调试器。除此之外，STM8将得到一整套工具的支持，包括入门工具包，评估板和一个低成本的在线调试器/编程器。

13.1 仿真和在线调试工具

STice仿真系统提供全面的仿真和在线调试功能在一个平台上设计的多功能性和成本效益。另外，STM8应用程序开发由低成本的在线调试器/编程器支持。

STice是意法半导体的第四代全功能仿真器。它提供新的高级调试功能，包括分析和覆盖，以帮助检测和微调应用程序时消除应用程序执行中的瓶颈和死代码。

另外，STice还提供STM8微控制器的在线调试和编程STM8单线接口模块（SWIM），它允许非侵入式的调试应用程序运行在目标微控制器上。

为了提高成本效益，STice基于模块化设计，可以让您订购正是您需要满足您的开发需求和适应您的模拟系统来支持现有和未来的ST微控制器。

关键功能

- 发生和时间分析和代码覆盖（新功能）
- 高达4个级别的高级断点
- 数据断点
- 程序和数据追踪最多可记录128 KB记录
- 仿真期间在内存中进行读/写操作
- 通过SWIM协议进行在线调试/编程
- 8位探头分析仪
- 1个输入和2个输出触发器
- 电源跟随器管理1.62至5.5 V之间的应用电压
- 模块化，允许您指定需要满足您的开发的组件

要求和适应未来的要求
• 由免费软件工具支持，包括集成开发环境（IDE），
编程软件接口和STM8的汇编程序。

13.2 软件工具

STM8开发工具由一个完整的免费软件包提供支持。意法半导体包括ST Visual Develop（STVD）IDE和ST Visual编程器（STVP）软件界面。STVD提供了宇宙的无缝集成和用于STM8的Raisonance C编译器，这些编译器可以在一个免费的版本中使用到16千字节的代码。

13.2.1 STM8工具集

具有STVD集成开发环境和STVP编程的STM8工具集
软件可从www.st.com/mcu免费下载.该套餐包括:

ST Visual Develop - 来自ST的全功能集成开发环境
• C和ASM工具集的无缝集成

全功能的调试器

- 项目管理
- 语法高亮编辑器
- 集成的编程接口
- 支持STice的高级仿真功能, 如代码分析和覆盖

ST可视编程器 (STVP) - 易于使用, 无限制的图形界面允许读取,
写入并验证您的STM8微控制器的闪存程序存储器, 数据EEPROM和
选项字节. STVP还提供用于保存编程配置的项目模式
自动编程序列.

13.2.2 C和装配工具链

C和装配工具链的控制无缝集成到STVD集成中
开发环境, 使配置和控制你的建设成为可能
应用程序直接从一个易于使用的图形界面.

可用的工具链包括:

- 用于STM8的Cosmic C编译器 - 提供高达16千字节的免费版本

的代码.欲了解更多信息, 请访问www.cosmic-software.com.

- 用于STM8的Raisonance C编译器 - 提供最多可用的免费版本

16千字节的代码.欲了解更多信息, 请访问www.raisonance.com.

- STM8汇编链接器 - 包含在STVD工具集中的免费汇编工具链

允许您组装和链接您的应用程序源代码.

13.3 编程工具

在开发周期中, STice提供STM8 Flash在线编程
微控制器通过SWIM协议连接到应用电路板上.其他工具包括
一个低成本的在线编程器以及ST插座板, 提供专用的
编程平台与套接字编程您的STM8.

对于生产环境, 程序员将包括一系列的帮派和
来自第三方工具开发者的自动编程解决方案已经提供
STM8家族的程序员.

14 修订记录

表59：文档修订历史记录

日期	调整	变化
05年，2008年	1	初始发行。
23年2008	2	功能上I/O上的高灌电流输出数量修正为9。 表2更新了部件号：STM8S105xx接入线特征。
12月 - 2008年	3	表2更新了部件号：STM8S105xx接入线特征。 USART改名为UART1，LINUART改名为UART2。 增加了表7：引脚7到12在32引脚上的引脚对引脚比较接入线路设备。
17月 - 2008年	4	删除了STM8S102xx和STM8S104xx根部件号对应于没有数据EEPROM的设备。 更新了第29页第5.2节中的STM8S103引脚。 增加了低密度和中密度闪存类别。 表17中增加了注1：电流特性。 更新了表12：选项字节。
05 - 2月 - 2009年	五	更新了第29页第5.2节中的STM8S103引脚 更新了引脚分配中的高端接口I/O数量。 TSSOP20引脚修改（PD4移动到引脚1等） 增加了WFQFN20包 更新了选项字节。 增加内存和寄存器映射。
27月 - 2009年	6	删除了STM8S103x产品（独立的STM8S103数据表创建） 更新电气特性。
12月 - 2009年	7	增加了功能和SDIP32的SDIP32轮廓和包装 封装机械数据数据；更新了Pinout和pin描述和 更新了功能上的V _{DD} 范围（2.95 V至5.5 V）。

日期	调整	变化
		修改包名VQFPN32 添加了第22页的表5. <i>更新了自动唤醒计数器.</i> <i>引脚说明和引脚说明更新了引脚25,30和31.</i> 已移除表7: 32引脚的引脚7至引脚12的引脚对引脚比较接入线路设备. <i>添加了表14: 备用功能重新映射的描述OPT2的位[7: 0].</i> 电气特性: 更新了VCAP规格; 更新了表15, 表18, 表20, 表21, 表22, 表23, 表24, 表25, 表26, 表27, 表29, 表35和表42;增加电流消耗曲线; 去除了图20: 典型的HSE频率vs fcpu @ 4 温度;更新了图13, 图14, 图15, 图16和图17;修订后的HSI准确度见表33;添加图44;表42中修改的fSCK, tV (SO) 和tV (MO) 更新高速内部RC振荡器的数字和表格 (HSI);取代了图23, 图24, 图26和图39. <i>包装特性: 更新表58: 热特性 (1) 并删除表57: 结温范围.更新图53: STM8S105xx存取线排序信息方案.</i>
10月2009	8	文档状态从“初步数据”更改为“数据表”. VFQFPN软件包的标准化名称. <i>在引脚说明和引脚说明中, 从I2C引脚中删除了“wpu”</i>
21-APR-2010	9	在标题页面添加了UFQFPN32包装轮廓. 特点: 添加了唯一的ID. 时钟控制器: 更新TIM2和TIM3的位位置. 蜂鸣器: 增加了有关蜂鸣器可用性的信息输出端口通过选项位AFR7. 模数转换器 (ADC1): 增加了一个注释额外的AIN12模拟输入. STM8S105引脚和引脚说明: 增加了UFQFPN32包装细节;更新了默认的备用功能PB2 / AIN2 [TIM1_CH3N]引脚在“引脚说明”中STM8S105微控制器“表.

日期	调整	变化
		选项字节：添加了STM8L引导加载程序选项的说明字节到选项字节描述表。 <i>增加了唯一ID</i> 经营状况：增加介绍性文字;删除低TA的功耗情况，将“CEXT”替换为“VCAP”并将ESR和ESL数据添加到“一般操作”表中条件”。 暂停模式下的总电流消耗：取代最大值的IDD (H) 在85°C从20µA到25µA的条件“闪存掉电模式下，表中唤醒后的HSI时钟“总计VDD = 5 V时的 停机模式下的电流消耗 低功耗模式唤醒时间：增加第一个条件（0到16 MHz）表中的“唤醒时间”表中的tWU (WFI) 参数。 内部时钟源和时序特性：在表中“HSI振荡器特性”取代了最小值和最大值“ACC HSI 出厂校准参数”并删除脚注4关于结果的进一步表征。 功能性EMS（电磁敏感性）：IEC 1000 替换为IEC 61000。 设计硬化软件以避免噪音问题：IEC 1000取代IEC 61000。 电磁干扰（EMI）：取代SAE J 1752/3 与IEC61967-2。 热特性：取代了热阻LQFP32结点环境温度从59°C 7×7毫米在热特性表中为60°C。 <i>增加了32引脚的UFQFPN封装机械数据。</i> <i>增加了STM8S105 FASTROM微控制器选项列表。</i>



请仔细阅读

本文档中的信息仅供ST产品使用.意法半导体公司及其子公司 (“ST”) 保留对本文档和产品进行更改, 修改, 修改或改进的权利以及此处所述的服务, 恕不另行通知.

所有ST产品均按照ST的销售条款和条件进行销售.

购买者全权负责选择, 选择和使用本文所述的ST产品和服务, ST对所述ST产品和服务的选择, 选择或使用不承担任何责任于此.

根据本文档, 不得以禁止反言或其他方式明示或暗示授予任何知识产权. 如果本文档的任何部分涉及任何第三方产品或服务, 则不得将其视为ST的许可授权. 使用此类第三方产品或服务或其中包含的任何知识产权或被视为保证包括以任何方式使用此类第三方产品或服务或所含任何知识产权在其中.

除非在ST的销售条款和条件中规定ST否认任何明示或关于使用和/或销售ST产品 (包括但不限于) 的暗示担保对适销性, 适用于某种特定用途的限制性暗示保证 (根据任何司法管辖权的法律的等同), 或不侵犯任何专利, 版权或其他知识产权.

除非经过授权的ST代表的书面明确批准, ST产品部门不建议, 授权或担保用于军事, 航空工程, 空间, 救生, 或寿命延长的应用程序, 或在产品或系统中发生故障或失灵可能导致人身伤害, 死亡或重大财产或环境损害. ST未被指定为“AUTOMOTIVEGRADE”的产品只能用于汽车应用程序在用户自己的风险.

ST产品的转售, 其规定与本文件中陈述的陈述和/或技术特征不同应立即由ST为ST产品或服务所描述的服务授予任何保证, 并且不得创建或任何形式的延期, ST的任何责任.

ST和ST标志是ST在各个国家的商标或注册商标.

本文档中的信息将取代以前提供的所有信息.

ST标志是意法半导体的注册商标.所有其他名称是其各自所有者的财产.

© 2010意法半导体 - 保留所有权利

意法半导体集团公司

澳大利亚 - 比利时 - 巴西 - 加拿大 - 中国 - 捷克 - 芬兰 - 法国 - 德国 - 香港 - 印度 - 以色列 - 意大利 - 日本 - 马来西亚 - 马耳他 - 摩洛哥 - 菲律宾 - 新加坡 - 西班牙 - 瑞典 - 瑞士 - 英国 - 美国

www.st.com