

128K x 32, 128K x 36, 256K x 18

4 Mb同步流通

静态RAM

初步信息

2005年8月

特征

- 内部自定时写周期
- 个人字节写入控制和全局写入
- 时钟控制，注册地址，数据和控制
- 使用MODE输入进行突发序列控制
- 三个芯片启用选项，用于简单的深度扩展 - sion和地址流水线
- 通用数据输入和数据输出
- 取消选择时自动关机
- 单周期取消选择
- 延后模式以降低待机功耗
- 电源
 - LF: V DD 3.3V +5%, V DDQ 3.3V / 2.5V + 5%
 - VF: V DD 2.5V -5%+ 10%, V DDQ 2.5V -5%+ 10%
- JEDEC 100引脚TQFP, 119引脚PBGA和165引脚PBGA封装
- 汽车温度可用
- 无铅可用

描述

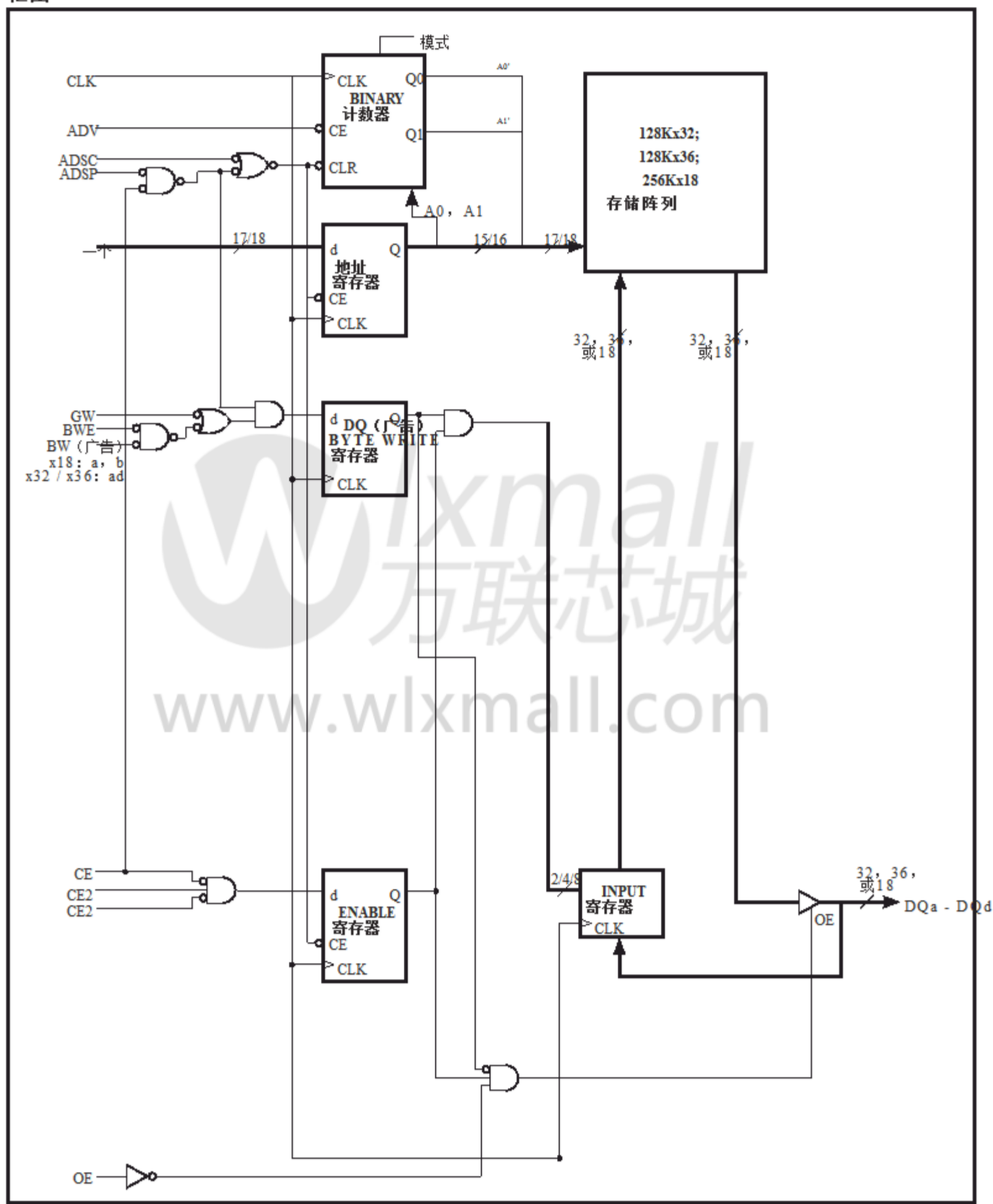
该 ISSI IS61 (64) LF12832A, IS64VF12832A, IS61 (64) LF / VF12836A和IS61 (64) LF / VF25618A 高速，低功耗同步静态RAM的设计为通信提供可破解的高性能存储器，nication 和 联网 应用。该 IS61 (64) LF12832A由32个组织为131,072个字节。IS61 (64) LF / VF12836A组织为131,072 字由36位。IS61 (64) LF / VF25618A的组织如18位的262,144个字。用...制造 ISSI 的 先进的CMOS技术，该器件集成了2位突发计数器，高速SRAM内核和高驱动器能力输出到一个单一的单片电路。所有 syn- 慢速输入通过由a控制的寄存器 正边沿触发的单时钟输入。 写周期在内部是自定时的，并由启动 时钟输入的上升沿。写周期可以是一个 到四个字节宽，由写入控制输入控制。 单独的字节允许写入单个字节。 字节写入操作通过使用字节写入来执行 启用 (BWE) 输入与一个或多个个体相结合 字节写信号 (BWX) 。另外，全局写入 (GW) 是 可用于一次写入所有字节，无论如何 字节写入控制。 爆发可以通过任一方式启动 ADSP (地址状态 处理器) 或 ADSC (地址状态缓存控制器) 输入引脚。随后的突发地址可以被生成 内部和由...控制 ADV (突发地址ad- 万斯) 输入引脚。 模式引脚用于选择突发序列顺序， 当该引脚连接到低电平时，会实现线性突发。 当该引脚连接到高电平或高电平时，交织突发就会实现 留下漂浮。

快速访问时间

符号	参数	-6.5	-7.5	单位
吨 KQ	时钟访问时间	6.5	7.5	NS
吨 KC	周期	7.5	8.5	NS
	频率	133	117	兆赫

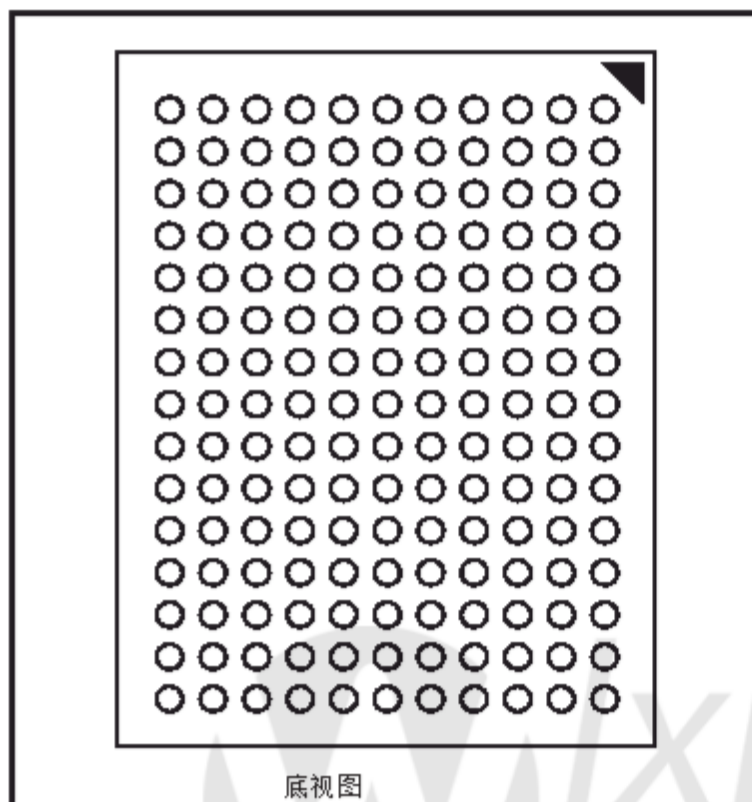
版权所有©2005 Integrated Silicon Solution, Inc. 保留所有权利。ISSI保留随时更改本规格及其产品的权利。 恕不另行通知。ISSI不承担因应用或使用此处所述的任何信息，产品或服务而产生的责任。建议客户 在依赖任何已发布的信息并在下订单之前获取此设备规范的最新版本。

框图



165-PIN BGA

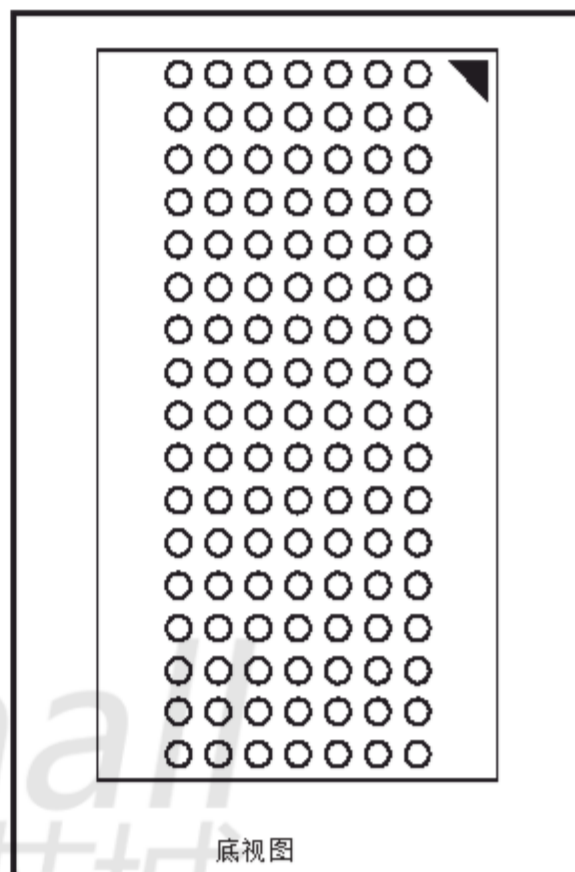
165球, 13x15毫米BGA



底视图

119-PIN BGA

119球, 14x22毫米BGA



底视图

www.wlxml.com

119 BGA封装引脚配置

128K X 36 (TOP VIEW)

	123456						7
一个	V DDQ	AA		ADSP	AA		V DDQ
乙	NC	CE2	一个	ADSC	一个	CE2	NC
C	NC	一个	一个	V DD	一个	一个	NC
d	DQC	DQPc	VSS	NC	VSS	DQPb	DQB
Ē	DQC	DQC	VSS	CE	VSS	D Q B	DQB
F	V DDQ	DQC	VSS	OE	V S S	D Q B	V DDQ
G	DQC	DQC	BWC	ADV	BWB	D Q B	DQB
H	DQC	DQC	VSS	GW	VSS	D Q B	DQB
Ĵ	V DDQ	V DD	NC	V DD	NC	V DD	V DDQ
k	DQD	DQD	VSS	CLK	VSS	DQA	DQA
大号	DQD	DQD	BWD	NC	BWA	D Q A	DQA
中号	V DDQ	DQD	VSS	BWE	VSS	D Q A	V DDQ
ñ	DQD	DQD	VSS	1 *	VSS	D Q A	DQA
P	DQD	DQPd	VSS	A 0 *	VSS	DQPa	DQA
[R	NC	一个	模式	V DD	NC	一个	NC
Ŧ	NC	NC	一个	一个	一个	NC	Z Z
ü	V DDQ	NC	NC	NC	NC	NC	V DDQ

注：* A 0 和 A 1 是地址字段的两个最低有效位 (LSB)，如果需要突发，则设置内部突发计数器。

引脚说明

符号	引脚名称
一个	地址输入
A0, A1	同步突发地址输入
ADV	同步突发地址提前
ADSP	地址状态处理器
ADSC	地址状态控制器
GW	全局写入启用
CLK	同步时钟
CE, CE2, CE2同步片选	
BW _x (x = ad)	同步字节写入控件
BWE	字节写入启用

符号	引脚名称
OE	输出启用
Z Z	电源睡眠模式
模式	突发序列选择
NC	无连接
DQA-DQD	数据输入/输出
DQPa - 钽	输出电源
V DD	电源
V DDQ	输出电源
VSS	地面

119 BGA封装引脚配置

256K X 18 (TOP VIEW)

	123456						7
一个	V DDQ	AA		ADSP	AA		V DDQ
乙	NC	CE2	一个	ADSC	一个	CE2	NC
C	NC	一个	一个	V DD	一个	一个	NC
d	DQB	NC	VSS	NC	VSS	DQPa	NC
Ē	NC	DQB	VSS	CE	VSS	NC	DQA
F	V DDQ	NC	VSS	OE	VSS	DQA	V DDQ
G	NC	DQB	BWB	ADV	VSS	NC	DQA
H	DQB	NC	VSS	GW	VSS	DQA	NC
Ĵ	V DDQ	V DD	NC	V DD	NC	V DD	V DDQ
k	NC	DQB	VSS	CLK	VSS	NC	DQA
大号	DQB	NC	VSS	NC	BWA	DQA	NC
中号	V DDQ	DQB	VSS	BWE	VSS	NC	V DDQ
ñ	DQB	NC	VSS	1 *	VSS	DQA	NC
P	NC	DQPb	VSS	A 0 *	VSS	NC	DQA
[R	NC	一个	模式	V DD	NC	一个	NC
Ŧ	NC	一个	一个	NC	一个	一个	Z Z
ü	V DDQ	NC	NC	NC	NC	NC	V DDQ

注：* A 0 和 A 1 是地址字段的两个最低有效位 (LSB)，如果需要突发，则设置内部突发计数器。

引脚说明

符号	引脚名称
一个	地址输入
A0, A1	同步突发地址输入
ADV	同步突发地址提前
ADSP	地址状态处理器
ADSC	地址状态控制器
GW	全局写入启用
CLK	同步时钟
CE, CE2, CE2	同步芯片选择
BWx (x = a, b)	同步字节写入控件
BWE	字节写入启用

符号	引脚名称
OE	输出启用
Z Z	电源睡眠模式
模式	突发序列选择
NC	无连接
DQA-DQB	数据输入/输出
DQPa - 铅	输出电源
V DD	电源
V DDQ	输出电源
VSS	地面

165 PBGA封装引脚配置

128K X 36 (TOP VIEW)

	12345					6	7	8	9	10	11
一个	NC	一个	CE	BWC	BWB	CE2	BWE	ADSC	ADV	A N C	
乙	NC	一个	CE2	BWD	BWA	CLK	GW	OE	ADSP	A N C	
C	DQPc	NC	V DDQ	VSS	VSS	VSS	VSS	VSS	V DDQ	NC	DQPb
d	DQC	DQC	V DDQ	V DD	VSS	VSS	VSS	V DD	V DDQ	DQB	DQB
Ē	DQC	DQC	V DDQ	V DD	VSS	VSS	VSS	V DD	V DDQ	DQB	DQB
F	DQC	DQC	V DDQ	V DD	VSS	VSS	VSS	V DD	V DDQ	DQB	DQB
G	DQC	DQC	V DDQ	V DD	VSS	VSS	VSS	V DD	V DDQ	DQB	DQB
H	NC	NC	NC	V DD	VSS	VSS	VSS	V DD	NC	NC	ZZ
j	DQD	DQD	V DDQ	V DD	VSS	VSS	VSS	V DD	V DDQ	D Q A	D Q A
k	DQD	DQD	V DDQ	V DD	VSS	VSS	VSS	V DD	V DDQ	D Q A	D Q A
大号	DQD	DQD	V DDQ	V DD	VSS	VSS	VSS	V DD	V DDQ	D Q A	D Q A
中号	DQD	DQD	V DDQ	V DD	VSS	VSS	VSS	V DD	V DDQ	D Q A	D Q A
n	DQPd	NC	V DDQ	VSS	NC	NC	NC	VSS	V DDQ	NC	DQPa
P	NC	NC	一个	一个	NC	1 *	NC	一个	A A N C		
IR	模式	NC	一个	一个	NC	A 0 *	NC	一个	AAA		

注：* A 0 和 A 1 是地址字段的两个最低有效位 (LSB)，如果需要突发，则设置内部突发计数器。

引脚说明

符号	引脚名称
一个	地址输入
A 0, A 1	同步突发地址输入
ADV	同步突发地址提前
ADSP	地址状态处理器
ADSC	地址状态控制器
GW	全局写入启用
CLK	同步时钟
CE, CE2, CE2	同步芯片选择
BWx (x = a, b, c, d)	同步字节写入控制

符号	引脚名称
BWE	字节写入启用
OE	输出启用
ZZ	电源睡眠模式
模式	突发序列选择
NC	无连接
DQX	数据输入/输出
DQPx	数据输入/输出
V DD	3.3V / 2.5V 电源
V DDQ	隔离输出电源 3.3V / 2.5V
VSS	地面

165 PBGA封装引脚配置

256K X 18 (TOP VIEW)

	12345					6	7	8	9	10	11
一个	NC	一个	CE	BWB	NC	CE2	BWE	ADSC	ADV	AA	
乙	NC	一个	CE2	NC	BWA	CLK	GW	OE	ADSP	A N C	
C	NC	NC	V DDQ	VSS	VSS	VSS	VSS	VSS	V DDQ	NC	DQPa
d	NC	DQB	V DDQ	V DD	VSS	VSS	VSS	V DD	V DDQ	NC	DQA
Ē	NC	DQB	V DDQ	V DD	VSS	VSS	VSS	V DD	V DDQ	NC	DQA
F	NC	DQB	V DDQ	V DD	VSS	VSS	VSS	V DD	V DDQ	NC	DQA
G	NC	DQB	V DDQ	V DD	VSS	VSS	VSS	V DD	V DDQ	NC	DQA
H	NC	NC	NC	V DD	VSS	VSS	VSS	V DD	NC	NC	ZZ
j	DQB	NC	V DDQ	V DD	VSS	VSS	VSS	V DD	V DDQ	D Q A	NC
k	DQB	NC	V DDQ	V DD	VSS	VSS	VSS	V DD	V DDQ	D Q A	NC
大号	DQB	NC	V DDQ	V DD	VSS	VSS	VSS	V DD	V DDQ	D Q A	NC
中号	DQB	NC	V DDQ	V DD	VSS	VSS	VSS	V DD	V DDQ	D Q A	NC
ñ	DQPb	NC	V DDQ	VSS	NC	NC	NC	VSS	V DDQ	NC	NC
P	NC	NC	一个	一个	NC	1 *	NC	AAA			NC
[R	模式	NC	一个	一个	NC	A 0 *	NC	AAA			一个

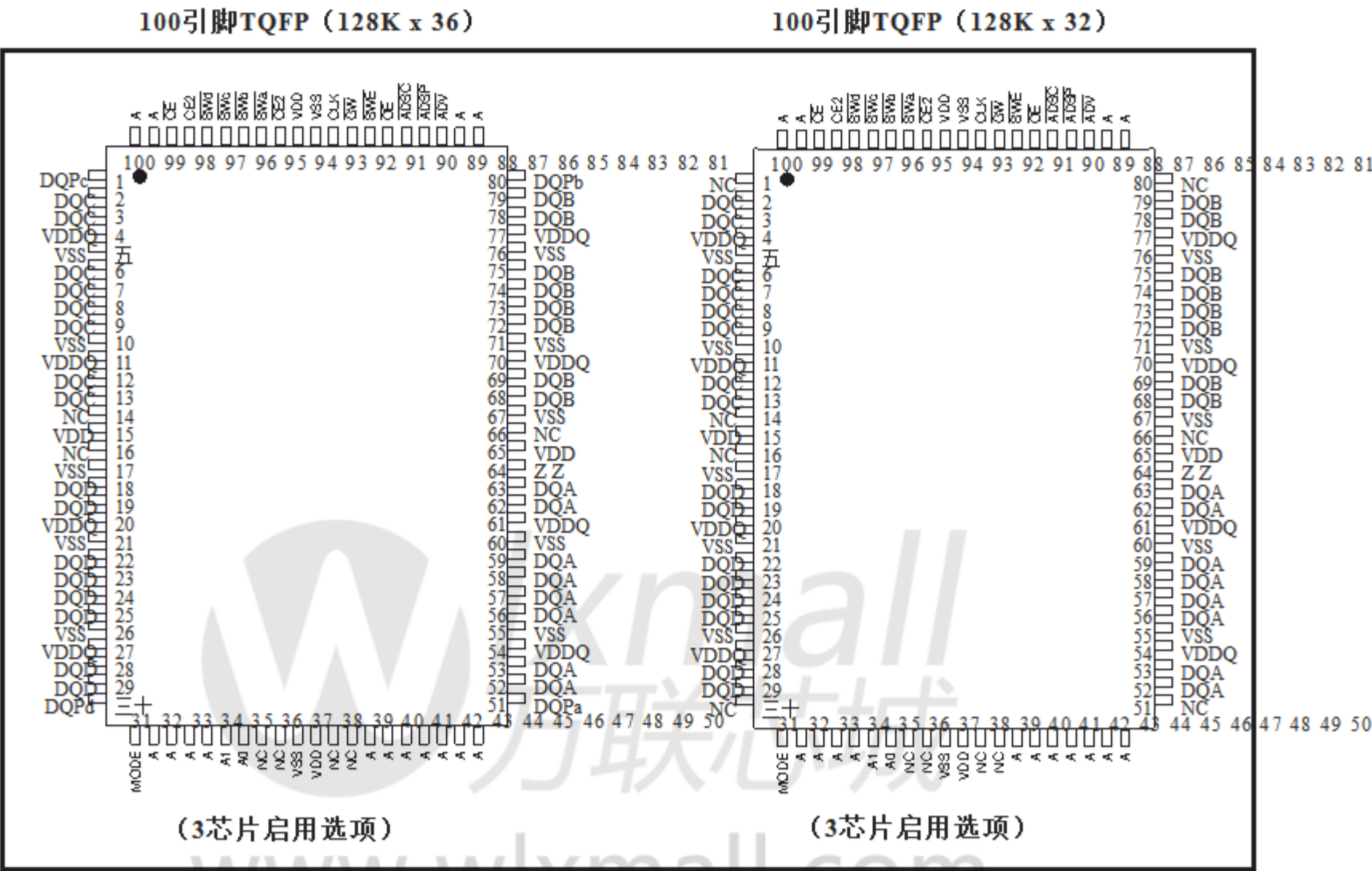
注：* A 0 和 A 1 是地址字段的两个最低有效位 (LSB)，如果需要突发，则设置内部突发计数器。

引脚说明

符号	引脚名称
一个	地址输入
A0, A1	同步突发地址输入
ADV	同步突发地址提前
ADSP	地址状态处理器
ADSC	地址状态控制器
GW	全局写入启用
CLK	同步时钟
CE, CE2, CE2	同步芯片选择
BWx (x = a, b)	同步字节写入控制

符号	引脚名称
BWE	字节写入启用
OE	输出启用
ZZ	电源睡眠模式
模式	突发序列选择
NC	无连接
DQX	数据输入/输出
DQPx	数据输入/输出
V DD	3.3V / 2.5V 电源
V DDQ	隔离输出电源 3.3V / 2.5V
VSS	地面

引脚配置



引脚说明

A0, A1	同步地址输入.这些引脚必须与两个LSB绑定地址总线.
一个	同步地址输入
ADSC	同步控制器地址状态
ADSP	同步处理器地址状态
ADV	同步突发地址提前
BWA-BWD	同步字节写入启用
BWE	同步字节写入启用
CE, CE2, CE2	同步芯片使能
CLK	同步时钟

DQA-DQD	同步数据输入/输出
DQPa-DQPd	奇偶校验数据输入/输出
GW	同步全局写入启用
模式	突发序列模式选择
OE	输出启用
V DD	3.3V / 2.5V电源
V DDQ	隔离输出缓冲电源: 3.3V / 2.5V
VSS	地面
ZZ	暂停启用

真理表 (1-8)

操作	地址	CE	CE2	CE2	ZZ	ADSP	ADSP	ADSP	ADSP	OE	OE	CLK	DQ
取消选择Cycle, Power-Down	没有	H	X	X	大号	X	大号	X	X	X	X	LH	高-Z
取消选择Cycle, Power-Down	没有	大号	X	大号	大号	大号	XXXX					LH	高-Z
取消选择Cycle, Power-Down	没有	大号	H	X	大号	大号	XXXX					LH	高-Z
取消选择Cycle, Power-Down	没有	大号	X	大号	大号	H	大号	X	X	X	X	LH	高-Z
取消选择Cycle, Power-Down	没有	大号	H	X	大号	H	大号	X	X	X	X	LH	高-Z
休眠模式, 关机	没有	X	X	X	H	X	XXXX					X	高-Z
读周期, 开始爆发	外部	大号	大号	H	大号	大号	X	X	X	大号	LH	Q	
读周期, 开始爆发	外部	大号	大号	H	大号	大号	X	X	X	H	LH	高-Z	
写周期, 开始爆发	外部	大号	大号	H	大号	H	大号	X	大号	X	LH	d	
读周期, 开始爆发	外部	大号	大号	H	大号	H	大号	X	H	大号	LH	Q	
读周期, 开始爆发	外部	大号	大号	H	大号	H	大号	X	H	H	LH	高-Z	
读取周期, 继续突发	下一个	X	X	X	大号	H	H	大号	H	大号	LH	Q	
读取周期, 继续突发	下一个	X	X	X	大号	H	H	大号	H	H	LH	高-Z	
读取周期, 继续突发	下一个	H	X	X	大号	X	H	大号	H	大号	LH	Q	
读取周期, 继续突发	下一个	H	X	X	大号	X	H	大号	H	H	LH	高-Z	
写周期, 继续突发	下一个	X	X	X	大号	H	H	大号	大号	X	LH	d	
写周期, 继续突发	下一个	H	X	X	大号	X	H	大号	大号	X	LH	d	
读取周期, 暂停突发	当前	X	X	X	大号	H	H	H	H	大号	LH	Q	
读取周期, 暂停突发	当前	X	X	X	大号	H	HHHH				LH	高-Z	
读取周期, 暂停突发	当前	H	X	X	大号	X	H	H	H	大号	LH	Q	
读取周期, 暂停突发	当前	H	X	X	大号	X	HHHH				LH	高-Z	
写周期, 暂停突发	当前	X	X	X	大号	H	H	H	大号	X	LH	d	
写周期, 暂停突发	当前	H	X	X	大号	X	H	H	大号	X	LH	d	

注意:

1. X表示“不关心”. H表示逻辑高. L表示逻辑低电平.
2. 因为 WRITE, L表示一个或多个字节的写使能信号 (BWA-d), BWE为低电平或GW为低电平. 所有的 WRITE = H BWA, BWE, GW高.
3. BWA启用写入DQa和DQPa. BWb启用写入DQb和DQPb. BWC支持写入DQc的和DQPC. BWD启用写入DQd和DQPD. DQPa和DQPb在x18版本上可用. DQPa-DQPD是在x36版本上可用.
4. 除了所有输入 OE和ZZ必须在CLK的上升沿 (低到高) 周围满足建立和保持时间.
5. 等待状态通过暂停突发插入.
6. 对于READ操作之后的WRITE操作, 在输入数据建立时间之前, OE必须处于高电平状态, 并保持在高电平状态输入数据保持时间.
7. 该器件包含确保输出在上电期间处于高阻态的电路.
8. ADSP LOW总是在CLK的LH沿启动内部读取. 写入是通过设置一个或多个字节写入来执行的. 启用信号和 对于CLK的后续LH边缘, BWE LOW或GW LOW. 请参阅WRITE时序图以进行说明.

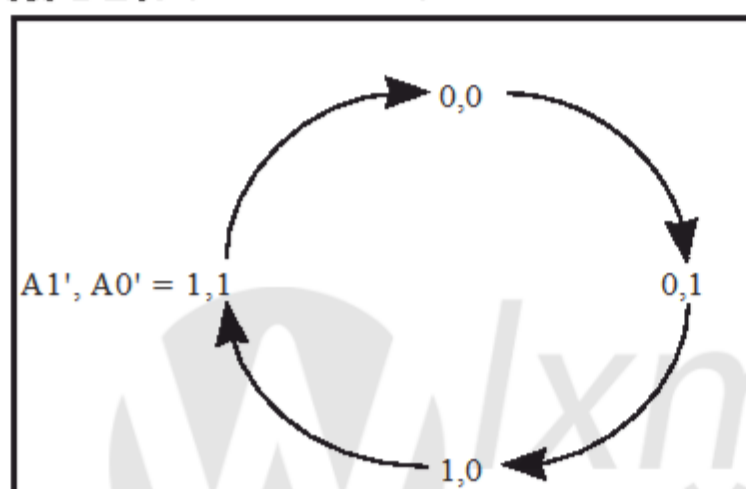
部分真相表

功能	GW	BWE	BWA	BWB	BWC	BWD
读	H	H	X	X	X	X
读	H	大号	H	H	H	H
写字节1	H	大号	大号	H	H	H
写入所有字节	H	大号	大号	大号	大号	大号
写入所有字节	大号	X	X	X	X	X

交错爆发地址表 (MODE = V_{DD} 或无连接)

外部地址 A1 A0	第一个突发地址 A1 A0	第二次爆发地址 A1 A0	第三个爆发地址 A1 A0
00	01	10	11
01	00	11	10
10	11	00	01
11	10	01	00

线性突发地址表 (MODE = V_{SS})



绝对最大额定值 (1)

符号	参数	值	单元
T _{STG}	储存温度	-55到+150	°C
P _D	功耗	1.6	W
I _{OUT}	输出电流 (每个I/O)	100	mA
V _{IN} , V _{OUT}	电压相对于I/O引脚的V _{SS}	-0.5到V _{DDQ} + 0.5	V
V _{IN}	电压相对于V _{SS} 的地址和控制输入	-0.5到V _{DD} + 0.5	V
V _{DD}	V _{DD} 电源上的电压 相对于V _{SS}	-0.5至4.6	V

笔记:

1. 应力大于绝对最大额定值下列出的应力可能会导致永久性损坏设备. 这只是一个压力评级和功能操作的设备在这些或任何其他条件以上的操作部分所示. 这个规范不是暗示的. 暴露于绝对最大额定值条件下进行延长时期可能影响可靠性.
2. 此设备包含电路以保护输入免受高静电电压的损害或电场; 然而, 可能会采取预防措施以避免施加更高的电压高于该高阻抗电路的最大额定电压.
3. 该器件包含确保输出器件在加电时处于High-Z状态的电路.

操作范围 (IS61 / 64LFxxxxx)

范围	环境温度	V DD	V DDQ
广告	0°C至+ 70°C	3.3V±5 %	3.3V / 2.5V±5 %
产业	-40°C至+ 85°C	3.3V±5 %	3.3V / 2.5V±5 %
汽车	-40°C至+ 125°C	3.3V±5 %	3.3V / 2.5V±5 %

工作范围 (IS61 / 64VFxxxxx)

范围	环境温度	V DD	V DDQ
广告	0°C至+ 70°C	2.5V -5 % + 10 %	2.5V -5 % + 10 %
产业	-40°C至+ 85°C	2.5V -5 % + 10 %	2.5V -5 % + 10 %
汽车	-40°C至+ 125°C	2.5V -5 % + 10 %	2.5V -5 % + 10 %

直流电特性 (超过工作范围)

符号	参数	测试条件	3.3V		2.5V		单元
			闲.	最大.	闲.	最大.	
V OH	输出高电压	I OH = -4.0 mA (3.3V) 我 OH = -1.0毫安 (2.5V)	2.4	-	2.0	-	V
V OL	输出低电压	I OL = 8.0 mA (3.3V) I OL = 1.0 mA (2.5V)	-	0.4	-	0.4	V
V IH	输入高电压		2.0	V DD + 0.3	1.7	V DD + 0.3	V
V IL	输入低电压		-0.3	0.8	-0.3	0.7	V
我李	输入漏电流	V SS ≤ V IN ≤ V DD (1)	-5	五	-5	五	μA
我 LO	输出泄漏电流	V SS ≤ V OUT ≤ V DDQ, OE = V IH	-5	五	-5	五	μA

电源特性 (1) (超过工作范围)

符号	参数	测试条件	温度范围	6.5 MAX		7.5 MAX		单元
				X18	X32 / X36	X18	X32 / X36	
我 CC	交流运行 电源电流	选择的设备, $OE = V_{IH}$, $\overline{Z} \leq V_{IL}$, 所有输入 $\leq 0.2V$ 或 $\geq V_{DD} - 0.2V$, A UTO. 周期 $\geq t_{KC \min}$.	COM. 工业. 汽车.	175 180 190	175 180 190	155 160 175	155 160 175	嘛
			(典型值).	(2) 120		110		
我 SB	待机电流 TTL输入	设备被取消选中, $V_{DD} = \text{最大}$, 所有输入 $\leq V_{IL}$ 或 $\geq V_{IH}$, $\overline{Z} \leq V_{IL}$, $f = \text{Max}$.	COM. 工业. 汽车.	90 100 120	90 100 120	90 100 120	90 100 120	嘛
我 SBI	待机电流 CMOS输入	设备被取消选中, $V_{DD} = \text{最大}$, $V_{IN} \leq V_{SS} + 0.2V$ 或 $\geq V_{DD} - 0.2V$ $f = 0$	COM. 工业. 汽车.	70 75 90	70 75 90	70 75 90	70 75 90	嘛
			(典型值).	40		40		
我 SB 2	睡眠模式	$\overline{ZZ} > V_{IH}$	COM. 工业. 汽车.	三十 35 45	三十 35 45	三十 35 45	三十 35 45	嘛
			(典型值).	25		25		

注意:

1. MODE引脚具有内部上拉电阻, 应连接至 V_{DD} 或 V_{SS} . 当连接时, 它的最大漏电流为 $\pm 100\mu A$
 $V_{SS} + 0.2V$ 或 $\geq V_{DD} - 0.2V$.
2. 典型值在 $V_{DD} = 3.3V$, $T_A = 25^\circ C$ 时测量, 未经100%测试.

电容 (1,2)

符号	参数	条件	最大.	单元
C IN	输入电容	$V_{IN} = 0V$	6	pF的
C OUT	输入/输出电容	$V_{OUT} = 0V$	8	pF的

笔记:

1. 最初和经过可能影响这些参数的任何设计或工艺更改后进行测试.
2. 测试条件: $T_A = 25^\circ C$, $f = 1 \text{ MHz}$, $V_{DD} = 3.3V$.

3.3VI / O AC测试条件

参数	单元
输入脉冲电平	0V至3.0V
输入上升和下降时间	1.5 ns
输入和输出时序 和参考级别	1.5V
输出负载	参见图1和2

AC测试负载

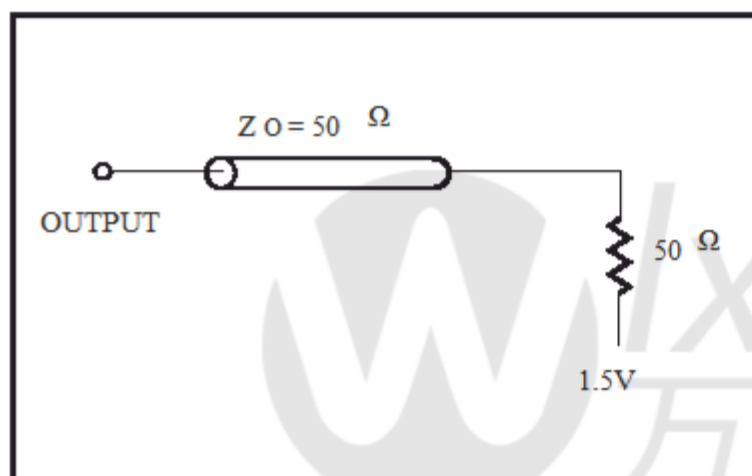


图1

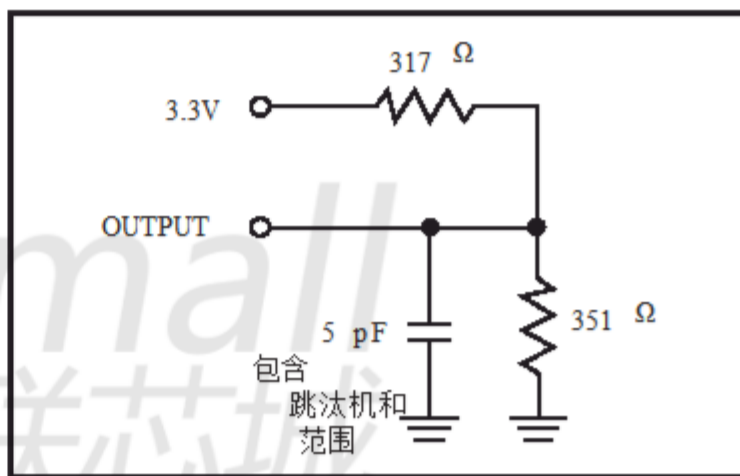


图2

2.5VI / O AC测试条件

参数	单元
输入脉冲电平	0V至2.5V
输入上升和下降时间	1.5 ns
输入和输出时序 和参考级别	1.25V
输出负载	参见图3和4

2.5VI / O输出负载等效

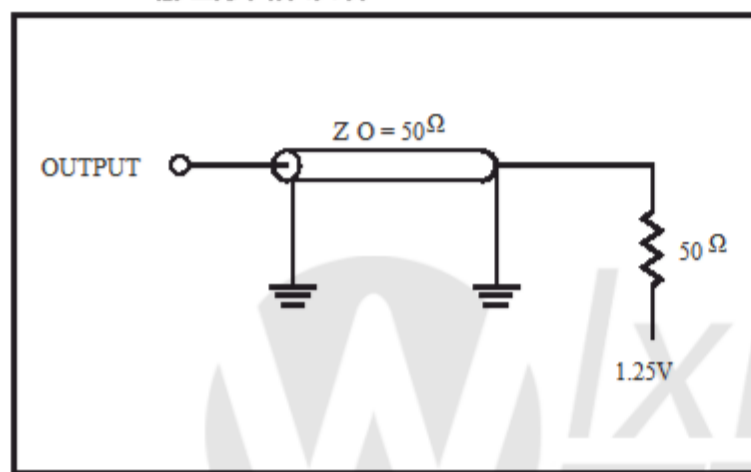


图3

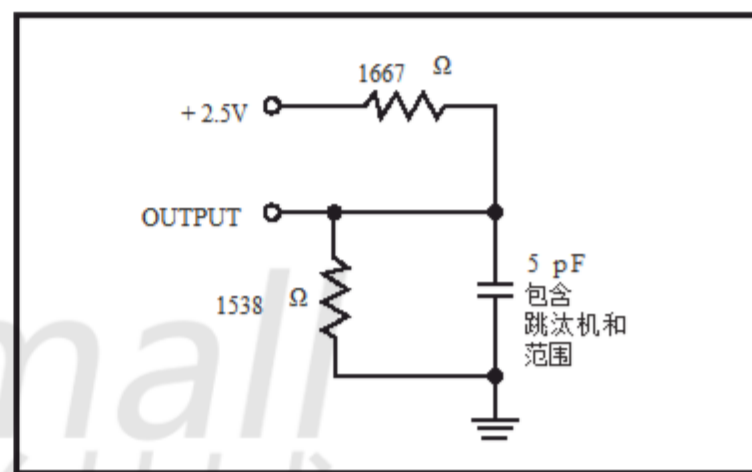


图4

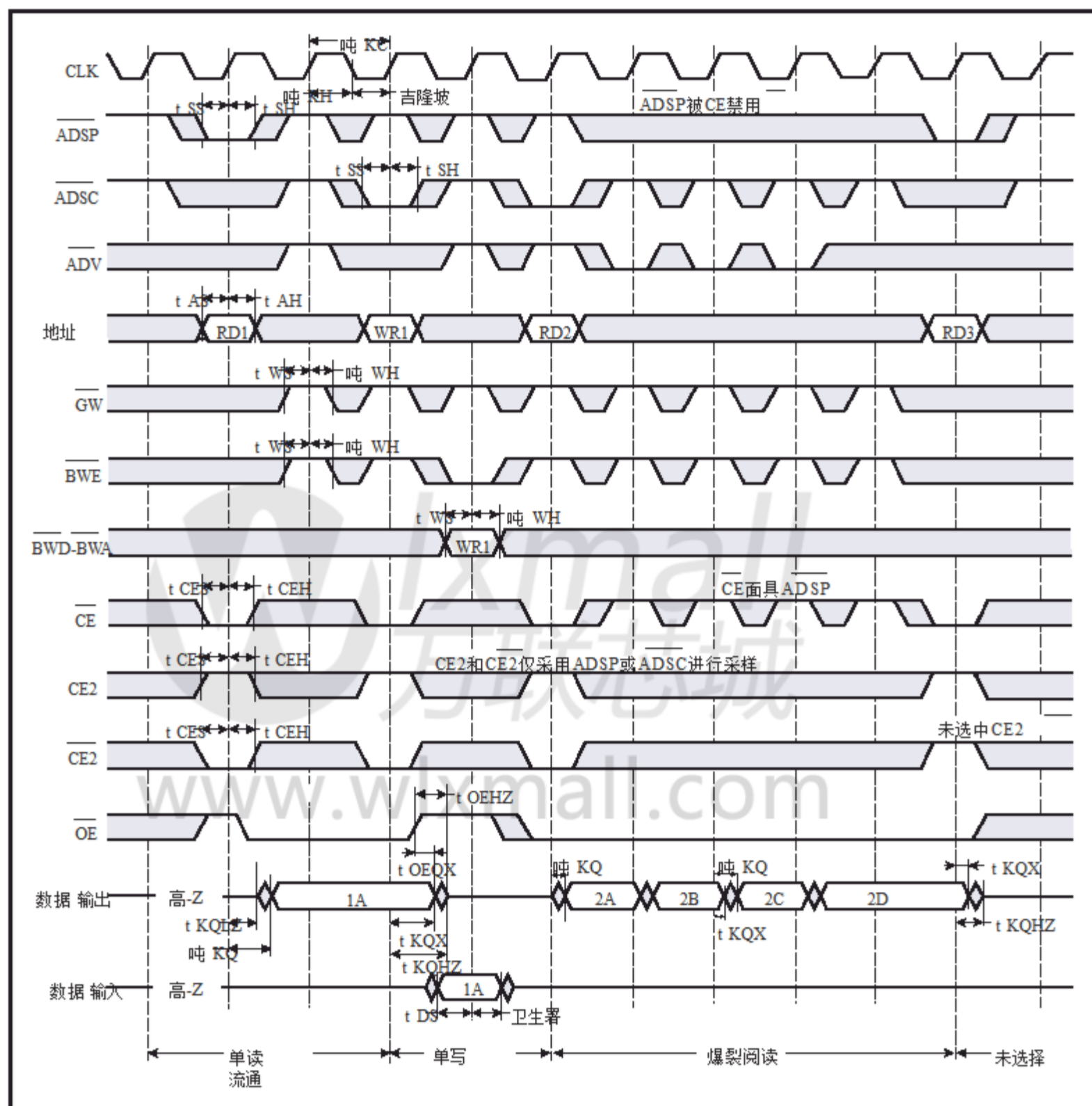
读/写周期切换特性 (1) (超过工作范围)

符号	参数	6.5		7.5		单元
		阅.	最大.	阅.	最大.	
FMAX	时钟频率	-	133	-	117	兆赫
吨 KC	周期	7.5	-	8.5	-	NS
吨 KH	时钟高时间	2.2	-	2.5	-	NS
吉隆坡	时钟低时间	2.2	-	2.5	-	NS
吨 KQ	时钟访问时间	-	6.5	-	7.5	NS
t KQX (2)	时钟高到输出无效	2.5	-	2.5	-	NS
t KQLZ (2,3)	时钟高电平到输出低电平	2.5	-	2.5	-	NS
t KQHZ (2,3)	时钟高到输出高阻态	-	3.8	-	4	NS
t OEQ	输出启用输出有效	-	3.2	-	3.4	NS
t OEQX (2)	输出启用输出无效	2.5	-	2.5	-	NS
t OELZ (2,3)	输出使能输出低阻抗	0	-	0	-	NS
t OEHZ (2,3)	输出禁止输出高阻态	-	3.5	-	3.5	NS
t AS	地址建立时间	1.5	-	1.5	-	NS
t WS	读/写建立时间	1.5	-	1.5	-	NS
t CES	芯片启用安装时间	1.5	-	1.5	-	NS
t AVS	地址高级设置时间	1.5	-	1.5	-	NS
t DS	数据建立时间	1.5	-	1.5	-	NS
t AH	地址保持时间	0.5	-	0.5	-	NS
吨 WH	写保持时间	0.5	-	0.5	-	NS
t CEH	芯片使能保持时间	0.5	-	0.5	-	NS
t AVH	地址提前保持时间	0.5	-	0.5	-	NS
卫生署	数据保持时间	0.5	-	0.5	-	NS
t PDS	ZZ高到关机	-	2	-	2	CYC
t PUS	ZZ低到掉电	-	2	-	2	CYC

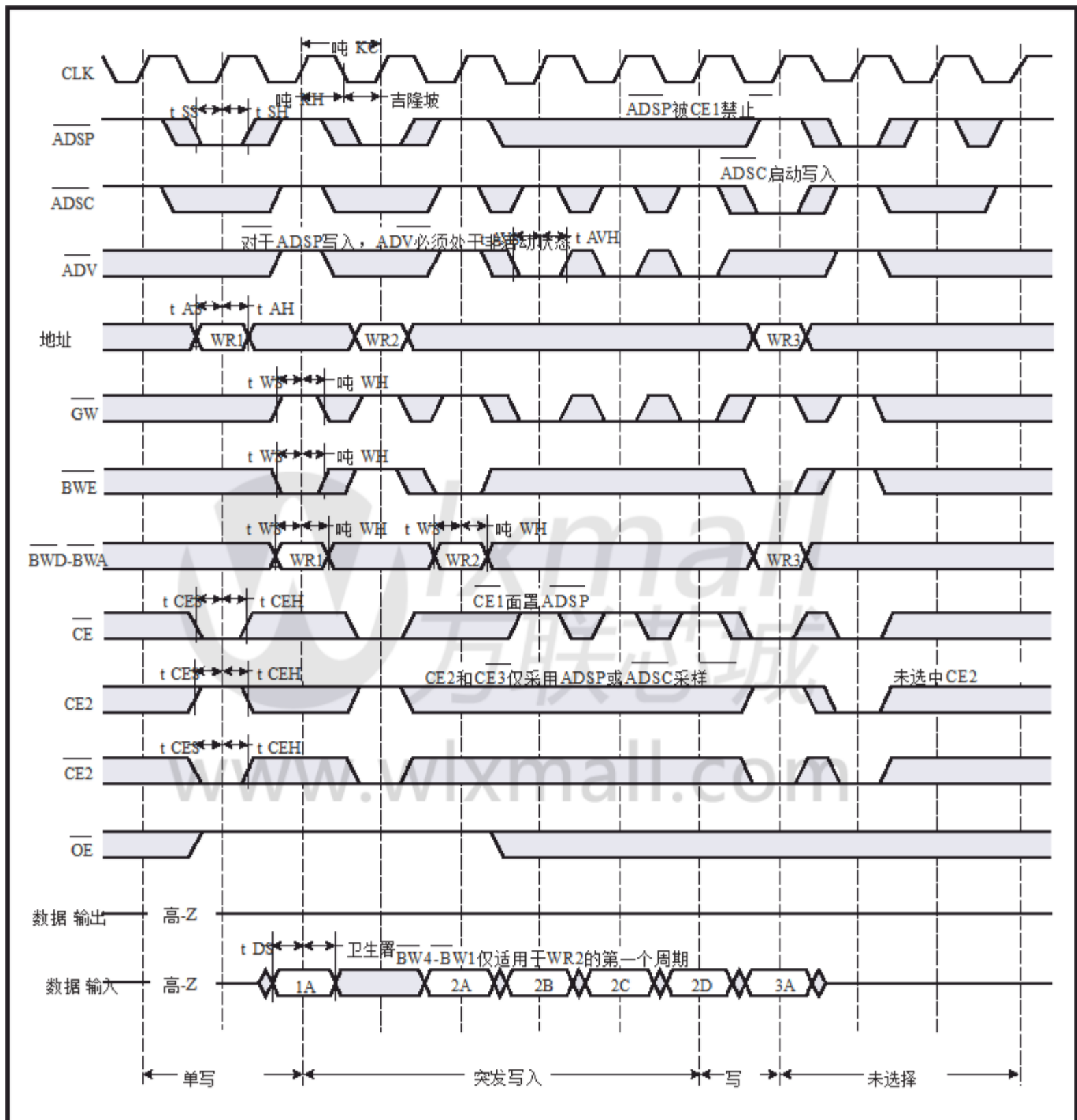
笔记:

- 1.配置信号MODE是静态的,在正常操作期间不能改变.
- 2.保证但未经100%测试.该参数是周期性采样的.
- 3.用图2中的负载进行测试.

读/写周期时序



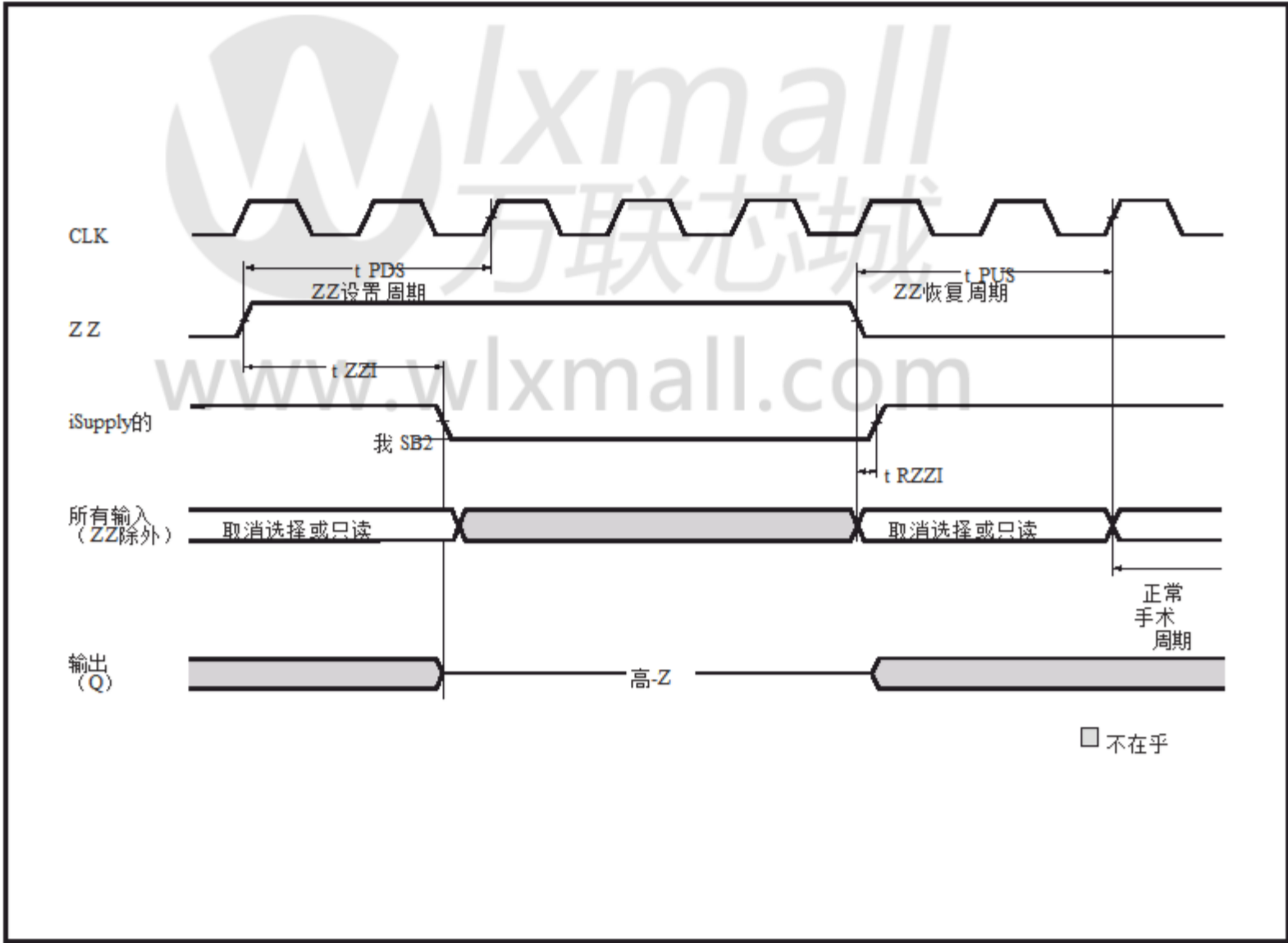
写周期时序



SNOOZE模式电气特性

符号	参数	条件	闭.	最大.	单元
我 SB 2	SNOOZE模式期间的电流	$ZZ \geq V_{ih}$	-	60	嘛
t PDS	ZZ激活输入忽略		-	2	周期
t PUS	ZZ不活动以输入采样		2	-	周期
t ZZI	ZZ活跃到SNOOZE当前		-	2	周期
t RZZI	ZZ无效退出SNOOZE电流		0	-	NS

SNOOZE MODE时间



订购信息 (V_{DD} = 3.3V / V_{DDQ} = 2.5V / 3.3V)

商业范围: 0°C至+ 70°C

组态	访问时间	订购部件号	包
128Kx32	6.5	IS61LF12832A-6.5TQ	100 TQFP
		IS61LF12832A-6.5B2	119 PBGA
		IS61LF12832A-6.5B3	165 PBGA
128Kx32	7.5	IS61LF12832A-7.5TQ	100 TQFP
		IS61LF12832A-7.5B2	119 PBGA
		IS61LF12832A-7.5B3	165 PBGA
128Kx36	6.5	IS61LF12836A-6.5TQ	100 TQFP
		IS61LF12836A-6.5B2	119 PBGA
		IS61LF12836A-6.5B3	165 PBGA
128Kx36	7.5	IS61LF12836A-7.5TQ	100 TQFP
		IS61LF12836A-7.5B2	119 PBGA
		IS61LF12836A-7.5B3	165 PBGA
256Kx18	6.5	IS61LF25618A-6.5TQ	100 TQFP
		IS61LF25618A-6.5B2	119 PBGA
		IS61LF25618A-6.5B3	165 PBGA
256Kx18	7.5	IS61LF25618A-7.5TQ	100 TQFP
		IS61LF25618A-7.5B2	119 PBGA
		IS61LF25618A-7.5B3	165 PBGA

www.wlxmall.com

订购信息 (V_{DD} = 3.3V / V_{DDQ} = 2.5V / 3.3V)

工业范围: -40°C至+ 85°C

组态	访问时间	订购部件号	包
128Kx32	6.5	IS61LF12832A-6.5TQI	100 TQFP
		IS61LF12832A-6.5B2I	119 PBGA
		IS61LF12832A-6.5B3I	165 PBGA
128Kx32	7.5	IS61LF12832A-7.5TQI	100 TQFP
		IS61LF12832A-7.5TQLI	100 TQFP, 无铅
		IS61LF12832A-7.5B2I	119 PBGA
		IS61LF12832A-7.5B3I	165 PBGA
128Kx36	6.5	IS61LF12836A-6.5TQI	100 TQFP
		IS61LF12836A-6.5B2I	119 PBGA
		IS61LF12836A-6.5B3I	165 PBGA
128Kx36	7.5	IS61LF12836A-7.5TQI	100 TQFP
		IS61LF12836A-7.5TQLI	100 TQFP, 无铅
		IS61LF12836A-7.5B2I	119 PBGA
		IS61LF12836A-7.5B3I	165 PBGA
256Kx18	6.5	IS61LF25618A-6.5TQI	100 TQFP
		IS61LF25618A-6.5B2I	119 PBGA
		IS61LF25618A-6.5B3I	165 PBGA
256Kx18	7.5	IS61LF25618A-7.5TQI	100 TQFP
		IS61LF25618A-7.5TQLI	100 TQFP, 无铅
		IS61LF25618A-7.5B2I	119 PBGA
		IS61LF25618A-7.5B3I	165 PBGA

汽车应用范围: -40°C至+ 125°C

组态	访问时间	订购部件号	包
128Kx32	7.5	IS64LF12832A-7.5TQA3	100 TQFP
		IS64LF12832A-7.5TQLA3	100 TQFP, 无铅
128Kx36	7.5	IS64LF12836A-7.5TQA3	100 TQFP
256Kx18	7.5	IS64LF25618A-7.5TQA3	100 TQFP

订购信息 (V_{DD} = 2.5V / V_{DDQ} = 2.5V)

商业范围: 0°C至+ 70°C

组态	访问时间	订购部件号	包
128Kx36	6.5	IS61VF12836A-6.5TQ	100 TQFP
		IS61VF12836A-6.5B2	119 PBGA
		IS61VF12836A-6.5B3	165 PBGA
128Kx36	7.5	IS61VF12836A-7.5TQ	100 TQFP
		IS61VF12836A-7.5B2	119 PBGA
		IS61VF12836A-7.5B3	165 PBGA
256Kx18	6.5	IS61VF25618A-6.5TQ	100 TQFP
		IS61VF25618A-6.5B2	119 PBGA
		IS61VF25618A-6.5B3	165 PBGA
256Kx18	7.5	IS61VF25618A-7.5TQ	100 TQFP
		IS61VF25618A-7.5B2	119 PBGA
		IS61VF25618A-7.5B3	165 PBGA

工业范围: -40°C至+ 85°C

组态	访问时间	订购部件号	包
128Kx36	6.5	IS61VF12836A-6.5TQI	100 TQFP
		IS61VF12836A-6.5B2I	119 PBGA
		IS61VF12836A-6.5B3I	165 PBGA
128Kx36	7.5	IS61VF12836A-7.5TQI	100 TQFP
		IS61VF12836A-7.5B2I	119 PBGA
		IS61VF12836A-7.5B3I	165 PBGA
256Kx18	6.5	IS61VF25618A-6.5TQI	100 TQFP
		IS61VF25618A-6.5B2I	119 PBGA
		IS61VF25618A-6.5B3I	165 PBGA
256Kx18	7.5	IS61VF25618A-7.5TQI	100 TQFP
		IS61VF25618A-7.5B2I	119 PBGA
		IS61VF25618A-7.5B3I	165 PBGA

汽车应用范围: -40°C至+ 125°C

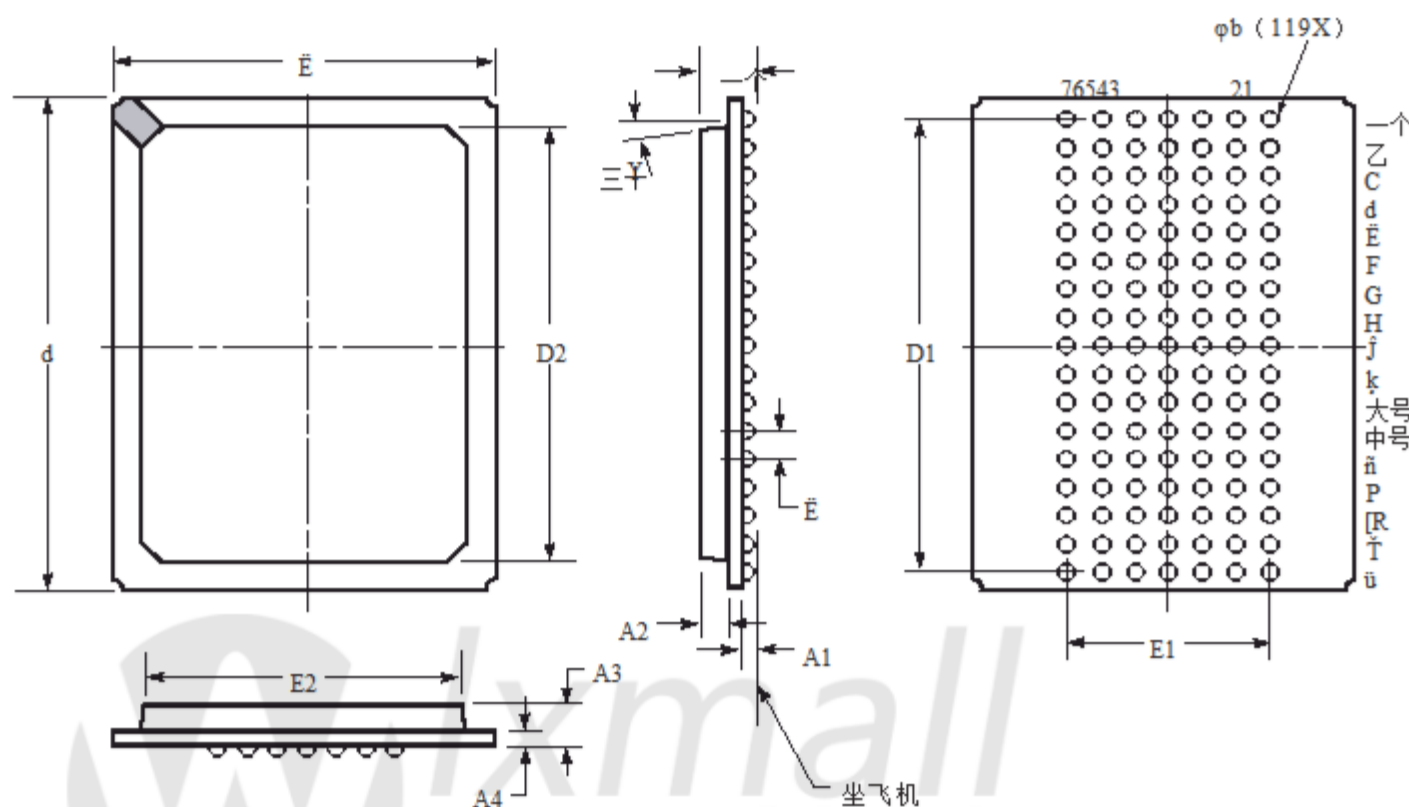
组态	访问时间	订购部件号	包
128Kx32	7.5	IS64VF12832A-7.5TQLA3	100 TQFP, 无铅
128Kx36	7.5	IS64VF12836A-7.5TQA3	100 TQFP
256Kx18	7.5	IS64VF25618A-7.5TQA3	100 TQFP

包装信息

ISSI®

塑料球栅阵列

封装代码: B (119引脚)



单位为毫米

英寸

符号	英寸	最大	英寸	最大
N0. 信息	119			
一个	-	2.41	-	0.095
A1	0.50	0.70	0.020	0.028
A2	0.80	1.00	0.032	0.039
A3	1.30	1.70	0.051	0.067
A4	0.56 BSC		0.022 BSC	
b	0.60	0.90	0.024	0.035
d	21.80	22.20	0.858	0.874
D1	20.32 BSC		0.800 BSC	
D2	19.40	19.60	0.764	0.772
E	13.80	14.20	0.543	0.559
E1	7.62 BSC		0.300 BSC	
E2	11.90	12.10	0.469	0.476
E	1.27 BSC		0.050 BSC	

笔记:

1. Controlling dimension: 毫米, unless otherwise specified.
2. BSC = Basic lead spacing between centers.
3. Dimensions D1 and E do not include mold flash protrusion and should be measured from the bottom of the package.
4. Formed leads shall be planar with respect to one another within 0.004 inches at the seating plane.

版权所有©2003 Integrated Silicon Solution, Inc. 保留所有权利。ISSI保留随时更改本规格及其产品的权利。不知不觉。ISSI不承担因应用或使用此处所述的任何信息, 产品或服务而产生的责任。建议客户在依赖任何已发布的信息并在下订单之前获取此设备规范的最新版本。

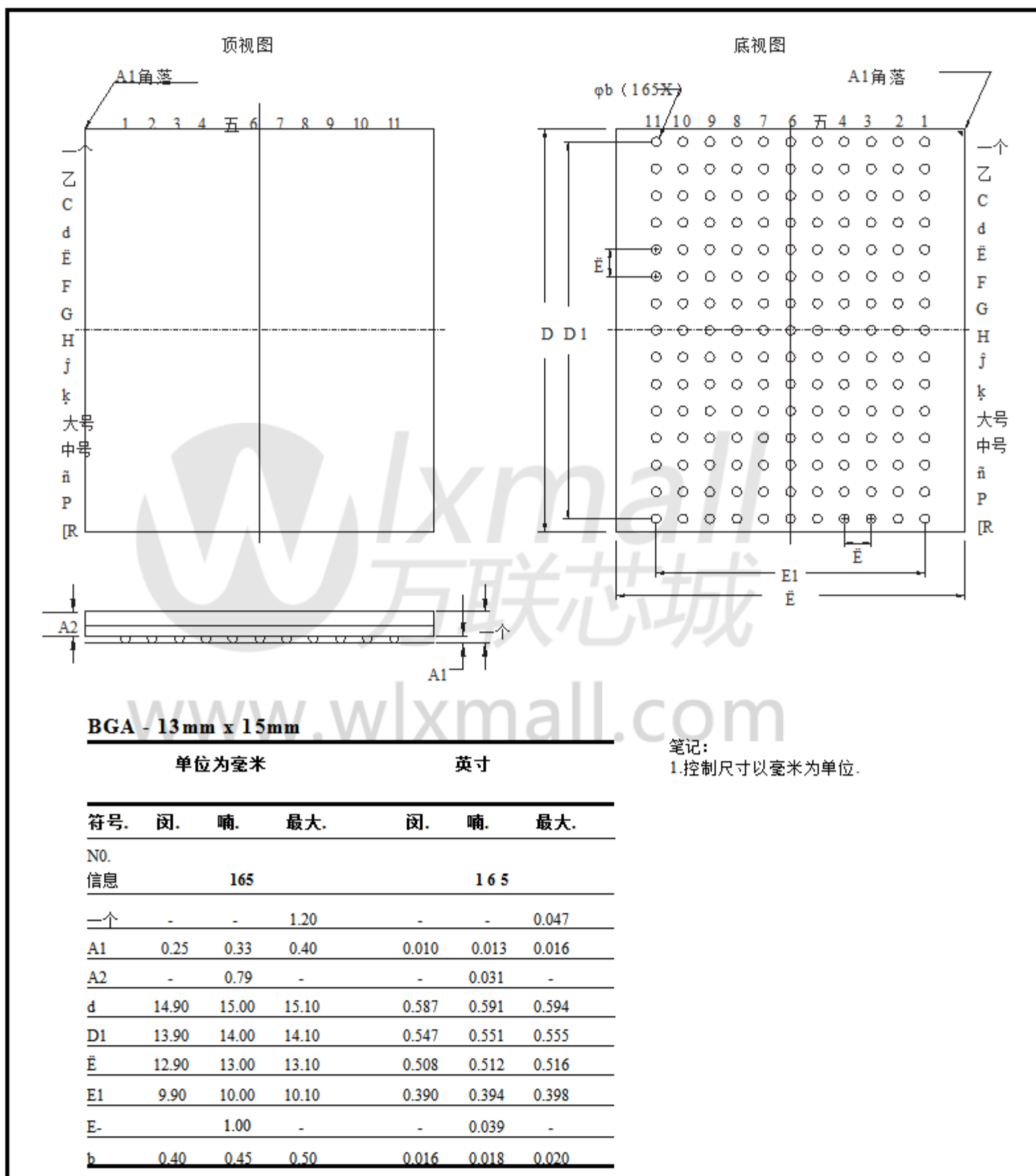
Integrated Silicon Solution, Inc. - www.issi.com - 1-800-379-4774

Rev. B

03年2月12日

球栅阵列

封装代码: B (165针)



版权所有©2003 Integrated Silicon Solution, Inc.保留所有权利。ISSI保留随时更改本规格及其产品的权利。不知不觉。ISSI不承担因应用或使用此处所述的任何信息，产品或服务而产生的责任。建议客户在依赖任何已发布的信息并在下订单之前获取此设备规范的最新版本。

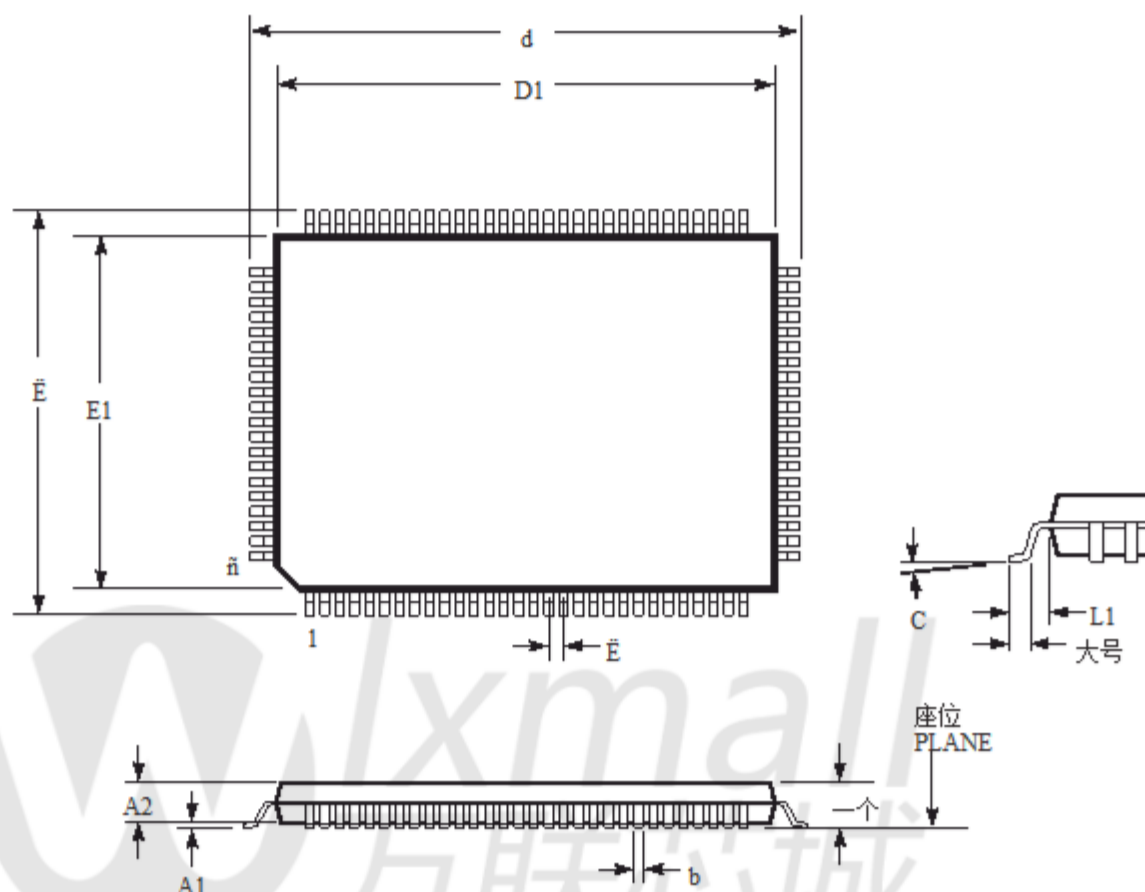
Integrated Silicon Solution, Inc. - www.issi.com - 1-800-379-4774

Rev. A

03年6月11日

TQFP (薄型四方扁平封装)

包装代码: TQ



薄型四方扁平封装 (TQ)

符号	毫米 敏	英寸 敏	毫米 敏	英寸 敏
参考.标准.				
编号引线 (N)	100		128	
一个	-	1.60	-	0.063
A1	0.05	0.15	0.002	0.006
A2	1.35	1.45	0.053	0.057
b	0.22	0.38	0.009	0.015
d	21.90	22.10	0.862	0.870
D1	19.90	20.10	0.783	0.791
E	15.90	16.10	0.626	0.634
E1	13.90	14.10	0.547	0.555
E	0.65 BSC	0.026 BSC	0.50 BSC	0.020 BSC
大号	0.45	0.75	0.018	0.030
L1	1.00 REF.	0.039 REF.	1.00 REF.	0.039 REF.
C 0 o	7 o	0 o	7 o	0 o

笔记:

- 1.所有尺寸和公差符合 ANSI Y14.5M-1982.
- 2.尺寸D1和E1做不包括模具突起.允许的突起是0.25毫米每边. D1和E1做包括模具不匹配和在数据中确定飞机-H-.
- 3.控制尺寸: 毫米.