



PIC12F / LF1822 / PIC16F / LF1823

数据表

8/14引脚闪存微控制器

采用nanoWatt XLP技术

www.wxmall.com

请注意以下有关Microchip器件代码保护功能的详细信息：

- Microchip产品符合Microchip特定产品说明书中的规格。
- Microchip认为，其产品系列是当今市场上同类产品中最安全的系列之一。有意的方式和正常情况下。
- 有不诚实和可能违法的方法用于违反代码保护功能。所有这些方法，给我们知识，需要以Microchip数据中包含的操作规范以外的方式使用Microchip产品表。这个人很可能是从事盗窃知识产权的。
- Microchip愿意与关注其代码完整性的客户合作。
- Microchip或任何其他半导体制造商均不能保证其代码的安全性。代码保护并不意味着我们保证产品“不可破坏”。

代码保护不断发展。Microchip致力于不断改进我们的代码保护功能产品。试图违反Microchip的代码保护功能可能违反了“数字千年版权法案”。如果这样的行为允许未经授权的访问您的软件或其他受版权保护的作品，您可能有权根据该法案提起诉讼。

本出版物中所含有关设备的信息应用程序等只是为了您的方便而提供并可能被更新所取代。这是你的责任确保您的应用程序符合您的规格。MICROCHIP使 没有 陈述 要么是明示还是暗示的保证 默示， 书面 要么 口服， 法定 除此以外， 有关 至 THE 信息， 包括但不限于其条件， 质量， 性能， 适销 适合目的。Microchip不承担任何责任由此信息及其使用而产生。使用Microchip生命支持和/或安全应用中的设备完全处于买方的风险，买方同意捍卫，赔偿和保证Microchip免受任何及所有损害，索赔，诉讼或由此使用所产生的费用。没有许可证在任何微芯片下隐含或以其他方式传达知识产权。

要么
要么
要么

商标

Microchip的名称和徽标，Microchip徽标，dsPIC，KEELOQ，KEELOQ徽标，MPLAB，PIC，PICmicro，PICSTART，rfPIC和UNI/O是Microchip的注册商标。技术在美国和其他国家注册成立。

FilterLab，Hampshire，HI-TECH C，线性有源热敏电阻，MXDEV，MXLAB，SEEVAL和嵌入式控制 Solutions Company是Microchip的注册商标。技术公司在美国成立。

Analog-for-the-Digital Age，应用Maestro，CodeGuard，dsPICDEM，dsPICDEM.net，dsPICworks，dsSPEAK，ECAN，ECONOMONITOR，FanSense，HI-TIDE，在线串行编程，ICSP，Mindi，MiWi，MPASM和MPLAB认证标志，MPLIB，MPLINK，mTouch，八达通，全知代码世代，PICC，PICC-18，PICDEM，PICDEM.net，PICkit，PICtail，PIC 32标识，REALICE，rfLAB，Select Mode，Total耐力，TSHARC，UniWinDriver，WiperLock和ZENA是Microchip Technology Incorporated在美国的商标。美国等国家。

SQTP是Microchip Technology Incorporated的服务标记在美国。

此处提及的所有其他商标均为其所有权各自的公司。

©2010，Microchip Technology Incorporated，版权所有USA，保留所有权利。

 用再生纸印刷。

ISBN: 978-1-60932-051-5

**QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
= ISO/TS 16949:2002 =**

Microchip在全球范围内获得ISO/TS-16949:2002认证。德国和美国的总部，设计和晶圆制造厂。亚利桑那州坦佩：格雷沙姆，俄勒冈州和加利福尼亚州的设计中心和印度公司的质量体系流程和程序。适用于PIC®MCU和dsPIC®DSC，KEELOQ® 跳码器件，串行EEPROM，单片纸外设，非易失性存储器等模拟产品。此外，Microchip的设计质量体系开发系统的制造通过了ISO 9001:2000认证。

采用纳瓦技术的8/14引脚闪存微控制器

高性能RISC CPU:

- 只有49条说明学习:
 - 除分支机构外的所有单周期指令
- 运行速度:
 - DC - 32 MHz振荡器/时钟输入
 - DC - 125 ns指令周期
- 具有自动上下文的断功能保存
- 带可选的16层深度硬件堆栈溢出/下溢复位
- 直接, 间接和相对寻址模式:
 - 两个完整的16位文件选择寄存器 (FSR)
 - FSR可以读取程序和数据存储器

灵活的振荡器结构:

- 精密32 MHz内部振荡器模块:
 - 工厂校准为典型的 $\pm 1\%$
 - 软件可选择的频率范围 31 kHz至32 MHz
- 31 kHz低功耗内部振荡器
- 高达32 MHz的四种晶振模式
- 高达32 MHz的三种外部时钟模式
- 4X锁相环 (PLL)
- 故障保护时钟监视器:
 - 如果外设时钟允许安全关闭停止
- 双速振荡器启动
- 参考时钟模块:
 - 可编程时钟输出频率和占空比

特殊的微控制器特性:

- 全5.5V操作 - PIC12F1822 / 16F1823
- 1.8V至3.6V操作 - PIC12LF1822 / 16LF1823
- 在软件控制下可自行重新编程
- 上电复位 (POR), 上电延时定时器 (PWRT) 和振荡器启动定时器 (OST)
- 可编程欠压复位 (BOR)
- 扩展看门狗定时器 (WDT)
- 在线串行编程 (ICSP™) 通过两个引脚
- 通过两个引脚的在线调试 (ICD)
- 增强型低电压编程 (LVP)
- 工作电压范围:
 - 1.8V-5.5V (PIC12F1822 / 16F1823)
 - 1.8V-3.6V (PIC12LF1822 / 16LF1823)
- 可编程的代码保护
- 软件控制下的自编程功能

低功耗特性:

- 待机电流 (PIC12LF1822 / 16LF1823):
 - 典型值为30 nA @ 1.8V
- 工作电流 (PIC12LF1822 / 16LF1823):
 - 7.5 @A @ 1 MHz, 典型值为1.8V
- 低功耗看门狗定时器电流 (PIC12LF1822 / 16LF1823):
 - 典型值为500 nA @ 1.8V

模拟特性:

- 模数转换器 (ADC) 模块:
 - 10位分辨率, 最多8个通道
 - 睡眠期间可用的转换
- 模拟比较器模块:
 - 最多两个轨到轨模拟比较器
 - 电源模式控制
 - 软件可控迟滞
- 电压参考模块:
 - 固定电压基准 (FVR), 1.024V, 2.048V和4.096V输出电平
 - 具有正极性的5位轨到轨电阻式DAC和负面参考选择

外设亮点:

- 最多11个I/O引脚和1个仅输入引脚:
 - 高电流吸收/源25 mA / 25 mA
 - 可编程弱上拉
 - 可编程的电平变化中断引脚
- Timer0: 带8位预分频器的8位定时器/计数器
- 增强型Timer1:
 - 带预分频器的16位定时器/计数器
 - 外部输入模式
 - 专用的低功耗32 kHz振荡器驱动器
- Timer2: 8位周期的8位定时器/计数器寄存器, 预分频器和后分频器
- 增强型CCP (ECCP) 模块:
 - 软件可选的时基
 - 自动关机和自动重启
 - PWM转向
- 带SPI的主同步串行端口 (MSSP) 和我2CTM与:
 - 7位地址屏蔽
 - SMBus / PMBus™ 兼容性
- 增强的通用同步异步接收器发射器 (EUSART) 模块:
 - RS-232, RS-485和LIN兼容
 - 自动波特率检测
- mTouch™感应振荡器模块:
 - 最多8个输入通道

PIC12F / LF1822 / 16F / LF1823

外设功能（续）：

- 数据信号调制器模块
 - 可选的调制器和载波源
- SR锁存器：
 - 多个设置/重置输入选项
 - 模拟555定时器应用程序

PIC12F / LF1822 / 16F / LF1823系列类型

Device	程序 记忆	数据 记忆		I/O's ⁽¹⁾	10-bit ADC (ch)	CapSense (ch)	Comparators	Timers (8/16-bit)	EUSART	MSSP	ECCP (Full-Bridge)	ECCP (Half-Bridge)	SR Latch
	Words	SRAM (bytes)	Data EEPROM (bytes)										
PIC12LF1822	2K	128	256	64/1				2/1	1	1	-	1	是
PIC12F1822	2K	128	256	6	4	4	1	2/1	1	1	-	1	是
PIC16LF1823	2K	128	256	12	8	8	2	2/1	1	1	1	-	是
PIC16F1823	2K	128	256	12	8	8	2	2/1	1	1	1	-	是

注1：一个引脚仅为输入。



PIC12F/LF1822/16F/LF1823

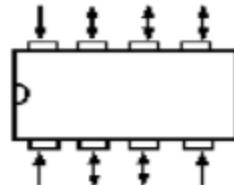
图1:

PIC12F / LF1822的8引脚图
PDIP, SOIC, DFN

RX (1) / DT (1) / CCP1 (1) / P1A (1) / SRNQ / TICK1 / CCP1 (1) / P1B (1) / TX (1) / SDO (1) / SS (1) / CK (1) / SCL / SCK / MDMIN / ICSPDAT
(1) / CLK (1) / CLKR / C1IN1- / T1OSO / CLKOUT / OSC2 / CPS3 / AN3 / RA4 3 6 RA1 / AN1 / CPS1 / VREF / C1IN0- / SRI / RX (1) / DT (1) / SCL / SCK / MDMIN / ICSPDAT
MCLR / VPP / T1G (1) / SS4(1) / RA3 RA2 / AN2 / CPS2 / C1OUT / SRQ / T0CKI / CCP1 (1) / P1A (1) / FLT0 / SDA / SCL / SCK / MDMIN / ICSPDAT

注1: 引脚功能可通过APFCON寄存器进行选择。

表格1: 8引脚分配表 (PIC12F / LF1822)



RA0	7	AN0	DACOUT	CPS0	C1IN+	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
RA1	6	AN1	VREF	CPS1	C1IN0-	SRI	-	-	-	-	-	-	-	-	-	-	-	-	-	-
RA2	5	AN2	-	CPS2	C1OUT	SRQ	T0CKI	CCP1 (1)	-	-	-	-	-	-	-	-	-	-	-	-
RA3	4	-	-	-	-	-	T1G (1)	-	-	-	-	-	-	-	-	-	-	-	-	-
RA4	3	AN3	-	CPS3	C1IN1-	-	T1G (1)	P1B (1)	TX (1)	SDO (1)	-	-	-	-	-	-	-	-	-	-
RA5	2	-	-	-	-	SRNQ	T1G (1)	CCP1 (1)	RX (1)	-	-	-	-	-	-	-	-	-	-	-
VDD	1	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
VSS	8	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-

注1: 引脚功能可通过APFCON寄存器选择。

Basic																					
Pull-up																					
VDD	1	8	VSS																		
Interrupt																					
MSSP																					
EUSART																					
ECCP																					
Timers																					
SR Latch																					
Comparator																					
CapSense																					
Pre-Filter																					
A/D																					
8-Pin PDIP/SOIC/DFN																					
VO																					

PIC12F/LF1822/16F/LF1823

图2:

PIC16F/LF1823的14引脚图

PDIP, SOIC, TSSOP

	V DD	1	14	V SS
	T1CKI / T1OSI / OSC1 / CLKIN / RA5	2	13	RA0 / AN0 / CPS0 / C1IN + / DACOUT / TX (1) / CK (1) / ICSPDAT / ICDDAT
	T1G (1) / SDO (1) / CLKR / T1OSO / CLKOUT / OSC2 / CPS3 / AN3 / RA4	3	12	RA1 / AN1 / CPS1 / C12IN0- / V REF / SRI / RX (1) / DT (1) / ICSPCLK
	MCLR / V PP / T1G (1) / SS (1) / RA3		11	RA2 / AN2 / CPS2 / T0CKI / INT / C1OUT / SRQ / FLT0
	MDCIN2 / RX (1) / DT (1) / CCP1 / P1A / RC5		10	RC0 / AN4 / CPS4 / C2IN + / SCL / SCK
	MDOUT / TX (1) / CK (1) / P1B / SRNQ / C2OUT / RC4		9	RC1 / AN5 / CPS5 / C12IN1- / SDA / SDI
	MDMIN / SS (1) / P1C / C12IN3- / CPS7 / AN7 / RC3	7	8	RC2 / AN6 / CPS6 / C12IN2- / P1D / SDO (1) / MDCIN1

注1: 引脚功能可通过ABFCON寄存器选择

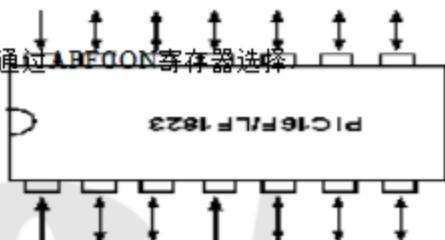
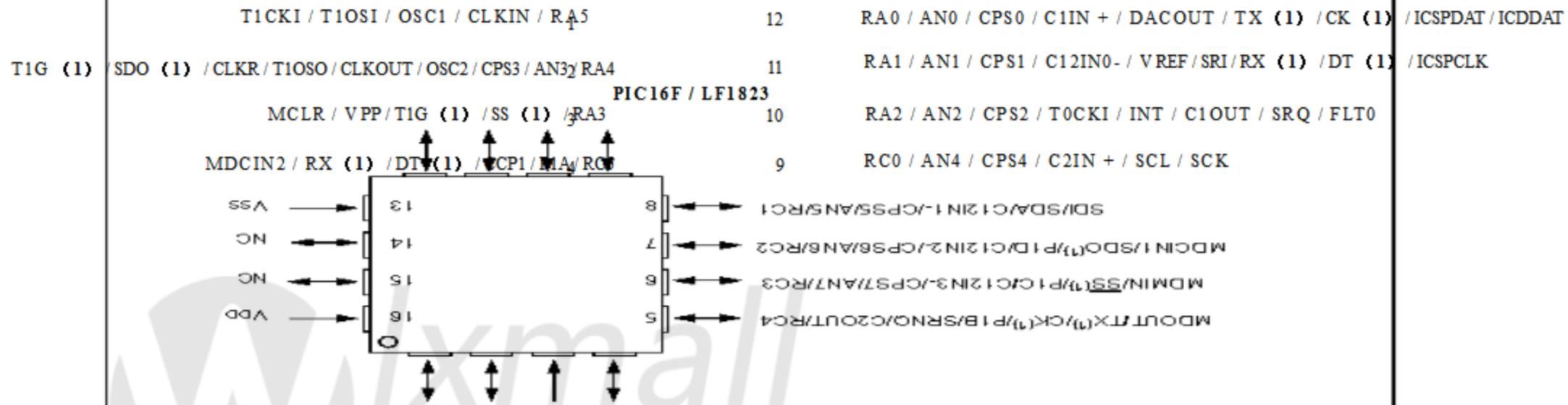


图3:

PIC16F/LF1823的14引脚图

QFN



注1: 引脚功能可通过APFCON寄存器选择.

PIC12F / LF1822 / 16F / LF1823

表2: 14引脚分配表 (PIC16F / LF1823)

I/O	14-Pin PDIP/SSOP	16-Pin QFN	A/D	Reference	Cap Sense	Comparator	SR Latch	Timers	ECCP	EUSART	MSSP	Interrupt	Modulator	Pull-up	Basic		
RA0	13	12	AN0	DACOUT	CPS0	C1IN+	-	-	-	TX (1) - CK (1)	-	国际	奥林匹	克	员	会	CPDAT ICDDAT
RA1	12	11	AN1	V REF	CPS1	C12IN0	-	SRI	-	RX (1) - DT (1)	-	国际	奥林匹	克	员	会	CPCLK ICDCLK
RA2	11	10	AN2	-	CPS2	C1OUT	SRQ	T0CKI	FLT0	-	-	INT / 国际	奥林匹	克	员	会	-
RA3	4	3	-	-	-	-	-	T1G (1)	-	-	SS (1)	国际	奥林匹	克	员	会	CLR V PP
RA4	3	2	AN3	-	CPS3	-	-	T1G (1) T1OSO	-	-	SDO (1)	国际	奥林匹	克	员	会	CS C2 CLKOUT CLKR
RA5	2	1	-	-	-	-	-	T1CKI T1OSI	-	-	-	国际	奥林匹	克	员	会	CS C1 CLKIN
RC0	10	9	AN4	-	CPS4	C2IN+	-	-	-	-	SCL SCK	-	-	ÿ	-	-	-
RC1	9	8	AN5	-	CPS5	C12IN1	-	-	-	-	SDA SDI	-	-	ÿ	-	-	-
RC2	8	7	AN6	-	CPS6	C12IN2	-	-	P1D	-	SDO (1)	-	MDCIN	ÿ	-	-	-
RC3	7	6	AN7	-	CPS7	C12IN3	-	-	P1C	-	SS (1)	-	MDMIN	ÿ	-	-	-
RC4	6	五	-	-	-	C2OUT	SRNQ	-	P1B	TX (1) - CK (1)	-	-	MDOU	ÿ	-	-	-
RC5	五	4	-	-	-	-	-	-	CCP1 P1A	RX (1) - DT (1)	-	-	MDCIN	ÿ	-	-	-
V DD	1	16	-	-	-	-	-	-	-	-	-	-	-	-	-	-	V DD
V SS	14	13	-	-	-	-	-	-	-	-	-	-	-	-	-	-	V SS

注1: 引脚功能可通过APFCON寄存器进行选择。

www.wlxmall.com

目录

1.0 设备概述.....	11
2.0 增强型中档CPU	19
3.0 内存组织.....	21
4 设备配置.....	49
5 振荡器模块（带故障保护时钟监视器）.....	55
6 参考时钟模块.....	71
7 重置.....	75
8 中断.....	83
9 掉电模式（睡眠）.....	95
10.0看门狗定时器（WDT）.....	99
11.0数据EEPROM和闪存程序存储器控制.....	103
12.0 I / O端口.....	117
13.0电平变化中断.....	127
14.0固定参考电压（FVR）.....	131
15.0模数转换器（ADC）模块.....	133
16.0数模转换器（DAC）模块.....	147
17.0 SR锁存.....	153
18.0比较模块.....	159
19.0 Timer0模块.....	169
20.0 Timer1模块.....	172
21.0 Timer2模块.....	184
22.0数据信号调制器（DSM）.....	189
23.0捕捉/比较/PWM模块.....	199
24.0主同步串行端口（MSSP）模块.....	225
25.0增强型通用同步异步收发器（EUSART）.....	279
26.0电容式感应模块.....	307
27.0在线串行编程™（ICSP™）.....	315
28.0指令集摘要.....	319
29.0电气规格.....	333
30.0直流和交流特性图表和表格.....	365
31.0开发支持.....	367
32.0包装信息.....	371
附录A：修订历史.....	387
附录B：设备差异.....	387
索引.....	389
Microchip网站.....	395
客户变更通知服务.....	395
客户支持.....	395
读者回应.....	396
产品识别系统.....	397

给我们有价值的客户

我们打算为我们尊贵的客户提供最好的文档，以确保Microchip成功使用产品。为此，我们将继续改进我们的出版物，以更好地满足您的需求。我们的出版物将被细化和随着新卷和更新的推出而增强。

如果您对本刊物有任何疑问或意见，请通过以下电子邮件与营销传播部门联系。电子邮件地址为 docerrors@mail.microchip.com 或传真至 (480) 792-4150 本数据表后面的读者回应表格。我们欢迎您的反馈。

最新的数据表

要获取此数据表的最新版本，请在我们的全球网站上注册：

<http://www.microchip.com>

您可以通过检查任何页面底部外角上的文献编号来确定数据表的版本。文献编号的最后一个字符是版本号（例如，DS30000A是文档DS30000的版本A）。

勘误表

对于当前可能存在的勘误表，描述了与数据表和建议的解决方法存在较小的操作差异设备。随着设备/文档问题被我们所知，我们将发布勘误表。勘误将指定修订芯片的修订以及它所适用的文件的修订。

要确定特定设备是否存在勘误表，请检查以下内容之一：

Microchip的全球网站; <http://www.microchip.com>

•当地的Microchip销售办事处（见最后一页）

•Microchip公司文献中心;美国传真：(480) 792-7277

在联系销售办事处或文献中心时，请说明哪种器件，芯片和数据表的修订版（包括文字编号）你正在使用。

客户通知系统

请登录我们的网站 www.microchip.com/cn，以获取有关我们所有产品的最新信息。

1.0 设备概述

内部描述了PIC12F / LF1822 / 16F / LF1823

本数据表.它们提供8/14引脚封装.

图1-1 节目 一个块 图 的 该

PIC12F / LF1822 / 16F / LF1823器件.表1-2和1-3

显示引脚说明.

每个可用外设的参考表1-1

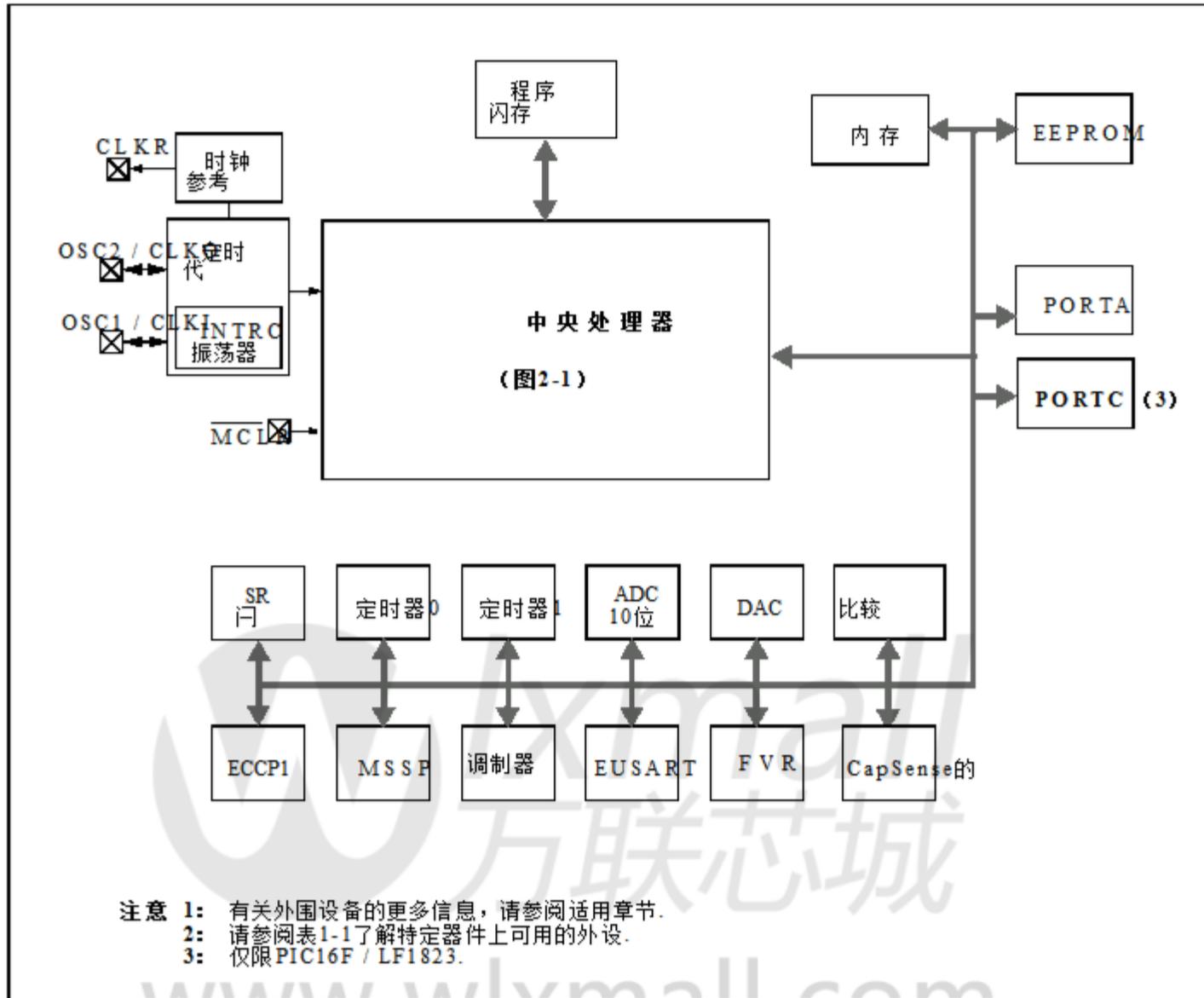
设备.

**表1-1: 设备外设
概要**

外围设备		PIC12F/LF1822	PIC16F/LF1823
ADC		••	
电容式感应模块 (CSM)		••	
数据EEPROM		••	
数模转换器 (DAC)		••	
数字信号调制器 (DSM)		••	
EUSART		••	
固定参考电压 (FVR)		••	
SR锁存器		••	
捕捉/比较/ PWM模块			
	ECCP1	••	
比较			
	C1	••	
	C2		•
主同步串行端口			
	MSSP	••	
计时器			
	定时器0	••	
	定时器1	••	

PIC12F / LF1822 / 16F / LF1823

图1-1: PIC12F / LF1822 / 16F / LF1823框图



- 注意 1: 有关外围设备的更多信息, 请参阅适用章节.
 2: 请参阅表1-1了解特定器件上可用的外设.
 3: 仅限PIC16F / LF1823.

PIC12F / LF1822 / 16F / LF1823

表1-2: PIC12F / LF1822 引脚说明

名称	功能	输入类型	产里类型	描述	
RA0 / AN0 / CPS0 / C1IN + DACOUT / TX (1) / CK (1) SS (1) / PIB (1) / MDOUT / ICDDAT	RA0	TTL	CMOS	通用 I / O.	
	AN0	一个	-	A / D通道0输入.	
	CPS0	一个	-	电容式感应输入0.	
	C1IN +	一个	-	比较器C1正输入.	
	DACOUT	-	一个	数字 - 模拟转换器输出.	
	TX	-	CMOS	USART异步传输.	
	CK	ST	CMOS	USART同步时钟.	
	SDO	-	CMOS	SPI数据输出.	
	SS	ST	-	从选择输入.	
	PIB	-	CMOS	PWM输出.	
	MDOUT	-	CMOS	调制器输出.	
	ICSPDAT	ST	CMOS	ICSP™数据 I / O.	
RA1 / AN1 / CPS1 / VREF / C1IN0- SRI / RX (1) / DT (1) / SCL / SCK / MDMIN / ICSPCLK / ICDC	RA1	TTL	CMOS	通用 I / O.	
	AN1	一个	-	A / D通道1输入.	
	CPS1	一个	-	电容式感应输入1.	
	VREF	一个	-	A / D和DAC正参考电压输入.	
	C1IN0-	一个	-	比较器C1或C2负输入.	
	SRI	ST	-	SR锁存器输入.	
	RX	ST	-	USART异步输入.	
	DT	ST	CMOS	USART同步数据.	
	SCL	I2C™	OD	I2C™时钟.	
	SCK	ST	CMOS	SPI时钟.	
	MDMIN	-	CMOS	调制器源输入.	
	ICSPCLK	ST	-	串行编程时钟.	
	RA2 / AN2 / CPS2 / C1OUT T0CKI / CCP1 (1) / P1A (1) A / SDI / INT / MDCIN1	RA2	TTL	CMOS	通用 I / O.
		AN2	一个	-	A / D通道2输入.
CPS2		一个	-	电容式感应输入2.	
C1OUT		-	CMOS	比较器C1输出.	
SRQ		-	CMOS	SR锁存非反相输出.	
T0CKI		ST	-	Timer0时钟输入.	
CCP1		ST	CMOS	捕捉/比较/ PWM 1.	
P1A		-	CMOS	PWM输出.	
FLT0		ST	-	ECCP自动关闭故障输入.	
SDA		I2C™	OD	I2C™数据输入/输出.	
SDI		CMOS	-	SPI数据输入.	
INT		ST	-	外部中断.	
MDCIN1		ST	-	调制器载波输入1.	
RA3 / SS (1) / T1G (1) / VPP / MCLR	RA3	TTL	-	通用输入.	
	SS	ST	-	从选择输入.	
	T1G	ST	-	Timer1门控输入.	
	VPP	HV	-	编程电压.	
	MCLR	ST	-	主清除内部上拉.	

图注: AN = 模拟输入或输出 CMOS = CMOS兼容输入或输出 OD = 打开排水管
 TTL = TTL兼容输入 ST = 具有CMOS电平的施密特触发器输入 I2C™ = 具有I2C的施密特触发器输入
 HV = 高电压 XTAL = 水晶 水平

注1: 引脚功能可以通过软件分配到两个引脚位置中的一个. 参见 APFCON 寄存器 (寄存器 12-1).

PIC12F / LF1822 / 16F / LF1823

表1-2: PIC12F / LF1822引脚说明 (续)

名称	功能	输入类型	产里类型	描述
RA4 / AN3 / CPS3 / OSC2 / CLKOUT / T1OSO / C1IN1- SDO (1) / CK (1) / TX (1) / T1G (1) / MDCIN2	RA4	TTL	CMOS	通用I / O.
	AN3	一个	-	A / D通道3输入.
	CPS3	一个	-	电容式感应输入3.
	OSC2	-	CMOS	比较器C2输出.
	CLKOUT	-	CMOS	F OSC / 4输出.
	T1OSO	XTAL	XTAL	Timer1振荡器连接.
	C1IN1-	一个	-	比较器C1的负输入.
	CLKR	-	CMOS	时钟参考输出.
	SDO	-	CMOS	SPI数据输出.
	CK	ST	CMOS	USART同步时钟.
	TX	-	CMOS	USART异步传输.
	PIB	-	CMOS	PWM输出.
	T1G	ST	-	Timer1门控输入.
MDCIN2	ST	-	调制器载波输入2.	
RA5 / CLKIN / OSC1 / T1OSI / T1CKI / SRNQ / PIA (1) / DT (1) / RX (1)	RA5	TTL	CMOS	通用I / O.
	CLKIN	CMOS	-	外部时钟输入 (EC模式).
	OSC1	XTAL	-	晶体/谐振器 (LP, XT, HS模式).
	T1OSI	XTAL	XTAL	Timer1振荡器连接.
	T1CKI	ST	-	Timer1时钟输入.
	SRNQ	-	CMOS	SR锁存反相输出.
	PIA	-	CMOS	PWM输出.
	CCP1	ST	CMOS	捕捉/比较/ PWM 1.
	DT	ST	CMOS	USART同步数据.
RX	ST	-	USART异步输入.	
V DD	V DD	功率	-	积极的供应.
V SS	V SS	功率	-	参考地.

图注: AN = 模拟输入或输出 CMOS = CMOS兼容输入或输出 OD = 打开排水管
 TTL = TTL兼容输入 ST = 具有CMOS电平的施密特触发器输入 I²C™ = 具有I²C的施密特触发器输入
 HV = 高电压 XTAL = 水晶 水平

注1: 引脚功能可以通过软件分配到两个引脚位置中的一个. 参见APFCON寄存器 (寄存器12-1).

PIC12F / LF1822 / 16F / LF1823

表1-3: PIC16F / LF1823引脚说明

名称	功能	输入类型	产里类型	描述
RA0 / AN0 / CPS0 / C1IN + DACOUT / TX (1) / CK (1) ICDDAT	RA0	TTL	CMOS	通用I / O.
	AN0	一个	-	A / D通道0输入.
	CPS0	一个	-	电容式感应输入0.
	C1IN +	一个	-	比较器C1正输入.
	DACOUT	-	一个	数字 - 模拟转换器输出.
	TX	-	CMOS	USART异步传输.
	CK	ST	CMOS	USART同步时钟.
RA1 / AN1 / CPS1 / C12IN0- SRI / RX (1) / DT (1) / ICSPCLK ICDCLK	VREF	TTL	CMOS	通用I / O.
	AN1	一个	-	A / D通道1输入.
	CPS1	一个	-	电容式感应输入1.
	C12IN0-	一个	-	比较器C1或C2负输入.
	VREF	一个	-	A / D和DAC正参考电压输入.
	SRI	ST	-	SR锁存器输入.
	RX	ST	-	USART异步输入.
RA2 / AN2 / CPS2 / T0CKI / C1OUT / SRQ / FLT0	DT	ST	CMOS	USART同步数据.
	ICSPCLK	ST	-	串行编程时钟.
	RA2	TTL	CMOS	通用I / O.
	AN2	一个	-	A / D通道2输入.
	CPS2	一个	-	电容式感应输入2.
	T0CKI	ST	-	Timer0时钟输入.
	INT	ST	-	外部中断.
RA3 / SS (1) / T1G (1) / VPP/ MCLR	C1OUT	-	CMOS	比较器C1输出.
	SRQ	-	CMOS	SR锁存非反相输出.
	FLT0	ST	-	ECCP自动关闭故障输入.
	SS	ST	-	从选择输入.
	T1G	ST	-	Timer1门控输入.
RA4 / AN3 / CPS3 / OSC2 / CLKOUT / T1OSO / CLKR / T1G (1)	VPP	HV	-	编程电压.
	MCLR	ST	-	主清除内部上拉.
	RA4	TTL	CMOS	通用I / O.
	AN3	一个	-	A / D通道3输入.
	CPS3	一个	-	电容式感应输入3.
	OSC2	-	CMOS	比较器C2输出.
	CLKOUT	-	CMOS	FOSC / 4输出.
T1OSO	XTAL	XTAL	XTAL	Timer1振荡器连接.
	CLKR	-	CMOS	时钟参考输出.
	SDO	-	CMOS	SPI数据输出.
	T1G	ST	-	Timer1门控输入.

图注: AN = 模拟输入或输出 CMOS = CMOS兼容输入或输出 OD = 打开排水管
 TTL = TTL兼容输入 ST = 具有CMOS电平的施密特触发器输入 I2CTM = 具有I2C的施密特触发器输入
 HV = 高电压 XTAL = 水晶 水平

注1: 引脚功能可以通过软件分配到两个引脚位置中的一个. 参见APFCON寄存器(寄存器12-1).

PIC12F / LF1822 / 16F / LF1823

表1-3: PIC16F / LF1823引脚说明 (续)

名称	功能	输入类型	产里类型	描述
RA5 / CLKIN / OSC1 / T1OSI	/ RA5KI	TTL	CMOS	通用 I / O.
	CLKIN	CMOS	-	外部时钟输入 (EC模式).
	OSC1	XTAL	-	晶体/谐振器 (LP, XT, HS模式).
	T1OSI	XTAL	XTAL	Timer1振荡器连接.
	T1CKI	ST	-	Timer1时钟输入.
RC0 / AN4 / CPS4 / C2IN+ / SCK	SCRC0	TTL	CMOS	通用 I / O.
	AN4	一个	-	A / D通道4输入.
	CPS4	一个	-	电容式感应输入4.
	C2IN+	一个	-	比较器C2正输入.
	SCL	I2C™	OD	I2C™时钟.
SCK	ST	CMOS	SPI时钟.	
RC1 / AN5 / CPS5 / C12IN1- / SDI	/ SRQ1 /	TTL	CMOS	通用 I / O.
	AN5	一个	-	A / D通道5输入.
	CPS5	一个	-	电容式感应输入5.
	C12IN1-	一个	-	比较器C1或C2负输入.
	SDA	I2C™	OD	I2C™数据输入/输出.
SDI	CMOS	-	SPI数据输入.	
RC2 / AN6 / CPS6 / C12IN2- / SDO (1) / MDCIN1	/ PRD2 /	TTL	CMOS	通用 I / O.
	AN6	一个	-	A / D通道6输入.
	CPS6	一个	-	电容式感应输入6.
	C12IN2-	一个	-	比较器C1或C2负输入.
	P1D	-	CMOS	PWM输出.
	SDO	-	CMOS	SPI数据输出.
MDCIN1	ST	-	调制器载波输入1.	
RC3 / AN7 / CPS7 / C12IN3- / SS (1) / MDMIN	/ PRC6 /	TTL	CMOS	通用 I / O.
	AN7	一个	-	A / D通道6输入.
	CPS7	一个	-	电容式感应输入6.
	C12IN3-	一个	-	比较器C1或C2负输入.
	P1C	-	CMOS	PWM输出.
	SS	ST	-	从选择输入.
MDMIN	-	CMOS	调制器源输入.	
RC4 / C2OUT / SRNQ / P1B / TX (1) / MDOUT	B / RCK (1)	TTL	CMOS	通用 I / O.
	C2OUT	-	CMOS	比较器C2输出.
	SRNQ	-	CMOS	SR锁存反相输出.
	P1B	-	CMOS	PWM输出.
	CK	ST	CMOS	USART同步时钟.
	TX	-	CMOS	USART异步传输.
MDOUT	-	CMOS	调制器输出.	
RC5 / P1A / CCP1 / DT (1) / MDCIN2	/ RBC (1) /	TTL	CMOS	通用 I / O.
	P1A	-	CMOS	PWM输出.
	CCP1	ST	CMOS	捕捉/比较/ PWM 1.
	DT	ST	CMOS	USART同步数据.
	RX	ST	-	USART异步输入.
MDCIN2	ST	-	调制器载波输入2.	

图注: AN = 模拟输入或输出 CMOS = CMOS兼容输入或输出 OD = 打开排水管
 TTL = TTL兼容输入 ST = 具有CMOS电平的施密特触发器输入 I2C™ = 具有I2C的施密特触发器输入
 HV = 高电压 XTAL = 水晶 水平

注1: 引脚功能可以通过软件分配到两个引脚位置中的一个. 参见APFCON寄存器 (寄存器12-1).

PIC12F / LF1822 / 16F / LF1823

表1-3: PIC16F / LF1823引脚说明 (续)

名称	功能	输入类型	产里类型	描述
V DD	V DD	功率	-	积极的供应.
V SS	V SS	功率	-	参考地.

图注: AN = 模拟输入或输出 CMOS = CMOS兼容输入或输出 OD = 打开排水管
TTL = TTL兼容输入 ST = 具有CMOS电平的施密特触发器输入 I²C™ = 具有I²C的施密特触发器输入
HV = 高电压 XTAL = 水晶 水平

注1: 引脚功能可以通过软件分配到两个引脚位置中的一个. 参见 APFCON 寄存器 (寄存器 12-1) .



笔记：



2.0 增强型中档CPU

该系列器件包含增强型中档8位CPU内核。CPU有49条指令。打断功能包括自动上下文保存。该硬件堆栈有16层深，并有溢出和下溢复位功能。直接，间接和相对寻址模式可用。两个文件选择寄存器（FSR）提供读取的能力程序和数据存储。

- 自动中断上下文保存
- 具有溢出和下溢的16级堆栈
- 文件选择寄存器
- 指令系统

2.1 自动中断上下文保存

在中断期间，某些寄存器是自动的保存在影子寄存器中并在返回时恢复来自中断。这节省了堆栈空间和用户码。请参见第8.5节“自动上下文保存”，了解更多信息。

2.2 具有溢出和溢出的16级堆栈潜流

这些器件具有15位的外部堆栈存储器宽16字深。堆栈溢出或欠载流程将设置适当的位（STKOVF或STKUNF）在PCON寄存器中，如果使能，商品重置。有关更多信息，请参见第3.4节“堆叠”一节细节。

2.3 文件选择寄存器

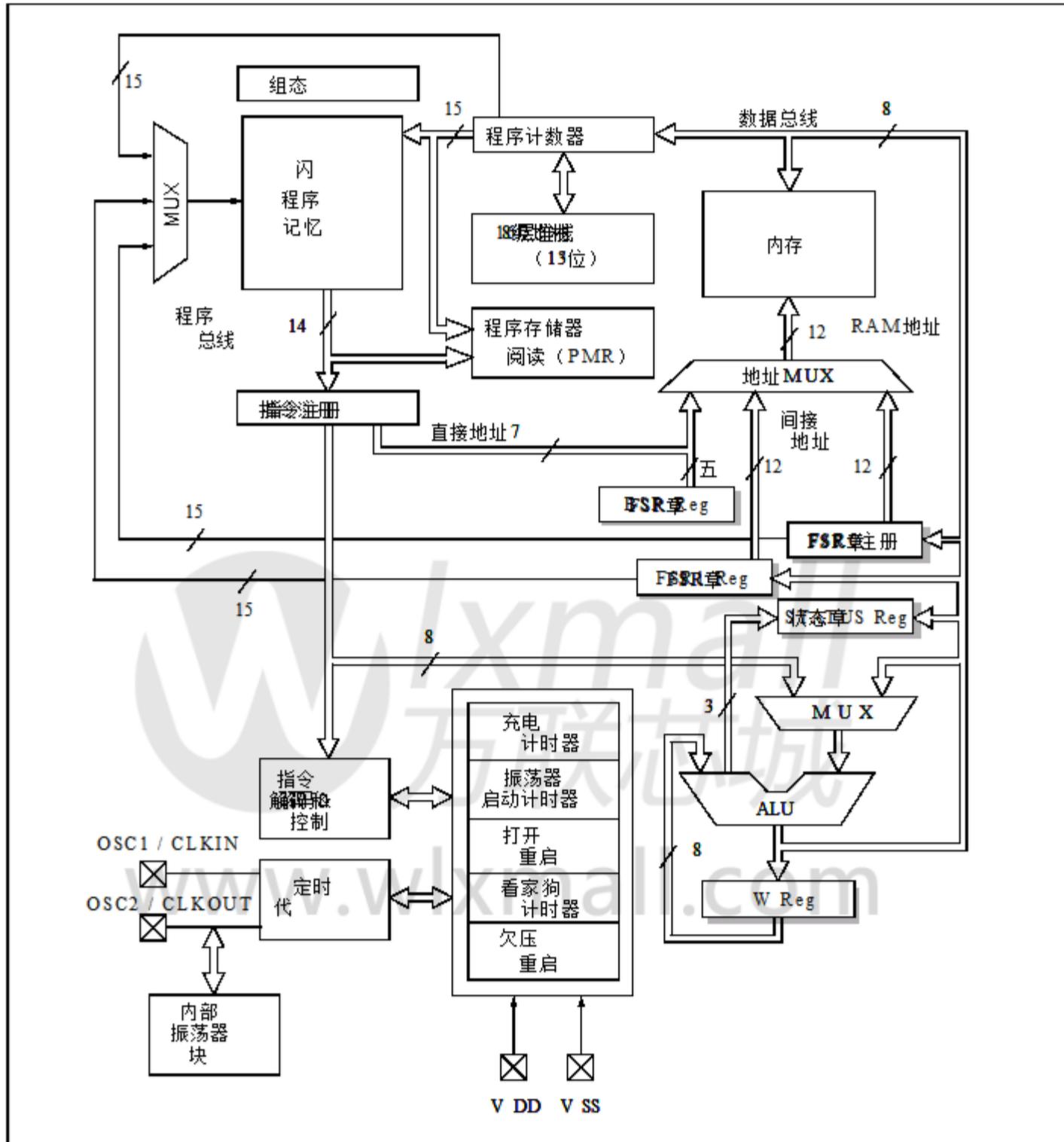
有两个16位文件选择寄存器（FSR）。的FSR可以访问所有文件寄存器和程序存储器，它允许所有内存都有一个数据指针。当一个FSR指向程序存储器，另一个FSR指向数据存储器。在指令周期中的指令使用INDF来允许要获取的数据。通用记忆现在也可以被线性处理，提供能力访问大于80字节的连续数据。还有支持FSR的新指令。看到有关更多详细信息，请参见第3.5节“间接寻址”。

2.4 指令系统

增强型中档有49条说明CPU支持CPU的功能。看到有关更多信息，请参见第28.0节“指令集摘要”细节。

PIC12F / LF1822 / 16F / LF1823

图2-1: 核心框图



3.0 记忆组织

那里是三种类型的记忆在 PIC12F / LF1822 / 16F / LF1823 器件: 数据存储器, 程序存储器和数据EEPROM存储器 (1)。

- 程序存储器
- 数据存储器
 - 核心注册
 - 特殊功能寄存器
 - 通用RAM
 - 公用RAM
 - 设备内存映射
 - 特殊功能寄存器摘要
- 数据EEPROM存储器 (1)

注1: 数据EEPROM存储器和EEPROM方法通过访问闪存EECON寄存器在中描述第11.0节“数据EEPROM和闪存程序内存控制”。

以下功能与访问和程序存储器和数据存储器的控制:

- PCL和PCLATH
- 堆栈
- 间接寻址

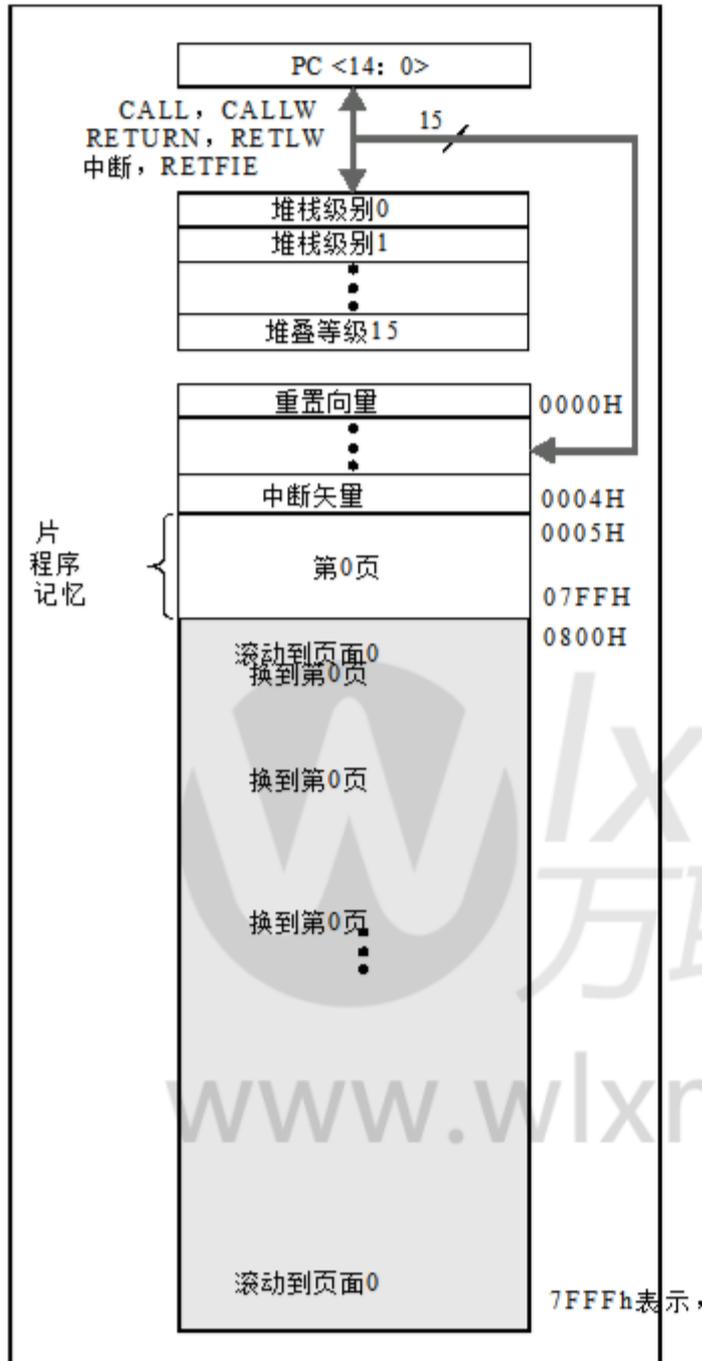
3.1 程序内存组织

增强型中档核心有一个15位程序计数器能够处理32K x 14程序内存空间.表3-1显示了内存大小实施对于该 PIC12F / LF1822 / 16F / LF1823 家庭.访问这些边界上方的位置将会导致实现的内存中环绕空间.复位向量在0000h和中断载体在0004h (见图3-1和)。

表3-1: 设备尺寸和地址

设备	程序存储空间 (字)	上次程序存储器地址
PIC12F / LF1822 / 16F / LF1823	2048	07FFH

图3-1: 程序存储器映射和堆栈
PIC12F / LF1822 / 16F / LF1823



3.1.1 读程序存储器数据

有两种访问常量的方法，
 一种是使用表格
 RETLW说明. 第二种方法是设置一个
 FSR指向程序存储器.

3.1.1.1 RETLW指令

RETLW指令可用于提供访问
 到常数表. 推荐的创建方式
 例3-1中显示了这样一个表.

例3-1: RETLW说明

```

常量
BRW          ;将W中的索引添加到
              ;程序计数器
              ;选择数据

重新DATA0   ; Index0数据
retlw DATA1 ; Index1数据
重新输入DATA2
retlw DATA3

创建my_function
; ... LOTS OF CODE ...
MOVLW      data_index用于
调用常量
; ... 常数在W
    
```

BRW指令使这种类型的表非常简单，
 实施. 如果你的代码必须保持便携
 与前几代微控制器一样，那么
 BRW指令不可用，因此旧表读取
 方法必须使用.

3.1.1.2 用FSR间接读取

程序存储器可以通过set-将FSR_{xH}寄存器的第7位读取, INDF_x寄存器. MOVIW指令将放置W寄存器中寻址字的低8位. 写入程序存储器不能通过执行INDF注册. 访问program通过FSR的内存需要一个额外的指令循环完成. 例3-2演示了access-通过FSR读取程序存储器. 如果标签指向a, 那么HIGH指令将设置位<7>程序存储器中的位置.

例3-2: 访问程序 MEMORY VIA FSR

```

常里
RETLW DATA0    ; Index0数据
RETLW DATA1    ; Index1数据
RETLW DATA2
RETLW DATA3
创建my_function
; ... LOTS OF CODE ...
MOVLW LOW常里
MOVWF FSR1L
MOVLW HIGH常里
MOVWF FSR1H
MOVIW 0 [FSR1]
;程序存储器在W中
    
```

3.2.1 核心寄存器

核心寄存器包含直接的寄存器影响该基本手术的该PIC12F / LF1822 / 16F / LF1823. 这些寄存器是下面列出:

- INDF0
- INDF1
- PCL
- 状态
- FSR0低
- FSR0高
- FSR1低
- FSR1高
- BSR
- WREG
- PCLATH
- INTCON

注意: 核心注册是第12个每个数据存储区的地址.

3.2 数据存储器组织

数据存储器分为32个存储体在银行中有128个字节. 每家银行都由(图3-2):

- 12个核心寄存器
- 20个特殊功能寄存器 (SFR)
- 最多80个字节的通用RAM (GPR)
- 16字节的公用RAM

通过编写银行编号选择活动银行进入银行选择寄存器 (BSR). 未实现memory will read as '0'. All data memory can be 直接访问 (通过使用指令文件寄存器) 或间接通过两个文件选择寄存器 (FSR). 看到 3.5节 “间接寻址” 了解更多信息.

PIC12F / LF1822 / 16F / LF1823

3.2.1.1 状态寄存器

状态寄存器，如寄存器3-1所示，包含：

- ALU的算术状态
- 重置状态

STATUS寄存器可以是任何目标指令，就像任何其他注册表一样如果状态寄存器是影响指令的目的位Z，DC或C位，则写入这三位是禁用。这些位被设置或清除根据设备逻辑。而且，TO和PD位不是写。因此，一个指令的结果与作为目标的状态寄存器可能不同于意。

例如，CLRF STATUS将清除上面三个位并设置Z位。这留下了状态寄存器 as '000u uluu' (where u = unchanged).

因此，建议只有BCF，BSF，SWAPF和MOVWF指令用于修改STATUS寄存器，因为这些指令没有影响任何状态位。其他说明不适用影响任何状态位（请参阅第28.0节“指令集汇总”）。

注1：C和DC位用作借用和数字分别借用位，减法。

注册3-1: 状态: 状态寄存器

U-0	U-0	U-0	R-1 / Q	R-1 / Q	R / W-0 / U	R / W-0 / U	R / W-0 / U
-	-	-	至	PD	Z D C	(1)	C (1)
位7							位0

传说：

R =可读位
u =位不变
'1' = Bit is set
W =可写位
x =位未知
'0' = Bit is cleared
U =未用位，读为0
-n / n = POR和BOR的值/所有其他复位的值
q =值取决于条件

- 位7-5 未实现：读为0
- 位4 TO: 超时位
1 =上电后，CLRWDWT指令或SLEEP指令
0 =发生WDT超时
- 位3 PD: 掉电位
1 =上电后或通过CLRWDWT指令
0 =通过执行SLEEP指令
- 位2 Z: 零位
1 =算术或逻辑运算的结果为零
0 =算术或逻辑运算的结果不为零
- 位1 DC: 数字进位/数字借位位 (1)
1 =从结果的第4个低位执行进位
0 =结果的第4个低位没有进位
- 位0 C: 携带/借位 (1)
1 =结果的最高位执行进位
0 =结果的最高位没有进位

注1: 对于借用，极性是相反的。减法是通过添加二进制补码来执行的第二操作数。

3.2.2 特殊功能寄存器

特殊功能寄存器是使用的寄存器。该应用程序可以控制所需的操作。设备中的外设功能寄存器与外设的操作有关。在本适当的外围章节中描述数据表。

3.2.3 通用RAM

每个数据存储单元中有多达80个字节的GPR银行。

3.2.3.1 线性访问GPR

通用RAM可以通过访问非库存方法通过FSR。这可以简化访问大型内存结构。参见3.5.2节“线性数据存储”获取更多信息。

3.2.4 通用内存

共有16个字节的公用RAM可供所有人访问银行。

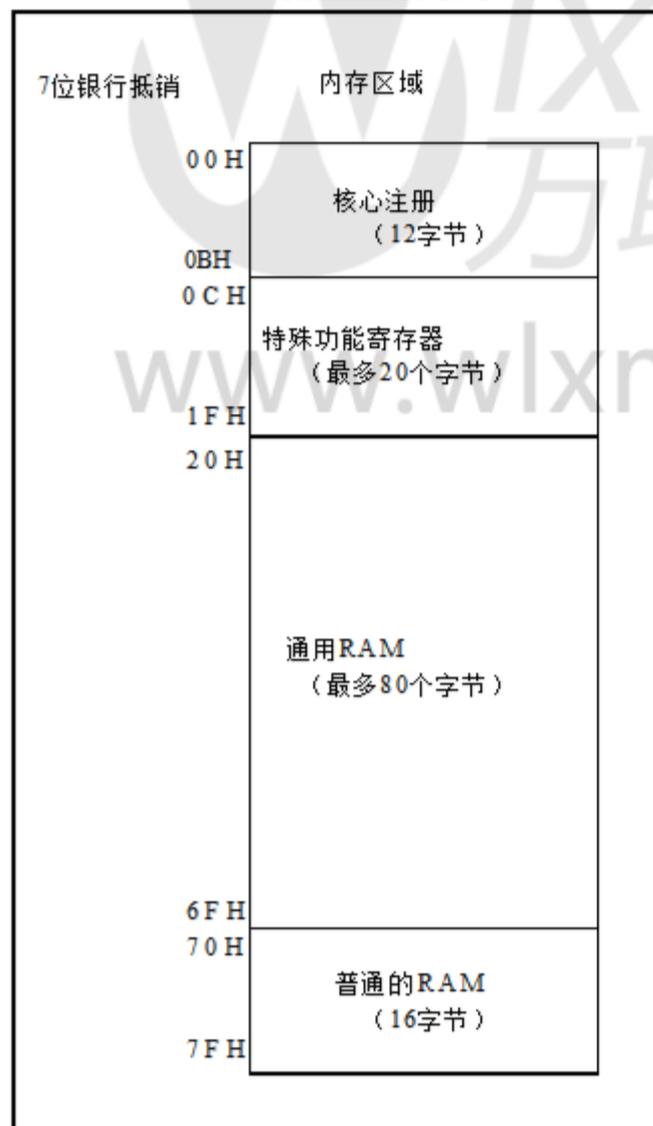
3.2.5 器件存储器映射

设备系列的存储器映射如图所示在表3-2中。

表3-2: 内存映射表

设备	银行	表号
PIC12F / LF1822 / 16F / LF1823	8230-7	表3-3
	8-15	表3-4
	16-23	表3-5
	24-31	表3-6
	31	表3-7

图3-2: 银行存储 PARTITIONING



PIC12F/LF1822/16F/LF1823

表3-3: PIC12F/LF1822/PIC16F/LF1823存储器映射, 银行0-7

	BANK0		BANK1		BANK2		BANK3		BANK4		BANK5		BANK6		BANK7	
000H	INDF0	080H	INDF0	100H	INDF0	180H	INDF0	200H	INDF0	280H	INDF0	300H	INDF0	380H	INDF0	
001H	INDF1	081h	INDF1	101H	INDF1	181H	INDF1	201H	INDF1	281H	INDF1	301H	INDF1	381h	INDF1	
002H	PCL	082h	PCL	102H	PCL	182H	PCL	202H	PCL	282H	PCL	302H	PCL	382h	PCL	
003H	状态	083h	状态	103H	状态	183h	状态	203H	状态	283H	状态	303H	状态	383h	状态	
004H	FSR0L	084h	FSR0L	104H	FSR0L	184H	FSR0L	204H	FSR0L	284H	FSR0L	304H	FSR0L	384h	FSR0L	
005H	FSR0H	085h	FSR0H	105H	FSR0H	185H	FSR0H	205H	FSR0H	285H	FSR0H	305H	FSR0H	385h	FSR0H	
006H	FSR1L	086h	FSR1L	106H	FSR1L	186H	FSR1L	206H	FSR1L	286h	FSR1L	306H	FSR1L	386h	FSR1L	
007H	FSR1H	087h	FSR1H	107H	FSR1H	187h	FSR1H	207H	FSR1H	287h	FSR1H	307H	FSR1H	387h	FSR1H	
008H	BSR	088h	BSR	108H	BSR	188H	BSR	208H	BSR	288H	BSR	308H	BSR	388h	BSR	
009h	WREG	089h	WREG	109H	WREG	189h	WREG	209h	WREG	289h	WREG	309H	WREG	389h	WREG	
00Ah	PCLATH	08Ah	PCLATH	10Ah	PCLATH	18Ah	PCLATH	20Ah	PCLATH	28Ah	PCLATH	30Ah	PCLATH	38Ah	PCLATH	
00Bh	INTCON	08Bh	INTCON	10Bh	INTCON	18Bh	INTCON	20Bh	INTCON	28Bh	INTCON	30Bh	INTCON	38Bh	INTCON	
00Ch	PORTA	08Ch	TRISA	10Ch	LATA	18Ch	ANSELA	20Ch	WPUBA	28Ch	-	30Ch	-	38Ch	-	
00Dh	-	08Dh	-	10Dh	-	18Dh	-	20Dh	-	28Dh	-	30Dh	-	38Dh	-	
00Eh	PORTC (D8Eh)	08Eh	TRISC (100Eh)	10Eh	LATC (18Eh)	18Eh	ANSEL (20Eh)	20Eh	WPUC (28Eh)	28Eh	-30Eh	-	-38Eh	-	-	
00Fh	-08Fh	-	-10Fh	-	-18Fh	-	-20Fh	-	-28Fh	-	-30Fh	-	-38Fh	-	-	
010H	-090h	-	-110H	-	-190h	-	-210h	-	-290h	-	-	310H	-	390H	-	
011H	PIR1	091h	PIE1	111H	CM1CON	091H	EEADRL	211H	SSPBUF	291h	CCPR1L	311H	-	391h	IOCAP	
012h	PIR2	092h	PIE2	112H	CM1CON	112H	EEADRH	212H	SSPADD	292h	CCPR1H	312H	-	392h	IOCAN	
013h	-093h	-	-	113H	CM2CON	093h	EEDATL	213H	SSPMASK	293h	CCP1CON	313H	-	393h	IOCAF	
014H	-094h	-	-	114H	CM2CON	114h	EEDATH	214h	SSPSTAT	294h	PWM1CON	314H	-	394h	-	
015H	TMR0	095h	选项	115H	CMOUT	095H	EECON1	215H	SSPCON	295h	CCP1AS	315H	-	395h	-	
016H	TMR1L	096h	PCON	116H	BORCON	096H	EECON2	216h	SSPCON2	296h	PSTR1CON	316H	-	396h	-	
017H	TMR1H	097h	WDTCON	117H	FVRCON	097h	-	217h	SSPCON3	297H	-	317h	-	397h	-	
018H	T1CON	098h	OSCTUNE	118h	DACCON0	098h	-218h	-	-298h	-	-	318h	-	398h	-	
019h	T1GCON	099h	OSCCON	119H	DACCON1	099h	RCREG	219H	-	299h	-	319h	-	399h	-	
01Ah	TMR2	09Ah	OSSTAT	11Ah	SRCON0	09Ah	TXREG	21Ah	-	29Ah	-	31Ah	-	39Ah	CLKRCON	
01Bh	PR2	09Bh	ADRESL	11Bh	SRCON1	09Bh	SPBRGL	21Bh	-	29Bh	-	31Bh	-39Bh	-	-	
01Ch	T2CON	09Ch	ADRESH	11Ch	-	09Ch	SPBRGH	21Ch	-	29Ch	-	31Ch	-	39Ch	MDCON	
01Dh	-	09Dh	ADCON0	11Dh	APFCON	09Dh	RCSTA	21Dh	-	29Dh	-	31Dh	-	39Dh	MDSRC	
01Eh	CPSCON0	09Eh	ADCON1	11Eh	-	09Eh	TXSTA	21Eh	-29Eh	-	-31Eh	-	39Eh	MDCARL		
01Fh	CPSCON1	09Fh	-11Fh	-	-	09Fh	BAUDCON	21Fh	-29Fh	-	-31Fh	-	39Fh	MDCARH		
单元020h	0A0H	一般目的寄存器	120H	未实现读为0	未实现读为0	未实现读为0	未实现读为0	未实现读为0	未实现读为0	未实现读为0	未实现读为0	未实现读为0	未实现读为0	未实现读为0	未实现读为0	
06Fh	0EFH	一般目的寄存器	16Fh	未实现读为0	未实现读为0	未实现读为0	未实现读为0	未实现读为0	未实现读为0	未实现读为0	未实现读为0	未实现读为0	未实现读为0	未实现读为0	未实现读为0	
070h	0F0H	96字节	170H	未实现读为0	未实现读为0	未实现读为0	未实现读为0	未实现读为0	未实现读为0	未实现读为0	未实现读为0	未实现读为0	未实现读为0	未实现读为0	未实现读为0	
07FH	0FFh	访问70h-7Fh的	17Fh	访问70h-7Fh	1FFh	访问70h-7Fh	27FH	访问70h-7Fh	2FFh	访问70h-7Fh	37FH	访问70h-7Fh	3FFh	访问70h-7Fh	访问70h-7Fh	

传说:
注1: 未实现的数据存储单元, 读为0
仅适用于PIC16F/LF1823

PIC12F/LF1822/16F/LF1823

表3-4:

PIC12F/LF1822/16F/LF1823存储器映像, 银行8-15

	银行8	银行9	银行10	银行11	银行12	银行13	银行14	银行15							
400H	INDF0	480H	INDF0	500H	INDF0	580H	INDF0	600H	INDF0	680H	INDF0	700H	INDF0	780H	INDF0
401H	INDF1	481H	INDF1	501H	INDF1	581H	INDF1	601H	INDF1	681H	INDF1	701H	INDF1	781H	INDF1
402H	PCL	482H	PCL	502H	PCL	582H	PCL	602H	PCL	682H	PCL	702H	PCL	782H	PCL
403H	状态	483H	状态	503H	状态	583H	状态	603H	状态	683H	状态	703H	状态	783H	状态
404H	FSR0L	484H	FSR0L	504H	FSR0L	584H	FSR0L	604H	FSR0L	684H	FSR0L	704H	FSR0L	784H	FSR0L
405H	FSR0H	485H	FSR0H	505H	FSR0H	585H	FSR0H	605H	FSR0H	685H	FSR0H	705H	FSR0H	785H	FSR0H
406H	FSR1L	486H	FSR1L	506H	FSR1L	586H	FSR1L	606H	FSR1L	686H	FSR1L	706H	FSR1L	786H	FSR1L
407H	FSR1H	487H	FSR1H	507H	FSR1H	587H	FSR1H	607H	FSR1H	687H	FSR1H	707H	FSR1H	787H	FSR1H
408H	BSR	488H	BSR	508H	BSR	588H	BSR	608H	BSR	688H	BSR	708H	BSR	788H	BSR
409H	WREG	489H	WREG	509H	WREG	589H	WREG	609H	WREG	689H	WREG	709H	WREG	789H	WREG
40AH	PCLATH	48Ah	PCLATH	50Ah	PCLATH	58Ah	PCLATH	60Ah	PCLATH	68Ah	PCLATH	70Ah	PCLATH	78Ah	PCLATH
40Bh	INTCON	48Bh	INTCON	50Bh	INTCON	58Bh	INTCON	60Bh	INTCON	68Bh	INTCON	70Bh	INTCON	78Bh	INTCON
40Ch	-	48Ch	-	50Ch	-	58Ch	-	60Ch	-	68Ch	-	70Ch	-	78Ch	-
40Dh	-	48Dh	-	50Dh	-	58Dh	-	60Dh	-	68Dh	-	70Dh	-	78Dh	-
40Eh	-	48Eh	-	50Eh	-	58Eh	-	60Eh	-	68Eh	-	70Eh	-	78Eh	-
40Fh	-	48Fh	-	50Fh	-	58Fh	-	60Fh	-	68Fh	-	70Fh	-	78Fh	-
410H	-	490h	-	510H	-	590H	-	610H	-	690h	-	710H	-	790h	-
411H	-	491h	-	511h	-	591h	-	611H	-	691h	-	711H	-	791h	-
412H	-	492h	-	512H	-	592h	-	612H	-	692H	-	712h	-	792H	-
413H	-	493h	-	513h	-	593h	-	613h	-	693h	-	713h	-	793h	-
414H	-	494h	-	514H	-	594h	-	614h	-	694h	-	714h	-	794h	-
415h	-	495h	-	515h	-	595h	-	615h	-	695h	-	715h	-	795h	-
416h	-	496h	-	516h	-	596h	-	616H	-	696H	-	716h	-	796h	-
417H	-	497h	-	517h	-	597h	-	617h	-	697H	-	717h	-	797h	-
418h	-	498h	-	518h	-	598h	-	618H	-	698h	-	718H	-	798h	-
419H	-	499h	-	519h	-	599h	-	619h	-	699h	-	719h	-	799h	-
41Ah	-	49Ah	-	51Ah	-	59Ah	-	61Ah	-	69Ah	-	71Ah	-	79Ah	-
41Bh	-	49Bh	-	51Bh	-	59Bh	-	61Bh	-	69Bh	-	71Bh	-	79Bh	-
41Ch	-	49Ch	-	51Ch	-	59Ch	-	61Ch	-	69Ch	-	71Ch	-	79Ch	-
41Dh	-	49Dh	-	51Dh	-	59Dh	-	61Dh	-	69Dh	-	71Dh	-	79Dh	-
41Eh	-	49Eh	-	51Eh	-	59Eh	-	61Eh	-	69Eh	-	71Eh	-	79Eh	-
41Fh	-	49Fh	-	51Fh	-	59Fh	-	61Fh	-	69Fh	-	71Fh	-	79Fh	-
420H	-	4A0h	-	520H	-	5A0h	-	620H	-	6A0h	-	720H	-	7A0h	-
未实现 读为0	-														
46Fh	-	4EFh	-	56Fh	-	5EFh	-	66FH	-	6EFh	-	76Fh	-	7EFh	-
470h	-	4F0h	-	570H	-	5F0h	-	670H	-	6F0h	-	770h	-	7F0h	-
访问 70h - 7Fh	-														
47Fh	-	4FFh	-	57Fh	-	5FFH	-	67FH	-	6FFh	-	77Fh	-	地址为7FFh	-

传说:

=未实现的数据存储单元, 读为0

PIC12F/16F/1822/1823

表3-5: PIC12F/16F/1822/1823存储器映像, 银行16-23

	BANK16		BANK17		BANK18		BANK19		BANK20		BANK21		BANK22		BANK23
800H	INDF0	880H	INDF0	900H	INDF0	980H	INDF0	A00H	INDF0	A80H	INDF0	B00h	INDF0	B80h	INDF0
801H	INDF1	881h	INDF1	901H	INDF1	981h	INDF1	A01H	INDF1	A81h	INDF1	B01h	INDF1	B81h	INDF1
802H	PCL	882h	PCL	902H	PCL	982h	PCL	A02h	PCL	A82h	PCL	B02h	PCL	B82h	PCL
803H	状态	883h	状态	903h	状态	983H	状态	A03h	状态	A83h	状态	B03h	状态	B83h	状态
804h	FSR0L	884h	FSR0L	904H	FSR0L	984h	FSR0L	A04h	FSR0L	A84h	FSR0L	B04h	FSR0L	B84h	FSR0L
805H	FSR0H	885h	FSR0H	905h	FSR0H	985h	FSR0H	A05h	FSR0H	A85h	FSR0H	B05h	FSR0H	B85h	FSR0H
806H	FSR1L	886h	FSR1L	906H	FSR1L	986h	FSR1L	A06h	FSR1L	A86h	FSR1L	B06h	FSR1L	B86h	FSR1L
807h	FSR1H	887h	FSR1H	907H	FSR1H	987h	FSR1H	A07h	FSR1H	A87h	FSR1H	B07h	FSR1H	B87h	FSR1H
808H	BSR	888H	BSR	908H	BSR	988H	BSR	A08h	BSR	A88h	BSR	B08h	BSR	B88h	BSR
809h	WREG	889h	WREG	909h	WREG	989h	WREG	A09h	WREG	A89h	WREG	B09h	WREG	B89h	WREG
80Ah	PCLATH	88Ah	PCLATH	90Ah	PCLATH	98Ah	PCLATH	A0Ah	PCLATH	A8Ah	PCLATH	B0Ah	PCLATH	B8Ah	PCLATH
80Bh	INTCON	88Bh	INTCON	90Bh	INTCON	98Bh	INTCON	A0Bh	INTCON	A8Bh	INTCON	B0Bh	INTCON	B8Bh	INTCON
80Ch	-	88Ch	-	90Ch	-	98Ch	-	A0Ch	-	A8Ch	-	B0Ch	-	B8Ch	-
80Dh	-	88Dh	-	90Dh	-	98Dh	-	A0Dh	-	A8Dh	-	B0Dh	-	B8Dh	-
80Eh	-88Eh	-	-90Eh	-	-98Eh	-	-A0Eh	-	-A8Eh	-	-B0Eh	-	-B8Eh	-	-
80Fh	-88Fh	-	-90Fh	-	-98Fh	-	-A0Fh	-	-A8Fh	-	-B0Fh	-	-B8Fh	-	-
810H	-890h	-	-910h	-	-990h	-	-A10h	-	-A90h	-	-B10h	-	-B90h	-	-
811h	-891h	-	-911h	-	-991h	-	-A11h	-	-A91h	-	-B11h	-	-B91h	-	-
812h	-892h	-	-912h	-	-992h	-	-A12h	-	-A92h	-	-B12h	-	-B92h	-	-
813h	-893h	-	-913h	-	-993h	-	-A13h	-	-A93h	-	-B13h	-	-B93h	-	-
814h	-894h	-	-914h	-	-994h	-	-A14h	-	-A94h	-	-B14h	-	-B94h	-	-
815H	-895h	-	-915h	-	-995h	-	-A15h	-	-A95h	-	-B15h	-	-B95h	-	-
816h	-896h	-	-916h	-	-996h	-	-A16h	-	-A96h	-	-B16h	-	-B96h	-	-
817h	-897h	-	-917h	-	-997h	-	-A17h	-	-A97h	-	-B17h	-	-B97h	-	-
818H	-898h	-	-918h	-	-998h	-	-A18h	-	-A98h	-	-B18h	-	-B98h	-	-
819h	-899h	-	-919h	-	-999h	-	-A19h	-	-A99h	-	-B19h	-	-B99h	-	-
81Ah	-89Ah	-	-91Ah	-	-99Ah	-	-A1Ah	-	-A9Ah	-	-B1Ah	-	-B9Ah	-	-
81Bh	-89Bh	-	-91Bh	-	-99Bh	-	-A1Bh	-	-A9Bh	-	-B1Bh	-	-B9Bh	-	-
81Ch	-	89Ch	-	91Ch	-	99Ch	-	A1Ch	-	A9Ch	-	B1Ch	-	B9Ch	-
81Dh	-	89Dh	-	91Dh	-	99Dh	-	A1Dh	-	A9Dh	-	B1Dh	-	B9Dh	-
81Eh	-89Eh	-	-91Eh	-	-99Eh	-	-A1Eh	-	-A9Eh	-	-B1Eh	-	-B9Eh	-	-
81Fh	-89Fh	-	-91Fh	-	-99Fh	-	-A1Fh	-	-A9Fh	-	-B1Fh	-	-B9Fh	-	-
820H	-	8A0h	-	920H	-	9A0h	-	A20H	-	AA0h	-	B20H	-	BA0h	-
	未实现 读为0	未实现 读为0	未实现 读为0	未实现 读为0	未实现 读为0	未实现 读为0	未实现 读为0	未实现 读为0	未实现 读为0	未实现 读为0	未实现 读为0	未实现 读为0	未实现 读为0	未实现 读为0	未实现 读为0
86Fh	-	8EFh	-	96Fh	-	9EFh	-	A6Fh	-	AEFh	-	B6Fh	-	BEFh	-
870H	访问 70h-7Fh	8F0H	访问 70h-7Fh	970H	访问 70h-7Fh	9F0h	访问 70h-7Fh	A70h	访问 70h-7Fh	AF0h	访问 70h-7Fh	B70h	访问 70h-7Fh	BF0h	访问 70h-7Fh
87Fh	-	8FFH	-	97Fh	-	9FFH	-	A7Fh	-	AFFh	-	B7Fh	-	BFFh	-
传说:	=未实现的数据存储单元, 读为0														

PIC12F / LF1822 / 16F / LF1823

表3-7: PIC12F / LF1822 / 16F / LF1823
记忆地图，银行31

31号银行	
FA0h	未实现 读为0
FE3h	
FE4h	STATUS_SHAD
FE5h	WREG_SHAD
FE6h	BSR_SHAD
7FE7h	PCLATH_SHAD
FE8h	FSR0L_SHAD
FE9h	FSR0H_SHAD
FEAh	FSR1L_SHAD
FEBh	FSR1H_SHAD
FECh	-
FEDh	STKPTR
FEEh	TOSL
FEFh	胡说

传说:  =未实现的数据存储单元，
read as '0'.

3.2.6 特殊功能寄存器 概要

器件的特殊功能寄存器摘要
家庭如下:

设备	银行 (S)	页码
PIC12F / LF1822 / 16F / LF1823	0 3	1
	1 3	2
	2 3	3
	3 3	4
	4 3	5
	5 3	6
	6 3	7
	7 3	8
	8 3	9
	9-30	40
	31	41



PIC12F / LF1822 / 16F / LF1823

表3-8: 特殊功能注册摘要

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	所有的价值 其他重置	
银行0												
000h	INDF0	寻址此位置使用FSR0H / FSR0L的内容来寻址数据存储器 (不是物理寄存器)								xxxx xxxx	xxxx xxxx	
001h	INDF1	寻址此位置使用FSR1H / FSR1L的内容来寻址数据存储器 (不是物理寄存器)								xxxx xxxx	xxxx xxxx	
002h	PCL	程序计数器(PC)最低有效字节								0000 0000	0000 0000	
003h	状态	-	-	-至	-	PD	Z	D	C	C	--- 1 1000 --- q quuu	
004h	FSR0L	间接数据存储器地址0低位指针								0000 0000	uuuu uuuu	
005h	FSR0H	间接数据存储器地址0高指针								0000 0000	0000 0000	
006h	FSR1L	间接数据存储器地址1低位指针								0000 0000	uuuu uuuu	
007h	FSR1H	间接数据存储器地址1高指针								0000 0000	0000 0000	
008h	BSR	-	-	-	BSR <4: 0>					--- 0 0000 --- 0 0000		
009h	WREG	工作寄存器								0000 0000	uuuu uuuu	
00Ah	IO/LATH	-	写缓冲区用于程序计数器的高7位								-000 0000	-000 0000
00Bh	INTCON	GIE	PEIE	TMR0IE	INTE	IOCFE	TMR0IF	INTF	IOCF	0000 0000	0000 0000	
00Ch	PORTA	-	-	RA5	RA4	RA3	RA2	RA1	RA0	--xx xxxx	--xx xxxx	
00Dh	-	未实现								-	-	
00Eh	PORTC (2)	-	-	RC5	RC4	RC3	RC2	RC1	RC0	--xx xxxx	--xx xxxx	
00Fh	-	未实现								-	-	
010H	-	未实现								-	-	
011h	PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSP1IF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000	
012h	PIR2	OSFIF	C2IF (2)	C1IF	EEIF	BCL1IF	-	-	-	0000 0 ---	0000 0 ---	
013h	-	未实现								-	-	
014H	-	未实现								-	-	
015H	TMR0	Timer0模块寄存器								xxxx xxxx	uuuu uuuu	
016H	TMR1L	保持寄存器为16位TMR1寄存器的最低有效字节								xxxx xxxx	uuuu uuuu	
017H	TMR1H	保持寄存器为16位TMR1寄存器的最高有效字节								xxxx xxxx	uuuu uuuu	
018H	T1CON	TMR1CS	TMR1C0	T1CKPS <1: 0>	T1OSCN	T1SYN	TMR1ON	000 00-0 uuuu uu-u				
019h	T1GCON	TMR1GET	T1GPO	T1GTM	T1GSPM	T1GGO	T1GVAL	T1GSS <1: 0> 0000 0x00 uuuu uxuu				
01Ah	TMR2	Timer2模块寄存器								0000 0000	0000 0000	
01Bh	PR2	Timer2周期寄存器								1111 1111	1111 1111	
01Ch	T2CON	-	T2OUTPS <3: 0>				TMR2ON		T2CKPS <1: 0> 000 0000 -000 0000			
01Dh	-	未实现								-	-	
01EH	CPSCON0	CPSON	CPSRM	-	-	CPSRNG <1: 0>		CPSOUT	T0XCS	000-- 0000 00-- 0000		
01FH	CPSCON1	-	-	-	-	CPSCH <3: 2>		(2)CPSCH <1: 0>		---- 0000 ---- 0000		

传说: x=未知, u=不变, q=值取决于条件, -=未实现, r=保留.

注意 1: 这些寄存器可以从任何银行寻址.
2: 仅限PIC16F / LF1823.

PIC12F / LF1822 / 16F / LF1823

表3-8: 特别职务注册摘要 (续)

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	所有的价值 其他 重置	
银行1												
080h	INDF0	寻址此位置使用FSR0H / FSR0L的内容来寻址数据存储器 (不是物理寄存器)								xxxx xxxx	xxxx xxxx	
081h	INDF1	寻址此位置使用FSR1H / FSR1L的内容来寻址数据存储器 (不是物理寄存器)								xxxx xxxx	xxxx xxxx	
082h	PCCL	程序计数器(PC)最低有效字节								0000 0000	0000 0000	
083h	状态	-	-	-至	-	PD	Z	D	C	C	--- 1 1000	--- q quuu
084h	FSR0L	间接数据存储器地址0低位指针								0000 0000	uuuu uuuu	
085h	FSR0H	间接数据存储器地址0高指针								0000 0000	0000 0000	
086h	FSR1L	间接数据存储器地址1低位指针								0000 0000	uuuu uuuu	
087h	FSR1H	间接数据存储器地址1高指针								0000 0000	0000 0000	
088h	BSR	BSR <4: 0>								--- 0 0000	--- 0 0000	
089h	WREG	工作寄存器								0000 0000	uuuu uuuu	
08Ah	WOLATH	写缓冲区用于程序计数器的高7位								-000 0000	-000 0000	
08Bh	INTCON	GIE	PEIE	TMR0IE	INTE	IOCFIE	TMR0IF	INTF	IOCFIF	0000 000x	0000 000u	
08Ch	TRISA	TRISA5 TRISA4 TRISA3 TRISA2 TRISA1 TRISA0								11 1111	- 11 1111	
08Dh	-	未实现								-	-	
08Eh	TRISC (2)	TRISC5 TRISC4 TRISC3 TRISC2 TRISC1 TRISC0								11 1111	- 11 1111	
08Fh	-	未实现								-	-	
090h	-	未实现								-	-	
091h	PIE1	TMR1GIE	RCIE	TXIE	SSP1IE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000		
092h	PIE2	OSFIE	C2IE (2)	C1IE	EEIE	BCL1IE	-	-	-	0000 0 --	0000 0 --	
093h	-	未实现								-	-	
094h	-	未实现								-	-	
095h	OPTION REG	WPUEN	INTEDG	TMR0CS	TMR0SE	PSA	PS <2: 0>			1111 1111	1111 1111	
096h	PCON	STKOVF	STKUNF	-	-RMCLR	RI	POR	BOR	00-- 11qq	qq-- qquu		
097h	WDTCON	WDTPS <4: 0>								SWDTEN	- 01 0110	- 01 0110
098h	OSCTUNE	TUN <5: 0>								--00 0000	--00 0000	
099h	OSCCON	SPLLEN				IRCF <3: 0>		-scs <1: 0>		0011 1-00	0011 1-00	
09Ah	OSCSTAT	T1OSCR	PLLR	OSTS	HFIOFR	HFIOFL	MFIOFR	LFIOFR	HFIOF	110q0 0q00	qqqq qq0q	
09Bh	ADRESL	A/D结果寄存器低								xxxx xxxx	uuuu uuuu	
09Ch	ADRESH	A/D结果寄存器为高								xxxx xxxx	uuuu uuuu	
09Dh	ADCON0	CHS <4: 0>								GO / DONE	-000 0000	-000 0000
09Eh	ADCON1	ADFM	ADCS <2: 0>				-	-	ADPREF <1: 0>	0000 - 00	0000 --00	
09Fh	-	未实现								-	-	

传说: x=未知, u=不变, q=值取决于条件, -=未实现, r=保留.

注意 1: 这些寄存器可以从任何银行寻址.
2: 仅限PIC16F / LF1823.

PIC12F / LF1822 / 16F / LF1823

表3-8: 特别职务注册摘要 (续)

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	所有的价值 其他重	
银行 2												
100h	INDF0	寻址此位置使用FSR0H / FSR0L的内容来寻址数据存储器 (不是物理寄存器)								xxxx xxxx	xxxx xxxx	
101h	INDF1	寻址此位置使用FSR1H / FSR1L的内容来寻址数据存储器 (不是物理寄存器)								xxxx xxxx	xxxx xxxx	
102h	PCCL	程序计数器 (PC) 最低有效字节								0000 0000	0000 0000	
103h	状态	-	-	- 至	-	PD	Z D C	C		--- 1 1000	--- q uuu	
104h	FSR0L	间接数据存储器地址0低位指针								0000 0000	uuuu uuuu	
105h	FSR0H	间接数据存储器地址0高指针								0000 0000	0000 0000	
106h	FSR1L	间接数据存储器地址1低位指针								0000 0000	uuuu uuuu	
107h	FSR1H	间接数据存储器地址1高指针								0000 0000	0000 0000	
108h	BSR	-	-	-	-	BSR <4: 0>				--- 0 0000	--- 0 0000	
109h	WREG	工作寄存器								0000 0000	uuuu uuuu	
10Ah	H0LATH	-	写缓冲区用于程序计数器的高7位								-000 0000	-000 0000
10Bh	INTCON	GIE	PEIE	TMR0IE	INTE	IOCF	TMR0IF	INTF	IOCF	0000 0000	0000 0000	
10Ch	LATA	-	-LATA5	LATA4	-LATA2	LATA1	LATA0			--xx -xxx	--uu -uuu	
10Dh	-	未实现								-	-	
10Eh	LATC (2)	-	-	LATC5	LATC4	LATC3	LATC2	LATC1	LATC0	--xx xxxx	--uu uuuu	
10Fh	-	未实现								-	-	
110h	-	未实现								-	-	
111h	CM1CON0	C1ON	C1OUT	C1OE	C1POL	-	C1SP	C1HYS	C1SYNC	0000 -100	0000 -100	
112h	CM1CON1	C1INTF	C1INTN	C1PCH <1: 0>		-	-	C1NCH1 (2)	C1NCH0	0000 ---	0 0000 --- 0	
113h	CM2CON0	(2)ON	C2OUT	C2OE	C2POL	-	C2SP	C2HYS	C2SYNC	0000 -100	0000 -100	
114h	CM2CON1	(2)INTF	C2INTN	C2PCH <1: 0>		-	-	C2NCH <1: 0>		0000 - 00	0000 --00	
115h	CMOUT	-	-	-	-	-	-	MC2OUT (2)	MC1OUT	---00	---00	
116h	BORCON	SBOREN	-	-	-	-	-	-	BORRDY 1	--- ---	q u --- - u	
117h	FVRCON	FVREN	FVRRDY	保留的	保留的	CDAFVR <1: 0>		ADFVR <1: 0>	0qrr 0000	0qrr 0000		
118h内	DACCON0	DACEN	DACLPS	DACOE	---	DACPSS <1: 0>		---	---	000- 00--	000- 00--	
119h	DACCON1	---	---	---	---	DACR <4: 0>				--- 0 0000	--- 0 0000	
11Ah	SRCON0	SRLEN	SRCLK <2: 0>			SRQEN	SRNOEN	SRPS	SRPR	0000 0000	0000 0000	
11Bh	SRCON1	SRSPE	SRSCKE	SRSCE	(2)SRSC1E	SRRPE	SRRCKE	SRRC2E	SRRC1E	0000 0000	0000 0000	
11Ch	-	未实现								-	-	
11Dh	APFCON	RXDTS	HSDOSEL	SSSEL	---	T1GSEL	TXCKSE	P1BSEL	CCP1SEL	000- 0000	000- 0000	
11Eh	-	未实现								-	-	
11Fh	-	未实现								-	-	

传说: x = 未知, u = 不变, q = 值取决于条件, - = 未实现, r = 保留.

阴影位置未实现, 读为0.

注意 1: 这些寄存器可以从任何银行寻址.

2: 仅限PIC16F / LF1823.

PIC12F / LF1822 / 16F / LF1823

表3-8: 特别职务注册摘要 (续)

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR, 其他 重置	所有的价值 其他 重置	
银行3												
180h	INDF0	寻址此位置使用FSR0H / FSR0L的内容来寻址数据存储器 (不是物理寄存器)								xxxx xxxx	xxxx xxxx	
181h	INDF1	寻址此位置使用FSR1H / FSR1L的内容来寻址数据存储器 (不是物理寄存器)								xxxx xxxx	xxxx xxxx	
182h	PCL	程序计数器(PC)最低有效字节								0000 0000	0000 0000	
183h	状态	-	-	- 至	-	PD	Z	D	C	C	--- 1 1000	--- q quuu
184h	FSR0L	间接数据存储器地址0低位指针								0000 0000	uuuu uuuu	
185h	FSR0H	间接数据存储器地址0高指针								0000 0000	0000 0000	
186h	FSR1L	间接数据存储器地址1低位指针								0000 0000	uuuu uuuu	
187h	FSR1H	间接数据存储器地址1高指针								0000 0000	0000 0000	
188h	BSR	-	-	-	-	BSR <4: 0>				--- 0 0000	--- 0 0000	
189h	WREG	工作寄存器								0000 0000	uuuu uuuu	
18Ah	HOLATH	-	写缓冲区用于程序计数器的高7位								-000 0000	-000 0000
18Bh	INTCON	GIE	PEIE	TMR0IE	INTE	IOCFE	TMR0IF	INTF	IOCF	0000 000x	0000 000u	
18Ch	ANSELA	-	-	-	ANSA4	-	ANSA2	ANSA1	ANSA0	--- 1 -111	--- 1 -111	
18Dh	-	未实现								-	-	
18Eh	ANSELC	(2) -	-	-	-	ANSC3	ANSC2	ANSC1	ANSC0	---- 1111	---- 1111	
18Fh	-	未实现								-	-	
190H	-	未实现								-	-	
191H	EEADRL	EEPROM / 程序存储器地址寄存器低字节								0000 0000	0000 0000	
192H	EEADRH	-	EEPROM / 程序存储器地址寄存器高字节								-000 0000	-000 0000
193h	EEDATL	EEPROM / 程序存储器读数据寄存器低字节								xxxx xxxx	uuuu uuuu	
194h	EEDATH	-	EEPROM / 程序存储器读数据寄存器高字节								--xx xxxx	--uu uuuu
195H	EECON1	EEPGD	CFG5	LWLO	自由	WRERR	WR	RD		0000 x000	0000 q000	
196H	EECON2	EEPROM控制寄存器2								0000 0000	0000 0000	
197h	-	未实现								-	-	
198h	-	未实现								-	-	
199h	RCREG	USART接收数据寄存器								0000 0000	0000 0000	
19Ah	TXREG	USART发送数据寄存器								0000 0000	0000 0000	
19Bh	SPBRGL	波特率发生器数据寄存器低								0000 0000	0000 0000	
19Ch	SPBRGH	波特率发生器数据寄存器高								0000 0000	0000 0000	
19Dh	RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x	
19Eh	TXSTA	中国证监领X9		TXEN	同步	SEnDB	BRGH	TRMT	TX9D	0000 0010	0000 0010	
19Fh	BAUDCON	ABDOVF	RCIDL	-	SCKP	BRG16	-WUE		ABDEN	01-0 0-00	01-0 0-00	

传说: x=未知, u=不变, q=值取决于条件, -=未实现, r=保留.

注意 1: 这些寄存器可以从任何银行寻址.
2: 仅限PIC16F / LF1823.

PIC12F / LF1822 / 16F / LF1823

表3-8: 特别职务注册摘要 (续)

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	所有的价值 其他重	
银行4												
200h	INDF0	寻址此位置使用FSR0H / FSR0L的内容来寻址数据存储器 (不是物理寄存器)								xxxx xxxx	xxxx xxxx	
201h	INDF1	寻址此位置使用FSR1H / FSR1L的内容来寻址数据存储器 (不是物理寄存器)								xxxx xxxx	xxxx xxxx	
202h	PCL	程序计数器 (PC) 最低有效字节								0000 0000	0000 0000	
203h	状态	-	-	- 至	-	PD	Z	D	C	C	--- 1 1000 --- q quuu	
204h	FSR0L	间接数据存储器地址0低位指针								0000 0000	uuuu uuuu	
205h	FSR0H	间接数据存储器地址0高指针								0000 0000	0000 0000	
206h	FSR1L	间接数据存储器地址1低位指针								0000 0000	uuuu uuuu	
207h	FSR1H	间接数据存储器地址1高指针								0000 0000	0000 0000	
208h	BSR	-	-	-	-	BSR <4: 0>				--- 0 0000 --- 0 0000		
209h	WREG	工作寄存器								0000 0000	uuuu uuuu	
20Ah	HOLATH	-	写缓冲区用于程序计数器的高7位								-000 0000	-000 0000
20Bh	INTCON	GIE	PEIE	TMR0IE	INTE	IOCFE	TMR0IF	INTF	IOCF	0000 0000	0000 0000	
20Ch	WPUA	-	-	WPUA5	WPUA4	WPUA3	WPUA2	WPUA1	WPUA0	011 1111	- 11 1111	
20Dh	-	未实现								-	-	
20Eh	WPUC (2)	-	-	WPUC5	WPUC4	WPUC3	WPUC2	WPUC1	WPUC0	- 11 1111	- 11 1111	
20Fh	-	未实现								-	-	
210h	-	未实现								-	-	
211h	SSP1BUF	同步串行端口接收缓冲器/发送寄存器								xxxx xxxx	uuuu uuuu	
212h	SSP1ADD	ADD <7: 0>								0000 0000	0000 0000	
213h	SSP1MSK	MSK <7: 0>								1111 1111	1111 1111	
214h	SSP1STAT	SMP	CKE	d / A	PS		R / W	UA	BF	0000 0000	0000 0000	
215h	SSP1CON1	WCOL	SSPOV	SSPEN	CKP	SSPM <3: 0>				0000 0000	0000 0000	
216h	SSP1CON2	GCEN	ACKSTAT	TACKDT	ACKEN	RCEN	钢笔	RSEN	SEN	0000 0000	0000 0000	
217h	SSP1CON3	ACKTIM	PCIE	SCIE	BOEN	SDAHT	SBCDE	一只母鸡	DHEN	0000 0000	0000 0000	
218h	-	未实现								-	-	
219h	-	未实现								-	-	
21Ah	-	未实现								-	-	
21Bh	-	未实现								-	-	
21Ch	-	未实现								-	-	
21Dh	-	未实现								-	-	
21Eh	-	未实现								-	-	
21Fh	-	未实现								-	-	

传说: x=未知, u=不变, q=值取决于条件, -=未实现, r=保留.

阴影位置未实现, 读为0.

注意 1: 这些寄存器可以从任何银行寻址.

2: 仅限PIC16F / LF1823.

PIC12F / LF1822 / 16F / LF1823

表3-8: 特别职务注册摘要 (续)

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	所有的价值 其他 重置	
银行5												
280h	INDF0	寻址此位置使用FSR0H / FSR0L的内容来寻址数据存储器 (不是物理寄存器)								XXXX XXXX	XXXX XXXX	
281h	INDF1	寻址此位置使用FSR1H / FSR1L的内容来寻址数据存储器 (不是物理寄存器)								XXXX XXXX	XXXX XXXX	
282h	PCL	程序计数器(PC)最低有效字节								0000 0000	0000 0000	
283h	状态	-	-	- 至	-	PD	Z	D	C	C	--- 1 1000 --- q quuu	
284h	FSR0L	间接数据存储器地址0低位指针								0000 0000	uuuu uuuu	
(1)	FSR0H	间接数据存储器地址0高指针								0000 0000	0000 0000	
286h	FSR1L	间接数据存储器地址1低位指针								0000 0000	uuuu uuuu	
287h	FSR1H	间接数据存储器地址1高指针								0000 0000	0000 0000	
288h	BSR	-	-	-	-	BSR <4: 0>				--- 0 0000	--- 0 0000	
289h	WREG	工作寄存器								0000 0000	uuuu uuuu	
28Ah	WOLATH	-	写缓冲区用于程序计数器的高7位								-000 0000	-000 0000
28Bh	INTCON	GIE	PEIE	TMR0IE	INTE	IOCFE	TMR0IF	INTF	IOCF	0000 000x	0000 000u	
28Ch	-	未实现								-	-	
28Dh	-	未实现								-	-	
28Eh	-	未实现								-	-	
28Fh	-	未实现								-	-	
290H	-	未实现								-	-	
291h	CCPR1L	捕捉/比较/PWM寄存器1(LSB)								XXXX XXXX	uuuu uuuu	
292h	CCPR1H	捕捉/比较/PWM寄存器1(MSB)								XXXX XXXX	uuuu uuuu	
293H	CCP1CON	P1M <1: 0>		DC1B <1: 0>		CCP1M <3: 0>				0000 0000	0000 0000	
294h	PWM1CON	P1RSEN				P1DC <6: 0>				0000 0000	0000 0000	
295h	CCP1AS	CCP1ASE		CCP1AS <2: 0>		PSS1AC <1: 0>		PSS1BD <1: 0>		0000 0000	0000 0000	
296h	PSTR1CON	-	-	-	STR1SYN	STR1D	STR1C	STR1B	STR1A	--- 0 0001	--- 0 0001	
297H	-	未实现								-	-	
298H	-	未实现								-	-	
299h	-	未实现								-	-	
29Ah	-	未实现								-	-	
29Bh	-	未实现								-	-	
29Ch	-	未实现								-	-	
29Dh	-	未实现								-	-	
29Eh	-	未实现								-	-	
29Fh	-	未实现								-	-	

传说: x=未知, u=不变, q=值取决于条件, -=未实现, r=保留.

阴影位置未实现, 读为0.

注意 1: 这些寄存器可以从任何银行寻址.

2: 仅限PIC16F / LF1823.

PIC12F / LF1822 / 16F / LF1823

表3-8: 特别职务注册摘要 (续)

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	所有的其他 寄存器	
银行 6												
300h	INDF0	寻址此位置使用FSR0H / FSR0L的内容来寻址数据存储器 (不是物理寄存器)								xxxx xxxx	xxxx xxxx	
301h	INDF1	寻址此位置使用FSR1H / FSR1L的内容来寻址数据存储器 (不是物理寄存器)								xxxx xxxx	xxxx xxxx	
302h	PCCL	程序计数器 (PC) 最低有效字节								0000 0000	0000 0000	
303h	状态	-	-	- 至	-	PD	Z	D	C	---	1 1000 --- q quuu	
304h	FSR0L	间接数据存储器地址0低位指针								0000 0000	uuuu uuuu	
305h	FSR0H	间接数据存储器地址0高指针								0000 0000	0000 0000	
306h	FSR1L	间接数据存储器地址1低位指针								0000 0000	uuuu uuuu	
307h	FSR1H	间接数据存储器地址1高指针								0000 0000	0000 0000	
308h	BSR	-	-	-	-	BSR <4: 0>				---	0 0000 --- 0 0000	
309h	WREG	工作寄存器								0000 0000	uuuu uuuu	
30Ah	H0LATH	-	写缓冲区用于程序计数器的高7位								-000 0000	-000 0000
30Bh	INTCON	GIE	PEIE	TMR0IE	INTE	IOCF	TMR0IF	INTF	IOCF	0000 0000	0000 0000	
30Ch	-	未实现								-	-	
30Dh	-	未实现								-	-	
30Eh	-	未实现								-	-	
30Fh	-	未实现								-	-	
310H	-	未实现								-	-	
311H	-	未实现								-	-	
312H	-	未实现								-	-	
313H	-	未实现								-	-	
314H	-	未实现								-	-	
315H	-	未实现								-	-	
316H	-	未实现								-	-	
317h	-	未实现								-	-	
318h	-	未实现								-	-	
319h	-	未实现								-	-	
31Ah	-	未实现								-	-	
31Bh	-	未实现								-	-	
31Ch	-	未实现								-	-	
31DH	-	未实现								-	-	
31Eh	-	未实现								-	-	
31FH	-	未实现								-	-	

传说: x=未知, u=不变, q=值取决于条件, -=未实现, r=保留.

阴影位置未实现, 读为0.

注意 1: 这些寄存器可以从任何银行寻址.

2: 仅限PIC16F / LF1823.

PIC12F / LF1822 / 16F / LF1823

表3-8: 特别职务注册摘要 (续)

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	所有的价值 其他 重置	
银行7												
380h	INDF0	寻址此位置使用FSR0H / FSR0L的内容来寻址数据存储器 (不是物理寄存器)								XXXX XXXX	XXXX XXXX	
381h	INDF1	寻址此位置使用FSR1H / FSR1L的内容来寻址数据存储器 (不是物理寄存器)								XXXX XXXX	XXXX XXXX	
382h	PCL	程序计数器(PC)最低有效字节								0000 0000	0000 0000	
383h	状态	-	-	- 至	-	PD	Z	D	C	C	--- 1 1000 --- q quuu	
384h	FSR0L	间接数据存储器地址0低位指针								0000 0000	uuuu uuuu	
385h	FSR0H	间接数据存储器地址0高指针								0000 0000	0000 0000	
386h	FSR1L	间接数据存储器地址1低位指针								0000 0000	uuuu uuuu	
387h	FSR1H	间接数据存储器地址1高指针								0000 0000	0000 0000	
388h	BSR	-	-	-	-	BSR <4: 0>				--- 0 0000 --- 0 0000		
389h	WREG	工作寄存器								0000 0000	uuuu uuuu	
38Ah	WOLATH	-	写缓冲区用于程序计数器的高7位								-000 0000	-000 0000
38Bh	INTCON	GIE	PEIE	TMR0IE	INTE	IOCFIE	TMR0IF	INTF	IOCFIF	0000 000x	0000 000u	
38Ch	-	未实现								-	-	
38Dh	-	未实现								-	-	
38Eh	-	未实现								-	-	
38Fh	-	未实现								-	-	
390h	-	未实现								-	-	
391h	IOCAP	-	-	IOCAP5	IOCAP4	IOCAP3	IOCAP2	IOCAP1	IOCAP0	--00 0000	--00 0000	
392h	IOCAN	-	-	IOCAN5	IOCAN4	IOCAN3	IOCAN2	IOCAN1	IOCAN0	0-00 0000	--00 0000	
393h	IOCAF	-	-	IOCAF5	IOCAF4	IOCAF3	IOCAF2	IOCAF1	IOCAF0	0-00 0000	--00 0000	
394h	-	未实现								-	-	
395h	-	未实现								-	-	
396h	-	未实现								-	-	
397h	-	未实现								-	-	
398h	-	未实现								-	-	
399h	-	未实现								-	-	
39Ah	CLKRCON	CLKREN	CLKROE	ECLKRSLR	CLKRDC <1: 0>		CLKRDIV <2: 0>			0011 0000	0011 0000	
39Bh	-	未实现								-	-	
39Ch	MDCON	MDEN	MDOE	MDSLRL	MDOPL	MDOOUT	-	-	MDBI	0010 --- 0 0010 --- 0		
39Dh	MDSRC	MDMSODIS	-	-	-	MDMS <3: 0>			x --- xxxx	u --- uuuu		
39Eh	MDCARL	MDCLOD	MDCLPOL	MDCLSYNC	MDCL <3: 0>			xxx-xxxx	uuu-uuuu			
39Fh	MDCARH	MDCHODIS	MDCHPOL	MDCHSYNC	MDCH <3: 0>			xxx-xxxx	uuu-uuuu			

传说: x=未知, u=不变, q=值取决于条件, -=未实现, r=保留.

阴影位置未实现, 读为0.

注意 1: 这些寄存器可以从任何银行寻址.

2: 仅限PIC16F / LF1823.

PIC12F / LF1822 / 16F / LF1823

表3-8: 特别职务注册摘要 (续)

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	所有的其他 寄存器	
银行 8												
400h	INDF0	寻址此位置使用FSR0H / FSR0L的内容来寻址数据存储器 (不是物理寄存器)								xxxx xxxx	xxxx xxxx	
401h	INDF1	寻址此位置使用FSR1H / FSR1L的内容来寻址数据存储器 (不是物理寄存器)								xxxx xxxx	xxxx xxxx	
402h	PCCL	程序计数器 (PC) 最低有效字节								0000 0000	0000 0000	
403h	状态	-	-	- 至	-	PD	Z	D	C	C	--- 1 1000 --- q quuu	
404h	FSR0L	间接数据存储器地址0低位指针								0000 0000	uuuu uuuu	
405h	FSR0H	间接数据存储器地址0高指针								0000 0000	0000 0000	
406h	FSR1L	间接数据存储器地址1低位指针								0000 0000	uuuu uuuu	
407h	FSR1H	间接数据存储器地址1高指针								0000 0000	0000 0000	
408h	BSR	-	-	-	-	BSR <4: 0>				--- 0 0000	--- 0 0000	
409h	WREG	工作寄存器								0000 0000	uuuu uuuu	
40Ah	HOLATH	-	写缓冲区用于程序计数器的高7位								-000 0000	-000 0000
40Bh	INTCON	GIE	PEIE	TMR0IE	INTE	IOCF	TMR0IF	INTF	IOCF	0000 0000	0000 0000	
40Ch	-	未实现								-	-	
40Dh	-	未实现								-	-	
40Eh	-	未实现								-	-	
40Fh	-	未实现								-	-	
410H	-	未实现								-	-	
411H	-	未实现								-	-	
412H	-	未实现								-	-	
413H	-	未实现								-	-	
414H	-	未实现								-	-	
415h	-	未实现								-	-	
416h	-	未实现								-	-	
417H	-	未实现								-	-	
418h	-	未实现								-	-	
419H	-	未实现								-	-	
41Ah	-	未实现								-	-	
41Bh	-	未实现								-	-	
41Ch	-	未实现								-	-	
41Dh	-	未实现								-	-	
41Eh	-	未实现								-	-	
41Fh	-	未实现								-	-	

传说: x=未知, u=不变, q=值取决于条件, -=未实现, r=保留.

阴影位置未实现, 读为0.

注意 1: 这些寄存器可以从任何银行寻址.

2: 仅限PIC16F / LF1823.

PIC12F / LF1822 / 16F / LF1823

表3-8: 特别职务注册摘要 (续)

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	所有的价值 其他 重置	
银行9-30												
x00h / x80h (1)	INDF0 (1)	寻址此位置使用FSR0H / FSR0L的内容来寻址数据存储器 (不是物理寄存器)								XXXX XXXX	XXXX XXXX	
x00h / x81h (1)	INDF1 (1)	寻址此位置使用FSR1H / FSR1L的内容来寻址数据存储器 (不是物理寄存器)								XXXX XXXX	XXXX XXXX	
x02h / x82h (1)	PCL (1)	程序计数器 (PC) 最低有效字节								0000 0000	0000 0000	
x03h / x83h (1)	状态 (1)	-	-	- 至	-	PD	Z	D	C	C	--- 1 1000	--- q quuu
x04h / x84h (1)	FSR0L (1)	间接数据存储器地址0低位指针								0000 0000	uuuu uuuu	
x05h / x85h (1)	FSR0H (1)	间接数据存储器地址0高指针								0000 0000	0000 0000	
x06h / x86h (1)	FSR1L (1)	间接数据存储器地址1低位指针								0000 0000	uuuu uuuu	
x07h / x87h (1)	FSR1H (1)	间接数据存储器地址1高指针								0000 0000	0000 0000	
x08h / x88h (1)	BSR (1)	-	-	-	BSR <4: 0>				---	0 0000	---	0 0000
x09h / x89h (1)	WREG (1)	工作寄存器								0000 0000	uuuu uuuu	
x0Ah / x8Ah (1)	PCLATH (1)	-	写缓冲区用于程序计数器的高7位								-000 0000	-000 0000
x0Bh / x8Bh (1)	INTCON (1)	GIE	PEIE	TMR0IE	INTE	IOCFIE	TMR0IF	INTF	IOCFIF	0000 000x	0000 000u	
x0Ch / x8Ch - x1Fh / x9Fh	-	未实现								-	-	

传说: x = 未知, u = 不变, q = 值取决于条件, - = 未实现, r = 保留.
阴影位置未实现, 读为0.

注意 1: 这些寄存器可以从任何银行寻址.
2: 仅限PIC16F / LF1823.

www.wlxmall.com

PIC12F / LF1822 / 16F / LF1823

表3-8: 特别职务注册摘要 (续)

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	所有的价值 其他 重置	
31号银行												
F80h	INDF0	寻址此位置使用FSR0H / FSR0L的内容来寻址数据存储器 (不是物理寄存器)								xxxx xxxx	xxxx xxxx	
F81h	INDF1	寻址此位置使用FSR1H / FSR1L的内容来寻址数据存储器 (不是物理寄存器)								xxxx xxxx	xxxx xxxx	
F82h	PCL	程序计数器 (PC) 最低有效字节								0000 0000	0000 0000	
F83h	状态	-	-	- 至	-	PD	Z D C	C		--- 1 1000	--- q quuu	
F84h	H9R0L	间接数据存储器地址0低位指针								0000 0000	uuuu uuuu	
F85h	H9R0H	间接数据存储器地址0高指针								0000 0000	0000 0000	
F86h	H9R1L	间接数据存储器地址1低位指针								0000 0000	uuuu uuuu	
F87h	H9R1H	间接数据存储器地址1高指针								0000 0000	0000 0000	
F88h	BSR	-	-	-	-	BSR <4: 0>				--- 0 0000	--- 0 0000	
F89h	WREG	工作寄存器								0000 0000	uuuu uuuu	
F8Ah	PCLATH	-	写缓冲区用于程序计数器的高7位								-000 0000	-000 0000
F8Bh	INTCON	GIE	PEIE	TMR0IE	INTE	IOCF	TMR0IF	INTF	IOCF	0000 0000	0000 0000	
F8Ch	-	未实现								-	-	
FE3h	-	未实现								-	-	
FE4h	状态 SHAD	-	-	-	-	-Z		DC	C	---- -xxx	---- -uuu	
FE5h	WREG SHAD	工作寄存器影子								0000 0000	uuuu uuuu	
FE6h	BSR SHAD	-	-	-	银行选择注册阴影					--- x xxxx	--- u uuuu	
FE7h	PCLATH SHAD	-	程序计数器锁存高寄存器阴影								-xxx xxxx	uuuu uuuu
FE8h	FSR0L SHAD	间接数据存储器地址0低指针阴影								xxxx xxxx	uuuu uuuu	
FE9h	FSR0H SHAD	间接数据存储器地址0高指针阴影								xxxx xxxx	uuuu uuuu	
FEAh	FSR1L SHAD	间接数据存储器地址1低指针阴影								xxxx xxxx	uuuu uuuu	
FEBh	FSR1H SHAD	间接数据存储器地址1高指针阴影								xxxx xxxx	uuuu uuuu	
FECh	-	未实现								-	-	
FEDh	STKPTR	-	-	-	当前堆栈指针					--- 1 1111	--- 1 1111	
FEEh	TOSL	堆栈顶部低字节								xxxx xxxx	uuuu uuuu	
FEFh	堆栈顶部高字节	-	堆栈顶部高字节								-xxx xxxx	-uuu uuuu

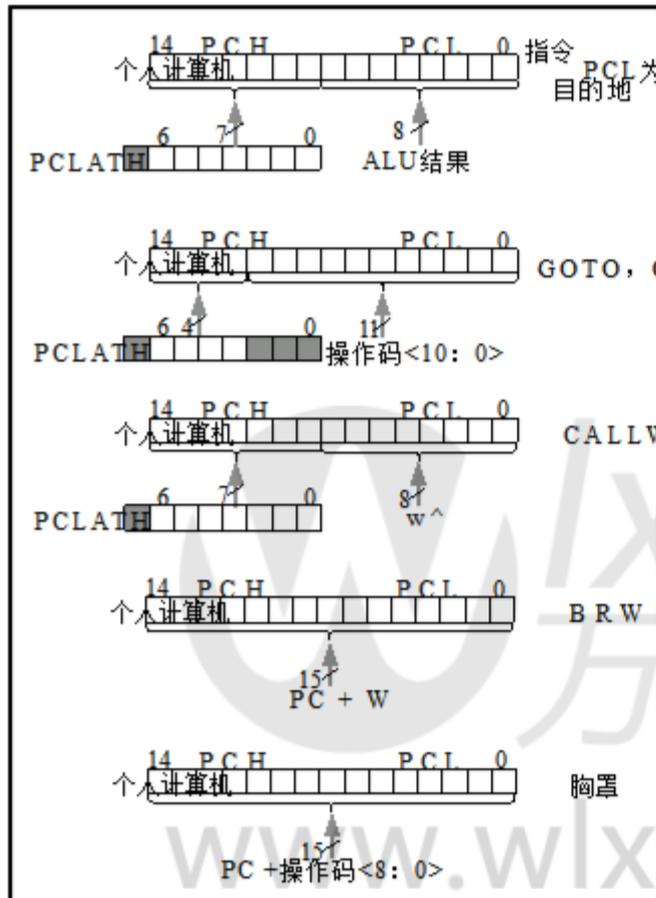
传说: x = 未知, u = 不变, q = 值取决于条件, - = 未实现, r = 保留。
阴影位置未实现, 读为0。

注意 1: 这些寄存器可以从任何银行寻址。
2: 仅限PIC16F / LF1823。

3.3 PCL和PCLATH

程序计数器 (PC) 是15位宽.低字节来自PCL寄存器, 这是一个可读的可写寄存器.高字节 (PC<14: 8>)不是直接的可读或可写, 来自PCLATH.任何重置, PC被清除.图3-3显示了五个装载PC的情况.

图3-3: 加载PC不同的情况



3.3.3 计算功能电话

计算的函数CALL允许程序维护功能表并提供另一种执行方式.状态机或查找表.当执行一个使用计算函数CALL读取表格, 小心如果桌子位置穿过PCL, 应该进行锻炼内存边界 (每个256字节块).

如果使用CALL指令, PCH <2: 0>和PCL寄存器加载了CALL的操作数指令. PCH <6: 3>装入PCLATH <6: 3>.

CALLW指令通过com-将PCLATH和W绑定以形成目标地址.计算CALLW是通过加载W来完成的.注册所需的地址并执行CALLW. PCL寄存器的值为W和PCH装载了PCLATH.

3.3.4 分枝

分支指令为PC增加一个偏移量.这允许可重定位的代码和代码跨越页面边界.有两种形式的分支, BRW和BRA.个人电脑将增加获取在这两种情况下的下一条指令.在使用时分支指令, PCL内存边界可能是交叉.

如果使用BRW, 请按照需要加载W寄存器无符号地址并执行BRW.整个PC将会加载地址PC + 1 + W.

如果使用BRA, 整个PC将装载PC + 1 + BRA指令的操作数的有符号值.

3.3.1 修改PCL

用PCL寄存器执行任何指令目的地同时导致计划委员会 - ter PC <14: 8>位 (PCH) 将被内容替换的PCLATH寄存器.这允许整个内容程序计数器的改变是通过写入来改变的所需的高7位送到PCLATH寄存器.当...的时候低8位写入PCL寄存器, 所有15位程序计数器将更改为值 con 在PCLATH寄存器和正在写入的寄存器中到PCL寄存器.

3.3.2 计算GOTO

计算GOTO是通过将偏移量添加到程序计数器 (ADDWF PCL).当执行一个应使用计算的GOTO方法读取表格.如果表格位置穿过PCL存储器, 则执行该操作边界 (每个256字节块).请参阅应用程序注意AN556“实施表读” (DS00556).

3.4 堆

所有器件都具有16级x 15位宽的硬件

(参见图3-4至3-7).堆栈空间不是程序或数据空间的一部分.该当CALL或CALLW时, PC被压入堆栈指令被执行或中断导致

科.如果发生RETURN, 堆栈将被弹出, RETLW或RETFIE指令执行. PCLATH是不受PUSH或POP操作的影响.

如果STVREN, 堆栈作为循环缓冲区运行位= 0 (配置字2).这意味着之后该堆栈已被推入16次,

第十次按压会覆盖存储的值第一个PUSH.第十八个PUSH覆盖了第二个PUSH (依此类推). STKOVF和STKUNF标志位将在溢出/下溢中设置, 更是否启用重置.

注1: 没有指令/助记符称为PUSH或POP.这些是行动从执行中发生的CALL, CALLW, RETURN, RETLW和RETFIE指令或向里一个中断地址.

3.4.1 访问堆栈

该堆栈可通过TOSH, TOSL和STKPTR寄存器. STKPTR是当前的值堆栈指针. TOSH: TOSL寄存器对指向堆栈的顶部.两个寄存器都是可读写的. TOS由于15位的大小, 被分成TOSH和TOSL. PC要访问堆栈, 请调整STKPTR的值, 它将定位TOSH: TOSL, 然后读/写TOSH: TOSL. STKPTR是5位允许检测溢出和下溢.

注意: 修改时应该小心STKPTR中断使能.

在正常的程序操作中, CALL, CALLW和中断会在RETLW时递增STKPTR, RETURN和RETFIE将递减STKPTR.在任何可以检查时间STKPTR, 看看有多少堆栈离开了. STKPTR总是指向当前使用的放置在堆栈上.因此, CALL或CALLW会增加STKPTR然后写入PC, a返回将卸载PC, 然后递减STKPTR.

示例参考图3-4到图3-7访问堆栈.

图3-4: 访问堆栈示例1

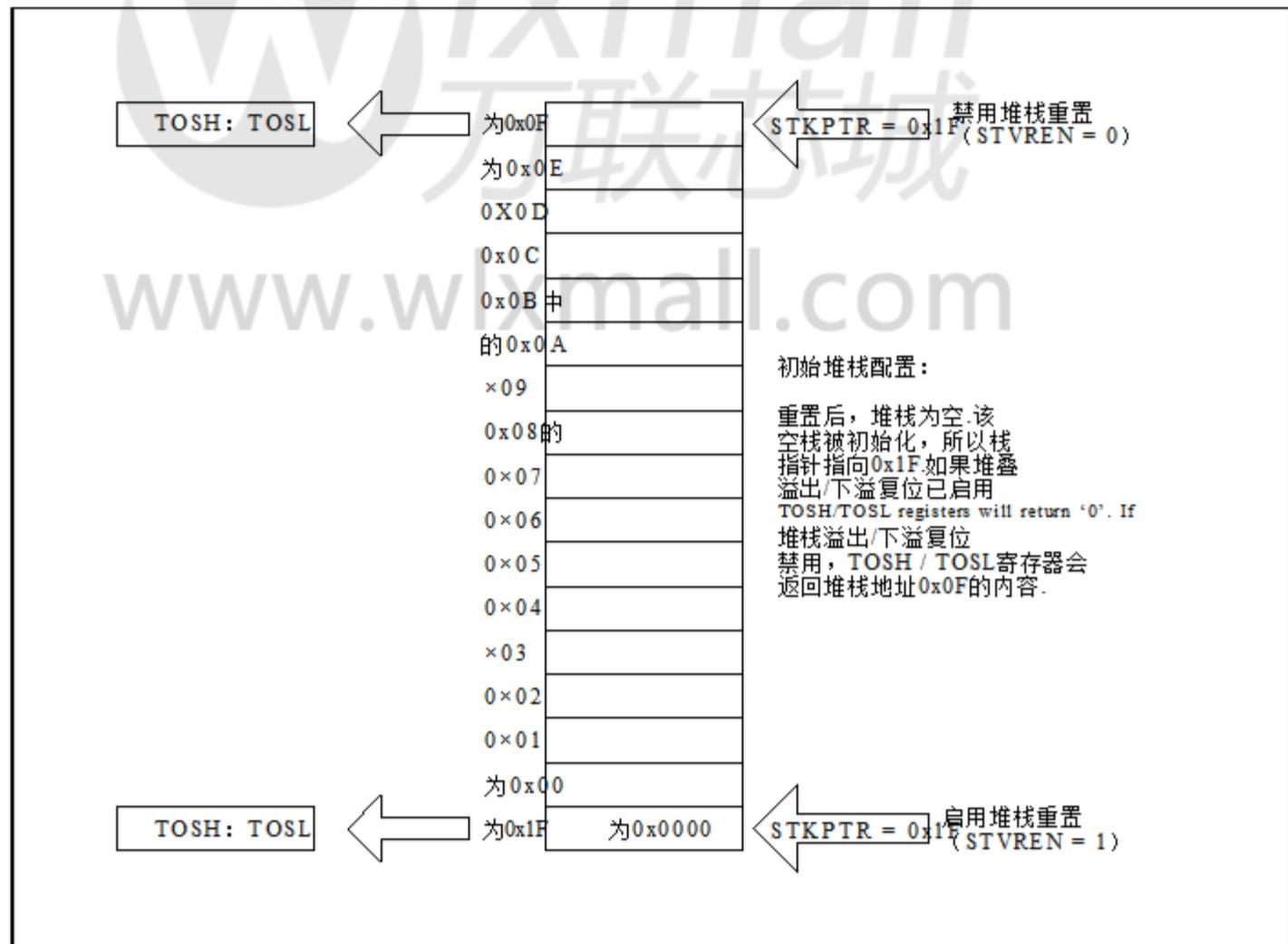


图3-5: 访问堆栈示例2

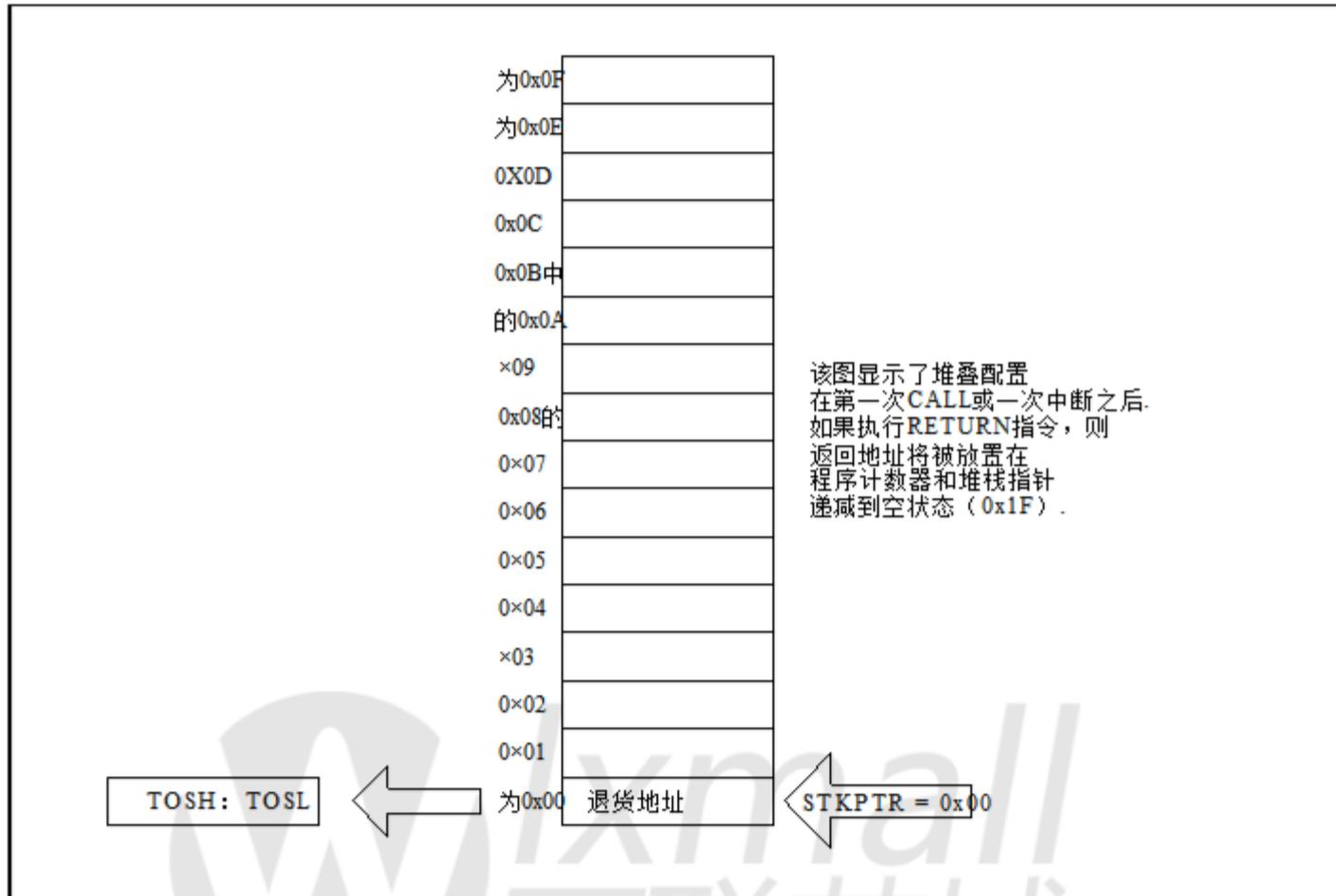


图3-6: 访问堆栈示例3

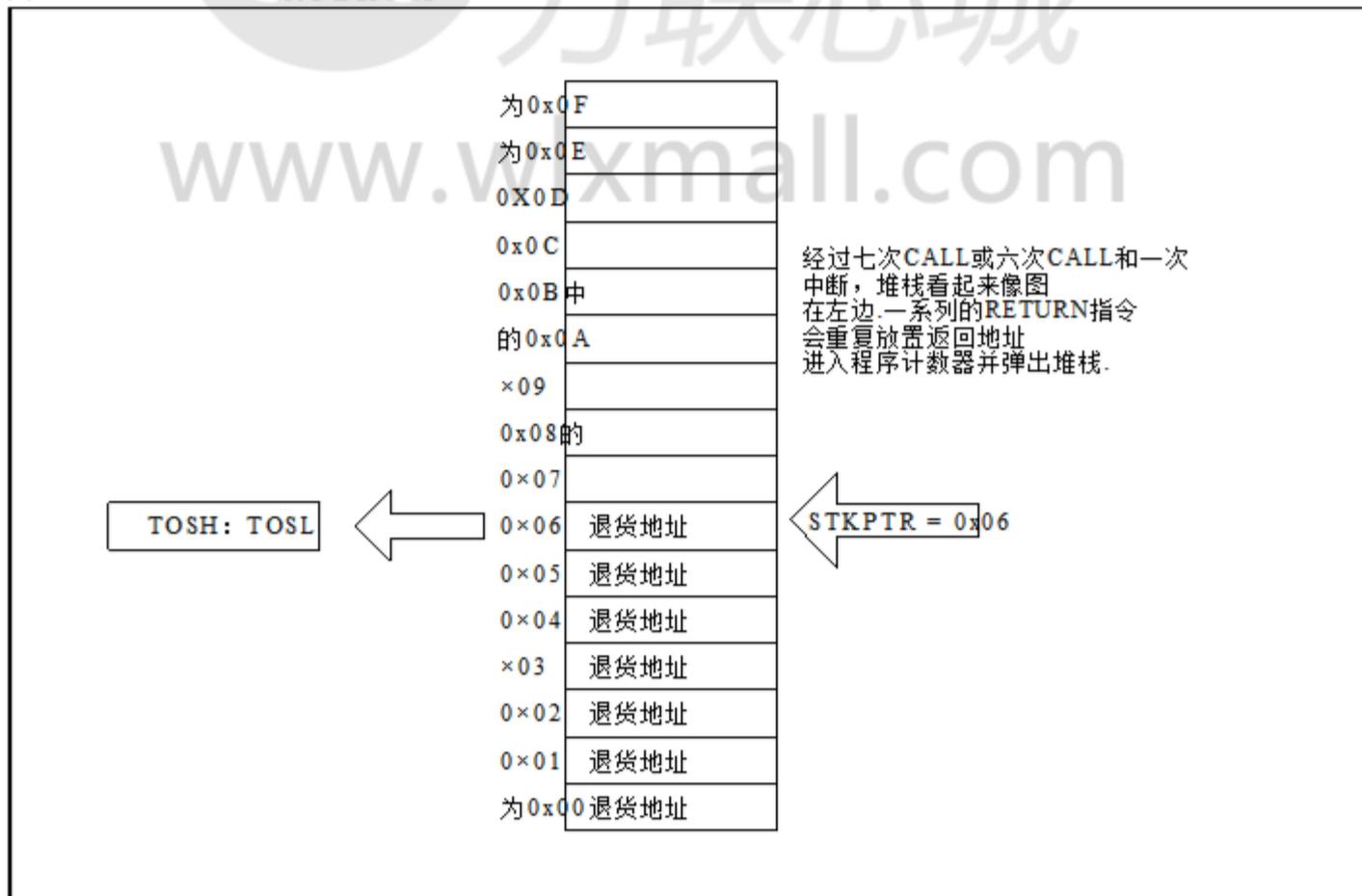
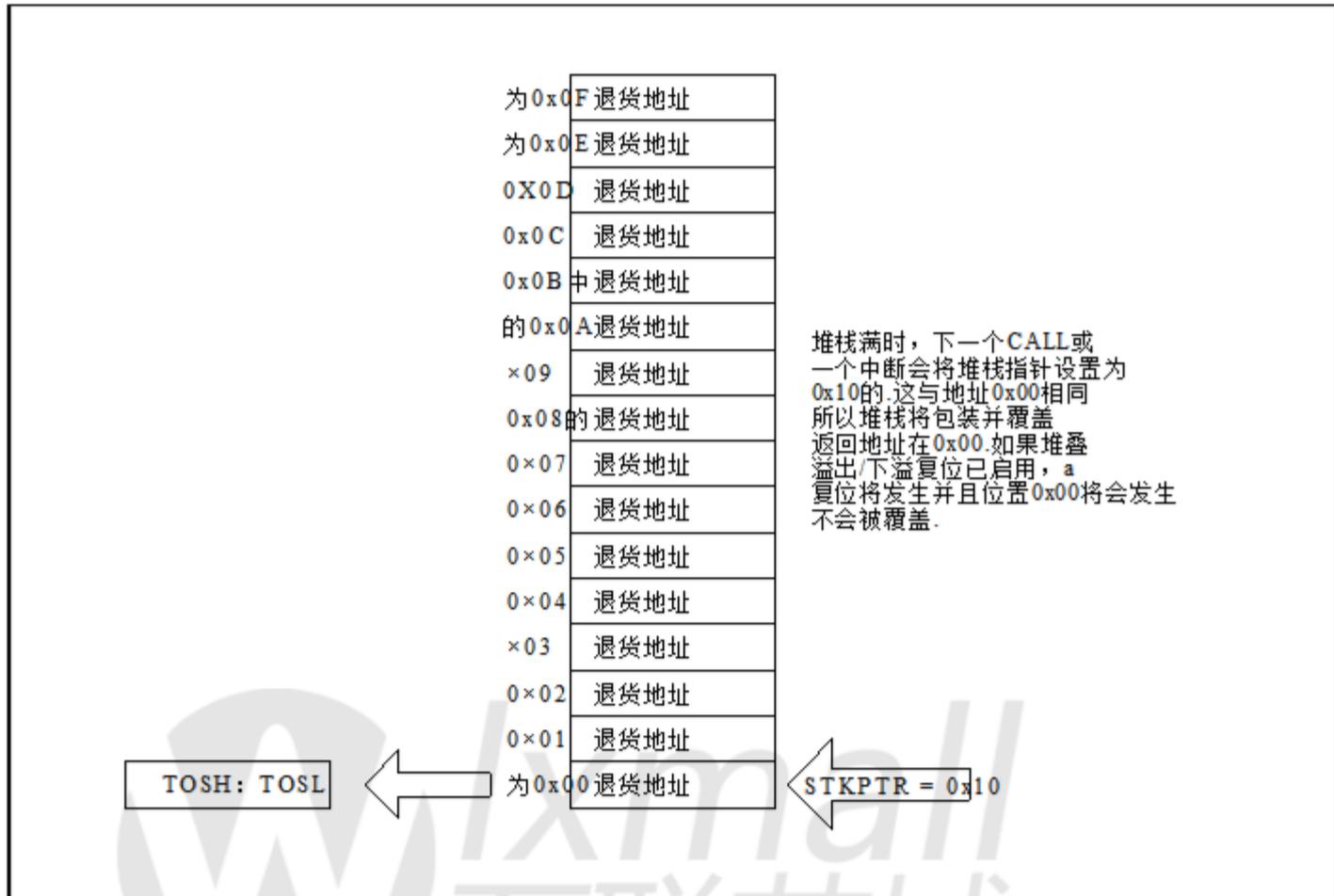


图3-7: 访问堆栈示例4



3.4.2 溢出/下溢复位

If the STVREN bit in Configuration Word 2 is set to '1',

如果堆栈被按下，设备将被重置
第十六层次或超出第一层次的持久性有机污染物，
设置适当的位（STKOVF或STKUNF，
分别）在PCON寄存器中。

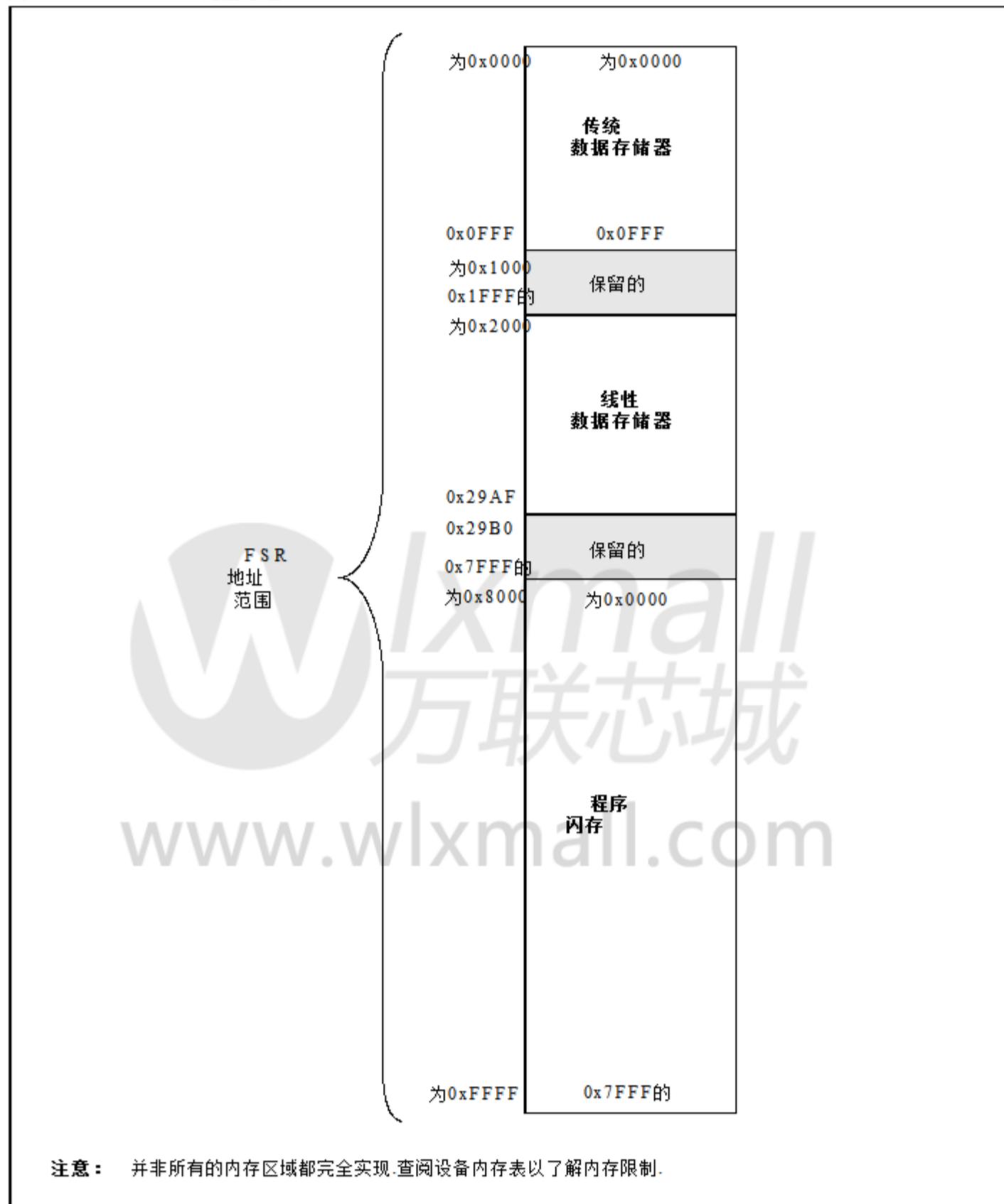
3.5 间接寻址

INDFn寄存器不是物理寄存器.任何实际访问INDFn寄存器的指令访问该寄存器指定的地址文件选择寄存器（FSR）.如果FSRn地址指定两个INDFn寄存器中的一个，读取将会return '0' and the write will not occur (though Status bits可能会受到影响). FSRn寄存器值被创建由FSRnH和FSRnL组成.

FSR寄存器构成一个16位地址，允许一个与65536个地点处理空间.这些位置分为三个存储区域：

- 传统数据存储器
- 线性数据存储器
- 编程闪存

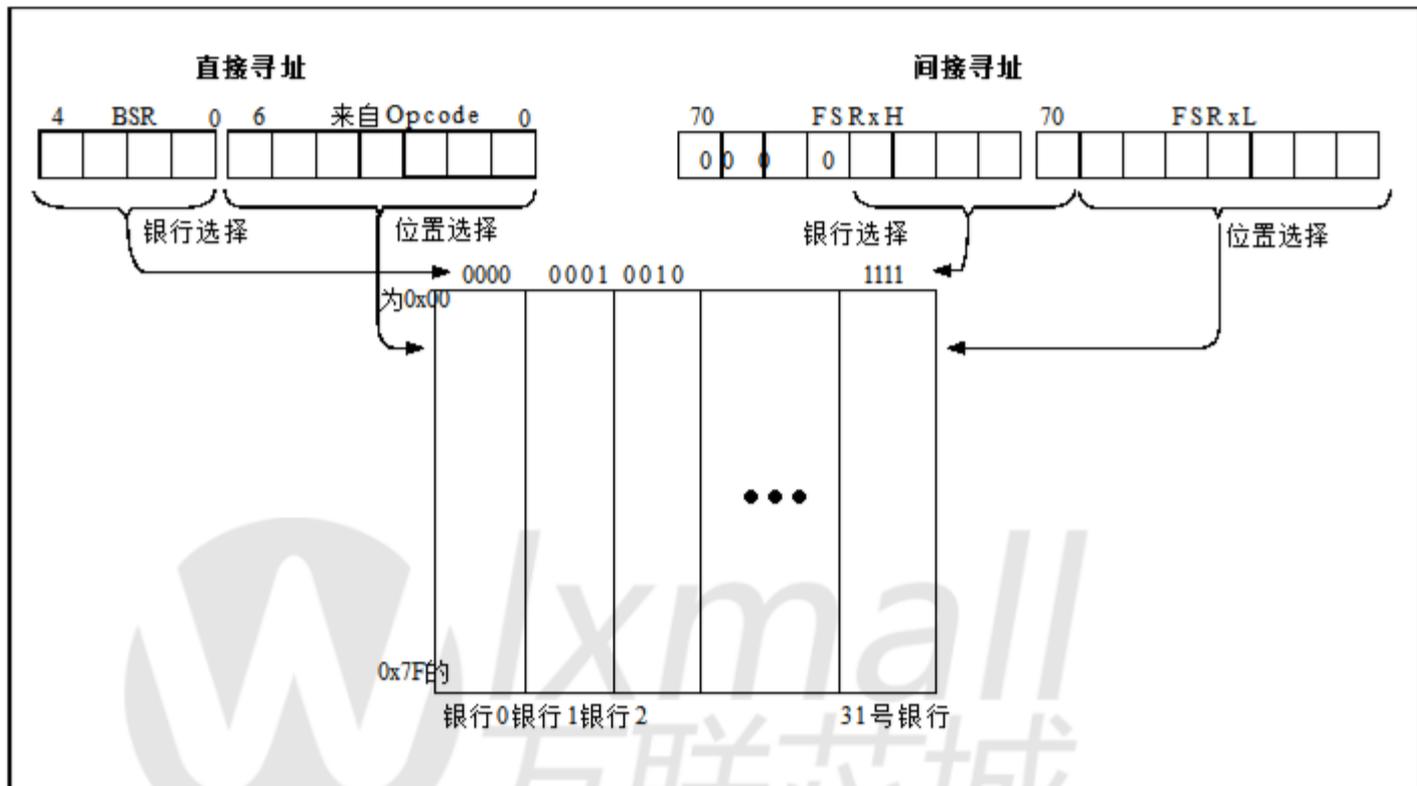
图3-8: 间接寻址



3.5.1 传统数据记忆

传统的数据存储器是来自FSR的区域
地址0x000到FSR地址0xFFF.地址
对应于所有SFR, GPR的绝对地址
和通用寄存器.

图3-9: 传统数据存储器映射



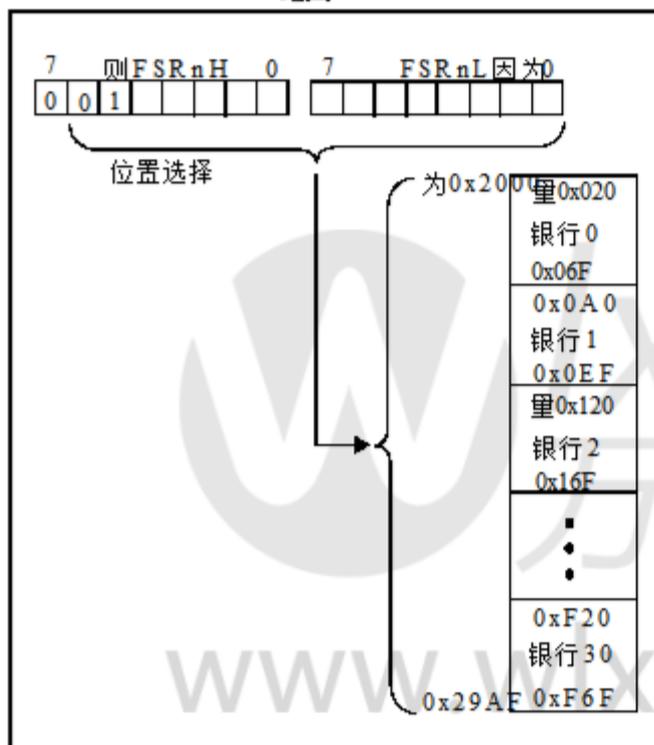
3.5.2 线性数据存储器

线性数据存储器是来自FSR的区域地址0x2000到FSR地址0x29AF.这个地区是一个指向80字节块的虚拟区域所有银行的GPR存储器.

未实现的存储器读为0x00.使用线性数据存储器允许缓冲区更大超过80个字节,因为增加了FSR一家银行将直接进入下一个的GPR存储器银行.

16字节的公用内存不包括在内线性数据存储器.

图3-10: 线性数据存储器地图

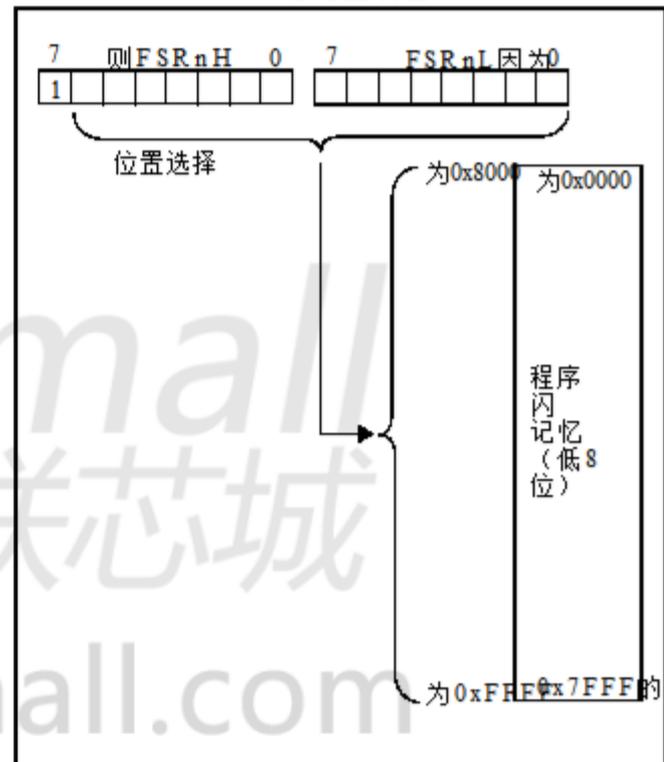


3.5.3 程序闪存

为了使持续的数据访问更容易,整个程序闪存映射到上半部分

FSR地址空间.当FSR_nH的MSB是设置,低15位是程序中的地址内存将通过INDF访问.只有每个存储器位置的低8位可通过访问INDF.写入程序闪存不能通过FSR / INDF接口完成.所有通过指令访问程序闪存FSR / INDF接口将需要额外的一个指令周期完成.

图3-11: 程序闪存存储器映射



4 设备配置

设备配置由配置字1组成和配置字2，代码保护和设备ID。

4.1 配置字

有几个允许的配置字位不同的振荡器和内存保护选项。这些在配置字1中实现8008h和配置字2在8008h。



PIC12F / LF1822 / 16F / LF1823

注册4-1: 配置文字1

R / P-1/1						
FCMEN	IESO	CLKOUTEN	BOREN1	BOREN0	CPD	CP
位13						位7

R / P-1/1						
MCLRE	PWRTE	WDTE1	WDTE0	FOSC2	FOSC1	FOSC0
位6						位0

传说:

R =可读位	W =可写位	U =未用位, 读为0
u =位不变	x =位未知	-n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set	'0' = Bit is cleared	P =可编程位

- 位13 **FCMEN: 故障保护时钟监视器使能位**
1 = 启用故障保护时钟监视器
0 = 故障保护时钟监视器被禁用
- 位12 **IESO: 内部外部切换位**
1 = 启用内部/外部切换模式
0 = 禁用内部/外部切换模式
- 位11 **CLKOUTEN: 时钟输出使能位**
如果FOSC配置位设置为LP, XT, HS模式:
该位被忽略, CLKOUT功能被禁止. CLKOUT引脚上的振荡器功能.
所有其他FOSC模式:
1 = CLKOUT功能被禁用. CLKOUT引脚上的I/O功能.
0 = CLKOUT引脚使能CLKOUT功能
- 位10-9 **BOREN <1: 0>: 欠压复位使能位 (1)**
11 = 启用BOR
10 = 在操作期间启用BOR, 并在休眠状态下禁用
01 = BOR由BORCON寄存器的SBOREN位控制
00 = BOR禁用
- 位8 **CPD: 数据代码保护位 (2)**
1 = 数据存储器代码保护被禁用
0 = 启用数据存储器代码保护
- 位7 **CP: 代码保护位 (3)**
1 = 禁用程序存储器代码保护
0 = 启用程序存储器代码保护
- 位6 **MCLRE: RA3 / MCLR / VPP 引脚功能选择位**
如果LVP位= 1:
这一点被忽略.
如果LVP位= 0:
1 = MCLR / VPP 引脚功能为MCLR; 启用弱上拉.
0 = MCLR / VPP 引脚功能是数字输入; MCLR内部禁用; 在控制下弱拉
WPUA注册.
- 位5 **PWRTE: 上电延时定时器使能位 (1)**
1 = 禁用PWRT
0 = 启用PWRT
- 位4-3 **WDTE <1: 0>: 看门狗定时器使能位**
11 = 启用WDT
10 = 在运行时启用WDT并在睡眠中禁用
01 = WDT由WDTCON寄存器的SWDTEN位控制
00 = 禁用WDT

- 注1:** 启用欠压复位不会自动启用加电计时器.
- 2:** 在擦除期间关闭代码保护时, 整个数据EEPROM将被擦除.
- 3:** 当代码保护被关闭时, 整个程序存储器将被擦除.

注册4-1: 配置字1 (续)

比特2-0	FOSC <2: 0>: 振荡器选择位
	111 = ECH: 外部时钟, 高功耗模式 (4-32 MHz): 提供给CLKIN引脚的器件时钟
	110 = ECM: 外部时钟, 中等功耗模式 (0.5-4 MHz): 提供给CLKIN引脚的器件时钟
	101 = ECL: 外部时钟, 低功耗模式 (0-0.5 MHz): 提供给CLKIN引脚的器件时钟
	100 = INTOSC振荡器: CLKIN引脚上的I/O功能
	011 = EXTRC振荡器: 连接到CLKIN引脚的外部RC电路
	010 = HS振荡器: 连接在OSC1和OSC2引脚之间的高速晶振/谐振器
	001 = XT振荡器: 连接在OSC1和OSC2引脚之间的晶体/谐振器
	000 = LP振荡器: 连接在OSC1和OSC2引脚之间的低功耗晶振

- 注1: 启用欠压复位不会自动启用加电计时器.
- 2: 在擦除期间关闭代码保护时, 整个数据EEPROM将被擦除.
 - 3: 当代码保护被关闭时, 整个程序存储器将被擦除.



PIC12F / LF1822 / 16F / LF1823

注册4-2: 配置文字2

R / P-1/1	R / P-1/1	U - 1	R / P-1/1	R / P-1/1	R / P-1/1	U - 1
LVP	DEBUG	-	BORV	STVREN	PLLEN	-
位13						位7

U-1	U - 1	R - 1	U - 1	U-1	R / P-1/1	R / P-1/1
-	-	保留的	-	- WRT1		WRT0图
位6						位0

传说:

R =可读位	W =可写位	U =未用位, 读为0
u =位不变	x =位未知	-n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set	'0' = Bit is cleared	P =可编程位

- 位13 LVP: 低电压编程使能位 (1)
1 =启用低电压编程
0 = MCLR上的高电压必须用于编程
- 位12 DEBUG: 在线调试器模式位
1 =禁止在线调试器, ICSPCLK和ICSPDAT是通用I/O引脚
0 =使能在线调试器, ICSPCLK和ICSPDAT专用于调试器
- 位11 未实现: 读为1
- 位10 BORV: 欠压复位电压选择位
1 =欠压复位电压设置为1.9V (典型值)
0 =欠压复位电压设置为2.5V (典型值)
- 位9 STVREN: 堆栈溢出/下溢复位使能位
1 =堆栈溢出或下溢将导致复位
0 =堆栈溢出或下溢不会导致复位
- 位8 PLLEN: PLL使能位
1 =启用4xPLL
0 =禁用4xPLL
- 位7-5 未实现: 读为1
- 位4 保留: 该位置应该编程为1.
- 位3-2 未实现: 读为1
- 比特1-0 WRT <1: 0>: 闪存自我写保护位
11 =写保护关闭
10 = 000h至1FFh写保护, 200h至7FFh可通过EECON控制进行修改
01 = 000h到3FFh写保护, 400h到7FFh可以通过EECON控制进行修改
00 = 000h到7FFh写保护, EECON控制不能修改地址

注1: 通过LVP进入编程模式时, LVP位不能编程为0.

4.2 代码保护

代码保护允许设备免受侵害
越权存取.程序存储器保护和
数据EEPROM保护是独立控制的.
内部访问程序存储器和数据
EEPROM不受任何代码保护影响
设置.

4.2.1 程序存储器保护

整个程序存储空间受到保护
由配置中的CP位进行外部读取和写入
字1.当CP = 0时,外部读写
程序存储器被禁止,读取将全部返回
0. CPU可以继续读取程序存储器,
不管保护位的设置如何.写作
程序存储器取决于写入
保护 设置. 看到 4.3节 “写
保护“了解更多信息.

4.2.2 数据EEPROM保护

整个数据EEPROM受到外部保护
由CPD位读取和写入.当CPD = 0时,
外部读写数据EEPROM
抑制. CPU可以继续读取和写入数据
EEPROM不管保护位的设置.

4.3 写保护

写保护允许设备被保护
意外 自写道. 应用程序, 这样 如
引导程序软件,可以在允许的情况下进行保护
程序存储器的其他区域将被修改.

配置字2中的WRT <1: 0>位定义了
被保护的程序存储器块的大小.

4.4 用户名

四个存储位置 (8000h-8003h) 被指定为
ID位置用户可以存储校验和或其他
代码标识号码.这些地点是
在正常执行期间可读写.看到

第11.5节“用户ID, 设备ID和配置

Word Access“获取更多关于访问这些信息的信息
内存位置.有关校验和的更多信息

计算, 请参见“PIC16F / LF1826 / 27 / PIC12F / LF1822
存储器编程规范“ (DS41390) .

PIC12F / LF1822 / 16F / LF1823

4.5 设备ID和版本ID

内存位置8006h是设备ID和
修订ID被存储.高9位持有
设备ID.低5位保存版本ID.看到

第11.5节“用户ID，设备ID和配置

Word Access“获取更多关于访问的信息
这些内存位置.

开发工具，如设备程序员和
调试器，可用于读取设备ID和
版本ID.

寄存器 4-3: DEVICEID: 器件ID寄存器 (1)

[R]	RRRR				RR	
DEV 8	DEV 7	DEV 6	DEV 5	DEV 4	DEV 3	DEV 2

位13 位7

[R]	RRRR			RR		
DEV 1	装置 0	REV 4	REV 3	REV 2	REV 1	REV 0

位6 位0

传说:

R =可读位

-n = POR时的值

W =可写位

'1' = Bit is set

U =未用位，读为0

'0' = Bit is cleared

x =位未知

位13-5

DEV <8: 0>: 器件ID位

100111100 = PIC12F1822

100111101 = PIC16F1823

101000100 = PIC12LF1822

101000101 = PIC16LF1823

比特4-0

REV <4: 0>: 版本ID位

这些位用于标识修订.

注1: 该位置不能写入.

5 振荡器模块（带失效时钟监视器）

5.1 概观

振荡器模块具有各种时钟来源和选择功能，可以使用它在广泛的应用中，从而降低功耗。图5-1示出了振荡器模块的框图。

时钟源可以由外部振荡器提供，石英晶体谐振器，陶瓷谐振器等电阻电容（RC）电路。另外，该系统时钟源可以从两个内部中的一个提供振荡器和PLL电路，可选择速度通过软件选择。额外的时钟功能包括：

- 外部之间可选择的系统时钟源或通过软件内部来源。
- 双速启动模式，最小化外部振荡器启动和启动之间的延迟代码执行。
- 故障保护时钟监视器（FSCM）设计用于检测外部时钟源（LP，XT，HS，EC或RC模式）和开关自动到内部振荡器。
- 振荡器启动定时器（OST）确保稳定性的晶体振荡器源。

振荡器模块可以配置为六个中的一个时钟模式。

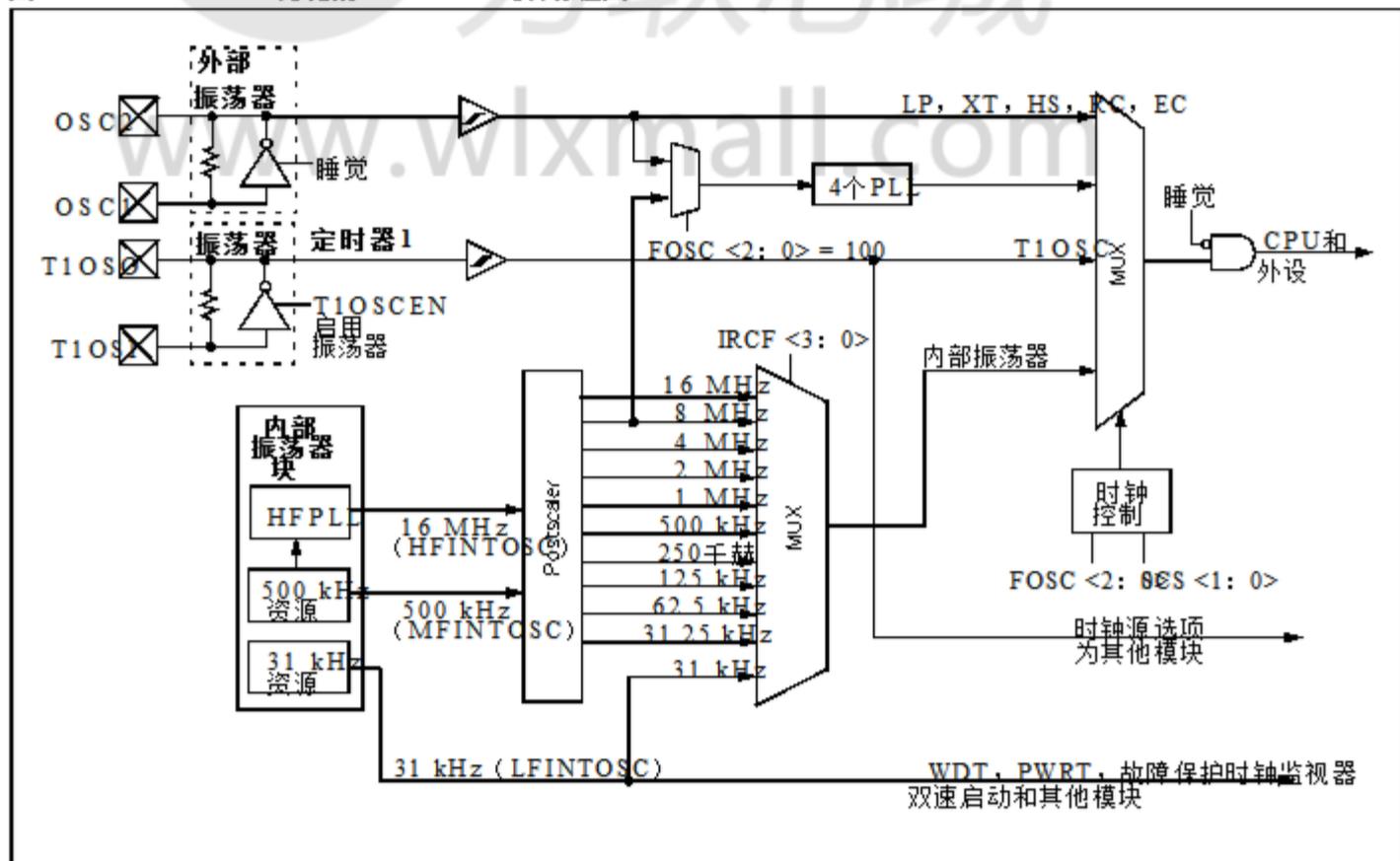
1. EC - 外部时钟（ECL，ECM，ECH，见第5.2.1.1节“EC模式”）。
2. LP - 32 kHz低功耗晶振模式。
3. XT - 中等增益晶体或陶瓷谐振器振荡器模式。
4. HS - 高增益晶体或陶瓷谐振器模式。
5. RC - 外部电阻 - 电容（RC）。
6. INTOSC - 内部振荡器。

时钟源模式由FOSC <2: 0>选择配置字中的位1。FOSC位确定何时使用的振荡器的类型。该设备首先通电。

EC时钟模式依赖于外部逻辑电平信号作为设备时钟源。LP，XT和HS时钟模式需要外部晶体或谐振器连接到设备。每种模式都经过优化的频率范围。RC时钟模式需要一个外部电阻和电容来设置振荡器频率。

INTOSC内部振荡器模块产生低电平，中等和高频时钟源LFINTOSC，MFINTOSC和HFINTOSC。（看到内部振荡器模块，图5-1）。广泛的选择的器件时钟频率可以从这些中导出三个时钟源。

图5-1: 简化的PIC®MCU 时钟源框图



5.2 时钟源类型

时钟源可以分为外部或内部。

外部时钟源依赖于外部电路。时钟源功能。例子是：振荡器modules（EC模式），石英晶体谐振器或陶瓷谐振器（LP，XT和HS模式）和Resistor-Capacitor（RC）模式电路。

内部时钟源内部包含振荡器模块。内部振荡器模块具有二个内部振荡器和一个专用锁相环（HFPLL），用于生成三个内部系统时钟源：16 MHz高频内部振荡器（HFINTOSC），500 kHz（MFINTOSC）和31 kHz低频内部振荡器（LFINTOSC）。

系统时钟可以在外部或者外部选择内部时钟源通过系统时钟选择（SCS）位在OSCCON寄存器中。见5.3节“时钟切换”获取更多信息。

5.2.1 外部时钟源

外部时钟源可以用作设备系统时钟执行以下任一操作动作：

- 在配置中编程FOSC <2: 0>位字1选择一个外部时钟源用作默认系统时钟器件复位。
- 将OSCCON寄存器中的SCS <1: 0>位写入将系统时钟源切换为：
 - 运行期间的Timer1振荡器，或
 - 由外部时钟源决定的FOSC位的值。

有关更多信息，请参见第5.3节“时钟切换”。

5.2.1.1 EC模式

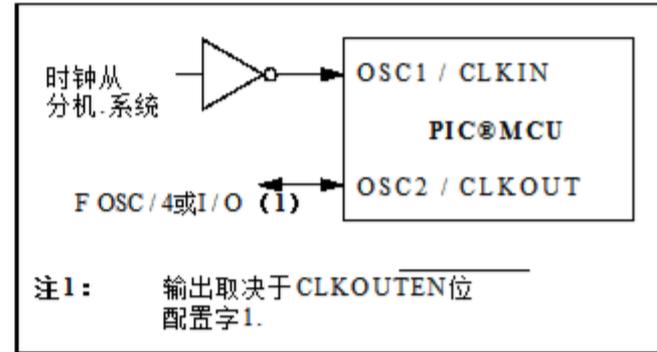
外部时钟（EC）模式允许外部使用生成的逻辑电平信号为系统时钟资源。在此模式下工作时，需要一个外部时钟资源是连接的至该OSC1输入。OSC2 / CLKOUT可用于通用I / O或CLKOUT。图5-2显示了EC的引脚连接模式。

EC模式有3种电源模式可供选择配置字1：

- 高功率，4-32 MHz（FOSC = 111）
- 中等功率，0.5-4 MHz（FOSC = 110）
- 低功耗，0-0.5 MHz（FOSC = 101）

振荡器起振定时器（OST）在禁用时禁用EC模式被选中。因此，没有任何延迟在上电复位（POR）或唤醒后进行操作从睡眠。因为PIC@MCU设计完全静态，停止外部时钟输入将在保持所有数据完好的同时暂停设备的效果。重新启动外部时钟后，设备将会恢复操作，就好像没有时间一样。

图5-2: 外部时钟（EC）模式操作



5.2.1.2 LP，XT，HS模式

LP，XT和HS模式支持使用石英晶体谐振器或陶瓷谐振器相连OSC1和OSC2（图5-3）。三种模式选择内部的低，中或高增益设置逆变器放大器来支持各种类型的谐振器和速度。

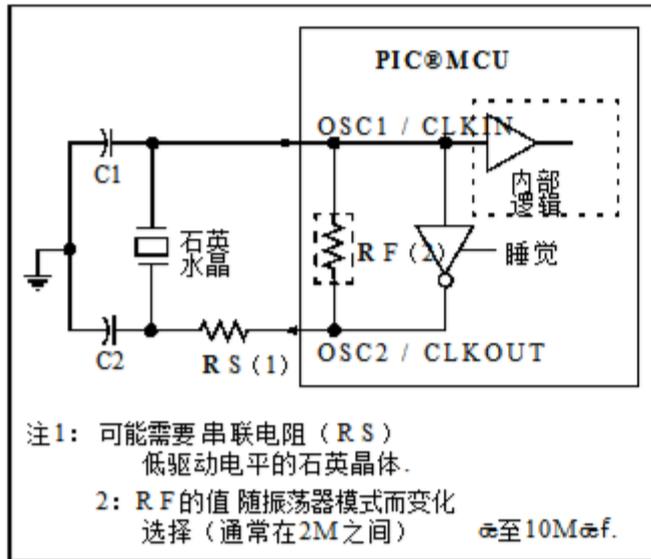
LP振荡器模式选择最低增益设置内部反相放大器。LP模式电流消耗是三种模式中最少的。此模式旨在只驱动32.768 kHz音叉型晶体（观看晶体）。

XT振荡器模式选择中间增益内部反相放大器的设置。XT模式电流消耗是三种模式的中介。这种模式最适合用来驱动谐振器中等驱动器级别规范。

HS振荡器模式选择最高增益设置内部反相放大器。HS模式电流消耗是三种模式中最高。这种模式是最好的适用于需要高驱动设置的谐振器。

图5-3和图5-4显示了典型的电路石英晶体和陶瓷谐振器。

图5-3: QUARTZ CRYSTAL 操作 (LP, XT OR HS模式)



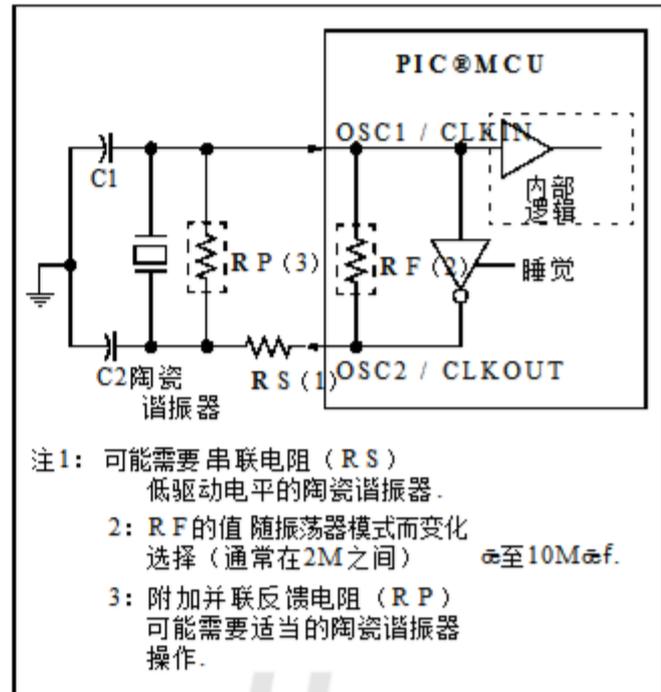
注1: 石英晶体特性根据不同而不同 类型, 包装和制造商. 该 用户应该咨询制造商的数据 规格说明和建议 应用.

2: 始终验证振荡器性能 VDD和温度范围是 预计为应用程序.

3: 振荡器设计帮助, 参考 以下Microchip应用笔记:

- AN826, “晶体振荡器基础和 *rfPIC@* 和 *PIC@* 的晶体选择 设备” (DS00826)
- AN849, “基本 *PIC@* 振荡器设计” (DS00849)
- AN943, “实用的 *PIC@* 振荡器 分析与设计” (DS00943)
- AN949, “让你的振荡器工作” (DS00949)

图5-4: 陶瓷谐振器 操作 (XT或HS模式)



5.2.1.3 振荡器启动定时器 (OST)

如果振荡器模块配置为LP, XT或HS 模式下, 振荡器起振定时器 (OST) 计数 来自OSC1的1024次振荡. 这发生在a之后 上电复位 (POR) 和上电定时器 (PWRT) 已过期 (如果已配置), 或从中唤醒 睡觉. 在此期间, 程序计数器不会 增量和程序执行被暂停. 该 OST确保振荡器电路使用石英 晶体谐振器或陶瓷谐振器, 已经开始 正在为振荡器提供稳定的系统时钟 模块.

为了最小化外部振荡器之间的延迟 启动和代码执行, 双速时钟 可以选择启动模式 (见第5.4节) “双速时钟启动模式”.

5.2.1.4 4X PLL

振荡器模块包含一个4X PLL, 可以 与外部和内部时钟源一起使用 提供系统时钟源. 输入频率为 4X PLL必须符合规格. 见PLL 时钟 定时 产品规格 在 第29.0节 “电气规格”.

4X PLL可以被两个中的一个使用 方法:

1. 编程配置字2中的PLLEN位 to a '1'.
2. 将OSCCON寄存器的SPLLEN位写入 a '1'. If the PLLEN bit in Configuration Word 2 is 编程为1, 然后是SPLLEN的值 被忽略.

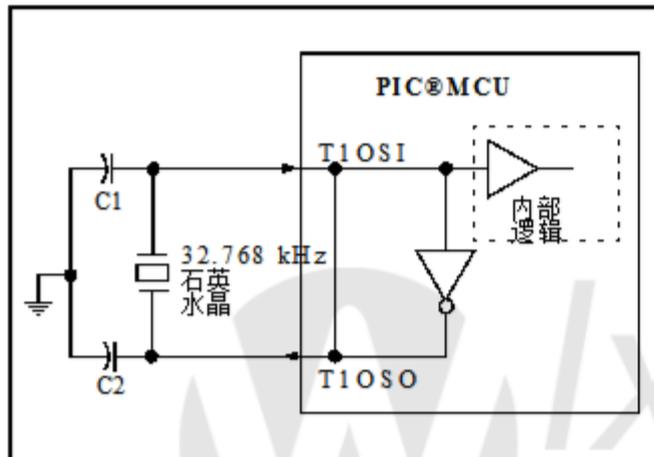
PIC12F / LF1822 / 16F / LF1823

5.2.1.5 TIMER1振荡器

Timer1振荡器是一个独立的晶体振荡器与Timer1外设相关联。这是opti-采用32.768 kHz的计时操作进行计时。晶体连接在T1OSO和T1OSI之间设备引脚。

Timer1振荡器可用作备用系统，时钟源，并可在运行时选择使用时钟切换。请参阅第5.3节“时钟”切换“以获取更多信息。

图5-5: QUARTZ CRYSTAL 操作 (TIMER1 振荡器)



注1: 石英晶体特性根据不同而不同类型，包装和制造商。该用户应该咨询制造商的数据规格说明和建议应用。

2: 始终验证振荡器性能V_{DD}和温度范围是预计为应用程序。

3: 振荡器设计帮助，参考以下Microchip应用笔记:

- AN826, “晶体振荡器基础和为PIC®和PIC®的晶体选择设备” (DS00826)
- AN849, “基本PIC®振荡器设计” (DS00849)
- AN943, “实用的PIC®振荡器分析与设计” (DS00943)
- AN949, “让你的振荡器工作” (DS00949)
- TB097, “连接微晶体MS1V-T1K 32.768 kHz调音叉晶体到PIC16F690 / SS” (DS91097)
- AN1288, “设计实践低功耗外部振荡器” (DS01288)

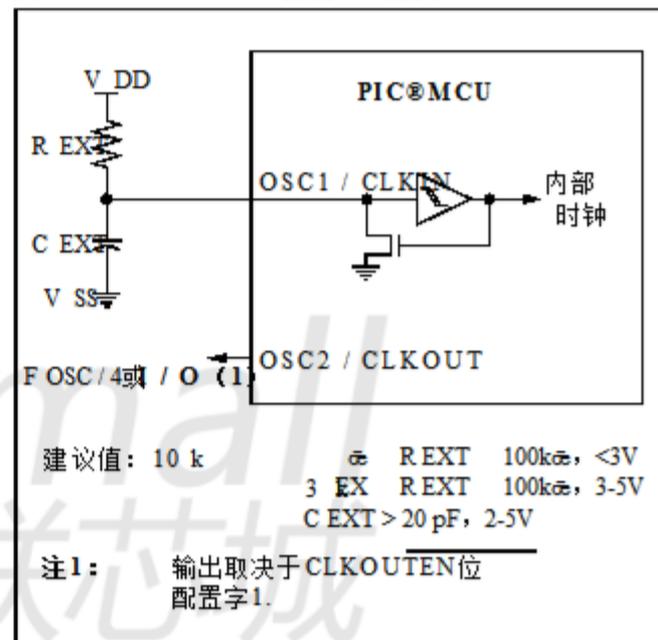
5.2.1.6 外部RC模式

外部电阻电容 (RC) 模式支持使用外部RC电路。这允许设计师在频率选择方面最大的灵活性。当时钟准确度不高时，将成本保持在最低水平需要。

RC电路连接到OSC1, OSC2 / CLKOUT是可用于通用I / O或CLKOUT。该OSC2 / CLKOUT引脚的功能取决于配置字1中CLKOUTEN位的状态。

图5-6显示了外部RC模式连接。

图5-6: 外部RC模式



RC振荡器频率是电源的函数电压，电阻 (R_{EXT}) 和电容 (C_{EXT}) 的值和工作温度。影响其他因素振荡器的频率是:

- 阈值电压变化
- 部件容差
- 封装电容变化

用户还需要考虑到应有的变化以容忍所使用的外部RC部件。

5.2.2 内部时钟源

该装置可以被配置为使用内部振荡器通过执行其中一个块来作为系统时钟以下行动:

- 在配置中编程FOSC <2: 0>位
字1选择INTOSC时钟源, 其中
将被用作默认的系统时钟
器件复位.
- 将OSCON寄存器中的SCS <1: 0>位写入
将系统时钟源切换到内部
振荡器在运行时.见5.3节
“时钟切换”了解更多信息.

在INTOSC模式下, OSC1 / CLKIN可用于一般情况目的I / O. OSC2 / CLKOUT一般可用通用I / O或CLKOUT.

OSC2 / CLKOUT引脚的功能已确定通过配置中的CLKOUTEN位的状态字1.

内部振荡器模块有两个独立的振荡器和专用锁相环, HFPLL可以生产三种内部系统之一时钟源.

1. 该 **HFINTOSC** (高频内部振荡器) 已经过工厂校准和运行 16 MHz. HFINTOSC源生成来自 500 kHz MFINTOSC源和专用锁相环HFPLL. 该频率的该 HFINTOSC 能够是用户通过使用OSCTUNE软件进行调整注册 (注册5-3).
2. MFINTOSC (中频内部振荡器) 已经过工厂校准和运行 500 kHz. MFINTOSC的频率可以通过使用软件的软件进行用户调整OSCTUNE寄存器 (寄存器5-3).
3. 该 **LFINTOSC** (低频内部振荡器) 未经校准并在运行 31 kHz.

5.2.2.1 HFINTOSC

高频内部振荡器 (HFINTOSC) 是工厂校准了 16 MHz 的内部时钟源. 该 HFINTOSC 的频率可以通过改变软件使用 OSCTUNE 寄存器 (寄存器 5-3).

HFINTOSC 的输出连接到一个后分频器和多路复用器 (见图 5-1). 九个之一来自 HFINTOSC 的频率可以通过使用 IRCF <3: 0> 位的软件选择 OSCCON 寄存器. 请参见第 5.2.2.7 节“内部”振荡器时钟切换时序“了解更多信息.

HFINTOSC 通过以下方式启用:

- 配置 OSCCON 的 IRCF <3: 0> 位
注册所需的 HF 频率, 并
- FOSC <2: 0> = 100, 或
- 设置系统时钟源 (SCS) 位
OSCCON register to '1x'.

高频内部振荡器就绪位 (HFIOFR) OSCSTAT 寄存器指示何时 HFINTOSC 正在运行并可以使用.

高频内部振荡器状态锁定 OSCSTAT 寄存器的位 (HFIOFL) 指示何时 HFINTOSC 在其最终值的 2% 以内运行.

高频内部振荡器状态稳定 OSCSTAT 寄存器的位 (HFIOFS) 指示何时 HFINTOSC 在其最终值的 0.5% 内运行.

5.2.2.2 MFINTOSC

该中频内部振荡器 (MFINTOSC) 是一个工厂校准的 500 kHz 内部时钟源. MFINTOSC 的频率可以通过使用 OSCTUNE 寄存器通过软件进行更改 (注册 5-3).

MFINTOSC 的输出连接到后分频器和多路复用器 (见图 5-1). 九个之一从 MFINTOSC 派生的频率可以通过使用 IRCF <3: 0> 位的软件选择 OSCCON 寄存器. 请参见第 5.2.2.7 节“内部”振荡器时钟切换时序“了解更多信息.

MFINTOSC 通过以下方式启用:

- 配置 OSCCON 的 IRCF <3: 0> 位
注册所需的 HF 频率, 并
- FOSC <2: 0> = 100, 或
- 设置系统时钟源 (SCS) 位
OSCCON register to '1x'.

中频内部振荡器就绪位 (MFIOFR) 的 OSCSTAT 寄存器指示何时 MFINTOSC 正在运行并可以使用.

5.2.2.3 内部振荡器频率调整

500 kHz内部振荡器在出厂时已经过校准。该内部振荡器可以通过软件进行调整。写入OSCTUNE寄存器（寄存器5-3）以来，HFINTOSC和MFINTOSC时钟源是来自500 kHz内部振荡器的变化。OSCTUNE寄存器值将适用于两者。

The default value of the OSCTUNE register is '0'. The value is a 6-bit two's complement. A value of 1Fh will provide the maximum adjustment. A value of 20h will provide the minimum adjustment.

当OSCTUNE寄存器被修改时，振荡器频率将开始转移到新频率。在这个转变期间继续执行。没有表明已经发生转变。

OSCTUNE不影响LFINTOSC频率。依赖于LFINTOSC的功能的操作时钟源频率，例如上电定时器（PWRT），看门狗定时器（WDT），故障保护时钟监视器（FSCM）和外设，不受影响频率变化。

5.2.2.4 LFINTOSC

低频内部振荡器（LFINTOSC）是未经校准的31 kHz内部时钟源。

LFINTOSC的输出连接到一个后分频器和多路复用器（见图5-1）。选择31 kHz，通过软件，使用OSCCON的IRCF <3: 0>位寄存器。见第5.2.2.7节“内部振荡器”。

时钟切换时序“了解更多信息”。该LFINTOSC也是上电定时器的频率（PWRT），看门狗定时器（WDT）和故障保护时钟监视器（FSCM）。

通过选择31 kHz来启用LFINTOSC（OSCCON寄存器的IRCF <3: 0>位 = 000）。

系统时钟源（OSCCON的SCS位寄存器 = 1x），或者以下任何一种情况启用：

- 配置OSCCON的IRCF <3: 0>位注册所需的LF频率，并
- FOSC <2: 0> = 100，或
- 设置系统时钟源（SCS）位OSCCON register to '1x'

使用LFINTOSC的外设有：

- 上电定时器（PWRT）
- 看门狗定时器（WDT）
- 故障保护时钟监视器（FSCM）

低频内部振荡器就绪位（LFIOFR）的OSCSTAT寄存器指示何时LFINTOSC正在运行并可以使用。

5.2.2.5 内部振荡器频率选择

系统时钟速度可以通过软件选择。使用内部振荡器频率选择位OSCCON寄存器的IRCF <3: 0>。

16 MHz HFINTOSC和31 kHz的输出LFINTOSC连接到后分频器和多路复用器（见图5-1）。内部振荡器频率选择OSCCON寄存器选择位IRCF <3: 0>内部振荡器的频率输出。之一可以通过软件选择以下频率：

- 32 MHz（需要4X PLL）
- 16 MHz
- 8 MHz
- 4 MHz
- 2 MHz
- 1 MHz
- 500 kHz（复位后默认）
- 250 kHz
- 125 kHz
- 62.5 kHz
- 31.25 kHz
- 31 kHz（LFINTOSC）

注意： 在任何复位之后，IRCF <3: 0>位 the OSCCON register are set to '0111' and 频率选择设置为500 kHz。用户可以修改IRCF位选择不同的频率。

OSCCON寄存器的IRCF <3: 0>位允许重复选择某些频率。这些dupli-美食选择可以提供系统设计权衡。降低改变时可以获得耗电。更慢的transi-振荡器源给定频率。可以在频率变化之间获得时间使用相同的振荡器源。

5.2.2.6 32 MHz内部振荡器 频率选择

内部振荡器模块可以与4X一起使用PLL与外部振荡器模块关联产生一个32 MHz的内部系统时钟源。该以下设置需要使用32 MHz内部时钟源：

- 配置字1中的FOSC位必须为
设置为使用INTOSC源作为设备系统时钟（FOSC <2: 0> = 100）。
- OSCCON寄存器中的IRCF位必须为
设置为8 MHz HFINTOSC选择（IRCF <3: 0> = 1110）。
- OSCCON寄存器中的SPLLEN位必须为
设置为使能4xPLL或PLLEN位
配置字2必须编程为a
'1'。

注意： 当使用的PLLEN位配置字2，4xPLL不能被软件和8 MHz禁用HFINTOSC选项将不再存在可用。

4xPLL不适用于内部振荡器时，OSCCON寄存器的SCS位 are set to '1x'. The SCS bits must be set to '00' to use 带内置振荡器的4xPLL.

5.2.2.7 内部振荡器时钟开关 定时

在HFINTOSC，MFINTOSC之间切换时和LFINTOSC，新的振荡器可能已经是关闭以节省电力（请参见图5-7）。如果这是情况下，在IRCF <3: 0>位之后有一个延迟OSCCON寄存器在频率之前被修改选择发生。OSCSTAT寄存器将会反映HFINTOSC的当前活动状态，MFINTOSC和LFINTOSC振荡器序列的频率选择如下：

1. OSCCON寄存器的IRCF <3: 0>位为改性。
2. 如果新时钟关闭，则启动时钟延迟开始。
3. 时钟开关电路等待下降沿当前时钟。
4. 当前时钟保持低电平和时钟开关电路等待新的上升沿时钟。
5. 新时钟现在处于活动状态。
6. OSCSTAT寄存器根据需要进行更新。
7. 时钟切换完成。

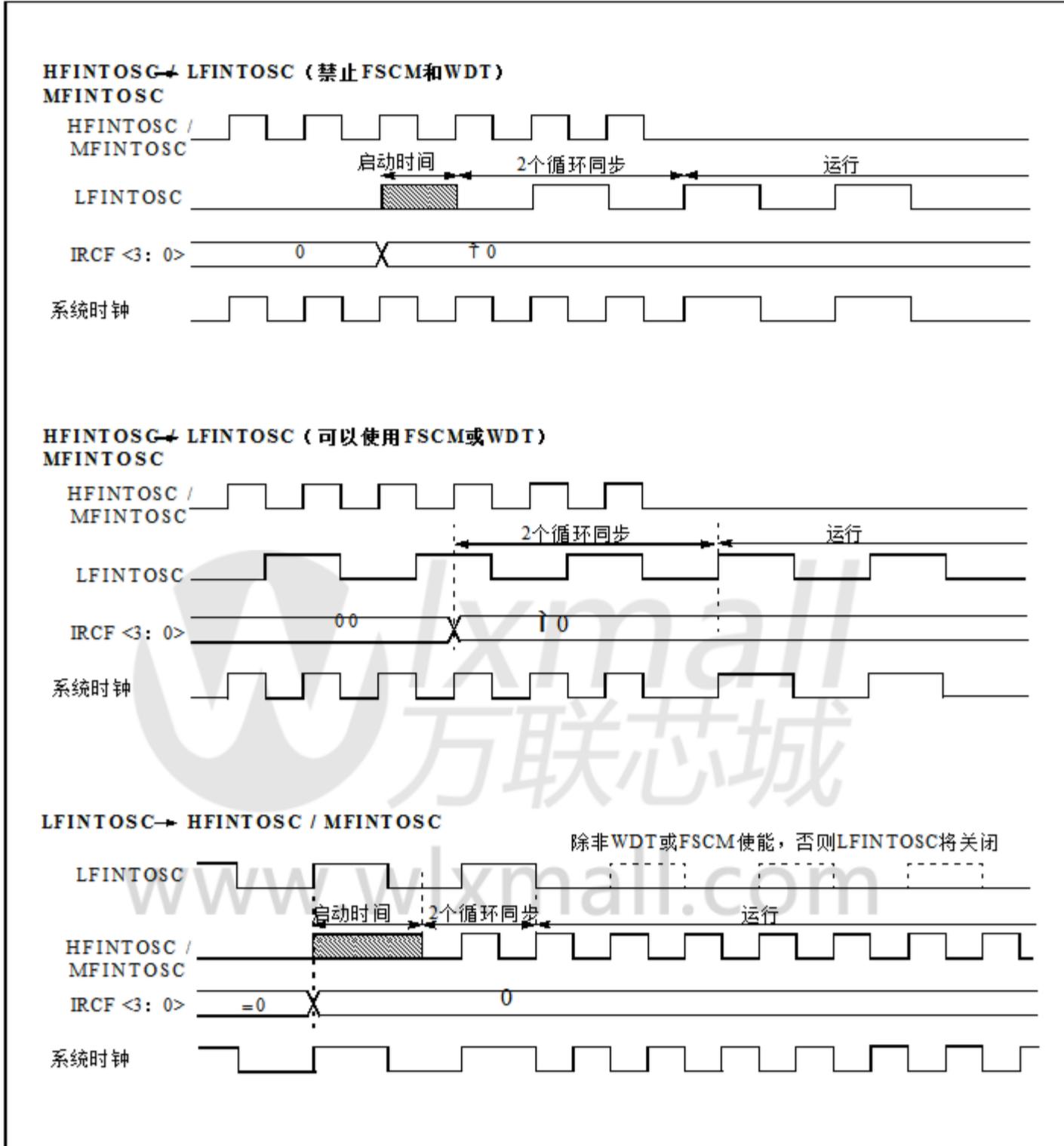
有关更多详细信息，请参见图5-7。

如果内部振荡器速度在两个之间切换同一时钟源，没有启动延迟在选择新频率之前。时钟切换时间延迟如表5-1所示。

启动延迟规格位于
振荡器 表 的 第29.0节 “电
规格”。

www.wlxmall.com

图5-7: 内部振荡器开关时序



5.3 时钟切换

系统时钟源可以在两者之间切换。外部和内部时钟源通过软件使用 OSCCON 的系统时钟选择 (SCS) 寄存器。可以选择以下时钟源使用 SCS 位：

- 由 FOSC 决定的默认系统振荡器配置字 1 中的位
- Timer1 32 kHz 晶体振荡器
- 内部振荡器模块 (INTOSC)

5.3.1 系统时钟选择 (SCS) BITS

OSCCON 的系统时钟选择 (SCS) 寄存器选择用于的系统时钟源 CPU 和外设。

- 当 OSCCON 寄存器的 SCS 位 = 00 时，系统时钟源由值决定。配置字 1 中的 FOSC <2: 0> 位。
- 当 OSCCON 寄存器的 SCS 位 = 01 时，系统时钟源是 Timer1 振荡器。
- 当 OSCCON 寄存器的 SCS 位 = 1x 时，系统时钟源由内部选择振荡器频率由 IRCF <3: 0> 选择。OSCCON 寄存器的位重置后，OSCCON 寄存器的 SCS 位始终为清除。

注意： 任何自动时钟开关，可能发生在双速启动或故障安全时钟监视器，不更新 SCS OSCCON 寄存器的位。用户可以监视 OSCSTAT 的 OST S 位注册以确定当前系统时钟源。

在时钟源之间切换时，延迟是需要允许新时钟稳定。这些振荡器延迟如表 5-1 所示。

5.3.2 振荡器启动超时状态 (OSTS) 位

Oscillator 启动超时状态 (OSTS) 位 OSCSTAT 寄存器指示系统时钟从外部时钟源运行，如由配置中的 FOSC <2: 0> 位定义字 1，或从内部时钟源。尤其是，OSTS 表示振荡器启动定时器 (OST) 超时播放 LP, XT 或 HS 模式。OST 不反映 Timer1 振荡器的状态。

5.3.3 TIMER1 振荡器

Timer1 振荡器是一个独立的晶体振荡器与 Timer1 外设相关联。它被优化用于 32.768 kHz 晶体的计时操作。连接在 T1OSO 和 T1OSI 器件之间引脚。

Timer1 振荡器使用 T1OSCEN 使能控制位在 T1CON 寄存器中。参见第 20.0 节“带门控的 Timer1 模块”了解更多信息有关 Timer1 外设的信息。

5.3.4 TIMER1 振荡器就绪 (T1OSCR) 位

用户必须确保 Timer1 振荡器处于准备好在它被选为系统时钟之前使用资源。Timer1 的振荡器就绪 (T1OSCR) 位 OSCSTAT 寄存器指示 Timer1 振荡器已准备好使用。在 T1OSCR 位之后置位时，SCS 位可以配置为选择 Timer1 振荡器。

5.4 双速时钟启动模式

双速启动模式可提供额外的功率通过减少外部之间的延迟来节省成本。振荡器启动和代码执行.在应用程序这会大量使用“双速”睡眠模式。启动将删除外部振荡器的启动从清醒的时间和可以减少的时间。该设备的整体功耗.这种模式允许应用程序从睡眠中唤醒，执行一些使用INTOSC内部振荡器的指令作为时钟源阻塞，并且无需返回到休眠状态等待外部振荡器稳定。

双速启动提供的好处是，**lator**模块配置为LP, XT或HS模式。振荡器起振定时器（OST）已启用。这些模式并且必须先计数1024次振荡。该振荡器可以用作系统时钟源。

如果振荡器模块配置为任何模式除LP, XT或HS模式外，还有双速启动被禁用.这是因为外部时钟振荡器之后不需要任何稳定时间POR或从睡眠中退出。

如果OST计数在设备之前达到1024进入睡眠模式，OSCSTAT的OSTS位register被设置并且程序执行切换到外部振荡器.但是，该系统可能永远不会如果花费的时间从外部振荡器操作清醒很短。

注意： 执行SLEEP指令将中止振荡器的启动时间将会引起OSCSTAT寄存器的OSTS位保持清晰。

5.4.1 双速启动模式组态

双速启动模式由配置以下设置：

- IESO（配置字1的）= 1; 间nal /外部切换位（双速启动模式启用）。
- (OSCCON寄存器的) SCS = 00.
- 配置字1中的FOSC <2: 0>位配置为LP, XT或HS模式。

双速启动模式进入后：

- 上电复位（POR），并在启用后启用上电定时器（PWRT）已过期，或
- 从睡眠中唤醒。

表5-1: 振荡器切换延迟

切换自	切换到	频率	振荡器延迟
休眠/ POR	LFINTOSC (1) MFINTOSC (1) HFINTOSC (1)	31 kHz 31.25kHz-500kHz 31.25kHz-16MHz的	振荡器预热延迟 (T WARM)
休眠/ POR	EC, RC (1)	DC - 32 MHz	2个周期
LFINTOSC	EC, RC (1)	DC - 32 MHz	每个周期1个
休眠/ POR	Timer1振荡器 LP, XT, HS (1)	32 kHz-20 MHz	1024个时钟周期 (OST)
任何时钟源	MFINTOSC (1) HFINTOSC (1)	31.25kHz-500kHz 31.25kHz-16MHz的	2 approxs (大约)
任何时钟源	LFINTOSC (1)	31 kHz	每个周期1个
任何时钟源	Timer1振荡器	32千赫	1024个时钟周期 (OST)
PLL无效	PLL激活	16-32 MHz	2毫秒 (大约)

注1: PLL无效。

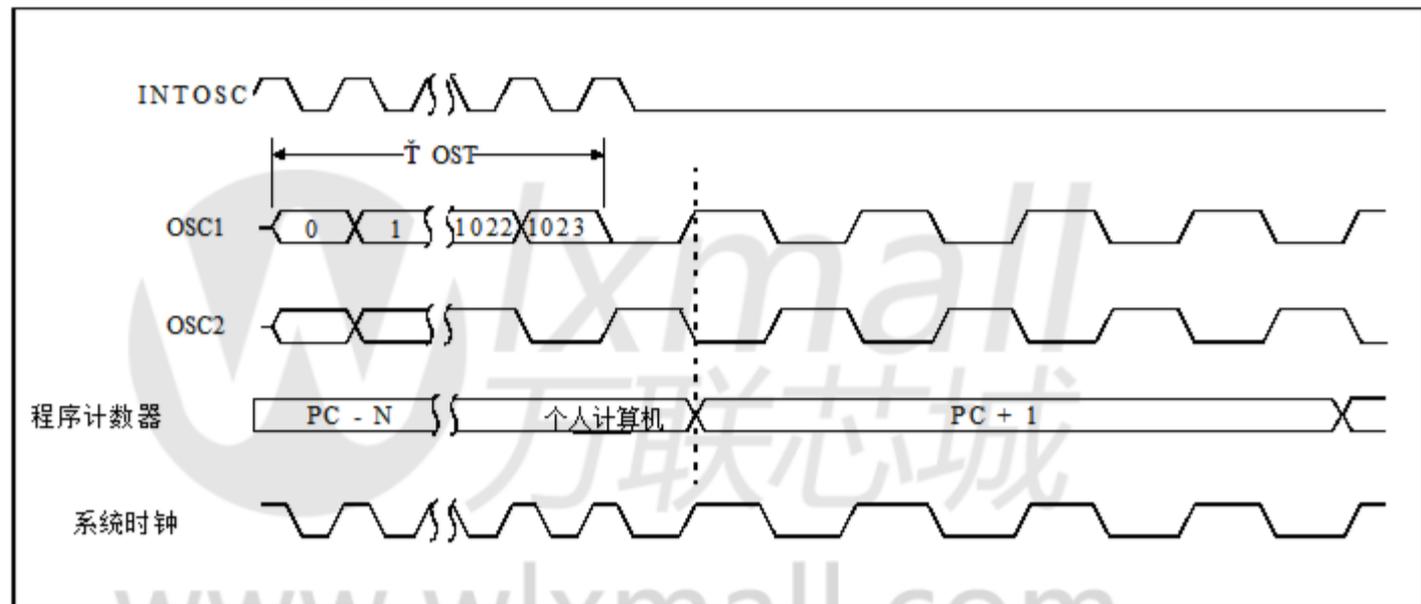
5.4.2 双速启动序列

1. 从上电复位或休眠唤醒.
2. 指令由内部开始执行
振荡器的频率设置在IRCF <3: 0>中
OSCCON寄存器的位.
3. OST启用计数1024个时钟周期.
4. OST超时, 等待下降的边缘
内部振荡器.
5. OSTS已设置.
6. 系统时钟保持低电平直到下一个下降沿
新时钟 (LP, XT或HS模式).
7. 系统时钟切换到外部时钟
资源.

5.4.3 检查双速时钟状态

检查OSCSTAT的OSTS位的状态
寄存器将确认微控制器是否在运行
从外部时钟源, 由定义的
配置字1中的FOSC <2: 0>位, 或
内部振荡器.

图5-8: 双速启动



5.5 故障保护时钟监视器

故障保护时钟监视器 (FSCM) 允许设备如果外部振荡器失效, 继续工作。

FSCM可以在任何时候检测到振荡器故障

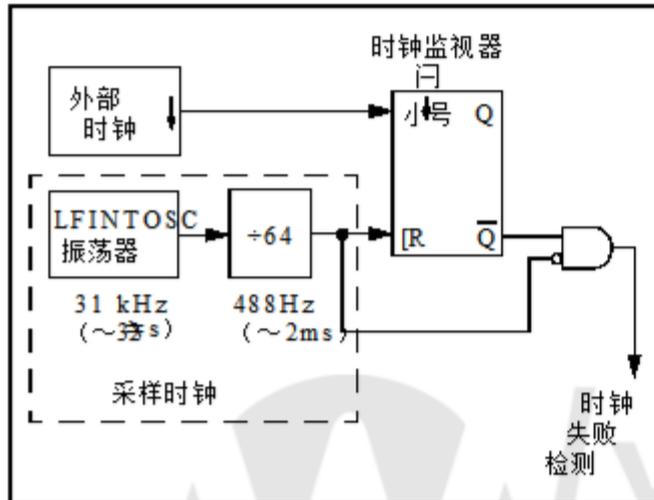
振荡器起振定时器 (OST) 已过期. 该

通过将FCMEN位置1来使能FSCM

配置字1. FSCM适用于全部

外部振荡器模式 (LP, XT, HS, EC, Timer1) 振荡器和RC)。

图5-9: FSCM框图



5.5.1 失效保护检测

FSCM模块检测到振荡器故障

将外部振荡器与FSCM采样进行比较

时钟. 采样时钟通过分割生成

LFINTOSC除以64. 请参见图5-9. 在失败之内

检测器块是一个锁存器. 外部时钟设置

锁存在外部时钟的每个下降沿. 该

采样时钟清除每个上升沿上的锁存器

采样时钟. 整个时间检测到故障

采样时钟的半周期经过

外部时钟变低.

5.5.2 失败的安全操作

当外部时钟发生故障时, FSCM切换

器件时钟连接到内部时钟源并设置该位

标志PIR2寄存器的OSFIF. 设置这个标志会

如果PIE2的OSFIE位产生中断

寄存器也被设置. 设备固件然后可以采取

步骤来缓解可能出现的问题

失败的时钟. 系统时钟将继续保持

源自内部时钟源直到器件

固件成功重启外部振荡器

并切换回外部操作.

FSCM选择的内部时钟源是

由OSCCON的IRCF <3: 0>位决定

寄存器. 这允许内部振荡器

发生故障之前进行配置.

5.5.3 安全条件清除

复位后, 故障保护条件被清除,

执行SLEEP指令或更改SCS位

的OSCCON寄存器. 当SCS位是

改变, OST重新启动. 而OST是

运行, 设备继续从中运行

在OSCCON中选择了INTOSC. 当OST时代

出, 故障保护条件被清除并且设备

将从外部时钟源运行. 该

在OSFIF之前必须清除故障保护条件

标志可以被清除.

5.5.4 从睡眠中复位或唤醒

FSCM旨在检测振荡器故障

振荡器起振定时器 (OST) 过后.

OST从睡眠中醒来后使用

任何类型的重置. OST不用于EC或

RC时钟模式, 以便FSCM将被激活

重置或唤醒完成后即可. 什么时候

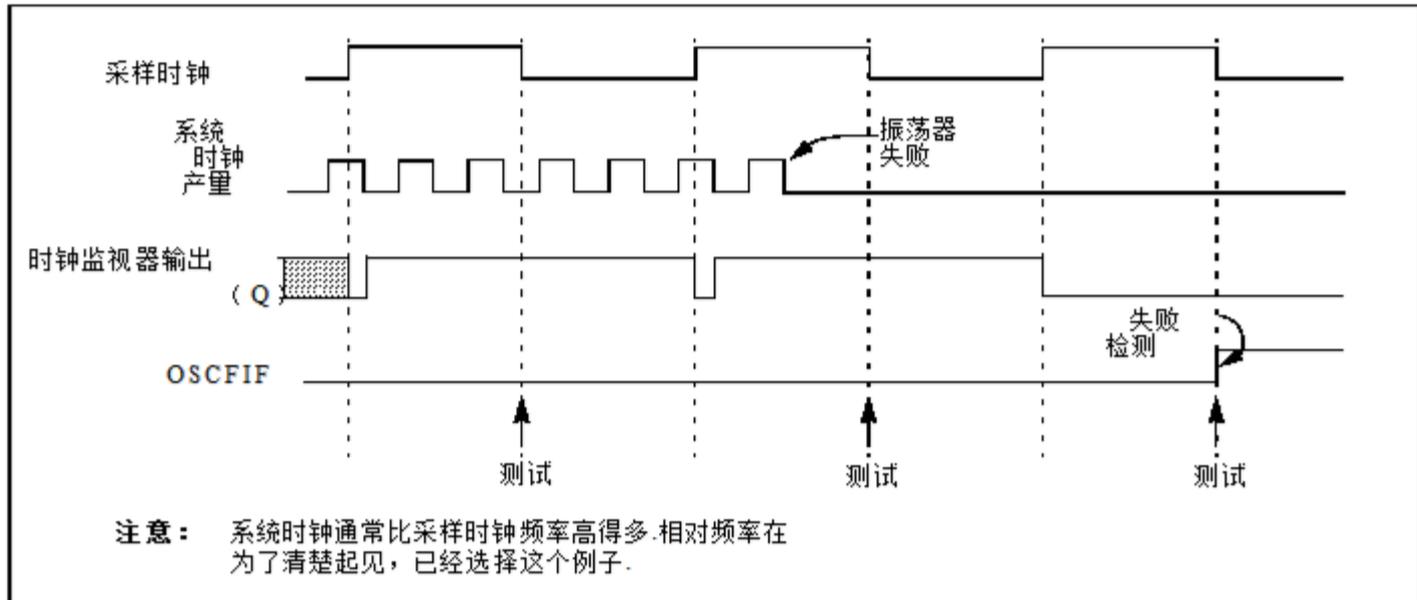
FSCM使能, 双速启动也是

启用. 因此, 该设备将始终执行

代码, 而OST正在运行.

注意: 由于振荡器启动范围广泛次, 故障安全电路未激活在振荡器启动期间 (即, 在退出之后) 复位或睡眠). 适当后时间里, 用户应该检查一下OSCSTAT寄存器中的状态位为验证振荡器启动并确认系统时钟切换已成功完成.

图5-10: FSCM时序图



PIC12F / LF1822 / 16F / LF1823

5.6 振荡器控制寄存器

注册5-1: OSCCON: 振荡器控制寄存器

R / W-0/0	R / W-0/0	R / W-1/1	R / W-1/1	R / W-1/1	U-0	R / W-0/0	R / W-0/0
SPLLEN	IRCF <3: 0>			-	SCS <1: 0>		
位7							位0

传说:

R =可读位

W =可写位

U =未用位, 读为0

u =位不变

x =位未知

-n / n = POR和BOR的值/所有其他复位的值

'1' = Bit is set

'0' = Bit is cleared

位7 SPLLEN: 软件PLL使能位
 如果配置字1中的PPLLEN = 1:
 SPLLEN位被忽略. 4x PLL始终使能 (受振荡器要求限制)
 如果配置字1中的PPLLEN = 0:
 1 = 4x PLL已启用
 0 = 4x PLL被禁用

位6-3 IRCF <3: 0>: 内部振荡器频率选择位
 000x = 31 kHz LF
 0010 = 31.25kHz MF
0011 = 31.25kHz HF (1)
 0100 = 62.5kHz MF
 0101 = 125kHz MF
 0110 = 250kHz MF
 0111 = 500 kHz MF (复位时默认)
1000 = 125kHz HF (1)
1001 = 250kHz HF (1)
1010 = 500kHz HF (1)
 1011 = 1MHz HF
 1100 = 2MHz HF
 1101 = 4MHz HF
1110 = 8 MHz或32 MHz HF (请参见第5.2.2.1节“HFINTOSC”)
 1111 = 16MHz HF

位2 未实现: 读为0

比特1-0 SCS <1: 0>: 系统时钟选择位
 1x =内部振荡器模块
 01 = Timer1振荡器
 00 =由配置字1中的FOSC <2: 0>决定的时钟

注1: 来自HFINTOSC的重复频率.

注册5-2: OSCSTAT: 振荡器状态寄存器

R-1 / Q	R-0 / Q	RQ / Q	R-0 / Q	R-0 / Q	RQ / Q	R-0/0	R-0 / Q
T1OSCR	PLLR	OSTS	HFIOFR	HFIOFL	MFIOFR	LFIOFR	HFIOFS
位7						位0	

传说:

R =可读位	W =可写位	U =未用位, 读为0	
u =位不变	x =位未知	-n / n = POR和BOR的值/所有其他复位的值	
'1' = Bit is set	'0' = Bit is cleared	q =有条件的	

- 位7 **T1OSCR: Timer1振荡器就绪位**
 如果 **T1OSCEN = 1:**
 1 = Timer1振荡器就绪
 0 = Timer1振荡器未准备就绪
 如果 **T1OSCEN = 0:**
 1 = Timer1时钟源始终处于就绪状态
- 位6 **PLLR 4x PLL就绪位**
 1 = 4x PLL已准备就绪
 0 = 4x PLL未准备好
- 位5 **OSTS: 振荡器启动超时状态位**
 1 = 从配置字1的FOSC <2: 0>位定义的时钟运行
 0 = 从内部振荡器运行 (FOSC <2: 0> = 100)
- 位4 **HFIOFR: 高频内部振荡器就绪位**
 1 = HFINTOSC已准备就绪
 0 = HFINTOSC未准备好
- 位3 **HFIOFL: 高频内部振荡器锁定位**
 1 = HFINTOSC的准确度至少为2%
 0 = HFINTOSC不准确2%
- 位2 **MFIOFR: 中频内部振荡器就绪位**
 1 = MFINTOSC已准备就绪
 0 = MFINTOSC没有准备好
- 位1 **LFIOFR: 低频内部振荡器就绪位**
 1 = LFINTOSC已准备就绪
 0 = LFINTOSC没有准备好
- 位0 **HFIOFS: 高频内部振荡器稳定位**
 1 = HFINTOSC精度至少为0.5%
 0 = HFINTOSC不准确0.5%

PIC12F / LF1822 / 16F / LF1823

注册5-3: OSCTUNE: 振荡器调谐寄存器

U-0	U-0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0
-	-	TUN <5: 0>					
位7							位0

传说:

R =可读位 W =可写位 U =未用位, 读为0
u =位不变 x =位未知 -n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set '0' = Bit is cleared

位7-6 未实现: 读为0
位5-0 TUN <5: 0>: 频率调谐位
 011111 =最大频率
 011110 =
 .
 .
 .
 000001 =
 000000 =振荡器模块正在工厂校准的频率下运行
 111111 =
 .
 .
 .
 100000 =最小频率

表5-2: 与时钟源相关的寄存器汇总

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
OSCCON	SPLLEN	IRCF <3: 0>			-scs <: 0>				68
OSCSTAT	T1OSCR	PLLRR	OSTS	HFIOFR	HFIOFL	MFIOFR	LFIOFR	HFIOFS	69
OSCTUNE	-	-TUN <5: 0>							70
PIE2	OSFIE	C2IE (1)	C1IE	EEIE	BCL1IE	-	-	- 9 1	
PIR2	OSFIF	C2IF (1)	C1IF	EEIF	BCL1IF	-	-	-	93
T1CON	TMR1CS <1: 0>		T1CKPS <1: 0>		T1OSCEN	T1SYNC	-	TMR1ON	180

传说: - =未实现的位置, 读为0.时钟源不使用阴影单元.

注1: 仅限PIC16F / LF1823.

表5-3: 配置字汇总与时钟源

名称	位	位 - / 7	位 - / 6	位13/5	位12/4	位11/3	位10/2	位9/1	位8/0	寄存器 在页面上
CONFIG1	13: 8	-	-	FCMEN	IESO	CLKOUTEN	BOREN <1: 0>		CPD	50
	7: 0	CP	MCLRRE	PWRTE	WDTE <1: 0>		FOSC <2: 0>			

传说: - =未实现的位置, 读为0.时钟源不使用阴影单元.

注意 1: 仅限PIC12F1822 / 16F1823.

6 参考时钟模块

参考时钟模块提供发送的能力。器件时钟输出引脚的分频时钟 (CLKR) 并提供辅助内部时钟源到调制器模块。这个模块是可用的振荡器配置，并允许用户选择一个更大范围的时钟约数驱动外部设备在应用程序中。参考时钟模块包括以下功能：

- 系统时钟是信号源
- 可用于所有振荡器配置
- 可编程时钟分频器
- 输出使能到端口引脚
- 可选的占空比
- 摆率控制

参考时钟模块由 CLKR-CON 寄存器 (寄存器 6-1) CLKREN 位。输出分频时钟信号到 CLKR 端口引脚，CLKROE 位必须置 1。该 CLKRDIV <2: 0> 位用于选择 8 个不同的位时钟分频器选项。CLKRDC <1: 0> 位可以用于修改输出时钟 (1) 的占空比。该 CLKRSLR 位控制转换速率限制。

注 1: 如果基本时钟速率未选择 a 分频器，输出时钟将始终有占空比等于源的占空比。如果时钟分频器设置为基本时钟 / 2，然后是 25% 和 75% 的占空比精度将取决于源时钟。

有关使用参考时钟输出的信息，使用调制器模块，请参见第 22.0 节“数据”信号调制器。

6.1 摆率

输出端口引脚的摆率限制可以是禁用。摆率限制可以通过删除清除 CLKRCON 寄存器中的 CLKRSLR 位。

6.2 重置的影响

在任何器件复位时，参考时钟模块都是禁用。用户的固件负责在启用输出之前初始化模块。该寄存器被重置为默认值。

6.3 与 CLKR 引脚冲突

参考时钟输出有两种情况。信号不能输出到 CLKR 引脚，如果：

- 选择 LP, XT 或 HS 振荡器模式。
- CLKOUT 功能已启用。

即使这两种情况都是真的，模块也可以仍然被使能并且参考时钟信号可以是与调制器模块配合使用。

6.3.1 振荡器模式

如果选择 LP, XT 或 HS 振荡器模式，OSC2 / CLKR 引脚必须用作振荡器输入引脚并且 CLKR 输出不能被使能。看到更多信息，请参见第 5.2 节“时钟源类型”在不同的振荡器模式下。

6.3.2 CLKOUT 功能

CLKOUT 功能的优先级高于参考时钟模块。因此，如果 CLKOUT 功能由 Configuration 字 1, FOSC / 4 将始终在端口上输出。参考部分 4.0“设备配置”了解更多信息。

6.4 睡眠期间的操作

由于参考时钟模块依赖于系统时钟作为其源，并且系统时钟被禁用睡眠时，模块在睡眠中不起作用，即使一个外部时钟源或 Timer1 时钟源配置为系统时钟。模块输出将保持当前状态，直到设备退出睡觉。

PIC12F / LF1822 / 16F / LF1823

注册6-1: CLKRCON: 参考时钟控制寄存器

R / W-0/0	R / W-0/0	R / W-1/1	R / W-1/1	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0
CLKREN	CLKROE	CLKRSLR	CLKRDC1	CLKRDC0	CLKRDIV2	CLKRDIV1	CLKRDIV0
位7							位0

传说:

R =可读位 W =可写位 U =未用位, 读为0
u =位不变 x =位未知 -n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set '0' = Bit is cleared

- 位7 **CLKREN: 参考时钟模块使能位**
1 =使能参考时钟模块
0 =参考时钟模块被禁用
- 位6 **CLKROE: 参考时钟输出使能位 (3)**
1 =在CLKR引脚上使能参考时钟输出
0 = CLKR引脚上禁止参考时钟输出
- 位5 **CLKRSLR: 参考时钟压摆率控制限制使能位**
1 =使能转换速率限制
0 =禁止转换速率限制
- 位4-3 **CLKRDC <1: 0>: 参考时钟占空比**
11 =时钟输出占空比为75%
10 =时钟输出占空比为50%
01 =时钟输出占空比为25%
00 =时钟输出占空比为0%
- 比特2-0 **CLKRDIV <2: 0>参考时钟分频比特**
111 =基准时钟值除以128
110 =基准时钟值除以64
101 =基本时钟值除以32
100 =基本时钟值除以16
011 =基本时钟值除以8
010 =基本时钟值除以4
001 =基本时钟值除以2 (1)
000 =基准时钟值 (2)

注1: 在此模式下, 25%和75%的占空比精度将取决于源时钟占空比.
2: 在此模式下, 占空比将始终等于源时钟占空比, 除非占空比为0%被选中.
3: 要将CLKR路由至引脚, 需要配置字1 = 1的CLKOUTEN. 配置的CLKOUTEN字1 = 0将导致F OSC / 4. 有关详细信息, 请参见第6.3节“与CLKR引脚冲突”.

PIC12F / LF1822 / 16F / LF1823

表6-1: 与参考时钟源相关的寄存器汇总

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
CLKRCON	CLKREN	CLKROE	CLKRSLR	CLKRDC0	CLKRDC1	CLKRDIV2	CLKRDIV1	CLKRDIV0	72

传说: - =未实现的位置读为0.参考时钟源不使用阴影单元.

表6-2: 使用参考时钟源的配置字汇总

名称	位	位 - / 7	位 - / 6	位13/5	位12/4	位11/3	位10/2	位9/1	位8/0	寄存器 在页面上
CONFIG1	13: 8	-	-	FCMEN	IESO	CLKOUTEN	BOREN1	BOREN0	CPD	50
	7: 0	CP	MCLR	PWRTE	WDTE1	WDTE0	FOSC2	FOSC1	FOSC0	

传说: - =未实现的位置读为0.参考时钟源不使用阴影单元.



笔记：



7 RESETS

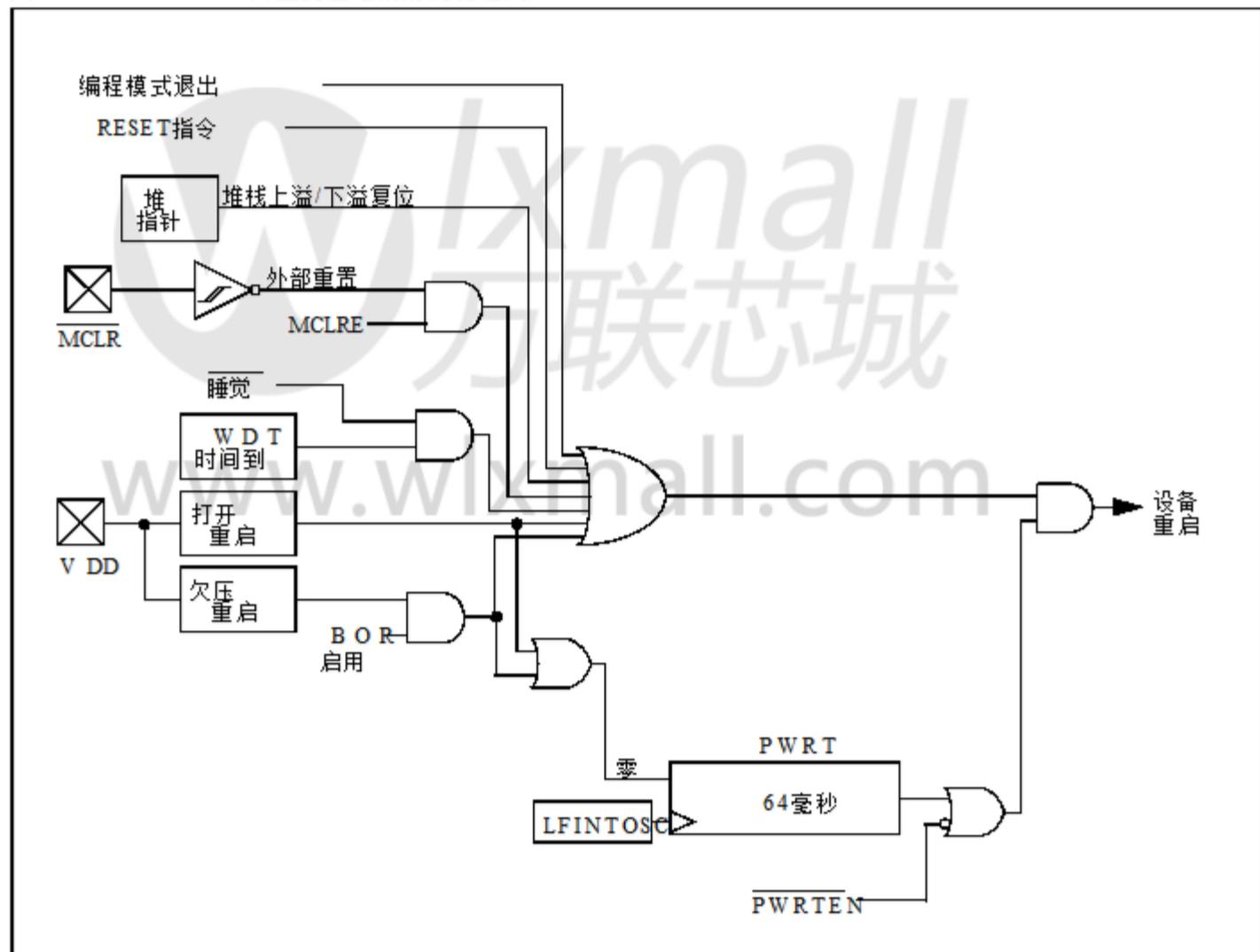
有多种方法可以重置此设备：

- 上电复位 (POR)
- 欠压复位 (BOR)
- $\overline{\text{MCLR}}$ 重置
- WDT 复位
- RESET 指令
- 堆栈溢出
- 堆栈下溢
- 编程模式退出

为了使 V_{DD} 稳定，可以选择加电计时器
可以在 BOR 后延长复位时间
或 POR 事件。

片上复位电路的简化框图
如图 7-1 所示。

图 7-1: 片上复位电路的简化框图



PIC12F / LF1822 / 16F / LF1823

7.1 上电复位 (POR)

POR电路将器件保持在复位状态，直到V_{DD}为止达到最低操作的可接受水平。

缓慢上升的V_{DD}，快速的运行速度或模拟量性能可能需要大于最小V_{DD}。

可以使用PWRT，BOR或MCLR功能延长启动阶段，直到所有设备运行条件已经满足。

7.1.1 上电定时器 (PWRT)

上电定时器提供标称的64毫秒时间 - 出现POR或欠压复位。

只要PWRT处于活动状态，器件就处于复位状态。

PWRT延迟允许V_{DD}有额外的时间上升到可接受的水平。上电定时器是通过清除配置中的PWRT_{EN}位来启用字1。

上电定时器在POR释放后启动和BOR。

有关更多信息，请参阅应用笔记AN607，“加电故障排除” (DS00607)。

7.2 欠压复位 (BOR)

当V_{DD}时，BOR电路将器件保持在复位状态达到可选的最低水平。在..之间

POR和BOR，完整的电压范围覆盖范围可以执行执行保护。

欠压复位模块有四个工作模式。模式由Config₁中的BOREN <1: 0>位控制，定义词1.四种操作模式是：

- BOR始终开启
- 睡眠时BOR关闭
- BOR由软件控制
- BOR始终关闭

有关更多信息，请参阅表7-3。

欠压复位电压电平可通过选择在配置字2中配置BORV位。

AV_{DD} 噪声抑制滤波器可防止BOR触发 - 热爱小事。如果V_{DD} 低于V_{BORa} 持续时间大于参数T_{BORDC}，该设备将重置。有关更多信息，请参见图7-3。

表 7-1: BOR操作模式

BOREN 配置位	SBOREN	设备模式	BOR模式	设备操作 POR的发布	设备操作 从...唤醒 睡觉
BOR_ON (11)	X	X	活性	等待BOR准备就绪 (1)	
BOR_NSLEEP (10)	X	苏醒	活性	等待BOR准备就绪	
BOR_NSLEEP (10)	X	睡觉	残		
BOR_SBOREN (01)	1	X	活性	立即开始	
BOR_SBOREN (01)	0	X	残	立即开始	
BOR_OFF (00)	X	X	残	立即开始	

注1: 即使这种情况明确等待BOR，BOR已经在运行，所以不会有任何延迟启动。

7.2.1 BOR始终如一

当配置字1的BOREN位被置位时 to '11', the BOR is always on. The device start-up will 推迟到BOR准备就绪并且V_{DD} 更高比BOR门槛。

BOR保护在休眠期间处于活动状态。BOR的确如此不会延迟从睡眠中唤醒。

7.2.2 BOR在睡眠中关闭

当配置字1的BOREN位被置位时 to '10', the BOR is on, except in Sleep. The device 启动将延迟到BOR准备就绪和V_{DD} 高于BOR阈值。

BOR保护在休眠期间无效。装置唤醒将延迟到BOR准备就绪。

7.2.3 BOR由软件控制

当配置字1的BOREN位被置位时 to '01', the BOR is controlled by the SBOREN bit of the BORCON寄存器。设备启动不会延迟由BOR就绪状态或V_{DD} 电平决定。

一旦BOR电路接通，BOR保护即开始准备。BOR电路的状态反映在BORCON寄存器的BORRDY位。

BOR保护不受休眠影响。

图7-2: 布朗准备就绪

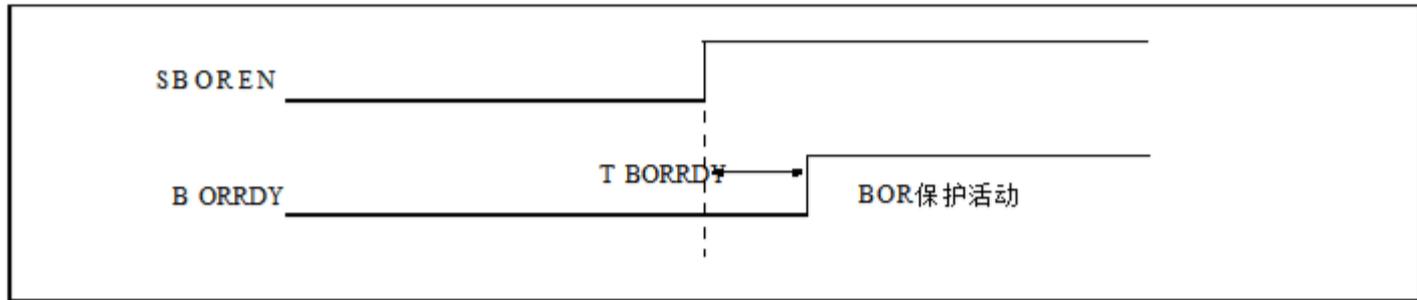
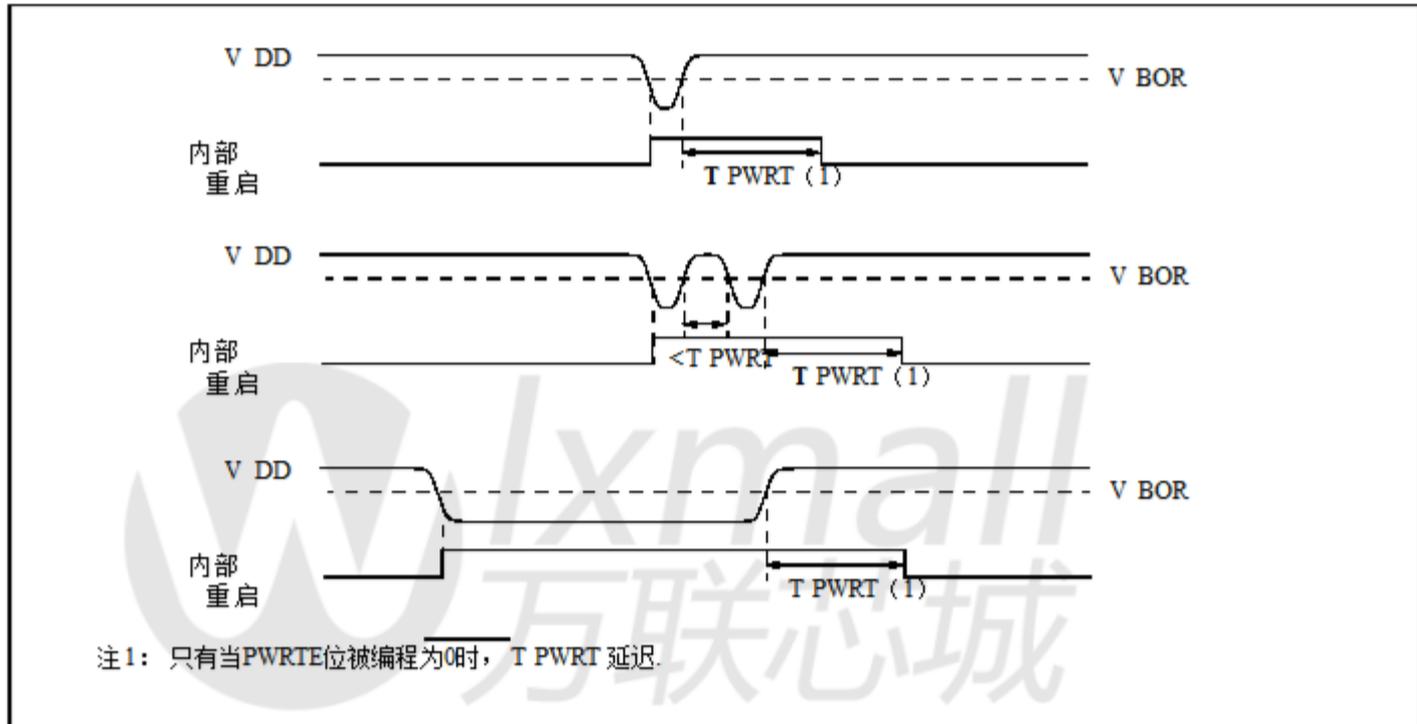


图7-3: 褪色情况



注册7-1: BORCON: 欠压复位控制寄存器

R / W-1 / U	U-0	U-0	U-0	U-0	U-0	U-0	RQ / U
SBORREN	-	-	-	-	-	-BORRDY	
位7							位0

传说:

R = 可读位 W = 可写位 U = 未用位, 读为0
 u = 位不变 x = 位未知 -n / n = POR和BOR的值/所有其他复位的值
 '1' = Bit is set '0' = Bit is cleared q = 值取决于条件

位7 **SBORREN:** 软件欠压复位使能位
 如果配置字1中的BOREN <1: 0> = 01:
 SBORREN是可读/写的, 但对BOR没有影响.
 如果配置字1中的BOREN <1: 0> = 01:
 1 = BOR已启用
 0 = BOR禁用

位6-1 未实现: 读为0

位0 **BORRDY:** 欠压复位电路就绪状态位
 1 = 欠压复位电路处于活动状态
 0 = 欠压复位电路未激活

7.3 MCLR

MCLR是可重置的可选外部输入装置。MCLR功能由控制配置字1的MCLRE位和LVP位配置字2（表7-2）。

表 7-2: MCLR配置

MCLRE	LVP	MCLR
00		禁用
10		启用
X1		启用

7.3.1 启用MCLR

当MCLR使能且引脚保持低电平时，器件保持在复位状态。MCLR引脚连接到V_{DD}通过内部弱上拉。

器件在MCLR复位路径中有一个噪声滤波器。滤波器将检测并忽略小脉冲。

注意： 复位不会将MCLR引脚驱动为低电平。

7.3.2 MCLR禁用

当MCLR被禁止时，引脚功能如同一般通用输入和内部弱上拉是在下软件控制。请参见第12.2节“PORTA寄存器”了解更多信息。

7.4 看门狗定时器（WDT）复位

如果固件有效，看门狗定时器会产生复位。在超时内不会发出CLRWD_T指令。状态寄存器中的TO和PD位是改为指示WDT复位。参见10.0节“看门狗定时器”了解更多信息。

7.5 RESET指令

RESET指令将导致器件复位。RI bit in the PCON register will be set to '0'. See Table 7-4 用于RESET指令后的默认条件发生。

7.6 堆栈上溢/下溢复位

设备可以在堆栈溢出或重置时复位。PCON的STKOVF或STKUNF位寄存器指示重置条件。这些重置是通过在配置中设置STVREN位来启用字2。请参见第3.4.2节“上溢/下溢”重置“以获取更多信息。

7.7 编程模式退出

退出编程模式后，设备将会表现得好像刚刚发生了POR。

7.8 上电定时器

上电延时定时器可选地延迟设备执行BOR或POR事件之后。这个定时器通常用于在允许器件启动之前允许V_{DD}稳定运行。

上电延时定时器由PWRT_E位控制配置字1。

7.9 启动顺序

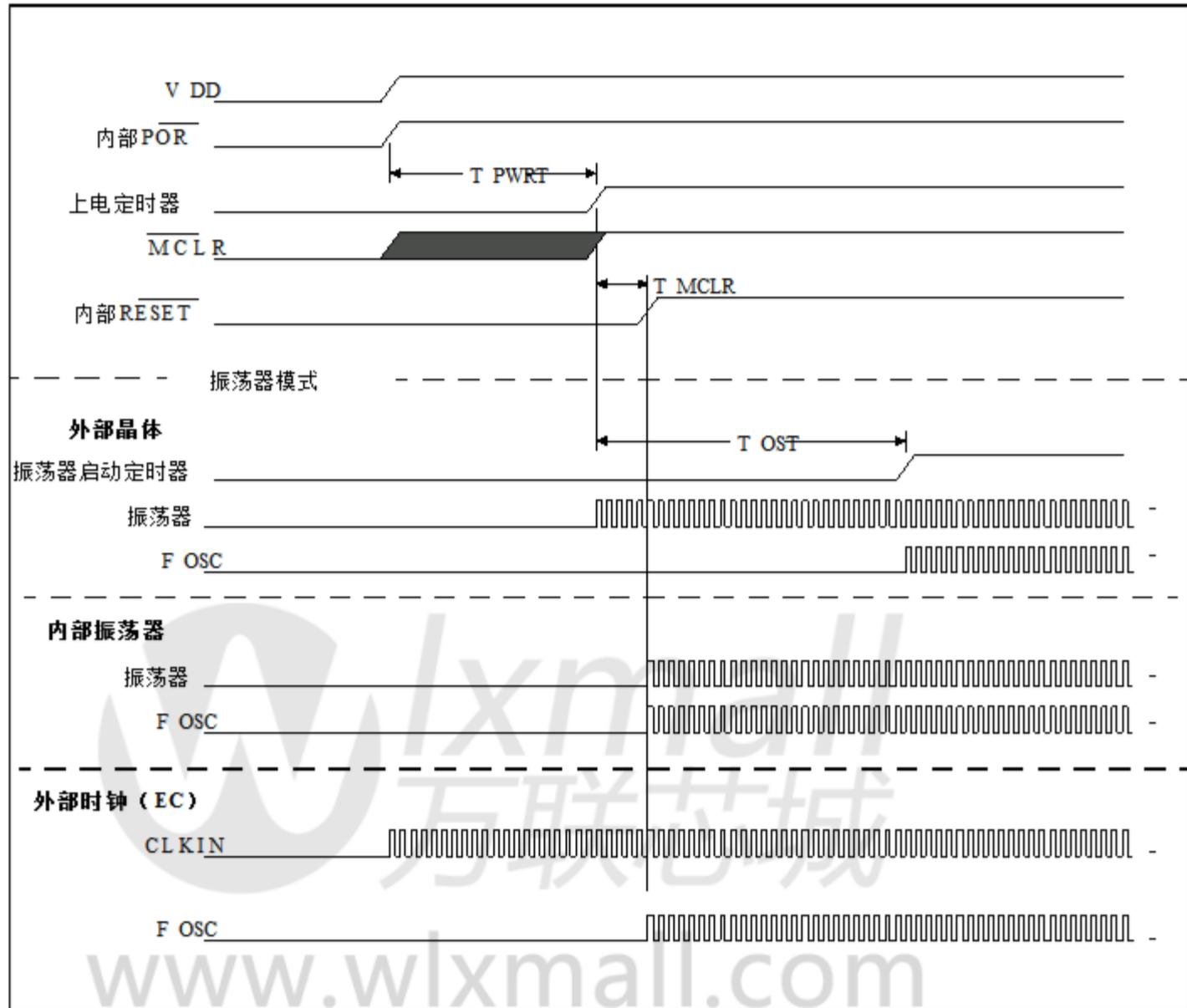
在发布POR或BOR后，必须遵守以下规定在设备开始执行之前发生：

1. 上电定时器运行完成（如果启用）。
2. 振荡器启动定时器运行完成（如果振荡器源所需）。
3. 必须释放MCLR（如果启用）。

总超时将根据振荡器配置而变化，配给和上电计时器配置。看到第5.0节“振荡器模块（带失效保护时钟监视器）”了解更多信息。

上电延时定时器和振荡器启动定时器运行独立于MCLR复位。如果MCLR长时间保持低位充足的上电延时和振荡器启动计时器将过期。将MCLR设置为高电平时，该设备将立即开始执行（见图7-4）。这个对于测试目的或同步更多信息很有用而不是一台设备并行运行。

图7-4: 重置启动顺序



PIC12F / LF1822 / 16F / LF1823

7.10 确定重置的原因

在任何复位时，STATUS和中的多个位PCON寄存器被更新以表明原因重启。表7-3和表7-4显示了Reset condi-这些寄存器。

表 7-3: 重置状态位及其意义

STKOVF	STKUNF	RMCLR	RI	POR	BOR	至	PD	条件
00		1	1	0	X	1	1	上电复位
00		1	1	0	X	0	X	非法， \overline{TO} 设置在POR上
00		1	1	0	X	X	0	非法， \overline{PD} 设置在POR上
00		1	1	ū	0	1	1	掉电复位
UU		ū	ū	ū	ū	0	ū	WDT复位
UU		ū	ū	ū	ū	0	0	WDT从睡眠中唤醒
UU		ū	ū	ū	ū	1	0	中断从休眠中唤醒
UU		0	ū	ū	ū	ū	ū	正常操作期间的MCLR复位
UU		0	ū	ū	ū	1	0	睡眠期间的MCLR复位
ū	ū	ū	0	ū	ū	ū	ū	RESET指令执行
1U		ū	ū	ū	ū	ū	ū	堆栈溢出复位 (STVREN = 1)
U1		ū	ū	ū	ū	ū	ū	堆栈下溢复位 (STVREN = 1)

表 7-4: 特殊寄存器的复位条件 (2)

条件	程序计数器	状态寄存器	PCON寄存器
上电复位	0000H	--- 1 1000	00-- 110x
正常操作期间的MCLR复位	0000H	--- u uuuu	uu - 0uuu
睡眠期间的MCLR复位	0000H	--- 1 0uuu	uu - 0uuu
WDT复位	0000H	--- 0 uuuu	uu - uuuu
WDT从睡眠中唤醒	PC + 1	--- 0 0uuu	uu - uuuu
掉电复位	0000H	--- 1 1uuu	00-- 11u0
中断从休眠中唤醒	PC + 1 (1)	--- 1 0uuu	uu - uuuu
RESET指令执行	0000H	--- u uuuu	uu-- u0uu
堆栈溢出复位 (STVREN = 1)	0000H	--- u uuuu	1u - uuuu
堆栈下溢复位 (STVREN = 1)	0000H	--- u uuuu	u1-- uuuu

图注: u = 不变, x = 未知, - = 未实现位, 读为0.

注1: 当唤醒由中断引起并且全局使能位 (GIE) 置位时, 返回地址被按下 PC + 1 执行后, 堆栈和PC装入中断向量 (0004h).

2: 如果未执行状态位, 该位将被读为0.

7.11 功率控制 (PCON) 寄存器

功率控制 (PCON) 寄存器包含标志位
区分一个:

- 上电复位 (POR) _____
- 欠压复位 (BOR) _____
- 复位指令复位 (RI) _____
- 堆栈溢出重置 (STKOVF)
- 堆栈下溢复位 (STKUNF)
- MCLR复位 (RMCLR)

PCON寄存器位如寄存器7-2所示.

注册 7-2: PCON: 功率控制寄存器

R / W / HS-0 / Q	R / W / HS-0 / Q	U-0	U-0	R / W / HC-1 / Q	R / W / HC-1 / Q	R / W / HC-q / u	R / W / HC-q / u
STKOVF	STKUNF	-	-	RMCLR	RI	POR	BOR
位 7							位 0

传说:

HC =位由硬件清零	HS =位由硬件设置
R =可读位	W =可写位
u =位不变	U =未用位, 读为0
'1' = Bit is set	'0' = Bit is cleared
	x =位未知
	-m / n = POR和BOR的值/所有其他复位的值
	q =值取决于条件

- 位 7 **STKOVF:** 堆栈溢出标志位
1 =发生堆栈溢出
0 = A Stack Overflow has not occurred or set to '0' by firmware
- 位 6 **STKUNF:** 堆栈下溢标志位
1 =发生堆栈下溢
0 = A Stack Underflow has not occurred or set to '0' by firmware
- 位 5-4 **未实现:** 读为0
- 位 3 **RMCLR:** MCLR复位标志位
1 =固件未发生MCLR复位或设置为1
0 = A MCLR Reset has occurred (set to '0' in hardware when a MCLR Reset occurs)
- 位 2 **RI:** RESET指令标志位
1 =复位指令尚未执行或由固件设置为1
0 = A RESET instruction has been executed (set to '0' in hardware upon executing a RESET instruction)
- 位 1 **POR:** 上电复位状态位
1 =未发生上电复位
0 =发生了上电复位 (必须在发生上电复位后用软件置1)
- 位 0 **BOR:** 欠压复位状态位
1 =未发生欠压复位
0 =发生欠压复位 (必须在上电复位或欠压复位后用软件置1)
 发生)

PIC12F / LF1822 / 16F / LF1823

表 7-5: 与重置相关的寄存器汇总

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
BORCON	SBOREN	-	-	-	-	-	-	BORRDY	77
PCON	STKOVF	STKUNF	-	-RMCLR		RI	POR	BOR	81
状态	-	-	-至		PD	z	DC	C	24
WDTCON	-	-	WDTPS4	WDTPS3	WDTPS2	WDTPS1	WDTPS0	SWDTEN	101

图注：- =未实现位，读为0.复位不使用阴影单元格。

注1：其他（非上电）复位包括正常工作期间的MCLR复位和看门狗定时器复位。



8 中断

中断功能允许某些事件抢占正常的程序流程.固件用于确定中断的来源并相应采取行动.一些可以配置中断来唤醒MCU睡眠模式.

本章包含以下信息

中断:

- 操作
- 中断延迟
- 休眠期间中断
- INT引脚
- 自动上下文保存

许多外设产生中断.参考相应章节的细节.

中断逻辑框图如图所示图8-1和图8-2.

图8-1: 中断逻辑

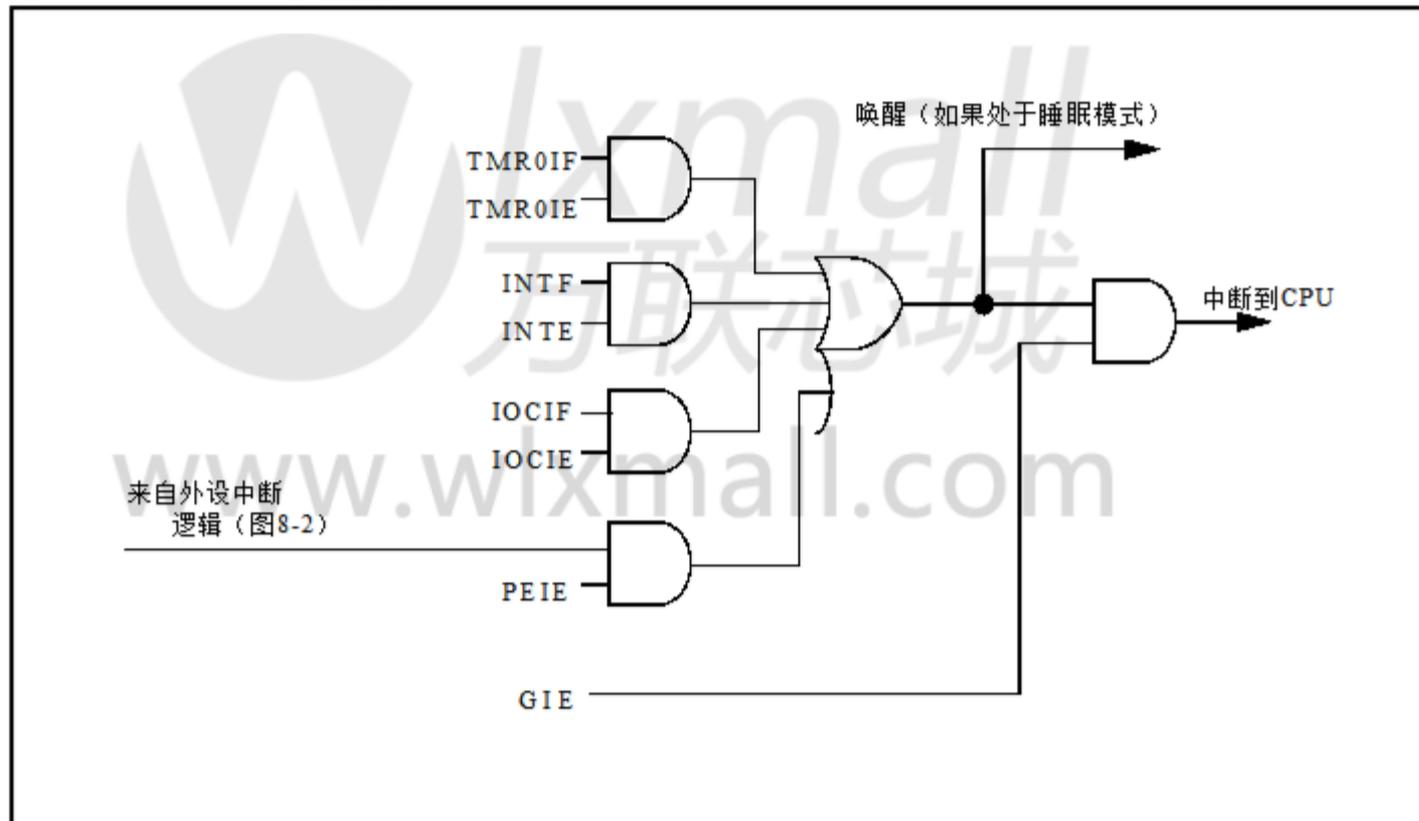
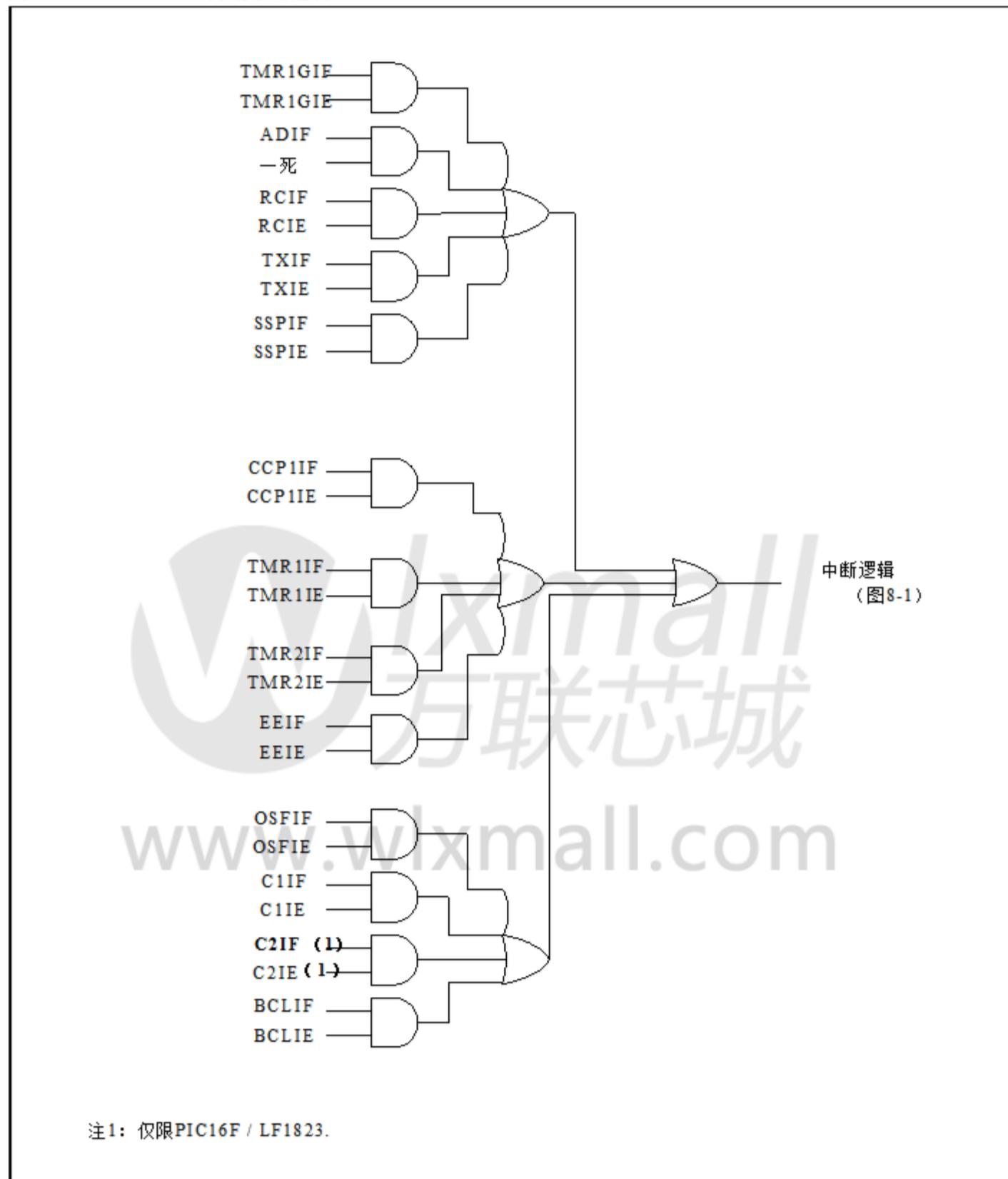


图8-2: 外设中断逻辑



8.1 手术

任何器件复位都会禁止中断.他们通过设置以下位来启用:

- INTCON寄存器的GIE位
- 特定中断的中断允许位事件 (S)
- INTCON寄存器的PEIE位 (如果中断事件的发生位包含在中断事件的使能位包含在中断寄存器PIEx寄存器)

INTCON, PIR1和PIR2记录了个人记录通过中断标志位中断.中断标志位将会被清除无论GIE, PEIE和GIE的状态如何个别中断使能位.

发生中断事件时会发生以下事件在GIE位置位时发生:

- 刷新当前预取指令
- GIE位被清除
- 当前程序计数器 (PC) 被压入堆
- 关键寄存器会自动保存到影子寄存器 (见第8.5节“自动上下文保存”)
- PC装入中断向量0004h

中断服务程序 (ISR) 中的固件应该通过轮询来确定中断的来源中断标志位.中断标志位必须为在退出ISR之前已清除, 以避免重复中断.由于GIE位被清零, 任何中断在执行ISR时发生的事件将被记录下来通过它的中断标志, 但不会导致处理器重定向到中断向量.

RETFIE指令通过弹出来退出ISR先前的地址从堆栈中恢复保存来自影子寄存器的上下文并设置GIE位.

有关特定中断的更多信息操作, 请参阅其外设章节.

- 注1: 单独的中断标志位置1, 无论其他状态如何启用位.
- 2: 所有中断在GIE时都会被忽略位被清除.发生任何中断而GIE位清零将被服务当GIE位再次置位时.

8.2 中断延迟

中断延迟被定义为从什么时候开始的时间中断事件发生在时间码执行时中断向量开始.同步的延迟中断是3或4个指令周期.对于异步中断, 等待时间是3到5个指令周期, 取决于中断发生的时间.见图8-3和图8-4了解更多细节.

PIC12F / LF1822 / 16F / LF1823

图8-3: 中断延迟

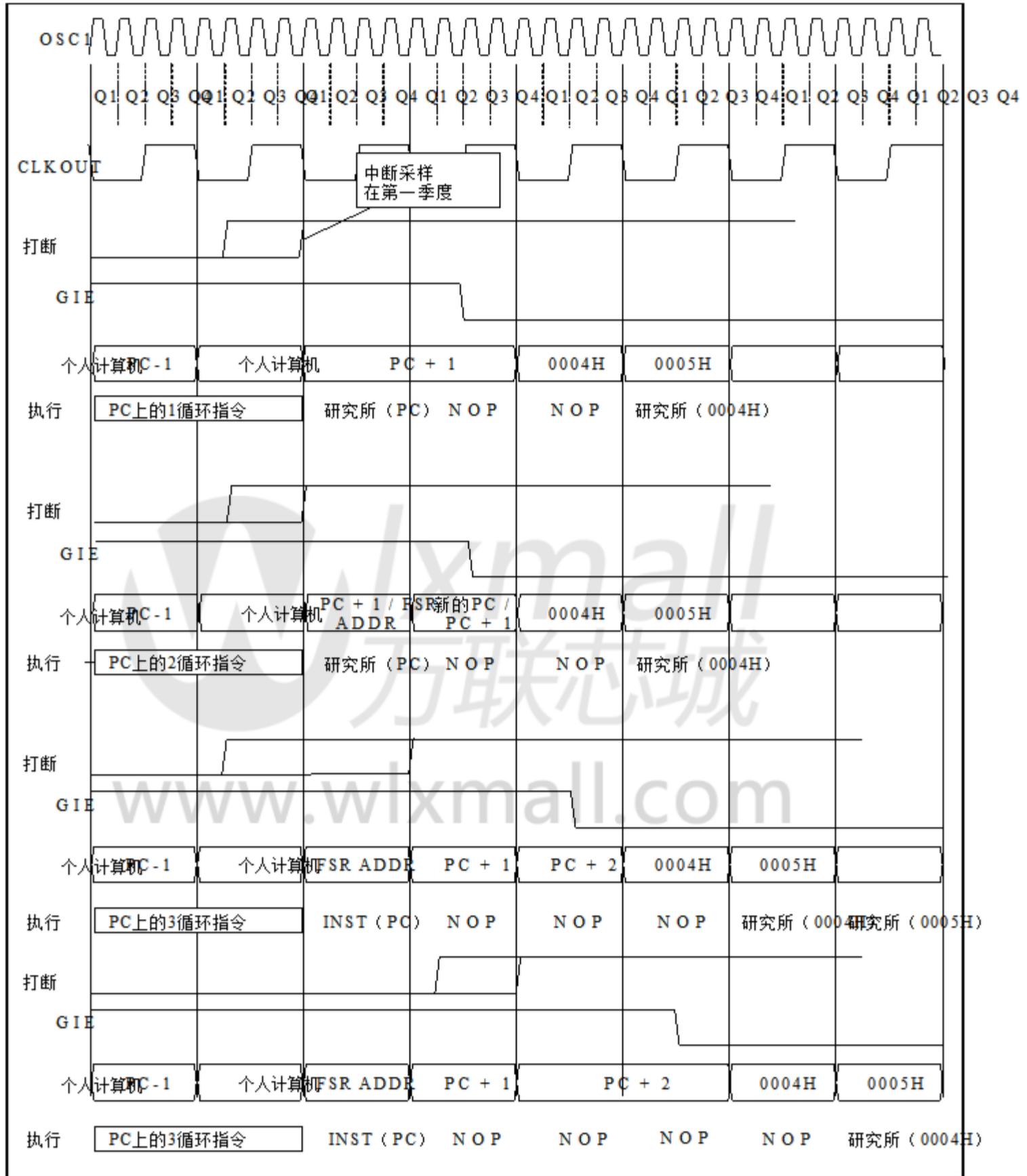
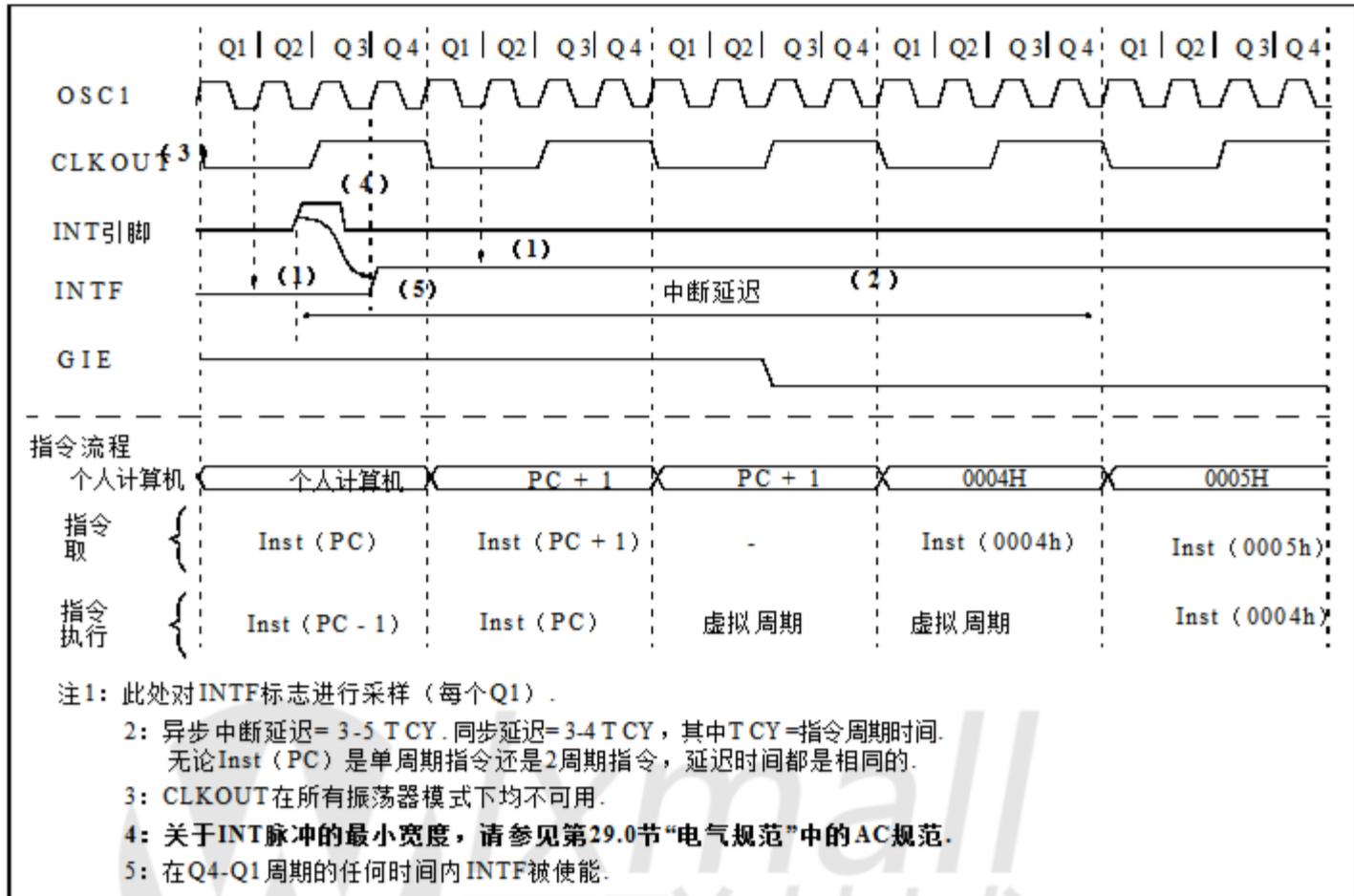


图8-4: INT引脚中断时序



8.3 睡眠中断

有些中断可用于从休眠中唤醒。至从睡眠中醒来，外围设备必须能够无需系统时钟即可运行。中断源必须设置适当的使能位在进入睡眠之前。

从睡眠中醒来，如果GIE位也被设置，处理器将分支到中断向量。除此以外，处理器将继续执行指令SLEEP指令。该指令后直接SLEEP指令将始终在之前执行分支到ISR。请参阅第9.0节“关闭模式（睡眠）”了解更多详情。

8.4 INT引脚

INT引脚可用于生成异步边沿触发中断。这个中断被启用设置INTCON寄存器的INTE位。该OPTION寄存器的INTEDG位决定哪个边缘会发生中断。当INTEDG位是设置，上升沿会引起中断。当...的时候INTEDG位清零，下降沿会导致打断。INTCON寄存器的INTF位将被置1。当INT引脚上出现有效沿时。如果GIE和INTE位也被设置，处理器将重定向程序执行到中断向量。

8.5 自动上下文保存

进入中断后，返回的PC地址为保存在堆栈中。另外还有以下寄存器会自动保存在影子寄存器中：

- W寄存器
- 状态寄存器（IO和PD除外）
- BSR寄存器
- FSR寄存器
- PCLATH寄存器

在退出中断服务程序后，寄存器自动恢复。任何修改ISR期间这些寄存器将会丢失。如果修改 - 对这些寄存器中的任何寄存器都是期望的，海绵阴影寄存器应该被修改和退出ISR时值会恢复。该影子寄存器可在Bank 31中使用。可读可写。根据用户的应用程序，其他寄存器也可能需要保存。

8.5.1 INTCON注册

INTCON寄存器是可读写的寄存器，其中包含各种使能和标志位用于TMR0寄存器溢出，电平变化中断和外部INT引脚中断。

注意： 中断时，中断标志位置1条件发生，无论状态如何其相应的使能位或全局INTCON寄存器的使能位GIE。用户软件应确保适当的，在中断之前，中断标志位已清除启用中断。

寄存器 8-1: INTCON: 中断控制寄存器

R / W-0/0	R-0/0						
GIE	PEIE	TMR0IE	INTE	IOCFIE	TMR0IF	INTF	IOCF
位7							位0

传说：

R =可读位	W =可写位	U =未用位，读为0
u =位不变	x =位未知	-n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set	'0' = Bit is cleared	

- 位7 **GIE: 全局中断使能位**
1 =使能所有活动中断
0 =禁止所有中断
- 位6 **PEIE: 外设中断使能位**
1 =使能所有有效的外设中断
0 =禁止所有外设中断
- 位5 **TMR0IE: Timer0溢出中断使能位**
1 =使能Timer0中断
0 =禁止Timer0中断
- 位4 **INTE: INT外部中断使能位**
1 =使能INT外部中断
0 =禁止INT外部中断
- 位3 **IOCFIE: 电平变化中断使能位**
1 =使能电平变化中断
0 =禁止电平变化中断
- 位2 **TMR0IF: Timer0溢出中断标志位**
1 = TMR0寄存器溢出
0 = TMR0寄存器未溢出
- 位1 **INTF: INT外部中断标志位**
1 =发生了INT外部中断
0 = INT外部中断未发生
- 位0 **IOCF: 电平变化中断中断标志位**
1 =至少有一个电平变化中断引脚改变了状态
0 =没有任何电平变化中断引脚状态发生改变

PIC12F / LF1822 / 16F / LF1823

8.5.2 PIE1注册

PIE1寄存器包含中断使能位，如寄存器8-2所示。

注意： INTCON寄存器的PEIE位必须为设置为启用任何外设中断。

寄存器8-2: PIE1: 外设中断使能寄存器1

R / W-0/0							
TMR1GIE	—死	RCIE	TXIE	SSP1IE	CCP1IE	TMR2IE	TMR1IE
位7							位0

传说：

R = 可读位

W = 可写位

U = 未用位，读为0

u = 位不变

x = 位未知

-n / n = POR和BOR的值/所有其他复位的值

'1' = Bit is set

'0' = Bit is cleared

- 位7 **TMR1GIE: Timer1门控中断使能位**
1 = 使能Timer1门控采集中断
0 = 禁止Timer1门控采集中断
- 位6 **ADIE: A/D转换器 (ADC) 中断允许位**
1 = 使能ADC中断
0 = 禁止ADC中断
- 位5 **RCIE: USART接收中断使能位**
1 = 使能USART接收中断
0 = 禁止USART接收中断
- 位4 **TXIE: USART发送中断使能位**
1 = 使能USART发送中断
0 = 禁止USART发送中断
- 位3 **SSP1IE: 同步串行口 (MSSP) 中断使能位**
1 = 使能MSSP中断
0 = 禁止MSSP中断
- 位2 **CCP1IE: CCP1中断使能位**
1 = 使能CCP1中断
0 = 禁止CCP1中断
- 位1 **TMR2IE: TMR2与PR2匹配中断允许位**
1 = 使能Timer2至PR2匹配中断
0 = 禁止Timer2与PR2匹配中断
- 位0 **TMR1IE: Timer1溢出中断允许位**
1 = 使能Timer1溢出中断
0 = 禁止Timer1溢出中断

8.5.3 PIE2注册

PIE2寄存器包含中断使能位，如寄存器8-3所示。

注意： INTCON寄存器的PEIE位必须为1，设置为启用任何外设中断。

寄存器 8-3: PIE2: 外设中断使能寄存器2

R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	U-0	U-0	U-0
OSFIE	C2IE (1)	C1IE	EEIE	BCL1IE	-	-	-
位7							位0

传说：

R = 可读位

W = 可写位

U = 未用位，读为0

u = 位不变

x = 位未知

-n / n = POR和BOR的值/所有其他复位的值

'1' = Bit is set

'0' = Bit is cleared

- 位7 **OSFIE: 振荡器故障中断使能位**
1 = 使能振荡器故障中断
0 = 禁止振荡器故障中断
- 位6 **C2IE: 比较器C2中断允许位 (1)**
1 = 使能比较器C2中断
0 = 禁止比较器C2中断
- 位5 **C1IE: 比较器C1中断使能位**
1 = 使能比较器C1中断
0 = 禁止比较器C1中断
- 位4 **EEIE: EEPROM写完成中断允许位**
1 = 使能EEPROM写入完成中断
0 = 禁止EEPROM写入完成中断
- 位3 **BCL1IE: MSSP总线冲突中断使能位**
1 = 使能MSSP总线冲突中断
0 = 禁止MSSP总线冲突中断

比特2-0 未实现：读为0

注1: 仅限PIC16F / LF1823.

PIC12F / LF1822 / 16F / LF1823

8.5.4 PIR1注册

PIR1寄存器包含中断标志位，如寄存器8-4所示。

注意： 中断时，中断标志位置1条件发生，无论状态如何其相应的使能位或全局INTCON寄存器的使能位GIE。用户软件应该确保该相应的中断标志位先前已清除以启用中断。

寄存器 8-4: PIR1: 外设中断请求寄存器1

R / W-0/0	R / W-0/0	R-0/0	R-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0
TMR1GIF	ADIF	RCIF	TXIF	SSP1IF	CCP1IF	TMR2IF	TMR1IF
位7							位0

传说：

R =可读位	W =可写位	U =未用位，读为0
u =位不变	x =位未知	-n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set	'0' = Bit is cleared	

位7 TMR1GIF: Timer1门控中断标志位

1 =中断正在等待
0 =中断不处于待处理状态

位6 ADIF: A / D转换器中断标志位

1 =中断正在等待
0 =中断不处于待处理状态

位5 RCIF: USART接收中断标志位

1 =中断正在等待
0 =中断不处于待处理状态

位4 TXIF: USART发送中断标志位

1 =中断正在等待
0 =中断不处于待处理状态

位3 SSP1IF: 同步串行口 (MSSP) 中断标志位

1 =中断正在等待
0 =中断不处于待处理状态

位2 CCP1IF: CCP1中断标志位

1 =中断正在等待
0 =中断不处于待处理状态

位1 TMR2IF: Timer2至PR2中断标志位

1 =中断正在等待
0 =中断不处于待处理状态

位0 TMR1IF: Timer1溢出中断标志位

1 =中断正在等待
0 =中断不处于待处理状态

8.5.5 PIR2注册

PIR2寄存器包含中断标志位，如寄存器8-5所示。

注意： 中断时，中断标志位置1条件发生，无论状态如何其相应的使能位或全局INTCON寄存器的使能位GIE。用户软件应该确保该相应的中断标志位先前已清除以启用中断。

寄存器 8-5: PIR2: 外设中断请求寄存器2

R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	U - 0	U-0	U - 0
OSFIF	C2IF (1)	C1IF	EEIF	BCL1IF	-	-	-
位7							位0

传说：

R =可读位	W =可写位	U =未用位，读为0
u =位不变	x =位未知	-n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set	'0' = Bit is cleared	

- 位7 **OSFIF: 振荡器故障中断标志位**
1 =中断正在等待
0 =中断不处于待处理状态
- 位6 **C2IF: 比较器C2中断标志位 (1)**
1 =中断正在等待
0 =中断不处于待处理状态
- 位5 **C1IF: 比较器C1中断标志位**
1 =中断正在等待
0 =中断不处于待处理状态
- 位4 **EEIF: EEPROM写完成中断标志位**
1 =中断正在等待
0 =中断不处于待处理状态
- 位3 **BCL1IF: MSSP总线冲突中断标志位**
1 =中断正在等待
0 =中断不处于待处理状态
- 比特2-0 未实现：读为0

注1： 仅限PIC16F / LF1823.

PIC12F / LF1822 / 16F / LF1823

表8-1: 与中断相关的寄存器汇总

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
INTCON	GIE	PEIE	TMR0IE	INTE	IOCFIE	TMR0IF	INTF	IOCF	89
OPTION_REG	WPUEN	INTEDG	TMR0CS	TMR0SE	PSA	PS2	PS1	PS0	171
PIE1	TMR1GIE	—死	RCIE	TXIE	SSP1IE	CCP1IE	TMR2IE	TMR1IE	90
PIE2	OSFIE	C2IE (1)	C1IE	EEIE	BCL1IE	-	-	-	91
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSP1IF	CCP1IF	TMR2IF	TMR1IF	92
PIR2	OSFIF	C2IF (1)	C1IF	EEIF	BCL1IF	-	-	-	93

传说: - =未实现的位置读为0.中断不使用阴影单元.

注1: 仅限PIC16F / LF1823.



9 掉电模式（睡眠）

执行a进入掉电模式
SLEEP指令。

进入睡眠模式后，出现以下情况
存在：

1. 如果，WDT将被清除，但会继续运行
启用睡眠期间的操作。
2. STATUS寄存器的PD位清零。
3. 状态寄存器的TO位置位。
4. CPU时钟被禁用。
5. 31 kHz LFINTOSC不受影响和外设
从中运行的可能会继续运行
睡觉。
6. Timer1振荡器不受影响和外设
从中运行的可能会继续运行
睡觉。
7. 如果专用的FRC时钟是，则ADC不受影响
选择。
8. 电容式感应振荡器不受影响。
9. I / O端口保持以前的状态
SLEEP被执行（驱动高，低或高 -
阻抗）。
10. 除WDT以外的其他复位不受影响
睡眠模式。

有关更多详细信息，请参阅各章节
睡眠期间的外设操作。

为了减少电流消耗，以下条件 -
tions应该被考虑：

- I / O引脚不应该是浮动的
- 外部电路从I / O引脚吸收电流
- 内部电路从I / O引脚流出电流
- 内部弱上拉引脚的电流消耗
- 使用31 kHz LFINTOSC的模块
- 使用Timer1振荡器的模块

高阻抗输入的I / O引脚应该是
从外部拉到V_{DD}或V_{SS}以避免切换
由浮动输入引起的电流。

可能采购的内部电路示例
目前包括诸如DAC和FVR等模块
模块。看到 第16.0节 “数字 - 模拟
转换器（DAC）模块”和第14.0节“固定
电压基准（FVR）”了解更多信息
这些模块。

9.1 从睡眠中醒来

该器件可以通过其中一个唤醒
以下事件：

1. MCLR引脚上的外部复位输入（如果使能）
2. BOR复位，如果启用
3. POR复位
4. 看门狗定时器（如果启用）
5. 任何外部中断
6. 中断由能够运行dur-
睡眠（更多信息请参见个人外围设备
信息）

前三个事件将导致器件复位。该
最近三次事件被认为是继续进行，
克执行。确定设备是否重置
或发生唤醒事件，请参阅第7.10节
“确定重置的原因”。

当执行SLEEP指令时，下一个
指令（PC + 1）被预取。用于设备
通过中断事件唤醒，相应的
中断使能位必须使能。唤醒会
无论GIE位的状态如何。如果GIE
位被禁用，设备将继续执行
指令在SLEEP指令之后。如果GIE位是
启用后，设备将执行该指令
SLEEP指令，设备将调用中断服务程序，
副常规。在执行的情况下
继SLEEP之后的指令是不可取的，用户
在SLEEP指令后应该有一个NOP。

当器件被唤醒时，WDT被清除
睡眠，不管唤醒的来源如何。

PIC12F / LF1822 / 16F / LF1823

9.1.1 使用中斷喚醒

全局中斷禁用時 (GIE清零) 和任何中斷源都有其中斷使能位並設置中斷標誌位, 將發生以下情況之一:

- 如果中斷發生在執行a之前
 - SLEEP指令
 - SLEEP指令將作為NOP執行.
 - WDT和WDT預分頻器不會被清零
 - STATUS寄存器的TO位不會被置位
 - STATUS寄存器的-PD位不會被置位清除.

- 如果中斷發生在執行期間或之後, SLEEP指令
 - SLEEP指令將完全免除 - cuted
 - 器件將立即從睡眠中喚醒
 - WDT和WDT預分頻器將被清零
 - STATUS寄存器的TO位將被置位
 - STATUS寄存器的-PD位將被清零.

即使在執行a之前檢查了標誌位SLEEP指令, 標誌位可能有效在SLEEP指令完成之前變為置位狀態. 至確定是否執行了SLEEP指令, 進行測試PD位. 如果PD位置1, 則為SLEEP指令作為NOP執行.

圖9-1: 通過中斷喚醒睡眠

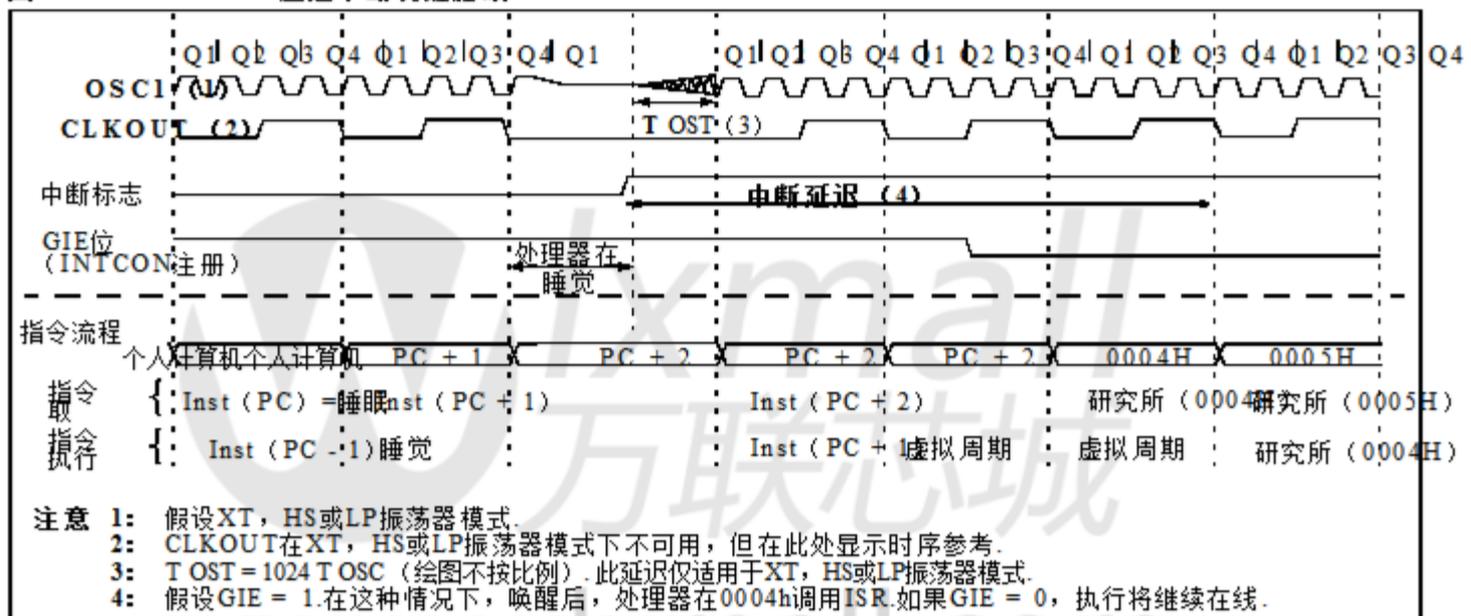


表9-1: 与掉电模式相关的寄存器汇总

名称	位7	位6	位5	位4	位3	位2	位1	位0	注册页
INTCON	GIE	PEIE	TMR0IE	INTE	IOCFIE	TMR0IF	INTF	IOCFIF	89
IOCAF	-	-	IOCAF5	IOCAF4	IOCAF3	IOCAF2	IOCAF1	IOCAF0	128
IOCAN	-	-	IOCAN5	IOCAN4	IOCAN3	IOCAN2	IOCAN1	IOCAN0	128
IOCAP	-	-	IOCAP5	IOCAP4	IOCAP3	IOCAP2	IOCAP1	IOCAP0	128
PIE1	TMR1GIE	—死	RCIE	TXIE	SSP1IE	CCP1IE	TMR2IE	TMR1IE	90
PIE2	OSFIE	C2IE (1)	C1IE	EEIE	BCL1IE	-	-	- 9 1	
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSP1IF	CCP1IF	TMR2IF	TMR1IF	92
PIR2	OSFIF	C2IF (1)	C1IF	EEIF	BCL1IF	-	-	- 9 3	
状态	-	-	-至	—	PD	ž	DC	C 2	4
WDTCON	-	-	WDTPS4	WDTPS3	WDTPS2	WDTPS1	WDTPS0	SWDTEN	101

传说: - =未实现, 读为0.掉电模式下不使用阴影单元.

注1: 仅限PIC16F / LF1823.



笔记：



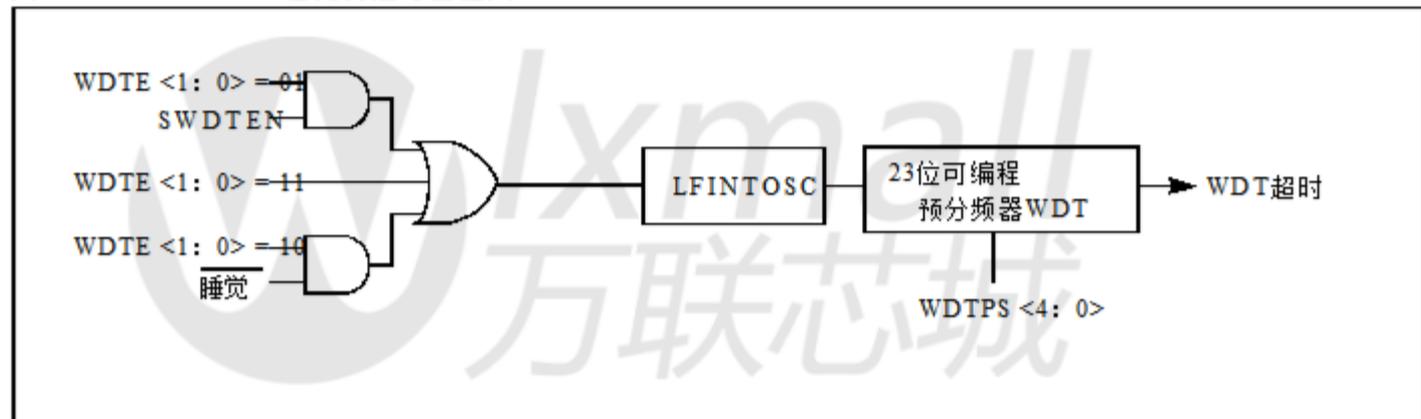
10.0 WATCHDOG定时器

看门狗定时器是一个产生的系统定时器
 如果固件不发出CLRWDT，则复位
 指令在超时期限内.看门狗
 计时器通常用于从中恢复系统
 意外事件.

WDT具有以下特点:

- 独立的时钟源
- 多种操作模式
 - WDT始终开启
 - 睡眠时WDT关闭
 - WDT由软件控制
 - WDT总是关闭
- 可配置的超时周期从1 ms到268
秒(典型)
- 多个重置条件
- 睡眠期间的操作

图10-1: 看门狗定时器框图



PIC12F / LF1822 / 16F / LF1823

10.1 独立的时钟源

WDT从31 kHz获得时间基准
LFINTOSC内部振荡器。

10.2 WDT操作模式

看门狗定时器模块有四种工作模式
由配置中的WDTE <1: 0>位控制
Word 1.见表10-1.

10.2.1 WDT始终处于开启状态

当配置字1的WDTE位被设置为
'11', the WDT is always on.

在休眠期间WDT保护有效.

10.2.2 WDT在睡眠中关闭

当配置字1的WDTE位被设置为
'10', the WDT is on, except in Sleep.

在休眠期间, WDT保护无效.

10.2.3 WDT由软件控制

当配置字1的WDTE位被设置为
'01', the WDT is controlled by the SWDTEN bit of the
WDTCN寄存器.

WDT保护不受休眠影响.看到
表10-1更多细节.

表10-1: WDT操作模式

WDTE 配置位	SWDTEN	设备 模式	WDT 模式
WDT_ON (11)	X	XActive	
WDT_NSLEEP (10)	X	苏醒	活性
WDT_NSLEEP (10)	X	睡觉	残
WDT_SWDTEN (01)	1	XActive	
WDT_SWDTEN (01)	0	X	残
WDT_OFF (00)	X	X	残

表10-2: WDT清除条件

条件	W D T
WDTE <1: 0> = 00	清
WDTE <1: 0> = 01且SWDTEN = 0	
WDTE <1: 0> = 10并进入睡眠模式	
CLRWDT命令	
检测到振荡器故障	
退出睡眠+系统时钟= T1OSC, EXTRC, INTOSC, EXTCLK	清除, 直到OST结束
退出睡眠+系统时钟= XT, HS, LP	
更改INTOSC分频器 (IRCF位)	未受影响

10.3 超时期限

WDTCN寄存器的WDTPS位设置
超时时间从1ms到268秒.之后
重置, 默认的超时时间为2秒.

10.4 清除WDT

当以下任何一个condi-
tions发生:

- 任何重置
- 执行CLRWDT指令
- 设备进入睡眠模式
- 设备从睡眠中醒来
- 振荡器故障事件
- WDT被禁用
- OST正在运行

有关更多信息, 请参见表10-2.

10.5 睡眠期间的操作

当器件进入休眠模式时, WDT清零.如果
WDT在休眠期间使能, WDT恢复
数数.

当器件退出休眠状态时, WDT被清零
再次. WDT在OST之前保持清晰, 如果
启用, 完成.参见第5.0节“振荡器”
模块 (带故障保护时钟监视器) “以获取更多信息
有关OST的信息.

当设备处于运行状态时发生WDT超时
休眠, 不产生重置.相反, 该设备
醒来并恢复操作. TO和PD位
在STATUS寄存器中被改变以指示
事件. 请参见第3.0节“存储器组织”和
该 状态 寄存器 (注册3-1) 对于更多
信息.

注册10-1: WDTCON: 看门狗定时器控制寄存器

U-0	U-0	R / W-0/0	R / W-1/1	R / W-0/0	R / W-1/1	R / W-1/1	R / W-0/0
-	-	WDTPS4	WDTPS3	WDTPS2	WDTPS1	WDTPS0	SWDTEN
位7							位0

传说:

R =可读位

W =可写位

U =未用位, 读为0

u =位不变

x =位未知

-m / n = POR和BOR的值/所有其他复位的值

'1' = Bit is set

'0' = Bit is cleared

位7-6 未实现: 读为0

位5-1 WDTPS <4: 0>: 看门狗定时器周期选择位

比特值=预定比例

00000 = 1:32 (间隔1 ms典型值)

00001 = 1:64 (间隔2毫秒典型值)

00010 = 1: 128 (间隔4 ms典型值)

00011 = 1: 256 (间隔8 ms典型值)

00100 = 1: 512 (间隔16毫秒典型值)

00101 = 1: 1024 (间隔32毫秒典型值)

00110 = 1: 2048 (间隔64毫秒典型值)

00111 = 1: 4096 (间隔128毫秒典型值)

01000 = 1: 8192 (间隔256毫秒典型值)

01001 = 1: 16384 (间隔512 ms (典型值))

01010 = 1: 32768 (间隔1s典型值)

01011 = 1: 65536 (间隔2s典型值) (复位值)

01100 = 1: 131072 (2¹⁷) (间隔4s典型值)

01101 = 1: 262144 (2¹⁸) (间隔8s典型值)

01110 = 1: 524288 (2¹⁹) (间隔16s典型值)

01111 = 1: 1048576 (2²⁰) (间隔32s典型值)

10000 = 1: 2097152 (2²¹) (间隔64s典型值)

10001 = 1: 4194304 (2²²) (间隔128s典型值)

10010 = 1: 8388608 (2²³) (间隔256s典型值)

10011 =保留.结果在最小间隔 (1:32)

⋮

⋮

⋮

11111 =保留.结果在最小间隔 (1:32)

位0 SWDTEN: 软件使能/禁止看门狗定时器位

如果WDTE <1: 0> = 00:

这一点被忽略.

如果WDTE <1: 0> = 01:

1 = WDT打开

0 = WDT关闭

如果WDTE <1: 0> = 1x:

这一点被忽略.

笔记：



11.0 数据EEPROM和闪存程序存储器控制

数据EEPROM和闪存程序存储器是在正常操作期间可读写（全VDD范围）。这些记忆不是直接映射到的注册文件空间。相反，它们是间接的通过特别职能登记处处理（SFR）的。有六个SFR用于访问这些回忆：

- EECON1
- EECON2
- EEDATL
- EEDATH
- EEADRL
- EEADRH

在连接数据存储器块EEDATL时保存用于读/写的8位数据，并且EEADRL成立正在访问的EEDATL位置的地址。这些器件具有256字节的数据EEPROM地址范围从0h到0FFh。

当访问程序存储器模块时，EEDATH：EEDATL寄存器对形成一个2字节的字保存用于读/写的14位数据和EEADRL和EEADRH寄存器构成一个2字节的字程序存储单元的15位地址正在阅读。

EEPROM数据存储器允许字节读取和写入。一个EEPROM字节写入会自动清除locap并写入新数据（写入前擦除）。

写入时间由片上定时器控制。该写/擦除电压由片上产生电荷泵额定工作在电压范围内字节或字操作的设备。

取决于闪存程序的设置内存自写使能位的WRT <1: 0>位配置Word 2，该设备可能会或可能不会能够写入程序存储器的某些块。但是，程序存储器中的读取总是如此允许。

设备受到代码保护时，该设备程序员不能再访问数据或程序记忆。代码保护时，CPU可能会继续读写数据EEPROM存储器和Flash程序存储器。

11.1 EEADRL和EEADRH寄存器

EEADRH：EEADRL寄存器对最多可以寻址最多256字节的数据EEPROM或高达a最多32K字的程序存储器。

选择程序地址值时，最高位为地址写入EEADRH寄存器和地址LSB写入EEADRL寄存器。选择时一个EEPROM地址值，只有地址的LSB写入EEADRL寄存器。

11.1.1 EECON1和EECON2寄存器

EECON1是EE存储器的控制寄存器访问。

控制位EEPGRD确定访问是否为a程序或数据存储器访问。清楚时，任何随后的操作将在EEPROM上进行记忆。设置后，任何后续操作都会执行在程序存储器上运行。在复位时，EEPROM是默认选择。

控制位RD和WR启动读取和写入，分别。这些位不能被清除，只能被设置软件。它们在完成时用硬件清除的读取或写入操作。无法清除在软件的WR位防止意外，过早写操作的终止。

WREN位置1时将允许写操作发生。上电时，WREN位清零。该WRERR位在写入操作中中断时置位通过正常操作中的复位。在这些情况下，复位后，用户可以检查WRERR位并执行相应的错误处理例程。

当PIR2寄存器的中断标志位EEIF置位时写完成。它必须在软件中清除。

Reading EECON2 will read all '0's. The EECON2 register专门用于数据EEPROM写入序列。要启用写入，必须有特定的模式写给EECON2。

11.2 使用数据EEPROM

数据EEPROM是高耐久性字节地址 - 这个数组已经被优化用于存储经常变化的信息 (例如, 程序 vari- 通常会更新的数据或其他数据)。当 vari- 一个部分中的变量频繁变化, 而变量在另一节不要改变, 这是可以的超过写周期的总数

EEPROM不超过写入总数

循环到一个字节.请参阅第29.0节“

校准规格“。如果是这种情况, 那么刷新一下数组必须被执行。为此, vari- 非常不频繁变化的 (例如常量, ID, 校准等) 应该存储在Flash程序中记忆。

11.2.1 读取数据EEPROM 记忆

要读取数据存储单元, 用户必须写入地址到EEADRL寄存器, 清除EEPGD和EECON1寄存器的CFG5控制位, 然后设置控制位RD.数据在下一个可用循环, 在EEDATL寄存器中;因此, 它可以被读取在下一条指令中. EEDATL将保持这个值直到另一次读取或直到它被用户写入 (在写操作)。

例11-1: 数据EEPROM读取

```
BANKSEL EEADRL ;
MOVLW DATA_EE_ADDR;
MOVWF EEADRL ;数据存储器
;地址阅读
BCF EECON1, CFG5;取消选择配置空间
BCF EECON1, EEPGD;指向数据存储器
BSF EECON1, RD; EE阅读
MOVF EEDATL, W ; W = EEDATL
```

注意: 数据EEPROM可以被读取而不管CPD位的设置。

11.2.2 写入数据EEPROM 记忆

要写入EEPROM数据位置, 用户必须首先将地址写入EEADRL寄存器和数据到EEDATL寄存器.然后用户必须遵循为每个字节启动写操作。

如果上述顺序不是, 写入将不会启动.紧随其后 (写55h到EECON2, 写AAh到EECON2, 然后设置WR位) 为每个字节.中断应在此代码段中禁用。

此外, EECON1中的WREN位必须设置为启用写入.这种机制可以防止意外写入数据EEPROM由于错误 (意外) 代码执行 (即, 丢失的程序).用户应该始终保持WREN位清零, 除非是更新EEPROM. WREN位不被清除由硬件。

写入序列启动后, 清除WREN位不会影响这个写周期. WR位将会除非WREN位被置1, 否则被禁止置位。

在写周期结束时, WR位为在硬件和EE写入完成清除.中断标志位 (EEIF) 置1.用户可以启用该中断或轮询该位. EEIF必须是通过软件清除。

11.2.3 保护反对SPURIOUS 写

有些情况下用户可能不想写入数据EEPROM存储器.防范杂散EEPROM写入, 各种机制都有已内置.上电时, WREN被清除.另外, 上电定时器 (64 ms持续时间) 可防止EEPROM写。

写入启动序列和WREN位一起在以下期间帮助防止意外写入:

- 欠压
- 电源故障
- 软件故障

11.2.4 数据EEPROM操作 在代码保护期间

数据存储器可以通过编程进行代码保护.配置字1 (寄存器5-1) 中的CPD位, to '0'.

当数据存储器被代码保护时, 只有CPU能够读取和写入数据到数据EEPROM.建议对代码进行编码保护, 克代码保护数据存储器时的内存.这可以防止任何人用你的程序替换一个将访问数据内容的程序EEPROM。

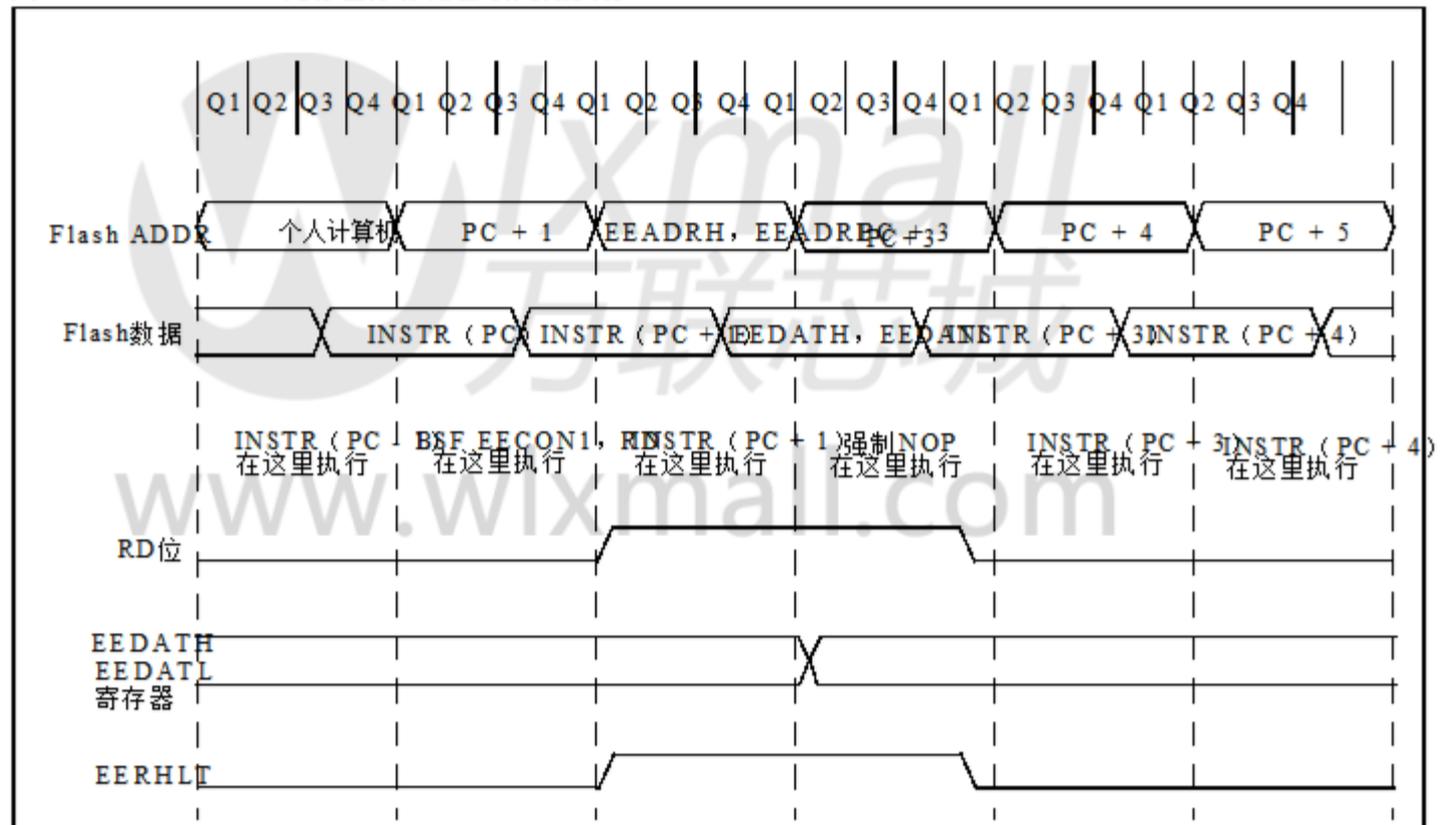
例11-2: 数据EEPROM写入

```

BANKSEL EEADRL      ;
MOVLW DATA_EE_ADDR ;
MOVWF EEADRL        ;要写入的数据存储器地址
MOVLW DATA_EE_DATA ;
MOVWF EEDATL        ;要写的数据存储器值
BCF EECON1, CFGS    ;取消选择配置空间
BCF EECON1, EEPG    ;指向数据存储器
BSF EECON1, WREN    ;启用写入

Required Sequence
BCF INTCON, GIE     ;禁用INT.
MOVLW 55H           ;
MOVWF EECON2        ;写55h
MOVLW 0AAh          ;
MOVWF EECON2        ;写AAh
BSF EECON1, WR      ;将WR位置1以开始写入
BSF INTCON, GIE     ;启用中断
BCF EECON1, WREN    ;禁用写入
BTFSF EECON1, WR    ;等待写入完成
去 S-2              ;完成
    
```

图11-1: 闪存程序存储器读周期执行



11.3 闪存程序存储器概述

了解Flash程序内存非常重要，用于擦除和编程操作的结构。闪存程序存储器按行排列。行排列固定数量的14位程序存储器。一行是可以的最小块大小。被用户软件擦除。

闪存程序存储器只能写入或擦除。如果目标地址在一段内存中。该位未被写保护，如位WRT <1: 0>中所定义。配置 Word 2。

一行被擦除后，用户可以重新编程全部或部分此行。要写入数据的数据。程序存储器行被写入14位宽的数据写入锁存器。这些写锁存器不能直接访问给用户，但可以通过顺序写入来加载EEDATH: EEDATL寄存器对。

注意： 如果用户只想修改一部分之前编程的行，然后整行的内容必须被读取并在擦除之前保存在RAM中。

数据写锁存器的数量不等于行位置的数量。在编程期间，用户软件将需要填写一组写锁存器和ini-一次编程操作多次以便完全重新编程已擦除的行。例如，一个设备行大小为32字，8个写锁存器需要用数据加载写锁存器并启动一个编程操作四次。

程序存储器行的大小和数量。程序存储器写锁存器可能因设备而异。详细信息见表11-1。

表11-1: 闪存按设备组织

设备	擦除块 (行) 大小/边界	数量 写锁存器/边界
PIC12F / LF1822 / 16F / LF1823	16个字, EEDRL <3: 0> = 0000	16个字, EEDRL <3: 0> = 0000

11.3.1 阅读闪存程序记忆

要读取程序存储单元，用户必须：

1. 写下最低和最重要的地址。位写入EEDRH: EEDRL寄存器对。
2. 清除EECON1寄存器的CFG5位。
3. 设置EECON1的EEPGRD控制位寄存器。
4. 然后，设置EECON1寄存器的控制位RD。

一旦读控制位被设置，程序存储器闪存控制器将使用第二个指令周期读取数据。这导致第二条指令紧接着“BSF EECON1, RD”指令被忽略。数据在下一个周期中可用，在EEDATH: EEDATL寄存器对中；因此，它可以在以下说明中以两个字节读取。

EEDATH: EEDATL寄存器对将保存该值直到另一次读取或直到用户写入。

注1: 程序后面的两条指令内存读取需要是NOP。这可以防止用户执行一个双循环指令。上 该 下一个 RD位置1后的指令。

2: 可以读取闪存程序存储器。不管CP位的设置如何。

例11-3: 闪存程序存储器读取

```

*该代码块将读取程序的1个字
*内存地址:
  PROG_ADDR_HI: PROG_ADDR_LO
* 数据将在变量中返回:
*  PROG_DATA_HI, PROG_DATA_LO

  BANKSEL  EEADRL      ;选择Bank寄存器
  MOVLW   PROG_ADDR_LO ;
  MOVWF   EEADRL      ;存储地址的LSB
  MOVLW   PROG_ADDR_HI ;
  MOVWF   EEADRH      ;存储地址的MSB

  BCF     EECON1, CFGS ;不要选择配置空间
  BSF     EECON1, EEPGD ;选择程序存储器
  BCF     INTCON, GIE  ;禁用中断
  BSF     EECON1, RD   ;开始读取
  NOP
  NOP                ;执行(图11-1)
  NOP                ;忽略(图11-1)
  BSF     INTCON, GIE  ;恢复中断

  MOVF    EEDATL, W   ;获得单词的LSB
  MOVWF   PROG_DATA_LO ;存储在用户位置
  MOVF    EEDATH, W   ;获得单词的MSB
  MOVWF   PROG_DATA_HI ;存储在用户位置
    
```



11.3.2 擦除闪存程序 记忆

在执行代码时，程序存储器只能是被行删除。擦除一行：

1. 加载EEADRH: EEADRL寄存器对要删除的新行的地址。
2. 清除EECON1寄存器的CFG5位。
3. 设置EEPGD, FREE和WREN位EECON1寄存器。
4. 将55h, 然后AAh写入EECON2 (Flash编程解锁序列)。
5. 将EECON1寄存器的控制位WR设置为开始擦除操作。
6. 将EECON1寄存器中的FREE位轮询到确定行擦除何时完成。

见例11-4。

在“BSF EECON1, WR”指令之后，处理器需要两个周期来设置擦除操作。该用户在WR位后必须放置两条NOP指令组。处理器将暂停内部操作典型的2毫秒擦除时间。这不是睡眠模式时钟和外设将继续运行。之后擦除周期，处理器将继续运行EECON1写指令之后的第三条指令。

11.3.3 写入闪存程序 记忆

程序存储器使用以下编程脚步：

1. 加载单词的起始地址程序。
2. 用数据加载写锁存器。
3. 开始编程操作。
4. 重复步骤1到3，直到写入所有数据。

在写入程序存储器之前，这个词是书面必须被删除或以前不成文。亲克存储器一次只能被擦除一行。没有开始写入时发生自动擦除。

程序存储器可以写入一个或多个字一次。最多可以写一个单词时间等于写锁存器的数量。看到图11-2 (使用16位块写入程序存储器) 写锁存器) 了解更多详情。写锁存器是与EEADRL定义的地址边界对齐如表11-1所示。写操作不会交叉这些界限。在完成一个程序存储器写操作，写锁存器复位为包含0x3FFF。

下面的步骤应该完成加载写锁存器并编程一个程序存储器块。这些步骤分为两部分。首先，所有的写锁存器将加载除最后一个程序以外的数据内存位置。然后，加载最后一个写锁存器并且编程序列被启动。一个特别的解锁序列需要加载一个写锁存器数据或启动Flash编程操作。这个解锁序列不应该中断。

1. 设置EECON1的EEPGD和WREN位寄存器。
2. 清除EECON1寄存器的CFG5位。
3. 设置EECON1寄存器的LWLO位。什么时候 the LWLO bit of the EECON1 register is '1', the 写序列只会加载写锁存器并且不会启动写入Flash程序记忆。
4. 加载EEADRH: EEADRL寄存器对要写入的位置的地址。
5. 加载EEDATH: EEDATL寄存器对要写入的程序存储器数据。
6. 写55h, 然后AAh, EECON2, 然后设置EECON1寄存器的WR位 (闪存编程解锁序列)。写锁存器现在被加载。
7. 增加EEADRH: EEADRL寄存器对指向下一个位置。
8. 重复步骤5到7，直到最后一个写入锁存已被加载。
9. 清除EECON1寄存器的LWLO位。当EECON1寄存器的LWLO位为 '0', the write sequence will initiate the write to 闪存程序存储器。
10. 使用EEDATH: EEDATL寄存器对加载要写入的程序存储器数据。
11. 将55h, 然后AAh写入EECON2, 然后设置EECON1寄存器的WR位 (闪存编程解锁序列)。整个现在将锁存块写入Flash程序记忆。

没有必要加载整个写锁存块与用户程序数据。但是，整个写锁存器程序块将被写入程序存储器。

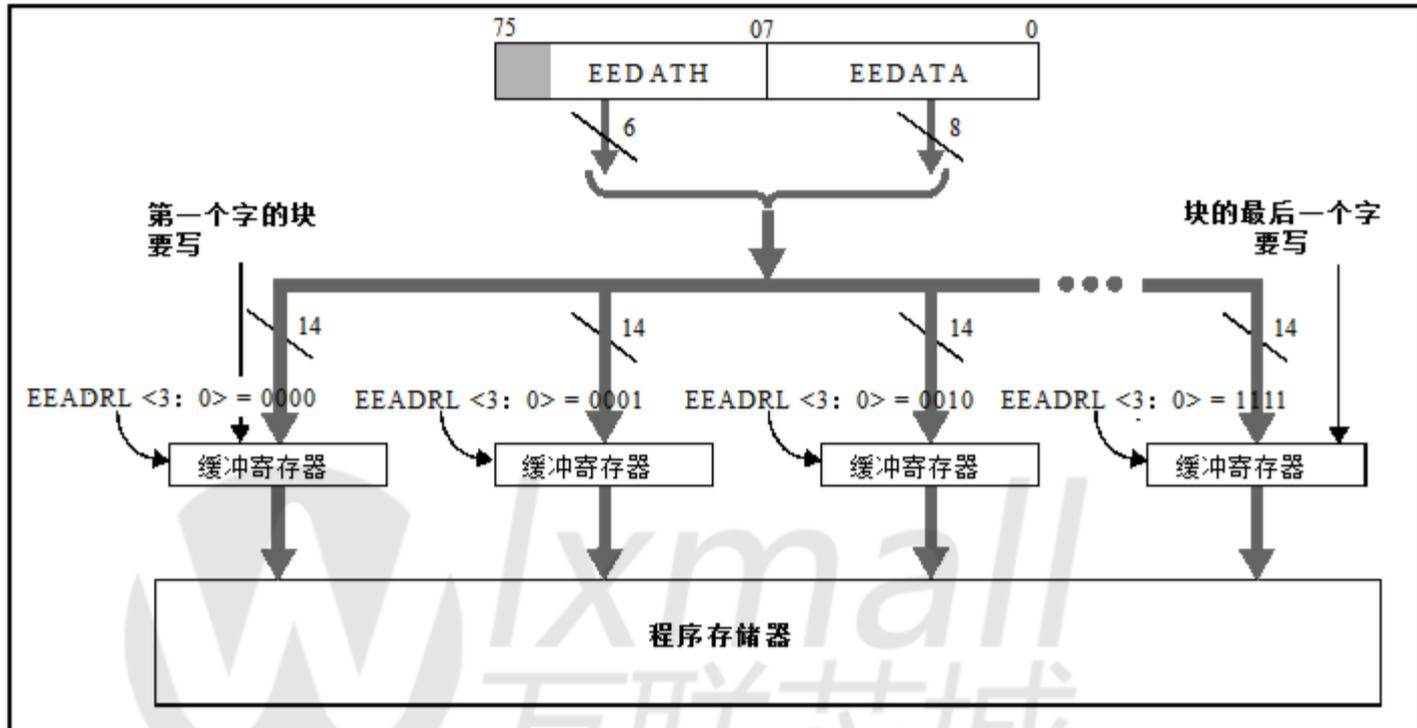
8个完整写入序列的示例单词如例11-5所示。最初的地址是加载到EEADRH: EEADRL寄存器对中;该八个字的数据使用间接地址 - ING。

注意： 该 码 序列 提供 在 例11-5必须重复多次 时间来完全编程一个擦除程序 内存行。

在“BSF EECON1, WR”指令之后，处理器需要两个周期来设置写入操作。该用户在WR位后必须放置两条NOP指令组。处理器将暂停内部操作典型的2毫秒，仅在写周期期间发生（即块写入的最后一个字）。这个因为时钟和外围设备将不是睡眠模式

继续运行。处理器不会在停止时停止。LWLO = 1，加载写锁存器。写完之后周期，处理器将继续与第三个操作EECON1写指令之后的指令。

图11-2: 使用16个写锁存器将块写入闪存程序存储器



例11-4: 擦除程序存储器的一行

;该行擦除例程假定如下:

- ; 1. 擦除块中的有效地址被加载到ADDRH: ADDRL中
- ; 2. ADDRH和ADDRL位于共享数据存储器0x70 - 0x7F中

```

BCF      INTCON, GIE      ;禁用整数，因此所需的序列将正确执行
BANKSEL EEADRL
MOVWF   ADDRL, W         ;加载擦除地址边界的低8位
MOVWF   EEADRL
MOVWF   ADDRH, W        ;加载擦除地址边界的高6位
MOVWF   EEADRH
BSF     EECON1, EEPGD    ;指向程序存储器
BCF     EECON1, CFGS     ;不是配置空间
BSF     EECON1, FREE     ;指定一个擦除操作
BSF     EECON1, WREN     ;启用写入
    
```

Required Sequence

```

MOVWLW  55H              ;开始所需的序列以启动擦除
MOVWF   EECON2           ;写55h
MOVLW   0AAh            ;
MOVWF   EECON2           ;写AAh
BSF     EECON1, WR       ;将WR位置1以开始擦除
NOP     ;这里的任何指令都被忽略为处理器
        ;暂停开始擦除序列
NOP     ;处理器将在此停止并等待擦除完成.
    
```

;擦除处理器继续执行第3条指令

```

BCF     EECON1, WREN     ;禁用写入
BSF     INTCON, GIE     ;启用中断
    
```



 万联芯城

www.wlxmall.com

例11-5: 写入闪存程序存储器

;该写入例程假定如下:

- ; 1. 加载16个字节的数据, 从DATA_ADDR中的地址开始
- ; 2. 要写入的每个数据字由DATA_ADDR中的两个相邻字节组成,
- ; 以小数格式存储
- ; 3. 有效的起始地址 (最低有效位= 000) 被加载到ADDRH: ADDRL中
- ; 4. ADDRH和ADDRL位于共享数据存储器 0x70 - 0x7F

```

;
BCF      INTCON, GIE      ;禁用整数, 因此所需的序列将正确执行
BANKSEL EEADRH          ;银行3
MOVWF   ADDRH, W        ;加载初始地址
MOVWF   EEADRH          ;
MOVWF   ADDRL, W        ;
MOVWF   EEADRL         ;
MOVLW   低DATA_ADDR     ;加载初始数据地址
MOVWF   FSR0L           ;
MOVLW   HIGH DATA_ADDR ;加载初始数据地址
MOVWF   FSR0H           ;
BSF     EECON1, EEPGD   ;指向程序存储器
BCF     EECON1, CFGS   ;不是配置空间
BSF     EECON1, 雷恩   ;启用写入
BSF     EECON1, LWLO   ;只加载写锁存器

循环
MOVWF   FSR0 ++        ;将第一个数据字节装入较低位
MOVWF   EEDATL        ;
MOVWF   FSR0 ++        ;将第二个数据字节加载到上面
MOVWF   EEDATH        ;

MOVWF   EEADRL, W     ; Check if lower bits of address are '000'
XORLW  0x07           ;检查我们是否在最后的8个地址
ANDLW  0x07           ;
BTFSZ  STATUS, Z      ;如果最后的八个单词退出,
去     START_WRITE   ;

Required Sequence
MOVLW  55H            ;开始所需的写入顺序:
MOVWF  EECON2         ;写55h
MOVLW  将0AAh        ;
MOVWF  EECON2         ;写AAh
BSF    EECON1, WR     ;将WR位置1以开始写入
NOP    ;这里的任何指令都被忽略为处理器
;暂停开始写入序列
NOP    ;处理器将在此停止并等待写入完成.

;写处理器继续执行第3条指令后.

INCF   EEADRL, F      ;仍在加载锁存器增量地址
去     循环           ;写下一个锁存器

START_WRITE
BCF    EECON1, LWLO   ;没有更多的加载锁存器 - 实际上启动Flash程序
;内存写入

Required Sequence
MOVLW  55H            ;开始所需的写入顺序:
MOVWF  EECON2         ;写55h
MOVLW  将0AAh        ;
MOVWF  EECON2         ;写AAh
BSF    EECON1, WR     ;将WR位置1以开始写入
NOP    ;这里的任何指令都被忽略为处理器
;暂停开始写入序列
NOP    ;处理器将在此停止并等待写入完成.

;写处理器继续执行第3条指令后
BCF    EECON1, 雷恩   ;禁用写入
BSF    INTCON, GIE   ;启用中断
    
```

11.4 修改闪存程序存储器

修改程序存储器中的现有数据时行和该行内的数据必须保留，它必须首先读取并保存在RAM图像中。程序内存使用以下步骤进行修改：

1. 加载行的起始地址为mod-指明分数。
2. 将行中的现有数据读入RAM中图片。
3. 修改RAM映像以包含新数据写入程序存储器。
4. 加载要重写的行的起始地址 - 十。
5. 擦除程序存储器行。
6. 用RAM中的数据加载写锁存器图片。
7. 开始编程操作。
8. 根据需要重复步骤6和7多次重新编程已擦除的行。

11.5 用户ID，设备ID和配置字访问

而不是访问程序存储器或EEPROM数据存储器，用户ID，设备ID / 版本ID等当CFGS = 1时可以访问配置字在EECON1寄存器中。这是会的区域被PC <15> = 1指向，但不是所有的地址都是无障碍。读取和存储可能存在不同的访问写道。请参阅表11-2。

当读取访问在外部地址上启动时表11-2中列出的参数，EEDATH: EED-ATL寄存器对被清除。

表11-2: 用户ID，设备ID和配置字访问 (CFGS = 1)

地址	功能	阅读权限	写访问
8000H, 8003H	用户ID	是	是
8006H	设备ID / 版本ID	是	没有
8007H-8008h	配置字1和2	是	没有

例11-3: 配置字和设备ID访问

*该代码块将在存储器地址处读取1个程序存储器字：
 * PROG_ADDR_LO (必须是00h-08h) 将在变量中返回数据；
 * PROG_DATA_HI, PROG_DATA_LO

```

BANKSEL EEADRL      ;选择正确的银行
MOVLW  PROG_ADDR_LO ;
MOVWF  EEADRL      ;存储地址的LSB
CLRF   EEADRH      ;清除地址的最高位

BSF    EECON1, CFGS ;选择配置空间
BCF    INTCON, GIE  ;禁用中断
BSF    EECON1, RD   ;开始读取
NOP    ;执行 (见图11-1)
NOP    ;忽略 (见图11-1)
BSF    INTCON, GIE  ;恢复中断

MOVF   EEDATL, W    ;获得单词的LSB
MOVWF  PROG_DATA_LO ;存储在用户位置
MOVF   EEDATH, W    ;获得单词的MSB
MOVWF  PROG_DATA_HI ;存储在用户位置
    
```

11.6 写验证

取决于应用程序，良好的编程实践可以规定写入数据的值。EEPROM或程序存储器应该被验证（见例11-6）改为要写入的期望值。例11-6显示了如何验证写入EEPROM。

例11-6: EEPROM写验证

```
班克斯EEDATL      ;  
MOVWF  EEDATL, W; EEDATL没有改变  
                ;从以前的写作  
BSF    EECON1, RD;是，请阅读  
                ;写入的值  
XORWF  EEDATL, W;  
BTFS   STATUS, Z;数据是否相同  
去     WRITE_ERR ;不，处理错误  
:      ;是的，继续
```



PIC12F / LF1822 / 16F / LF1823

注册11-1: EEDATL: EEPROM数据寄存器

R / 蜡质 / U	R / 蜡质 / U	R / 蜡质 / U	R / 蜡质 / U	R / 蜡质 / U	R / 蜡质 / U	R / 蜡质 / U	R / 蜡质 / U
EEDAT <7: 0>							
位7							位0

传说:

R =可读位 W =可写位 U =未用位, 读为0
u =位不变 x =位未知 -n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set '0' = Bit is cleared

比特7-0 EEDAT <7: 0>: EEPROM数据字节的读/写值或程序存储器的最低有效位

注册11-2: EEDATH: EEPROM数据高字节寄存器

U-0	U-0	R / 蜡质 / U	R / 蜡质 / U	R / 蜡质 / U	R / 蜡质 / U	R / 蜡质 / U	R / 蜡质 / U
-	-	EEDAT <13: 8>					
位7							位0

传说:

R =可读位 W =可写位 U =未用位, 读为0
u =位不变 x =位未知 -n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set '0' = Bit is cleared

位7-6 未实现: 读为0

位5-0 EEDAT <13: 8>: 程序存储器最高位的读/写值

注册11-3: EEADRL: EEPROM地址寄存器

R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0
EEADR <7: 0>							
位7							位0

传说:

R =可读位 W =可写位 U =未用位, 读为0
u =位不变 x =位未知 -n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set '0' = Bit is cleared

比特7-0 EEADR <7: 0>: 指定程序存储器地址或EEPROM地址的最低有效位

注册11-4: EEADRH: EEPROM地址高字节寄存器

U-0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0
-	EEADR <14: 8>						
位7							位0

传说:

R =可读位 W =可写位 U =未用位, 读为0
u =位不变 x =位未知 -n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set '0' = Bit is cleared

位7 未实现: 读为0

比特6-0 EEADR <14: 8>: 指定程序存储器地址或EEPROM地址的最高位

注册11-5: EECON1: EEPROM控制1寄存器

R / W-0/0	R / W-0/0	R / W-0/0	R / W / HC-0/0	R / 蜡质 / Q	R / W-0/0	R / S / HC-0/0	R / S / HC-0/0
EEPGD	CFGS	LWLO	自由	WRERR	鹼	WR	RD
位7							位0

传说:

R =可读位	W =可写位	U =未用位, 读为0	
S =位只能设置	x =位未知	-n / n = POR和BOR的值/所有其他复位的值	
'1' = Bit is set	'0' = Bit is cleared	HC =位由硬件清零	

- 位7 **EEPGD:** 闪存程序/数据EEPROM存储器选择位
 1 =访问程序空间闪存
 0 =访问数据EEPROM存储器
- 位6 **CFGS:** 闪存程序/数据EEPROM或配置选择位
 1 =访问配置, 用户ID和设备ID寄存器
 0 =访问闪存程序或数据EEPROM存储器
- 位5 **LWLO:** 仅加载写锁存位
 如果 CFGS = 1 (配置空间) 或 CFGS = 0 且 EEPGD = 1 (程序闪存):
 1 =下一个WR命令不会启动写操作;只有程序存储器锁存器是更新.
 0 =下一个WR命令将EEDATH: EEDATL中的值写入程序存储器锁存器并开始写入存储在程序存储器锁存器中的所有数据.
 如果 CFGS = 0 且 EEPGD = 0: (访问数据EEPROM)
 LWLO被忽略.下一个WR命令启动对数据EEPROM的写操作.
- 位4 **FREE:** 编程闪存擦除使能位
 如果 CFGS = 1 (配置空间) 或 CFGS = 0 且 EEPGD = 1 (程序闪存):
 1 =对下一个WR命令执行擦除操作 (在完成后由硬件清零擦除).
 0 =对下一个WR命令执行写操作.
 如果 EEPGD = 0 且 CFGS = 0: (访问数据EEPROM)
 免费被忽略.下一个WR命令将启动一个擦除周期和一个写入周期.
- 位3 **WRERR:** EEPROM错误标志位
 1 =条件表示不正确的编程或擦除序列尝试或终止 (位已设置 automatically on any set attempt (write '1') of the WR bit).
 0 =编程或擦除操作正常完成.
- 位2 **WREN:** 编程/擦除使能位
 1 =允许编程/擦除周期
 0 =禁止编程/擦除程序闪存和数据EEPROM
- 位1 **WR:** 写控制位
 1 =启动程序闪存或数据EEPROM编程/擦除操作.
 该操作是自定时的, 一旦操作完成, 硬件将清除该位.
 WR位只能用软件设置 (不清除).
 0 =闪存或数据EEPROM的编程/擦除操作已完成且处于非活动状态.
- 位0 **RD:** 读取控制位
 1 =启动程序闪存或数据EEPROM读取.读取需要一个周期.清除RD硬件. RD位只能用软件设置 (不清除).
 0 =不启动程序闪存或数据EEPROM数据读取.

PIC12F / LF1822 / 16F / LF1823

注册11-6: **EECON2: EEPROM控制2寄存器**

W-0/0	W-0/0	W-0/0	W-0/0	W-0/0	W-0/0	W-0/0	W-0/0
EEPROM控制寄存器2							
位7							位0

传说:

R =可读位 W =可写位 U =未用位, 读为0
 S =位只能设置 x =位未知 -n / n = POR和BOR的值/所有其他复位的值
 '1' = Bit is set '0' = Bit is cleared

比特7-0 **数据EEPROM解锁模式位**

要解锁写入, 必须先写入55h, 然后再写入AAh, 然后设置写入的WR位
 EECON1寄存器. 写入该寄存器的值用于解锁写入. 有具体的
这些写入的时序要求. 请参考第11.2.2节“写入数据EEPROM”
 内存“了解更多信息.”

表11-3: **与数据EEPROM相关的寄存器汇总**

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
EECON1	EEPGD	CFGS	LWLO	自由	WRERR	WREN	WR	RD	115
EECON2	EEPROM控制寄存器2 (不是物理寄存器)								116 *
EEADRL	EEADRL <7: 0>								114
EEADRH	-	EEADRH <6: 0							114
EEDATL	EEDATL <7: 0>								114
EEDATH	-	-	EEDATH <5: 0>						114
INTCON	GIE	PEIE	TMR0IE	INTE	IOCFIE	TMR0IF	INTF	IOCFIF	89
PIE2	OSFIE	C2IE (1)	C1IE	EEIE	BCL1IE	-	-	-	91
PIR2	OSFIF	C2IF (1)	C1IF	EEIF	BCL1IF	-	-	-	93

图注: - =未实现的位置, 读为0. 数据EEPROM模块不使用阴影单元.

*页面提供注册信息.

注1: 仅限PIC16F / LF1823.

12.0 I / O 端口

取决于所选的设备和外围设备启用，最多有两个端口可用。一般来说，当外设使能时，该引脚可能不会被使用作为通用 I / O 引脚。

每个端口有三个寄存器供其操作。这些寄存器是：

- TRIS_x 寄存器（数据方向寄存器）
- PORT_x 寄存器（读取引脚上的电平装置）
- LAT_x 寄存器（输出锁存器）

数据锁存器（LAT_x 寄存器）对于对 I / O 的值进行读 - 修改 - 写操作别针正在驾驶。

对 LAT_x 寄存器的写操作也是一样的影响写入相应的 PORT_x 寄存器。

读取 LAT_x 寄存器读取保存的值。当读取 PORT_x 时，I / O 端口锁存器读取实际的 I / O 引脚值。

具有模拟功能的端口也具有 ANSEL_x 寄存器可以禁止数字输入并保存功率。通用 I / O 端口的简化模型，不含其他外设的接口如图所示。图 12-1。

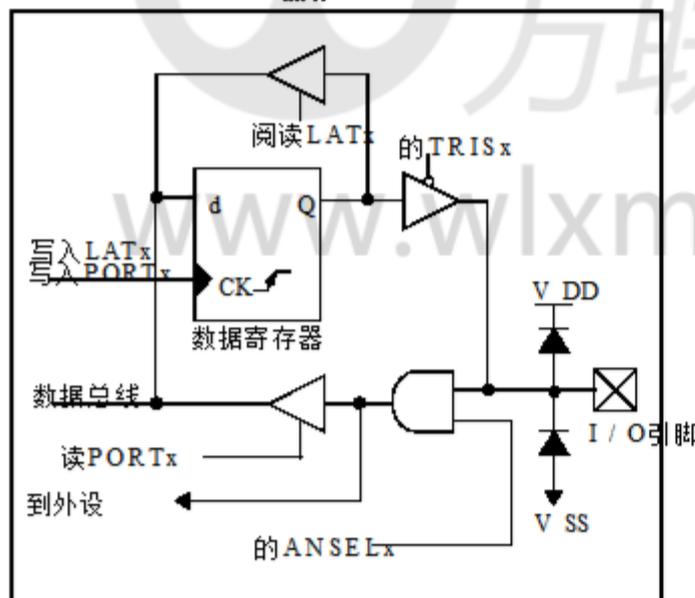
12.1 备用引脚功能

备用引脚功能控制（APFCON）寄存器用于控制特定的外设输入和输出功能在不同引脚之间。APFCON 寄存器如寄存器 12-1 所示。对于这个设备家庭，以下功能可以在两者之间移动不同的引脚。

- RX / DT / TX / CK
- SDO
- SS（从选择）
- T1G
- P1B
- CCP1 / P1A

这些位对任何 TRIS 的值都没有影响寄存器。PORT 和 TRIS 覆盖将被路由到正确的引脚。未选中的引脚将不受影响。

图 12-1: GENERIC I / O PORT 操作



PIC12F / LF1822 / 16F / LF1823

注册12-1: APFCON: 备用引脚功能控制寄存器

R / W-0/0	R / W-0/0	R / W-0/0	U - 0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0
RXDTSEL	SDOSEL	SSSEL	-	T1GSEL	TXCKSEL	P1BSEL	CCP1SEL
位7							位0

传说:

R =可读位

W =可写位

U =未用位, 读为0

u =位不变

x =位未知

-n / n = POR和BOR的值/所有其他复位的值

'1' = Bit is set

'0' = Bit is cleared

- 位7 RXDTSEL: 引脚选择位
 对于8引脚器件 (PIC12F / LF1822):
 0 = RX / DT功能在RA1上
 1 = RX / DT功能在RA5上
 对于14引脚器件 (PIC16F / LF1823):
 0 = RX / DT功能在RC5上
 1 = RX / DT功能在RA1上
- 位6 SDOSEL: 引脚选择位
 对于8引脚器件 (PIC12F / LF1822):
 0 = SDO功能在RA0上
 1 = SDO功能在RA4上
 对于14引脚器件 (PIC16F / LF1823):
 0 = SDO功能在RC2上
 1 = SDO功能在RA4上
- 位5 SSSEL: 引脚选择位
 对于8引脚器件 (PIC12F / LF1822):
 0 = SS功能在RA3上
 1 = SS功能在RA0上
 对于14引脚器件 (PIC16F / LF1823):
 0 = SS功能在RC3上
 1 = SS功能在RA3上
- 位4 未实现: 读为0
- 位3 T1GSEL: 引脚选择位
 0 = T1G功能在RA4上
 1 = T1G功能在RA3上
- 位2 TXCKSEL: 引脚选择位
 对于8引脚器件 (PIC12F / LF1822):
 0 = TX / CK功能在RA0上
 1 = TX / CK功能在RA4上
 对于14引脚器件 (PIC16F / LF1823):
 0 = TX / CK功能在RC4上
 1 = TX / CK功能在RA0上
- 位1 P1BSEL: 引脚选择位
 对于8引脚器件 (PIC12F / LF1822):
 0 = P1B功能在RA0上
 1 = P1B功能在RA4上
 对于14引脚器件 (PIC16F / LF1823):
 P1B功能始终在RC4上
- 位0 CCP1SEL: 引脚选择位
 对于8引脚器件 (PIC12F / LF1822):
 0 = CCP1 / P1A功能在RA2上
 1 = CCP1 / P1A功能在RA5上
 对于14引脚器件 (PIC16F / LF1823):
 CCP1 / P1A功能始终在RC5上

12.2 PORTA寄存器

PORTA是一个6位宽的双向端口. 该相应的数据方向寄存器是TRISA (注册12-3). 设置一个TRISA位 (= 1) 会使得对应的PORTA引脚输入 (即, 禁用输出驱动器). 清零TRISA位 (= 0) 将使得相应的PORTA引脚输出 (即启用输出驱动器并放置输出锁存器的内容). 例外是RA3, 这是 *input only and its TRIS bit will always read as '1'*. 例12-1显示了如何初始化PORTA.

读PORTA寄存器 (寄存器12-2) 读取引脚的状态, 而写入它将写入端口锁存器. 所有写入操作都是读取 - 修改 - 写入操作. 因此, 写入端口意味着端口引脚被读取, 这个值被修改, 然后写入PORT数据锁存器 (LATA).

TRISA寄存器 (寄存器12-3) 控制着PORTA引脚输出驱动器, 即使它们正在运行用作模拟输入. 用户应该确保这些位在TRISA寄存器中使用时保持设置. 他们作为模拟输入. I/O引脚配置为模拟输入始终读为“0”.

12.2.1 ANSELA注册

ANSELA寄存器 (寄存器12-5) 用于将I/O引脚的输入模式配置为模拟. 将相应的ANSELA位设置为高电平将导致全部 *digital reads on the pin to be read as '0' and allow* 引脚上的模拟功能才能正常工作.

ANSELA位的状态对数字无影响输出功能. TRIS清晰且ANSEL置位的引脚仍然会作为数字输出工作, 但是仍然是输入模式. 将是模拟的. 这可能会导致意外的行为. 在执行读取 - 修改 - 写入指令时受影响港口.

注意: ANSELA寄存器必须初始化为将模拟通道配置为数字通道输入. 配置为模拟输入的引脚将会 read '0'.

例12-1: 初始化PORTA

```

班克斯波尔塔      ;
CLRF   PORTA      ; Init PORTA
班克斯拉塔        ;数据锁存
CLRF   LATA       ;
班克斯 ANSELA     ;
CLRF   ANSELA     ;数字I / O
班克斯 TRISA      ;
MOVLW  B'00111000' ;Set RA<5:3> as inputs
MOVWF  TRISA      ;并将RA <2: 0>设置为
                  ;输出
    
```

PIC12F / LF1822 / 16F / LF1823

12.2.2 PORTA功能和输出 优先事项

每个PORTA引脚都与其他功能复用.该引脚, 它们的组合功能和输出优先级在这里简要描述.有关其他信息, 请参阅本数据表中的相应部分.

当多个输出使能时, 实际引脚控制权转移到最低号码的外设以下列表.

模拟输入功能, 如ADC, 比较器等 CapSense输入, 并未显示在优先级列表中. 这些输入在I/O引脚设置为有效时激活. 使用ANSELx寄存器的模拟模式. 数字输出功能可以在引脚处于模拟模式时进行控制模式, 其优先级如下所示.

RA0

1. ICSPDAT
2. ICDDAT
3. DACOUT (DAC)
4. MDOUT (仅适用于PIC12F / LF1822)
5. TX / CK (EUSART)
6. SDO (仅限PIC12F / LF1822)
7. P1B (仅限PIC12F / LF1822)

RA1

1. ICSPCLK
2. ICDCLK
3. SCL (仅限PIC12F / LF1822)
4. RX / DT (EUSART)
5. SCK (仅限PIC12F / LF1822)

RA2

1. SRQ
2. C1OUT (比较器)
3. SDA (仅限PIC12F / LF1822)
4. CCP1 / P1A (仅限PIC12F / LF1822)

RA3

没有输出优先级.仅输入引脚.

RA4

1. OSC2
2. CLKOUT
3. T1OSO
4. CLKR
5. TX / CK (仅限PIC12F / LF1822)
6. SDO
7. P1B (仅限PIC12F / LF1822)

RA5

1. OSC1
2. T1OSI (Timer1振荡器)
3. SRNQ (仅限PIC12F / LF1822)
4. RX / DT (仅限PIC12F / LF1822)
5. CCP1 / P1A (仅限PIC12F / LF1822)

注册12-2: PORTA: PORTA注册

U-0	U-0	R / 蜡质 / X	R / 蜡质 / X	RX / X	R / 蜡质 / X	R / 蜡质 / X	R / 蜡质 / X
-	-	RA5	RA4	RA3	RA2	RA1	RA0
位7							位0

传说:

R = 可读位 W = 可写位 U = 未用位, 读为0
u = 位不变 x = 位未知 -n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set '0' = Bit is cleared

位7-6 未实现: 读为0
位5-0 **RA <5: 0>: PORTA I / O值位 (1)**
 1 = 端口引脚 > V_{IH}
 0 = 端口引脚 < V_{IL}

注1: 写入PORTA实际上写入相应的LATA寄存器.从PORTA寄存器读取返回的实际I / O引脚值.

注册12-3: TRISA: PORTA三态寄存器

U-0	U-0	R / W-1/1	R / W-1/1	R-1/1的	R / W-1/1	R / W-1/1	R / W-1/1
-	-	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0
位7							位0

传说:

R = 可读位 W = 可写位 U = 未用位, 读为0
u = 位不变 x = 位未知 -n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set '0' = Bit is cleared

位7-6 未实现: 读为0
位5-4 **TRISA <5: 4>: PORTA三态控制位**
 1 = 配置为输入的PORTA引脚 (三态)
 0 = 配置为输出的PORTA引脚
位3 **TRISA3: RA3端口三态控制位**
 This bit is always '1' as RA3 is an input only
比特2-0 **TRISA <2: 0>: PORTA三态控制位**
 1 = 配置为输入的PORTA引脚 (三态)
 0 = 配置为输出的PORTA引脚

PIC12F / LF1822 / 16F / LF1823

注册12-4: LATA: PORTA数据锁存寄存器

U-0	U-0	R / 蜡质 / U	R / 蜡质 / U	U-0	R / 蜡质 / U	R / 蜡质 / U	R / 蜡质 / U
-	-LATA5		LATA4	-	LATA2	LATA1	LATA0
位7							位0

传说:

R =可读位 W =可写位 U =未用位, 读为0
 u =位不变 x =位未知 -n / n = POR和BOR的值/所有其他复位的值
 '1' = Bit is set '0' = Bit is cleared

- 位7-6 未实现: 读为0
- 位5-4 **LATA <5: 4>: RA <5: 4>输出锁存值位 (1)**
- 位3 未实现: 读为0
- 比特2-0 **LATA <2: 0>: RA <2: 0>输出锁存值位 (1)**

注1: 写入PORTA实际上写入相应的LATA寄存器.从PORTA寄存器读取返回的实际I / O引脚值.

注册12-5: ANSELA: PORTA模拟选择寄存器

U-0	U-0	U-0	R / W-1/1	U-0	R / W-1/1	R / W-1/1	R / W-1/1
-	-	-	ANSA4	-	ANSA2	ANSA1	ANSA0
位7							位0

传说:

R =可读位 W =可写位 U =未用位, 读为0
 u =位不变 x =位未知 -n / n = POR和BOR的值/所有其他复位的值
 '1' = Bit is set '0' = Bit is cleared

- 位7-5 未实现: 读为0
- 位4 **ANSA4: 分别在引脚RA4上的模拟或数字功能之间进行模拟选择**
 0 =数字I / O.引脚分配给端口或数字特殊功能.
 1 =模拟输入. 引脚被分配为模拟输入 (1). 数字输入缓冲区禁用.
- 位3 未实现: 读为0
- 比特2-0 **ANSA <2: 0>: 分别在引脚RA <2: 0>上的模拟或数字功能之间进行选择**
 0 =数字I / O.引脚分配给端口或数字特殊功能.
 1 =模拟输入. 引脚被分配为模拟输入 (1). 数字输入缓冲区禁用.

注1: 将引脚设置为模拟输入时, 必须将相应的TRIS位设置为输入模式允许外部控制引脚上的电压.

PIC12F / LF1822 / 16F / LF1823

注册12-6: WPUA: 弱上拉PTATA寄存器

U-0	U-0	R / W-1/1					
-	-	WPUA5	WPUA4	WPUA3	WPUA2	WPUA1	WPUA0
位7							位0

传说:

R =可读位
 u =位不变
 '1' = Bit is set
 W =可写位
 x =位未知
 '0' = Bit is cleared
 U =未用位, 读为0
 -n / n = POR和BOR的值/所有其他复位的值

位7-6 未实现: 读为0
 位5-0 WPUB <5: 0>: 弱上拉寄存器位
 1 =启用上拉
 0 =禁止上拉

- 注1: OPTION寄存器的全局WPUEN位必须清零, 以使各个上拉被使能.
 2: 如果引脚配置为输出, 则弱上拉器件将自动禁用.

表12-1: 与PORTA相关的注册摘要

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器在页面上
ANSELA	-	-	- ANSA4	-	ANSA2	ANSA1	ANSA0		122
APFCON	RXDTSEL	SDOSEL	SSSEL	---	T1GSEL	TXCKSEL	P1BSEL	CCP1SEL	118
LATA	-	- LATA5	LATA4	- LATA2	LATA1	LATA0			122
OPTION_REG	WPUEN	INTEDG	TMR0CS	TMR0SE	PSA	PS <2: 0>			171
PORTA	-	-	RA5	RA4	RA3	RA2	RA1	RA0	121
TRISA	-	-	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	121
WPUA	-	-	WPUA5	WPUA4	WPUA3	WPUA2	WPUA1	WPUA0	123

传说: x =未知, u =不变, - =未实现的位置读为0. PORTA不使用阴影单元格.
 注1: 仅限PIC12F1822 / 16F1823.
 2: 仅限PIC16F / LF1823.

表12-2: 与PORTA配置词汇总结

名称	位	位 - / 7	位 - / 6	位13/5	位12/4	位11/3	位10/2	位9/1	位8/0	寄存器在页面上
CONFIG1	13: 8	-	-	FCMEN	IESO	CLKOUTEN	BOREN <1: 0>	CPD		50
	7: 0	CP	MCLRE	PWRTE	WDTE <1: 0>	FOSC <2: 0>				

传说: - =未实现的位置, 读为0. PORTA不使用阴影单元格.
 注意 1: 仅限PIC12F1822 / 16F1823.

12.3 PORTC寄存器 (仅限PIC16F / LF1823)

PORTC是一个6位宽的双向端口. 该相应的数据方向寄存器是TRISC (注册12-8). 设置一个TRISC位 (= 1) 将使该位对应的PORTC引脚输入一个输入 (即放置高阻抗模式下的相应输出驱动器). 清零TRISC位 (= 0) 将使相应的PORTC引脚输出 (即, 使能输出驱动器和把输出锁存器的内容放在选定的引脚上). 例12-2显示了如何初始化PORTC.

读PORTC寄存器 (寄存器12-7) 读取引脚的状态, 而写入它将写入端口锁存器. 所有写入操作都是读取 - 修改 - 写入操作. 因此, 写入端口意味着端口引脚被读取, 该值被修改并写入到PORT数据锁存器 (LATC).

TRISC寄存器 (寄存器12-8) 控制PORTC引脚输出驱动器, 即使它们被用作模拟输入. 用户应该确保位中的位使用它们时, TRISC寄存器保持设置模拟输入. I/O引脚始终配置为模拟输入 read '0'.

12.3.1 ANSELC注册

ANSELC寄存器 (寄存器12-10) 用于将I/O引脚的输入模式配置为模拟. 将相应的ANSELC位设置为高电平将导致全部 digital reads on the pin to be read as '0' and allow 引脚上的模拟功能才能正常工作.

ANSELC位的状态对数字输出没有影响, 放置函数. 具有TRIS清除和ANSELC设置的引脚将会仍然作为数字输出工作, 但输入模式将会是模拟. 这可能会导致 exe- 在受影响的地方切割阅读 - 修改 - 写入说明港口.

注意: ANSELC寄存器必须初始化将模拟通道配置为数字通道输入. 配置为模拟输入的引脚将会 read '0'.

例12-2: 初始化PORTC

```
BANKSEL PORTC ;
CLRF PORTC ;初始PORTC
班克斯拉特 ;数据锁存
CLRF LATC ;
班克斯ANSEL C
CLRF ANSEL C ;使RC <5: 0>数字
班克斯TRIS B ;
MOVLW B'00110000';Set RC<5: 4> as inputs
;和RC <3: 0>作为输出
MOVWF TRISC ;
```

12.3.2 PORTC功能和输出 优先事项

每个PORTC引脚都与其他功能复用. 该引脚, 它们的组合功能和输出优先级在这里简要描述. 有关其他信息, 请参阅本数据表中的相应部分. 当多个输出使能时, 实际引脚控制权转移到最低号码的外设以下列表.

模拟输入和一些数字输入功能不是包括在下面的列表中. 这些输入功能可以当引脚配置为输出时保持有效. 某些数字输入功能会覆盖其他端口功能并包含在优先级列表中.

RC0

1. SCL (MSSP)
2. SCK (MSSP)

RC1

1. SDA (MSSP)

RC2

1. SDO (MSSP)
2. P1D

RC3

1. PIC

RC4

1. MDOUT
2. SRNQ
3. C2OUT
4. TX / CK
5. P1B

RC5

1. RX / DT
2. CCP1 / P1A

注册12-7: PORTC: PORTC寄存器

U-0	U-0	R / 蜡质 / U					
-	-	RC5	RC4	RC3	RC2	RC1	RC0
位7							位0

传说:

R =可读位
u =位不变
'1' = Bit is set

W =可写位
x =位未知
'0' = Bit is cleared

U =未用位, 读为0
-n / n = POR和BOR的值/所有其他复位的值

位7-6 未实现: 读为0
位5-0 RC <5: 0>: PORTC通用I / O引脚位
1 =端口引脚 > V_{IH}
0 =端口引脚 < V_{IL}

注册12-8: TRISC: PORTC三态寄存器

U-0	U-0	R / W-1/1					
-	-	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0
位7							位0

传说:

R =可读位
u =位不变
'1' = Bit is set

W =可写位
x =位未知
'0' = Bit is cleared

U =未用位, 读为0
-n / n = POR和BOR的值/所有其他复位的值

位7-6 未实现: 读为0
位5-0 TRISC <5: 0>: PORTC三态控制位
1 = PORTC引脚配置为输入 (三态)
0 = PORTC引脚配置为输出

注册12-9: LATC: PORTC数据锁存寄存器

U-0	U-0	R / 蜡质 / U					
-	-	LATC5	LATC4	LATC3	LATC2	LATC1	LATC0
位7							位0

传说:

R =可读位
u =位不变
'1' = Bit is set

W =可写位
x =位未知
'0' = Bit is cleared

U =未用位, 读为0
-n / n = POR和BOR的值/所有其他复位的值

位7-6 未实现: 读为0
位5-0 LATC <5: 0>: PORTC输出锁存值位 (1)

注1: 写入PORTC实际上写入相应的LATC寄存器. 从PORTC寄存器读取返回实际的I / O引脚值.

PIC12F / LF1822 / 16F / LF1823

寄存器12-10: ANSELC: PORTC模拟选择寄存器

U-0	U-0	U-0	U-0	R / W-1/1	R / W-1/1	R / W-1/1	R / W-1/1
-	-	-	-	ANSC3	ANSC2	ANSC1	ANSC0
位7							位0

传说:

R =可读位
 u =位不变
 '1' = Bit is set

W =可写位
 x =位未知
 '0' = Bit is cleared

U =未用位, 读为0
 -n / n = POR和BOR的值/所有其他复位的值

位7-4 未实现: 读为0
 比特3-0 ANSC <3: 0>: 模拟选择RC <3: 0>引脚上的模拟或数字功能
 0 =数字I/O. 引脚分配给端口或数字特殊功能.
 1 =模拟输入. 引脚被分配为模拟输入 (1). 数字输入缓冲区禁用.

注1: 将引脚设置为模拟输入时, 必须将相应的TRIS位设置为输入模式
 允许外部控制引脚上的电压.

寄存器12-11: WPUC: 弱上拉PORTC寄存器

U-0	U-0	R / W-1/1					
-	-	WPUC5	WPUC4	WPUC3	WPUC2	WPUC1	WPUC0
位7							位0

传说:

R =可读位
 u =位不变
 '1' = Bit is set

W =可写位
 x =位未知
 '0' = Bit is cleared

U =未用位, 读为0
 -n / n = POR和BOR的值/所有其他复位的值

位7-6 未实现: 读为0
 位5-0 WPUC <5: 0>: 弱上拉寄存器位
 1 =启用上拉
 0 =禁止上拉

注1: OPTION寄存器的全局WPUEN位必须清零, 以使各个上拉被使能.
注2: 如果引脚配置为输出, 则弱上拉器件将自动禁用.

表12-3: 与PORTC有关的注册摘要 (1)

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
ANSELC	-	-	-	-	ANSC3	ANSC2	ANSC1	ANSC0	126
LATC	-	-	LATC5	LATC4	LATC3	LATC2	LATC1	LATC0	125
OPTION_REG WPUEN		INTEDG	TMR0CS	TMR0SE	PSA	PS <2: 0>			171
PORTC	-	-	RC5	RC4	RC3	RC2	RC1	RC0	125
TRISC	-	-	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	125
WPUC	-	-	WPUC5	WPUC4	WPUC3	WPUC2	WPUC1	WPUC0	126

传说: x =未知, u =不变, - =未实现的位置读为0. PORTC不使用阴影单元格.
注1: 仅限PIC16F / LF1823.

13.0 电平变更

PORTA引脚可以配置为按照电平变化中断（IOC）引脚。中断可以通过检测具有上升的信号而产生边缘或下降边缘。任何单独的PORTA引脚，或可以配置PORTA引脚的组合产生一个中断。电平变化中断模块具有以下特点：

- 电平变化中断使能（主开关）
- 独立引脚配置
- 上升和下降沿检测
- 单独的引脚中断标志

图13-1是IOC模块的框图。

13.1 启用模块

为了允许单独的PORTA引脚产生中断，INTCON寄存器的IOCFIE位必须置1。如果IOCFIE位被禁止，引脚上的边沿检测将会被禁止。仍然发生，但不会产生中断。

13.2 独立引脚配置

对于每个PORTA引脚，一个上升沿检测器和一个下降沿边缘检测器存在。使引脚能够检测到上升沿，IOCAP的相关IOCAPx位寄存器已设置。要使引脚检测到下降沿，IOCAN寄存器的相关IOCANx位被置位。

一个引脚可以配置为检测上升和下降。通过同时设置IOCAPx位来同步边沿和IOCAN寄存器的IOCANx位，分别。

13.3 中断标志

位于IOCAF寄存器中的IOCAFx位是状态标志对应于电平变化中断PORTA的引脚。如果检测到预期的边缘适当使能的引脚，然后是该引脚的状态标志将被设置，并且如果IOCFIE产生中断位被设置。INTCON寄存器的IOCFIF位反映所有IOCAFx位的状态。

13.4 清除中断标志

各个状态标志（IOCAFx位）可以通过将它们重置为零来清除它们。如果另一个边缘是在清理操作期间检测到相关的状态标志将被设置在序列的末尾，不管实际写入的价值如何。

为了确保没有检测到边缘丢失，同时清除标志，只有AND操作屏蔽已知应该执行改变的位。下列序列是应该执行什么的一个例子。

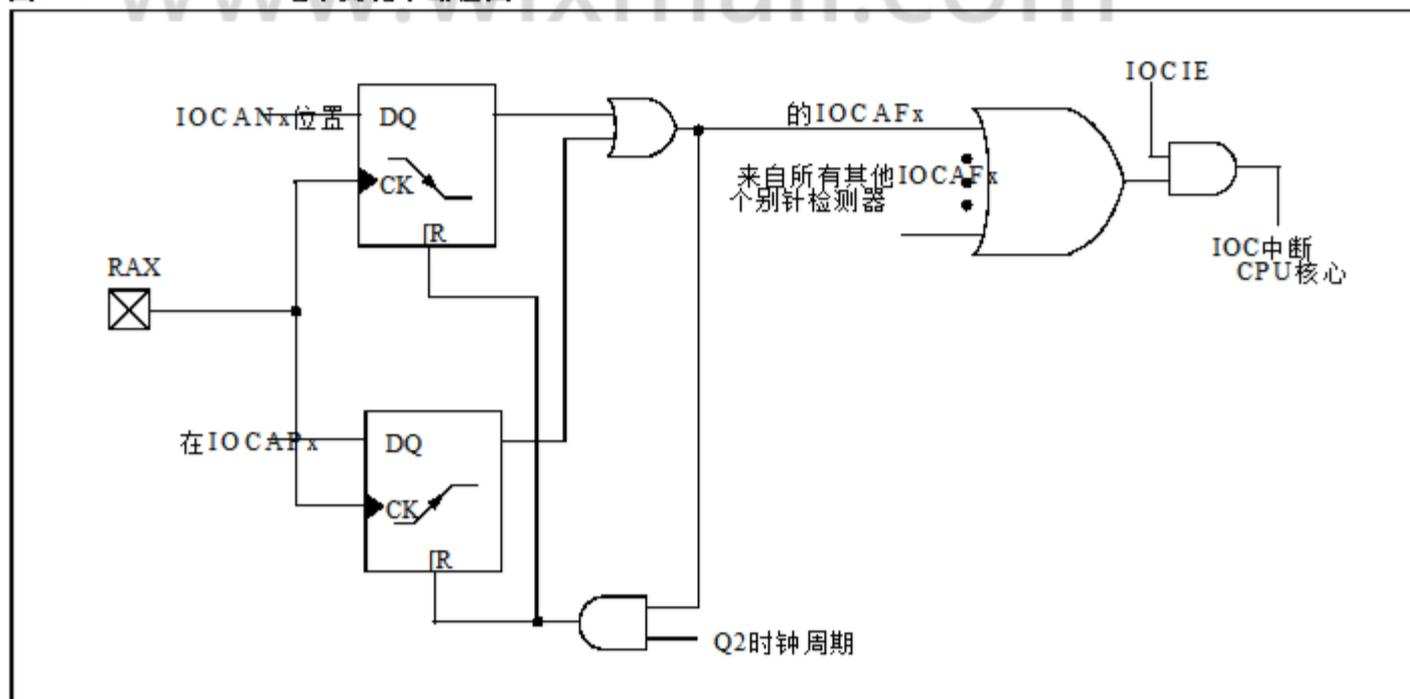
例13-1：

```
MOVLW 为0xFF
XORWF IOCAF, W
ANDW IOCAF, F
```

13.5 在睡眠中的操作

电平变化中断序列将被唤醒。如果IOCFIE位置1，则器件从休眠模式。如果在睡眠模式下检测到边缘，则为IOCAF寄存器将在第一条指令之前更新从睡眠中执行。

图13-1: 电平变化中断框图



PIC12F / LF1822 / 16F / LF1823

寄存器 13-1: IOCAP: 电平变化中的PORTA正边沿寄存器

U-0	U-0	R / W-0/0					
-	-	IOCAP5	IOCAP4	IOCAP3	IOCAP2	IOCAP1	IOCAP0
位7							位0

传说:

R =可读位
 u =位不变
 '1' = Bit is set

W =可写位
 x =位未知
 '0' = Bit is cleared

U =未用位, 读为0
 -n / n = POR和BOR的值/所有其他复位的值

位7-6 未实现: 读为0
 位5-0 IOCAP <5: 0>: 电平变化中断PORTA正沿使能位
 1 =在引脚上使能了正边沿上的电平变化中断.关联状态位和中断标志将在检测到边沿时置位.
 0 =禁止相关引脚的电平变化中断.

注册 13-2: IOCAN: 电平变化中的PORTA负向边沿寄存器

U-0	U-0	R / W-0/0					
-	-	IOCAN5	IOCAN4	IOCAN3	IOCAN2	IOCAN1	IOCAN0
位7							位0

传说:

R =可读位
 u =位不变
 '1' = Bit is set

W =可写位
 x =位未知
 '0' = Bit is cleared

U =未用位, 读为0
 -n / n = POR和BOR的值/所有其他复位的值

位7-6 未实现: 读为0
 位5-0 IOCAN <5: 0>: 电平变化中断PORTA负边沿使能位
 1 =引脚上的负向上升沿使能中断.关联状态位和中断标志将在检测到边沿时置位.
 0 =禁止相关引脚的电平变化中断.

寄存器 13-3: IOCAF: 不受中断影响的PORTA标志寄存器

U-0	U-0	R / W / HS-0/0					
-	-	IOCAF5	IOCAF4	IOCAF3	IOCAF2	IOCAF1	IOCAF0
位7							位0

传说:

R =可读位
 u =位不变
 '1' = Bit is set

W =可写位
 x =位未知
 '0' = Bit is cleared

U =未用位, 读为0
 -n / n = POR和BOR的值/所有其他复位的值
 HS - 位用硬件设置

位7-6 未实现: 读为0
 位5-0 IOCAF <5: 0>: 电平变化中断PORTA标志位
 1 =在相关引脚上检测到启用的更改.
 当IOCAPx = 1且在RAx上检测到上升沿时, 或IOCANx = 1且下降沿在RAx上被检测到.
 0 =未检测到更改, 或者用户清除检测到的更改.

表13-1: 与电平变化相关的寄存器汇总

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
ANSELA	-	-	-	ANSA4	-	ANSA2	ANSA1	ANSA0	122
INTCON	GIE	PEIE	TMR0IE	INTE	IOCIE	TMR0IF	INTF	IOCIF	89
IOCAF	-	-	IOCAF5	IOCAF4	IOCAF3	IOCAF2	IOCAF1	IOCAF0	128
IOCAN	-	-	IOCAN5	IOCAN4	IOCAN3	IOCAN2	IOCAN1	IOCAN0	128
IOCAP	-	-	IOCAP5	IOCAP4	IOCAP3	IOCAP2	IOCAP1	IOCAP0	128
TRISA	-	-	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	121

图注: - =未实现的位置, 读为0.变化中断不使用阴影单元.



笔记：



14.0 固定电压参考 (FVR)

固定参考电压或FVR是稳定的电压参考，独立于VDD，具有1.024V，2.048V或4.096V可选输出电平。输出的FVR可以配置为提供参考电压如下：

- ADC输入通道
- ADC正参考
- 比较器正向输入
- 数模转换器 (DAC)

FVR可通过将FVREN位置1来使能FVRCON寄存器。

14.1 独立增益放大器

提供给ADC的FVR输出，比较器和DAC通过两个路由独立可编程增益放大器。每个放大器可以配置为放大参考电压1倍，2倍或4倍，以产生三种可能电压水平。

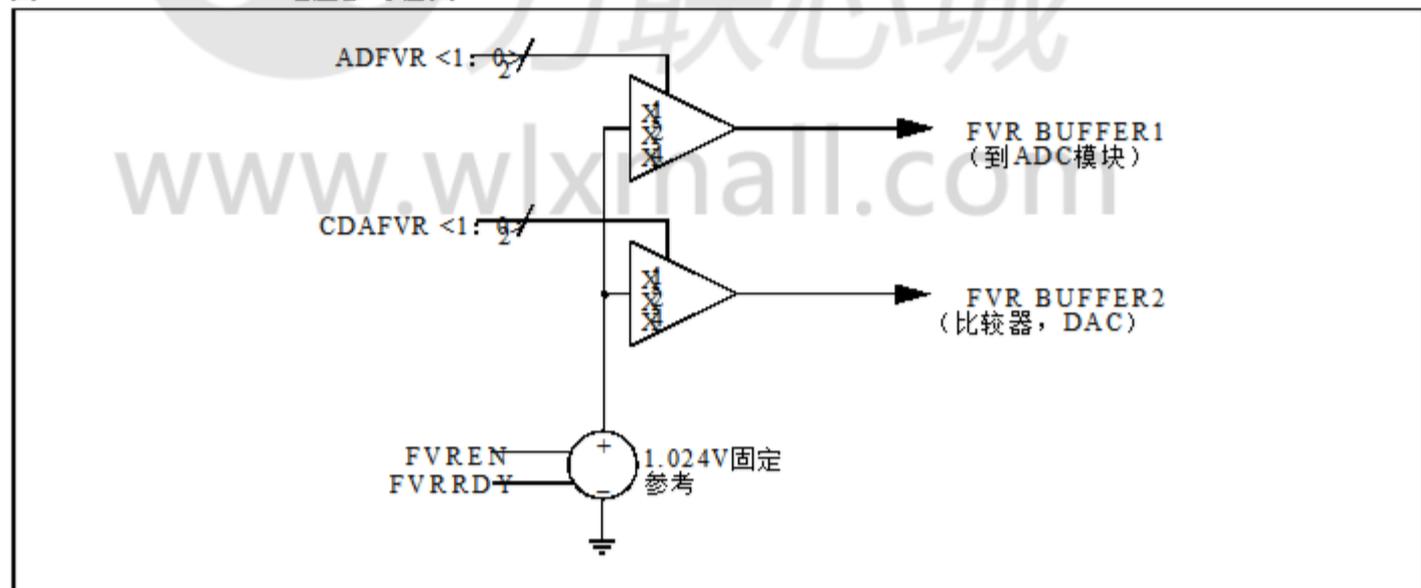
FVRCON寄存器的ADFVR <1: 0>位是用于启用和配置增益放大器设置用于提供给ADC模块的参考。参考第15.0节“模数转换器” (ADC) 模块“以获取更多信息。

FVRCON寄存器的CDAFVR <1: 0>位是用于启用和配置增益放大器设置用于提供给DAC和比较器的参考模块。参考第16.0节“数字到模拟转换器 (DAC) 模块”和第18.0节“Comparator模块”获取更多信息。

14.2 FVR稳定期

当固定参考电压模块启用时，它参考和放大器电路需要时间稳定。一旦电路稳定并准备好使用，FVRCON寄存器的FVRRDY位将被置位。看到第29.0节“电气规范”最低延迟要求。

图14-1: 电压参考框图



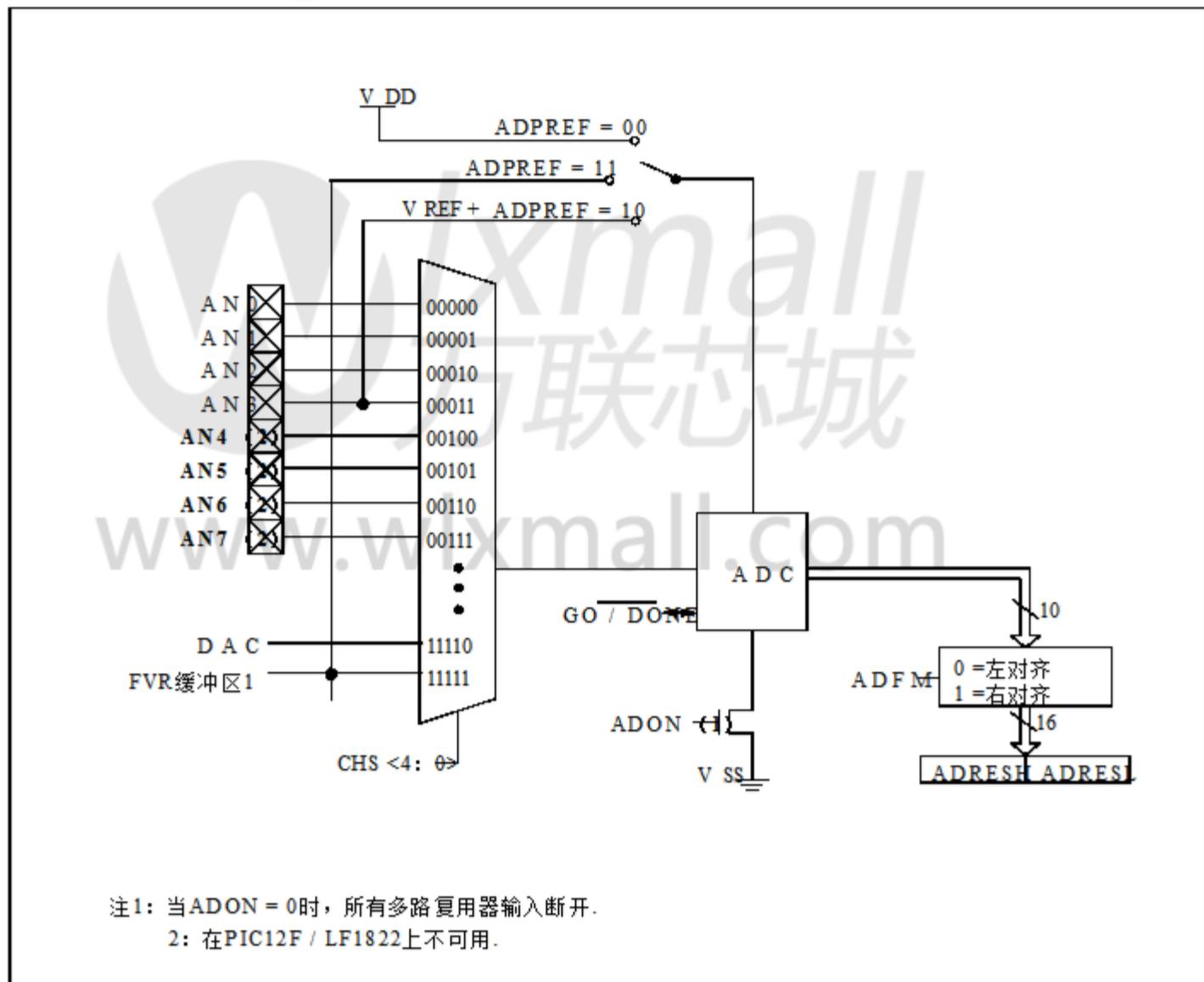
15.0 ANALOG-TO-DIGITAL 转换器 (ADC) 模块

该 模拟到数字 变流器 (ADC) 允许将模拟输入信号转换为10位二进制表示该信号. 该设备使用模拟输入, 它们被复用到一个单独的采样中保持电路. 采样和保持的输出是连接到转换器的输入. 转换器通过连续生成一个10位二进制结果近似并将转换结果存储到ADC结果寄存器 (ADRESH: ADRESL 寄存器对). 图15-1给出了ADC的框图.

ADC电压参考可以通过软件选择内部生成或外部提供.

ADC完成后可产生中断转换. 这个中断可以用来唤醒设备从睡眠.

图15-1: ADC框图



15.1 ADC配置

配置和使用ADC时，请遵循以下步骤
功能必须考虑：

- 端口配置
- 频道选择
- ADC电压参考选择
- ADC转换时钟源
- 中断控制
- 结果格式

15.1.1 端口配置

ADC可用于转换模拟和数字信号
数字信号.转换模拟信号时，I/O
引脚应通过设置为模拟配置
相关 TRIS 和 ANSEL 位. 参考 至
有关更多信息，请参见第12.0节“I/O端口”。

注意： 定义的任何引脚上的模拟电压
作为数字输入可能会导致输入buf-
以传导过里电流。

15.1.2 频道选择

有多达10个频道可供选择：

- AN <3: 0>引脚（仅限PIC12F / LF1822）
- AN <7: 0>引脚（仅限PIC16F / LF1823）
- DAC输出
- FVR（固定参考电压）输出

请参见第16.0节“数模转换器”
（DAC）模块“和第14.0节”固定电压
参考（FVR）“了解更多关于这些chan-
nel选择。

ADCON0寄存器的CHS位决定哪个位
通道连接到采样保持电路。

更换频道时，需要延迟
开始下一次转换.参考15.2节
“ADC操作”获取更多信息。

15.1.3 ADC VOLTAGE REFERENCE

ADCON1寄存器的ADPREF位提供
控制正电压参考.积极的
电压参考可以是：

- V REF +引脚
- V DD
- FVR

请参见第14.0节“固定参考电压（FVR）”
有关固定参考电压的更多细节。

15.1.4 转换时钟

转换时钟的来源是软件选择 -
能通过ADCON1寄存器的ADCS位.那里
有七种可能的时钟选项：

- F OSC / 2
- F OSC / 4
- F OSC / 8
- F OSC / 16
- F OSC / 32
- F OSC / 64
- F RC（专用内部振荡器）

完成一位转换的时间定义为
T AD. 一次完整的10位转换需要11.5T AD 周期，
ods如图15-2所示。

为了正确转换，适当的T AD 特异性 -
必须满足.请参阅A/D转换require-
第29.0节“电气规范”中的内容
更多信息.表15-1给出了许多例子，
提供ADC时钟选择。

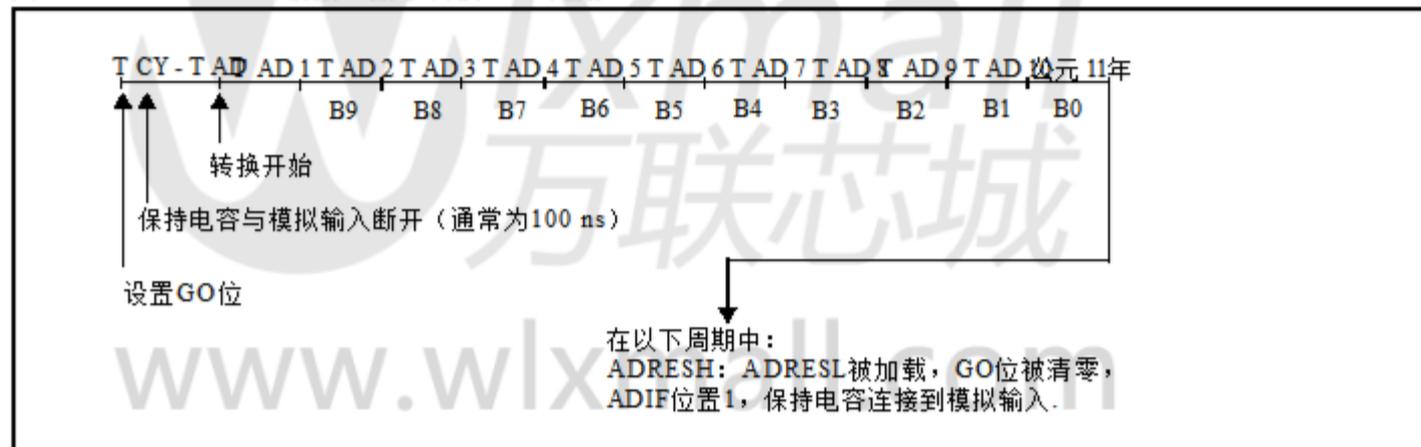
注意： 除非使用F RC，否则任何更改
系统时钟频率会改变
ADC 时钟 频率， 哪一个 可能
对ADC结果产生不利影响。

表15-1: ADC时钟周期 (T_{AD}) V.S. 设备操作频率

ADC时钟周期 (T _{AD})		设备频率 (F _{OSC})					
ADC时钟源	ADCS <2: 0>	32 MHz	20 MHz	16 MHz	8 MHz	4 MHz	1 MHz
F _{OSC} / 2	000	62.5 ns (2)	100 ns (2)	125 ns (2)	250 ns (2)	500 ns (2)	2.0 μs
F _{OSC} / 4	100	125 ns (2)	200 ns (2)	250 ns (2)	500 ns (2)	1.0 μs (4.0 μs)	
F _{OSC} / 8	001	0.5 μs (2)	400 ns (2)	0.5 μs (2)	1.0 μs (2.0 μs)		8 μs (3)
F _{OSC} / 16	101	800纳秒	800纳秒	1.0 μs (2.0 μs)	4.0 μs		16.0 μs (3)
F _{OSC} / 32	010	1.0 μs (6.0 μs)	2.0 μs (4.0 μs)			8 μs (3)	32.0 μs (3)
F _{OSC} / 64	110	2.0 μs (3.2 μs)	4.0 μs		8 μs (3)	16.0 μs (3)	64.0 μs (3)
F _{RC}	X11	1.0-6.0 μs (1,4)	1.0-6.0 μs (1,4)	1.0-6.0 μs (1,4)	1.0-6.0 μs (1,4)	1.0-6.0 μs (1,4)	1.0-6.0 μs (1,4)

- 传说:** 阴影单元格超出了建议的范围.
- 注1:** F_{RC}源的典型T_{AD}时间为1.6 μs, V_s为V_{DD}.
- 2: 这些值违反了T_{AD}最小时间要求.
 - 3: 为了加快转换速度, 建议选择另一个时钟源.
 - 4: 当器件频率大于1 MHz时, 只有在转换结束时才推荐使用F_{RC}时钟源在睡眠期间进行.
 - 5: ADC时钟周期 (T_{AD}) 和总ADC转换时间可以最小化, 当ADC时钟源于系统时钟F_{OSC}. 但是, 在使用该转换器执行转换时, 必须使用F_{RC}时钟源设备处于睡眠模式.

图15-2: 模拟 - 数字转换 T_{AD} 周期



PIC12F / LF1822 / 16F / LF1823

15.1.5 中断

ADC模块允许生成一个在模数转换完成后中断。ADC中断标志位是ADIF位，PIR1寄存器。ADC中断使能是PIE1寄存器中的ADIE位。ADIF位必须为用软件清除。

- 注1: ADIF位在完成时置1，
无论是否每次转换或者不启用ADC中断。
- 2: ADC仅在睡眠模式下运行，
当选择FRC振荡器时。

这个中断可以在设备运行时产生，在睡眠中操作还是在睡眠中如果设备处于睡眠状态，中断会唤醒设备。从醒来后睡眠，SLEEP指令后面的下一条指令 - 重刑总是执行。如果用户正在尝试从睡眠中唤醒并恢复内联代码执行 - INTCON寄存器的GIE和PEIE位必须禁用。如果GIE和PEIE位INTCON寄存器被使能，执行将切换到中断服务程序。

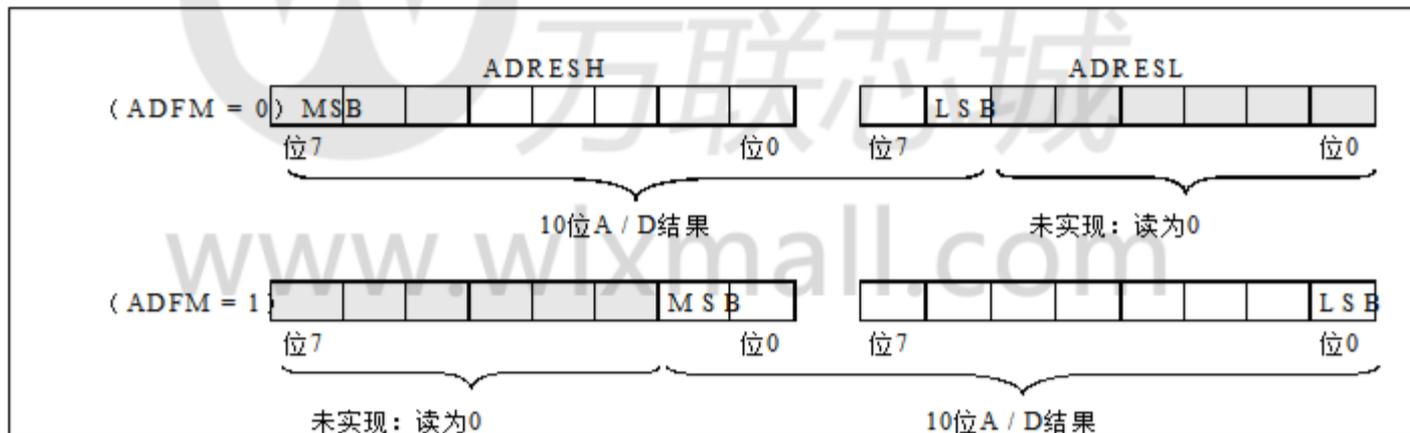
有关更多信息，请参见第8.0节“中断”信息。

15.1.6 结果格式

10位A/D转换结果可以提供两个格式，左对齐或右对齐。ADFM位ADCON1寄存器控制输出格式。

图15-3显示了两种输出格式。

图15-3: 10位A/D转换结果格式



15.2 ADC操作

15.2.1 开始转换

为了使能ADC模块，ADON的位ADCON0寄存器必须设置为1.设置GO / DONE bit of the ADCON0 register to a '1' will start the 模数转换.

注意： GO / DONE位不应该设置在打开ADC的相同指令。
请参见第15.2.6节“A / D转换器 - sion程序”。

15.2.2 完成转换

转换完成后，ADC模块将会：

- 清除GO / DONE位
- 设置ADIF中断标志位
- 用更新ADRESH和ADRESL寄存器新的转换结果

15.2.3 终止转换

如果转换必须在完成之前终止，GO / DONE位可以用软件清零.该ADRESH和ADRESL寄存器将被更新部分完成模数转换样品.不完整的位将与最后一位相匹配转换.

注意： 器件复位将强制所有寄存器重置状态.因此，ADC模块是关闭和任何待处理的转换终止.

15.2.4 ADC在休眠期间的操作

ADC模块可以在休眠期间工作.这个要求将ADC时钟源设置为FRC选项.当选择FRC时钟源时，ADC在启动前等待一条额外的指令转换.这允许SLEEP指令执行，这可以减少系统噪音转换.如果ADC中断已启用，则该器件将在转换时从睡眠中唤醒完成.如果ADC中断被禁止，ADC模块在转换完成后关闭，尽管ADON位保持置位状态.

当ADC时钟源不是FRC，SLEEP指令导致当前的收敛 - sion中止并且ADC模块关闭，尽管ADON位保持置位状态.

15.2.5 特别事件触发器

CCP1模块的特殊事件触发器允许周期性的ADC测量，vention.发生此触发时，GO / DONE位为由硬件置1，并且Timer1计数器复位为零.

使用特殊事件触发器不能保证正确ADC时序.用户有责任确保这一点满足ADC时序要求.

请参见第23.0节“捕捉/比较/ PWM Modules”了解更多信息.

15.2.6 A / D转换程序

这是使用ADC的示例程序
执行模数转换：

1. 配置端口：
 - 禁用引脚输出驱动器（请参阅TRIS寄存器）
 - 将引脚配置为模拟（参见ANSEL寄存器）
2. 配置ADC模块：
 - 选择ADC转换时钟
 - 配置电压参考
 - 选择ADC输入通道
 - 打开ADC模块
3. 配置ADC中断（可选）：
 - 清除ADC中断标志
 - 启用ADC中断
 - 启用外设中断
 - 启用全局中断（1）**
4. 等待所需的采集时间（2）。
5. 通过设置GO / DONE位开始转换。
6. 等待ADC转换完成其中之一下列：
 - 轮询GO / DONE位
 - 等待ADC中断（中断启用）
7. 读取ADC结果。
8. 清除ADC中断标志（如果中断，则需要已启用）。

注1：如果全局中断可以被禁止
用户正试图从睡眠中唤醒
并恢复在线代码执行。

2：参见第15.3节“A / D采集”
要求”。

例15-1: A / D转换

```

;这个代码块配置ADC
;对于轮询，Vdd和Vss参考，Frc
;时钟和AN0输入。
;
;转换开始和轮询完成
;被包含在内。
;
BANKSEL  ADCON1      ;
MOVLW    B'11110000' ;Right justify, Frc
                                ;时钟
MOVWF    ADCON1      ; Vdd和Vss Vref
BANKSEL  TRISA       ;
BSF      TRISA, 0    ;设置RA0输入
BANKSEL  ANSEL       ;
BSF      ANSEL, 0    ;将RA0设置为模拟
BANKSEL  ADCON0      ;
MOVLW    B'00000001' ;Select channel AN0
MOVWF    ADCON0      ;打开ADC
          呼叫        采样时间      ;Acquisition延迟
BSF      ADCON0, ADGO ;开始转换
BTFSC   ADCON0, ADGO ;转换完成了吗？
          去          $-1          ;不，再测试一次
BANKSEL  ADRESH      ;
MOV      ADRESH, W   ;读取高2位
MOVWF   RESULTHI     ;存储在GPR空间中
BANKSEL  ADRESL      ;
MOV      ADRESL, W   ;读取低8位
MOVWF   RESULTLO     ;存储在GPR空间中
    
```

15.2.7 ADC注册定义

以下寄存器用于控制ADC的操作。

注册15-1: ADCON0: A/D控制寄存器0

U-0	R / W-0/0						
-	chs4型电力机车	CHS3	CHS2	CHS1	CHS0	GO / DONE	ADON
位7							位0

传说:

R = 可读位 W = 可写位 U = 未用位, 读为0
u = 位不变 x = 位未知 -n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set '0' = Bit is cleared

位7 未实现: 读为0

位6-2 CHS <4: 0>: 模拟通道选择位

00000 = AN0

00001 = AN1

00010 = AN2

00011 = AN3

00100 = AN4 (1)

00101 = AN5 (1)

00110 = AN6 (1)

00111 = AN7 (1)

01001 = 保留. 没有通道连接.

.

.

.

11101 = 保留. 没有通道连接.

11110 = DAC输出 (2)

11111 = FVR (固定参考电压) 缓冲器1输出 (3)

位1 GO / DONE: A / D转换状态位

1 = 正在进行A / D转换周期. 设置该位将启动一个A / D转换周期.

当A / D转换完成时, 该位由硬件自动清零.

0 = A / D转换已完成/未在进行中

位0 ADON: ADC使能位

1 = 使能ADC

0 = 禁用ADC, 不消耗工作电流

注1: 仅限PIC16F / LF1823. 对于PIC12F / LF1822, 它是“保留的”没有通道连接“.

2: 有关更多信息, 请参见第16.0节“数模转换器 (DAC) 模块”.

3: 有关更多信息, 请参见第14.0节“固定参考电压 (FVR)”.

PIC12F / LF1822 / 16F / LF1823

注册15-2: ADCON1: A/D控制寄存器1

R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	U-0	U-0	R / W-0/0	R / W-0/0
ADFM	ADCS2	ADCS1	ADCS0	-	-	ADPREF1	ADPREF0
位7						位0	

传说:

R = 可读位

W = 可写位

U = 未用位, 读为0

u = 位不变

x = 位未知

-n / n = POR和BOR的值/所有其他复位的值

'1' = Bit is set

'0' = Bit is cleared

- 位7 ADFM: A/D结果格式选择位
 1 = Right justified. Six Most Significant bits of ADRESH are set to '0' when the conversion result is 加载.
 0 = Left justified. Six Least Significant bits of ADRESL are set to '0' when the conversion result is 加载.
- 位6-4 ADCS <2: 0>: A/D转换时钟选择位
 000 = F OSC / 2
 001 = F OSC / 8
 010 = F OSC / 32
 011 = FRC (时钟由专用RC振荡器提供)
 100 = F OSC / 4
 101 = F OSC / 16
 110 = F OSC / 64
 111 = FRC (时钟由专用RC振荡器提供)
- 位3-2 未实现: 读为0
- 比特1-0 ADPREF <1: 0>: A/D正参考电压配置位
 00 = V REF +连接到AV DD
 01 = 保留
 10 = V REF +连接到外部V REF +
 11 = V REF +连接到内部固定参考电压

www.wlxmall.com

PIC12F / LF1822 / 16F / LF1823

注册15-3: ADRESH: ADC结果寄存器高 (ADRESH) ADFM = 0

R / 蜡质 / U							
ADRES9	ADRES8	ADRES7	ADRES6	ADRES5	ADRES4	ADRES3	ADRES2
位7							位0

传说:

R =可读位 W =可写位 U =未用位, 读为0
 u =位不变 x =位未知 -n / n = POR和BOR的值/所有其他复位的值
 '1' = Bit is set '0' = Bit is cleared

比特7-0 ADRES <9: 2>: ADC结果寄存器位
 高8位的10位转换结果

注册15-4: ADRESL: ADC结果寄存器低 (ADRESL) ADFM = 0

R / 蜡质 / U							
ADRES1	ADRES0	-	-	-	-	-	-
位7							位0

传说:

R =可读位 W =可写位 U =未用位, 读为0
 u =位不变 x =位未知 -n / n = POR和BOR的值/所有其他复位的值
 '1' = Bit is set '0' = Bit is cleared

位7-6 ADRES <1: 0>: ADC结果寄存器位
 低2位的10位转换结果
 位5-0 保留: 不要使用.

PIC12F / LF1822 / 16F / LF1823

注册15-5: ADRESH: ADC结果寄存器高 (ADRESH) ADFM = 1

R / 蜡质 / U							
-	-	-	-	-	-	ADRES9	ADRES8
位7							位0

传说:

R =可读位 W =可写位 U =未用位, 读为0
u =位不变 x =位未知 -n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set '0' = Bit is cleared

位7-2 保留: 不要使用.
比特1-0 ADRES <9: 8>: ADC结果寄存器位
 高2位的10位转换结果

注册15-6: ADRESL: ADC结果寄存器为低 (ADRESL) ADFM = 1

R / 蜡质 / U							
ADRES7	ADRES6	ADRES5	ADRES4	ADRES3	ADRES2	ADRES1	ADRES0
位7							位0

传说:

R =可读位 W =可写位 U =未用位, 读为0
u =位不变 x =位未知 -n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set '0' = Bit is cleared

比特7-0 ADRES <7: 0>: ADC结果寄存器位
 低8位的10位转换结果



15.3 A / D 采购要求

为了达到ADC的指定精度，收费保持电容（C HOLD）必须完全允许向输入通道电压电平充电。模拟输入模型如图15-4所示。来源阻抗（R S）和内部采样开关（R SS）阻抗直接影响充电所需的时间。电容C HOLD、采样开关（R SS）阻抗随器件电压（V DD）而变化，请参阅图15-4。该最大推荐的模拟源的阻抗为10 k Ω 。由于

源阻抗降低，即采集时间可能会减少。模拟输入通道结束后选择（或更改），A / D采集必须是可以开始转换之前完成。计算最小采集时间，公式15-1可能是用过的。该等式假定使用1/2 LSB误差（ADC为1,024步）。1/2 LSB的错误是允许ADC满足其最大误差指定分辨率。

公式15-1: 采集时间示例

假设: 温度 = 50°C 和 10k 的外部阻抗 $\approx 5.0V_{DD}$

$$T_{ACQ} = T_{AMP} + T_C \quad \text{++ 保持电容器充电时间} \quad \text{温度系数}$$

$$= 2\mu s + T_C \quad \text{38 温度 } 25^{\circ}\text{C} \quad \text{ff}$$

T C 的值 可以用下面的公式近似:

$$V_{应用1} - \frac{1}{f_{ff}^{2n}} = \frac{V_{CHOLD}}{f_{ff}^{2n}} \quad ; [1] V_{CHOLD} \text{ 在 } 1/2 \text{ lsb 之内收费}$$

$$V_{应用le} - \frac{T_C}{RC} = \frac{V_{CHOLD}}{f_{ff}^{2n}} \quad ; [2] V_{CHOLD} \text{ 对 } V \text{ 的充电响应 APPLIED}$$

$$V_{应用le} - \frac{T_C}{RC} = V_{应用1} - \frac{1}{f_{ff}^{2n}} \quad ; \text{结合 [1] 和 [2]}$$

注: 其中 n = ADC 的位数。

解答 T C:

$$T_C = \frac{C_{HOLD} f_{ff}^{2n} (V_{应用1} - V_{应用le})}{R_S}$$

$$= \frac{10pF f_{ff}^{2n} \approx 7k \approx 10k \approx LN(0.001957)}{R_S}$$

$$= 1.12 \mu s$$

因此:

$$T_{ACQ} = 2\mu s + 1.12\mu s + [(50^{\circ}\text{C} - 25^{\circ}\text{C}) (0.05\mu s/^{\circ}\text{C})]$$

$$= 4.42\mu s$$

注1: 参考电压（V REF）对方程没有影响，因为它将自行消除。
 2: 每次转换后，充电保持电容（C HOLD）不会放电。
 3: 模拟信号源的最大推荐阻抗为10 k Ω 。这是满足引脚所必需的泄漏规范。

PIC12F / LF1822 / 16F / LF1823

图15-4: 模拟输入模型

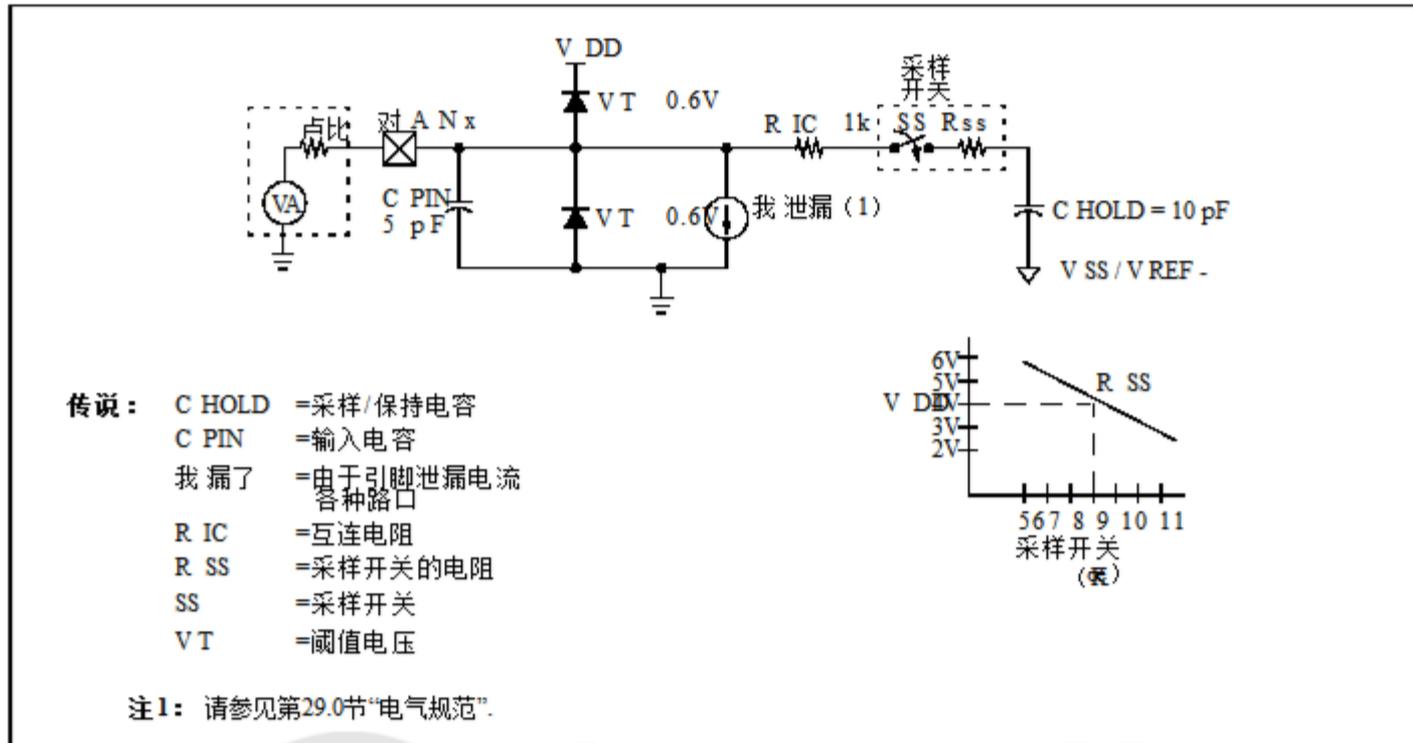


图15-5: ADC 转移功能

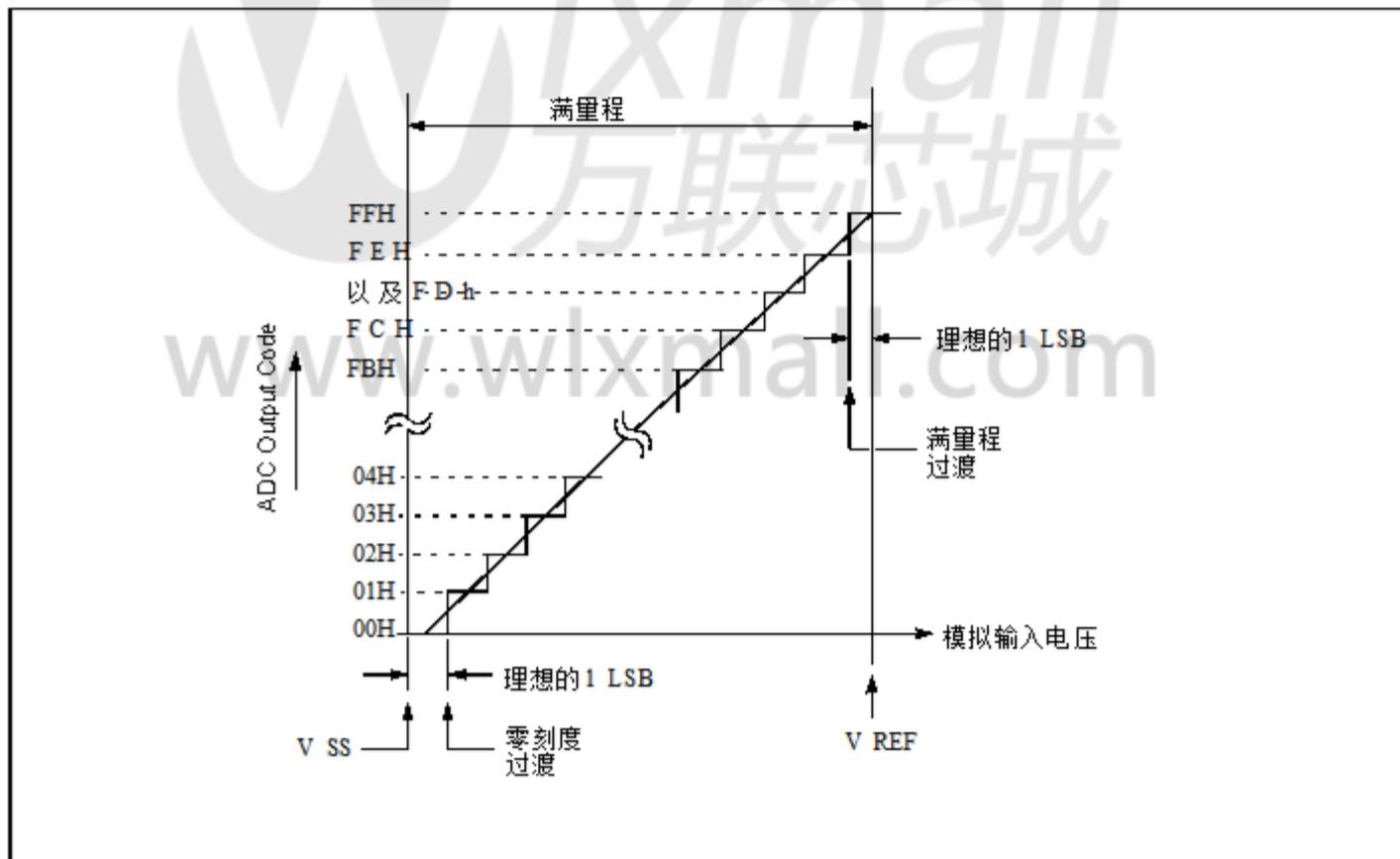


表15-2: 与ADC有关的注册摘要

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
ADCON0	-	chs4型电力机率	CHS2	CHS1	CHS0	GO / DONE	ADON		139
ADCON1	ADFM	ADCS2	ADCS1	ADCS0	-	-	ADPREF1	ADPREF0	140
ADRESH	A/D结果寄存器为高								141 *
ADRESL	A/D结果寄存器低								141 *
ANSELA	-	-	- ANSA4	-	ANSA2	ANSA1	ANSA0		122
ANSEL C (1)	-	-	-	-	ANSC3	ANSC2	ANSC1	ANSC0	126
CCP1CON	P1M1	P1M0	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0	221
DACCON0	DACEN	DACLPS	DACOE	-	DACPSS1	DACPSS0	-	-	151
DACCON1	-	-	-	DACR4	DACR3	DACR2	DACR1	DACR0	151
FVRCON	FVREN	FVRRDY	保留的	保留的	CDAFVR1	CDAFVR0	ADFVR1	ADFVR0	132
INTCON	GIE	PEIE	TMR0IE	INTE	IOCE	TMR0IF	INTF	IOCF	89
PIE1	TMR1GIE	ADIF	RCIE	TXIE	SSP1IE	CCP1IE	TMR2IE	TMR1IE	90
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSP1IF	CCP1IF	TMR2IF	TMR1IF	92
TRISA	-	-	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	121
TRISC (1)	-	-	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	125

传说: - =未实现, 读为0. ADC模块不使用阴影单元.

* 页面提供注册信息.

注1: 仅限PIC16F / LF1823.



笔记：



16.0 数字模拟转换器 (DAC) 模块

数字 - 模拟转换器提供一个变量电压参考，与输入源成比例，具有32个可选择的输出电平。

DAC的输入可以连接到：

- 外部V_{REF}引脚
- V_{DD}电源电压
- FVR (固定参考电压)

DAC的输出可以配置为提供a参考电压如下：

- 比较器正向输入
- ADC输入通道
- DACOUT引脚

数模转换器 (DAC) 可以启用通过设置DACCON0寄存器的DACEN位。

16.1 输出电压选择

该DAC具有32个电压电平范围。32个级别通过DACCON1的DACR <4: 0>位置1寄存器。

DAC输出电压由以下决定公式：

公式 16-1: DAC输出电压

$$V_{OUT} = \frac{V_{SOURCE} \times 4 \times V_{SOURCE}}{25} + V_{SRC}$$

注意：V_{SOURCE} + 可以等于FVR Buffer 2, V_{DD} 或 V_{REF} + V_{SOURCE} - 可以等于V_{SS} 或 V_{REF} - .

16.2 比例输出水平

DAC输出值使用电阻器阶梯导出将梯子的每一端连接到正极和负极负电压参考输入源。如果电压任何一个输入源都会波动，类似的波动将会发生导致DAC输出值。

梯子内各个电阻的值能够是发现在第29.0节“电规格”。

16.3 低功耗电压状态

为了使DAC模块消耗最少功率里，两个电压参考输入之一电阻梯的源必须断开。正电压源 (V_{SRC+}) 或者正电压源负电压源 (V_{SRC-}) 可被禁用。

通过设置禁用负电压源DACCON0寄存器中的DACLPS位。清除DACCON0寄存器中的DACLPS位禁止正电压源。

16.3.1 产出被锁定为积极电压源

DAC的输出电压可以设置为V_{SRC+}通过执行最小的功耗里以下：

- 清除DACCON0寄存器中的DACEN位。
- 将DACCON0寄存器中的DACLPS位置1。
- 将DACPSS位配置为正确的位积极的来源。
- 将DACR <4: 0>位配置为“11111”DACCON1寄存器。

这也是用于输出电压电平的方法从FVR到输出引脚。请参见第16.4节“DAC”电压参考输出“了解更多信息。

输出钳位示例参考图16-1。

16.3.2 输出钳位到负极电压源

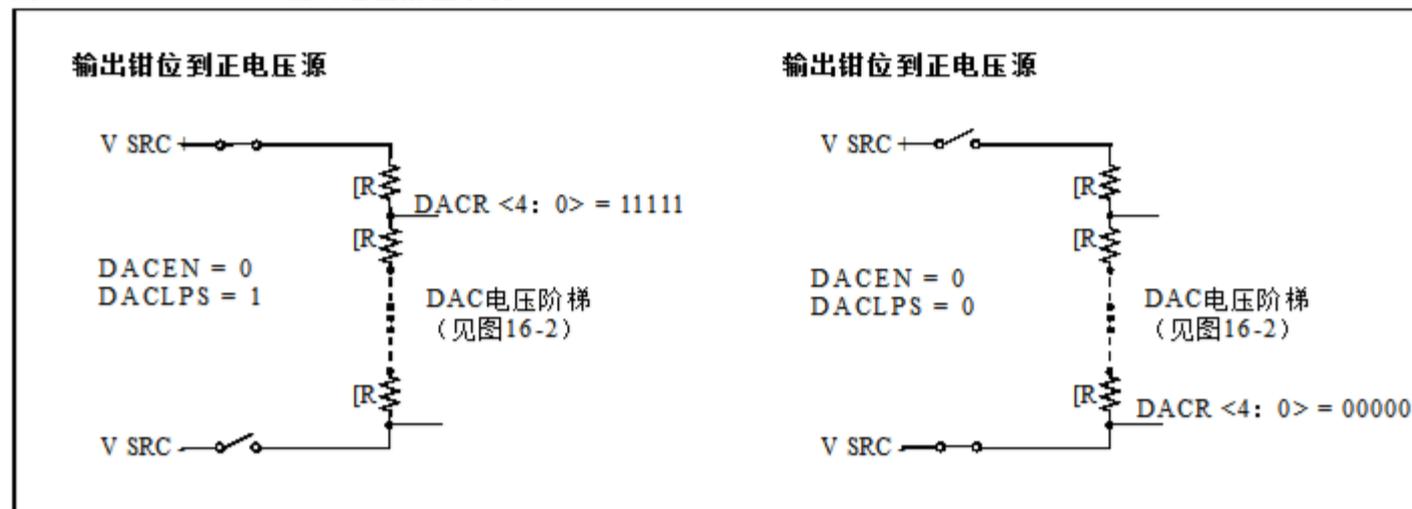
DAC输出电压可以设置为V_{SRC-}通过执行最小的功耗里以下：

- 清除DACCON0寄存器中的DACEN位。
- 清零DACCON0寄存器中的DACLPS位。
- 将DACNSS位配置为正确的位负面的来源。
- Configuring the DACR <4:0> bits to '00000' in the DACCON1 寄存器。

这允许比较器检测过零点同时不会消耗通过DAC的额外电流模块。

输出钳位示例参考图16-1。

图16-1: 输出电压钳位示例



16.4 DAC电压参考输出

DAC可以通过设置输出到DACOUT引脚
 DACCON0寄存器的DACOE位置“1”选择
 DACOUT上输出的DAC参考电压
 引脚自动覆盖数字输出缓冲区和
 该引脚的数字输入阈值检测器功能。
 读取DACOUT引脚，当它被配置
 对于DAC参考电压输出将始终返回“0”。

由于电流驱动能力有限，所以必须有缓冲器
 用于DAC参考电压输出
 外部连接到DACOUT.如图16-3所示
 一个示例缓冲技术。

图16-2: 数字 - 模拟转换器框图

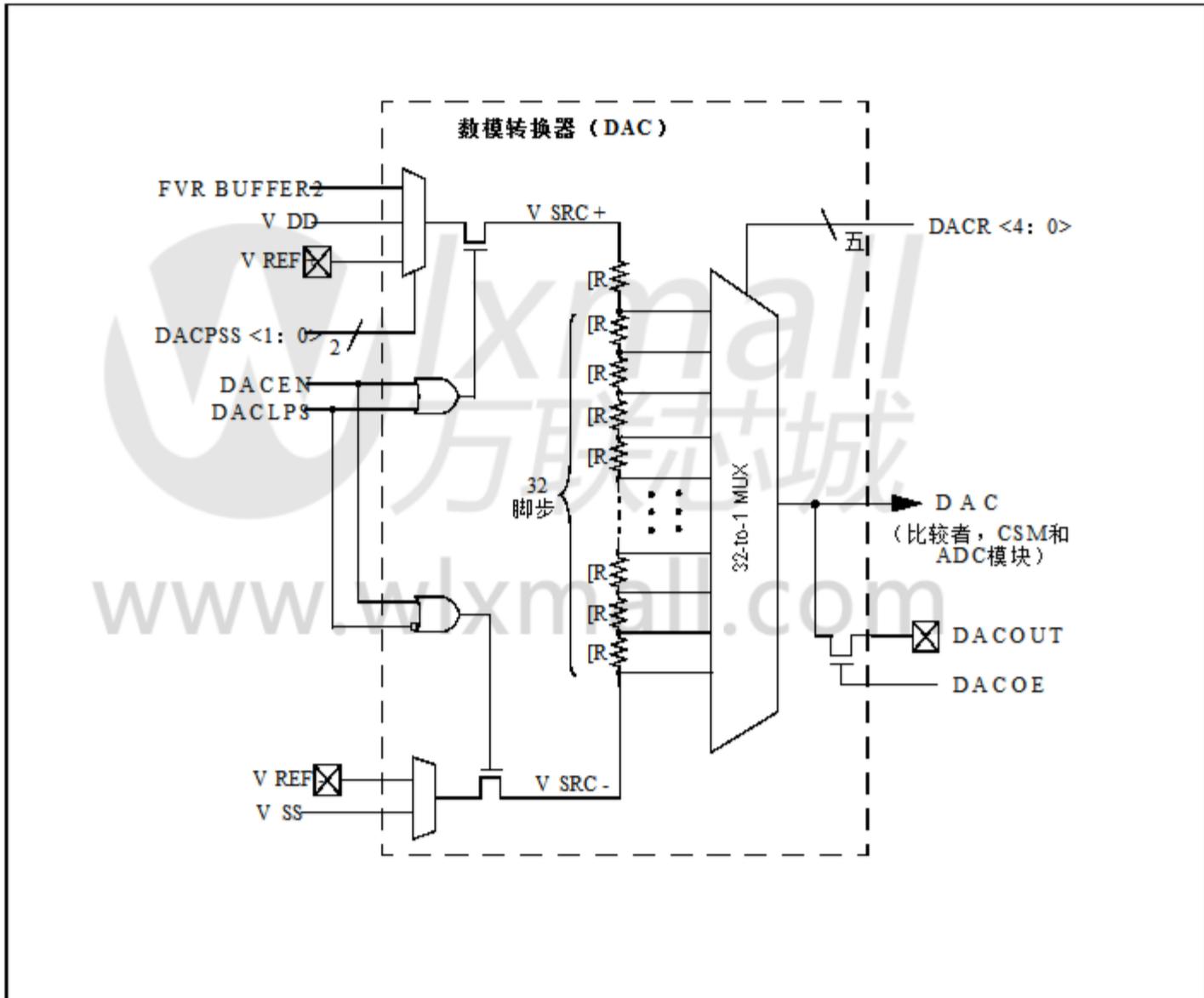
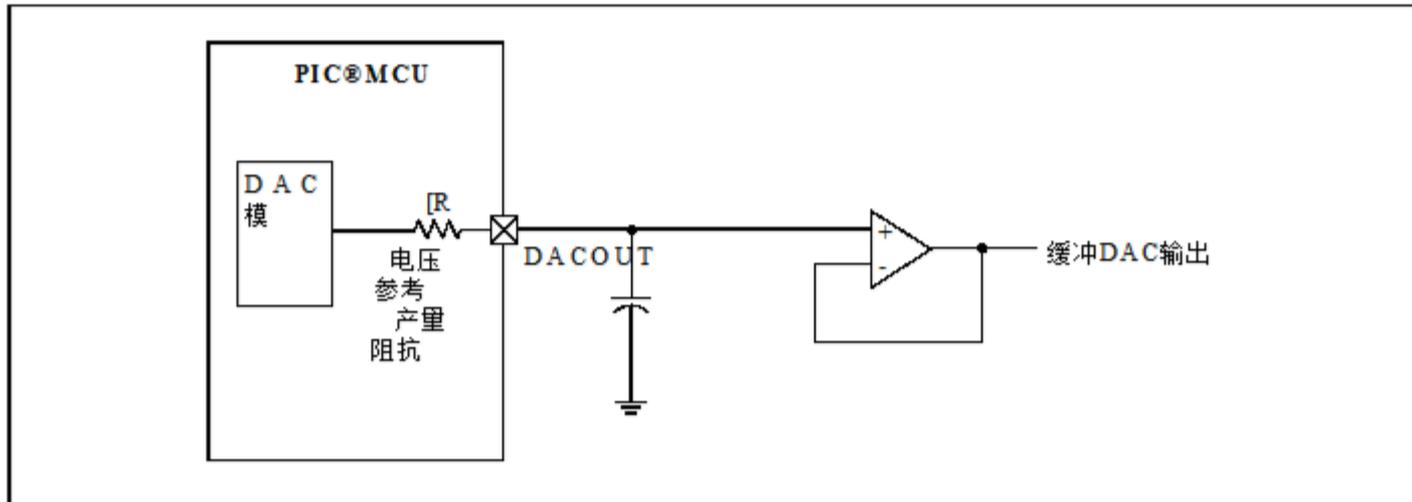


图16-3: 电压参考输出缓冲器示例



16.5 睡眠期间的操作

当设备从睡眠中醒来通过中断或看门狗定时器超时，内容为DACCON0寄存器不受影响.尽量减少睡眠模式下的电流消耗，电压应该禁用参考。

16.6 重置的影响

设备重置影响以下内容：

- DAC被禁用.
- DAC输出电压从电源中移除 DACOUT引脚.
- DACR <4: 0>范围选择位被清零.

lxmall
万联芯城
www.wlxmall.com

注册16-1: DACCON0: 电压参考控制寄存器0

R / W-0/0	R / W-0/0	R / W-0/0	U - 0	R / W-0/0	R / W-0/0	U-0	U - 0
DACEN	DACLPS	DACOE	-	DACPSS <1: 0>	-	-	-
位7						位0	

传说:

R =可读位 W =可写位 U =未用位, 读为0
u =位不变 x =位未知 -n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set '0' = Bit is cleared

- 位7 DACEN: DAC使能位
1 = DAC已启用
0 = DAC被禁用
- 位6 DACLPS: DAC低功耗电压状态选择位
1 =选择DAC正参考源
0 =选择了DAC负参考源
- 位5 DACOE: DAC电压输出使能位
1 = DAC电压电平也是DACOUT引脚的输出
0 = DAC电压电平从DACOUT引脚断开
- 位4 未实现: 读为0
- 位3-2 DACPSS <1: 0>: DAC正极性选择位
00 = VDD
01 = VREF+
10 = FVR Buffer2输出
11 =保留, 请勿使用
- 比特1-0 未实现: 读为0

注册16-2: DACCON1: 电压参考控制寄存器1

U-0	U - 0	U-0	R / W-0/0				
-	-	- DACR	<4: 0>				
位7						位0	

传说:

R =可读位 W =可写位 U =未用位, 读为0
u =位不变 x =位未知 -n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set '0' = Bit is cleared

- 位7-5 未实现: 读为0
- 比特4-0 DACR <4: 0>: DAC电压输出选择位

$$V_{OUT} = (V_{SRC+} - (V_{SRC-})) * (DACR <4: 0> / (2^5)) + V_{SRC-}$$

注1: 输出选择位总是右对齐以确保可以使用任意数量的位影响寄存器布局。

PIC12F / LF1822 / 16F / LF1823

表16-1: 与DAC模块相关的寄存器汇总

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
FVRCON	FVREN	FVRRDY	保留的	保留的	CDAFVR1	CDAFVR0	ADFVR1	ADFVR0	132
DACCON0	DACEN	DACLPS	DACOE	-	DACPSS1	DACPSS0	-	-	151
DACCON1	-	-	-	DACR4	DACR3	DACR2	DACR1	DACR0	151

传说: - =未实现, 读为0. DAC模块未使用阴影单元.



17.0 SR LATCH

该模块由多个单个SR锁存器组成。设置和复位输入以及单独的锁存器输出。SR锁存模块包含以下功能：

- 可编程输入选择
- SR锁存器输出可在外部使用
- 分离Q和Q输出
- 固件设置和重置

SR锁存器可用于各种模拟应用，阳离子，包括振荡器电路，单触发电路，迟滞控制器和模拟计时应用。

17.1 锁存操作

该锁存器是一个不依赖的Set-Reset锁存器。一个时钟源。每个Set和Reset输入都是高电平有效。锁存器可以通过设置或重置：

- 软件控制（SRPS和SRPR位）
- 比较器C1输出（SYNCC1OUT）
- 比较器C2输出（SYNCC2OUT）
（仅限PIC16F / LF1823）
- SRI引脚
- 可编程时钟（SRCLK）

SRCON0寄存器的SRPS和SRPR位可用于设置或重置SR锁存器，respectively。锁存器是重置占优的。因此，如果两者兼有置位和复位输入为高电平，锁存器将进入重置状态。SRPS和SRPR位都是自己的重置。这意味着单个写入任一位是完成锁存设置所必需的重置操作。

比较器C1或C2的输出可以用作SR锁存器的置位或复位输入。输出比较器可以同步到Timer1时钟资源。看到第18.0节“比较模块”和第20.0节“Timer1模块”门控“了解更多信息。

可以使用SRI引脚上的外部源设置或重置SR锁存器的输入。

内部时钟源可以周期性地使用设置或重置SR锁存器。中的SRCLK <2: 0>位SRCON0寄存器用于选择时钟源。SRCON1的SRSCKE和SRRCKE位注册使能时钟源来设置或重置SR锁存器，分别。

注意： 启用设置和重置输入从任何一个来源同时可以导致不确定的操作，如重置优势无法保证。

17.2 锁存输出

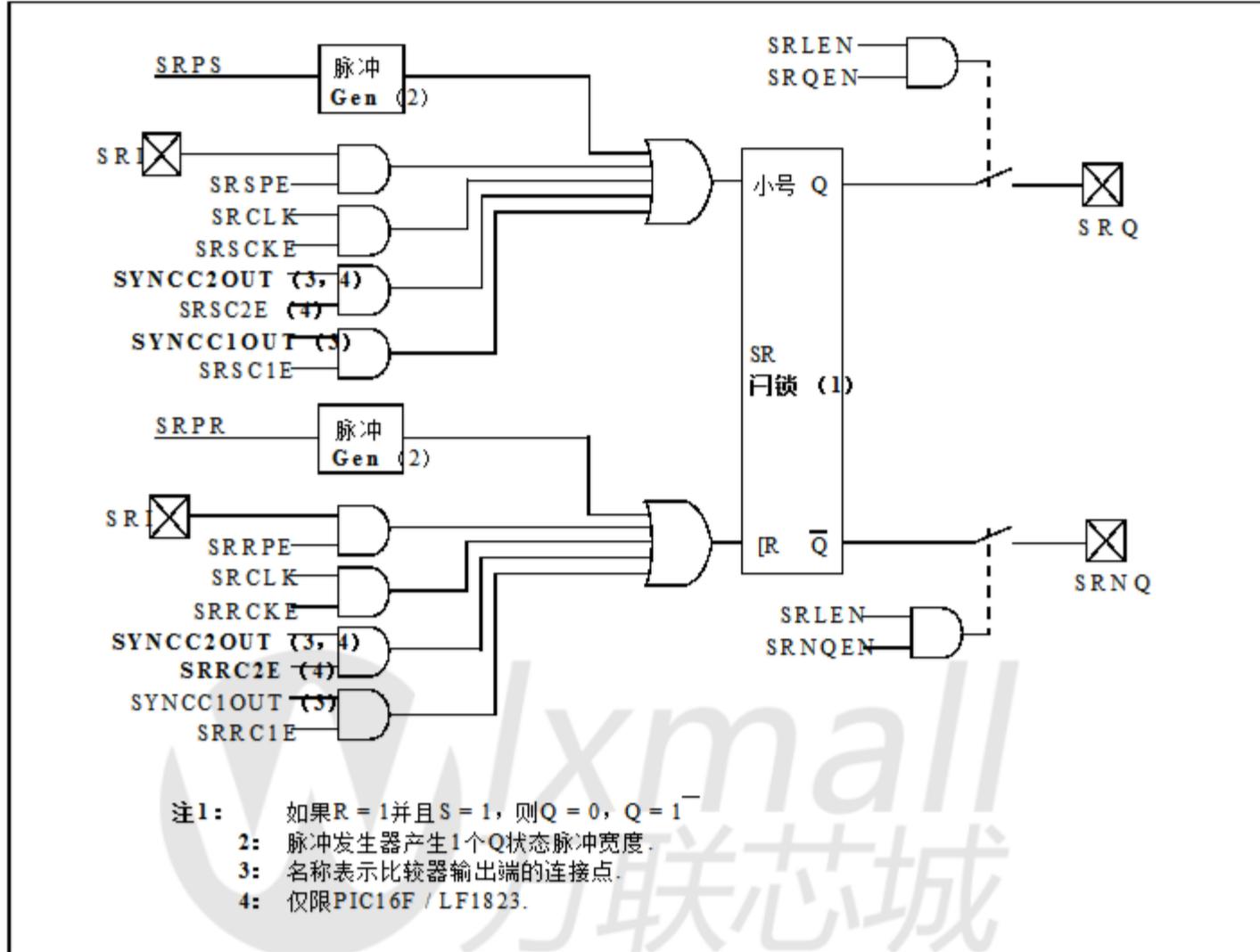
SRCON0寄存器的SRQEN和SRNQEN位控制Q和Q锁存器输出。这两个SR锁存器输出可以直接输出到I / O引脚同时。

相应端口的适用TRIS位必须被清除以启用端口引脚输出驱动器。

17.3 重置的影响

在任何器件复位时，SR锁存器输出不是initialized到一个已知的状态。用户的固件是负责在之前初始化锁存器输出。启用输出引脚。

图17-1: SR锁存简化框图



www.wlxmall.com

表17-1: SRCLK频率表

SRCLK	分频器	F OSC = 32 MHz	F OSC = 20 MHz	F OSC = 16 MHz	F OSC = 4 MHz	F OSC = 1 MHz
111	512	62.5 kHz	39.0千赫	31.3 kHz	7.81千赫	1.95 kHz
110	256	125 kHz	78.1千赫	62.5 kHz	15.6 kHz	3.90 kHz
101	128	250千赫	156千赫	125 kHz	31.25 kHz	7.81千赫
100	64	500 kHz	313千赫	250千赫	62.5 kHz	15.6 kHz
011	32	1 MHz	625 kHz	500 kHz	125 kHz	31.3 kHz
010	16	2 MHz	1.25 MHz	1 MHz	250千赫	62.5 kHz
001	8	4 MHz	2.5 MHz	2 MHz	500 kHz	125 kHz
000	4	8 MHz	5 MHz	4 MHz	1 MHz	250千赫

注册17-1: SRCON0: SR锁存控制0寄存器

R / W-0/0	R / S-0/0	R / S-0/0					
SRLEN	SRCLK2	SRCLK1	SRCLK0	SRQEN	SRNQEN	SRPS	SRPR
位7							位0

传说:

R =可读位 W =可写位 U =未用位, 读为0
 u =位不变 x =位未知 -n / n = POR和BOR的值/所有其他复位的值
 '1' = Bit is set '0' = Bit is cleared S =只设置位

- 位7 **SRLEN: SR锁存器使能位**
 1 = SR锁存已启用
 0 = SR锁存被禁用
- 位6-4 **SRCLK <2: 0>: SR锁存时钟分频比特**
 000 = 每第4个F OSC 周期时钟 产生 1 F OSC 宽脉冲
 001 = 每8个F OSC 周期时钟 产生 一个 1 F OSC 宽脉冲
 010 = 每16 F OSC 周期时钟 产生 一个 1 F OSC 宽脉冲
 011 = 每32次F OSC 周期时钟 产生 一个 1 F OSC 宽脉冲
 100 = 每64个F OSC 周期时钟 产生 一个 1 F OSC 宽脉冲
 101 = 每128个F OSC 周期时钟 产生 一个 1 F OSC 宽脉冲
 110 = 每256个F OSC 周期时钟 产生 一个 1 F OSC 宽脉冲
 111 = 每512个F OSC 周期时钟 产生 一个 1 F OSC 宽脉冲
- 位3 **SRQEN: SR锁存Q输出使能位**
 如果 **SRLEN = 1**:
 1 = Q存在于SRQ引脚上
 0 = 禁止外部Q输出
 如果 **SRLEN = 0**:
 SR锁存被禁用
- 位2 **SRNQEN: SR锁存Q输出使能位**
 如果 **SRLEN = 1**:
 1 = \bar{Q} 存在于SRnQ引脚上
 0 = 禁止外部Q输出
 如果 **SRLEN = 0**:
 SR锁存被禁用
- 位1 **SRPS: SR锁存器位的脉冲设置输入 (1)**
 1 = 1个Q时钟周期的脉冲设置输入
 0 = 对设置输入没有影响.
- 位0 **SRPR: SR锁存位的脉冲复位输入 (1)**
 1 = 1个Q时钟周期的脉冲复位输入
 0 = 对复位输入没有影响.

注1: Set only, always reads back '0'.

表17-2: 与SR锁存模块相关的寄存器汇总

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
ANSELA	-	-	-	ANSA4	ANSA3	ANSA2	ANSA1	ANSA0	122
SRCON0	SRLEN	SRCLK2	SRCLK1	SRCLK0	SRQEN	SRNQEN	SRPS	SRPR	155
SRCON1	SRSPE	SRSCKE	SRSC2E (1)	SRSC1E	SRRPE	SRRCKE	SRRC2E (1)	SRRC1E	156
TRISA	-	-TRISA5		TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	121

传说: - =未实现, 读为0. SR锁存模块未使用阴影单元.

注1: 仅限PIC16F / LF1823.



笔记：



18.0 比较器模块

比较器用于将模拟电路连接到数字电路通过比较两个模拟电压并提供其相对值的数字指示。

比较器是非常有用的混合信号建立因为它们提供模拟功能独立于程序执行。模拟

比较器模块包含以下功能：

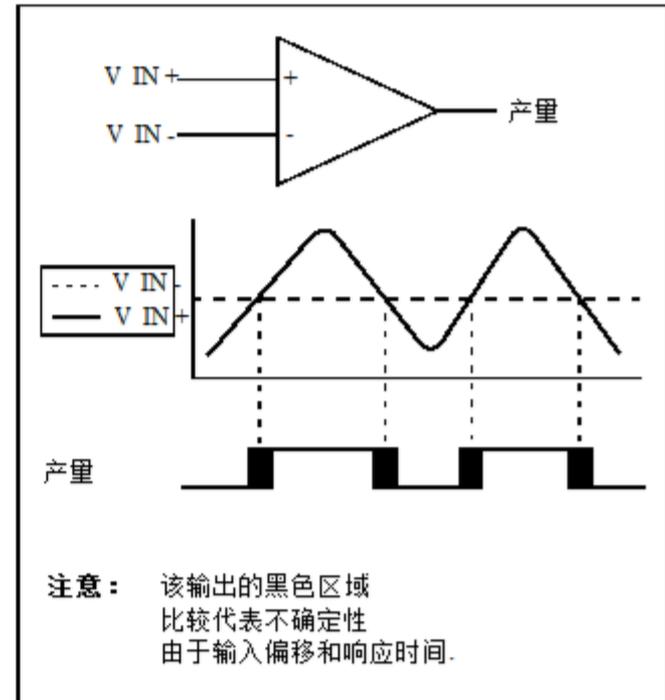
- 独立的比较器控制
- 可编程输入选择
- 比较器输出可在内部/外部使用
- 可编程输出极性
- 电平变化中断
- 从睡眠中唤醒
- 可编程的速度/功率优化
- PWM关闭
- 可编程和固定参考电压

18.1 比较器概述

图18-1给出了一个比较器模拟输入电平与数字输出。当 V_{IN+} 的模拟电压为小于 V_{IN-} 的模拟电压，输出的电压比较器是数字低电平。当模拟 V_{IN+} 处的电压大于模拟电压at V_{IN-} ，比较器的输出是数字高电平。

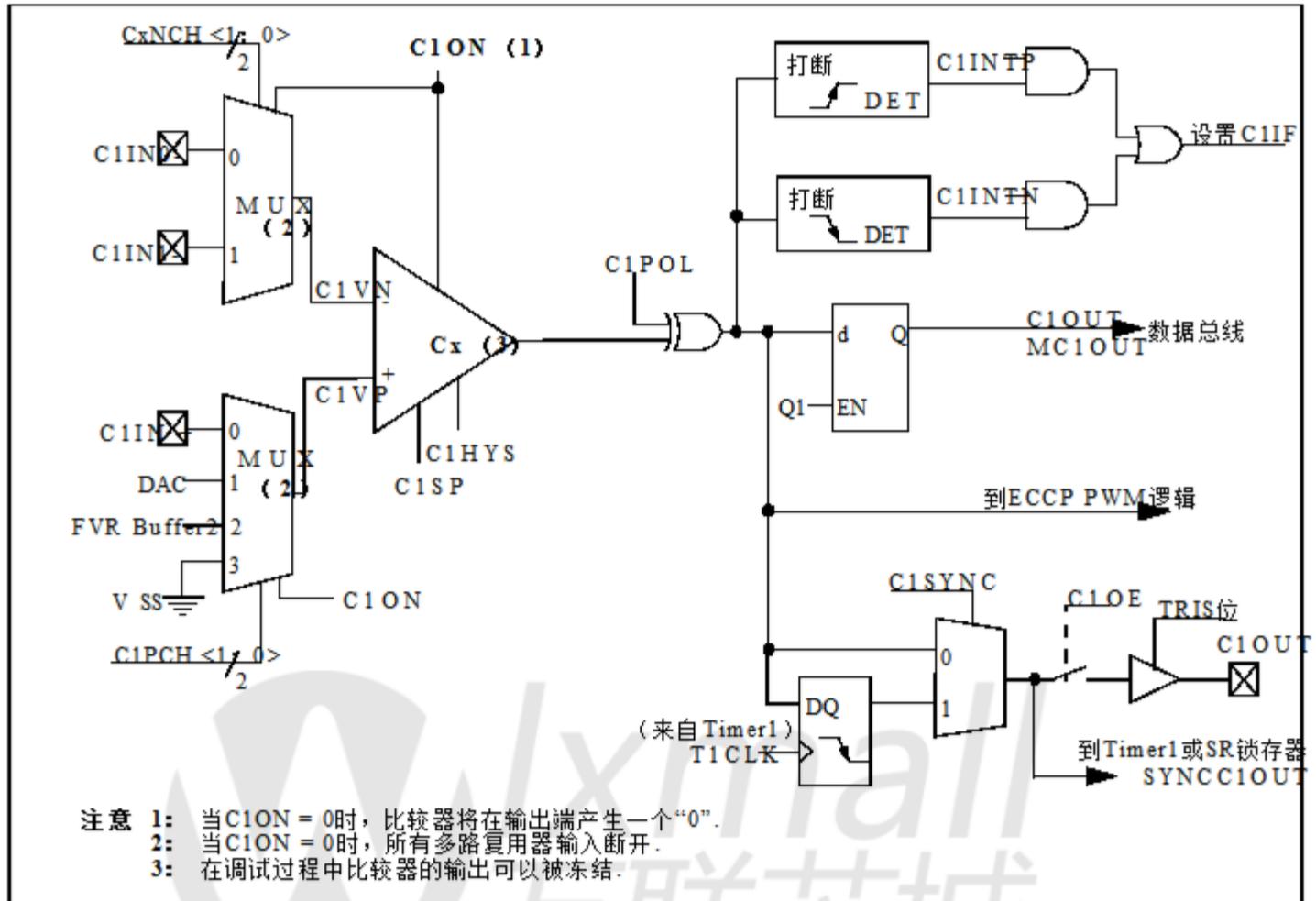
PIC12F / LF1822器件包含一个比较器，而PIC16F / LF1823器件则包含两个器件。

图18-1: 单一比较器



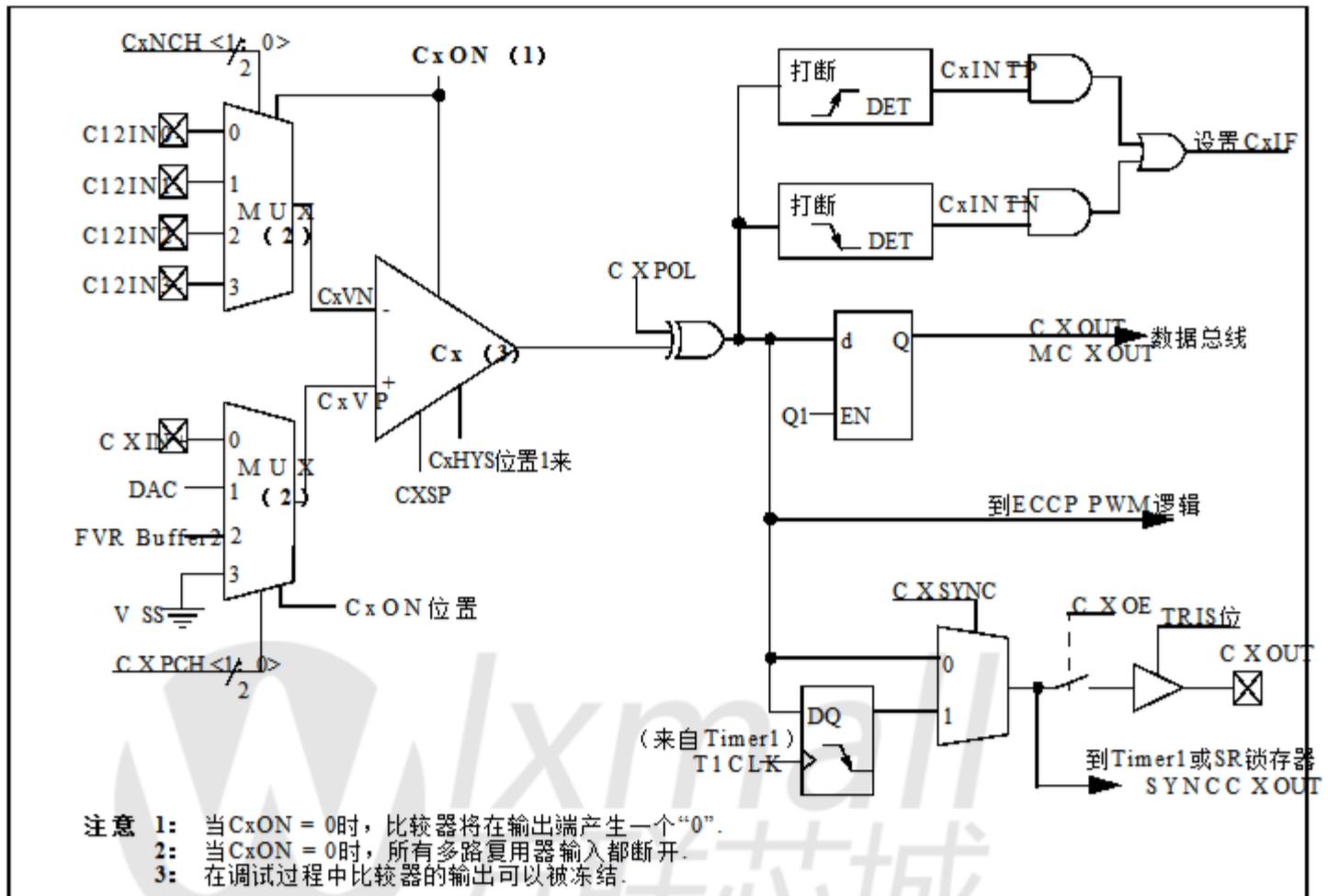

 万联芯城
 www.wlxmall.com

图18-2: 比较器1模块简化框图 (PIC12F / LF1822)



www.wxmall.com

图18-3: 比较器1和2模块简化框图
(PIC16F / LF1823)



18.2 比较器控制

每个比较器都有2个控制寄存器：CMxCON0和CMxCON1。

CMxCON0寄存器（见寄存器18-1）包含控制和状态位用于以下内容：

- 启用
- 输出选择
- 输出极性
- 速度/功率选择
- 启用滞后
- 输出同步

CMxCON1寄存器（见寄存器18-2）包含控制位为以下内容：

- 中断启用
- 中断边缘极性
- 正输入通道选择
- 负输入通道选择

18.2.1 比较器启用

设置CMxCON0寄存器的CxON位使能操作的比较器。清除CxON位禁用比较器导致最小电流消费。

18.2.2 比较器输出选择

比较器的输出可以被监控。读取CMxCON0寄存器的CxOUT位或CMOUT寄存器的MCxOUT位。为了使输出可用于外部连接，以下条件必须是真实的：

- 必须设置CMxCON0寄存器的CxOE位
- 必须清零相应的TRIS位
- 必须设置CMxCON0寄存器的CxON位

注1：CMxCON0寄存器的CxOE位覆盖PORT数据锁存器。设置CMxCON0寄存器的CxON位对端口覆盖没有影响。

2：比较器的内部输出是与每个指令周期锁存。除非另有说明，外部输出不锁存。

18.2.3 比较器输出极性

在功能上反转比较器的输出相当于交换比较器输入。该比较器输出的极性可以被反转。设置CMxCON0寄存器的CxPOL位。清零CxPOL位将产生一个非反相输出。

表18-1显示了输出状态与输入的关系条件，包括极性控制。

表18-1：比较器输出状态VS. INPUT条件

输入条件	CxPOL位置	的CxOUT
CxV N > CxV P	00	
CxV N < CxV P	01	
CxV N > CxV P	10	
CxV N < CxV P	11	

18.2.4 比较器速度/功率选择

速度或功率之间的权衡可以是优化的，用CxSP控件在程序执行过程中进行了测量。The default state for this bit is '1' which selects the normal speed mode. 设备功耗可以优化的代价是较慢的比较器传播 - tion delay by clearing the CxSP bit to '0'.

18.3 比较器滞后

可选择的分离电压里可以是添加到每个比较器的输入引脚以提供一个滞后功能到整体操作. 滞后通过设置CMxCON0的CxHYS位使能寄存器.

这些滞后水平随着其变化而变化比较器的速度/功率模式选择.

表18-2显示了滞后水平.

表18-2: 滞后水平

CXSP	CxHYS已启用	CxHYS禁用
0	±3mV	±1mV
1	±20mV	±3mV

这些水平是近似的.

请参见第29.0节“电气规范”更多信息.

18.4 Timer1门控操作

比较器操作产生的输出可以用作Timer1门控的源. 看到有关更多信息, 请参见第20.6节“Timer1门控”. 此功能对于计时持续时间或间隔很有用的模拟事件.

建议比较器输出为syn-慢慢地转到Timer1. 这确保了Timer1不会在比较器发生变化时增加环.

18.4.1 比较器输出同步

比较器C1或C2的输出可以是通过将CxSYNC位置1来与Timer1同步CMxCON0寄存器.

一旦使能, 比较器输出就被锁存在Timer1源时钟的下降沿. 如果预分频器是与Timer1一起使用时, 比较器输出将在后锁存预缩放功能. 为了防止竞赛状况, 比较器输出在下降沿锁存. 定时器1的时钟源和定时器1递增其时钟源的上升沿. 参见比较器框图(图)和Timer1框图(图20-1)以获取更多信息.

18.5 比较器中断

中断可以在更改后生成每个比较器的比较器的输出值, a上升沿检测器和下降沿检测器当下.

当任一边缘检测器被触发并且其相关联的使能位置1 (CxINTP和/或CxINTN位) CMxCON1寄存器), 相应的中断标志位 (PIR2寄存器的CxIF位) 将被置1.

要启用中断, 您必须设置以下位:

- CMxCON0的CxON, CxPOL和CxSP位寄存器
- PIE2寄存器的CxIE位
- CMxCON1寄存器的CxINTP位 (用于上升沿边缘检测)
- CMxCON1寄存器的CxINTN位 (用于下降沿边缘检测)
- INTCON寄存器的PEIE和GIE位

相关的中断标志位PIR2的CxIF位寄存器, 必须用软件清零. 如果另一个边缘是在该标志被清除时检测到, 该标志仍然会被检测到被设置在序列的末尾.

注意: 虽然比较器被禁用, 但是中断可以通过更改生成CxPOL位为输出极性CMxCON0寄存器, 或通过切换比较器的CxON位打开或关闭CMxCON0寄存器.

18.6 比较器正输入选择

配置CMxCON1的CxPCH <1: 0>位寄存器指示内部参考电压或电压模拟引脚连接到比较器的非反相输入端:

- C1IN +或C2IN +模拟引脚
- DAC
- FVR (固定参考电压)
- VSS (地面)

请参见第14.0节“固定参考电压 (FVR)”了解有关固定参考电压的更多信息模块.

请参见第16.0节“数模转换器”

(DAC) 模块“以获取有关DAC输入的更多信息信号.

任何时候比较器被禁止 (CxON = 0), 全部比较器输入被禁止.

18.7 比较器负输入选择

CMxCON0寄存器的CxNCH <1: 0>位直接指向比较器的一个模拟引脚反相输入。

注意： 使用CxIN+和CxINx-引脚作为模拟输入时，必须在其中设置相应的位ANSEL寄存器和相应的TRIS位也必须设置为禁用输出驱动器。

18.8 比较器响应时间

比较器输出在一段时间内不确定更改输入源或选择后的时间的新参考电压。这个时期被称为响应时间。比较器的响应时间不同于电压参考的建立时间。因此，这两个时间都必须考虑。确定一个比较器的总响应时间输入变化。参见比较器和电压参考 - **ence第29.0节“电气规格 - 阳离子”**了解更多详情。

18.9 与ECCP逻辑的交互

C1和C2比较器可以用作通用通用比较器。他们的输出可以带来输出到C1OUT和C2OUT引脚。当ECCP自动关机功能可以使用一个或两个比较。如果自动重启也被启用，比较器可以配置为闭环模拟反馈给ECCP，从而创建一个模拟控制PWM。

18.10 模拟输入连接注意事项

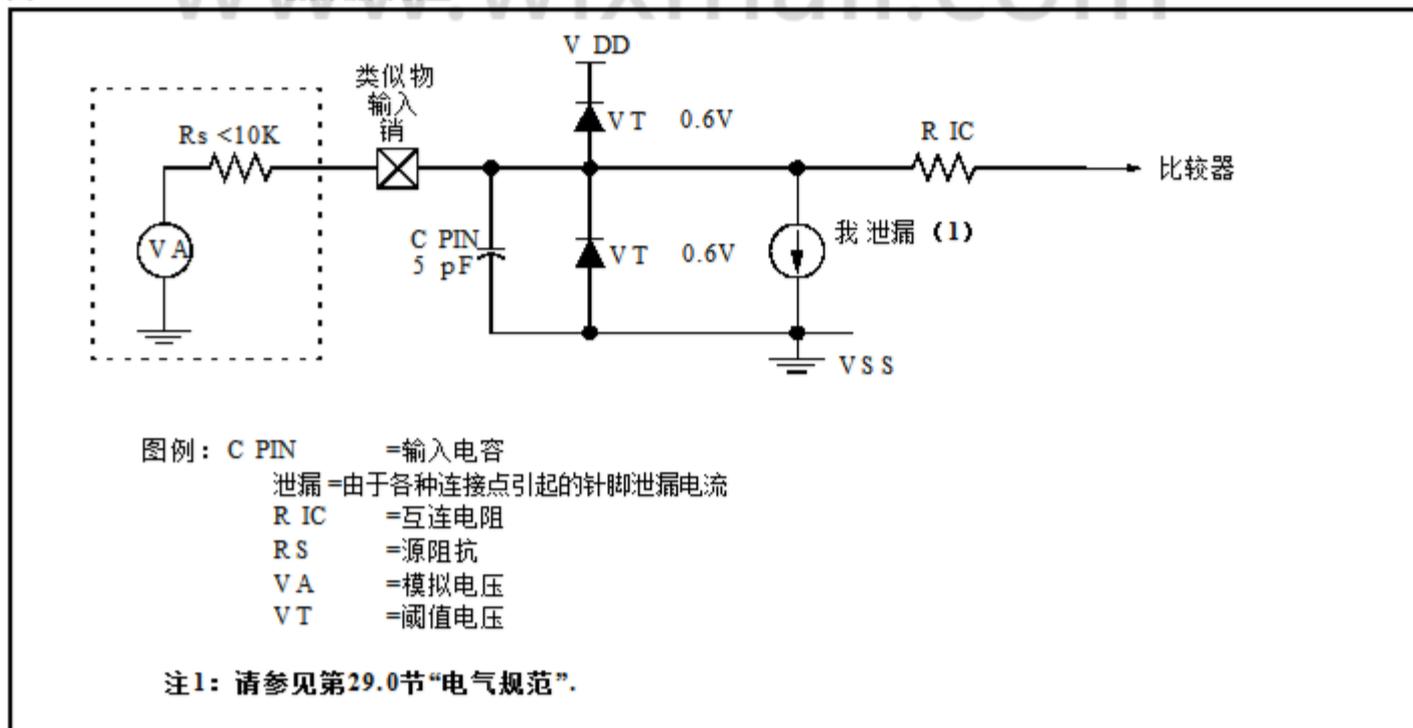
图中显示了一个模拟输入的简化电路。图18-4。由于模拟输入引脚共用它们的引脚与数字输入连接，它们有相反的地方偏置ESD保护二极管到VDD和VSS。因此模拟输入必须介于VSS和VDD之间。如果输入电压偏离此范围更多，两个方向上的电压均低于0.6V，病房偏向并可能发生闭锁。

最大源阻抗为10 k 建议使用
为模拟来源。此外，任何外部组件连接到模拟输入引脚，如电容或电容一个齐纳二极管，应该有非常小的泄漏电流。尽量减少引入的不准确性。

注1： 读PORT寄存器时，所有引脚配置为模拟输入将读为a '0'。 Pins configured as digital inputs will 根据转换为模拟输入输入规格。

2： 定义为a的任何引脚上的模拟电平数字输入，可能会导致输入缓冲器消耗比指定的更多的电流。

图18-4: 模拟输入模型



注册18-1: CMxCON0: 比较器X控制寄存器0

R / W-0/0	R-0/0	R / W-0/0	R / W-0/0	U-0	R / W-1/1	R / W-0/0	R / W-0/0
CxON位置	的CxOUT	的CxOE	CxPOL位置	-	CXSP	CxHYS位置	CxSYNC位置
位7							位0

传说:

R =可读位	W =可写位	U =未用位, 读为0
u =位不变	x =位未知	-n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set	'0' = Bit is cleared	

- 位7 **CxON:** 比较器使能位
1 =比较器被使能并且不消耗有功功率
0 =比较器被禁用
- 位6 **CxOUT:** 比较器输出位
如果CxPOL = 1 (极性反转):
1 = CxVP < CxVN
0 = CxVP > CxVN
如果CxPOL = 0 (非反转极性):
1 = CxVP > CxVN
0 = CxVP < CxVN
- 位5 **CxOE:** 比较器输出使能位
1 = CxOUT引脚上存在CxOUT.要求相关的TRIS位被清除为实际驱动销.不受CxON的影响.
0 = CxOUT仅为内部
- 位4 **CxPOL:** 比较器输出极性选择位
1 =比较器输出反相
0 =比较器输出不反转
- 位3 未实现: 读为0
- 位2 **CxSP:** 比较器速度/电源选择位
1 =比较器以正常功率, 高速模式运行
0 =比较器在低功耗, 低速模式下运行
- 位1 **CxHYS:** 比较器迟滞使能位
1 =使能比较器迟滞
0 =禁止比较器滞后
- 位0 **CxSYNC:** 比较器输出同步模式位
1 =比较器输出到Timer1和I/O引脚与Timer1时钟源的变化同步.输出在Timer1时钟源的下降沿更新.
0 =比较器输出到Timer1和I/O引脚是异步的.

PIC12F / LF1822 / 16F / LF1823

注册18-2: CMxCON1: 比较器CX控制寄存器1

R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	U-0	U-0	R / W-0/0	R / W-0/0
CxINTP	CxINTN	CxPCH <1: 0>		-	-	CxNCH1 (1)	CxNCH0
位7							位0

传说:

R =可读位
 W =可写位
 U =未用位, 读为0
 u =位不变
 x =位未知
 -n / n = POR和BOR的值/所有其他复位的值
 '1' = Bit is set
 '0' = Bit is cleared

位7 CxINTP: 正边沿使能位上的比较器中断
 1 = CxIF中断标志位将置位于CxOUT位的正向上升沿
 0 = CxOUT位的正向上升沿不会设置中断标志

位6 CxINTN: 负向前沿使能位上的比较器中断
 1 = CxIF中断标志将在CxOUT位的负向下降沿置1
 0 = CxOUT位的负向下降沿不会设置中断标志

位5-4 CxPCH <1: 0>: 比较器正输入通道选择位
 00 = CxVP连接到CxIN +引脚
 01 = CxVP连接至DAC参考电压
 10 = CxVP连接到FVR参考电压

位3-2 未实现: 读为0

比特1-0 CxNCH <1: 0>: 比较器负输入通道选择位

PIC12F / LF1822:

0 = C1VN连接到C1IN0-引脚
 1 = C1VN连接到C1IN1-引脚

PIC16F / LF1823:

00 = CxVN连接到C12IN0-引脚
 01 = CxVN连接到C12IN1-引脚
 10 = CxVN连接到C12IN2-引脚
 11 = CxVN连接到C12IN3-引脚

注1: 仅限PIC16F / LF1823.

注册18-3: CMOUT: 比较器输出寄存器

U-0	U-0	U-0	U-0	U-0	U-0	R-0/0	R-0/0
-	-	-	-	-	-	MC2OUT (1)	MC1OUT
位7							位0

传说:

R =可读位
 W =可写位
 U =未用位, 读为0
 u =位不变
 x =位未知
 -n / n = POR和BOR的值/所有其他复位的值
 '1' = Bit is set
 '0' = Bit is cleared

位7-2 未实现: 读为0

位1 MC2OUT: C2OUT位的镜像副本 (1)

位0 MC1OUT: C1OUT位的镜像复制

注1: 仅限PIC16F / LF1823.

表18-3: 与比较器模块相关的寄存器汇总

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
ANSELA	-	-	-	ANSA4	ANSA3	ANSA2	ANSA1	ANSA0	122
CM1CON0	C1ON	C1OUT	C1OE	C1POL	-	C1SP	C1HYS	C1SYNC	165
CM1CON1	C1INTP	C1INTN	C1PCH1	C1PCH0	-	-	-	C1NCH0	166
CM2CON0	C2ON	C2OUT	C2OE	C2POL	-	C2SP	C2HYS	C2SYNC	165
CM2CON1	C2INTP	C2INTN	C2PCH1	C2PCH0	-	-	C2NCH1	C2NCH0	166
CMOUT	-	-	-	-	-	-MC2OUT (1)	-	MC1OUT	166
INTCON	GIE	PEIE	TMR0IE	INTE	IOCFIE	TMR0IF	INTF	IOCFIF	89
PIE2	OSFIE	C2IE (1)	C1IE	EEIE	BCL1IE	-	-	- 9 1	
PIR2	OSFIF	C2IF (1)	C1IF	EEIF	BCL1IF	-	-	-	93
TRISA	-	-	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	121
TRISC (1)	-	-	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	125

传说: - =未实现, 读为0.比较器模块未使用阴影单元.

注1: 仅限PIC16F / LF1823.



笔记：



19.0 TIMER0模块

Timer0模块是一个带8位定时器/计数器的8位定时器/计数器。以下特点：

- 8位定时器/计数器寄存器 (TMR0)
- 8位预分频器 (独立于看门狗定时器)
- 可编程的内部或外部时钟源
- 可编程外部时钟沿选择
- 溢出时中断
- TMR0可用于门控Timer1

图19-1是Timer0模块的框图。

19.1 Timer0操作

Timer0模块可以用作8位定时器或一个8位计数器。

19.1.1 8位定时器模式

Timer0模块将递增每条指令循环，如果没有预分频器使用。8位定时器模式是通过清除OPTION的TMR0CS位来选择寄存器。

当TMR0写入时，增量被禁止。写后立即执行两个指令周期。

注意： 写入TMR0寄存器的值可以进行调整，以便解释这两者TMR0时的指令周期延迟书面。

19.1.2 8位计数器模式

在8位计数器模式下，Timer0模块将递增在T0CKI引脚的每个上升沿或下降沿或者T0CKI引脚上电容式感应振荡器 (CPSCLK) 信号。

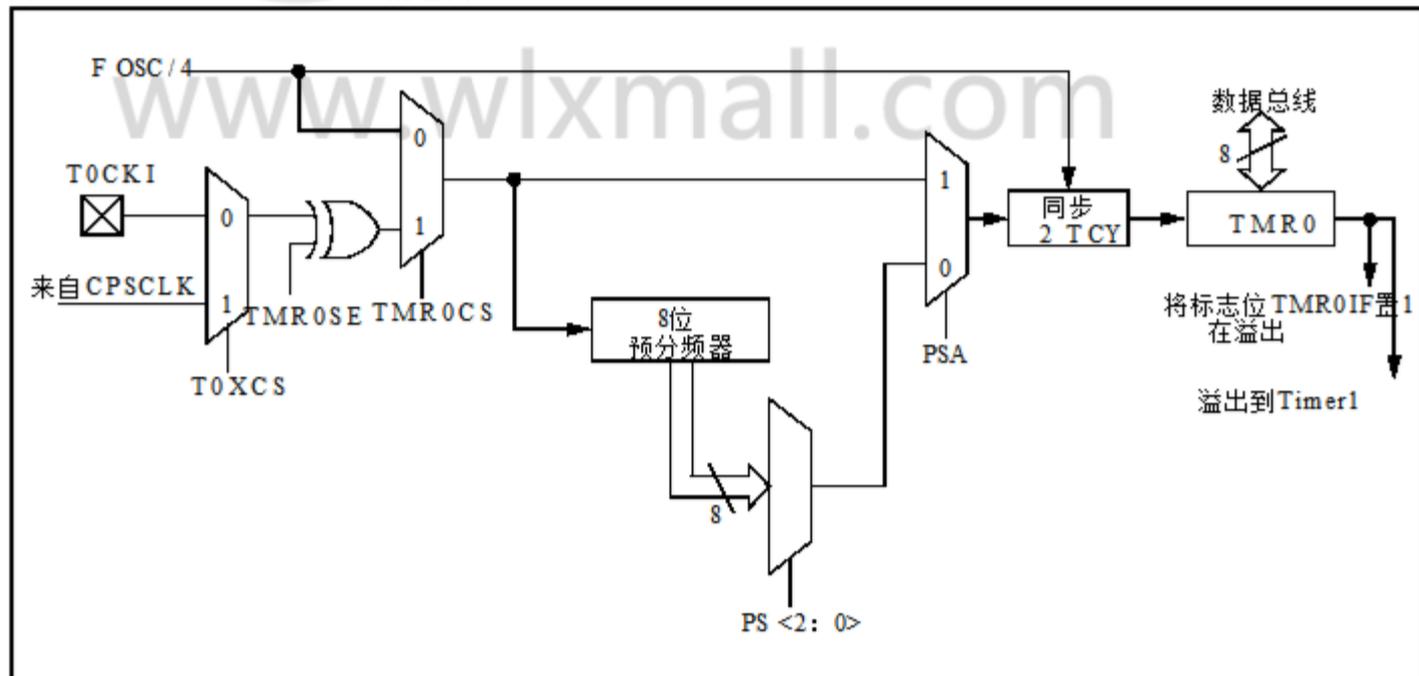
使用T0CKI引脚的8位计数器模式由选择将OPTION寄存器中的TMR0CS位设置为1并将CPSCON0寄存器中的T0XCS位复位为'0'。

使用电容式感应的8位计数器模式振荡器 (CPSCLK) 信号通过设置来选择TMR0CS bit in the OPTION register to '1' and setting the T0XCS bit in the CPSCON0 register to '1'.

递增边缘的上升或下降过渡

对于任一输入源都由TMR0SE位决定在OPTION寄存器中。

图19-1: TIMER0的框图



19.1.3 软件可编程 预分频器

软件可编程预分频器可用于
Timer0专用.预分频器是由
清除OPTION寄存器的PSA位.

注意： 看门狗定时器 (WDT) 使用它自己的
独立预分频器.

Timer0模块有8个预分频器选项
范围从1: 2到1: 256.预分频值是
可通过OPTION寄存器的PS <2: 0>位进行选择.
为了使Timer0具有1: 1的预分频值
模块, 必须通过设置禁用预分频器
OPTION寄存器的PSA位.

预分频器不可读或不可写.所有说明
写入TMR0寄存器将清除预分频器.

19.1.4 TIMER0中断

当TMR0时Timer0会产生一个中断
寄存器从FFh溢出至00h. TMR0IF
每个INTCON寄存器的中断标志位都置位
无论如何TMR0寄存器溢出
是否启用Timer0中断.该
TMR0IF位只能用软件清零. Timer0
中断使能位是INTCON的TMR0IE位
寄存器.

注意： Timer0中断无法唤醒
处理器从睡眠以来, 因为定时器
在睡眠期间结冰.

19.1.5 8位计数器模式 同步

在8位计数器模式下, 递增沿处于开启状态
T0CKI引脚必须与指令同步
时钟.同步可以通过
在Q2和Q4周期对预分频器输出进行采样
的指令时钟.高低的时期
外部时钟源必须符合时序
**要求如第29.0节“电气”所示
规格”.**

19.1.6 睡眠时的操作

Timer0在处理器处于休眠状态时不能运行
模式. TMR0寄存器的内容将保持不变
在处理器处于睡眠模式时不变.

注册19-1: OPTION_REG: 选项寄存器

R / W-1/1							
WPUEN	INTEDG	TMR0CS	TMR0SE	PSA	PS <2: 0>		
位7							位0

传说:

R =可读位	W =可写位	U =未用位, 读为0
u =位不变	x =位未知	-n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set	'0' = Bit is cleared	

- 位7 **WPUEN:** 弱上拉使能位
1 =禁止所有弱上拉功能 (MCLR除外 (如果已启用))
0 =弱上拉由个别WPUx锁存值启用
- 位6 **INTEDG:** 中断边沿选择位
1 = RA2 / INT引脚上升沿中断
0 = RA2 / INT引脚下降沿触发中断
- 位5 **TMR0CS:** Timer0时钟源选择位
1 = RA2 / TOCKI引脚上的转换
0 =内部指令周期时钟 (FOSC/4)
- 位4 **TMR0SE:** Timer0源边沿选择位
1 = RA2 / TOCKI引脚从高电平到低电平转换时递增
0 = RA2 / TOCKI引脚从低电平跳变到高电平时递增
- 位3 **PSA:** 预分频器分配位
1 =预分频器未分配给Timer0模块
0 =预分频器分配给Timer0模块
- 比特2-0 **PS <2: 0>:** 预分频比选择位

比特值	Timer0速率
000	1: 2
001	1: 4
010	1: 8
011	1: 16
100	1: 32
101	1: 64
110	1: 128
111	1: 256

表19-1: 与TIMER0相关的寄存器摘要

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
CPSCON0	CPSON	CPSRM	-	-	CPSRNG1	CPSRNG0	CPSOUT	TOXCS	313
INTCON	GIE	PEIE	TMR0IE	INTE	IOCF	TMR0IF	INTF	IOCF	89
OPTION_REG	WPUEN	INTEDG	TMR0CS	TMR0SE	PSA	PS2	PS1	PS0	171
TMR0	Timer0模块寄存器								169 *
TRISA	-	-	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	121

图注: - =未实现的位置, 读为0. Timer0模块不使用阴影单元.

*页面提供注册信息.

20.0带门的TIMER1模块控制

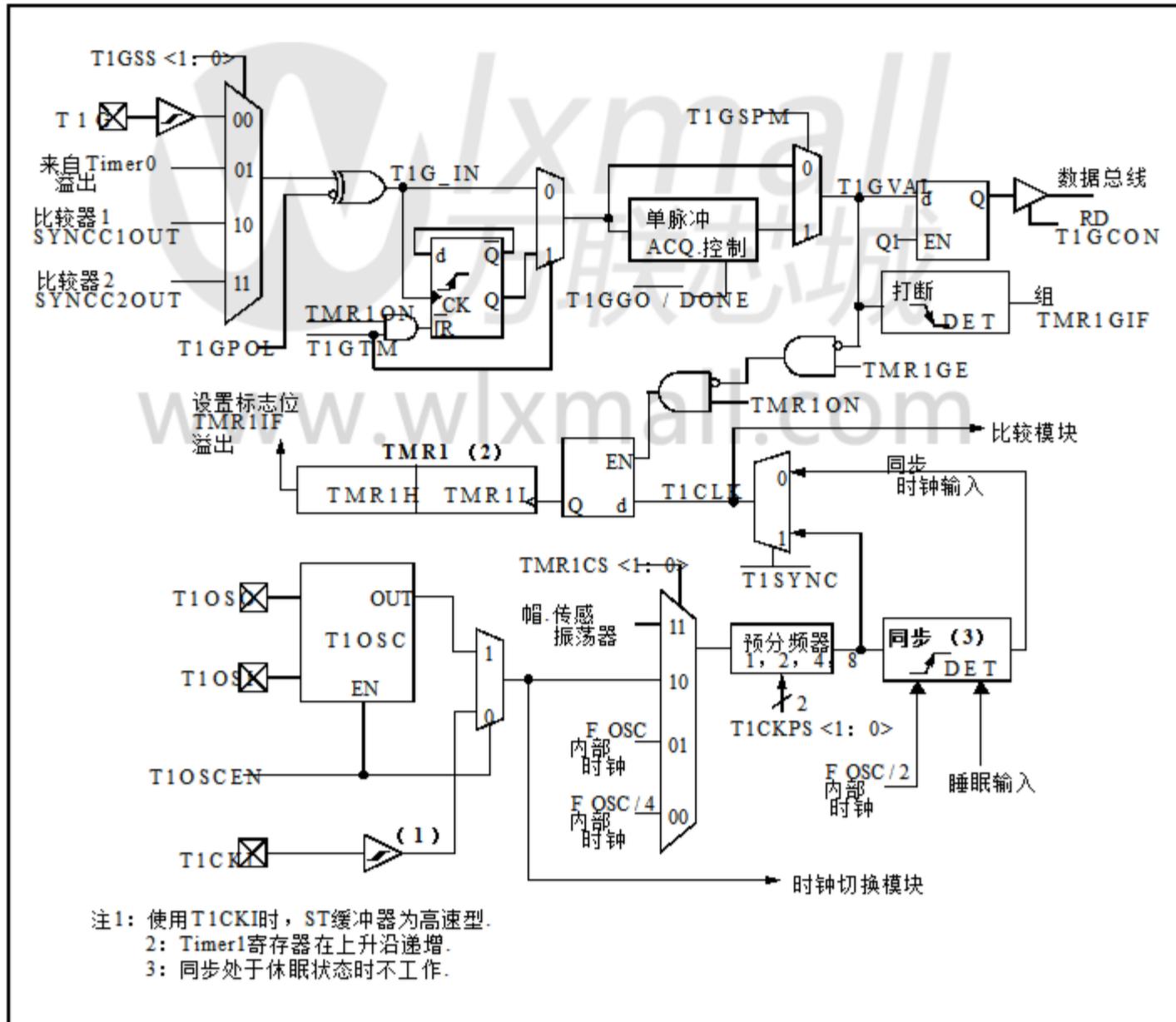
Timer1模块是一个带16位定时器/计数器的16位定时器/计数器
以下特点：

- 16位定时器/计数器寄存器对 (TMR1H: TMR1L)
- 可编程的内部或外部时钟源
- 2位预分频器
- 专用32 kHz振荡器电路
- 可选择同步比较器输出
- 多个Timer1门控 (计数使能) 源
- 溢出时中断
- 溢出唤醒 (外部时钟, 仅限异步模式)
- 捕获/比较功能的时基
- 特殊事件触发器 (带有CCP / ECCP)
- 可选择的门极源极性

- 门切换模式
- 门单脉冲模式
- 门值状态
- 门事件中断

图20-1是Timer1模块的框图.

图20-1: TIMER1框图



20.1 Timer1操作

Timer1模块是一个16位递增计数器。通过TMR1H: TMR1L寄存器进行访问。对写入TMR1H或TMR1L直接更新计数器。

当与内部时钟源一起使用时，该模块是一个计时器并在每个指令周期递增。与外部时钟源一起使用时，该模块可以用作定时器或计数器，在外部源的每个选定边缘上。

Timer1通过配置TMR1ON和T1CON和T1GCON寄存器中的TMR1GE位，分别。表20-1显示了Timer1使能选择。

表20-1: TIMER1启用 SELECTIONS

TMR1ON	TMR1GE	定时器1 手术
00		离
01		离
10		永远在线
11		计数已启用

20.2 时钟源选择

T1CON的TMR1CS <1: 0>和T1OSCEN位寄存器用于选择Timer1的时钟源。表20-2显示了时钟源选择。

20.2.1 内部时钟源

当内部时钟源被选中时，TMR1H: TMR1L寄存器对将以倍数递增的F_{OSC}由Timer1预分频器决定。

当选择F_{OSC}内部时钟源时，Timer1寄存器的值每增加4个计数指令时钟周期。由于这种情况，2 LSB读取Timer1时将发生分辨率错误值。要利用Timer1的全分辨率，必须使用异步输入信号来门限Timer1时钟输入。

可以使用以下异步源：

- T1G引脚上的异步事件发送至Timer1门
- C1或C2比较器输入到Timer1门控

20.2.2 外部时钟源

当选择外部时钟源时，Timer1模块可以用作定时器或计数器。

当使能计数时，Timer1会增加外部时钟输入T1CKI或上升沿电容传感振荡器信号。这些都是外部时钟源可以同步到单片机系统时钟还是可以运行的异步。

当用作时钟振荡器的定时器时，外部32.768 kHz晶振可以结合使用与专用的内部振荡器电路。

注意： 在计数器模式下，下降沿必须是第一次登记前由柜台登记。在任何一个或者之后递增上升沿更多的以下条件：

- POR后使能Timer1
- 写入TMR1H或TMR1L
- Timer1被禁用
- Timer1被禁止 (TMR1ON = 0)
当T1CKI为高电平时，Timer1为
当T1CKI为有效时 (TMR1ON = 1)
低。

表20-2: 时钟源选择

TMR1CS1	TMR1CS0	T1OSCEN	时钟源
01		X	系统时钟 (F _{OSC})
00		X	指令时钟 (F _{OSC} /4)
11		X	电容式感应振荡器
10		0	外部时钟在T1CKI引脚
10		1	在T1OSI / T1OSO引脚上的电路

20.3 Timer1预分频器

Timer1有四个预分频器选项, 允许1,2,4或8个时钟输入的分割. 的T1CKPS位
T1CON寄存器控制预分频计数器. 该预分频计数器不可直接读取或写入; 然而, 预分频计数器在写入时会被清除 TMR1H或TMR1L.

20.4 Timer1振荡器

专用的低功耗32.768 kHz振荡器电路内置在引脚T1OSI (输入) 和T1OSO之间 (放大器输出). 这个内部电路将被用于与外部32.768 kHz晶振配合使用.

振荡器电路通过设置使能 T1CON寄存器的T1OSCEN位. 振荡器会在睡眠期间继续运行.

注意: 振荡器需要启动和使用前的稳定时间. 从而, T1OSCEN应设置合适的在启用 Timer1之前观察到延迟.

20.5 Timer1的操作 异步计数器模式

如果T1CON寄存器的控制位T1SYNC置位, 则外部时钟输入不同步. 定时器异步增加到内部阶段时钟. 如果选择外部时钟源, 则选择定时器将在休眠期间继续运行并可以产生一个溢出中断, 唤醒处理器. 但是, 在特殊的预防措施软件需要读取/写入计时器 (请参阅第20.5.1节“在Timer1中读写Timer1”异步计数器模式“).

注意: 从同步切换到异步操作, 这是可能的. 跳过一个增量. 从何时切换异步到同步操作, 有可能产生额外的增量.

20.5.1 阅读和写作TIMER1 IN 异步计数器 模式

定时器运行时读取 TMR1H或TMR1L来自外部的异步时钟将确保有效阅读 (在硬件中照顾). 但是, 用户应该记住, 在两个16位定时器中读取自从8位数值本身带来了某些问题. 计时器可能会在读取之间溢出.

对于写入, 建议用户简单地停下来. 计时器并写入所需的值. 一个写通过写入定时器寄存器可能会发生争用, 而寄存器递增. 这可能会产生一个 TMR1H: TMR1L寄存器对中的不可预知的值.

20.6 Timer1门控

Timer1可以配置为自由计数或计数. 可以使用 Timer1门控使能和禁止电路. 这也被称为Timer1门控使能.

Timer1门控也可以由多个可选择的驱动源.

20.6.1 TIMER1 GATE使能

Timer1门控使能模式通过设置启用 T1GCON寄存器的TMR1GE位. 极性 Timer1门控使能模式的配置使用 T1GCON寄存器的T1GPOL位.

当Timer1门控使能模式使能时, Timer1将在Timer1时钟的上升沿递增资源. 当Timer1门控使能模式被禁止时, 不会发生递增并且Timer1将保持该状态. 当前计数. 有关时序详情, 请参见图20-3.

表20-3: TIMER1 GATE使能 SELECTIONS

T1CLK	T1GPOL	T1G	Timer1操作
	00		计数
	01		持有伯爵
	10		持有伯爵
	11		计数

20.6.2 TIMER1门控源 选择

Timer1门控源可以从其中一个选择四个不同的来源. 来源选择由...控制 T1GCON寄存器的T1GSS位. 极性对于每个可用的来源也是可选的. 极性选择由T1GPOL位控制 T1GCON寄存器.

表20-4: TIMER1门控源

T1GSS	Timer1门控源
00	Timer1门控引脚
01	Timer0溢出 (TMR0从FFh递增到00h)
10	比较器1输出SYNCC1OUT (可选择Timer1同步输出)
11	比较器2输出SYNCC2OUT (可选择Timer1同步输出)

20.6.2.1 T1G引脚栅极操作

T1G引脚是Timer1门控的一个源.它可用于向Timer1提供外部源门电路.

20.6.2.2 Timer0溢出门操作

当Timer0从FFh递增到00h时, a 自动生成低至高脉冲内部提供给Timer1门控电路.

20.6.2.3 比较器C1门操作

比较器1操作产生的输出可以被选为Timer1门控的源.该比较器1产生 (SYNCC1OUT) 能够是与Timer1时钟同步或保持异步.
有关更多信息, 请参见第18.4.1节“比较器”输出同步“.

20.6.2.4 比较器C2门操作 (PIC16F / LF1823)

比较器2操作产生的输出可以被选作Timer1门控的源.比较器2输出 (SYNCC2OUT) 可以与Timer1时钟同步或保持异步.
有关更多信息, 请参见第18.4.1节“比较器”输出同步“.

20.6.3 TIMER1闸门切换模式

当Timer1门控切换模式启用时, 可测量Timer1门的全周期长度信号, 而不是单个等级的持续时间脉冲.

Timer1门控源通过触发器进行路由在每个增量边缘改变状态信号.时序细节见图20-4.

通过设置Timer1门控切换模式T1GCON寄存器的T1GTM位.当T1GTM位清零, 触发器清零并保持清零状态.这个对于控制哪个边缘是必要的测量.

注意: 与...同时启用切换模式改变门的极性可能会导致不确定的操作.

20.6.4 TIMER1 GATE单脉冲模式

当Timer1门控单脉冲模式使能时, 它可能捕获单个脉冲门控事件.定时器1门单脉冲模式首先通过设置启用T1GCON寄存器中的T1GSPM位.接下来, 必须设置T1GCON寄存器中的T1GGO / DONE位. Timer1将在下一次完全启用增加边缘.在下一个尾部边缘脉冲, T1GGO / DONE位会自动变为清除.没有其他门禁事件将被允许递增Timer1, 直到T1GGO / DONE位为1再次在软件中设置.

清零T1GCON寄存器的T1GSPM位也清除T1GGO / DONE位.见图20-5时间细节.

启用切换模式和单脉冲模式同时将允许两部分工作一起.这允许Timer1的周期时间要测量的门源.见图20-6时间细节.

20.6.5 TIMER1门限值状态

当使用Timer1门限值状态时, 可以读取闸门控制值的最新水平.该值存储在T1GCON的T1GVAL位中寄存器.即使在Timer1时, T1GVAL位也有效门没有使能 (TMR1GE位被清除).

20.6.6 TIMER1 GATE EVENT INTERRUPT

当Timer1门控事件中断使能时, 它是pos-当完成a时产生中断门事件.当T1GVAL的下降沿出现时, PIR1寄存器中的TMR1GIF标志位将被置1.如果PIE1寄存器中的TMR1GIE位置1, 然后a中断将被识别.

即使在Timer1时, TMR1GIF标志位也会工作门没有使能 (TMR1GE位被清除).

20.7 Timer1中断

Timer1寄存器对 (TMR1H: TMR1L) 递增到FFFFh并翻转到0000h.当Timer1滚动时结束时, PIR1寄存器的Timer1中断标志位为组.要启用翻转中断, 您必须设置这些位:

- T1CON寄存器的TMR1ON位
- PIE1寄存器的TMR1IE位
- INTCON寄存器的PEIE位
- INTCON寄存器的GIE位

通过清除TMR1IF位可以清除中断中断服务程序.

注意: TMR1H: TMR1L寄存器对和应该先清零TMR1IF位启用中断.

20.8 Timer1在休眠期间的操作

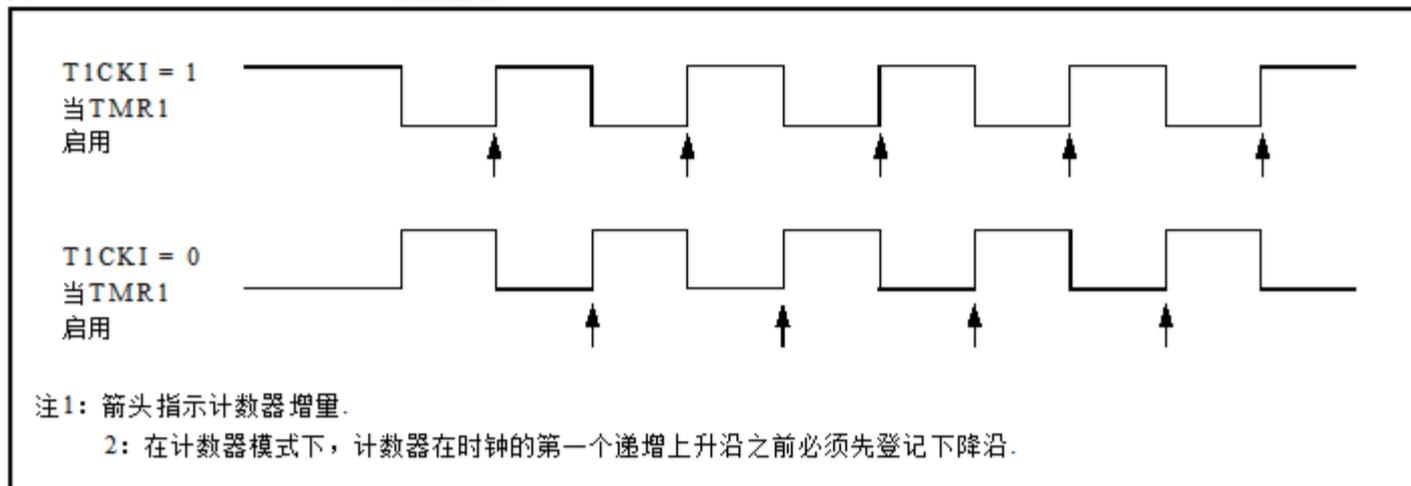
Timer1只能在设置时进入睡眠模式异步计数器模式.在这种模式下, 外部晶体或时钟源可用于增加计数器.设置定时器唤醒设备:

- T1CON寄存器的TMR1ON位必须置1
- 必须设置PIE1寄存器的TMR1IE位
- INTCON寄存器的PEIE位必须置1
- T1CON寄存器的T1SYNC位必须置1
- T1CON寄存器的TMR1CS位必须为配置
- T1CON寄存器的T1OSCEN位必须为配置

器件将在溢出时唤醒并执行下一条指令.如果INTCON的GIE位寄存器被设置, 设备将调用中断服务常规.

Timer1振荡器将继续在休眠模式下运行.不管T1SYNC位设置如何.

图20-2: TIMER1增加边缘



20.9 ECCP / CCP捕捉/比较时间基础

CCP1模块使用TMR1H: TMR1L寄存器在Capture或Windows中运行时作为时基比较模式.

在捕捉模式下, TMR1H: TMR1L中的值寄存器对被复制到CCPR1H: CCPR1L中寄存器对配置的事件.

在比较模式下, 该值会触发一个事件. CCPR1H: CCPR1L寄存器对匹配中的值TMR1H: TMR1L寄存器对.这个事件可以是特殊事件触发器.

对于更多信息, 看到第23.0节“捕捉/比较/PWM模块”.

20.10 ECCP / CCP特殊事件触发器

当任何CCP被配置为触发一个special事件, 触发器将清除TMR1H: TMR1L寄存器.此特殊事件不会导致Timer1打断. CCP1模块可能仍然被配置为产生一个CCP中断.

在这种操作模式下, CCPR1H: CCPR1L寄存器对成为Timer1的周期寄存器.

Timer1应该同步并且F_{OSC}/4应该是选作时钟源以便利用Special事件触发器. Timer1的异步操作可能会导致错过特殊事件触发器.

在写入TMR1H或TMR1L时重用中共的特殊事件触发器写的取得优先权.

有关更多信息, 请参见第15.2.5节“特殊事件触发器”.

图20-3: TIMER1门控使能模式

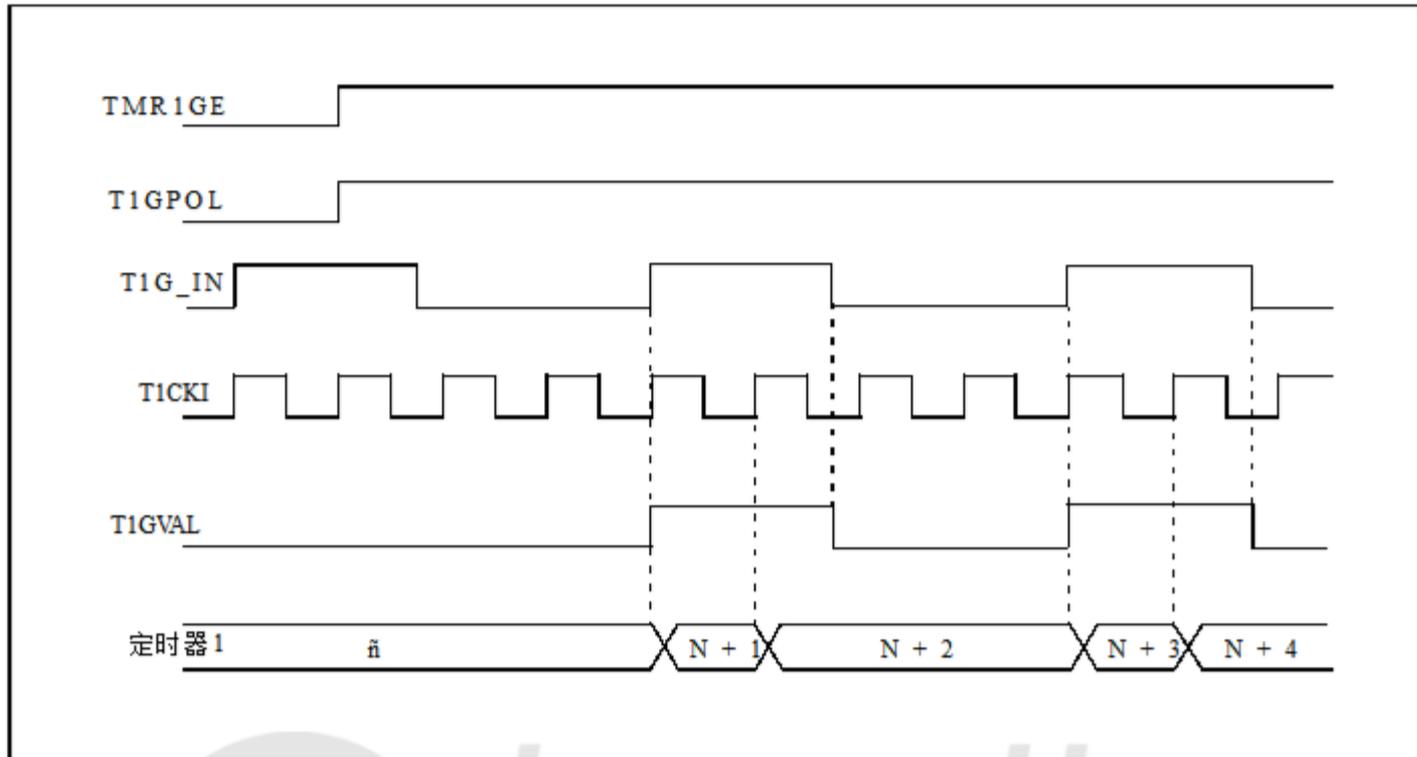


图20-4: TIMER1闸门切换模式

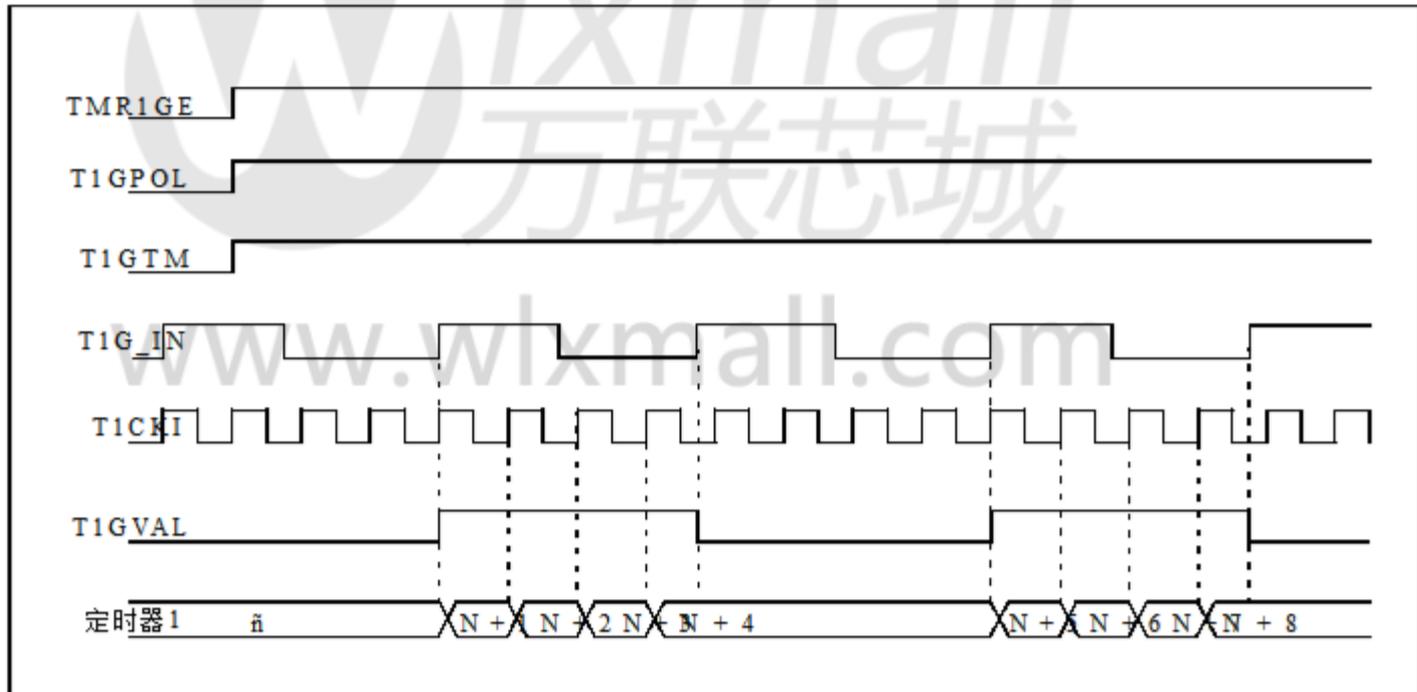
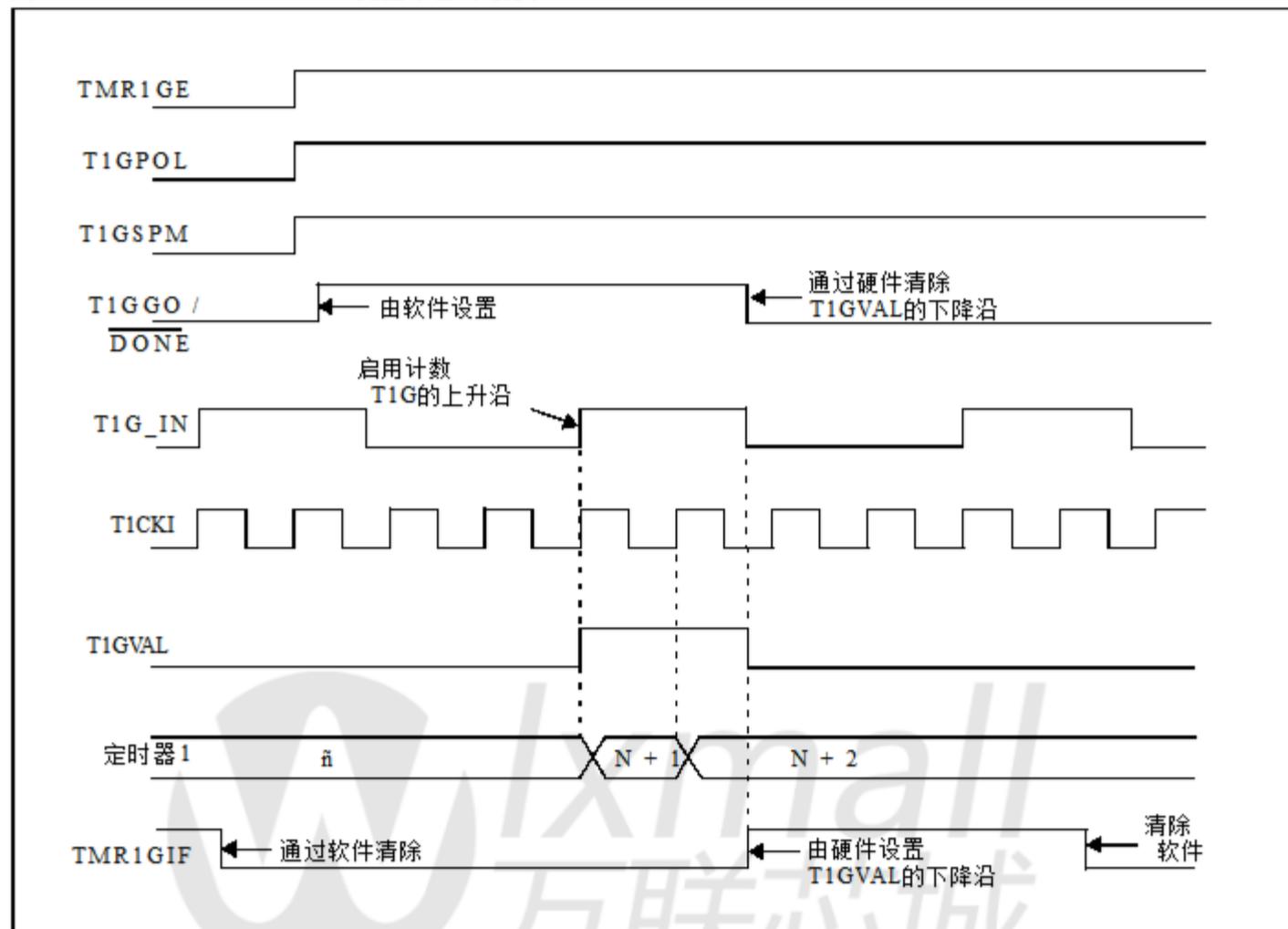
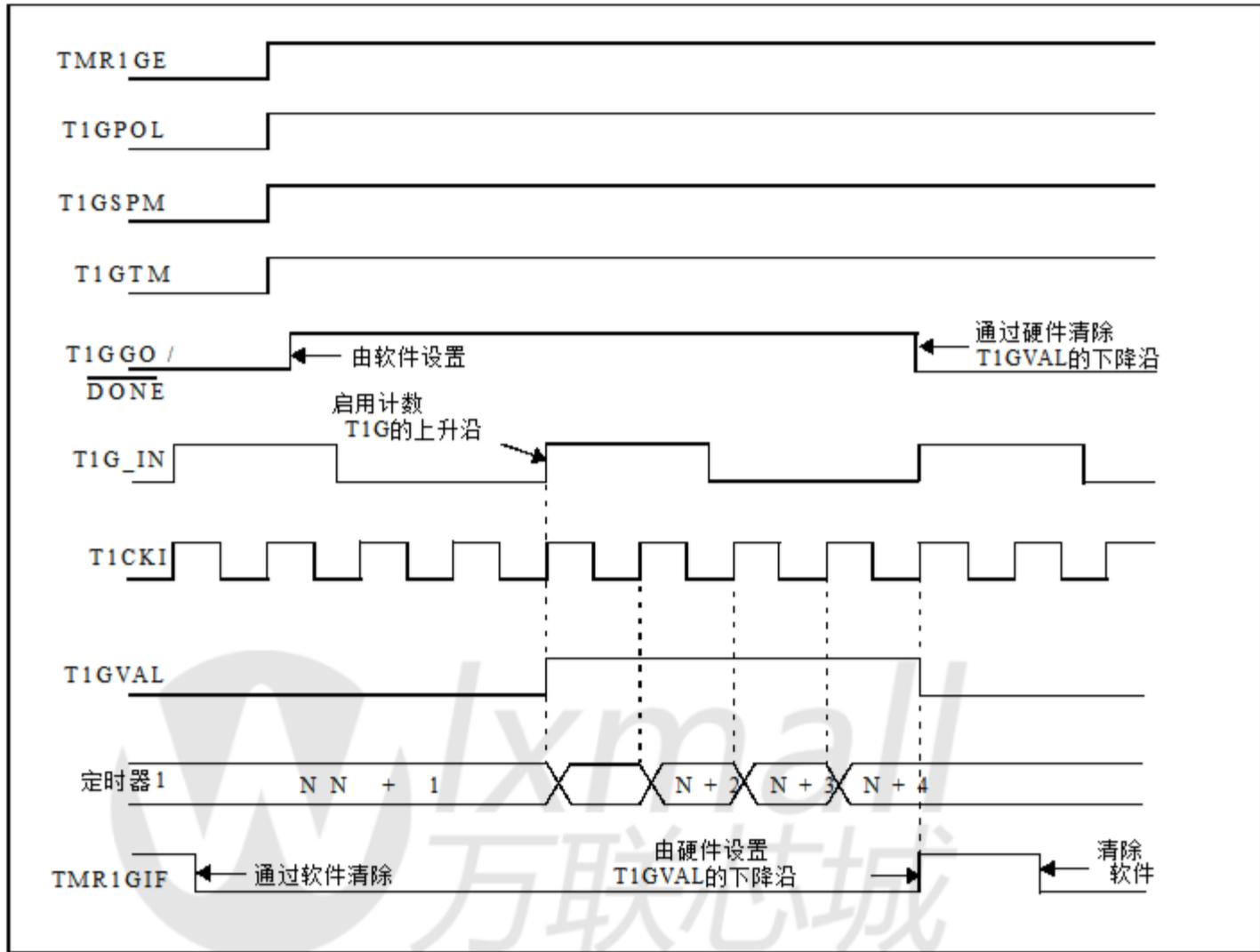


图20-5: TIMER1门控单脉冲模式



www.wxmall.com

图20-6: TIMER1门控单脉冲和双向组合模式



www.wlxml.com

PIC12F / LF1822 / 16F / LF1823

20.11 Timer1控制寄存器

Timer1控制寄存器 (T1CON)，如图所示
寄存器20-1用于控制Timer1并选择
Timer1模块的各种功能。

注册20-1: T1CON: TIMER1控制寄存器

R / W-0 / U	R / W-0 / U	R / W-0 / U	R / W-0 / U	R / W-0 / U	R / W-0 / U	U-0	R / W-0 / U
TMR1CS <1: 0>	TICKPS <1: 0>	T1OSCEN	T1SYNC	-TMR1ON			
位7							位0

传说:

R =可读位	W =可写位	U =未用位, 读为0
u =位不变	x =位未知	-n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set	'0' = Bit is cleared	

- 位7-6 TMR1CS <1: 0>: Timer1时钟源选择位
 11 = Timer1时钟源为电容式感应振荡器 (CAPOSC)
 10 = Timer1时钟源是引脚或振荡器:
 如果T1OSCEN = 0:
 来自T1CKI引脚的外部时钟 (上升沿)
 如果T1OSCEN = 1:
 晶体振荡器在T1OSI / T1OSO引脚上
 01 = Timer1时钟源为系统时钟 (F OSC)
 00 = Timer1时钟源为指令时钟 (F OSC / 4)
- 位5-4 TICKPS <1: 0>: Timer1输入时钟预分频比选择位
 11 = 1: 8预分频值
 10 = 1: 4预分频值
 01 = 1: 2预分频值
 00 = 1: 1预分频值
- 位3 T1OSCEN: LP振荡器使能控制位
 1 =使能专用Timer1振荡器电路
 0 =禁止专用的Timer1振荡器电路
- 位2 T1SYNC: Timer1外部时钟输入同步控制位
TMR1CS <1: 0> = 1X
 1 =不同步外部时钟输入
 0 =使用系统时钟 (F OSC) 同步外部时钟输入
TMR1CS <1: 0> = 0X
 这一点被忽略.当TMR1CS <1: 0> = 1X时, Timer1使用内部时钟.
- 位1 未实现: 读为0
- 位0 TMR1ON: Timer1 On位
 1 =使能Timer1
 0 =停止Timer1
 清除Timer1门控触发器

20.12 Timer1门控寄存器

Timer1门控控制寄存器 (T1GCON)，如图所示
寄存器20-2用于控制Timer1门控。

注册20-2: T1GCON: TIMER1门控控制寄存器

R / W-0 / U	R / W-0 / U	R / W-0 / U	R / W-0 / UR / W / HC-0 / URX / X	R / W-0 / U	R / W-0 / U
TMR1GE	T1GPOL	T1GTM	T1GSPM	T1GGO / DONE	T1GVAL
					T1GSS <1: 0>
位7					位0

传说:

R =可读位	W =可写位	U =未用位, 读为0
u =位不变	x =位未知	-n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set	'0' = Bit is cleared	HC =位由硬件清零

- 位7 TMR1GE: Timer1门控使能位
如果 TMR1ON = 0:
这一点被忽略
如果 TMR1ON = 1:
1 = Timer1计数由Timer1门控功能控制
0 = 无论Timer1门控功能如何, Timer1都会计数
- 位6 T1GPOL: Timer1门极性位
1 = Timer1门控为高电平有效 (当门控为高电平时, Timer1计数)
0 = Timer1门控为低电平有效 (当门控为低电平时, Timer1计数)
- 位5 T1GTM: Timer1门控切换模式位
1 = 使能Timer1门控切换模式
0 = 禁止Timer1门控切换模式并清除切换触发器
Timer1门控触发器在每个上升沿切换。
- 位4 T1GSPM: Timer1门控单脉冲模式位
1 = 使能Timer1门控单脉冲模式并控制Timer1门控
0 = 禁止Timer1门控单脉冲模式
- 位3 T1GGO / DONE: Timer1门控单脉冲采集状态位
1 = Timer1门控单脉冲采集就绪, 等待一个边沿
0 = Timer1门控单脉冲采集已完成或尚未启动
当T1GSPM清零时, 该位自动清零。
- 位2 T1GVAL: Timer1门控电流状态位
指示可以提供给TMR1H: TMR1L的Timer1门控的当前状态。
不受Timer1门控使能 (TMR1GE) 的影响。
- 比特1-0 T1GSS <1: 0>: Timer1门控源选择位
00 = Timer1门控引脚
01 = Timer0溢出输出
10 = 比较器1可选同步输出 (SYNCC1OUT)
11 = 比较器2可选同步输出 (SYNCC2OUT) (1)

注1: 仅限PIC16F / LF1823。

PIC12F / LF1822 / 16F / LF1823

表20-5: 与TIMER1相关的注册总结

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
ANSELA	-	-	-	ANSA4	-	ANSA2	ANSA1	ANSA0	122
CCP1CON	P1M1	P1M0	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0	221
INTCON	GIE	PEIE	TMR0IE	INTE	IOCFIE	TMR0IF	INTF	IOCFIF	89
PIE1	TMR1GIE	-死	RCIE	TXIE	SSP1IE	CCP1IE	TMR2IE	TMR1IE	90
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSP1IF	CCP1IF	TMR2IF	TMR1IF	92
TMR1H	保持寄存器为16位TMR1寄存器的最高有效字节								172 *
TMR1L	保持寄存器为16位TMR1寄存器的最低有效字节								172 *
TRISA	-	-	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	121
T1CON	TMR1CS1	TMR1CS0	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	-TMR1ON		180
T1GCON	TMR1GE	T1GPOL	T1GTM	T1GSPM	T1GGO / DONE	T1GVAL	T1GSS1	T1GSS0	181

图注: - =未实现, 读为0. Timer1模块不使用阴影单元.

*页面提供注册信息.

注1: 仅限PIC16F / LF1823.



笔记:



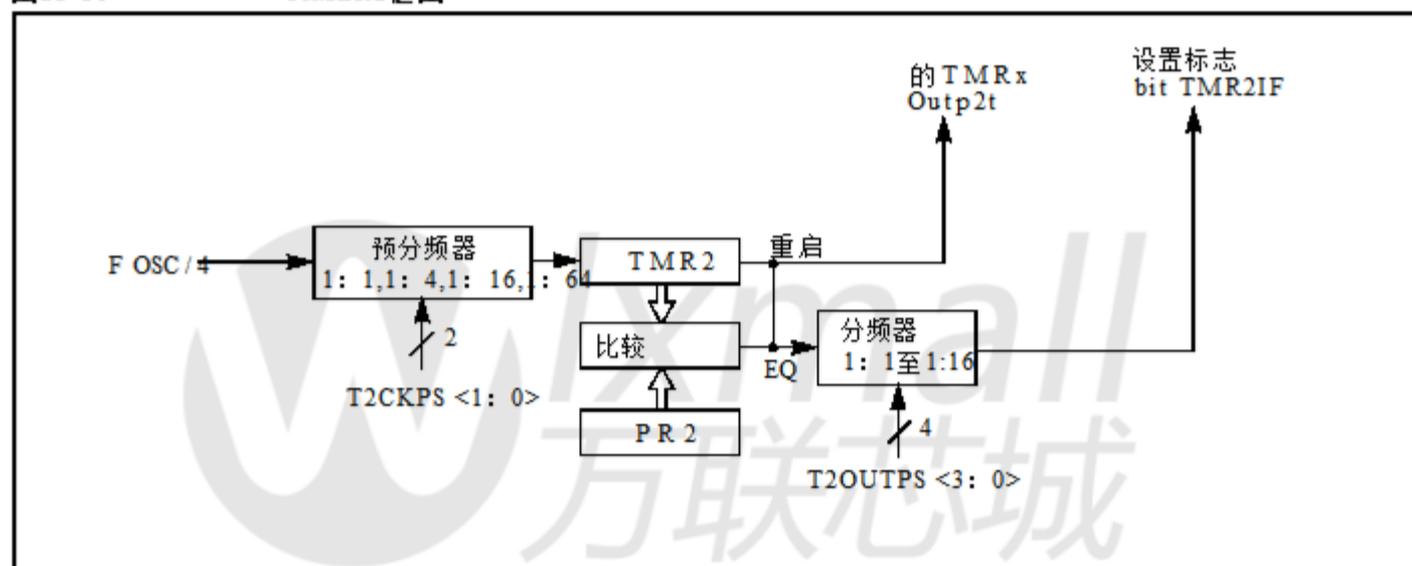
21.0 TIMER2模块

Timer2模块包含以下功能：

- 8位定时器和周期寄存器（TMR2和PR2，分别）
- 可读写（两个寄存器）
- 软件可编程预分频器（1: 1, 1: 4, 1:16, 和1:64）
- 软件可编程后分频器（1: 1至1:16）
- TMR2上的中断分别与PR2匹配
- 可选用作MSSP1的移位时钟模块（仅限Timer2）

Timer2的框图请参见图21-1.

图21-1: TIMER2框图



www.wlxmall.com

21.1 Timer2操作

Timer2模块的时钟输入是系统指令时钟 (F OSC / 4)。

TMR2从每个时钟边沿的00h开始递增。

时钟输入上的4位计数器/预分频器允许直接使用输入，4分频和16分频预分频选项。

这些选项由预分频器控制位选择，

T2CON寄存器的T2CKPS <1: 0> 的值

TMR2与周期寄存器PR2相比较

每个时钟周期。当两个值匹配时，

比较器产生一个匹配信号作为定时器

输出。该信号也将TMR2的值重置为00h

上。该下一个周期和驱动器该产量“定时器打断”。

TMR2和PR2寄存器都可直接读取和可写的。任何TMR2寄存器都被清零器件复位，而PR2寄存器初始化为FFh。预分频器和后分频器计数器都是清除以下事件：

- 写入TMR2寄存器
- 写入T2CON寄存器
- 上电复位 (POR)
- 欠压复位 (BOR)
- MCLR重置
- 看门狗定时器 (WDT) 复位
- 堆栈溢出重置
- 堆栈下溢复位
- RESET指令

注意： T2CON时，TMR2不会被清除书面。

21.2 Timer2中断

Timer2也可以产生可选的器件中断。

Timer2输出信号 (TMR2与PR2匹配)

为4位计数器/后分频器提供输入。这个

计数器产生TMR2匹配中断标志

锁存在PIR1寄存器的TMR2IF中。中断

通过设置TMR2匹配中断使能来使能

bit，PIE1寄存器的TMR2IE。

一系列16种后置比例选项 (从1: 1到1:16

包括) 可以使用后分频器控件进行选择

T2CON寄存器的T2OUTPS <3: 0>位。

21.3 Timer2输出

TMR2的未缩放输出主要用于

CCP1模块，它被用作时基

在PWM模式下运行。

Timer2可以选择用作移位时钟源

对于工作在SPI模式下的MSSP1模块。

其他信息在第24.1节中提供

“主SSP (MSSP1) 模块概述”

21.4 Timer2在休眠期间的操作

定时器2定时器不能在运行时运行

处理器处于睡眠模式。TMR2的内容

而PR2寄存器将保持不变

处理器处于睡眠模式。

PIC12F / LF1822 / 16F / LF1823

注册21-1: T2CON: TIMER2控制寄存器

U-0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0
-	TOUTPS <3: 0>			TMR2ON	T2CKPS <1: 0>		
位7							位0

传说:

R =可读位 W =可写位 U =未用位, 读为0
u =位不变 x =位未知 -n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set '0' = Bit is cleared

- 位7 未实现: 读为0
- 位6-3 TOUTPS <3: 0>: 定时器输出后分频器选择位
 - 0000 = 1: 1后分频器
 - 0001 = 1: 2后分频器
 - 0010 = 1: 3后分频器
 - 0011 = 1: 4后分频器
 - 0100 = 1: 5后分频器
 - 0101 = 1: 6后分频器
 - 0110 = 1: 7后分频器
 - 0111 = 1: 8后分频器
 - 1000 = 1: 9后分频器
 - 1001 = 1:10后分频器
 - 1010 = 1:11后分频器
 - 1011 = 1:12后分频器
 - 1100 = 1:13后分频器
 - 1101 = 1:14后分频器
 - 1110 = 1:15后分频器
 - 1111 = 1:16后分频器
- 位2 TMR2ON: Timer2打开位
 - 1 = Timer2打开
 - 0 = Timer2关闭
- 比特1-0 T2CKPS <1: 0>: Timer2时钟预分频比选择位
 - 00 =预分频比为1
 - 01 =预分频器是4
 - 10 =预分频器是16
 - 11 =预分频器是64



表21-1: 与TIMER2相关的寄存器汇总

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
CCP1CON	P1M <1: 0>		DC1B <1: 0>		CCP1M <3: 0>				221
INTCON	GIE	PEIE	TMR0IE	INTE	IOCFE	TMR0IF	INTF	IOCF	89
PIE1	TMR1GIE	—死	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	90
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	92
PR2	Timer2模块周期寄存器								184 *
T2CON	-	TOUTPS <3: 0>				TMR2ON	T2CKPS1	T2CKPS0	186
TMR2	保持寄存器用于8位TMR2寄存器								184 *

图注: - =未实现的位置, 读为0. Timer2模块不使用阴影单元.

*页面提供注册信息.



笔记：



22.0 数据信号调制器

数据信号调制器 (DSM) 是一个外设允许用户混合一个数据流, 也称为调制器信号, 用载波信号产生一个调制输出。

提供载波和调制器信号
从内部输出到DSM模块
外设或外部通过输入引脚。

调制输出信号由执行 -
对运营商和运营商的逻辑“AND”操作
调制器信号, 然后提供给MDOUT引脚。

载波信号由两个不同的和 sep-
反感信号: 载波高 (CARH) 信号和车载信号
较低的 (CARL) 信号。在这段时间里
调制器 (MOD) 信号处于逻辑高状态
DSM将载波高信号与调制器混合
信号。当调制器信号处于逻辑低电平时
状态, DSM将载波低电平信号与
调制器信号。

使用这种方法, DSM可以生成以下内容
关键调制方案的类型:

- 频移键控 (FSK)
- 相移键控 (PSK)
- 开关键控 (OOK)

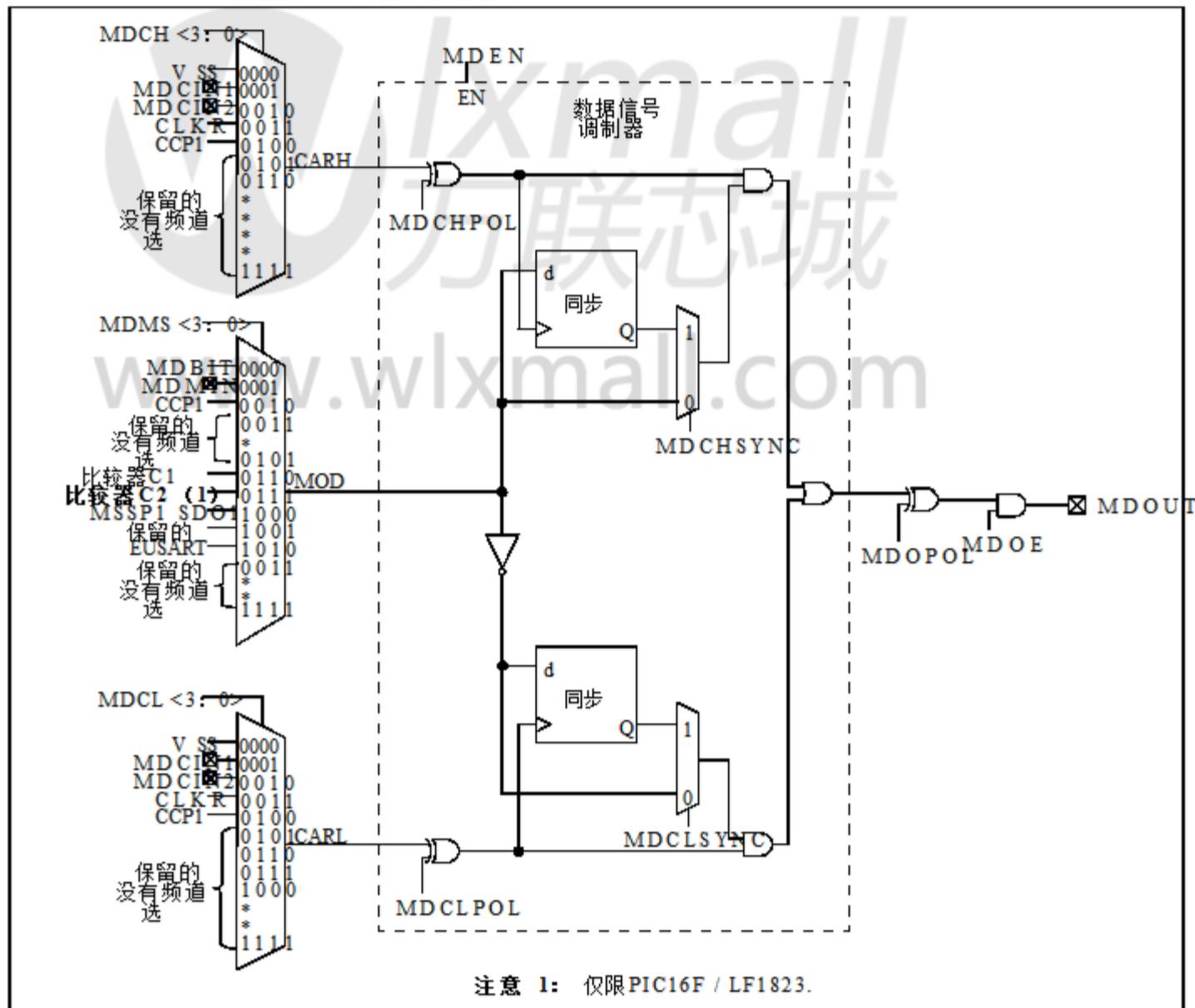
此外, 还提供了以下功能

DSM模块:

- 载波同步
- 载波源极性选择
- 载波源引脚禁止
- 可编程调制器数据
- 调制器源引脚禁用
- 调制输出极性选择
- 转换率控制

图22-1显示了一个简化的框图
数据信号调制器外设。

图22-1: 数据信号调制器的简化框图



22.1 DSM操作

DSM模块可通过设置MDEN来启用。位在MDCON寄存器中。清除寄存器中的MDEN位。MDCON寄存器，通过自动关闭来禁用DSM模块，将载波高电平和载波低电平signals连接到V_{SS}信号源。调制器信号源也切换到MDCON中的MDBIT寄存器。这不仅确保了DSM模块的功能不活跃，但它也消耗最少的金额的电。

用于选择载波高，载波低，和调制源保存的调制器源，调制高载波和调制低载波。当MDEN位为1时，控制寄存器不受影响。清零并且DSM模块被禁用。价值这些寄存器内部保持不变。DSM处于非活动状态。汽车的来源高，更低的调制器信号将再次成为在MDEN位置1和DSM时选择模块再次启用并激活。

调制输出信号可以禁用。关闭DSM模块。DSM模块将会保持活跃并继续混合信号，但是，put值不会被发送到MDOUT引脚。在此期间输出被禁止的时间，MDOUT引脚将会保持低位。调制输出可以通过禁用清除MDCON寄存器中的MDOE位。

22.2 调制器信号源

调制器信号可以从电源提供以下来源：

- CCP1信号
- MSSP1 SDO1信号（仅SPI模式）
- 比较器C1信号
- 比较器C2信号（仅限PIC16F / LF1823）
- EUSART发送信号
- MDMIN1引脚上的外部信号
- MDCON寄存器中的MDBIT位

调制器信号通过配置来选择MDSRC寄存器中的MDMS <3: 0>位。

22.3 载波信号源

载波高信号和载波低信号可以从以下来源提供：

- CCP1信号
- 参考时钟模块信号
- MDCIN1引脚上的外部信号
- MDCIN2引脚上的外部信号
- V_{SS}

载波高信号通过配置来选择MDCARH寄存器中的MDCH <3: 0>位。承运人低信号通过配置MDCL <3: 0>来选择位在MDCARL寄存器中。

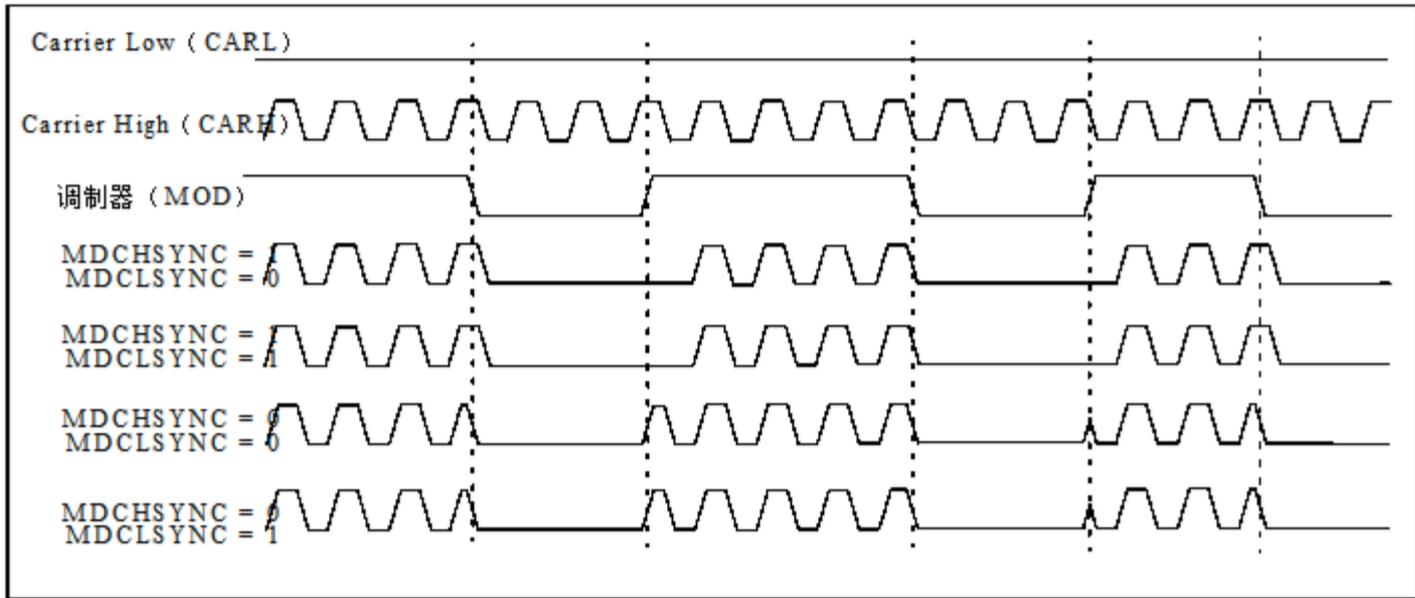
22.4 载波同步

在DSM在汽车 - 载波数高，载波低的信号源在被调制的输出信号中可能会被截断。为了防止这种情况，载波信号可以被同步到调制器信号。同步时启用，正在混合的载波脉冲过渡时间之前允许过渡较低。DSM切换到下一个载波源。

为运营商单独启用同步高和载波低信号源。同步载波高电平信号可通过设置使能MDCARH寄存器中的MDCHSYNC位。Synchroniza-可以通过设置启用载波低信号MDCARL寄存器中的MDCLSYNC位。

图22-1至图22-5显示了时序图使用各种同步方法。

图22-2: ON OFF KEYING (OOK) SYNCHRONIZATION



例22-1: 无同步 (MDSHSYNC = 0, MDCLSYNC = 0)

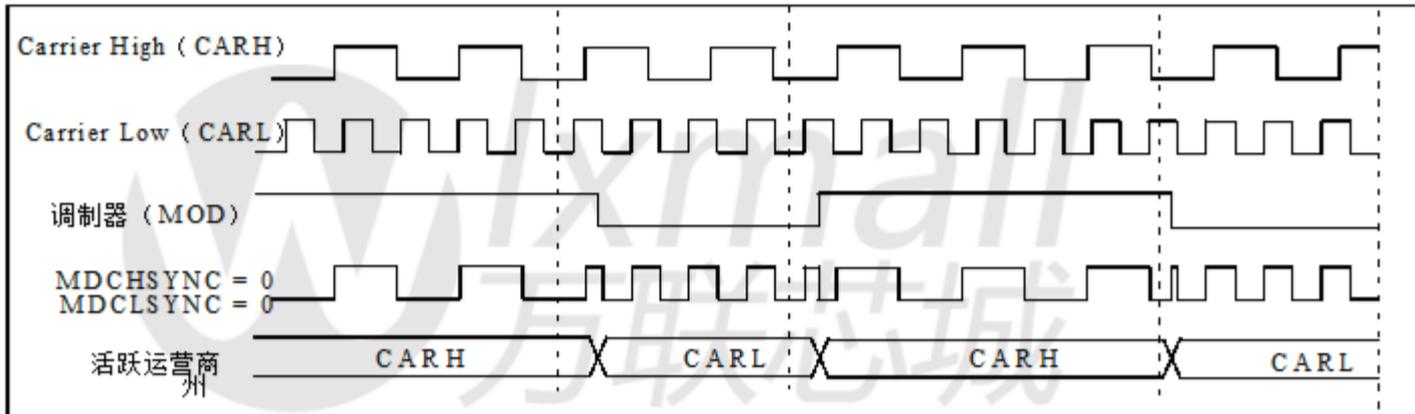
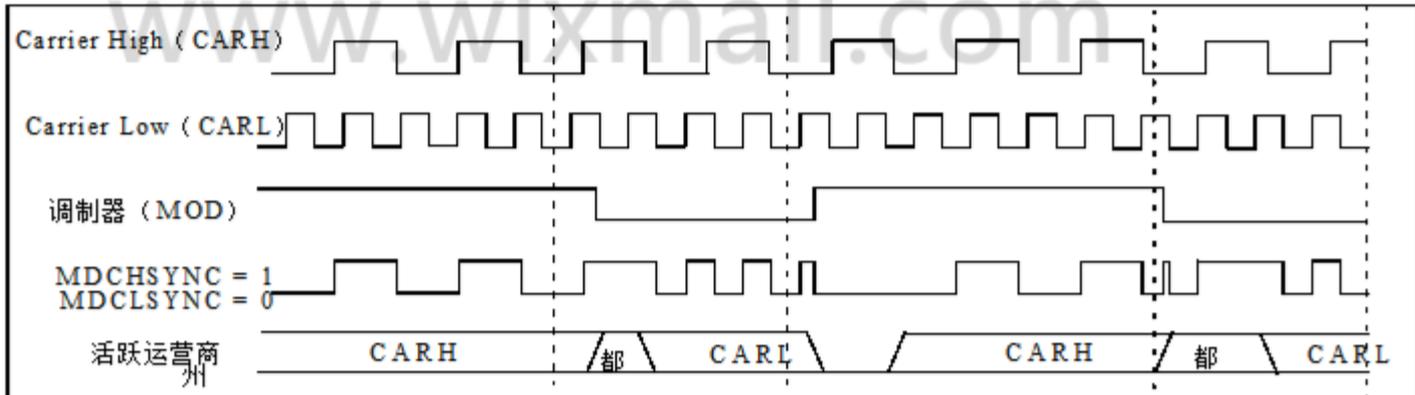


图22-3: 载波高同步 (MDSHSYNC = 1, MDCLSYNC = 0)



PIC12F / LF1822 / 16F / LF1823

图22-4: 载波低同步 (MDSHSYNC = 0, MDCLSYNC = 1)

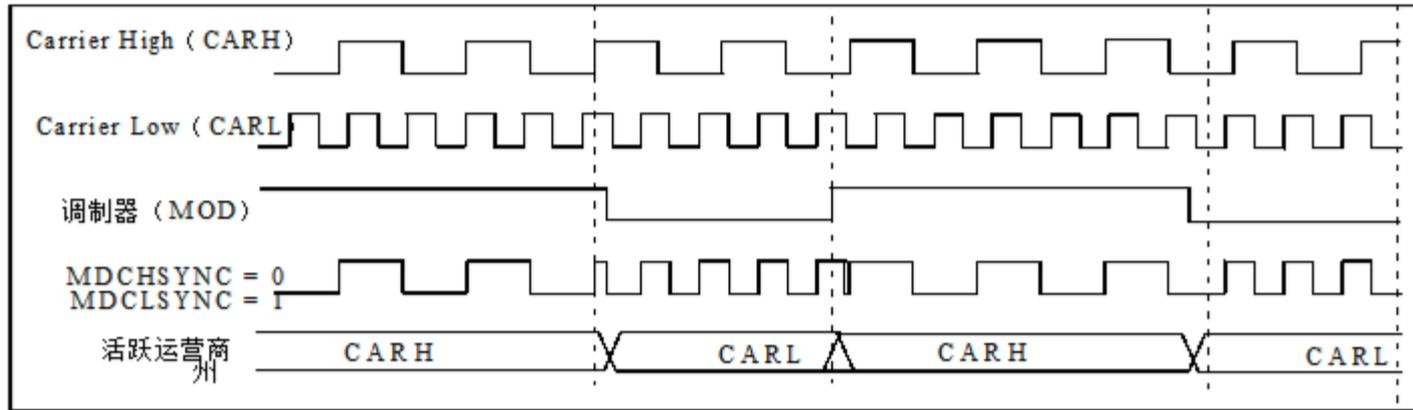
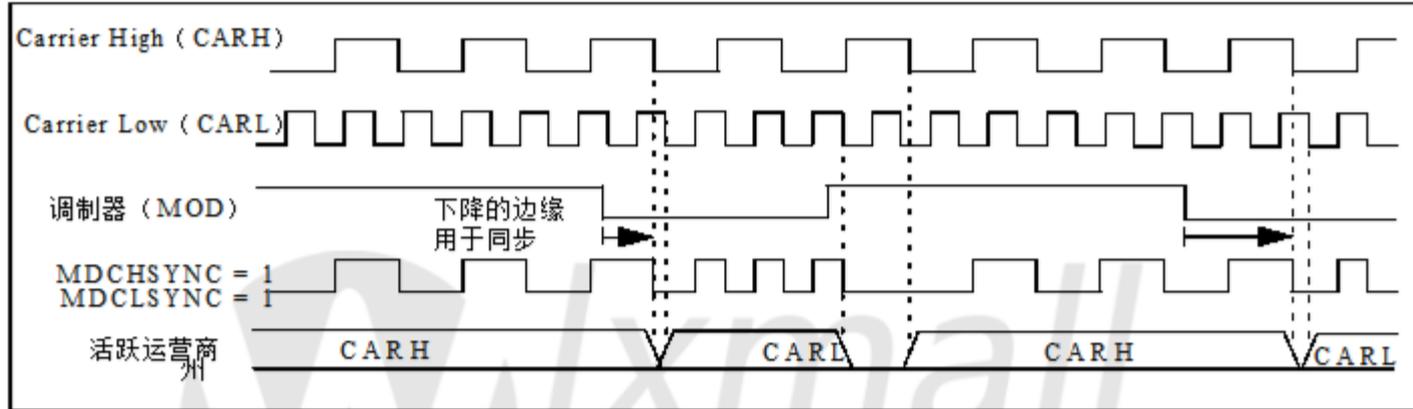


图22-5: 完全同步 (MDSHSYNC = 1, MDCLSYNC = 1)



www.wxmall.com
万联芯城

22.5 载波源极性选择

从任何选定的输入源提供的信号载波高和载波低信号可以被反转。反转载波高信号源的信号是通过设置MDCARH的MDCHPOL位来使能寄存器。反转载波低信号源的信号是通过设置MDCARL的MDCLPOL位来启用寄存器。

22.6 载波源引脚禁止

一些外围设备主张控制它们的对应关系，当它们被使能时输出引脚。例如，当CCP1模块使能时，CCP1的输出连接到CCP1引脚。

此引脚的默认连接可以通过set-设置MDCARH寄存器中的MDCHODIS位载波高电平信号源和MDCLODIS位MDCARL寄存器用于载波低电平。

22.7 可编程调制器数据

MDCON寄存器的MDBIT可以选择为调制器信号的来源。这给了用户编程用于调制的值的能力。

22.8 调制器源PIN DISABLE

调制器源默认连接到一个引脚可以通过设置MDMSODIS位来禁用MDSRC寄存器。

22.9 调制输出极性

调制输出信号提供在MDOUT上。销也可以倒置。将调制过的信号通过设置MDOPOL位来使能放置信号MDCON寄存器。

22.10 洗涤率控制

输出端口引脚的摆率限制可以是禁用。摆率限制可以通过删除清除MDCON寄存器中的MDSLRL位。

22.11 休眠模式下的操作

DSM模块不受睡眠模式的影响。该DSM仍然可以在休眠期间运行，如果运营商和调制器输入源在此期间也是可操作的睡觉。

22.12 重置的影响

在任何设备复位时，数据信号调制器模块被禁用。用户的固件负责用于在启用输出之前初始化模块。寄存器被重置为默认值。

PIC12F / LF1822 / 16F / LF1823

注册22-1: MDCON: 调制控制寄存器

R / W-0/0	R / W-0/0	R / W-1/1	R / W-0/0	R / W-0/0	U-0	U-0	R / W-0/0
MDEN	MDOE	MDSLRL	MDOPOL	MDOOUT	-	-MDBIT	
位7							位0

传说:

R =可读位 W =可写位 U =未用位, 读为0
 u =位不变 x =位未知 -n / n = POR和BOR的值/所有其他复位的值
 '1' = Bit is set '0' = Bit is cleared

- 位7 **MDEN: 调制器模块使能位**
 1 =启用调制器模块并混合输入信号
 0 =调制器模块被禁用并且没有输出
- 位6 **MDOE: 调制器模块引脚输出使能位**
 1 =使能调制器引脚输出
 0 =禁止调制器引脚输出
- 位5 **MDSLRL: MDOUT引脚压摆率限制位**
 1 =使能MDOUT引脚转换速率限制
 0 =禁止MDOUT引脚压摆率限制
- 位4 **MDOPOL: 调制器输出极性选择位**
 1 =调制器输出信号反相
 0 =调制器输出信号不反相
- 位3 **MDOUT: 调制器输出位**
显示调制器模块的当前输出值. (1)
- 位2-1 未实现: 读为0
- 位0 **MDBIT: 允许软件手动设置模块的调制源输入 (1)**

注1: 调制的输出频率可以更大并且与更新该频率的时钟不同步
 寄存器位, 该位值可能对较高速度的调制器或载波信号无效.

2: 必须选择MDBIT作为此操作的MDSRC寄存器中的调制源.

注册22-2: MDSRC: 调制源控制寄存器

R / 蜡质 / U	U - 0	U - 0	U - 0	R / 蜡质 / U			
MDMSODIS	-	-	-MDM\$	<3: 0>			
位7							位0

传说:

R =可读位	W =可写位	U =未用位, 读为0
u =位不变	x =位未知	-n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set	'0' = Bit is cleared	

- 位7 **MDMSODIS: 调制源输出禁用**
 1 =禁止驱动外设输出引脚 (由MDMS <3: 0>选择) 的输出信号
 0 =驱动外设输出引脚 (由MDMS <3: 0>选择) 的输出信号被使能
- 位6-4 未实现: 读为0
- 比特3-0 **MDMS <3: 0>调制源选择位**
 1111 =保留.没有通道连接.
 1110 =保留.没有通道连接.
 1101 =保留.没有通道连接.
 1100 =保留.没有通道连接.
 1011 =保留.没有通道连接.
 1010 = EUSART TX输出
 1001 =保留.没有选择频道.
 1000 = MSSP1 SDOx输出
 0111 =比较器2输出 (仅PIC16F / LF1823, PIC12F / LF1822;保留, 未连接通道).
 0110 =比较器1输出
 0101 =保留.没有通道连接.
 0100 =保留.没有通道连接.
 0011 =保留.没有通道连接.
 0010 = CCP1输出 (仅限PWM输出模式)
 0001 = MDMIN端口引脚
 0000 = MDCON寄存器的MDBIT位是调制源

注1: 如果载波不同步, 可能会在信号流中出现窄的载波脉冲宽度或杂散信号.

PIC12F / LF1822 / 16F / LF1823

注册22-3: MDCARH: 调制高载波控制寄存器

R / 蜡质 / U	R / 蜡质 / U	R / 蜡质 / U	U - 0	R / 蜡质 / U	R / 蜡质 / U	R / 蜡质 / U	R / 蜡质 / U
MDCHODIS	MDCHPOL	MDCHSYNC	-	MDCH <3: 0>			
位7							位0

传说:

R = 可读位 W = 可写位 U = 未用位, 读为0
 u = 位不变 x = 位未知 -n / n = POR和BOR的值/所有其他复位的值
 '1' = Bit is set '0' = Bit is cleared

- 位7 **MDCHODIS: 调制器高载波输出禁止位**
 1 = 禁止驱动外设输出引脚 (由MDCH <3: 0>选择) 的输出信号
 0 = 驱动外设输出引脚 (由MDCH <3: 0>选择) 的输出信号被使能
- 位6 **MDCHPOL: 调制器高载波极性选择位**
 1 = 选定的高载波信号被反转
 0 = 选定的高载波信号未反转
- 位5 **MDCHSYNC: 调制器高载波同步使能位**
 1 = 调制器在允许切换到高电平时载波信号之前等待下降沿
 低时间载体
 0 = 调制器输出不同步到高时间载波信号 (1)
- 位4 未实现: 读为0
- 比特3-0 **MDCH <3: 0> 调制器数据高载波选择位 (1)**
 1111 = 保留. 没有通道连接.
 .
 .
 .
 1000 = 保留. 没有通道连接.
 0111 = 保留. 没有通道连接.
 0110 = 保留. 没有通道连接.
 0101 = 保留. 没有通道连接.
 0100 = CCP1输出 (仅限PWM输出模式)
 0011 = 参考时钟模块信号
 0010 = 保留. 没有通道连接.
 0001 = MDCIN1端口引脚
 0000 = VSS

注1: 如果载波不同步, 可能会在信号流中出现窄的载波脉冲宽度或杂散信号.

注册22-4: MDCARL: 调制低载波控制寄存器

R / 蜡质 / U	R / 蜡质 / U	R / 蜡质 / U	U - 0	R / 蜡质 / U	R / 蜡质 / U	R / 蜡质 / U	R / 蜡质 / U
MDCLDIS	MDCLPOL	MDCLSYNC	-	MDCL <3: 0>			
位7							位0

传说:

R = 可读位	W = 可写位	U = 未用位, 读为0
u = 位不变	x = 位未知	-n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set	'0' = Bit is cleared	

- 位7 **MDCLDIS:** 调制器低载波输出禁止位
 1 = 驱动外设输出引脚的输出信号 (由MDCARL寄存器的MDCL <3: 0>选择) 被禁用
 0 = 驱动外设输出引脚的输出信号 (由MDCARL寄存器的MDCL <3: 0>选择) 已启用
- 位6 **MDCLPOL:** 调制器低载波极性选择位
 1 = 选定的低载波信号被反转
 0 = 选定的低载波信号未反转
- 位5 **MDCLSYNC:** 调制器低载波同步使能位
 1 = 在允许切换到高电平之前, 调制器等待低时间载波信号的下降沿时间载体
 0 = 调制器输出不同步到低时间载波信号 (1)
- 位4
 比特3-0 **MDCL <3: 0>调制器数据高载波选择位 (1)**
 1111 = 保留. 没有通道连接.
 :
 :
 :
 0101 = 保留. 没有通道连接.
 0100 = CCP1输出 (仅限PWM输出模式)
 0011 = 参考时钟模块信号
 0010 = 保留. 没有通道连接.
 0001 = MDCIN1端口引脚
 0000 = VSS

注1: 如果载波不同步, 可能会在信号流中出现窄的载波脉冲宽度或杂散信号.

表22-1: 与数据信号调制器模式相关的寄存器汇总

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
MDCARL	MDCHOD	SMDCHPOL	MDCHSYNC	-	MDCH <3: 0>				196
MDCARL	MDCLDIS	SMDCLPOL	MDCLSYNC	-	MDCL <3: 0>				197
MDCON	MDEN	MDOE	MDSLRL	MDOPOL	MDOUT	-	-	MDBIT	194
MDSRC	MDMSODIS	-	-	-	MDMS <3: 0>				195

传说: - = 未实现, 读为0. 数据信号调制器模式中不使用阴影单元.

笔记：



23.0 CAPTURE / COMPARE / PWM

模块

捕捉/比较/PWM模块是外设。这允许用户时间和控制不同事件，并生成脉宽调制（PWM）信号。在捕捉模式下，外围设备允许事件持续时间的。比较模式允许用户在触发外部事件时预定的时间里已经过期。该PWM模式可以产生脉宽调制变化的频率和占空比的信号。

该系列器件包含一个增强型捕捉/比较/PWM模块（ECCP1）。

全桥ECCP模块有四个可用的I/O引脚，而半桥ECCP模块只有两个。见表23-1。

表23-1: PWM资源

设备名称	ECCP1
PIC12F / LF1822	增强型PWM半桥
PIC16F / LF1823	增强型PWM全桥



23.1 拍摄模式

捕捉模式使用16位Timer1

资源.当CCP1引脚发生事件时, 16位CCPR1H: CCPR1L寄存器对捕获和存储TMR1H: TMR1L寄存器的16位值对, 分别.一个事件被定义为一个事件跟随并由CCP1的CCP1M <3: 0>位进行配置 CCP1CON寄存器:

- 每个下降沿
- 每一个上升的边缘
- 每4个上升沿
- 每16个上升沿

当进行捕捉时, 中断请求标志位 PIR1寄存器的CCP1IF被置位.中断标志必须用软件清除.如果发生另一次捕获在CCPR1H, CCPR1L寄存器对中的值之前被读取, 旧的捕获值被新的覆盖获得的价值.

图23-1显示了Capture的简化图操作.

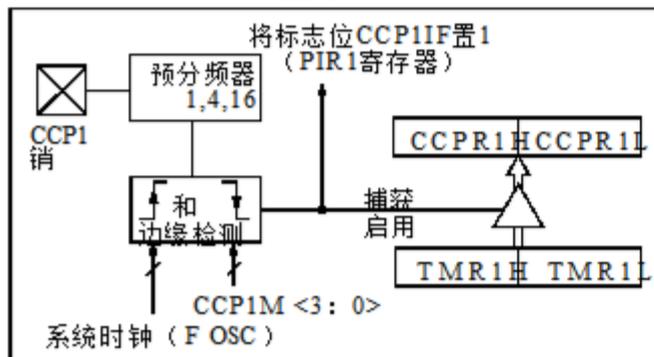
23.1.1 CCP1引脚配置

在捕捉模式下, 应配置CCP1引脚作为输入, 通过设置相关的TRIS控制位.

另外, CCP1引脚功能可能会移至使用APFCON寄存器的替代引脚.参考有关更多信息, 请参见第12.1节“备用引脚功能”细节.

注意: 如果CCP1引脚配置为输出, 写入端口可能导致捕获条件.

图23-1: 捕捉模式操作块框图



23.1.2 TIMER1模式资源

Timer1必须在定时器模式或同步模式下运行 CCP1模块使用捕捉的计数器模式特征.在异步计数器模式下, 捕获操作可能不起作用.

请参见第20.0节“带门控的Timer1模块”有关配置Timer1的更多信息.

23.1.3 软件中断模式

当捕捉模式被改变时, 错误捕捉可能会产生中断.用户应该保持PIE1寄存器的CCP1IE中断使能位清零避免错误的中断.另外, 用户应该清除PIR1寄存器的CCP1IF中断标志位操作模式发生任何变化后.

注意: Timer1由系统时钟定时 (F OSC) 不应该在Capture中使用模式.为了捕捉模式识别CCP1上的触发事件引脚, Timer1必须由时钟驱动指令时钟 (F OSC/4) 或来自外部时钟源.

23.1.4 CCP1 PRESCALER

有四个预分频器设置由 CCP1M <3: 0> 位的 该 CCP1CON 寄存器.每当CCP1模块关闭时, 或CCP1模块不处于捕捉模式, 即预分频计数器已清除.任何复位都会清除预分频器计数器.

从一个捕捉预分频器切换到另一个不会清除预分频器并可能产生错误的中断.至避免这种意外操作, 关闭模块清零CCP1CON寄存器, 然后再更改预分频器.例23-1演示了代码执行此功能.

例23-1: 改变之间的区别 捕获预分析器

```
班克斯CCP1CON ;将Bank位设置为指向
;到CCP1CON
CLRF CCP1CON ;关闭CCP1模块
MOVLW NEW_CAPT_PS;加载W reg
;新的预分频器
;将值和CCP1置于ON
MOVWF CCP1CON ;用这个加载CCP1CON
;值
```

23.1.5 在睡眠中捕获

捕获模式取决于Timer1模块

正确的操作,有两种选择可以驾驶

Timer1模块处于捕获模式,它可以由...驱动
指令时钟 (F OSC / 4) 或外部时钟源.

当Timer1由F OSC / 4提供时钟时, Timer1不会

睡眠时增量.当设备被唤醒时

休眠模式下, Timer1将从之前的状态继续.

当Timer1在休眠模式下, 捕获模式将工作

由外部时钟源提供时钟.

表23-2: 与CAPTURE相关的注册摘要

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
CCP1CON	P1M <1: 0>		DC1B <1: 0>		CCP1M <3: 0>				221
CCPR1L	捕获/比较/ PWM寄存器 x低字节 (LSB)								200
CCPR1H	捕获/比较/ PWM寄存器 x高字节 (MSB)								200
INTCON	GIE	PEIE	TMR0IE	INTE	IOCFE	TMR0IF	INTF	IOCF	89
PIE1	TMR1GIE	-死	RCIE	TXIE	SSP1IE	CCP1IE	TMR2IE	TMR1IE	90
PIE2	OSFIE	C2IE (1)	C1IE	EEIE	BCL1IE	-	-	- 9 1	
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSP1IF	CCP1IF	TMR2IF	TMR1IF	92
PIR2	OSFIF	C2IF (1)	C1IF	EEIF	BCL1IF	-	-	- 9 3	
T1CON	TMR1CS <1: 0>		T1CKPS <1: 0>		T1OSCEN	T1SYNC	-TMR1ON		180
T1GCON	TMR1GE	T1GPOL	T1GTM	T1GSPM	T1GGO /完成	T1GVAL	T1GSS <1: 0>		181
TMR1L	保持寄存器为16位TMR1寄存器的最低有效字节								172
TMR1H	保持寄存器为16位TMR1寄存器的最高有效字节								172
TRISA	-	-	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	121
TRISC (1)	-	-TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0		125

图注: - =未实现的位置, 读为0.捕获模式不使用阴影单元格.

注1: 仅限PIC16F / LF1823.

23.2 比较模式

比较模式使用16位Timer1

资源. CCP1H: CCP1L的16位值

寄存器对不断与16位进行比较

TMR1H: TMR1L寄存器对的值. 当一个匹配发生时, 可能会发生以下事件之一:

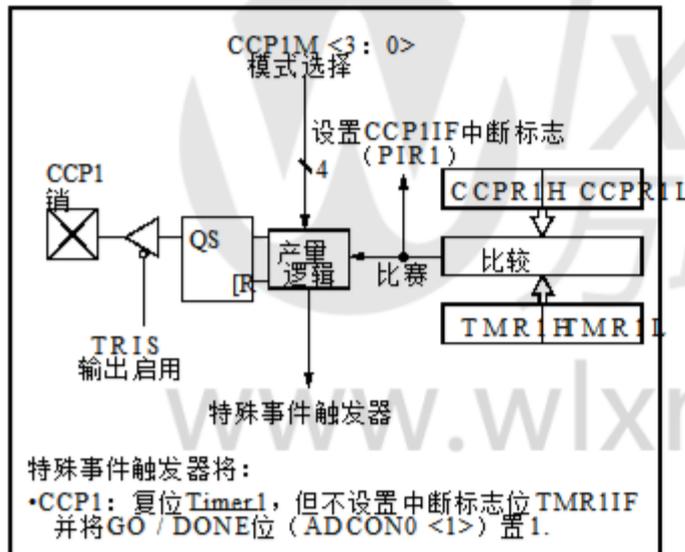
- 切换 CCP1 输出
- 设置 CCP1 输出
- 清除 CCP1 输出
- 生成特殊事件触发器
- 生成软件中断

该引脚上的动作是基于该值的 CCP1CON 寄存器的 CCP1M <3: 0> 控制位. 在同时, 中断标志 CCP1IF 位被置 1.

所有比较模式都可以产生中断.

图23-2显示了一个简化的图比较操作.

图23-2: 比较模式操作块框图



23.2.1 CCP1 引脚配置

用户必须将 CCP1 引脚配置为输出清除相关的 TRIS 位.

另外, CCP1 引脚功能可能会移至使用 APFCON 寄存器的替代引脚. 参考有关更多信息, 请参见第 12.1 节“备用引脚功能”细节.

注意: 清除 CCP1CON 寄存器将强制执行 CCP1 比较输出锁存器默认低电平. 这不是 PORT I / O 数据锁存器.

23.2.2 TIMER1 模式资源

在比较模式下, Timer1 必须处于运行状态定时器模式或同步计数器模式. 该比较操作可能无法在异步工作计数器模式.

请参见第 20.0 节“带门控的 Timer1 模块”有关配置 Timer1 的更多信息.

注意: Timer1 由系统时钟定时 (F_{OSC}) 不应该在 Capture 中使用模式. 为了捕捉模式识别 CCP1 上的触发事件引脚, Timer1 必须由时钟驱动指令时钟 (F_{OSC}/4) 或来自外部时钟源.

23.2.3 软件中断模式

当选择生成软件中断模式时 (CCP1M <3: 0> = 1010), CCP1 模块不会断言控制 CCP1 引脚 (参见 CCP1CON 寄存器).

23.2.4 特别事件触发器

当选择特殊事件触发模式时 (CCP1M <3: 0> = 1011), CCP1 模块执行以下:

- 重置 Timer1
- 如果启用 ADC, 则开始 ADC 转换

CCP1 模块不声明 CCP1 的控制权在这种模式下引脚.

发生 CCP1 的特殊事件触发输出立即在 TMR1H, TMR1L 寄存器对和 CCPR1H, CCPR1L 寄存器对. TMR1H, TMR1L 寄存器对不是复位直到 Timer1 时钟的下一个上升沿. 该特殊事件触发输出开始 A / D 转换 (如果 A / D 模块已启用). 这允许 CCPR1H, CCPR1L 寄存器对有效地提供了一个 Timer1 的 16 位可编程周期寄存器.

注 1: CCP1 的特殊事件触发器模块不会设置中断标志位 PIR1 寄存器的 TMR1IF.

2: 删除该比赛条件通过改变 CCPR1H 的内容和 CCPR1L 寄存器对之间生成特殊的时钟边沿事件触发器和时钟边沿产生 Timer1 复位, 将排除重置发生.

23.2.5 睡眠时进行比较

比较模式取决于系统时钟 (F_{OSC}) 进行正常操作. 由于 F_{OSC} 关闭在睡眠模式下, 比较模式不会在睡眠期间正常工作.

表23-3: 与COMPARE相关的寄存器汇总

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
CCP1CON	P1M <1: 0>		DC1B <1: 0>		CCP1M <3: 0>				221
CCPR1L	捕捉/比较/ PWM寄存器1低字节 (LSB)								200
CCPR1H	捕捉/比较/ PWM寄存器1高字节 (MSB)								200
INTCON	GIE	PEIE	TMR0IE	INTE	IOCFIE	TMR0IF	INTF	IOCFIF	89
PIE1	TMR1GIE	-死	RCIE	TXIE	SSP1IE	CCP1IE	TMR2IE	TMR1IE	90
PIE2	OSFIE	C2IE (1)	C1IE	EEIE	BCL1IE	-	-	-	91
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSP1IF	CCP1IF	TMR2IF	TMR1IF	92
PIR2	OSFIF	C2IF (1)	C1IF	EEIF	BCL1IF	-	-	-	93
T1CON	TMR1CS <1: 0>		T1CKPS <1: 0>		T1OSCEN	T1SYNC	-TMR1ON		180
T1GCON	TMR1GE	T1GPOL	T1GTM	T1GSPM	T1GGO / DC	NEIGVAL	T1GSS <1: 0>		181
TMR1L	保持寄存器为16位TMR1寄存器的最低有效字节								172
TMR1H	保持寄存器为16位TMR1寄存器的最高有效字节								172
TRISA	-	-	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	121
TRISC (1)	-	-TRISC5		TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	125

图注: - =未实现的位置, 读为0.比较模式不使用阴影单元格.

注1: 仅限PIC16F / LF1823.



23.3 PWM概述

脉宽调制 (PWM) 是一种方案通过快速切换为负载供电完全开启并完全关闭状态. PWM信号类似一个方波, 其中信号的高部分是考虑信号的开启状态和低电平部分被认为是关闭状态. 高的部分, 也被称为作为脉冲宽度, 可以随时间变化并定义在脚步. 应用更多的步骤, 其中延长脉冲宽度, 也提供更多的功率负载. 降低应用的步骤, 其中缩短脉冲宽度, 提供更少的功率. 该 PWM周期被定义为一个完整的持续时间周期或合计开启和关闭时间的总里.

PWM分辨率定义了最大步数可以在单个PWM周期中出现. 更高分辨率允许更精确地控制脉冲宽度的时间, 反过来就是应用到的功率加载.

术语占空比描述了开启的比例时间到关闭时间并以百分比表示, 其中0%完全关闭, 100%完全打开. 较低的任务周期对应于较少的功率和较高的功率占空比对应于更多的功率应用.

图23-3显示了PWM的典型波形信号.

23.3.1 标准PWM操作

标准PWM模式产生一个脉冲宽度 CCP1引脚上的调制 (PWM) 信号最多为10分辨率的位. 期间, 工作周期和分辨率由以下寄存器控制:

- PR2寄存器
- T2CON寄存器
- CCPR1L寄存器
- CCP1CON寄存器

图23-4给出了PWM的简化框图操作.

图23-3: CCP1 PWM输出信号

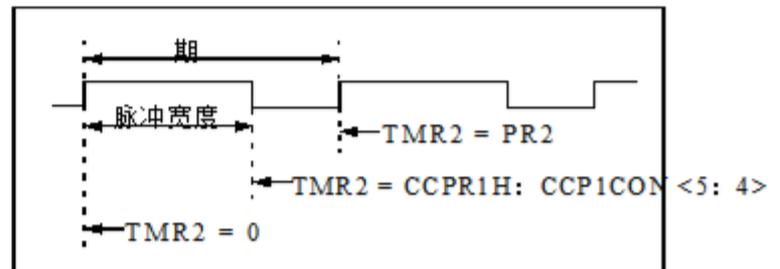
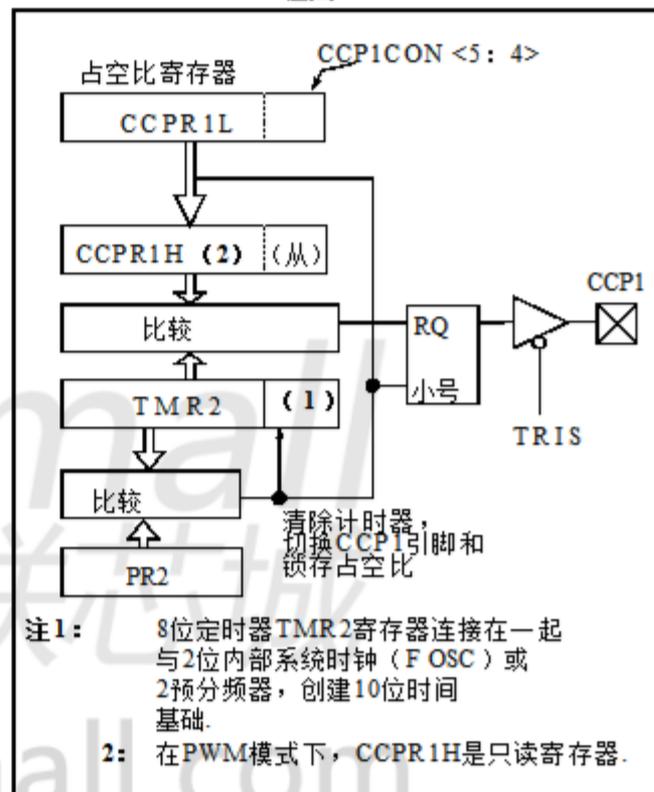


图23-4: 简化的PWM模块框图



- 注1: 相应的TRIS位必须为清除以启用PWM输出 CCP1引脚.
- 2: 清除CCP1CON寄存器放弃对CCP1引脚的控制.

23.3.2 设置PWM操作

配置时应采取以下步骤

用于标准PWM操作的CCP1模块：

1. 通过设置禁用CCP1引脚输出驱动器相关的TRIS位。
2. 用PWM周期加载PR2寄存器值。
3. 配置CCP1模块的PWM模式通过加载CCP1CON寄存器适当的价值。
4. 加载CCPR1L寄存器和DC1B1位CCP1CON寄存器的PWM占空比周期值。
5. 配置并启动Timer2：
 - 清除TMR2IF中断标志位PIR1寄存器。见下面的注释。
 - 配置T2CON的T2CKPS位用Timer预分频值进行注册。
 - 通过设置TMR2ON来启用定时器T2CON寄存器的位。
6. 启用PWM输出引脚：
 - 等到定时器溢出，然后等待PIR1寄存器的TMR2IF位被置1。看到下面注意。
 - 通过清零功能启用CCP1引脚输出驱动器，相关的TRIS位。

注意： 为了发送一个完整的工作周期和上述第一个PWM输出的周期设置中必须包含步骤序列。如果以a开头并不重要在第一个输出上完成PWM信号，那么第6步可能会被忽略。

23.3.3 PWM周期

PWM周期由PR2寄存器指定定时器。PWM周期可以使用公式23-1。

公式23-1： PWM周期

$$PWM周期 = \frac{PR2}{T2OSC} \quad (TMR2 \text{ 预分频值})$$

注1： $TOSC = 1 / FOSC$

当TMR2等于PR2时，以下三个事件发生在下一个增量周期：

- TMR2被清除
- CCP1引脚置位。（例外：如果PWM的责任周期=0%，引脚不会被设置。）
- PWM占空比从CCPR1L锁存到CCPR1H。

注意： 定时器后分频器（见第21.1节“Timer2操作”）不用于确定PWM频率。

23.3.4 PWM占空比

PWM占空比通过写入10位指定值注册到多个寄存器：CCPR1L寄存器和CCP1CON寄存器的DC1B <1:0>位。该CCPR1L包含八个最高位和DC1B <1:0> CCP1CON寄存器的位包含两个LSb。CCP1CON的CCPR1L和DC1B <1:0>位寄存器可以随时写入。工作周期直到该时间段之后，值才被锁存到CCPR1H完成（即，PR2和TMR2之间的匹配寄存器发生）。在使用PWM时，CCPR1H寄存器是只读的。

公式23-2用于计算PWM脉冲宽度。

公式23-3用于计算PWM占空比。

公式23-2： 脉冲宽度

$$脉冲宽度 = \frac{f_{CCPR1L} \cdot CCP1CON \langle 5:4 \rangle}{T_{OSC}} \quad (TMR2 \text{ 预分频值})$$

公式23-3： 责任周期比率

$$占空比 = \frac{f_{CCPRxL} \text{ 这为 } CCPxCON \langle 5:4 \rangle}{4PRx + 1}$$

CCPR1H寄存器和一个2位内部锁存器用于双重缓冲PWM占空比。这一倍缓冲对于无故障的PWM操作至关重要。

8位定时器TMR2寄存器连接在一起2位内部系统时钟（FOSC）或2位预分频器，创建10位时基系统。如果Timer2预分频比设置为1:1，则使用时钟。

当10位时基与CCPR1H和2位锁存，则CCP1引脚被清零（请参阅图23-4）。

PIC12F / LF1822 / 16F / LF1823

23.3.5 PWM分辨率

决议决定了可用税的数量
周期一段时间.例如, 10位分辨率
将导致1024个离散占空比, 而一个8位
分辨率将导致256个离散占空比.

PR2时, 最大PWM分辨率为10位
255.该决议是PR2寄存器的功能
值如公式23-4所示.

公式23-4: PWM分辨率

$$\text{分辨率} = \frac{\text{周期} \times \text{PR2} + 1}{\text{周期}} \text{位}$$

注意: 如果脉宽值大于
周期分配的PWM引脚将会
保持不变.

表23-4: 示例PWM频率和分辨率 (F OSC = 32 MHz)

PWM频率	1.95 kHz	7.81千赫	31.25 kHz	125 kHz	250千赫	333.3千赫
定时器预分频比 (1, 4, 16)	16	4	1	1	1	1
PR2值	为0xFF	为0xFF	为0xFF	0x3F的	为0x1F	0x17
最大分辨率 (位)	10	10	10	8	7	6.6

表23-5: 示例PWM频率和分辨率 (F OSC = 20 MHz)

PWM频率	1.22 kHz	4.88千赫	19.53 kHz	78.12千赫	156.3千赫	208.3千赫
定时器预分频比 (1, 4, 16)	16	4	1	1	1	1
PR2值	为0xFF	为0xFF	为0xFF	0x3F的	为0x1F	0x17
最大分辨率 (位)	10	10	10	8	7	6.6

表23-6: 示例PWM频率和分辨率 (F OSC = 8 MHz)

PWM频率	1.22 kHz	4.90 kHz	19.61 kHz	76.92千赫	153.85千赫	200.0千赫
定时器预分频比 (1, 4, 16)	16	4	1	1	1	1
PR2值	0x65	0x65	0x65	0x19	0x0C	×09
最大分辨率 (位)	8	8	8	6	五	五

www.wlxmall.com

23.3.6 在睡眠模式下操作

在休眠模式下，TMR2寄存器不会递增并且模块的状态不会改变。如果CCP1引脚正在推动价值，它将继续推动该价值。当设备唤醒时，TMR2将继续运行以前的状态。

23.3.7 系统时钟的变化频率

PWM频率来源于系统时钟频率。系统时钟频率的任何变化将导致PWM频率的改变。看到第5.0节“振荡器模块（带失效保护时钟监视器）”了解更多详情。

23.3.8 重置的影响

任何重置都将强制所有端口进入输入模式，CCP注册到它们的复位状态。

表23-7: 与标准PWM相关的寄存器汇总

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
CCP1CON	P1M <1: 0>		DC1B <1: 0>		CCP1M <3: 0>				221
INTCON	GIE	PEIE	TMR0IE	INTE	IOCFIF	TMR0IF	INTF	IOCFIF	89
PIE1	TMR1GIE	—死	RCIE	TXIE	SSP1IE	CCP1IE	TMR2IE	TMR1IE	90
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSP1IF	CCP1IF	TMR2IF	TMR1IF	92
PR2	Timer2周期寄存器								184 *
T2CON	-	T2OUTPS <3: 0>				TMR2ON	T2CKPS <: 0> 1		186
TMR2	Timer2模块寄存器								184
TRISA	-	-	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	121
TRISC (1)	-	-	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	125

图注: - =未实现的位置，读为0。阴影单元不被PWM使用。

* 页面提供注册信息。

注1: 仅限PIC16F / LF1823。

23.4 PWM (增强模式)

增强型PWM模式产生一个脉冲宽度调制 (PWM) 信号最多四个不同的输出具有高达10位分辨率的引脚。期间，责任周期和分辨率由以下控制寄存器：

- PR2寄存器
- T2CON寄存器
- CCPR1L寄存器
- CCP1CON寄存器

ECCP模块具有以下附加PWM控制自动关机，自动重启，死区延迟和PWM转向模式：

- CCP1AS寄存器
- PSTR1CON寄存器
- PWM1CON寄存器

增强型PWM模块可以生成以下内容四种PWM输出模式：

- 单一PWM
- 半桥PWM
- 全桥PWM (仅限PIC16F / LF1823)
- 带PWM转向模式的单PWM

要选择增强型PWM输出模式，P1M位必须配置CCP1CON寄存器的值适当。

PWM输出与I/O引脚复用，指定为P1A，P1B，P1C和P1D的极性。PWM引脚是可配置的，并通过设置来选择位 CCP1M <3: 0> 在该 CCP1CON 寄存器适当。

图23-5显示了一个简化块的例子增强型PWM模块图。

表23-8显示了各种引脚分配增强型PWM模式。

- 注1：相应的TRIS位必须为清除以启用PWM输出 CCP1引脚。
- 2：清除 CCP1CON 寄存器放弃对 CCP1 引脚的控制。
 - 3：增强型 PWM 中不使用任何引脚模式可用于备用引脚功能，如果适用的话。
 - 4：到避免该代的一个 PWM 时的波形不完整首先启用，ECCP 模块等待直到之前一个新的 PWM 周期开始产生 PWM 信号。

图23-5： 示例增强型PWM模式的简化框图

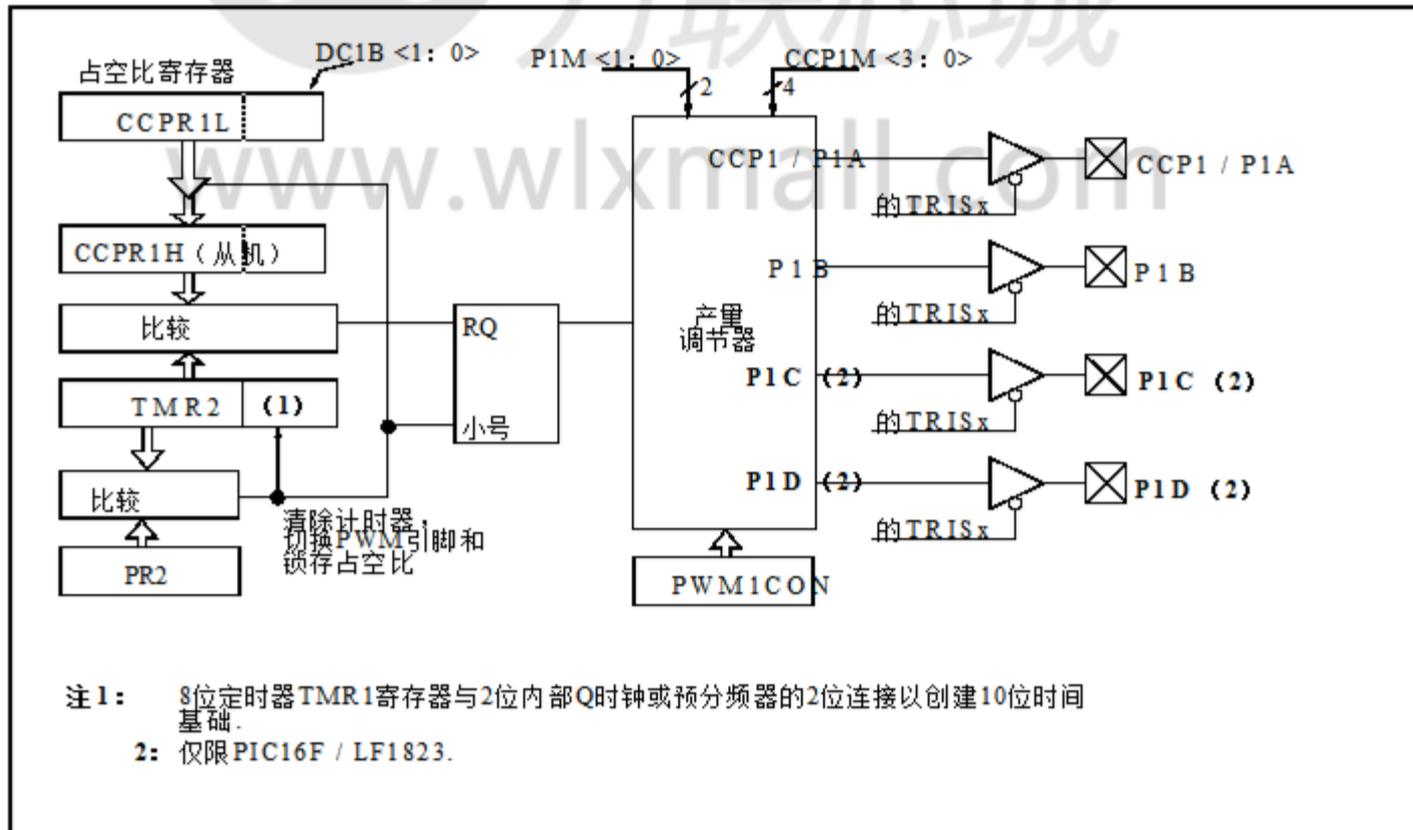


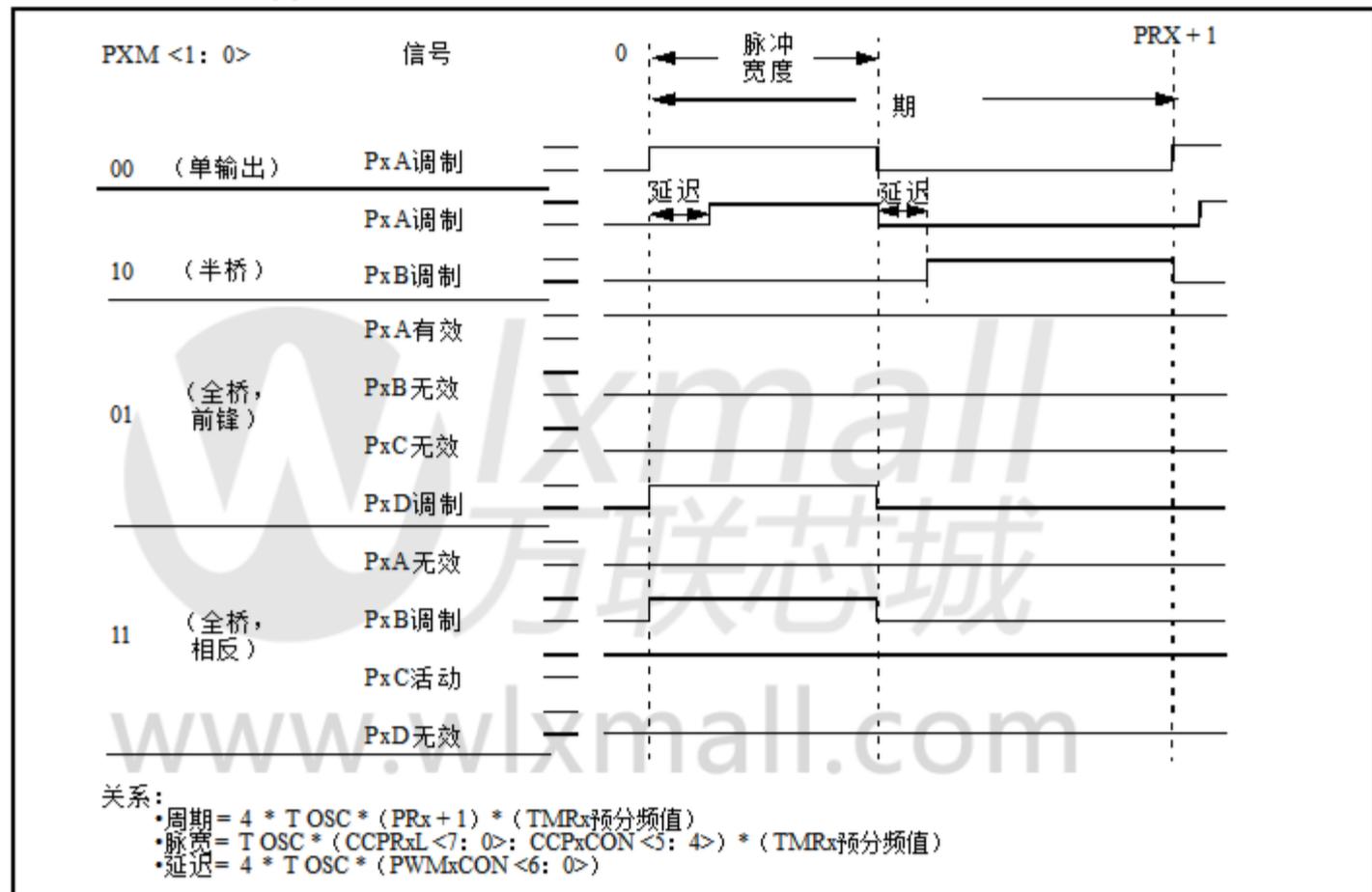
表23-8: 各种PWM增强模式的引脚分配示例

ECCP模式	P1M <1: 0>	CCP1 / P1A	P1B	P1C (2)	P1D (2)
单	00	是 (1)	是 (1)	是 (1)	是 (1)
半桥	10	是	是	没有	没有
全桥, 正向 (2)	01	是	是	是	是
全桥, 反向 (2)	11	是	是	是	是

注1: PWM转向启用单模式输出.

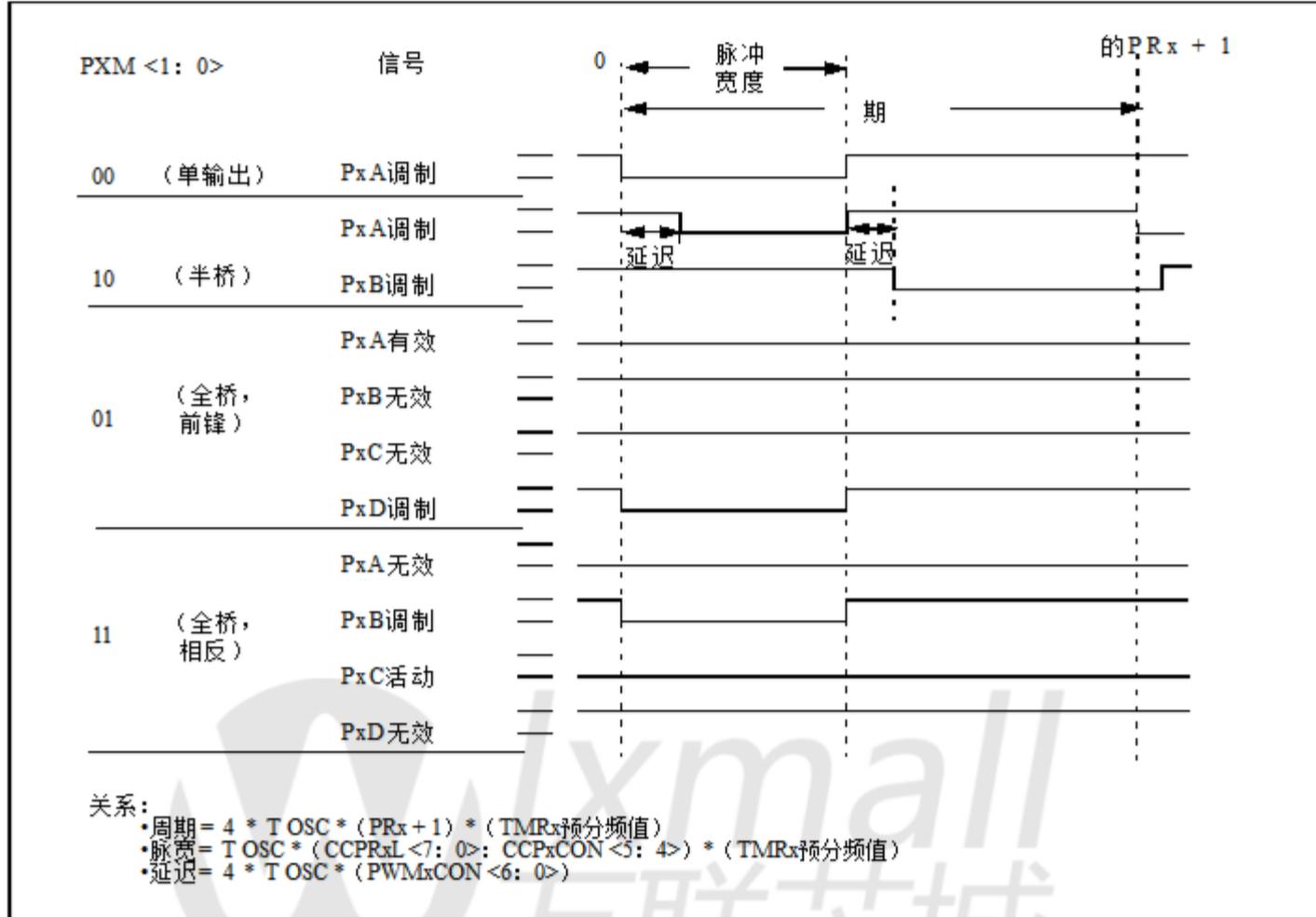
2: 仅限PIC16F / LF1823.

图23-6: 示例PWM (增强型) 输出关系 (ACTIVE-HIGH 州)



PIC12F / LF1822 / 16F / LF1823

图23-7: 示例增强的PWM输出关系（低电平有效状态）



23.4.1 半桥模式

在半桥模式下，两个引脚用作输出推动推拉负载。PWM输出信号被输出在CCP1 / P1A引脚上，而互补PWM输出信号通过P1B引脚输出（见图23-9）。此模式可用于半桥应用程序，如图23-9所示，或者对于全桥应用，四个电源开关正在被调制两个PWM信号。

在半桥模式下，可编程死区延迟可以用来防止Half-桥功率器件。PDC的<6: 0>位的值PWM1CON寄存器设置指令的数量在输出被驱动为有效之前的周期。如果值是大于占空比，相应的输出保持不活动中。该整个周期。看到第23.4.5节“可编程死区延迟模式”以了解死区延迟的更多细节操作。

由于P1A和P1B输出与多路复用PORT数据锁存器，相关的TRIS位必须被清除以将P1A和P1B配置为输出。

图23-8: HALF-BRIDGE PWM输出

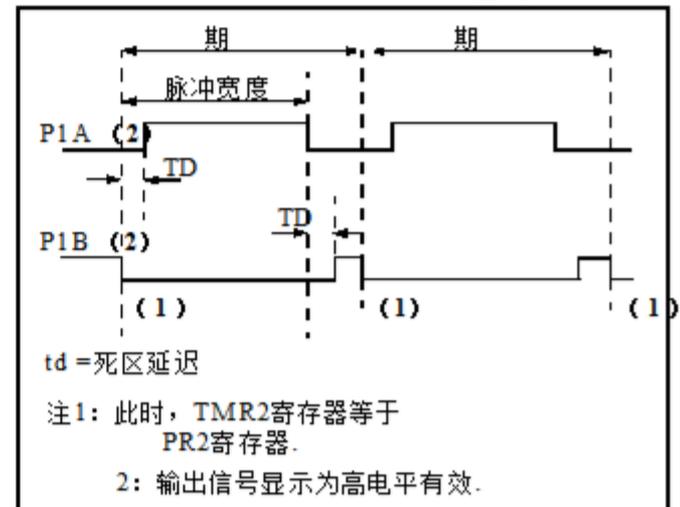
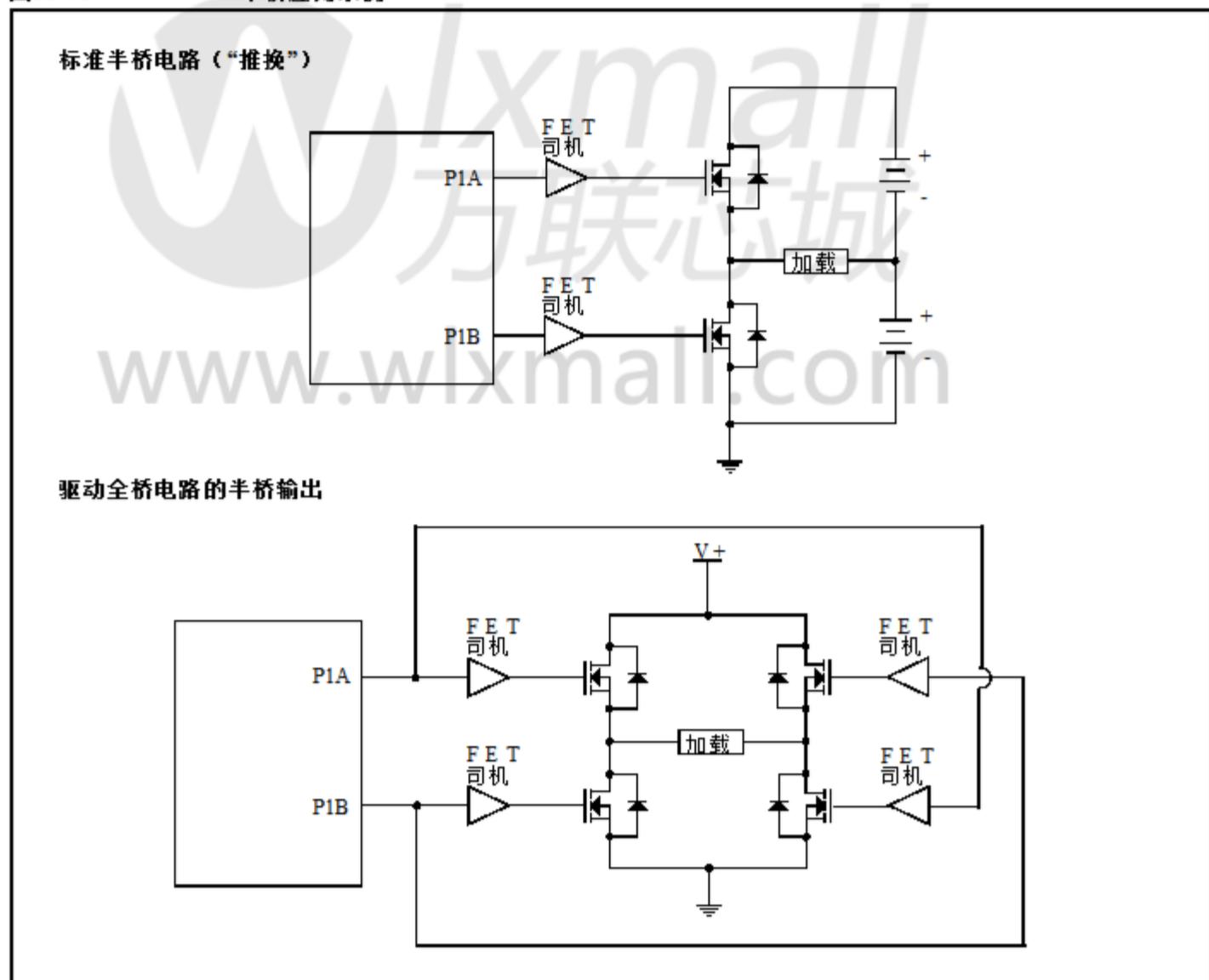


图23-9: 半桥应用示例



PIC12F / LF1822 / 16F / LF1823

23.4.2 全桥模式 (仅限PIC16F / LF1823)

在全桥模式下，所有四个引脚都用作输出。
全桥应用程序的一个示例如图所示。
图23-10。

在正向模式下，引脚CCP1 / P1A被驱动至其引脚
引脚P1D被调制，而P1B和P1C被调制
将如图所示被驱动到它们的无效状态
图23-11。

在反向模式下，P1C被驱动到其有效状态，
引脚P1B被调制，而P1A和P1D将被驱动
到它们的无效状态，如图23-11所示。

P1A, P1B, P1C和P1D输出与多路复用
PORT数据锁存器.相关的TRIS位必须
被清除以配置P1A, P1B, P1C和P1D
引脚作为输出。

图23-10: 全桥应用示例

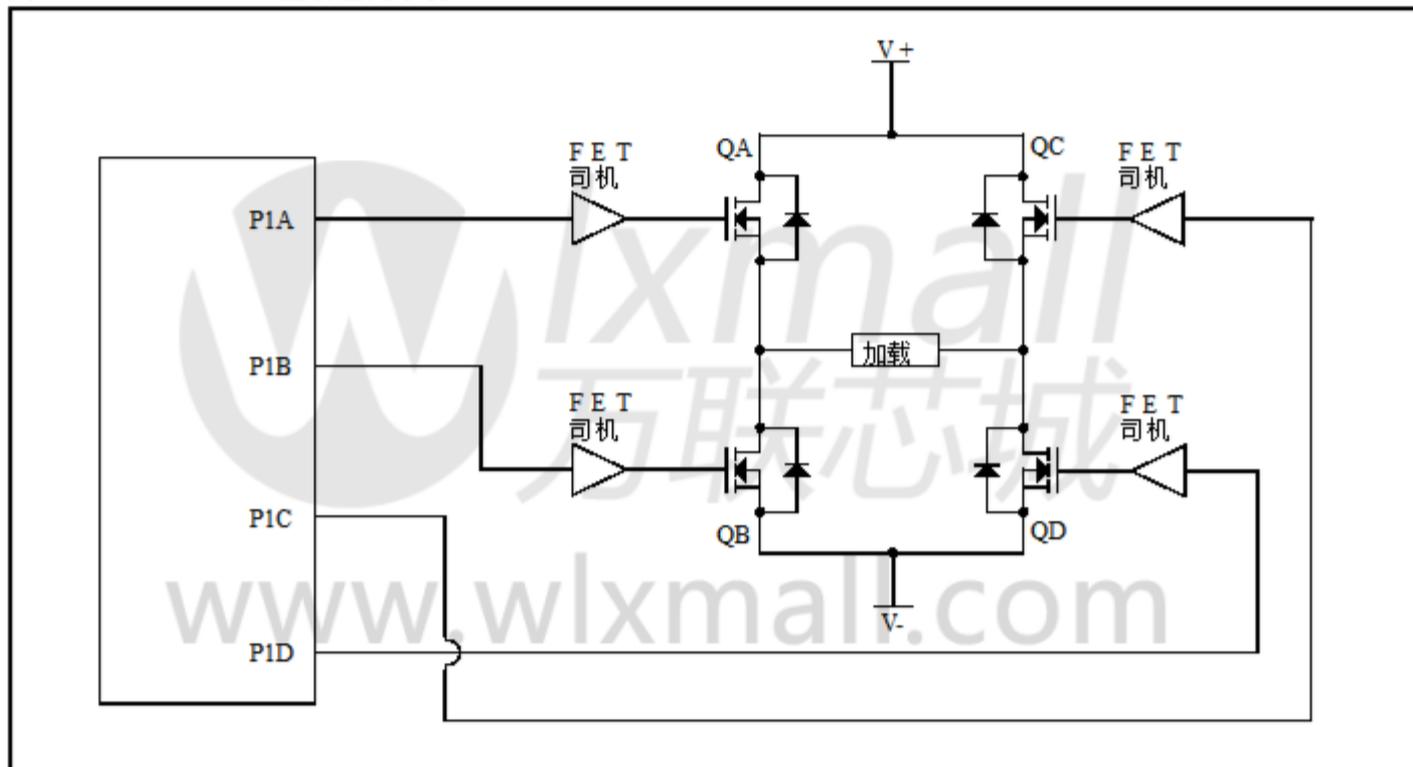
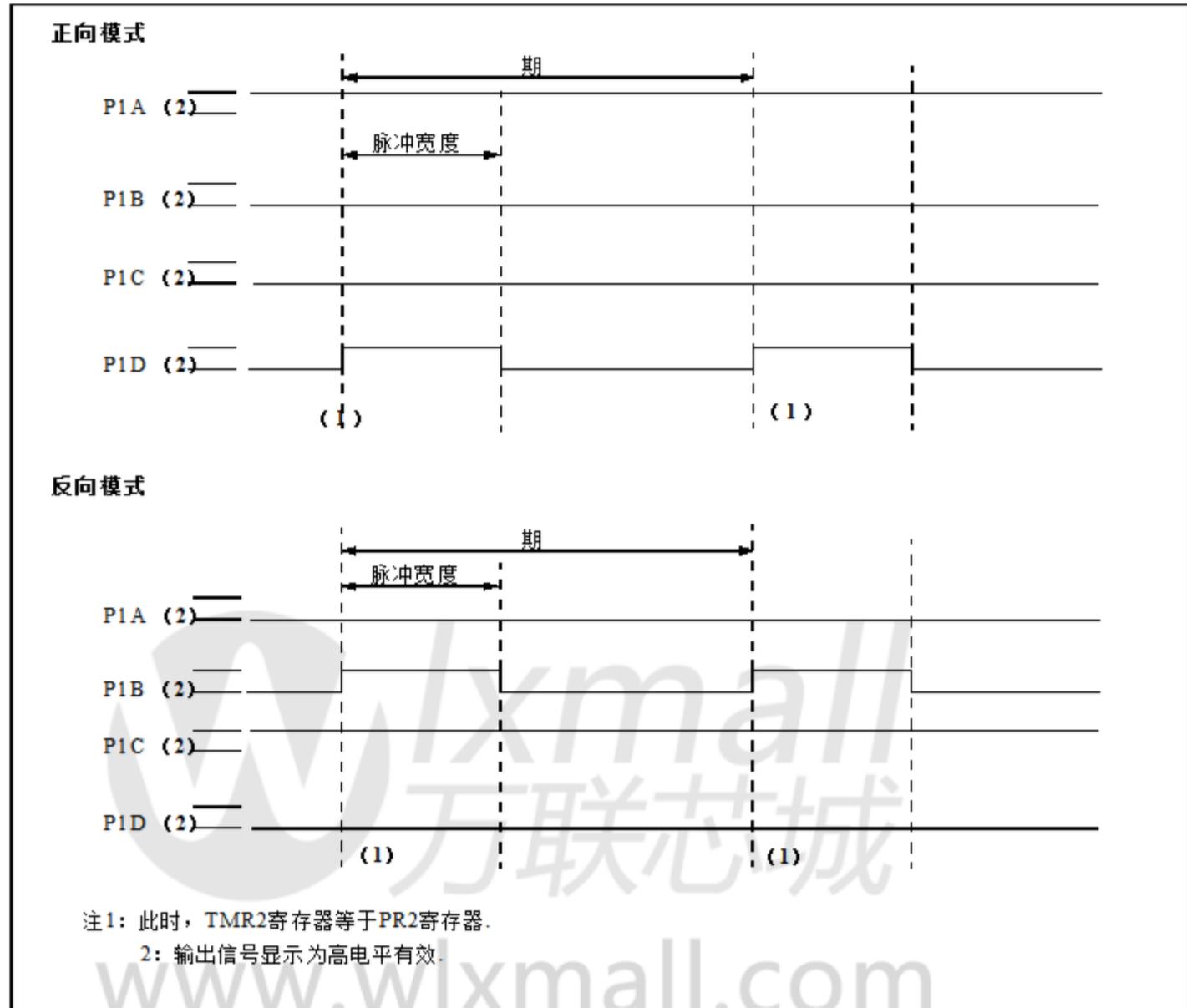


图23-11： 全桥PWM输出示例



23.4.2.1 全桥方向改变模式

在全桥模式下，CCP1CON中的P1M1位寄存器允许用户控制正向/反向方向。当应用程序固件更改时方向控制位，模块将更改为新的方向在下一个PWM周期。

通过更改软件来启动方向更改 CCP1CON寄存器的P1M1位。下列序列在结束之前发生四个定时器周期当前的PWM周期：

- 调制输出（P1B和P1D）被放置处于非活动状态。
- 关联的未调制输出（P1A和P1C）被切换到相反的驱动方向。
- PWM调制在开始时重新开始下一个时期。

有关此序列的图解，请参见图23-12。

全桥模式不提供死区延迟。由于一个输出是一次调制的，死区通常不需要延迟。有一种情况需要死区延迟。这个情况当以下两个条件都成立时会发生：

1. 当PWM输出的方向改变时输出的占空比处于或接近100%。
2. 电源开关的关闭时间，包括功率器件和驱动电路更大比开启时间短。

图23-13显示了PWM方向的一个例子从正向变为逆向，接近100%的关税周期。在这个例子中，在时间t1，输出P1A和P1D变为无效，而输出P1C变为活性。由于功率器件的关闭时间是比接通时间长，是直通电流将流过功率器件QC和QD（参见图2）

Figure 23-10) for the duration of 't'. The same power devices QA and QB will appear PWM direction from reverse to forward.

如果需要在高占空比时改变PWM方向对于应用程序来说，有两种可能的解决方案直通电流是：

1. 在一个PWM周期内降低PWM占空比在改变方向之前。
2. 使用可以关闭开关的开关驱动器比驱动他们更快。

其他选项可防止直通电流存在。

图23-12: PWM方向改变的例子

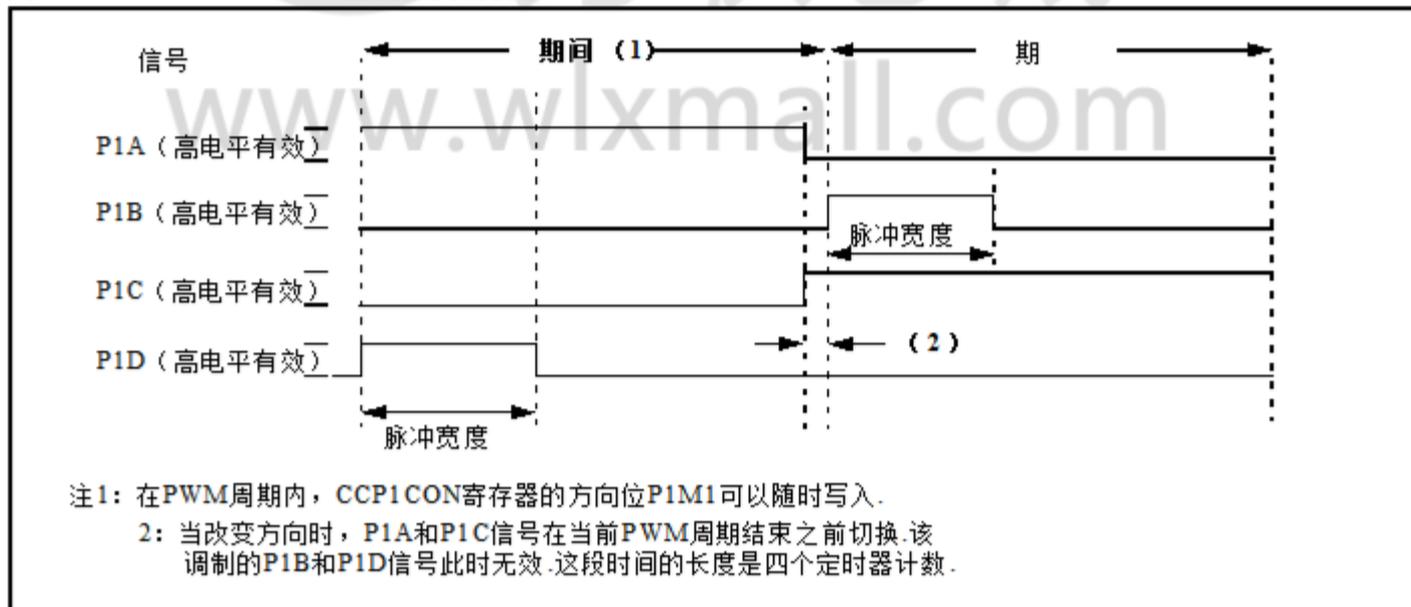
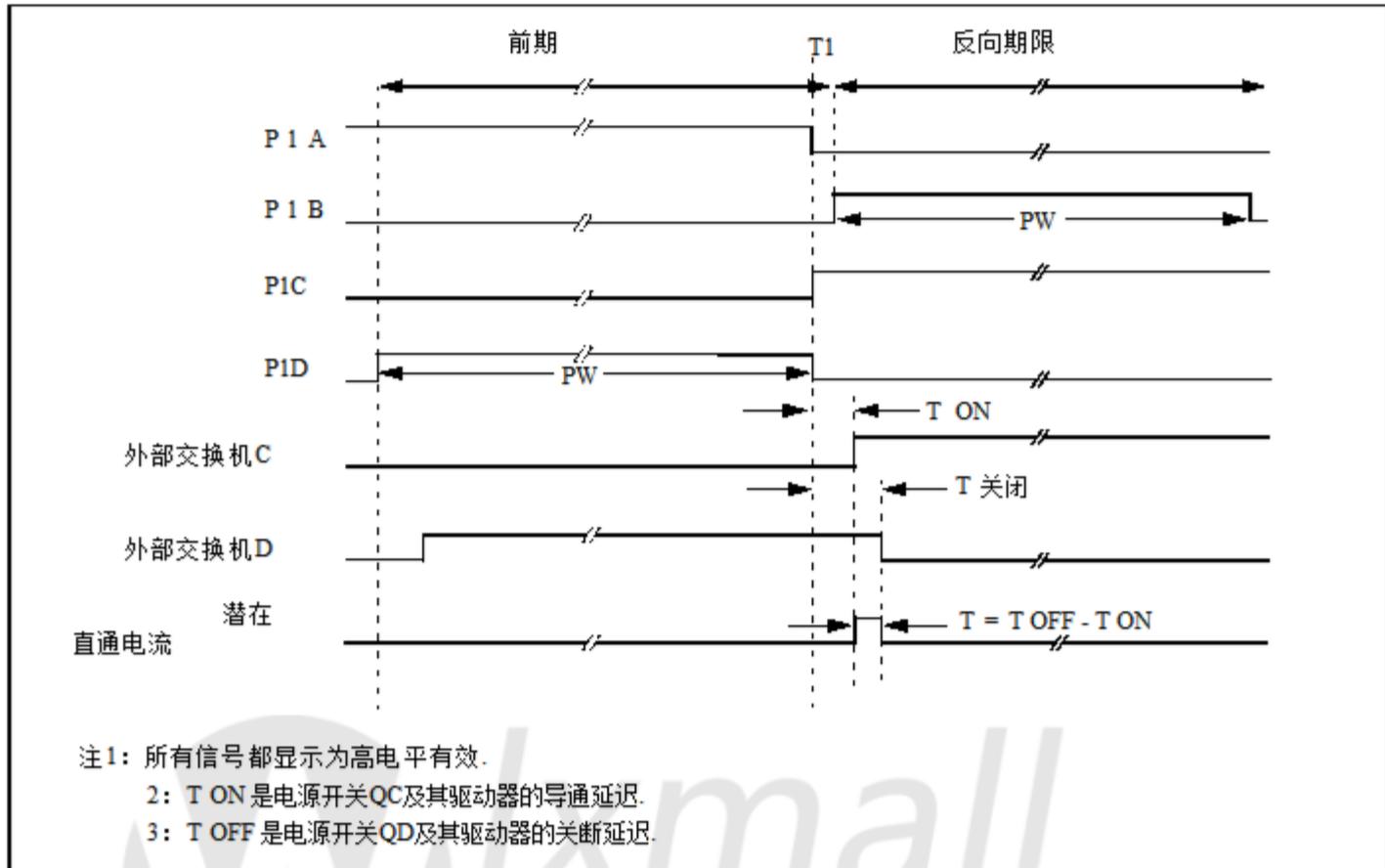


图23-13: 在100%占空比附近改变PWM方向的例子



23.4.3 增强型PWM自动 - 关闭模式

PWM模式支持一种自动关闭模式。当外部禁用PWM输出时，关机事件发生。自动关机模式的地方，PWM输出引脚进入预定状态。这个模式用于帮助防止PWM损坏应用程序。

自动关闭源使用 CCP1AS寄存器的 CCP1AS <2: 0> 位。关机事件可能由以下情况产生：

- INT引脚上的逻辑“0”
- 比较器C1
- 在固件中设置 CCP1ASE 位

关断条件由 CCP1ASE 指示（自动关闭事件状态）位 CCP1AS register. If the bit is a '0', the PWM pins are operating normally. If the bit is a '1', the PWM outputs are in the 关机状态.

发生关机事件时，会发生两件事情：

The CCP1ASE bit is set to '1'. The CCP1ASE will 保持置位状态，直到在固件中清除或自动重启发生（参见第23.4.4节“自动重启模式”）。

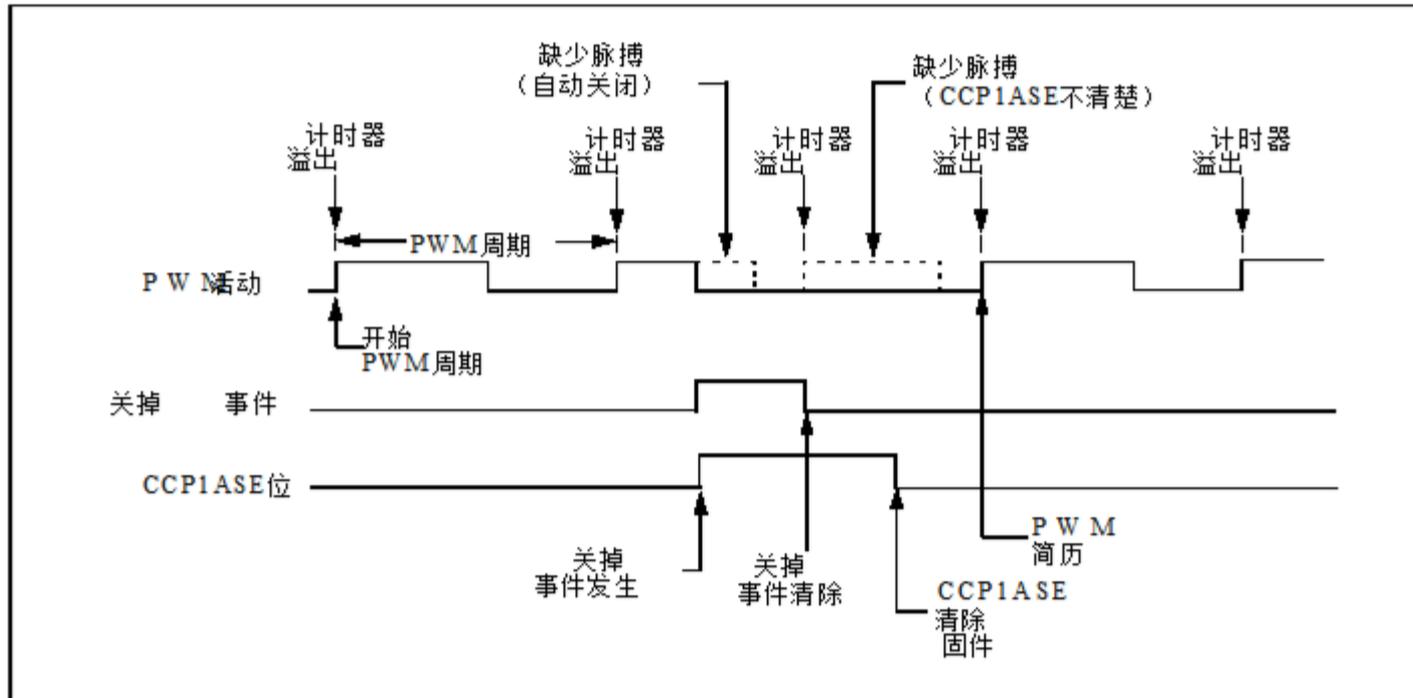
使能的PWM引脚异步放置在他们的关闭状态。PWM输出引脚是分组成对[P1A / PIC]和[P1B / P1D]。国家

每个引脚对的电压由 PSS1AC 和 CCP1AS寄存器的 PSS1BD 位。每个引脚对都可以被置于三种状态之一：

- 驱动逻辑“1”
- Drive logic “0”
- 三态（高阻抗）

- 注1: 自动关闭条件是电平 - 而不是基于边缘的信号。只要该级别存在，关机将持续。
- 2: 禁止写入 CCP1ASE 位 而 一个 自动关机 条件 仍然存在。
 - 3: 一旦有自动关机条件 被移除并且 PWM 重启 (通过固件或自动重新启动) PWM信号将始终在重新启动 下一个PWM周期开始。

图23-14: PWM自动关闭和固件重启 (PIRSEN = 0)

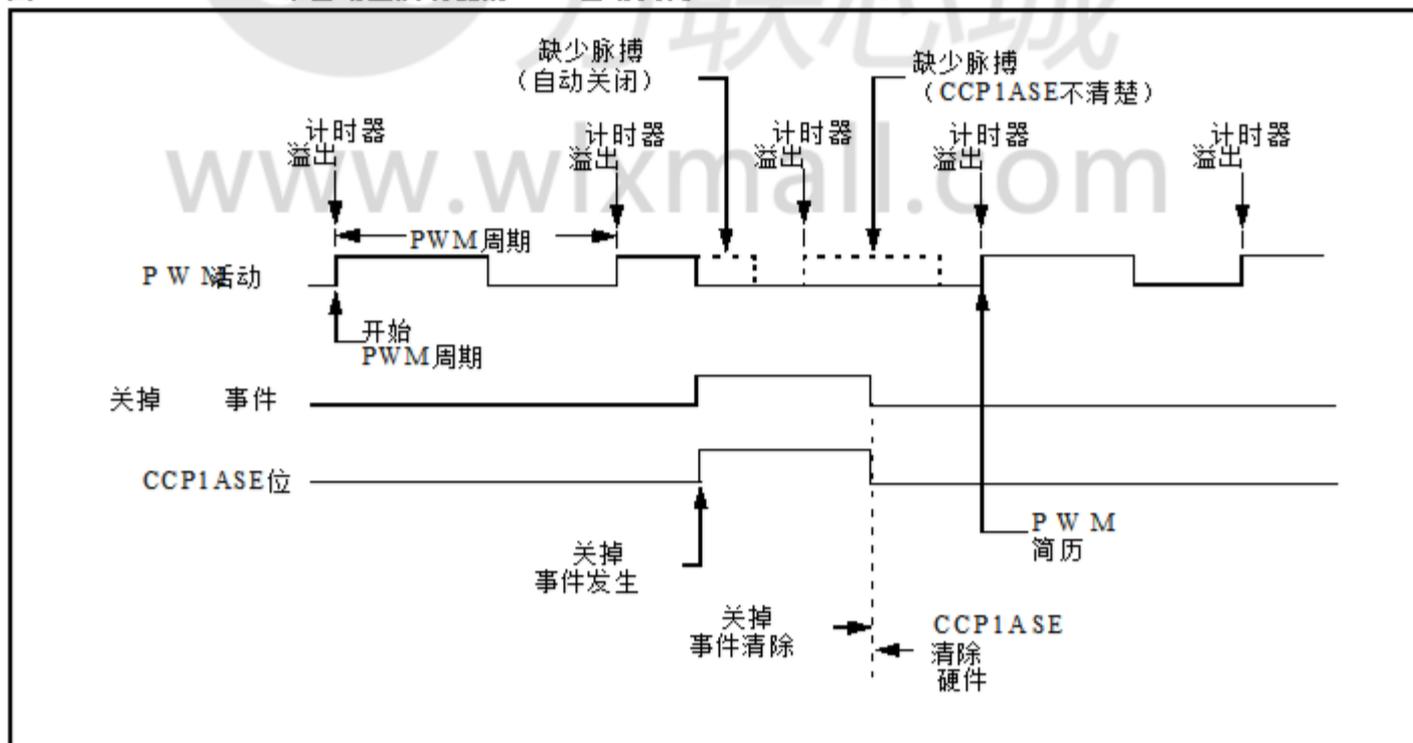


23.4.4 自动重启模式

增强型PWM可以配置为自动 - 一旦自动关机, 立即重启PWM信号条件已被删除. 自动重启由启用将PWM1CON寄存器中的PIRSEN位置1.

如果启用自动重启, 则CCP1ASE位将保持不变只要自动关闭条件激活就设置. 当自动关闭条件被删除时, CCP1ASE位将通过硬件清零并正常操作将恢复.

图23-15: 带自动重启功能的PWM自动关闭 (PIRSEN = 1)



23.4.5 可编程死区 延迟模式

在所有电源开关的半桥应用中
在PWM频率, 功率下进行调制
开关通常需要更多的时间来关闭而不是
打开. 如果上部和下部电源开关都是
在同一时间切换 (一个打开, 和
其他关闭), 两个开关可能短路
一段时间直到一个开关完全关闭.
在这个短暂的时间间隔内, 非常高的电流
通过电流) 将流过两个电源开关,
缩短桥梁供应. 为了避免这种可能
破坏性的直通电流从中流过
开关, 打开任一电源开关
通常延迟到允许另一个开关
完全关闭.

在半桥模式下, 数字可编程死区 -
带延迟可用于避免直通电流
从破坏电桥电源开关. 延时
发生在从非激活状态的信号转变处
到活动状态. 插图如图23-16所示.
相关PWM1CON的低七位
寄存器 (寄存器23-3) 按照条件设置延迟时间
的单片机指令周期 (T_{CY}或4T_{OSC}).

图23-16: HALF-
BRIDGE PWM输出

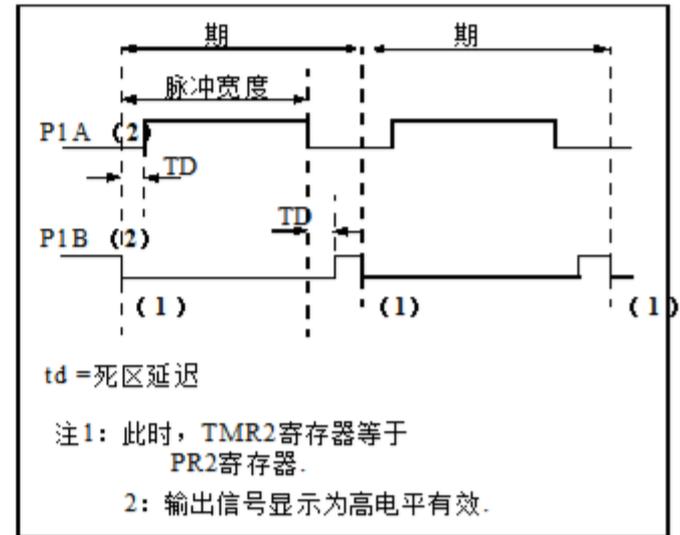
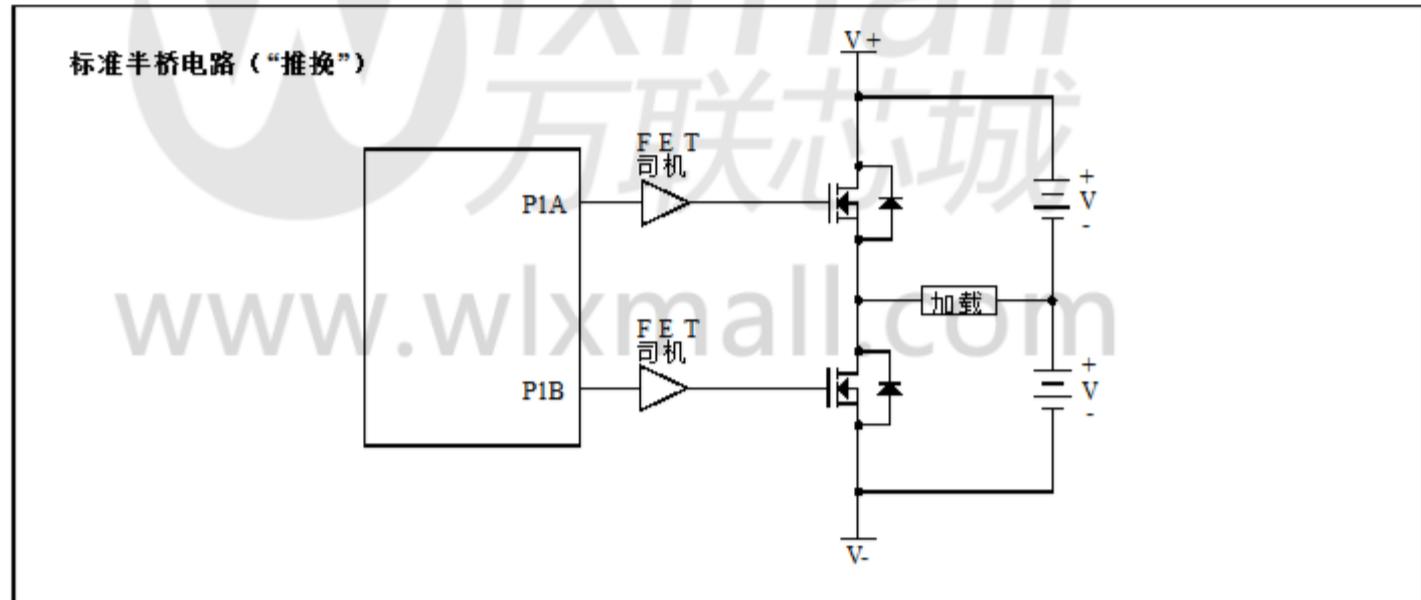


图23-17: 半桥应用示例



PIC12F / LF1822 / 16F / LF1823

23.4.6 PWM转向模式

在单输出模式下，PWM转向允许任何一种PWM引脚为调制信号。另外，相同的PWM信号可以同时用于打开多个引脚。

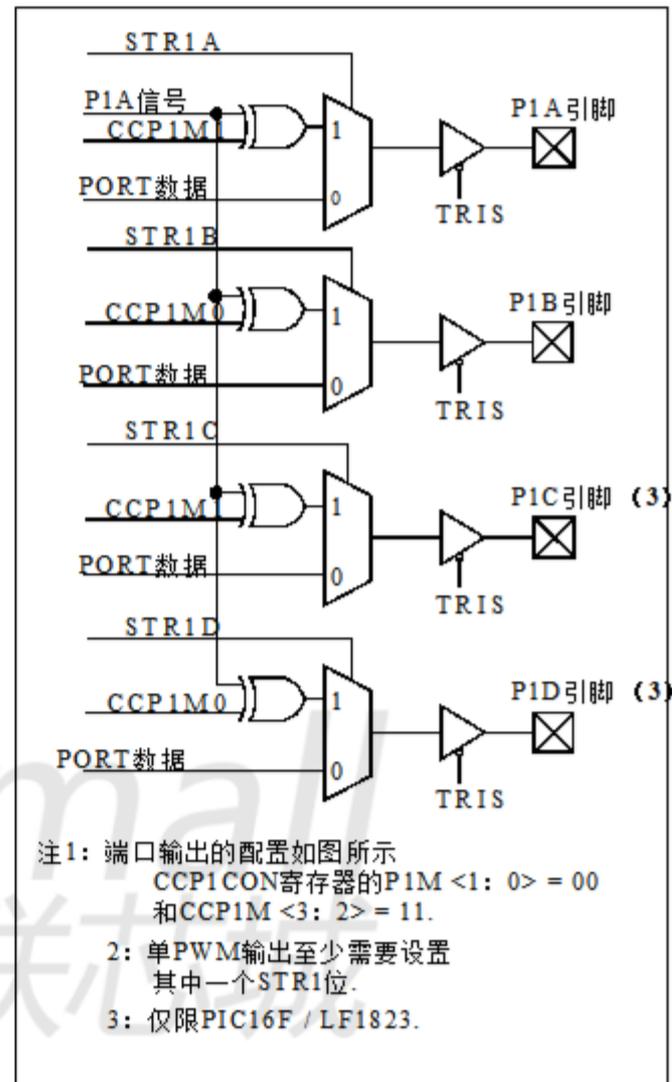
一旦该单输出模式是选（ $CCP1M \langle 3: 2 \rangle = 11$ 和 $P1M \langle 1: 0 \rangle = 00$ CCP1CON寄存器），用户固件可以带出相同的PWM信号给一个，两个，三个或四个输出引脚通过设置适当的STR1位 PSTR1CON寄存器，如表23-8所示。

注意： 相关的TRIS位必须设置为 output ('0') to enable the pin output driver 以查看引脚上的PWM信号。

当PWM转向模式激活时，CCP1CON寄存器的 $CCP1M \langle 1: 0 \rangle$ 位决定输出引脚的极性。

PWM自动关闭操作也适用于PWM转向模式，如第23.4.3节所述“增强型PWM自动关闭模式”。自动-关机事件只会影响具有PWM的引脚输出启用。

图23-18： 简化转向框图



23.4.6.1 转向同步

PSTR1CON寄存器的STR1SYNC位给出用户有两种选择转向事件的时间 happen. When the STR1SYNC bit is '0', the steering event will occur at the end of the instruction. In this case, the output signal from the output pin may be incomplete PWM waveform. This operation is very useful when the user needs to delete the PWM signal from the pin.

When the STR1SYNC bit is '1', the effective steering update will occur at the start of the next PWM period. In this case, the output pin will always produce a complete PWM waveform.

图23-19和23-20说明了时序图 PWM转向取决于STR1SYNC 设置.

23.4.7 启动考虑

当使用任何PWM模式时，应用程序硬件必须使用适当的外部上拉和/或 PWM输出引脚上的下拉电阻.

CCP1CON寄存器的CCP1M <1: 0>位允许用户选择是否输出PWM信号 每一对PWM输出均为高电平有效或低电平有效 引脚 (P1A / P1C和P1B / P1D). PWM输出 必须在PWM引脚输出之前选择极性

司机 是 启用. 更改 该 极性 配置PWM引脚输出驱动器 不建议使用，因为它可能导致 损坏应用电路.

P1A, P1B, P1C和P1D输出锁存器可能不是在PWM模块处于正确状态时 初始化. 开启PWM引脚输出驱动器 与增强型PWM模式同时发生 损坏应用电路. 增强型PWM 必须在正确的输出模式下启用模式 在使能PWM之前完成一个完整的PWM周期 引脚输出驱动器. 完成一个完整的PWM周期 由PIR1寄存器的TMR2IF位指示 被设置为第二PWM周期开始.

注意： 当微控制器被释放时 复位时，所有的I/O引脚都处于高电平状态， 阻抗状态. 外部电路 必须保持电源开关装置处于 关状态直到微控制器驱动 具有适当信号电平的I/O引脚或 激活PWM输出.

图23-19: 指令结束时的转向事件示例 (STR1SYNC = 0)

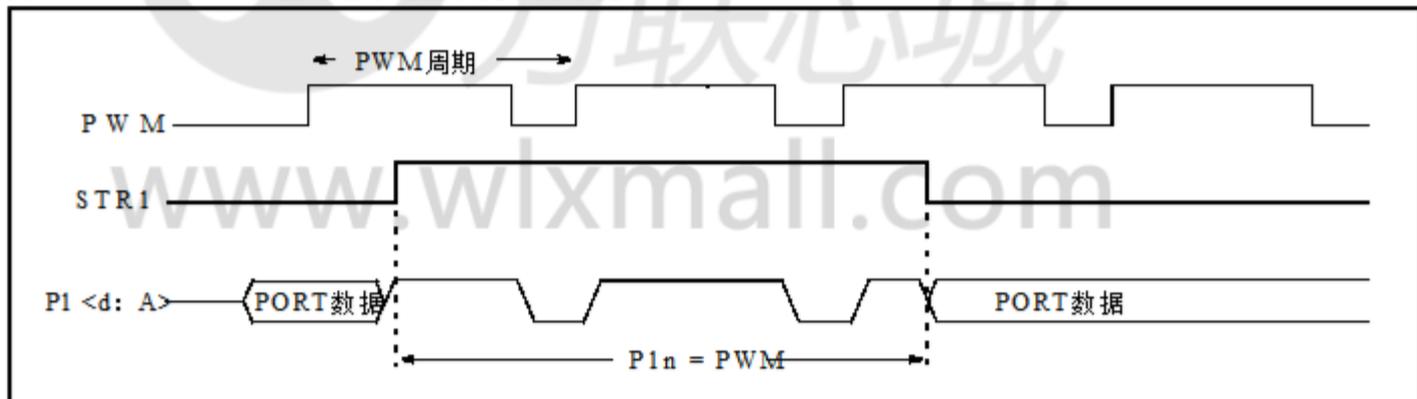
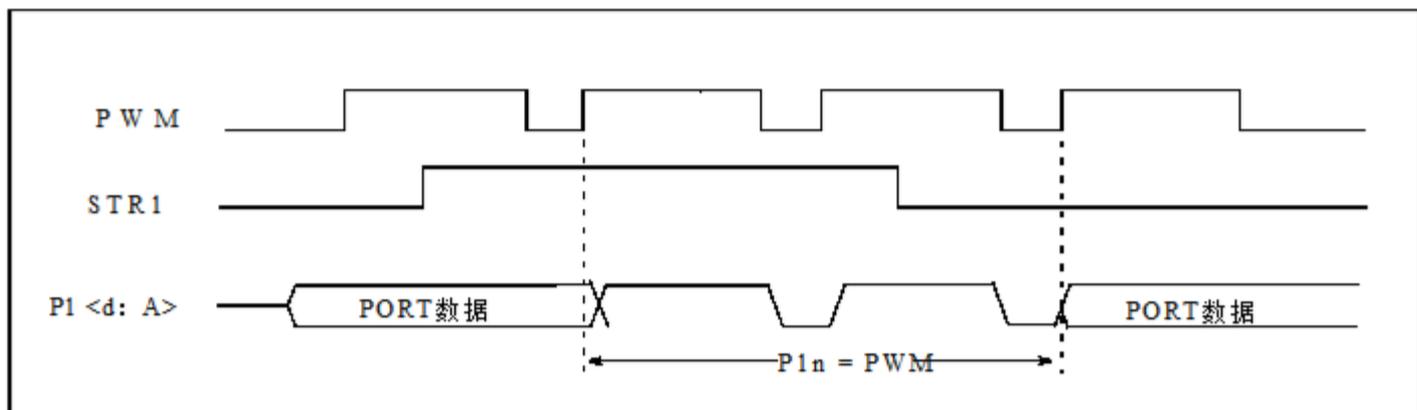


图23-20: 指导开始时的转向事件示例 (STR1SYNC = 1)



PIC12F / LF1822 / 16F / LF1823

表23-9: 与增强型PWM相关的寄存器汇总

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
CCP1CON	P1M <1: 0>		DC1B <1: 0>		CCP1M <3: 0>				221
CCP1AS	CCP1ASE	CCP1AS <2: 0>			PSS1AC <1: 0>		PSS1BD <1: 0>		222
INTCON	GIE	PEIE	TMR0IE	INTE	IOCFIE	TMR0IF	INTF	IOCFIF	89
PIE1	TMR1GIE	—死	RCIE	TXIE	SSP1IE	CCP1IE	TMR2IE	TMR1IE	90
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSP1IF	CCP1IF	TMR2IF	TMR1IF	92
PR2	Timer2周期寄存器								184 *
PSTR1CON	-	-	-	STR1SYNC	STR1D	STR1C (1)	STR1B	STR1A	224
PWM1CON	P1RSEN	P1DC <6: 0>							223
T2CON	-	T2OUTPS <3: 0>				TMR2ON	T2CKPS <: 0> 1		186
TMR2	Timer2模块寄存器								184
TRISA	-	-	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	121
TRISC (1)	-	-	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	125

图注: - =未实现的位置, 读为0.阴影单元不被PWM使用.

* 页面提供注册信息.

注1: 仅限PIC16F / LF1823.



注册23-1: CCP1CON: CCP1控制寄存器

R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0
P1M <1: 0> (1)		DC1B <1: 0>		CCP1M <3: 0>			
位7							位0

传说:

R =可读位

W =可写位

U =未用位, 读为0

u =位不变

x =位未知

-n / n = POR和BOR时的值/所有其他复位时的值

'1' = Bit is set

'0' = Bit is cleared

位7-6 P1M <1: 0>: 增强型PWM输出配置位 (1)

捕捉模式:

没用过

比较模式:

没用过

PWM模式:

如果CCP1M <3: 2> = 00, 01, 10:

xx = P1A分配为捕捉/比较输入; P1B, P1C, P1D分配为端口引脚 (1)

如果CCP1M <3: 2> = 11:

00 =单输出; P1A调制; P1B, P1C, P1D分配为端口引脚

01 =正向全桥输出; P1D调制; P1A有效; P1B, P1C无效 (1)

10 =半桥输出;用死区控制调制的P1A, P1B; P1C, P1D分配为端口引脚

11 =全桥输出反向; P1B调制; P1C有效; P1A, P1D无效 (1)

位5-4 DC1B <1: 0>: PWM占空比的最低有效位

捕捉模式:

没用过

比较模式:

没用过

PWM模式:

这些位是PWM占空比的两个LSb. CCPR1L中有8个最高位.

比特3-0 CCP1M <3: 0>: ECCP1模式选择位

0000 =捕捉/比较/PWM关闭 (复位ECCP1模块)

0001 =保留

0010 =比较模式: 匹配时切换输出

0011 =保留

0100 =捕捉模式: 每个下降沿

0101 =捕捉模式: 每个上升沿

0110 =捕捉模式: 每4个上升沿

0111 =捕捉模式: 每16个上升沿

1000 =比较模式: 将ECCP1引脚初始化为低电平;在比较匹配时设置输出 (设置CCP1IF)

1001 =比较模式: 将ECCP1引脚初始化为高电平;比较匹配时清除输出 (设置CCP1IF)

1010 =比较模式: 仅产生软件中断; ECCP1引脚恢复到I/O状态

1011 =比较模式: 特殊事件触发 (CCP1复位TMR1, 置位CCP1IF位, 并开始A/D转换
如果A/D模块启用)

PWM模式:

1100 = PWM模式: P1A, P1C高电平有效; P1B, P1D高电平有效

1101 = PWM模式: P1A, P1C高电平有效; P1B, P1D低电平有效

1110 = PWM模式: P1A, P1C低电平有效; P1B, P1D高电平有效

1111 = PWM模式: P1A, P1C低电平有效; P1B, P1D低电平有效

注1: 仅限PIC16F / LF1823.

PIC12F / LF1822 / 16F / LF1823

注册23-2: CCPIAS: CCP1自动关闭控制寄存器

R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0
CCPIASE	CCPIAS <2: 0>		PSS1AC <1: 0>		PSS1BD <1: 0>		
位7							位0

传说:

R =可读位 W =可写位 U =未用位, 读为0
u =位不变 x =位未知 -n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set '0' = Bit is cleared

- 位7 CCPIASE: CCP1自动关闭事件状态位
1 =发生关机事件; CCP1输出处于关断状态
0 = CCP1输出正在工作
- 位6-4 CCIPAS <2: 0>: CCP1自动关闭源选择位
000 =禁用自动关机
001 =比较器C1输出低电平 (1)
010 =比较器C2输出低电平 (1,2)
011 =比较器C1或C2低电平 (1,2)
100 =INT引脚上的 V_{IL}
101 =INT引脚上的 V_{IL} 或比较器C1低电平 (1)
110 =INT引脚上的 V_{IL} 或比较器C2低 (1, 2)
111 =INT引脚上的 V_{IL} 或比较器C1或比较器C2低 (1, 2)
- 位3-2 PSS1AC <1: 0>: 引脚P1A和P1C关断状态控制位 (2)
00 = Drive pins P1A and P1C to '0' (2)
01 = Drive pins P1A and P1C to '1' (2)
1x =引脚P1A和P1C三态 (2)
- 比特1-0 PSS1BD <1: 0>: 引脚P1B和P1D关断状态控制位 (2)
00 = Drive pins P1B and P1D to '0'
01 = Drive pins P1B and P1D to '1'
1x =引脚P1B和P1D三态

注1: 如果C1SYNC被使能, 关闭将被Timer1延迟.
2: C2, P1C和P1D仅适用于PIC16F / LF1823.

注册23-3: PWM1CON: 增强型PWM控制寄存器

R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0
PIRSEN	P1DC <6: 0>						
位7							位0

传说:

R =可读位

W =可写位

U =未用位, 读为0

u =位不变

x =位未知

-n / n = POR和BOR的值/所有其他复位的值

'1' = Bit is set

'0' = Bit is cleared

位7

PIRSEN: PWM重启使能位

1 =自动关闭后, 一旦关闭事件发生, CCP1ASE位会自动清零
远; PWM会自动重启

0 =自动关闭时, CCP1ASE必须用软件清零以重新启动PWM

比特6-0

P1DC <6: 0>: PWM延迟计数位

P1DC1 = PWM信号预定时间之间的 $F_{OSC} / 4 (4 * T_{OSC})$ 周期数
应该转换为活动状态并且转换活动的实际时间

注1:

通过双速启动将LP复位为0, 并选择LP, XT或HS作为振荡器模式或故障保护模式已启用.



PIC12F / LF1822 / 16F / LF1823

注册23-4: PSTRICON: PWM转向控制寄存器 (1)

U-0	U-0	U-0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-1/1
-	-	-	STR1SYNC	STR1D	STR1C	STR1B	STR1A
位7							位0

传说:

R =可读位 W =可写位 U =未用位, 读为0
u =位不变 x =位未知 -n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set '0' = Bit is cleared

- 位7-5 未实现: 读为0
- 位4 STR1SYNC: 转向同步位
1 =在下一个PWM周期发生输出转向更新
0 =在指令周期边界开始时发生输出转向更新
- 位3 STR1D: 转向使能位D (2)
1 = P1D引脚具有CCP1M <1: 0>极性控制的PWM波形
0 = P1D引脚分配给端口引脚
- 位2 STR1C: 转向使能位C (2)
1 = P1C引脚具有CCP1M <1: 0>极性控制的PWM波形
0 = P1C引脚分配给端口引脚
- 位1 STR1B: 转向使能位B
1 = P1B引脚具有CCP1M <1: 0>极性控制的PWM波形
0 = P1B引脚分配给端口引脚
- 位0 STR1A: 转向使能位A
1 = P1A引脚具有CCP1M <1: 0>极性控制的PWM波形
0 = P1A引脚分配给端口引脚

注1: 只有当CCP1CON寄存器的CCP1M <3: 2> = 11和= 1时, PWM转向模式才可用
P1M <1: 0> = 00.

2: 仅限PIC16F / LF1823.

24.0 MASTER SYNCHRONOUS
串口模块

24.1 主SSP (MSSP1) 模块
概观

主同步串行端口 (MSSP1) 模块是一个串行接口, 可用于与其他人进行通信。外设或微控制器设备。这些外设器件可能是串行EEPROM, 移位寄存器, 播放驱动程序, A/D转换器等。MSSP1模块可以以两种模式之一操作:

- 串行外设接口 (SPI)
- 内部集成电路 (I2C™)

SPI接口支持以下模式和特征:

- 主模式
- 从模式
- 时钟奇偶校验
- 从选择同步 (仅限从模式)
- 从设备的菊花链连接

图24-1是SPI接口的框图模块。

图24-1: MSSP1框图 (SPI模式)

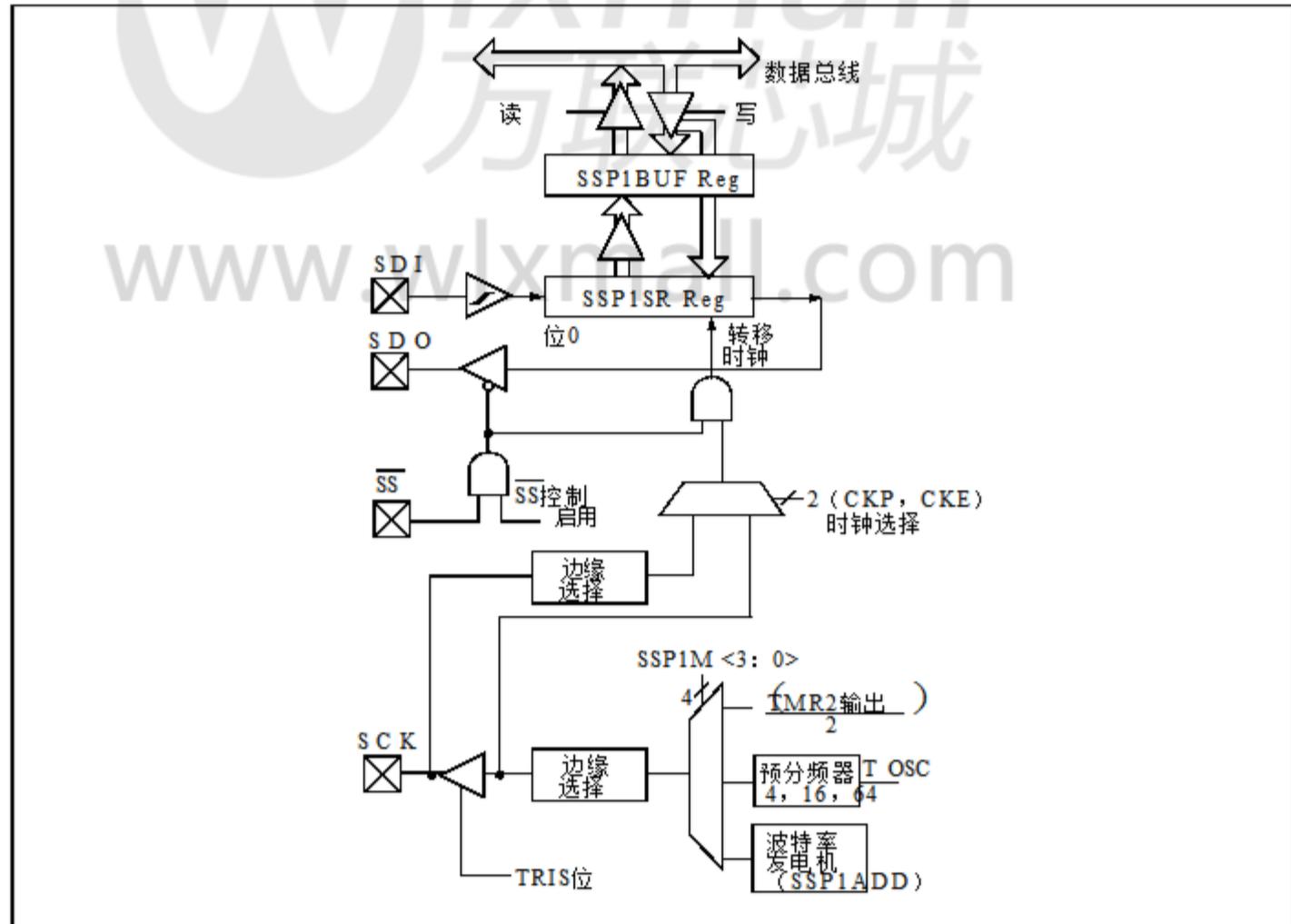
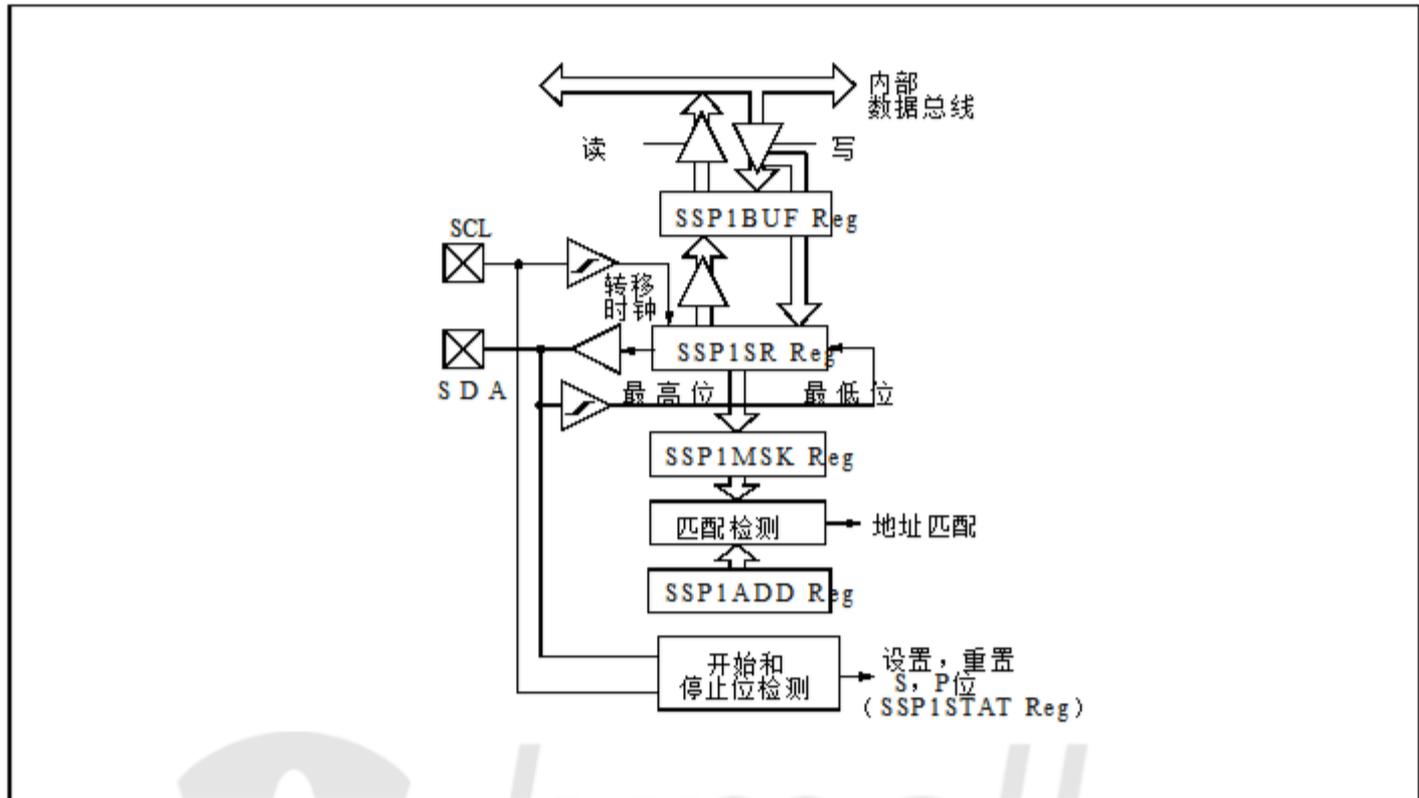


图24-3: MSSP1框图 (I2C™从模式)



lxmall
万联芯城
www.wxmall.com

24.2 SPI模式概述

串行外设接口 (SPI) 总线是一个同步串行数据通信总线以全双工模式运行。设备进行通信主设备的主/从环境发起沟通。从属设备是通过称为从选择的芯片选择进行控制。

SPI总线指定了四个信号连接:

- 串行时钟 (SCK)
- 串行数据输出 (SDO)
- 串行数据输入 (SDI)
- 从选择 (SS)

图24-1给出了MSSP1的框图模块工作在SPI模式下。

SPI总线使用一个主设备进行操作一个或多个从设备。当多个从设备被使用, 一个独立的从选择配置从主设备到每个设备都需要连接从属设备。

图24-4显示了a之间的典型连接主设备和多个从设备。

主站一次只能选择一个从站。大多数从站器件具有三态输出, 所以它们的输出信号当它们不是时, 似乎与公共汽车断开连接选择。

传输涉及两个移位寄存器, 8位大小, 一个在主人和一个在从属。与任一主设备或从设备, 数据总是被移位一次只输出一位, 最高位 (MSb) 首先向外移出。同时, 一个新的至少有效位 (LSb) 被移入同一个寄存器。

图24-5显示了两者的典型连接配置为主设备和从设备的处理器。

数据从两个移位寄存器中移出, 革命性的时钟边缘和门锁在相反的边缘的时钟。

主设备通过其SDO传输信息输出引脚连接到并由其接收从机的SDI输入引脚。从设备传输信息 - 在连接的SDO输出引脚上输出到主机的SDI输入引脚并由其接收。

要开始通信, 主设备首先发送输出时钟信号。主人和从属器件应配置为相同的时钟极性 - 性。

主设备通过发送开始传输移位寄存器中的MSb。从设备读取该位来自同一行, 并将其保存到LSb中移位寄存器的位置。

在每个SPI时钟周期期间, 一个全双工数据传输发生。这意味着, 虽然主人设备正在从移位寄存器发送MSb (开其SDO引脚), 并且从器件正在读取该位

将它保存为移位寄存器的LSb, 即从机设备也从其移位寄存器发出MSb (在其SDO引脚上) 并且主设备正在读取它并将其保存为其移位寄存器的LSb。

8位移出后, 主机和从机已经交换了寄存器值。

如果有更多的数据要交换, 移位寄存器是加载新的数据, 并且该过程重复进行。

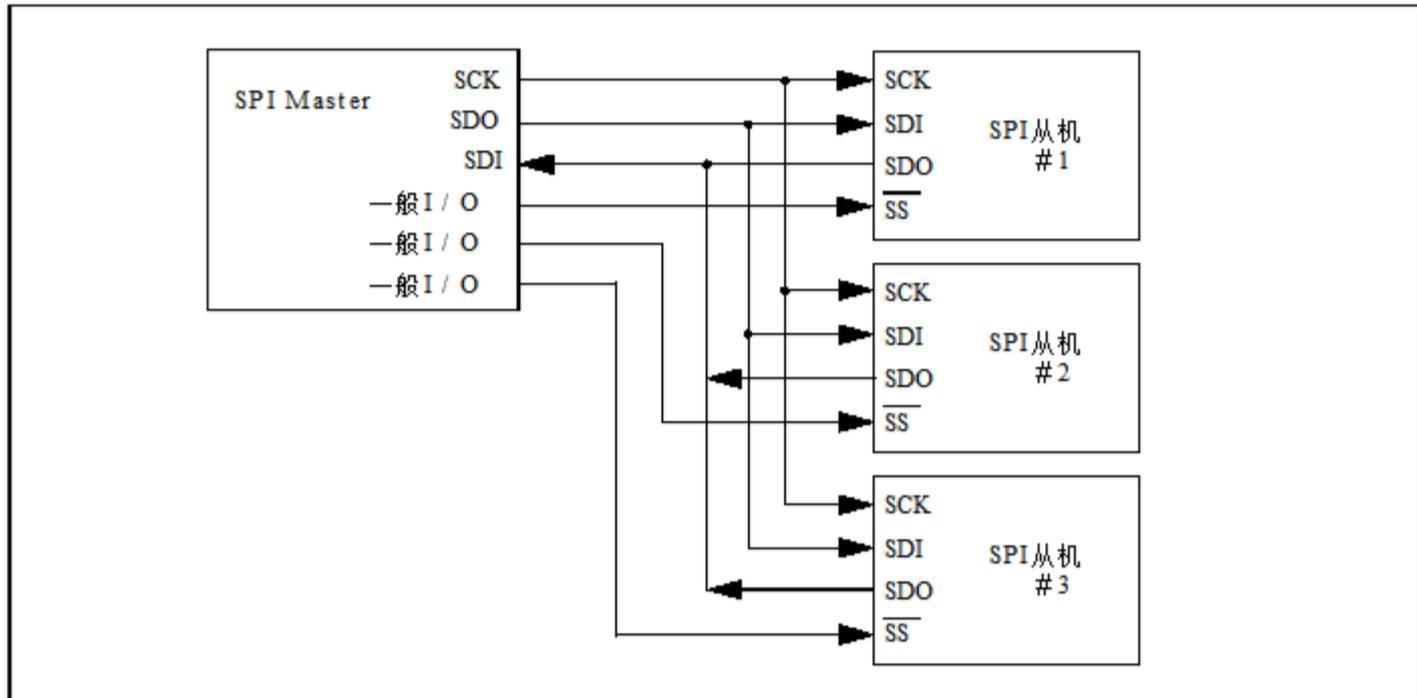
数据是否有意义 (虚拟数据), 取决于应用软件。这导致数据传输的三种情况:

- 主站发送有用数据, 从站发送虚拟数据数据。
- 主站发送有用的数据, 从站发送有用数据。
- 主站发送虚拟数据, 从站发送有用数据。

传输可能涉及任何数量的时钟周期。当没有更多的数据要传输时, 主设备停止发送时钟信号, 引导从属。

每个从设备连接到没有的总线通过它的从机选择线被选中, guard时钟和传输信号, 不得传输自己的任何数据。

图24-4: SPI主机和多个从机连接



24.2.1 SPI模式寄存器

MSSP1模块有5个用于SPI模式的寄存器操作.这些是:

- MSSP1状态寄存器 (SSP1STAT)
- MSSP1控制寄存器1 (SSP1CON1)
- MSSP1控制寄存器3 (SSP1CON3)
- MSSP1数据缓冲寄存器 (SSP1BUF)
- MSSP1地址寄存器 (SSP1ADD)
- MSSP1移位寄存器 (SSP1SR)
(不可直接访问)

SSP1CON1和SSP1STAT是控制和状态寄存器在SPI模式下运行.该SSP1CON1寄存器是可读写的.该SSP1STAT的低6位是只读的.上层SSP1STAT的两位是可读/写的.

在一个SPI主模式下,可以加载SSP1ADD带有波特率发生器中使用的值.更多有关波特率发生器的信息可在第24.7节“波特率发生器”.

SSP1SR是用于移入数据的移位寄存器并出去. SSP1BUF提供间接访问SSP1SR寄存器. SSP1BUF是缓冲寄存器.哪些数据字节被写入,以及来自哪些数据字节被读取.

在接收操作中, SSP1SR和SSP1BUF一起创建一个缓冲接收器.当SSP1SR接收到一个完整的字节,它被传送到SSP1BUF并设置了SSP1IF中断.

在传输过程中, SSP1BUF未被缓冲.一个写入SSP1BUF将写入SSP1BUF和SSP1SR.

24.2.2 SPI模式操作

初始化SPI时，需要有几个选项

指定。这是通过编程适当的

控制位（SSP1CON1 <5: 0>和SSP1STAT <7: 6>）。

这些控制位允许指定以下内容：

- 主模式（SCK1是时钟输出）
- 从模式（SCK1是时钟输入）
- 时钟极性（SCK1的空闲状态）
- 数据输入采样阶段（数据的中间或结束输出时间）
- 时钟边沿（在上升/下降沿输出数据SCK1）
- 时钟速率（仅限主模式）
- 从选择模式（仅限从模式）

要使能串口，SSP1使能位SSP1EN

SSP1CON1寄存器必须置1。要重置或重新调用，

图SPI模式下，清零SSP1EN位，重新初始化

SSP1CONx寄存器，然后置位SSP1EN位。

这将SDI，SDO，SCK和SS引脚配置为

串口引脚。引脚的行为与串行端口相同

函数，一些必须有他们的数据方向位（in

TRIS寄存器）编程为

如下：

- SDI必须设置相应的TRIS位
- SDO必须清零相应的TRIS位
- SCK（主模式）必须有相应的TRIS位清零
- SCK（从模式）必须有相应的TRIS位设置
- SS必须设置相应的TRIS位

任何不需要的串口功能都可能是

通过编程相应的数据来重写

方向（TRIS）寄存器的值相反。

MSSP1由一个发送/接收移位寄存器组成

（SSP1SR）和一个缓冲寄存器（SSP1BUF）。该

SSP1SR将数据移入和移出器件，MSb

第一。SSP1BUF保存写入的数据

SSP1SR直到接收到的数据就绪。一旦

已接收到8位数据，该字节被移至

SSP1BUF寄存器。然后，缓冲器满检测位，

SSP1STAT寄存器的BF和中断标志位，

SSP1IF，已设置。收到的这个双缓冲

数据（SSP1BUF）允许下一个字节开始接收

在阅读刚收到的数据之前。任何

写至该SSP1BUF寄存器中

数据的发送/接收将被忽略

写入SSP1CON1的冲突检测位WCOL

注册，将被设置。用户软件必须清除

WCOL位允许以下写入（s）

SSP1BUF寄存器成功完成。

应用程序软件期望收到时

有效的数据，SSP1BUF应在读取之前读取

下一个要传输的数据字节被写入SSP1BUF。

SSP1STAT寄存器的缓冲器满位BF，

表示SSP1BUF何时装载了

接收到的数据（传输完成）。当...的时候

SSP1BUF被读取，BF位被清除。这些数据可能

如果SPI只是一个发射器，则无关紧要。通常，

MSSP1中断用于确定何时

发送/接收已完成。如果中断

方法不会被使用，然后软件轮询

可以完成以确保写入冲突不会

发生。

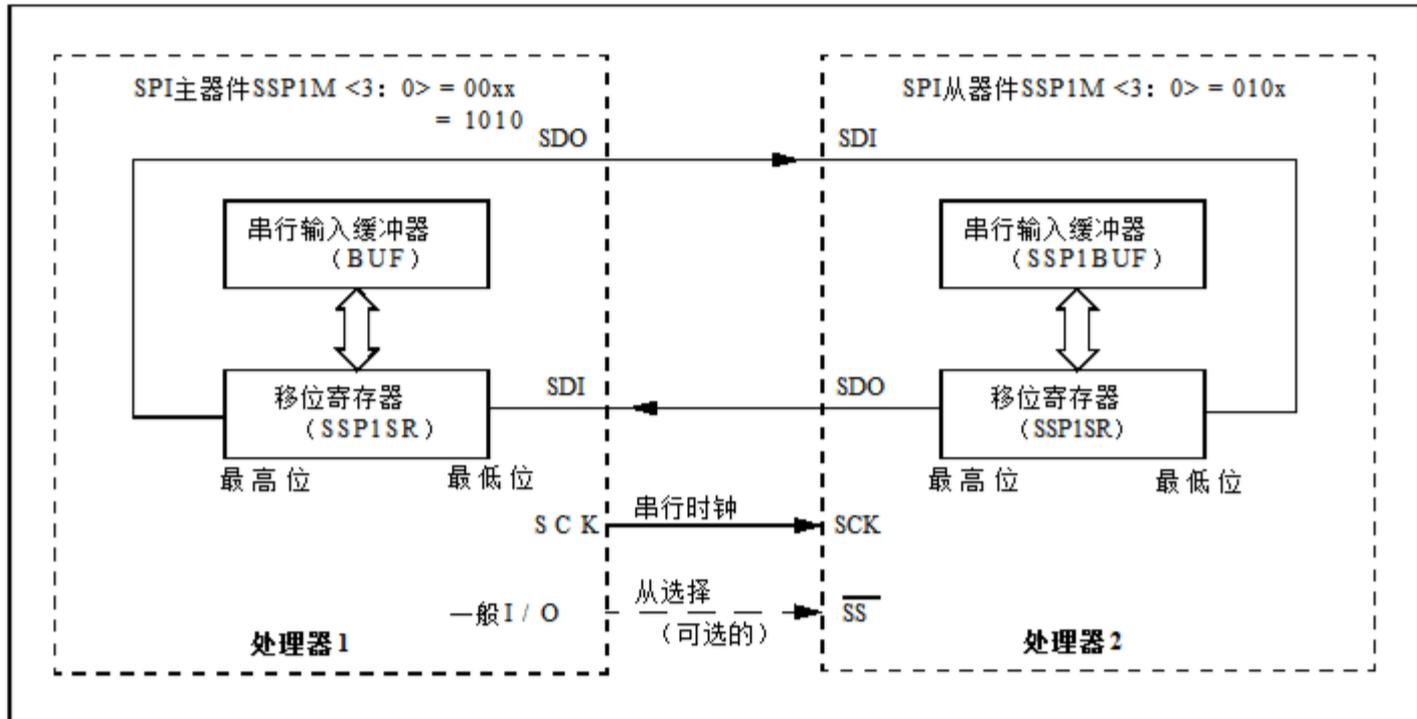
SSP1SR不能直接读写

只能通过寻址SSP1BUF来访问

寄存器。此外，SSP1STAT寄存器指示

各种状态条件。

图24-5: SPI主/从连接



PIC12F / LF1822 / 16F / LF1823

24.2.3 SPI主模式

主设备可以随时启动数据传输
因为它控制着SCK线.大师
确定何时从机(处理器2,图24-5)
是通过软件协议广播数据.

在主模式下,数据将作为发送/接收
一旦SSP1BUF寄存器被写入.如果SPI
只会收到,SDO输出可能会失效,
能够(编程为输入).SSP1SR寄存器
将继续改变SDI引脚上的信号
以编程的时钟频率.每个字节都是
收到后,它将被装入SSP1BUF寄存器中
如果收到一个正常的字节(中断和状态位
适当设置).

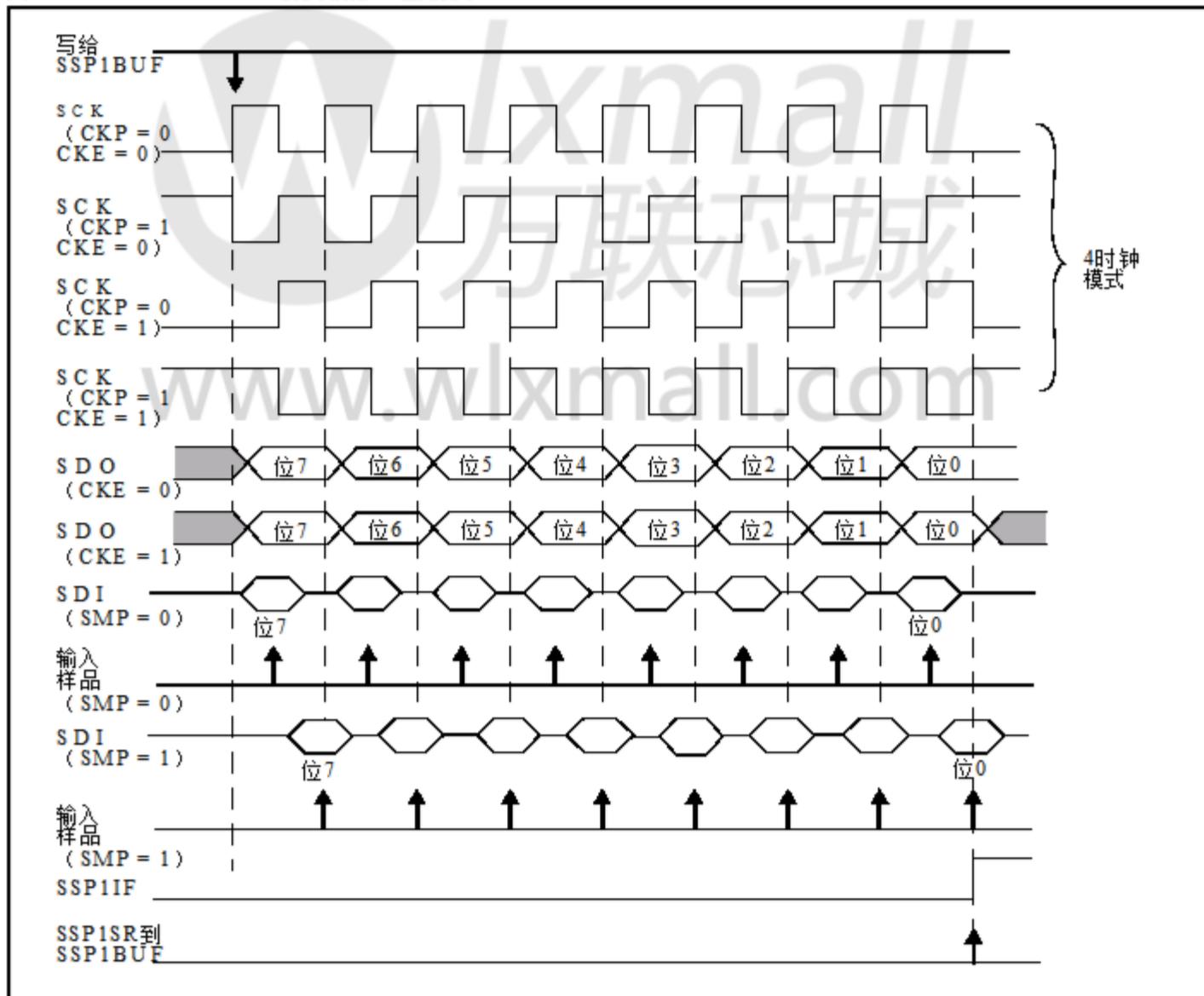
时钟极性通过适当选择
编程SSP1CON1寄存器的CKP位
和SSP1STAT寄存器的CKE位.然后呢,
将为SPI通信提供波形
如图24-6,图24-8和图24-9所示,
MSB首先被发送.在主模式下,
SPI时钟速率(比特率)可由用户编程为1
以下的:

- $F_{OSC} / 4$ (或 T_{CY})
- $F_{OSC} / 16$ (或 $4 * T_{CY}$)
- $F_{OSC} / 64$ (或 $16 * T_{CY}$)
- Timer2输出 / 2
- $F_{osc} / (4 * (SSP1ADD + 1))$

图24-6显示了主模式的波形.

当CKE位置1时,SDO数据在之前有效
SCK上有一个时钟边沿.输入的改变
根据SMP位的状态显示样本.该
接收到SSP1BUF的时间
显示数据.

图24-6: SPI模式波形(主模式)



24.2.4 SPI从模式

在从模式下，数据按照发送和接收外部时钟脉冲出现在SCK上。当最后一次位被锁存，SSP1IF中断标志位被置位。

在SPI从模式下使能模块之前，需要时钟行必须匹配正确的空闲状态。时钟线可以通过读SCK引脚来观察。空闲状态是由SSP1CON1寄存器的CKP位决定。

处于从模式时，外部时钟由提供SCK引脚上的外部时钟源。这是外在的时钟必须满足最低的最高和最低时间在电气规格中指定。

在睡眠模式下，从机可以发送/接收数据。移位寄存器由SCK引脚提供时钟输入和收到一个字节时，打断一个中断。如果启用，器件将唤醒从睡眠。

24.2.4.1 菊花链配置

SPI总线有时可以连接到一个菊花链配置。第一个从属输出是com连接到第二从属输入，第二从属输出连接到第三个从输入，依此类推。最终的从机输出连接到主机输入。每个从机在第二组时钟期间发出脉冲，一个确切的副本在接收期间收到的第一组时钟脉冲。整个链条充当一大通讯转移寄存器。该菊花链功能只需要一个从机选择来自主设备的线路。

图24-7显示了典型的框图在SPI模式下工作时采用菊花链连接。

在菊花链配置中，只有最新的从机需要总线上的字节。设置SSP1CON3寄存器的BOEN位将启用写操作到SSP1BUF寄存器，即使前一个字节没有被读取。这允许软件忽略数据。这可能不适用于它。

24.2.5 从属选择同步

从选择也可用于同步com-安防和医疗电气。从机选择线保持高电平，直到主设备准备好进行通信。当...的时候从机选择线拉低，从机知道新的传输正在开始。

如果从机无法正常接收通信，它将在传输结束时重置，当时从选择线返回到高状态。奴隶是然后准备接收新的传输。从选择线再次拉低。如果从机选择线路没有被使用，那么奴隶有可能会 - 实际上与主人不同步。如果奴隶错过了一点，它在未来的转运中总是会有一点点缺失，任务。使用从选择线允许从站并掌握在自己的开头每次传输。

SS引脚允许同步从模式。该SS引脚控制使能时，SPI必须处于从模式 (SSP1CON1 <3: 0> = 0100)。

当SS引脚为低电平时，发送和接收均为启用并且SDO引脚被驱动。

当SS引脚变高时，SDO引脚不再即使在传输的字节中间，也是如此成为浮动输出。外部上拉/下拉取决于应用，电阻器可能是理想的，灰。

注1: 当SPI处于从属模式时使用SS引脚控制使能 (SSP1CON1 <3: 0> = 0100)，如果SS发生SPI模块复位引脚被设置为VDD。

2: 当SPI在从模式下使用时CKE集;用户必须启用SS引脚控制。

3: 在SPI从模式下工作时SSP1STAT寄存器的SMP位必须保持清晰。

当SPI模块复位时，位计数器被强制to '0'。This can be done by either forcing the SS pin to 高电平或清零SSP1EN位。

图24-7: SPI菊花链连接

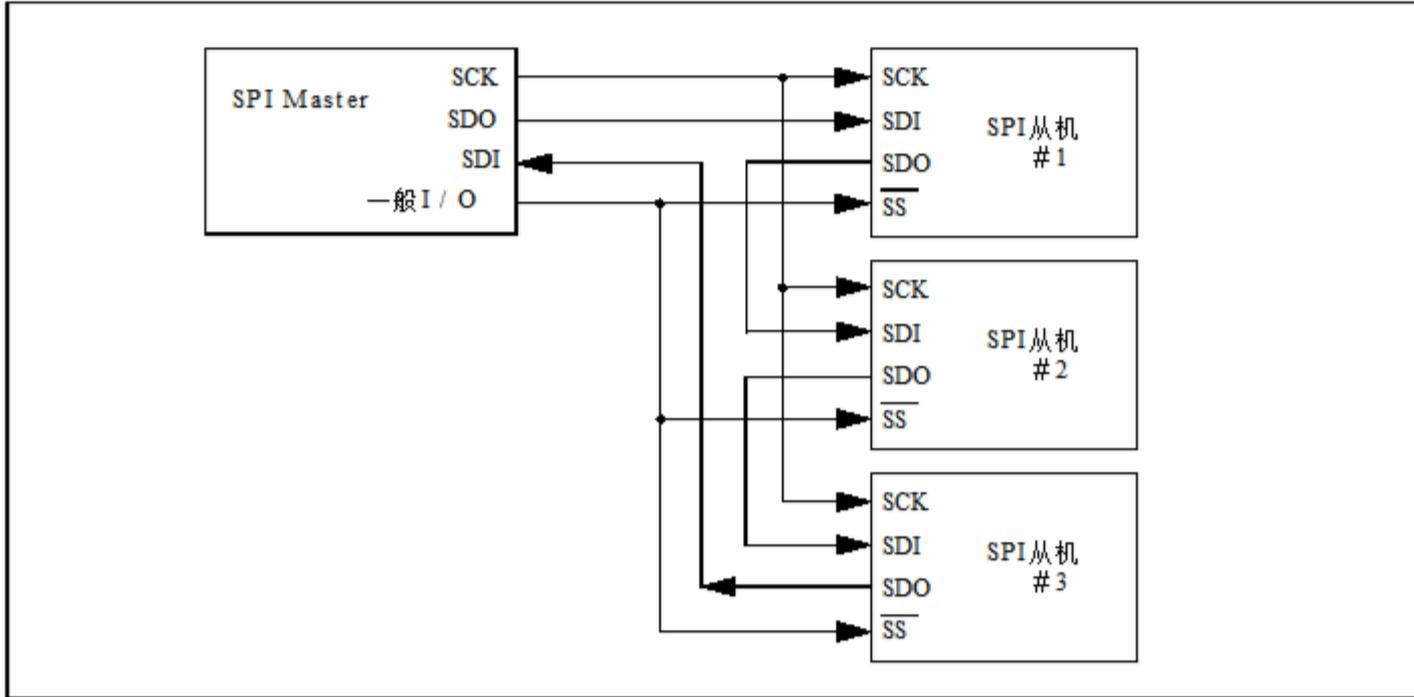


图24-8: 从属选择同步波形

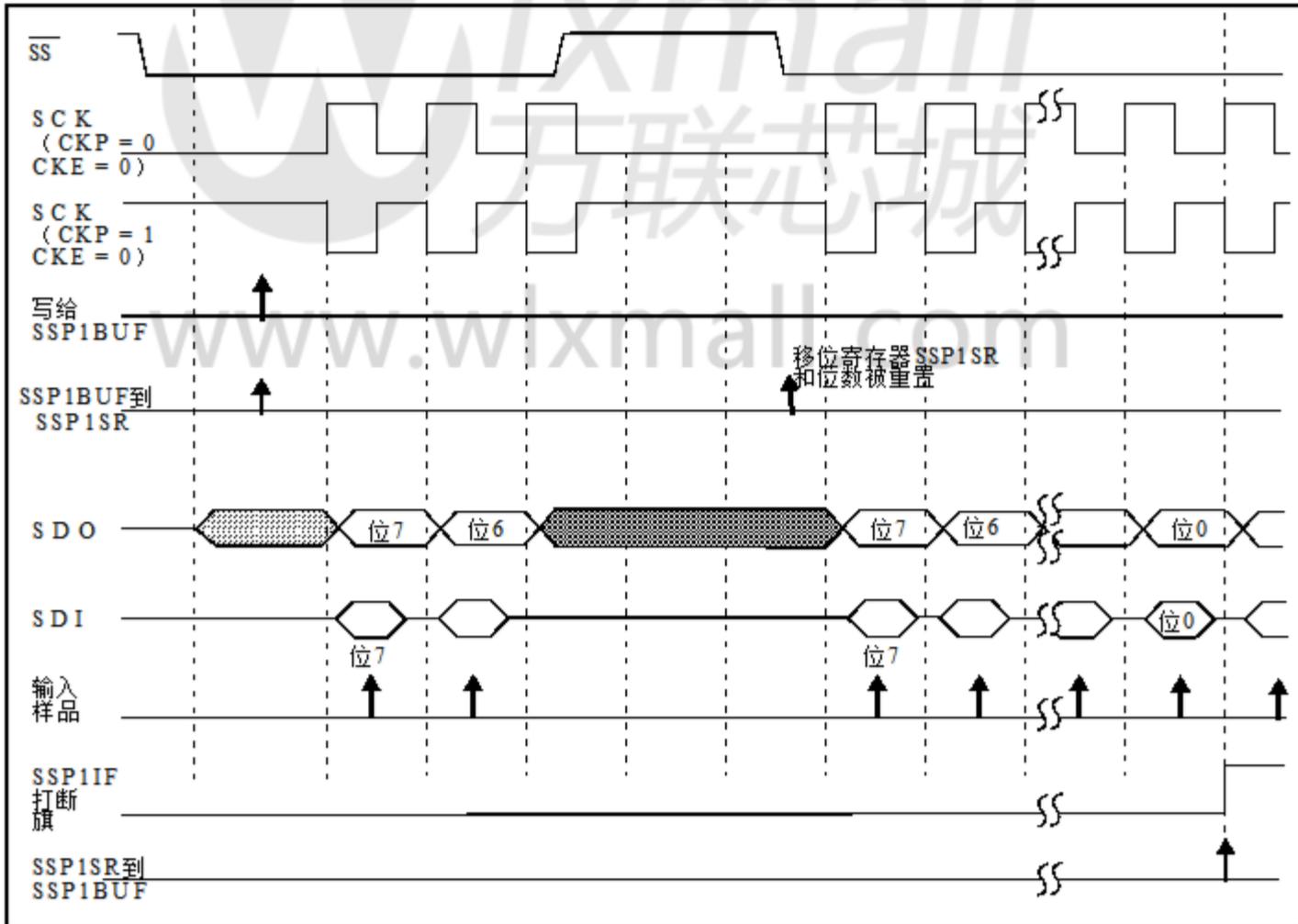


图24-9: SPI模式波形 (CKE = 0时的从模式)

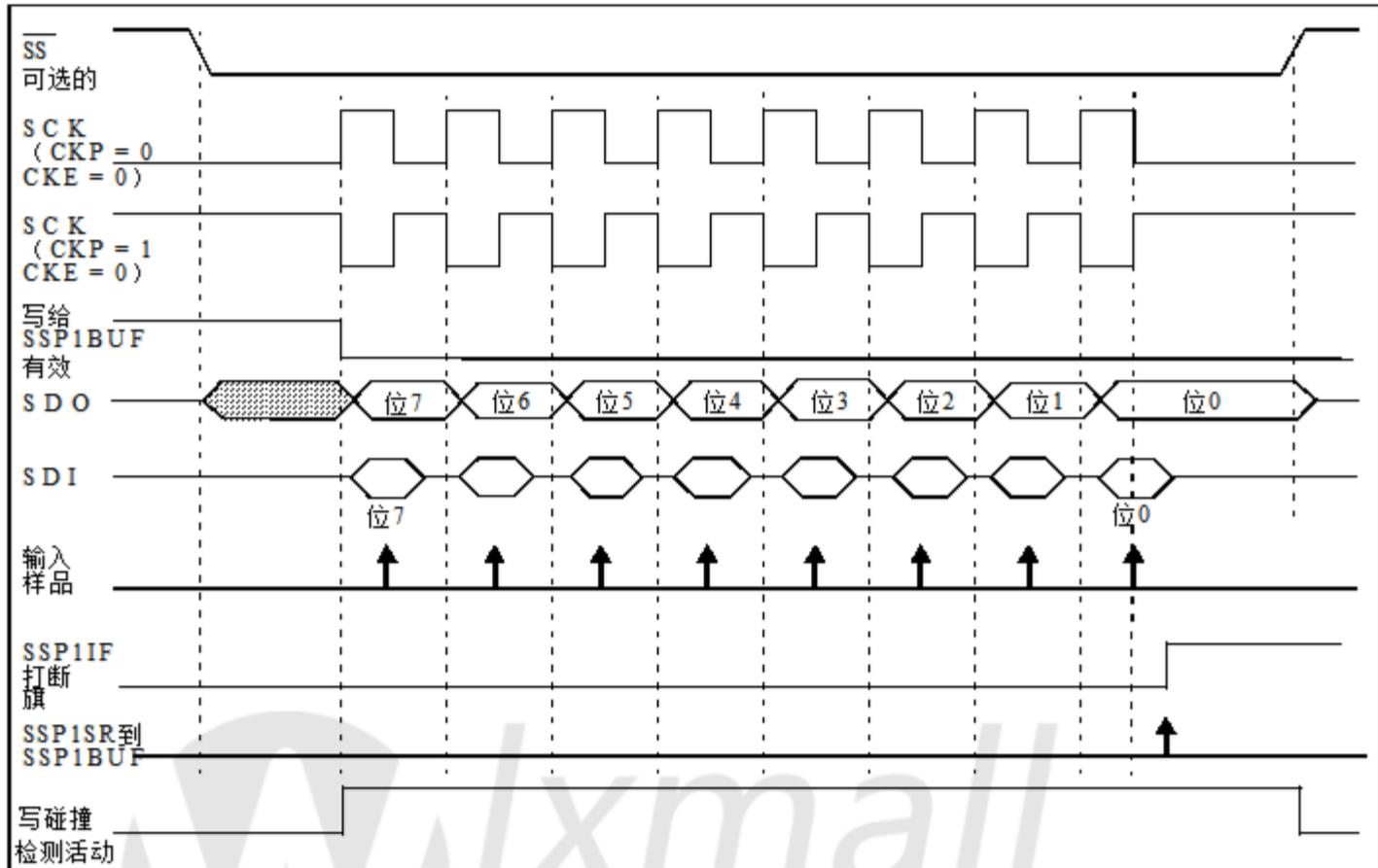
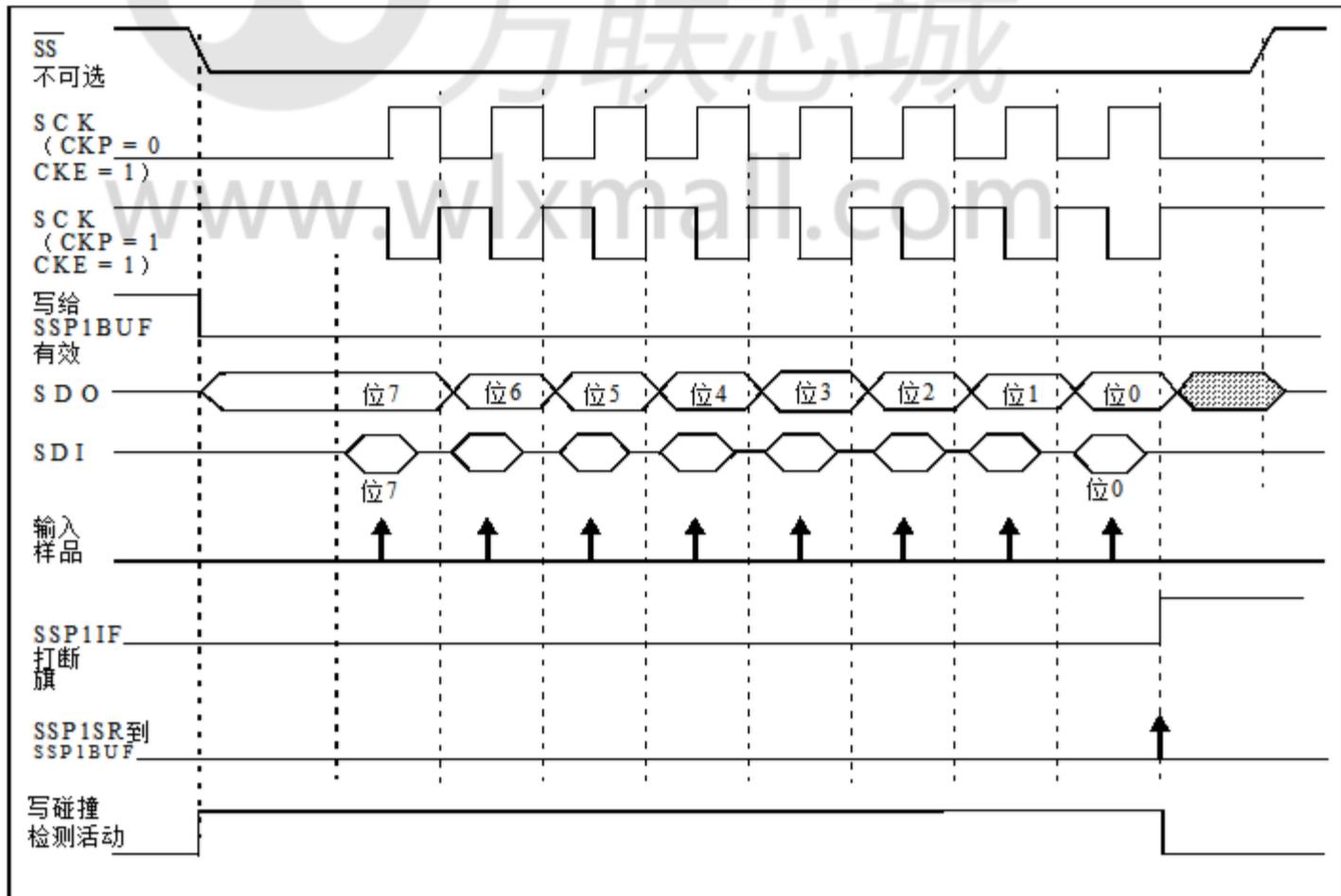


图24-10: SPI模式波形 (CKE = 1时的从模式)



PIC12F / LF1822 / 16F / LF1823

24.2.6 SPI在睡眠模式下工作

在SPI主模式下，模块时钟可能正在工作速度不同于全功率模式时的速度；在睡眠模式的情况下，所有时钟都停止。

使用者必须特别小心MSSP1时钟比系统时钟快得多。

在从模式下，当MSSP1中断使能时，主器件完成发送数据后，一个MSSP1中断会将控制器从休眠中唤醒。

如果不想从休眠模式退出，则MSSP1应该禁止中断。

在SPI主模式下，当选择睡眠模式时，所有模块时钟都停止工作，**ssion** /接收将保持在该状态，直到设备醒来。设备返回运行模式后，**ule**将恢复发送和接收数据。

在SPI从模式下，SPI发送/接收移位寄存器与设备异步操作。这个允许器件置于睡眠模式和数据被移入SPI发送/接收移位寄存器。当所有8位都被接收到时，MSSP1中断标志位将被置1，如果使能，则会唤醒设备。

表24-1: 与SPI操作相关的寄存器汇总

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器在页面上
ANSELA	-	-	- ANSA4	-	-	ANSA2	ANSA1	ANSA0	122
ANSELC	-	-	-	-	ANSC3	ANSC2	ANSC1	ANSC0	126
APFCON	RXDTSEL	SDOSEL	SSSEL	-	T1GSEL	TXCKSEL	P1BSEL	CCP1SEL	118
INTCON	GIE	PEIE	TMR0IE	INTE	IOCFIE	TMR0IF	INTF	IOCFIF	89
PIE1	TMR1GIE	—死	RCIE	TXIE	SSP1IE	CCP1IE	TMR2IE	TMR1IE	90
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSP1IF	CCP1IF	TMR2IF	TMR1IF	92
SSP1BUF	同步串行端口接收缓冲器/发送寄存器								229 *
SSP1CON1	WCOL	SSPOV	SSPEN	CKP	SSPM <3: 0>				275
SSP1CON3	ACKTIM	PCIE	SCIE	BOEN	SDAHT	SBCDE	一只母鸡	DHEN	277
SSP1STAT	SMP	CKE	d / A	P	小号	R / W	UA	BF	274
TRISA	-	-	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	121
TRISC	-	-	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	125

传说: - =未实现的位置，读为0。SPI模式下，MSSP1不使用阴影单元。

* 页面提供注册信息。

注1: 仅限PIC16F / LF1823。

www.wlxml.com

24.3 I²C 模式概述

内部集成电路总线 (I²C) 是一个多主机串行数据通信总线。设备通信在主/从设备环境中设备启动通信。从属设备是通过寻址来控制。

I²C 总线指定两个信号连接:

- 串行时钟 (SCL)
- 串行数据 (SDA)

图 24-11 显示了 MSSP1 的框图模块在 I²C 模式下运行时。

SCL 和 SDA 连接都是双向的漏极开路线路，每个线路都需要上拉电阻电源电压。考虑将线路拉至地面一个逻辑零并让该行浮动被认为是一个合乎逻辑的。

图 24-11 显示了两设备之间的典型连接配置为主设备和从设备的处理器。

I²C 总线可以与一个或多个主设备一起操作设备和一个或多个从设备。

给定的操作有四种可能的操作模式设备:

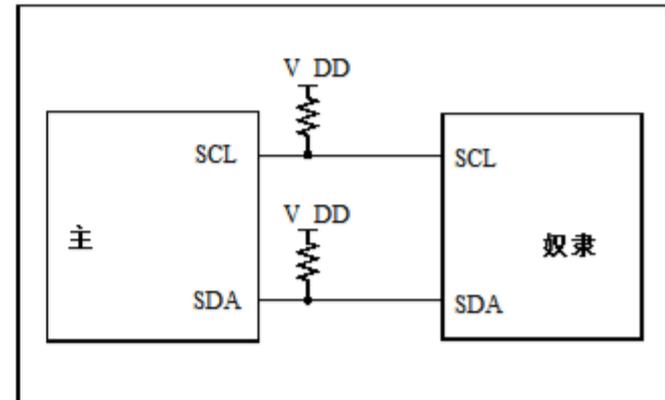
- 主传输模式
(主设备正在向从设备传输数据)
- 主接收模式
(主站正在接收从站的数据)
- 从发送模式
(从机正在向主机传输数据)
- 从接收模式
(从站正在接收来自主站的数据)

开始通信时，主设备开始进入主传输模式。主设备发出一个起始位后面跟着从机的地址字节打算与之沟通。接下来是一个 **读/写位**，它决定 **master** 打算向从机发送数据或从机接收数据设备。

如果所请求的从站存在于总线上，它将响应带有应答位，否则称为 **ACK**。主机然后继续发送模式或接收模式和从机继续处于完成状态，在接收模式或发送模式下，分别。

一个起始位由一个由高到低的转换表示 SDA 线，而 SCL 线保持高电平。地址和数据字节发送出去，最高有效位 (MSb) 先发送出去。读/写位在发送时作为逻辑发送。主机有意从从机读取数据，并发送。当它打算写入数据给逻辑零时从机。

图 24-11: I²C MASTER / 从设备连接



应答位 (ACK) 是一个低电平有效信号，它将 SDA 线保持为低电平以指示发送 - 从设备已经接收到发送的数据数据并准备好接收更多。

数据位的转换始终在执行 SCL 线保持低位。发生的转变，而发生 SCL 线保持高电平用于指示启动和停止位。

如果主人打算写入从站，则重复 - **edly** 发出一个字节的 **数据**，从机响应在每个字节后面加上一个 **ACK** 位。在这个例子中，主设备处于主发送模式，从站处于从站接收模式。

如果主人打算从从站读取，那么它重复接收从机的一个字节的 **数据**，并且 **并且** 在每个字节之后用 **ACK** 位进行响应。在这个例子中，主设备处于主接收模式，从机是从机发送模式。

在数据传递的最后一个字节上，主人设备可以通过发送一个停止位来结束传输。如果主设备处于接收模式，它将发送停止位代替最后的 **ACK** 位。停止位是指示位，由 SDA 线从低到高的过渡提供支持 SCL 线保持高位。

在某些情况下，主人可能希望保持联系公共汽车的 **trol** 并且重新启动另一个传输。如果因此，主设备可能会发送另一个 **启动位** 当它处于接收状态时，停止位或最后一个 **ACK** 位的位置模式。

I²C 总线规定了三种消息协议:

- 主机向主机写入数据的单个消息从设备。
- 主机从其中读取数据的单个消息从设备。
- 主人启动一个组合消息最少两次写入，或两次读取，或 a 写入和读取的组合，一个或多个从设备。

当一个设备正在发送一个逻辑或者让出该行浮动，并且第二个设备正在发送一个逻辑零，或者保持低线，第一个设备可以检测到该线路不合逻辑。这种检测，当在SCL线上使用时，称为时钟延伸。时钟延伸给予从属设备一种机制控制数据流。当使用此检测时SDA线，它被称为仲裁。仲裁确保只有一个主设备在通信任何一次。

24.3.1 时钟拉伸

从设备尚未完成处理时数据，它可以延迟通过数据传输更多的数据。时钟拉伸过程。被处理的从属器件可能会在接收到SCL时钟线后保持低电平或发送一点，表明它还没有准备好进行协调。与从属沟通的主人将尝试提高SCL线以转移下一个位，但会检测到时钟线还没有被释放。因为SCL连接是开漏，从属有能力保持低线直到准备好继续通信。

时钟伸展允许接收器无法跟上用一个发射器来控制输入数据的流动。

24.3.2 仲裁

每个主设备都必须监控总线以启动和停止位。如果设备检测到总线繁忙，那么在公共汽车返回一辆车之前，不能开始新的信息空闲状态。

但是，两个主设备可能试图启动一个传输任务在或大约在同一时间。当这发生时，仲裁程序开始。每个发射器检查SDA数据线的电平并进行比较。达到预期的水平。第一个发射器观察到两个级别不匹配，失去了仲裁。并且必须停止在SDA线路上传输。

例如，如果一个发射器将SDA线保持为逻辑1（让它浮动）和第二个发射器它到一个逻辑零（拉低），结果是SDA线将很低。第一个发射器然后观察该线的水平与预期不同。得出结论说另一台发射机正在通信。

注意到这种差异的第一个发射器就是其中一个。即失去仲裁并且必须停止驾驶SDA线。如果这个变速器也是主设备，它也是必须停止驾驶SCL线。然后它可以监视在尝试重新发布其停用条件之前，尝试停止条件传输。在此期间，其他设备没有注意到预期之间的任何区别。并且SDA产品线的实际水平继续保持其水平原始传输。它可以这样做，没有任何compliance。因为到目前为止，传播出现了完全如预期的那样，没有其他发射机受到干扰消息。

当发送模式也可以被仲裁。主站地址多个从站，但这不是COM-周一。

如果两个主设备正在向两个不同的地址阶段的主设备上有不同的从设备发送较低的从地址总是赢得仲裁。两台主设备向该设备发送消息时相同的从地址和地址有时可以指的是多个从属，仲裁过程必须继续进入数据阶段。

仲裁通常很少发生，但这是一个必要的因素，sary过程以获得适当的多主支持。

24.4 I²C模式操作

所有MSSP I²C通信都是面向字节的。先移出MSb。六个SFR寄存器和两个中断标志将模块与PIC@microcontroller和用户软件。两个引脚，SDA和SCL，都是由模块行使以与其他人交流外部I²C设备。

24.4.1 BYTE格式

I²C中的所有通信均以9位段完成。一个字节从主设备发送到从设备，反之亦然，followed被送回的确认证降低。8位之后SCL线的下降沿，器件正在输出数据在SDA改变引脚到输入并读入下一个时钟脉冲的确认证。

时钟信号SCL由主器件提供。数据在SCL信号为低电平时有效，并且在时钟的上升沿采样。变更SDA线在SCL线高时定义特殊巴士的条件，下面解释。

24.4.2 I²C术语的定义

说明中有语言和术语。I²C通信具有特定的定义。I²C这个词的用法定义如下，可能是在没有解释的情况下在本文的其余部分使用。灰。这张表是从Phillips I²C™改编的规范。

24.4.3 SDA和SCL PINS

选择任何I²C模式并设置SSPIEN位，强制SCL和SDA引脚为漏极开路。这些引脚应由用户通过设置输入来设置适当的TRIS位。

注意：在I²C模式下，数据与输出零连接已启用。

24.4.4 SDA持有时间

SDA引脚的保持时间由SDAHT选择bit的SSP1CON3寄存器。保持时间是时间SDA在SCL下降沿后保持有效。设置SDAHT位选择一个更长的300 ns最小保持时间，并可能有助于大容量的巴士。

表24-2: I2C BUS条款

术语	描述
发射机	将数据移出的设备上车。
接收器	数据输入设备从公共汽车。
主	启动传输的设备，生成时钟信号和termi-转移。
奴隶	由mas-之三。
多主	有多个设备的公共汽车可以启动数据传输。
仲裁	程序确保只有一个主人一次控制公交车。赢得仲裁确保该消息没有被破坏。
同步过程来同步	两个或更多设备的时钟开启公交车。
闲	没有主人正在控制公共汽车，并且SDA和SCL线都是高。
活性	任何时候一个或多个主人设备正在控制总线。
解决奴隶	从设备已收到一个匹配的地址，并积极由主人主持。
匹配地址	地址字节的时钟到一个与该值匹配的从属设备存储在SSP1ADD中。
写请求	从属接收匹配地址与R / W位清除，是准备好记录数据。
阅读请求	主机发送一个地址字节R / W位置1，表示它希望从数据中提取数据奴隶。这些数据是下一个和所有跟随字节直到重新启动或停止。
时钟拉伸当总线上的设备保持时	SCL低到失速通信。
巴士碰撞	任何时候对SDA线进行采样在模块不足时，推高并预期高位状态。

24.4.5 开始条件

I2C规范将Start条件定义为a SCL时SDA从高电平转换到低电平状态线高。开始条件始终由...生成主人，并表示巴士从过渡到空闲到活动状态。波形如图24-10所示开始和停止条件的表格。

如果在启动条件下发生总线冲突模块在声明之前将SDA线路取样为低电平低。这不符合I2C规范状态在Start上不会发生总线冲突。

24.4.6 停止条件

停止条件是SDA线从的转换低到高的状态，而SCL线是高的。

注意：必须至少出现一个SCL低电平时间因此，在停止有效之前，如果SDA线在SCL时再次变为低再高线保持高位，只有开始条件是检测。

24.4.7 重新启动条件

每次停止有效时，重新启动都有效。如果主人希望持有重新启动，主持人可以发出重新启动总线在终止当前转移之后。重新启动对Start有同样的效果，重新设置所有从机逻辑并使其准备进入一个时钟地址。主人可能想要解决相同的问题另一个奴隶。

在10位寻址从机模式下，需要重新启动为主人提供时钟数据奴隶。一旦奴隶被完全解决，高地址字节和低地址字节都可以发出重新启动和高地址字节R / W位设置。从机逻辑将保持时钟并准备记录数据。

与10位模式下的R / W清零完全匹配之后，先执行一次匹配标志被设置和维护。直到停止condi-高位地址，R / W清零或高位地址比赛失败。

24.4.8 开始/停止条件中断掩蔽

SSP1CON3寄存器的SCIE和PCIE位可以使从站中产生一个中断通常不支持此功能的模式。奴隶在启动和停止检测中断的模式已经启用，这些位将不起作用。

图24-12: I2C开始和停止条件

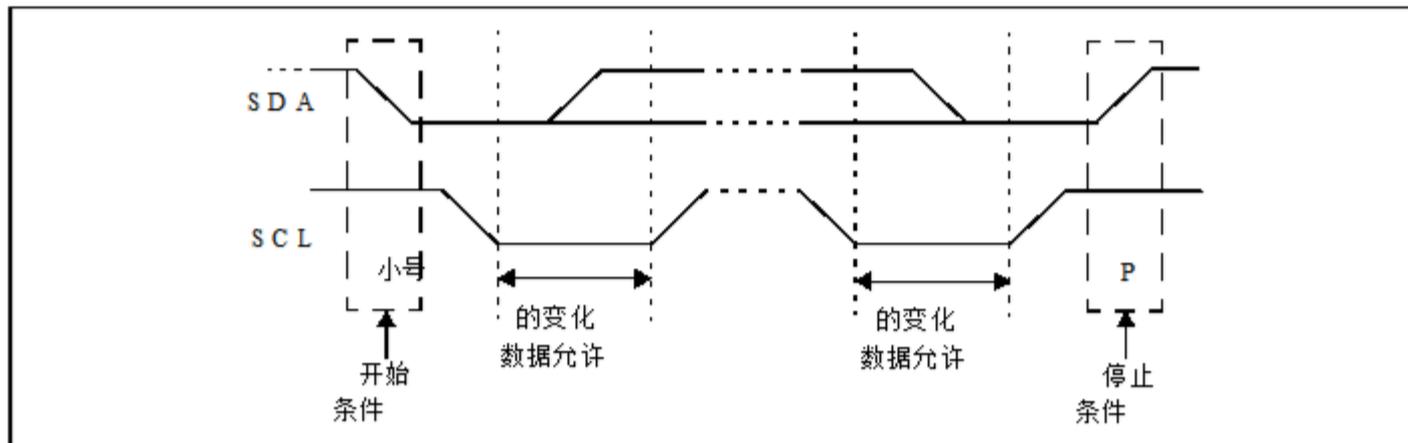
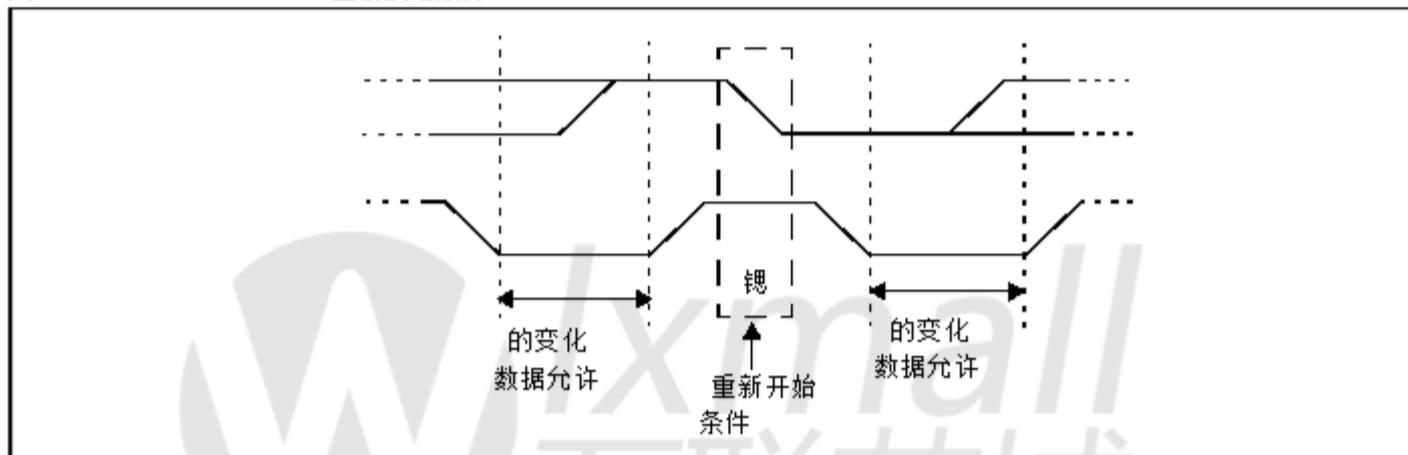


图24-13: I2C重新启动条件



www.wxmall.com
万联芯城

24.4.9 ACKNOWLEDGE序列

I²C中任何传输字节的第9个SCL脉冲是专门作为确认。它允许接收设备通过拉回来响应发射机SDA线低。变速器必须释放控制在这段时间内转移的响应。该确认(ACK)是一个低电平有效的信号向发射机指示SDA线路低。设备已收到传输的数据并准备就绪接受更多。

ACK的结果放在ACKSTAT位中SSP1CON2寄存器。

从机软件，当AHEN和DHEN位为设置，允许用户设置发回的ACK值发射机。SSP1CON2的ACKDT位register被设置/清除以确定响应。

如果从器件硬件将产生ACK响应SSP1CON3寄存器的AHEN和DHEN位是明确。

在某些情况下，ACK不会由从机发送。如果SSP1STAT寄存器的BF位或SSP1CON1寄存器的SSP1OV位当收到一个字节时设置。

当模块被寻址时，第8次下降后总线上的SCL边沿，中断的ACKTIM位SSP1CON3寄存器已设置。ACKTIM位指示有效总线的确认时间。ACKTIM状态位仅在AHEN位或DHEN时有效位已启用。

24.5 从机模式操作

MSSP1从模式以四种模式中的一种模式运行。模式在SSP1CON1的SSP1M位中选择register。这些模式可以分为7位和10位寻址模式。10位寻址模式工作与7位一样有一些额外的开销处理更大的地址。

有启动和停止位中断的模式操作另外与SSP1IF的其他模式一样在检测到开始，重新启动或停止时设置条件。

24.5.1 从机模式地址

SSP1ADD寄存器(寄存器24-6)包含从模式地址。a后收到的第一个字节开始或重新启动条件与存储在这个寄存器中的值。如果字节匹配，则值被装入SSP1BUF寄存器并且一个产生中断。如果该值不匹配，则模块空闲，并且没有给出软指令的指示，这件事发生了。

SSP屏蔽寄存器(寄存器24-5)影响地址匹配过程。参见第24.5.9节“SSP1屏蔽寄存器”获取更多信息。

24.5.1.1 I²C从机7位寻址模式

在7位寻址模式下，接收数据的LSb确定是否有地址时忽略字节比赛。

24.5.1.2 I²C从机10位寻址模式

在10位寻址模式下，第一个接收到的字节是与“11110A9A8”的二进制值进行比较。A9 and A8 are the two MSb's of the 10-bit address并存储在SSP1ADD寄存器的位2和位1中。

在确认高字节后，UA位被置位并且SCL保持低电平直到用户更新SSP1ADD与低地址。低地址字节被计时并且全部8位与低地址值进行比较在SSP1ADD。即使没有地址匹配，SSP1IF和UA置1，并且SCL保持低电平直到SSP1ADD被更新以再次接收高字节。当SSP1ADD更新时，UA位被清零。这个确保模块已准备好接收高电平地址字节在下次通信。

作为写请求的高地址和低地址匹配在所有10位寻址通信开始时需要。传输可以通过发布一个一旦从机被寻址并重新启动，重新启动高位地址与R/W位设置。从硬盘 - 洁具会确认读取请求，削减数据。这仅适用于从机在收到完整的高位和低位地址后字节匹配。

24.5.2 奴隶接待

当一个匹配的接收地址字节的R / W位清零时，SSP1STAT寄存器的R / W位为清除。收到的地址被加载到SSP1BUF寄存器并进行确认。

当收到的溢出条件存在时地址，然后不确认。溢出条件定义为SSP1STAT的BF位寄存器置1或SSP1CON1寄存器的SSP1OV位设置。SSP1CON3寄存器的BOEN位修改此操作。有关更多信息，请参阅注册24-4。

每个传输都会产生一个MSSP1中断数据字节。标志位SSP1IF必须通过软件清零，洁具。

当SSP1CON2寄存器的SEN位置1时，每次之后，SCL将保持低位（时钟延伸）收到字节。时钟必须通过设置释放SSP1CON1寄存器的CKP位除外。有时以10位模式。见第24.2.3节“SPI主模式”了解更多详情。

24.5.2.1 7位寻址接收

本节介绍一系列标准事件用于配置为I2C从站的MSSP1模块7位寻址模式。所有的决定，商品或软件及其对接收的影响。图24-13和图24-14用作视觉这个描述的参考。

这是通常必须的一步一步的过程完成I2C通信。

1. 检测到启动位。
2. S位SSP1STAT置1; SSP1IF被设置如果inter-开启检测功能已启用。
3. 接收到R / W位清零的匹配地址。
4. 从器件将SDA拉低，向器件发送一个ACK主，并将SSP1IF位置1。
5. 软件清零SSP1IF位。
6. 软件 读 收到 地址 从 SSP1BUF清除BF标志。
7. 如果SEN = 1;从机软件将CKP位设置为释放SCL线。
8. 主器件输出一个数据字节。
9. 从机驱动SDA低电平发送一个ACK到主，并将SSP1IF位置1。
10. 软件清零SSP1IF。
11. 软件从中读取收到的字节 SSP1BUF清除BF。
12. 对于所有接收的字节重复步骤8-12来自主人。
13. 主站发送停止条件，设置P位 SSP1STAT和总线闲置。

24.5.2.2 带AHEN和DHEN的7位接收

从设备接收与AHEN和DHEN设置在 没有这些选项的情况下运行相同中断和时钟延伸在第八次下降后增加 - SCL的边缘。这些额外的中断允许从机软件来决定是否要ACK接收地址或数据字节，而不是硬拷贝，洁具。该功能增加了对PMBus™的支持在此模块的以前版本中不存在。

该列表描述了需要采取的步骤从属软件将这些选项用于I2C通信 - 阳离子。图24-15显示了一个使用两者的模块地址和数据保存。图24-16包含了通过SSP1CON2寄存器的SEN位进行操作组。

1. S位SSP1STAT置1; SSP1IF被设置如果inter-开启检测功能已启用。
2. 与R / W位清除匹配的地址被时钟控制 SSP1IF置1，8位后CKP清零 SCL的下降沿。
3. 从机清除SSP1IF。
4. Slave可以看看ACKTIM位 SSP1CON3寄存器确定是否为SSP1IF在ACK之后或之前。
5. 从器件从SSP1BUF读取地址值，清除BF标志。
6. 从器件设置ACK时钟输出给主器件通过设置ACKDT。
7. 从机通过设置CKP释放时钟。
8. SSP1IF在ACK之后设置，而不是在NACK之后。
9. 如果SEN = 1，从属硬件将扩展ACK后的时钟。
10. 从器件清零SSP1IF。

注：SSP1IF在9的下降沿之后仍然置1 SCL即使没有时钟延伸和BF已被清除。只有当NACK被发送到Master没有设置SSP1IF

11. 第8次下降后SSP1IF置位和CKP清零接收数据字节的SCL边沿。
12. 从器件查看SSP1CON3的ACKTIM位确定中断的来源。
13. 从器件从SSP1BUF读取收到的数据清除BF。
14. 步骤7-14对于每个接收到的数据都是相同的字节。
15. 通信由任何一个从机完成发送一个ACK = 1，或者发送一个主机停止状态。如果发送停止并打开停止检测被禁用，从机只会知道通过轮询SSTSTAT寄存器的P位。

图24-14: I2C从, 7位地址, 接收 (SEN=0, AHEN=0, DHEN=0)

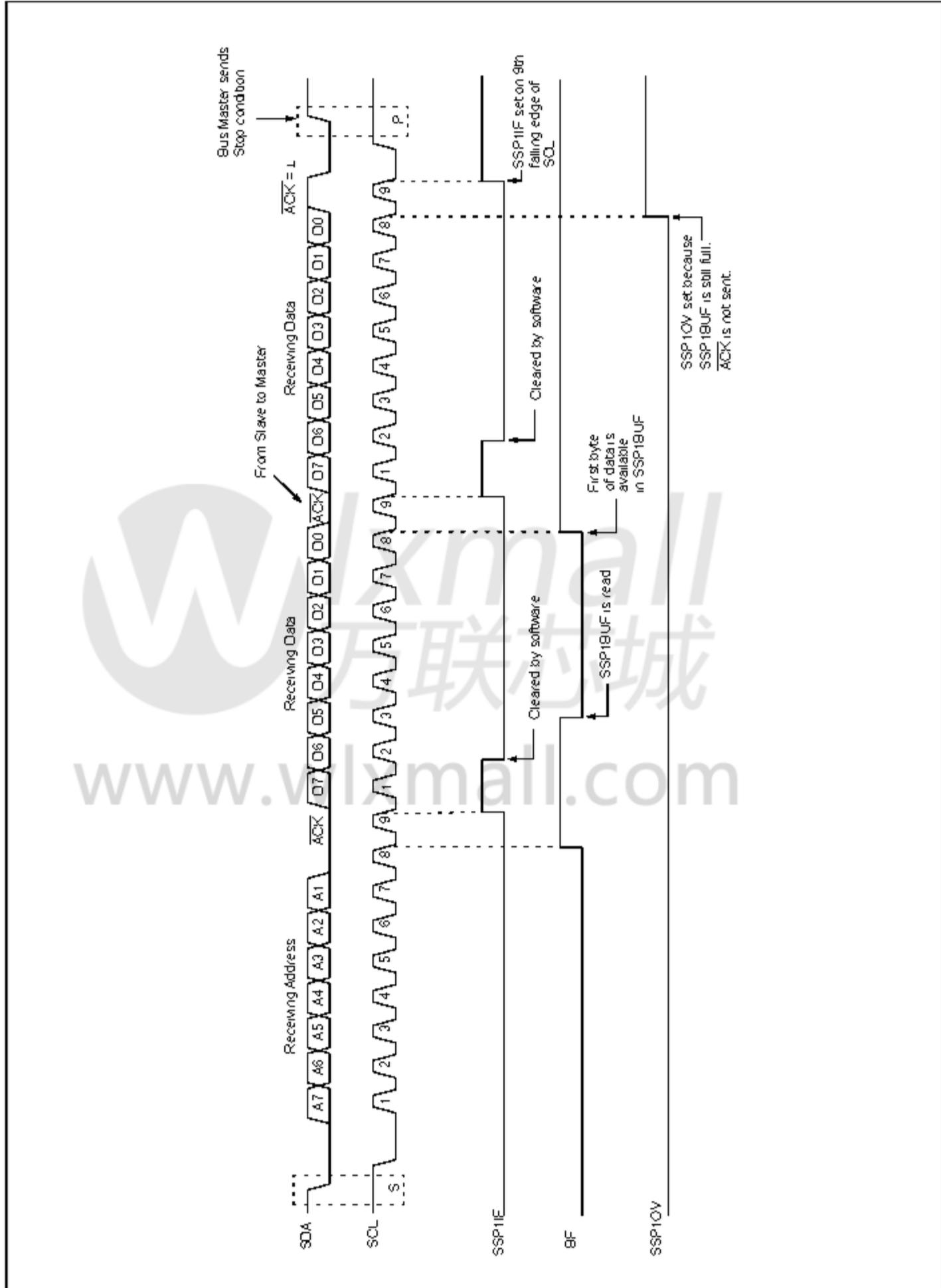


图24-15: I2C从, 7位地址, 接收 (SEN=1, AHEN=0, DHEN=0)

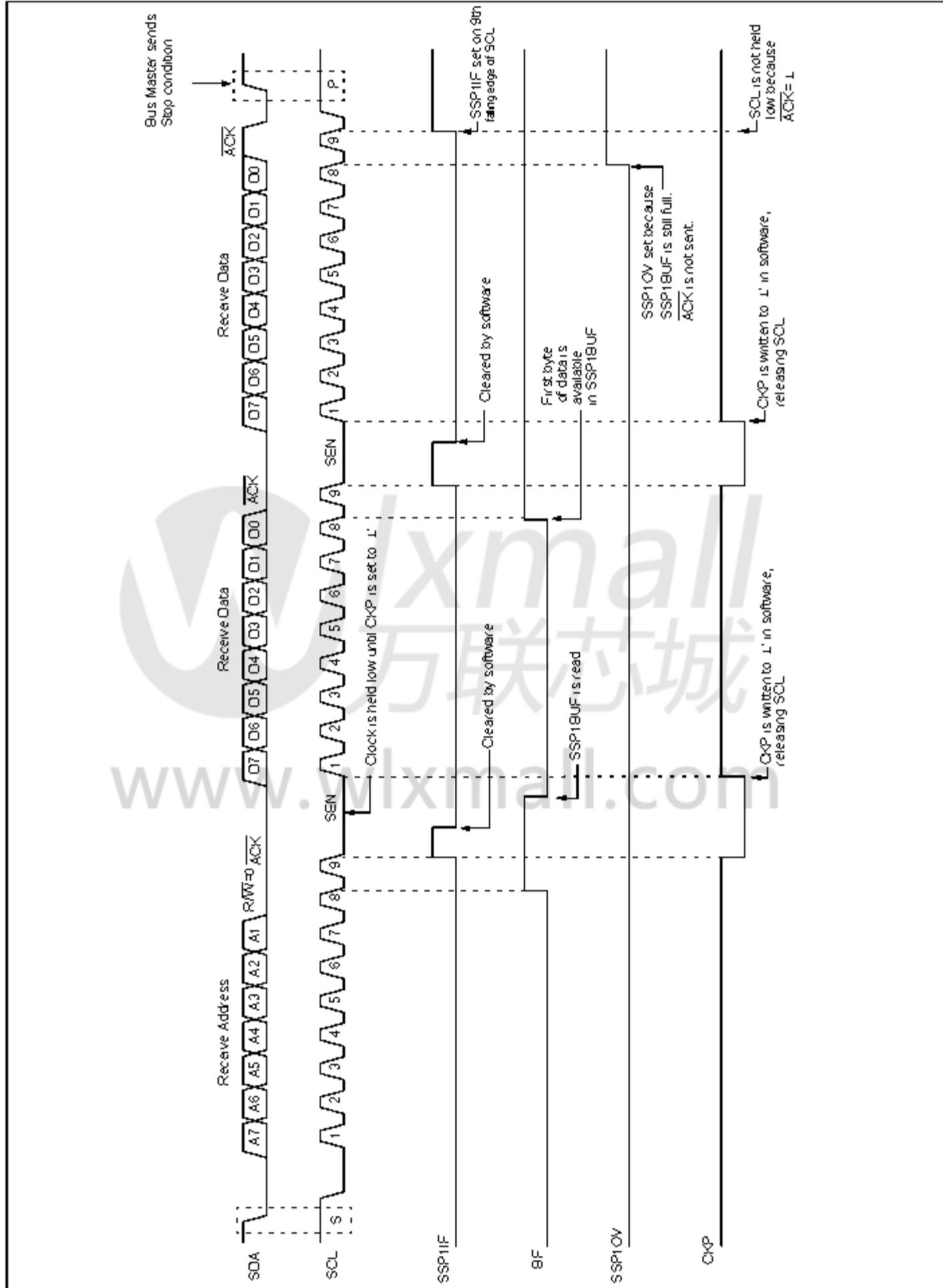


图24-16: I2C从, 7位地址, 接收 (SEN=0, AHEN=1, DHEN=1)

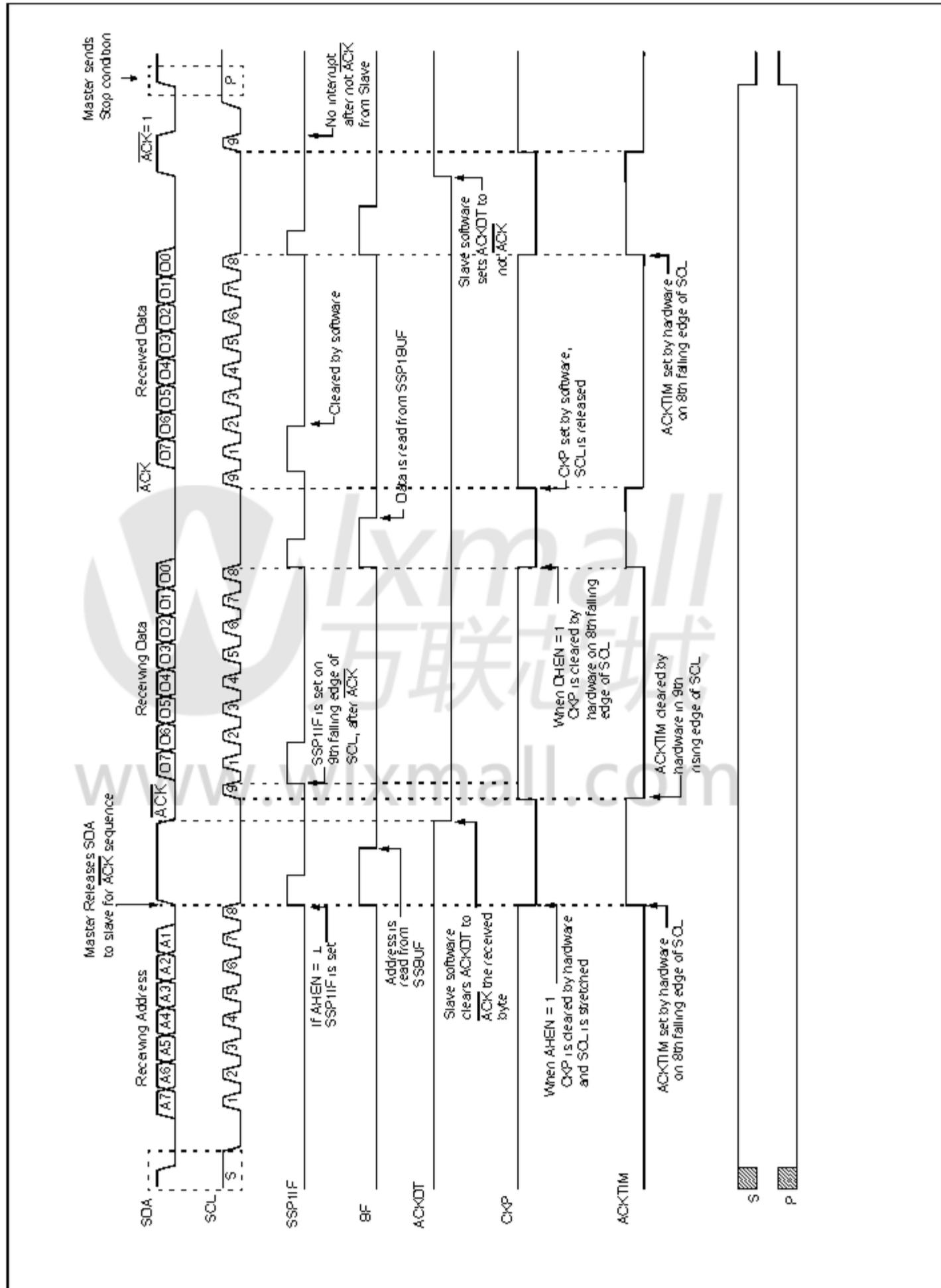
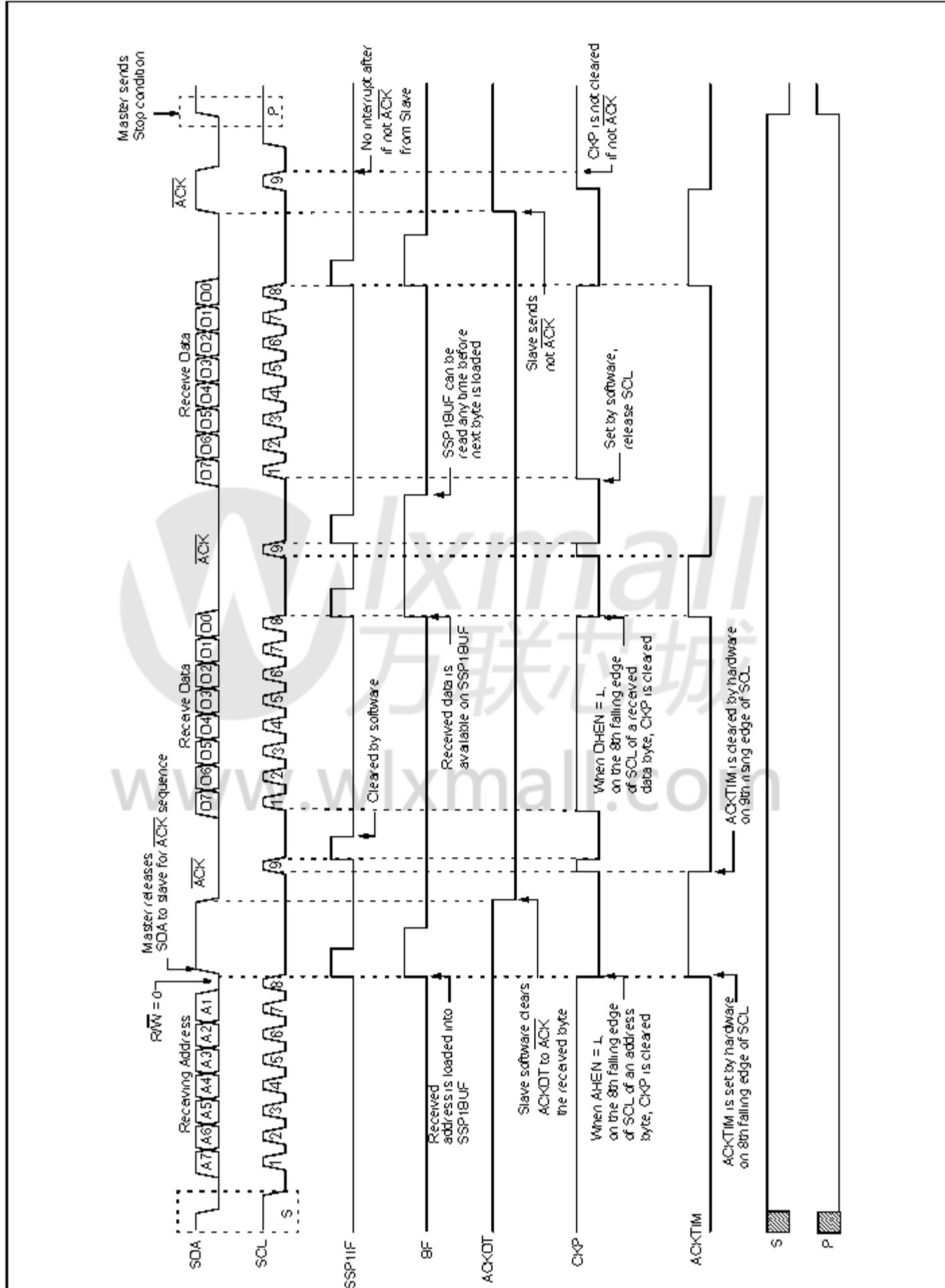


图24-17: I2C从, 7位地址, 接收 (SEN=1, AHEN=1, DHEN=1)



24.5.3 奴隶传送

输入地址字节的R / W位置位时并发生地址匹配时，R / W位SSP1STAT寄存器已设置。收到的地址是加载到SSP1BUF寄存器，以及一个ACK脉冲由第9位的从机发送。

在ACK之后，从硬件清零CKP位并且SCL引脚保持低电平（见第24.5.6节）“时钟伸展”了解更多详情。通过拉伸时钟，主人将无法断言另一个时钟脉冲直到从机完成发送准备数据。

发送数据必须加载到SSP1BUF中寄存器也会装载SSP1SR寄存器。然后应通过设置CKP位来释放SCL引脚的SSP1CON1寄存器。这八个数据位是在SCL输入的下沿移出。这个确保SDA信号在SCL期间有效高的时间。

来自接收器的ACK脉冲被锁定第九个SCL输入脉冲的上升沿。这个ACK值被复制到SSP1CON2的ACKSTAT位寄存器。如果ACKSTAT被设置（而不是ACK），那么数据转移完成。在这种情况下，当不是ACK时由从机锁存，从机空闲并等待另一个出现的起始位。如果SDA线是低（ACK）时，下一个发送数据必须被装入SSP1BUF寄存器。再次，SCL引脚必须是通过设置CKP位释放。

每个数据传输都会产生一个MSSP1中断字节。SSP1IF位必须由软件清零SSP1STAT寄存器用于确定状态的字节。SSP1IF位在下降沿置1第九个时钟脉冲。

24.5.3.1 从模式总线冲突

从站收到读取请求并开始移位数据在SDA线上。如果检测到总线冲突并且SSP1CON3寄存器的SB CDE位被置1，PIRx寄存器的BCL1IF位被置1。一次巴士碰撞被检测到，从设备进入空闲状态并等待再次解决。用户软件可以使用BCL1IF位处理从站总线冲突。

24.5.3.2 7位传输

主设备可以将读取请求发送给从机，然后将数据从从机中取出。列表下面概述了奴隶需要什么软件做至完成一个标准传输。图24-17可以用作对这个列表的引用。

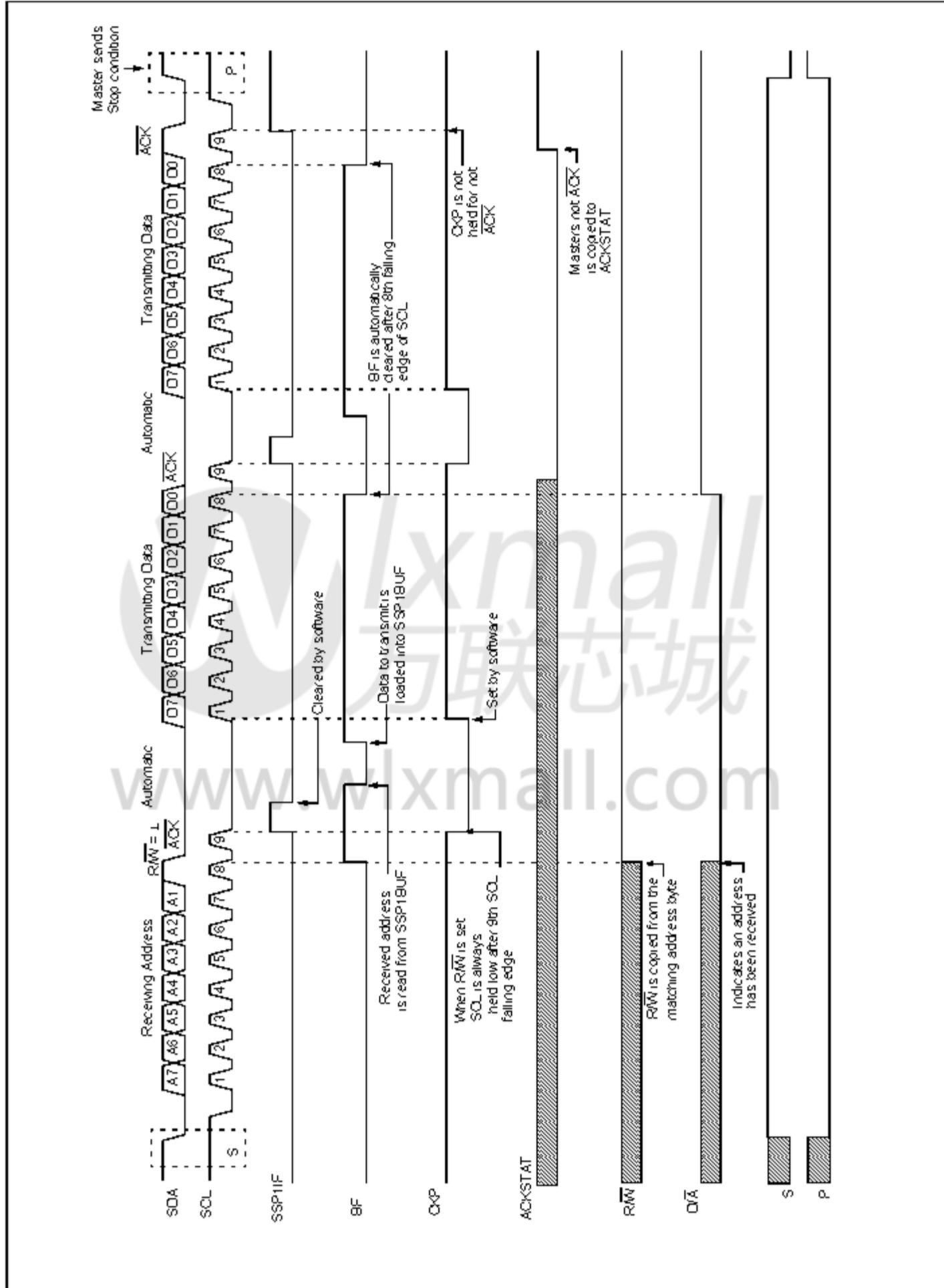
1. 主机发送一个开始条件SDA和SCL。
2. S位SSP1STAT置1; SSP1IF被设置如果interrupt-on-Start检测已启用。
3. 与R / W位集匹配的地址被接收从器件设置SSP1IF位。
4. 从属硬件生成一个ACK并进行设置SSP1IF。
5. 用户清零SSP1IF位。
6. 软件从中读取收到的地址SSP1BUF，清除BF。
7. R / W被设置为CKP被自动清除在ACK之后。
8. 从软件将传输数据载入SSP1BUF。
9. CKP位设置为释放SCL，允许master从而将数据从从站计时。
10. 在SSP1IF的ACK响应之后置1主器件被加载到ACKSTAT寄存器中。
11. SSP1IF位被清零。
12. 从机软件检查ACKSTAT位看看主人是否想输出更多的数据。

注1: 如果主机确认时钟是拉伸。

2: ACKSTAT是唯一更新的位SCL的上升沿（第9位）而不是坠落。

13. 为每个传输重复步骤9-13字节。
14. 如果主机发送一个不是ACK的时钟不是举行，但SSP1IF仍在设置。
15. 主站发送重启条件或停止。
16. 奴隶不再被解决。

图24-18: 12C从, 7位地址, 传输 (AHEN=0)



24.5.3.3 带地址的7位传输 保持启用

设置SSP1CON3寄存器的AHEN位
使附加的时钟拉伸和中断gen-
在接收到的匹配的第8个下降沿之后，
地址一旦有匹配的地址
时钟输入，CKP清零并且SSP1IF中断为
组。

图24-18显示了一个7位的标准波形
地址从机发送AHEN使能。

1. 公共汽车开始空闲。
2. 主机发送启动条件; S位的
SSP1STAT已设置; SSP1IF被设置如果inter-
rupt-on-Start检测已启用。
3. 主机发送与R / W位匹配的地址
组.在SCL线的第8个下降沿之后
CKP位被清零并且SSP1IF中断为GEN-
erated.
4. 从属软件清除SSP1IF.
5. 从机软件读取SSP1CON3的ACKTIM位
寄存器, 以及SSP1STAT的R / W和D / A
寄存器来确定中断的来源.
6. 从站从地址读取地址值
SSP1BUF寄存器清除BF位.
7. 从属软件根据此信息决定是否它
希望确认或不确认并设置ACKDT位
相应的SSP1CON2寄存器.
8. 从设置CKP位释放SCL.
9. 主机以从机的ACK值作为时钟.
10. 从器件硬件自动清零CKP位
如果R / W位为1, 则在ACK之后设置SSP1IF
组.
11. 从机软件清零SSP1IF.
12. 从设备加载值传输给主设备
SSP1BUF设置BF位.

注意: SSP1BUF直到执行完后才能加载
ACK.

13. 从设置CKP位释放时钟.
14. 主设备将来自从设备的数据输出
在第9个SCL脉冲上发送一个ACK值.
15. 从属硬件将ACK值复制到
SSP1CON2寄存器的ACKSTAT位.
16. 对于每个字节, 重复步骤10-15.
从奴隶的主人.
17. 如果主机发送一个没有ACK的从机
释放巴士, 让主人发送一个
停止并结束通信.

注意: 主机必须在最后一个字节上发送不确认信号
以确保从机释放SCL
线路接收停止.

24.5.4 从模式10位地址 接收

本节介绍一系列标准事件
用于配置为I²C从站的MSSP1模块
10位寻址模式。

图24-19用作此视觉参考
描述。

这是必须要做的一步一步的过程
从属软件来完成I²C通信。

1. 公共汽车开始空闲。
2. 主机发送启动条件; S位的
SSP1STAT已设置; SSP1IF被设置如果inter-
rupt-on-Start检测已启用。
3. 主机发送与R / W匹配的高地址
有点清楚; SSP1STAT寄存器的UA位置1。
4. 从器件发送ACK并设置SSP1IF。
5. 软件清零SSP1IF位。
6. 软件 读 收到 地址 从
SSP1BUF清除BF标志。
7. 从器件将低地址加载到SSP1ADD中,
释放SCL。
8. 主机发送匹配的低地址字节到
从属; UA位被设置。

注: SSP1ADD寄存器的更新不是
允许直到ACK序列之后。

9. 从器件发送ACK并设置SSP1IF。

注: 如果低地址不匹配, SSP1IF
和UA仍然设置为使从软件
可以将SSP1ADD设置回高地址。
BF没有设置, 因为没有匹配。
CKP不受影响。

10. 从器件清零SSP1IF。
11. 从站读取收到的匹配地址
从SSP1BUF清除BF。
12. 从器件将高地址加载到SSP1ADD中。
13. 主设备将一个数据字节记录到从设备和
在第9个SCL脉冲上提供从机ACK的时钟;
SSP1IF已设置。
14. 如果SSP1CON2的SEN位置1, CKP清零
通过硬件和时钟拉伸。
15. 从器件清零SSP1IF。
16. 从器件从SSP1BUF读取收到的字节
清除BF。
17. 如果设置了SEN, 则从站将CKP释放
SCL。
18. 对每个接收到的字节重复步骤13-17。
19. 主机发送停止以结束传输。

24.5.5 10位寻址或地址 数据保持

接收使用AHEN或10位寻址
DHEN设置与7位模式相同。唯一的
不同的是需要更新SSP1ADD寄存器
使用UA位。所有的功能, 特别是当
CKP位清零, SCL线保持低电平
相同。图24-20可以用作a的参考
AHEN设置为10位寻址的从机。

图24-21显示了从机的标准波形
发送器采用10位寻址模式。

图24-20: 12C从, 10位地址, 接收 (SEN = 1, AHEN = 0, DHEN = 0)

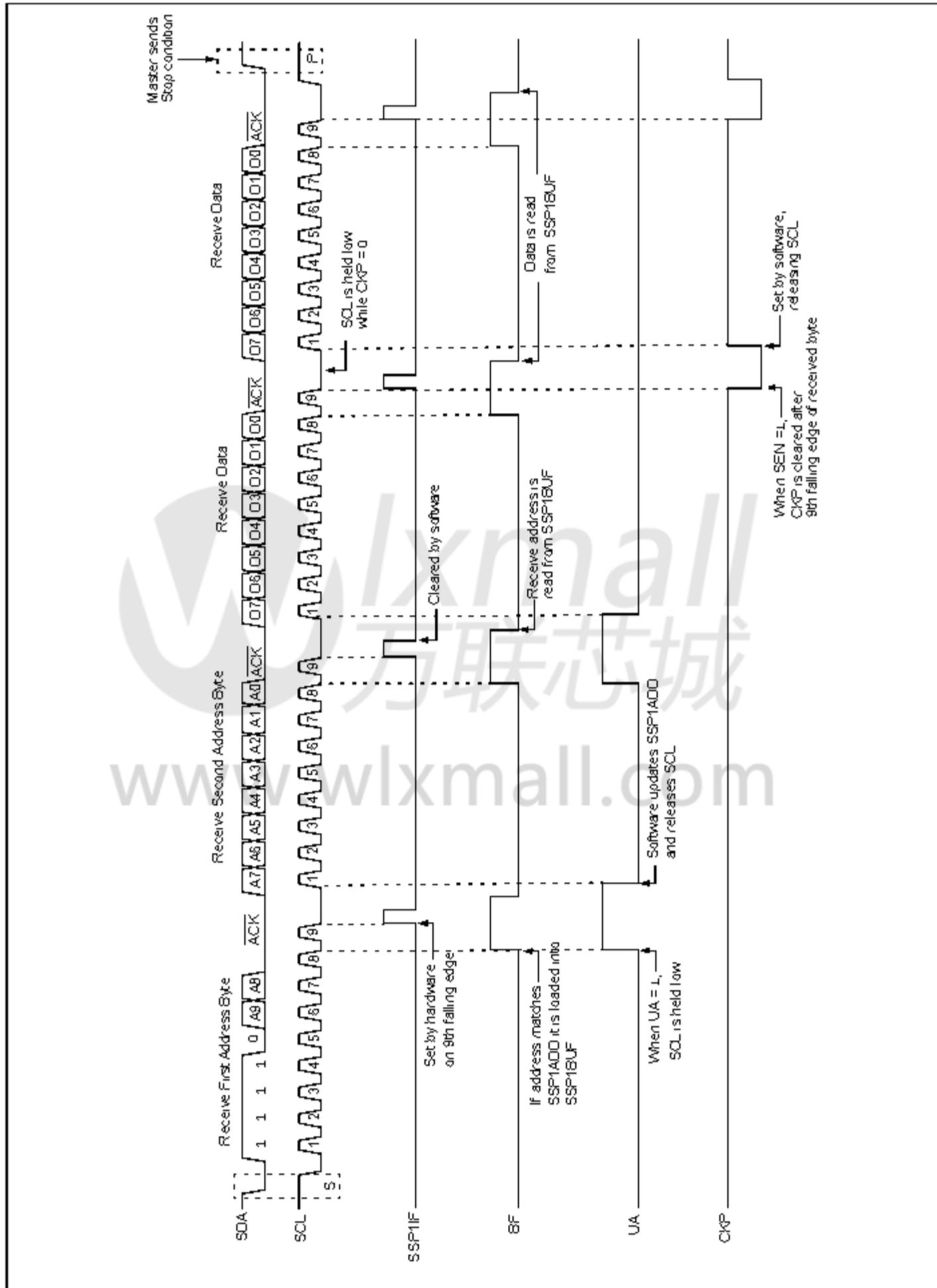


图24-21: I2C从, 10位地址, 接收 (SEN=0, AHEN=1, DHEN=0)

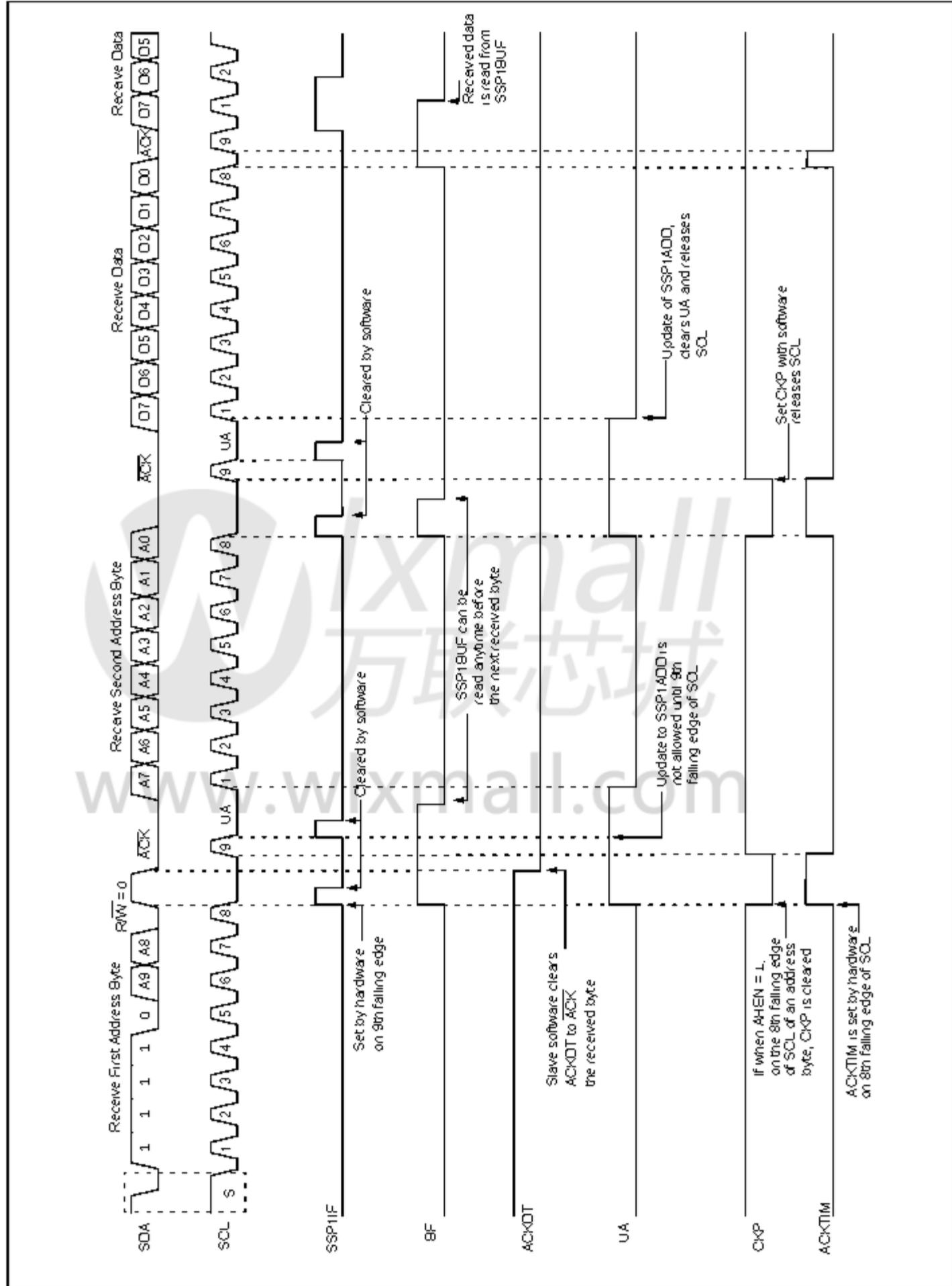
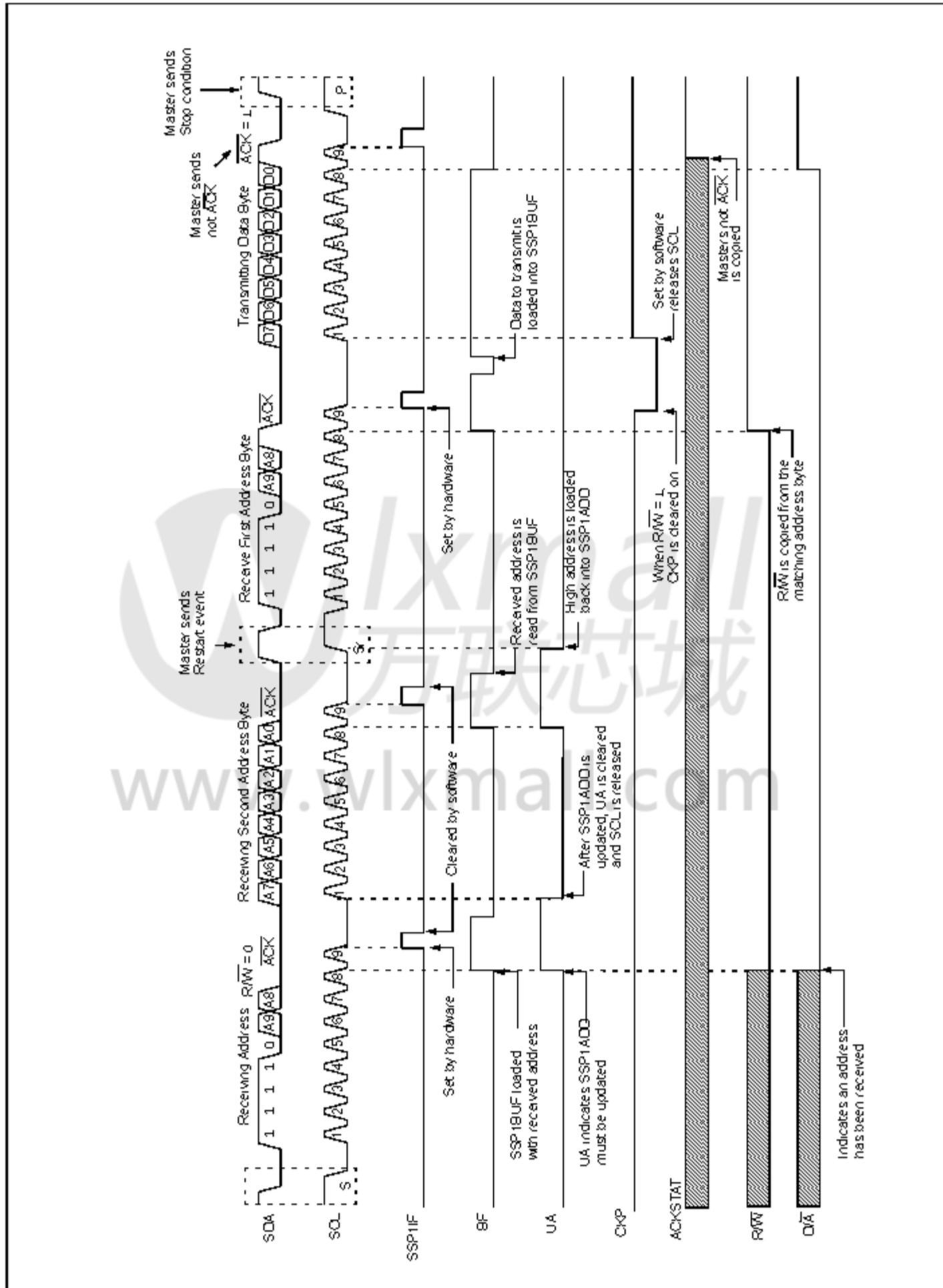


图24-22: I2C从, 10位地址, 发送 (SEN = 0, AHEN = 0, DHEN = 0)



24.5.6 时钟拉伸

当总线上的设备发生时钟拉伸，将SCL线路有效保持在低通讯状态，从设备可能拉伸时钟，以允许更多时间来处理数据或准备master设备。主设备不关心随时随地在公交车上活动而不是拉伸传输它正在扩展的数据。任何伸展完成由从设备是不可见的主软件和硬件 - 受到生成SCL的硬件的影响。

SSP1CON1寄存器的CKP位用于配置用软件拉伸。任何时候CKP位都是清零，模块将等待SCL线路变低然后拿着它。设置CKP将释放SCL和允许更多的沟通。

24.5.6.1 正常时钟拉伸

如果SSP1STAT的R/W位置1，则发出ACK后，a读取请求，从硬件将清除CKP。这个允许从时间用数据更新SSP1BUF转移给主人。如果SSP1CON2的SEN位是设置，从属硬件将始终延长时钟在ACK序列之后。一旦从设备准备好了，CKP由软件设置并恢复通讯。

- 注1：如果时钟结束，BF位不起作用被拉伸与否。这不同于以前版本的模块。如果不能延长时钟，请清除CKP。SSP1BUF在第9次下降之前被读取SCL的边缘。
- 2：该模块的以前版本没有延长传输的时钟。SSP1BUF在第九次下跌之前加载 - SCL的边缘。它现在总是被清除用于读取请求。

24.5.6.2 10位寻址模式

在10位寻址模式下，当UA位置1时，时钟总是伸展。这是SCL唯一的时间在没有CKP被清除的情况下被拉伸。SCL是在写入SSP1ADD后立即发布。

注意：该模块的以前版本没有如果第二个地址字节延长时钟不匹配。

24.5.6.3 字节NACKing

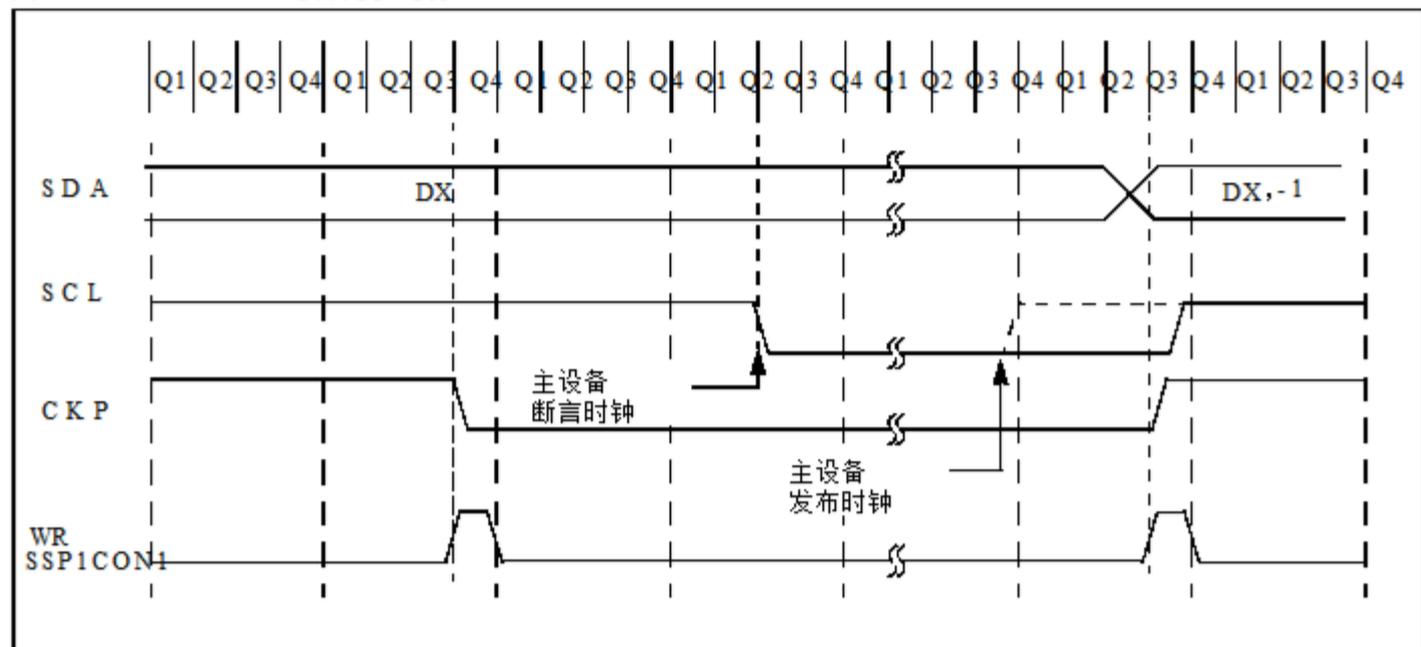
当SSP1CON3的AHEN位置1时，CKP被清除由硬件在SCL的第8个下降沿之后。a收到匹配的地址字节。当DHEN位SSP1CON3置位，CKP在第8次下跌后被清除接收数据的SCL边缘。

在SCL的第8个下降沿之后延伸允许从机查看收到的地址或数据。决定是否要确认收到的数据。

24.5.7 时钟同步与时钟CKP BIT

任何时候CKP位被清零，模块都会等待SCL线路变低，然后保持。然而，清零CKP位不会使SCL输出置位。直到SCL输出已经采样为低电平。那里 - 因此，CKP位不会断言SCL线，直到一个外部I2C主设备已经声明了SCL线。在CKP之前，SCL输出将保持低电平已设置，并且I2C总线上的所有其他设备都有发布了SCL。这确保了写入CKP位不会违反最低时间要求SCL（见图24-22）。

图24-23： 时钟同步时序



PIC12F / LF1822 / 16F / LF1823

24.5.8 广播呼叫地址支持

I²C总线的寻址过程 如此
开始条件之后的第一个字节通常会阻止 -
地雷的哪些装置将成为该地址的奴隶
主设备-普通电话是例外
可以解决所有设备的地址.当这个
地址被使用,理论上所有设备都应该做出响应
并承认.

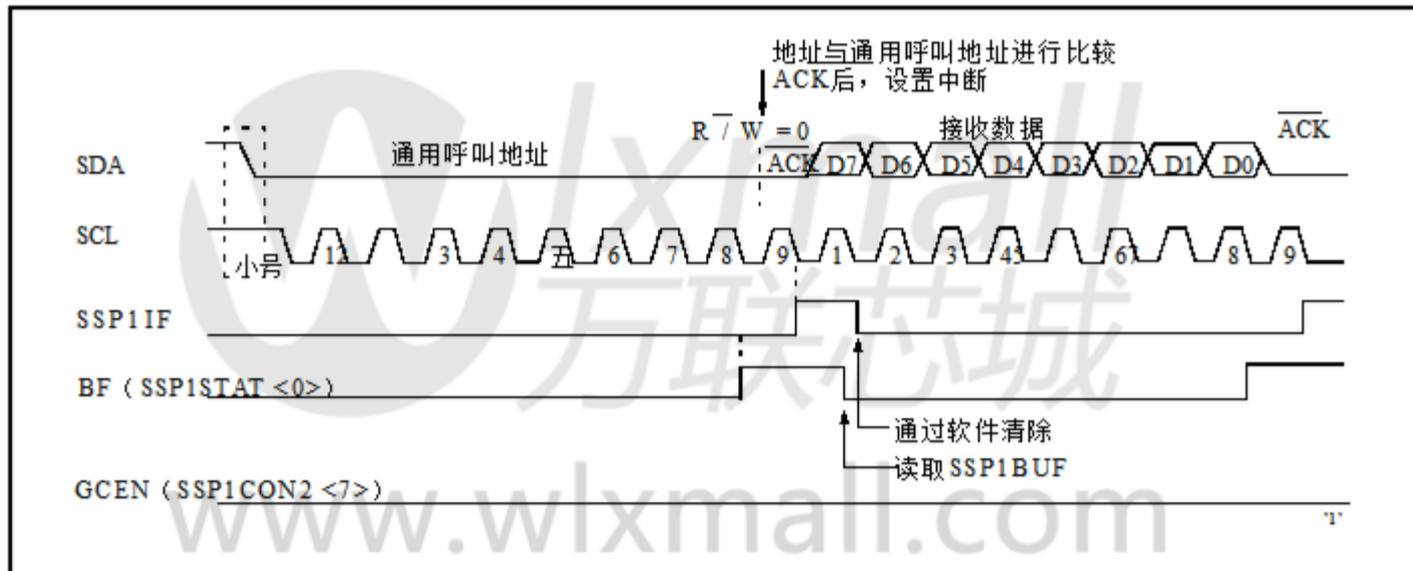
广播电话地址是电话中的保留地址
I²C协议,定义为地址0x00.当...的时候
SSP1CON2寄存器的GCEN位置1,从机
模块会自动确认收到这个
地址,而不管存储在SSP1ADD中的值如何.

从机在全0的地址中时钟后
R/W位清零,产生一个中断和从机
软件 能够 读 SSP1BUF 和 响应.
图24-23 节目 一个一般 呼叫 招待会
序列.

在10位地址模式下,UA位不会置位
广播地址的接收.奴隶
将准备接收第二个字节作为数据,就像
它会以7位模式.

如果SSP1CON3寄存器的AHEN位置1,
与任何其他地址接收一样,
在第8个下降沿之后,洁具将会延长时间
SCL.从机必须设置ACKDT值和
随着通信的进展释放时钟
通常会.

图24-24: 从模式广播呼叫地址序列



24.5.9 SSP1掩码寄存器

SSP1掩码 (SSP1MSK) 寄存器 (寄存器24-5) 为
在I²C从模式下可用作值的掩码
在地址期间保存在SSP1SR寄存器中
comparison operation. A zero ('0') bit in the SSP1MSK
寄存器有作出相应的位
收到的地址是“不在乎”.

任何复位后,该寄存器复位为全1
条件,因此对标准没有影响
SSP1操作,直到用掩码值写入.

SSP1屏蔽寄存器在以下情况下处于活动状态

- 7位地址模式: A <7: 1>的地址比较.
- 10位地址模式: A <7: 0>的地址比较
只要.在SSP1掩码没有效果
接收地址的第一个(高)字节.

24.6 I²C主模式

主模式通过设置和清除启用 **SSP1CON1** 寄存器中的相应 **SSP1M** 位和通过设置 **SSP1EN** 位。在主模式下，**SCL** 并且 **SDA** 线被设置为输入并且被操纵 **MSSP1** 硬件。

主操作模式由中断支持生成启动和停止检测。扬长避短。停止 (P) 和开始 (S) 位被清除复位或 **MSSP1** 模块禁用时。CON- 当 P 位置位时可能会采用 I²C 总线的控制，或者公交车是空闲的。

在固件控制主模式下，用户代码基于 Start 和 进行所有 I²C 总线操作。停止位状态检测。启动和停止条件检测是此模式下唯一有效的电路。所有其他通信由用户软件完成。直接操纵 **SDA** 和 **SCL** 线。

以下事件将导致 **SSP1** 中断标志位 **SSP1IF** 置 1 (如果使能了 **SSP1** 中断)：

- 检测到启动条件
- 检测到停止条件
- 传输/接收数据字节
- 确认传送/接收
- 生成重复开始

注1：配置为 **MSSP1 模块**

I²C 主模式，不允许队列 - 事件的发生。例如，用户不是允许发起启动条件和立即写入 **SSP1BUF** 寄存器。在开始之前启动传输条件完成。在这种情况下，**SSP1BUF** 将不会被写入。WCOL 位将被置位，表示写入到 **SSP1BUF** 没有发生。

- 2: 在主模式下，启动/停止检测 - 它被屏蔽并且中断是通用的，当 **SEN / PEN** 位被清零时代完成。

24.6.1 I²C主模式操作

主设备生成所有的串行时钟脉冲和启动和停止条件。转移是以停止条件或重复开始结束条件。由于重复启动条件也是下一个串行传输的开始，I²C 总线将会不被释放。

在主发送器模式下，输出串行数据通过 **SDA**，而 **SCL** 输出串行时钟。该发送的第一个字节包含的从机地址接收设备 (7 位) 和读/写 (R/W) 位。

In this case, the R/W bit will be logic '0'. Serial data is 一次发送 8 位。在每个字节被发送之后 - ted, 收到一个确认位。开始和停止输出条件以指示开始和结束。串行传输结束。

在主接收模式下，第一个传输的字节保留发送设备的从地址

(7 位) 和 R/W 位。在这种情况下，R/W 位将会是 logic '1'. Thus, the first byte transmitted is a 7-bit slave 地址后跟 1 表示接收位。

串行数据通过 **SDA** 接收，而 **SCL** 输出串行时钟。串行数据一次接收 8 位数据。后每个字节都被接收，一个应答位被发送 - 特德。开始和停止条件表示开始和传输结束。

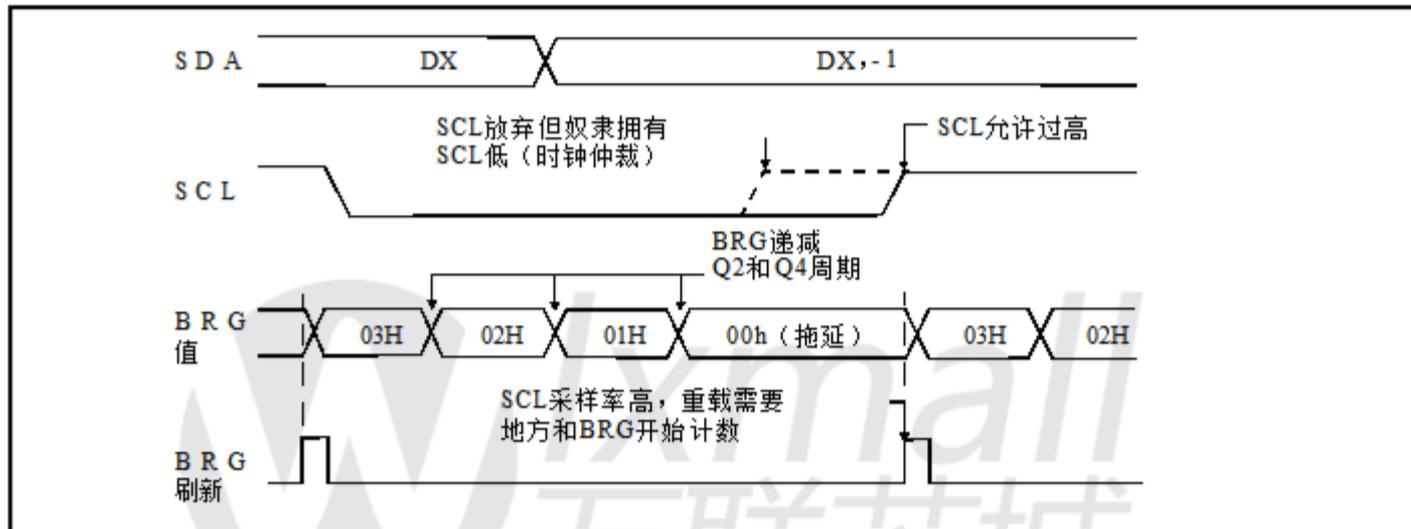
波特率发生器用于设置时钟

频率输出在 **SCL** 上。参见第 24.7 节“波特”率生成器“了解更多细节。

24.6.2 时钟仲裁

时钟仲裁发生在主设备，任何时候接收，发送或重复启动/停止条件，释放SCL引脚（允许SCL悬空为高电平）。什么时候允许SCL引脚悬空为高电平，波特率发生器（BRG）被停止计数直到SCL引脚实际上是高电平。当SCL引脚为采样高波特率发生器重新加载高波特率发生器重新加载SSP1ADD <7: 0>的内容并开始计数。这确保了SCL的高时间将始终处于在时钟的情况下至少一个BRG翻转计数由外部设备保持低电平（图24-25）。

图24-25：带时钟仲裁的波特率发生器时序



24.6.3 WCOL状态标志

如果用户在开始，重新启动时写入SSP1BUF，停止，接收或发送序列正在进行中WCOL被设置并且缓冲区的内容是不变（写入不发生）。任何时候都可以WCOL位置1，表示在SSP1BUF上有一个动作当模块没有空闲时尝试。

注意： 因为排队的事件不是允许，写入低5位在开始之前，SSP1CON2被禁用条件完成。

24.6.4 主模式启动条件时间

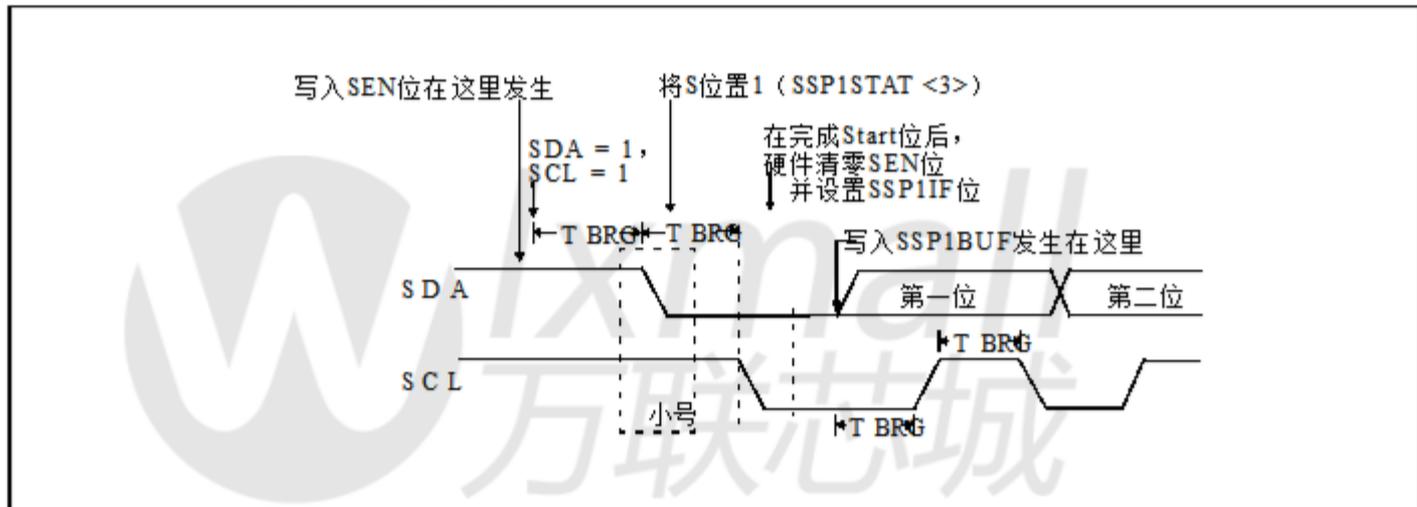
要启动开始条件，用户需要设置开始使能位 SSP1CON2 寄存器的 SEN 位。如果 SDA 和 SCL 引脚采样为高电平，即波特率发生器是重装同该内容的 SSP1ADD <7: 0> 并开始计数。如果 SCL 和 SDA 波特率发生器都采样为高电平超时 (TBRG)，SDA 引脚被驱动为低电平。那个行动的 SDA 被驱动为低电平而 SCL 为高电平启动条件并产生 SSP1STAT1 的 S 位注册设置。之后，波特率 Generator 重载 SSP1ADD <7: 0> 的内容并重新开始计数。当波特率属性 - 超时 (TBRG)，SSP1CON2 的 SEN 位

寄存器将被硬件自动清零。该波特率发生器暂停，离开 SDA 线保持低电平，开始条件完成。

注1：如果在开始条件开始时，SDA 和 SCL 引脚已经是 sam-降低，或者如果在启动条件期间，SCL 线在低电平前采样为低电平 SDA 线被拉低，造成公交车碰撞发生总线冲突中断标志，BCL1IF 置位，启动条件为中止，并将 I2C 模块重置为其空闲状态。

2：飞利浦 I2C 规范指出 a 在 Start 上不会发生总线冲突。

图24-26： 第一个开始位时间



www.wlxmall.com

24.6.6 I2C主模式传输

传输一个数据字节，一个7位地址或10位地址的另一半是简单地完成的。写入一个值到SSP1BUF寄存器。这个动作会设置缓冲器满标志位BF，并允许波特率发生器开始计数并开始下一个转换。任务地址/数据的每一位都将被移出。在SCL的下降沿之后，将数据写入SDA引脚。断言：对于一个波特率发生器，SCL保持低电平。翻转计数（TBRG）。数据在SCL之前应该是有效的高释放。当SCL引脚释放高电平时，它对于TBRG来说是稳定的。SDA引脚上的数据必须在这段时间内保持稳定，并保持一段时间。在SCL的下一个下降沿之后，在第八次之后移出（第八个时钟的下降沿），BF标志被清除，主机释放SDA。这允许从设备被寻址到。如果在第九个时钟周期内响应一个ACK位地址匹配发生，或者如果收到数据，early ACK的状态写入ACKSTAT位。在第九个时钟的上升沿。如果主人接收确认，确认状态位，ACKSTAT被清除。如果不是，则该位被设置。第九个时钟之后，SSP1IF位置1，主时钟（波特率速率发生器）暂停，直到下一个数据字节加载到SSP1BUF中，使SCL保持低电平并保持SDA不变（图24-27）。

写入SSP1BUF后，地址的每一位将在SCL的下降沿被移出，直到全部七个地址位和R/W位完成。在第八个时钟的下降沿，主人会释放SDA引脚，允许从器件响应一个确认。在第九个时钟的下降沿，主器件将采样SDA引脚以查看地址被从器件认可。ACK位的状态被加载到SSP1CON2的ACKSTAT状态位寄存器。在第九个时钟的下降沿之后传输地址，SSP1IF置位，BF标志被清除并且波特率发生器被转动直到另一次写入SSP1BUF发生，保持SCL低并允许SDA浮动。

24.6.6.1 BF状态标志

在发送模式下，SSP1STAT寄存器的BF位当CPU写入SSP1BUF并清零时置位。当所有8位被移出时。

24.6.6.2 WCOL状态标志

如果用户在发送数据时写入SSP1BUF已经在进行中（即，SSP1SR仍在向外移出一个数据字节），WCOL被设置并且buffer保持不变（写入不发生）。

WCOL必须在下一次之前由软件清除传输。

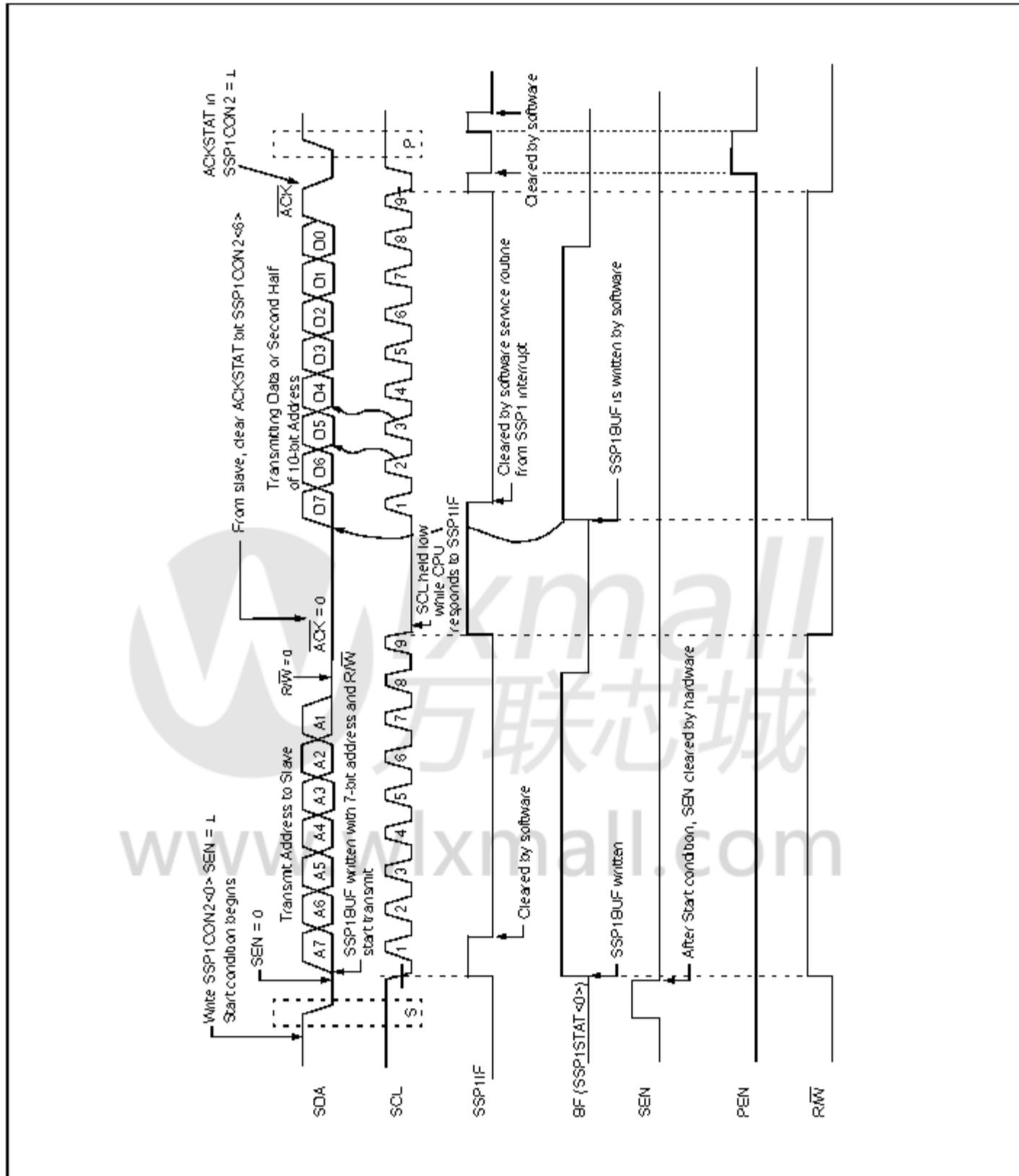
24.6.6.3 ACKSTAT状态标志

在发送模式下，SSP1CON2的ACKSTAT位寄存器在从机发送一个确认边缘沿（ACK = 0），并在从机不存在时置位确认（ACK = 1）。一个从机发送一个Acknowledge。当它确认了它的地址（包括a普通呼叫），或从机已正确接收其数据。

24.6.6.4 典型的发送序列：

1. 用户通过设置生成启动条件SSP1CON2寄存器的SEN位。
2. SSP1IF在完成时由硬件置1开始。
3. SSP1IF由软件清零。
4. MSSP1模块将等待所需的启动在任何其他操作发生之前的时间。
5. 用户用从站装入SSP1BUF地址发送。
6. 地址从SDA引脚移出，直到全部8位被传送。传输尽快开始。当SSP1BUF被写入时。
7. MSSP1模块将来自ACK位移入从设备并将其值写入SSP1CON2寄存器的ACKSTAT位。
8. MSSP1模块在中产生一个中断。第九个时钟周期结束时通过设置SSP1IF位。
9. 用户用8位的值加载SSP1BUF数据。
10. 数据从SDA引脚移出，直到全部8位为止传输。
11. MSSP1模块将ACK位移入从设备并将其值写入SSP1CON2寄存器的ACKSTAT位。
12. 对所有传输的数据重复步骤8-11字节。
13. 用户生成停止或重新启动条件。通过设置PEN或RSEN位SSP1CON2寄存器。产生中断一旦停止/重新启动条件完成。

图24-28: I2C主模式波形 (传输, 7位或10位地址)



24.6.7 I²C主模式接收

通过编程来启用主模式接收
接收SSP1CON2的使能位RCEN位
寄存器。

注意： MSSP1模块必须处于空闲状态
RCEN位置1之前的状态
RCEN位将被忽略。

波特率发生器开始计数，并开始计数
翻转，SCL引脚的状态改变
(从高到低/从低到高)并且数据被移入
SSP1SR。在第八个时钟的下降沿之后，
接收使能标志被自动清除，
SSP1SR的帐篷被装入SSP1BUF中
BF标志位置1，SSP1IF标志位置1并且波特
率发生器暂停计数，持有
SCL低。MSSP1现在处于空闲状态，正在等待
下一个命令。当CPU读取缓冲区时，
BF标志位自动清零。用户可以
然后在接收结束时发送一个应答位
通过设置应答序列使能ACKEN
bit的SSP1CON2寄存器。

24.6.7.1 BF状态标志

在接收操作中，地址时BF位置1
或数据字节从SSP1SR装入SSP1BUF。它
在读取SSP1BUF寄存器时清零。

24.6.7.2 SSP1OV状态标志

在接收操作中，SSP1OV位在8位时置位
接收到SSP1SR并且BF标志位为
已经从之前的接待中设置。

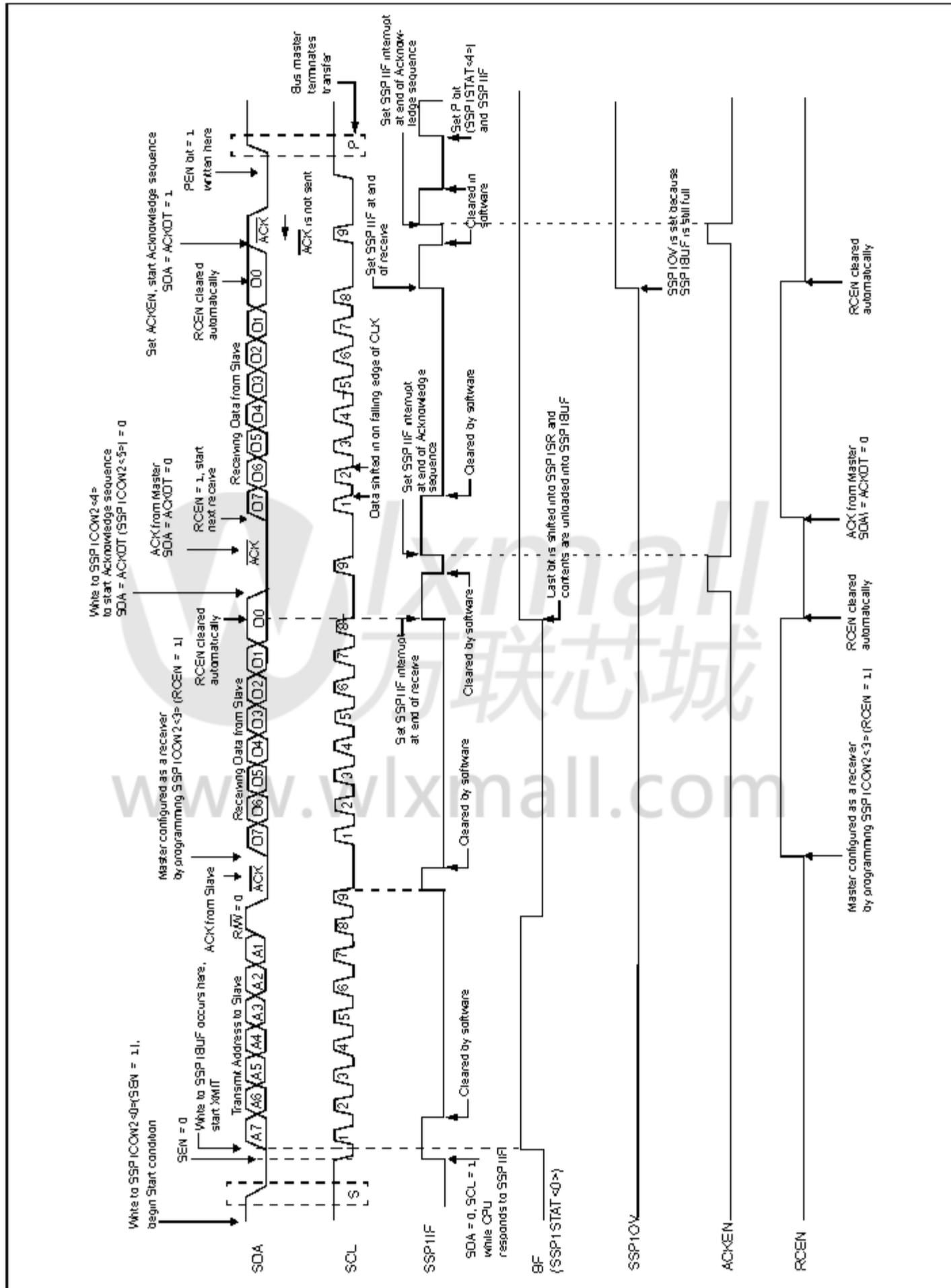
24.6.7.3 WCOL状态标志

如果用户在接收时写入SSP1BUF
已经在进行中(即，SSP1SR仍在转向
数据字节)，WCOL位被设置并且内容为
缓冲区不变(写入不发生)。

24.6.7.4 典型的接收序列：

1. 用户通过设置生成启动条件
SSP1CON2寄存器的SEN位。
2. SSP1IF在完成时由硬件置1
开始。
3. SSP1IF由软件清零。
4. 用户使用从机地址写入SSP1BUF
发送和R/W位设置。
5. 地址从SDA引脚移出，直到全部8位
被传送。传输尽快开始
当SSP1BUF被写入时。
6. MSSP1模块将来自ACK位移入
从设备并将其值写入
SSP1CON2寄存器的ACKSTAT位。
7. MSSP1模块在中产生一个中断
第九个时钟周期结束时通过设置
SSP1IF位。
8. 用户将SSP1CON2寄存器的RCEN位置1，
ter和主设备以从主机的一个字节计时。
9. 在SCL的第8次下降沿之后，SSP1IF和
BF被设置。
10. 主设备清除SSP1IF并读取接收到的数据
来自SSP1UF的字节清零BF。
11. 主机在ACKDT中设置发送给从机的ACK值
位的SSP1CON2寄存器并启动
通过设置ACKEN位来确认。
12. 主机ACK被输出到从机和
SSP1IF已设置。
13. 用户清除SSP1IF。
14. 对于每个接收的字节重复步骤8-13
从奴隶。
15. 主机发送一个不确认或停止结束
通讯。

图24-29: I2C主模式波形 (接收, 7位地址)



24.6.8 ACKNOWLEDGE序列 定时

通过设置确认序列
确认序列使能位，ACKEN位
SSP1CON2寄存器.该位置1时，SCL引脚为
拉低并确认数据位的内容
出现在SDA引脚上.如果用户希望发现 -
创建一个确认，那么ACKDT位应该是
清除.否则，用户应该先设置ACKDT位
开始确认序列.波特率
发电机然后计算一个翻转周期（T BRG）
并且SCL引脚无效（拉高）.当...的时候
SCL引脚采样为高电平（时钟仲裁），即波特率
速率发生器计数T BRG.SCL引脚是
拉低.在此之后，ACKEN位自动
清零，波特率发生器关闭，
MSSP1 模 然后 去 成 闲 模式
(图24-29)。

24.6.8.1 WCOL状态标志

如果用户在确认时写入SSP1BUF
序列正在进行中，然后设置WCOL和
缓冲区内内容不变（写入不变
发生）。

24.6.9 停止条件时间

停止位在a结束时在SDA引脚上被置位
通过设置停止序列启用来接收/发送
位，SSP1CON2寄存器的PEN位.在一个结尾
接收/发送后，SCL线保持低电平
第九个时钟的下降沿.当PEN位置1时，
主人将断言SDA线路较低.当SDA
线采样为低电平，波特率发生器为
reloaded and counts down to '0'. When the Baud Rate
发生器超时，SCL引脚将被拉高
和一个T BRG（波特率发生器翻转计数）
之后，SDA引脚将被解除置位.当SDA
当SCL为高电平时，引脚被采样为高电平，
SSP1STAT寄存器已设置.之后在BRG，PEN位是
清零并且SSP1IF位被置1（图24-30）。

24.6.9.1 WCOL状态标志

如果用户在停止序列时写入SSP1BUF
正在进行中，那么WCOL位被设置和
缓冲区内内容不变（写入不变
发生）。

图24-30： ACKNOWLEDGE序列波形

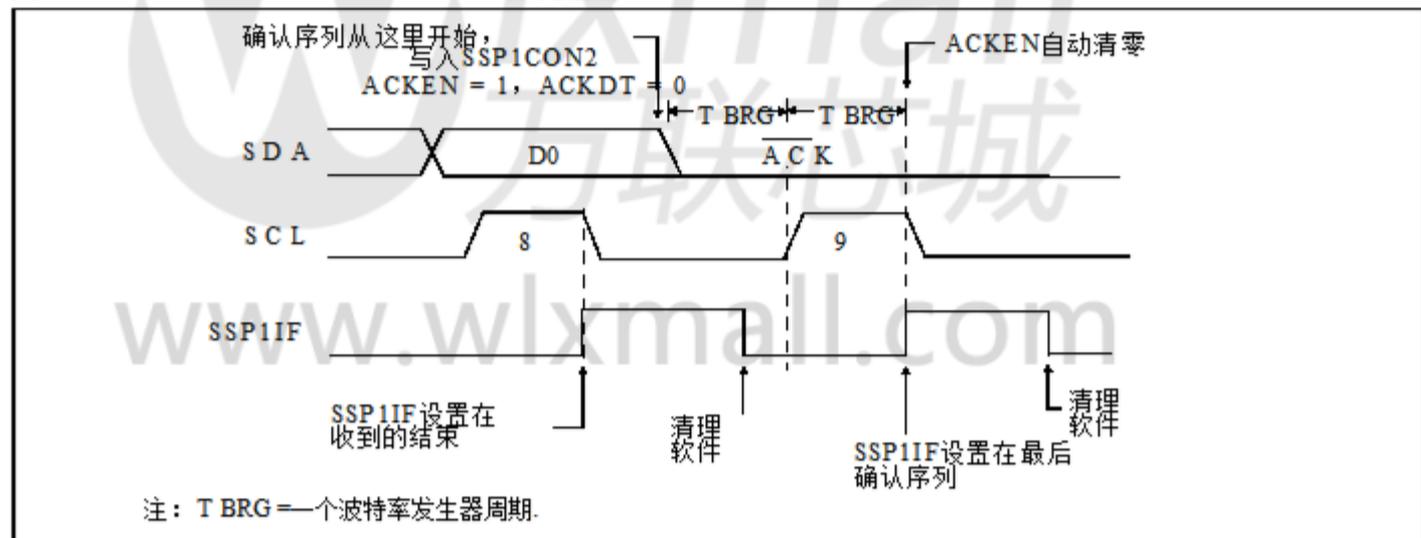
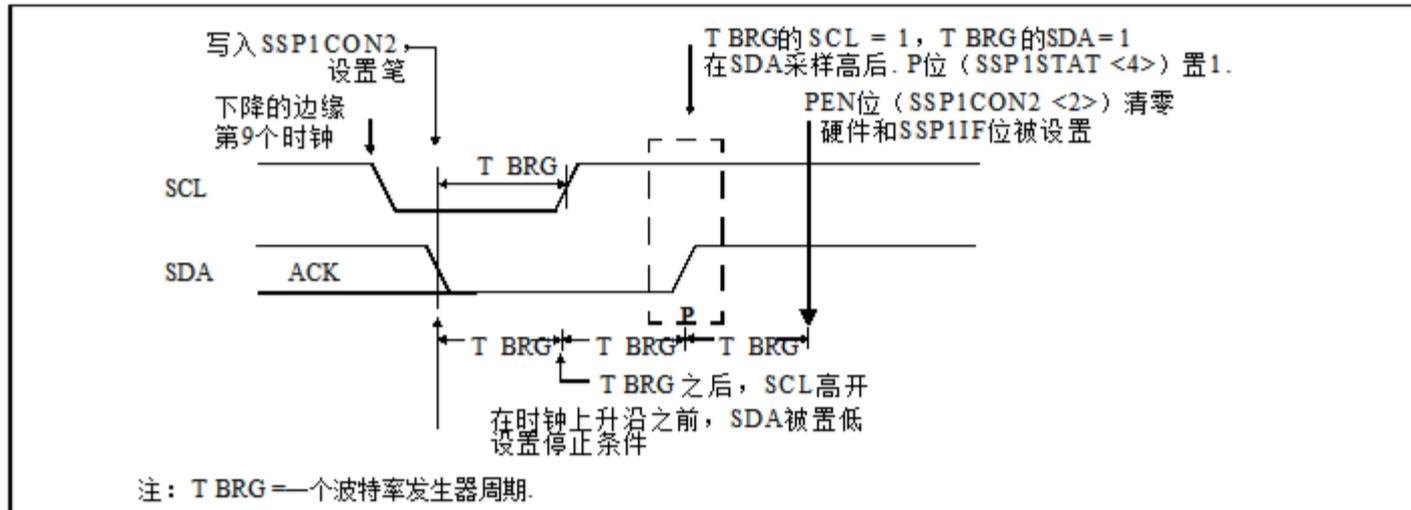


图24-31： 停止条件接收或发送模式



10年6月24日睡眠操作

处于睡眠模式时，I2C从站模块可以接收地址或数据以及地址何时匹配或发生完整的字节传输，唤醒处理器从休眠模式（如果MSSP1中断使能）。

11年6月24日重置的影响

复位禁止MSSP1模块并终止目前的转移。

12年6月24日多主模式

在多主器件模式下，中断产生检测启动和停止条件允许确定公交车何时免费。停止（P）和开始（S）位从复位清除或当清除MSSP1模块被禁用。I2C总线的控制可能在SSP1STAT寄存器的P位置1时被采用或者总线处于空闲状态，同时清除S和P位。当总线忙时，启用SSP中断发生停止条件时产生中断。

在多主机操作中，SDA线必须是监视仲裁以查看信号电平是否为0预期的产出水平。该检查由执行硬件将结果放入BCL1IF位。

可能会失去仲裁的州是：

- 地址转移
- 数据传输
- 开始条件
- 重复开始条件
- 确认条件

13年6月24日多主机通信，

巴士碰撞和巴士仲裁

多主模式支持通过总线仲裁来实现，

灰主机输出地址/数据位时SDA引脚，仲裁发生在主设备上 outputs a '1' on SDA, by letting SDA float high and another master asserts a '0'. When the SCL pin floats high, 数据应该稳定。如果预期的数据 SDA is a '1' and the data sampled on the SDA pin is '0', 然后发生了公交车碰撞。主人将设置总线冲突中断标志BCL1IF，并将其复位I2C端口置于空闲状态（图24-31）。

如果在公交车发生碰撞时正在进行发射发生，传输停止，BF标志为清除，SDA和SCL线被解除和认定可以写入SSP1BUF。当用户服务时总线冲突中断服务程序如果I2C总线是免费的，用户可以通过恢复通信断言一个开始条件。

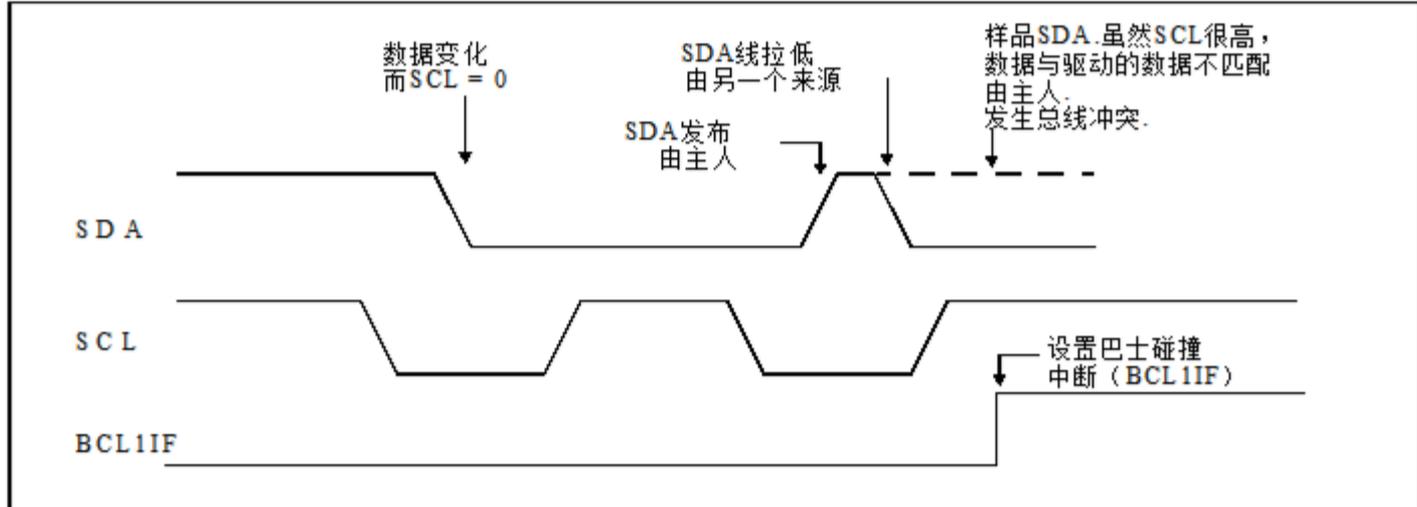
如果启动，重复启动，停止或确认condition当发生公交车碰撞时正在进行中条件被中止，SDA和SCL线路被解除，和SSP1CON2中的相应控制位寄存器被清除。当用户服务总线collision中断服务程序，如果I2C总线空闲，用户可以通过断言启动来恢复通信条件。

主人将继续监测SDA和SCL引脚。如果发生停止条件，SSP1IF位将被置位。

写入SSP1BUF将开始传输数据在第一个数据位，不管在哪里当发生总线冲突时，发射器停止工作。

在多主器件模式下，中断产生启动和停止条件的检测允许确定 - 巴士何时免费。控制I2C总线可以在P位设置在SSP1STAT时采用寄存器，或总线空闲，S和P位是清除。

图24-32: 总线冲突时序用于发送和确认



24.6.13.1 开始时的总线冲突条件

在启动条件期间，如果出现以下情况，会发生总线冲突

一个SDA或SCL在开始时采样为低电平
开始条件（图24-32）。

b) 在SDA被置为低电平之前，SCL被采样为低电平
（图24-33）。

在启动条件期间，SDA和SCL
引脚被监控。

如果SDA引脚已经处于低电平，或者SCL引脚已经存在
低，则会发生以下所有情况：

- 开始条件中止，
- BCL1IF标志被设置并且
- MSSP1模块重置为空闲状态
（图24-32）。

开始条件以SDA和SCL引脚开始
无效。当SDA引脚采样为高电平时，
波特率发生器被加载并倒计时。如果
SCL引脚采样为低电平，而SDA为高电平时，总线colli-
sion发生是因为它假定另一个主人
正试图在启动期间驱动数据“1”
条件。

如果在此计数期间SDA引脚采样为低电平，
BRG被复位并且SDA线被提前置位
（Figure 24-34）。 If, however, a '1' is sampled on the SDA
引脚，SDA引脚在BRG结束时置为低电平
计数。波特率发生器然后被重新加载并
counts down to zero; if the SCL pin is sampled as '0'
在此期间，不会发生公交车碰撞。在
BRG计数结束时，SCL引脚置为低电平。

注意： 巴士碰撞的原因不是一个因素
在开始条件期间是没有两个总线
主人可以在主持人声明一个开始条件
完全相同的时间。因此，一位高手
将始终在另一个之前声明SDA。
这种情况不会导致公共汽车 colli-
因为这两位大师必须是
允许仲裁第一个地址，
降低启动条件。如果地址是
同样的，仲裁必须被允许
继续进入数据部分，重复
开始或停止条件。

图24-33： 起步条件下的客车碰撞（仅限SDA）

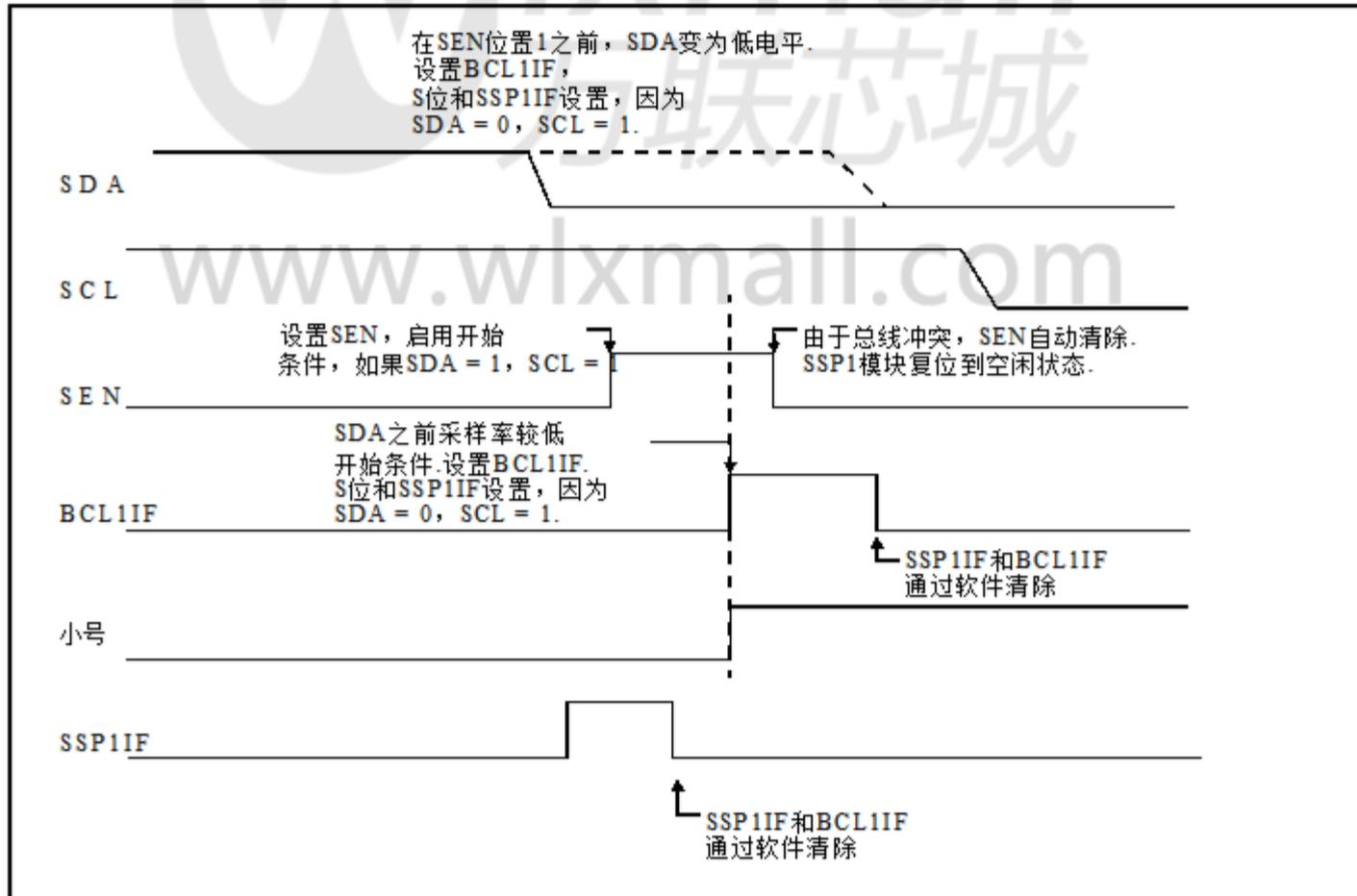


图24-34: 总线冲突起始条件 (SCL = 0)

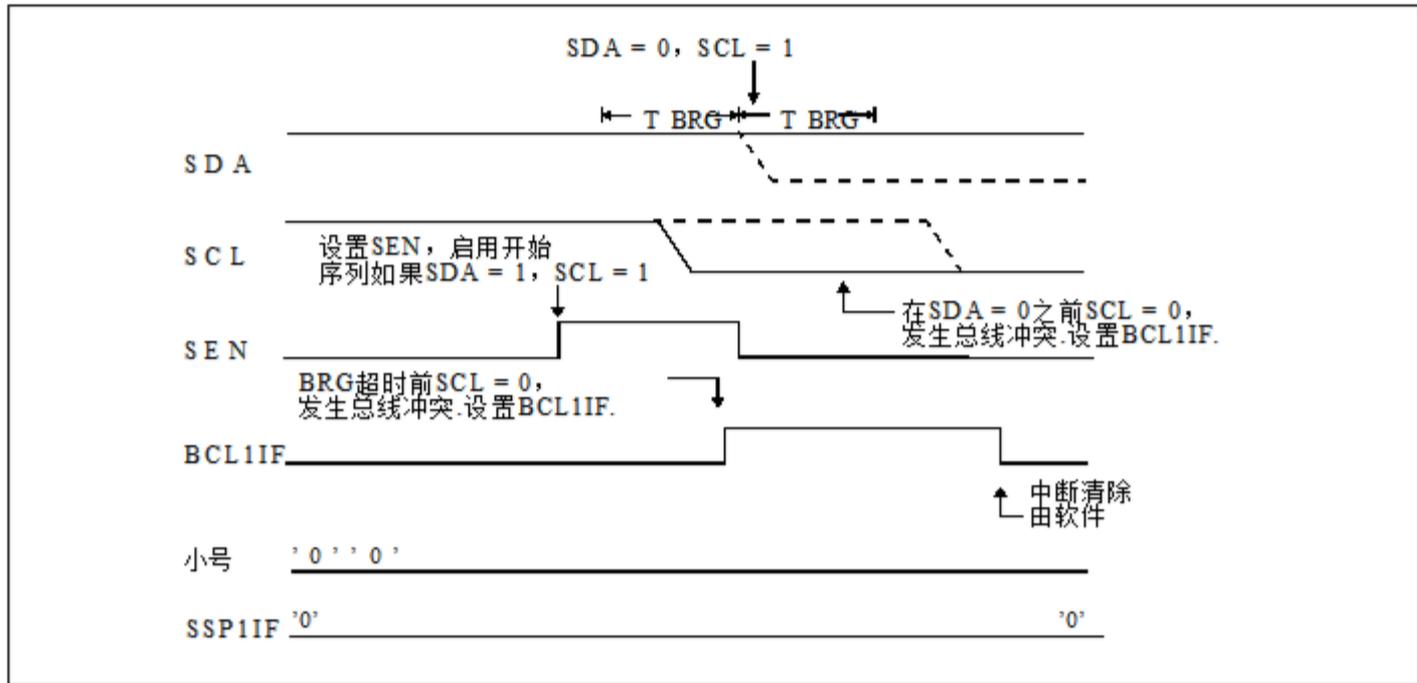
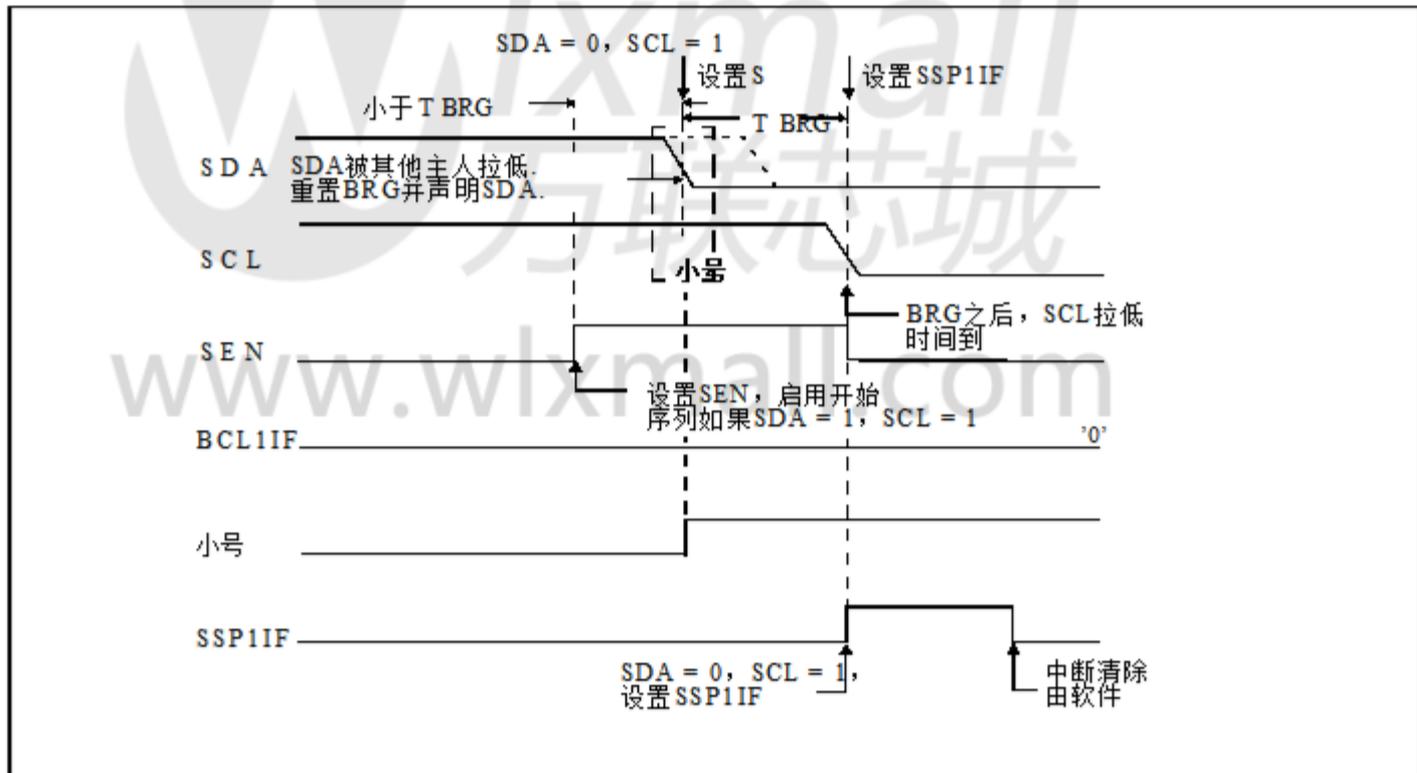


图24-35: 由于在起始条件下SDA仲裁, BRG重置



24.6.13.2 重复中的巴士碰撞 开始条件

在重复启动条件下，发生总线冲突
如果发生

一个当SCL进入时，SDA对低电平进行采样
从低级到高级。

- b) 在SDA被拉低之前，SCL变低，
表明另一位主人正在尝试
transmit a data '1'.

当用户释放SDA并且引脚被允许时
浮动高，BRG装载SSP1ADD和
倒数至零。SCL引脚然后被取消断言
当采样为高电平时，SDA引脚被采样。

如果SDA较低，则会发生总线冲突（即另一次
主器件正在尝试传输数据“0”，图24-35）。
如果SDA采样为高电平，则BRG将重新加载并开始
计数。如果在BRG之前SDA从高到低
超时，没有发生总线冲突，因为没有两个
主人可以在同一时间主张SDA。

如果在BRG超时之前SCL从高到低
而且SDA还没有被宣称是巴士碰撞
发生。在这种情况下，另一位主人正在尝试
在重复启动条件期间传输数据“1”
见图24-36。

如果在BRG超时结束时，SCL和SDA都结束
仍然很高，SDA引脚驱动为低电平，BRG为低电平
重新加载并开始计数。在计数结束时，
不管SCL引脚的状态如何，SCL引脚都是
驱动为低电平，重复启动条件为
完成。

图24-36: 重复启动条件下的总线冲突（情况1）

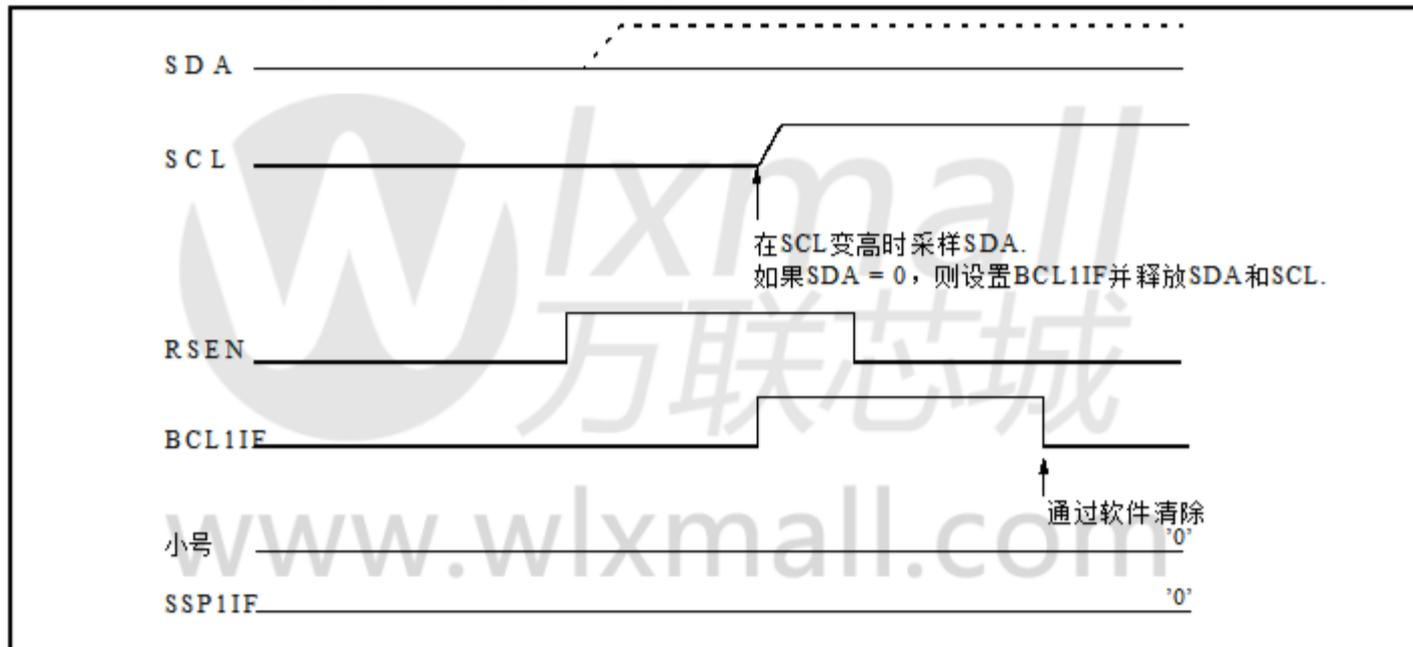
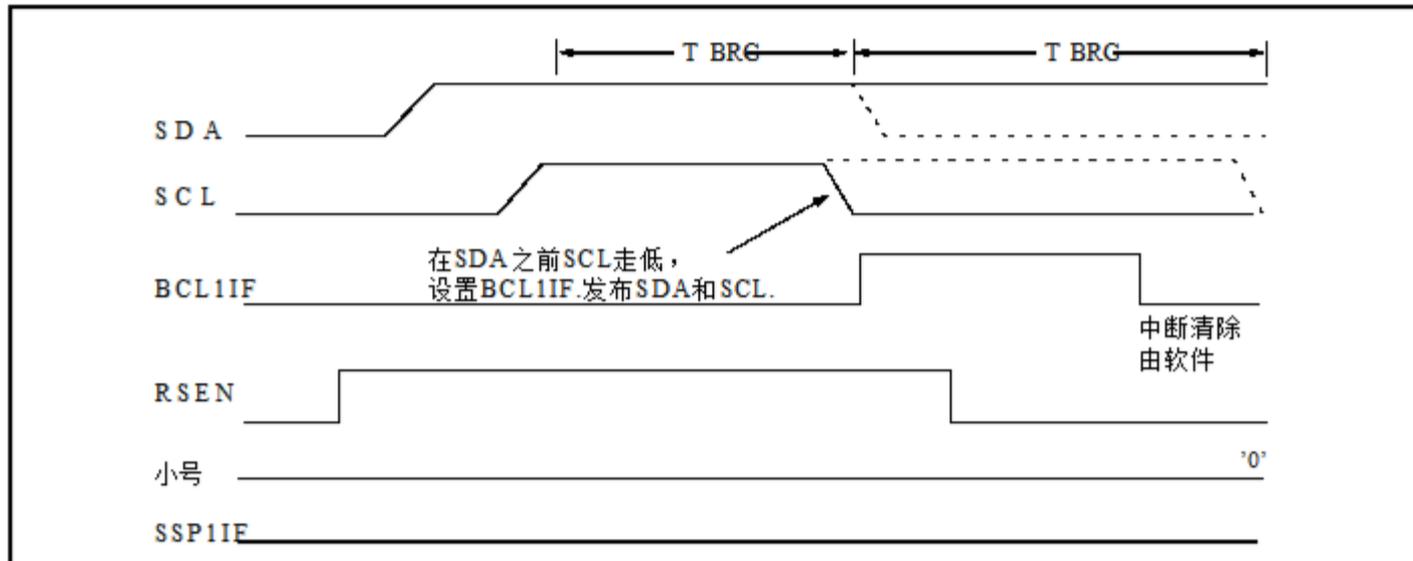


图24-37: 重复启动条件下的总线冲突（情况2）



24.6.13.3 停车过程中的巴士碰撞条件

在以下情况下，在停止条件期间发生总线冲突一个SDA引脚解除置位后允许浮动高电平后，SDA采样低电平BRG已经超时。

- b) 在SCL引脚无效后，SCL被采样在SDA走高之前低。

停止条件始于SDA置为低电平。当SDA采样为低电平时，允许SCL引脚浮动。当引脚采样为高电平（时钟仲裁）时，波特率发生器装载了SSP1ADD和倒数到0。在BRG超时后，SDA是采样。如果SDA采样为低电平，则会发生总线冲突发生。这是由于另一位高手试图drive a data '0' (Figure 24-37). If the SCL pin is sampled in SDA被允许浮动到高电平之前低电平，发生总线冲突发生。这是另一个主人的另一种情况 attempting to drive a data '0' (Figure 24-38).

图24-38: 停车状况下的客车碰撞 (情况1)

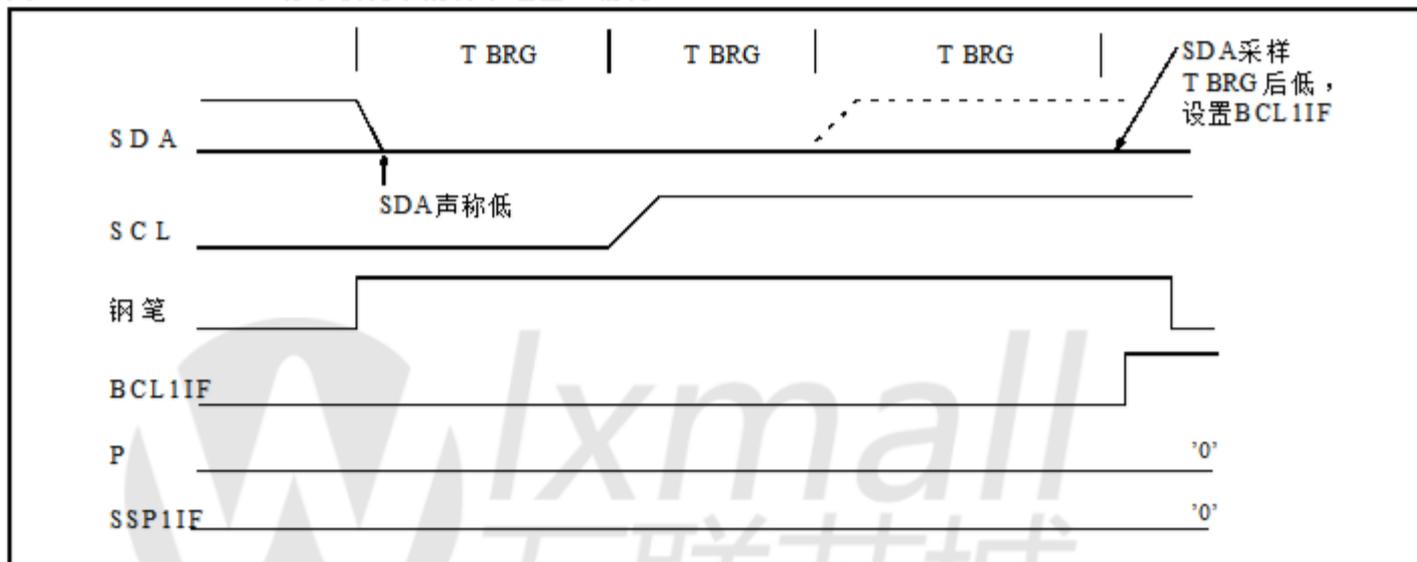
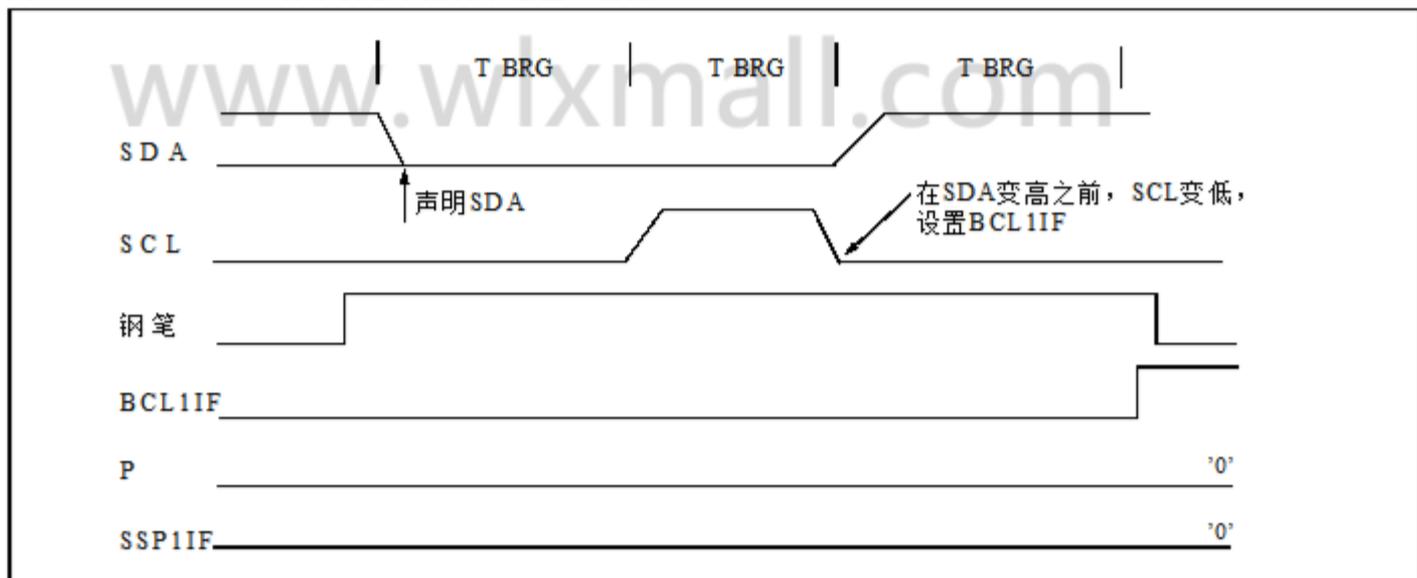


图24-39: 停车状态下的客车碰撞 (情况2)



PIC12F / LF1822 / 16F / LF1823

表24-3: 与I2C™操作相关的寄存器汇总

名称	位7	位6	位5	位4	位3	位2	位1	位0	重启 值 页
INTCON	GIE	PEIE	TMR0IE	INTE	IOCFIE	TMR0IF	INTF	IOCF	89
PIE1	TMR1GIE	—死	RCIE	TXIE	SSP1IE	CCP1IE	TMR2IE	TMR1IE	90
PIE2	OSFIE	C2IE (1)	C1IE	EEIE	BCL1IE	-	-	- 9 1	
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSP1IF	CCP1IF	TMR2IF		92
PIR2	OSFIF	C2IF (1)	C1IF	EEIF	BCL1IF	-	-	- 9 3	
SSP1ADD	ADD7	ADD6	ADD5	ADD4	ADD3	ADD2	ADD1	ADD0	278
SSP1BUF	同步串行端口接收缓冲器/发送寄存器								229 *
SSP1CON1	WCOL	SSPOV	SSPEN	CKP	SSPM <3: 0>				275
SSP1CON2	GCEN	ACKSTAT	ACKDT	ACKEN	RCEN	钢笔	RSEN	SEN	276
SSP1CON3	ACKTIM	PCIE	SCIE	BOEN	SDAHT	SBCDE	一只母鸡	DHEN	277
SSP1MSK	MSK7	MSK6	MSK5	MSK4	MSK3	MSK2	MSK1	MSK0	278
SSP1STAT	SMP	CKE	d/A	P	小号	R/W	UA	BF	274
TRISA	-	-	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	121
TRISC	-	-	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	125

传说: - =未实现的位置, 读为0. I2C™模式下, MSSP模块不使用阴影单元.

* 页面提供注册信息.

注1: 仅限PIC16F / LF1823.



24.7 波特率发生器

MSSP1模块具有波特率发生器，能够在I2C和SPI Master中产生时钟模式。波特率发生器（BRG）重载值放置在SSP1ADD寄存器（寄存器24-6）中。当写入SSP1BUF时，波特率Gen-演员会自动开始倒计时。

一旦给定的操作完成，内部时钟会自动停止计数，时钟引脚将会自动停止计数保持在最后的状态。

图24-39中的内部信号“重新加载”触发来自SSP1ADD的值被加载到BRG中计数器。这发生两次每个振荡的

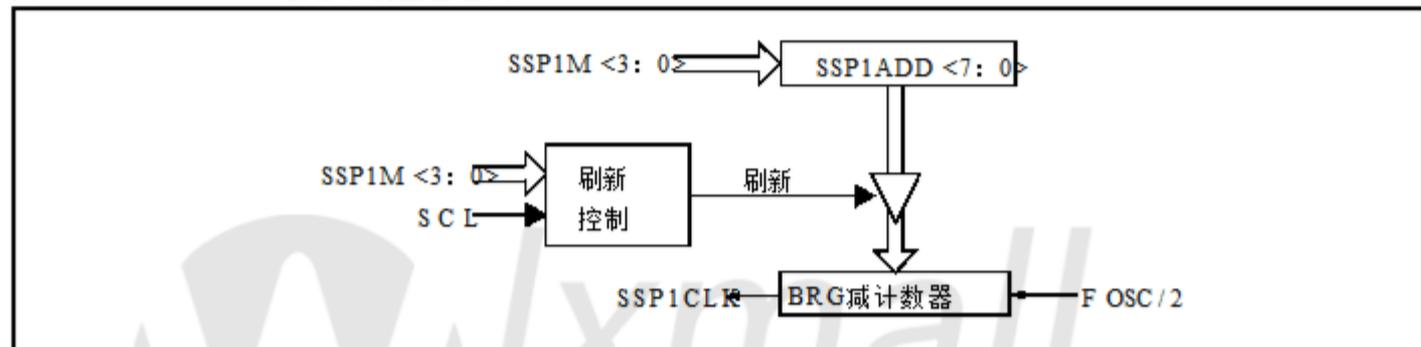
模块时钟线。逻辑决定何时重新加载信号有效取决于MSSP1的模式正在经营。

表24-4显示了基于时钟速率指令周期和加载到的BRG值SSP1ADD。

公式24-1:

$$F_{CLOCK} = \frac{F_{OSC}}{F_{SSP1ADD} * 16}$$

图24-40: 波特率发生器框图



注意：0x00，0x01和0x02的值无效用作SSP1ADD时用作波特率I2C发生器。这是一个实现局限性。

表24-4: MSSP1时钟速率W / BRG

F OSC	F CY	BRG价值	F CLOCK (2轮BRG)
32 MHz	8 MHz	13H	400 kHz (1)
32 MHz	8 MHz	19H	308千赫
32 MHz	8 MHz	4FH	100 kHz
16 MHz	4 MHz	09H	400 kHz (1)
16 MHz	4 MHz	0CH	308千赫
16 MHz	4 MHz	27H	100 kHz
4 MHz	1 MHz	09H	100 kHz

注1: I2C接口不符合400 kHz I2C规范（适用于速率大于100 kHz的规范）100 kHz）的所有细节，但可能会在应用程序需要更高速率时使用。

注册24-2: SSPICON1: SSP1控制寄存器1

R / C / HS-0/0R / C / HS-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0
WCOL	SSP1OV	SSP1EN	CKP	SSP1M <3: 0>	
位7					位0

传说:

R = 可读位
u = 位不变
1' = Bit is set

W = 可写位
x = 位未知
0' = Bit is cleared

U = 未用位, 读为0
-n / n = POR和BOR的值/所有其他复位的值
HS = 位由硬件设置
C = 用户清除

位7

WCOL: 写入冲突检测位

主模式下:

1 = 尝试写入 SSP1BUF 寄存器, 而 I2C 条件对于要开始的传输无效
0 = 没有碰撞

从模式下:

1 = 在 SSP1BUF 寄存器仍在发送前一个字时写入 (必须用软件清零)
0 = 没有碰撞

位6

SSP1OV: 接收溢出指示位 (1)

在 SPI 模式下:

1 = 当 SSP1BUF 寄存器仍保持先前的数据时接收到新的字节. 在溢出的情况下, SSP1SR 中的数据丢失了. 溢出只能在从模式下进行. 在从模式下, 即使只发送, 用户也必须读取 SSP1BUF 数据, 以避免设置溢出. 在主模式下, 由于每个新的接收 (和发送) 都是未设置溢出位通过写入 SSP1BUF 寄存器启动 (必须用软件清零).

0 = 没有溢出

在 I2C 模式下:

1 = 在 SSP1BUF 寄存器仍保持前一个字节时收到一个字节. SSP1OV 是 Transmit 中的“不关心”模式 (必须用软件清零).

0 = 没有溢出

位5

SSP1EN: 同步串行口使能位

在两种模式下, 当使能时, 这些引脚必须正确配置为输入或输出

在 SPI 模式下:

1 = 使能串口并将 SCK, SDO, SDI 和 SS 配置为串口引脚的源 (2)

0 = 禁止串行端口并将这些引脚配置为 I/O 端口引脚

在 I2C 模式下:

1 = 使能串口并将 SDA 和 SCL 引脚配置为串口引脚的源 (3)

0 = 禁止串行端口并将这些引脚配置为 I/O 端口引脚

位4

CKP: 时钟极性选择位

在 SPI 模式下:

1 = 时钟空闲状态为高电平

0 = 时钟空闲状态为低电平

在 I2C 模式下:

SCL 释放控制

1 = 使能时钟

0 = 保持时钟低电平 (时钟延长). (用于确保数据设置时间.)

在 I2C 主模式下:

未在此模式下使用

比特 3-0

SSP1M <3: 0>: 同步串行口模式选择位

0000 = SPI 主模式, 时钟 = F_{OSC} / 4

0001 = SPI 主模式, 时钟 = F_{OSC} / 16

0010 = SPI 主模式, 时钟 = F_{OSC} / 64

0011 = SPI 主模式, 时钟 = TMR2 输出 / 2

0100 = SPI 从模式, 时钟 = SCK 引脚, SS 引脚控制使能

0101 = SPI 从模式, 时钟 = SCK 引脚, 禁止 SS 引脚控制, SS 可用作 I/O 引脚

0110 = I2C 从模式, 7 位地址

0111 = I2C 从模式, 10 位地址

1000 = I2C 主模式, 时钟 = F_{OSC} / (4 * (SSP1ADD + 1)) (4)

1001 = 保留

1010 = SPI 主模式, 时钟 = F_{OSC} / (4 * (SSP1ADD + 1))

1011 = I2C 固件控制主模式 (从空闲)

1100 = 保留

1101 = 保留

1110 = I2C 从模式, 带启动和停止位中断的 7 位地址

1111 = I2C 从模式, 启用了启动和停止位中断的 10 位地址

注意 1: 在主模式下, 由于每次新的接收 (和发送) 都是通过写入 SSP1BUF 来启动的, 因此未设置溢出位

寄存器.

2: 启用时, 这些引脚必须正确配置为输入或输出.

3: 使能时, SDA 和 SCL 引脚必须配置为输入.

4: I2C 模式不支持 0, 1 或 2 的 SSP1ADD 值.

PIC12F / LF1822 / 16F / LF1823

注册24-3: SSPICON2: SSP1控制寄存器2

R / W-0/0	R-0/0	R / W-0/0	R / S / HS-0/0	R / W / HS-0/0				
GCEN	ACKSTAT	ACKDT	ACKEN	RCEN	钢笔	RSEN	SEN	
位7							位0	

传说:

R =可读位	W =可写位	U =未用位, 读为0
u =位不变	x =位未知	-n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set	'0' = Bit is cleared	HC =通过硬件清零 S =用户设置

- 位7 **GCEN:** 广播呼叫使能位 (仅限I2C从模式)
1 =在SSP1SR接收到广播地址 (0x00或00h) 时使能中断
0 =禁用一般呼叫地址
- 位6 **ACKSTAT:** 确认状态位 (仅限I2C模式)
1 =未收到确认
0 =收到确认
- 位5 **ACKDT:** 确认数据位 (仅限I2C模式)
在接收模式下: _____
当用户在接收结束时启动确认序列时传输的值
1 =不确认
0 =确认
- 位4 **ACKEN:** 确认序列使能位 (仅在I2C主模式下)
在主接收模式下: _____
1 =在SDA和SCL引脚上启动应答序列, 并发送ACKDT数据位.
 由硬件自动清除.
0 =确认序列空闲
- 位3 **RCEN:** 接收使能位 (仅在I2C主模式下)
1 =启用I2C的接收模式
0 =接收空闲
- 位2 **PEN:** 停止条件使能位 (仅限I2C主模式)
SCK释放控制: _____
1 =在SDA和SCL引脚上启动停止条件. 由硬件自动清除.
0 =停止条件空闲
- 位1 **RSEN:** 重复启动条件使能位 (仅限I2C主模式)
1 =在SDA和SCL引脚上启动重复启动条件. 由硬件自动清除.
0 =重复启动条件空闲
- 位0 **SEN:** 启动条件启用位 (仅在I2C主模式下)
在主模式下: _____
1 =在SDA和SCL引脚上发起启动条件. 由硬件自动清除.
0 =启动条件空闲
在从模式下: _____
1 =从机发送和从机接收都启用时钟延长 (已启用延时)
0 =禁用时钟延伸

注1: 对于ACKEN, RCEN, PEN, RSEN, SEN位: 如果I2C模块不处于空闲模式, 则该位可能不是设置 (无假脱机), SSP1BUF可能不会写入 (或禁止写入SSP1BUF) .

PIC12F / LF1822 / 16F / LF1823

注册24-5: SSP1MSK: SSP1掩码寄存器

R / W-1/1	R / W-1/1	R / W-1/1	R / W-1/1	R / W-1/1	R / W-1/1	R / W-1/1	R / W-1/1
MSK <7: 0>							
位7							位0

传说:

R =可读位 W =可写位 U =未用位, 读为0
 u =位不变 x =位未知 -n / n = POR和BOR的值/所有其他复位的值
 '1' = Bit is set '0' = Bit is cleared

位7-1 MSK <7: 1>: 掩码位
 1 =将接收到的地址位n与SSP1ADD <n>进行比较以检测 I2C地址匹配
 0 =接收的地址位n不用于检测 I2C地址匹配
 位0 MSK <0>: I2C从模式的掩码位, 10位地址
 I2C从模式, 10位地址 (SSP1M <3: 0> = 0111或1111) :
 1 =接收到的地址位0与SSP1ADD <0>进行比较以检测 I2C地址匹配
 0 =接收的地址位0不用于检测 I2C地址匹配
 I2C从模式, 7位地址, 该位被忽略

注册24-6: SSP1ADD: MSSP1地址和波特率寄存器 (I2C模式)

R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0	R / W-0/0
ADD <7: 0>							
位7							位0

传说:

R =可读位 W =可写位 U =未用位, 读为0
 u =位不变 x =位未知 -n / n = POR和BOR的值/所有其他复位的值
 '1' = Bit is set '0' = Bit is cleared

主模式:

比特7-0 ADD <7: 0>: 波特率时钟分频比特
 SCL 引脚时钟周期 = $((ADD <7: 0> + 1) * 4) / F_{OSC}$

10位从模式 - 最重要的地址字节:

位7-3 未使用: 未用于最重要的地址字节. 该寄存器的位状态是“不关心”. 位 pattern sent by master is fixed by I2C specification and must be equal to '11110'. However, those bits are 由硬件进行比较并且不受该寄存器中的值的影响.
 位2-1 ADD <2: 1>: 10位地址的两个最高有效位
 位0 未使用: 在此模式下未使用. 位状态是“不关心”.

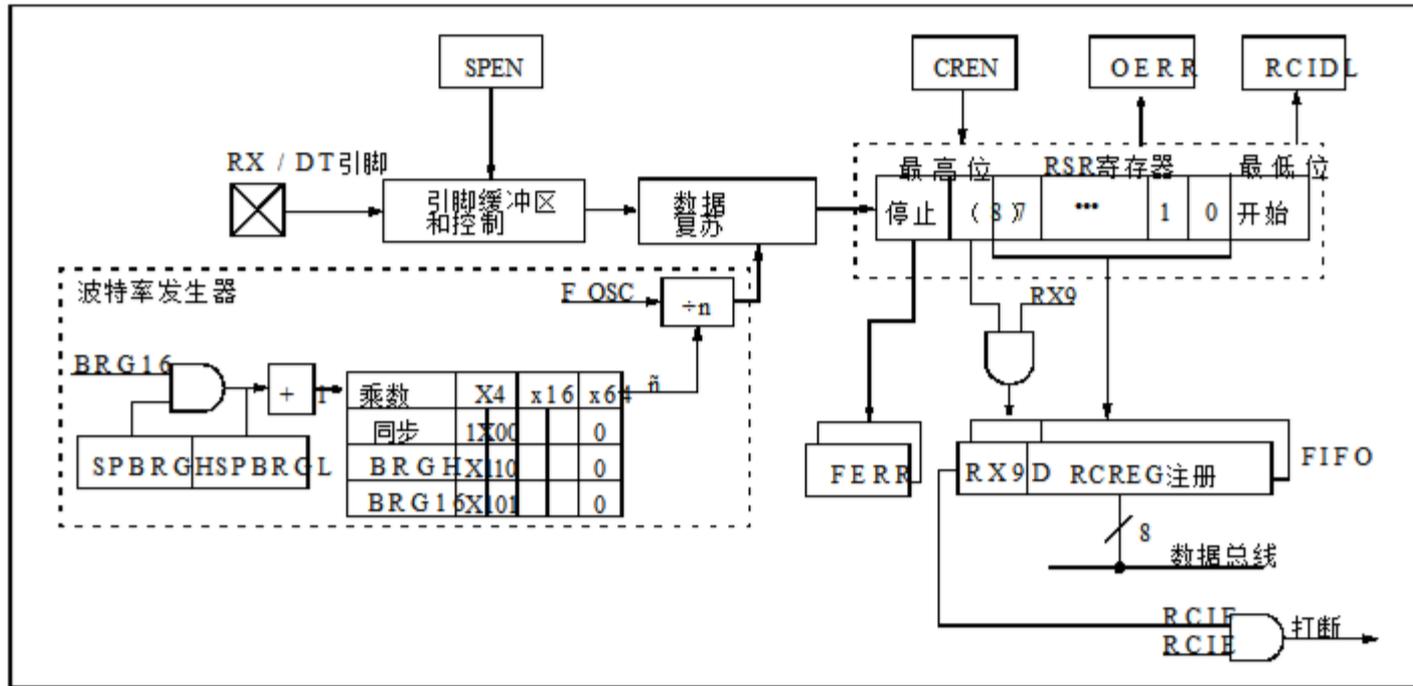
10位从模式 - 最低有效地址字节:

比特7-0 ADD <7: 0>: 10位地址的8个最低有效位

7位从模式:

位7-1 ADD <7: 1>: 7位地址
 位0 未使用: 在此模式下未使用. 位状态是“不关心”.

图25-2: EUSART接收框图



EUSART模块的操作受到控制
通过三个寄存器：

- 传输状态和控制 (TXSTA)
- 接收状态和控制 (RCSTA)
- 波特率控制 (BAUDCON)

这些寄存器是详细在寄存器25-1, 分别寄存器25-2和寄存器25-3.

当接收器或发射器部分未启用时
那么可以使用相应的RX或TX引脚
通用输入输出.

www.wlxmall.com

25.1 EUSART异步模式

EUSART使用该传输和接收数据标准的非归零（NRZ）格式。NRZ是用两个级别实现：V OH 标记状态 represents a '1' data bit, and a VOL space state which represents a '0' data bit. NRZ refers to the fact that

连续发送具有相同值的数据位停留在该位的输出级别而不返回到a每个比特传输之间的中立等级。NRZ传输端口在标记状态空闲。每个角色传输包含一个起始位，然后是八位或9个数据位，并始终由一个或一个终止更多停止位。起始位始终是一个空格，并且停止位总是标记。最常见的数据格式是8位。每个传输位持续一段时间1 /（波特率）。片内专用8位/ 16位波特率速率发生器用于导出标准波特率来自系统振荡器的频率。见表25-5例如波特率配置。

EUSART首先发送并接收LSb。该EUSART的发射器和接收器在功能上独立的，但共享相同的数据格式和波特率率。硬件不支持奇偶校验，但可以在软件中实现并作为第九存储数据位。

25.1.1 EUSART异步发射机

EUSART变速器框图如图所示图25-1。变速器的核心是串口发送移位寄存器（TSR），不直接通过软件访问。TSR从中获取数据发送缓冲区，即TXREG寄存器。

25.1.1.1 启用变速器

EUSART发送器启用异步通过配置以下三个控件进行操作位：

- TXEN = 1
- SYNC = 0
- SPEN = 1

假定所有其他EUSART控制位都处于他们的默认状态。

设置TXSTA寄存器的TXEN位使能EUSART的发射器电路。清除SYNC TXSTA寄存器的某位用于配置EUSART异步操作。设置的SPEN位RCSTA寄存器启用EUSART。程序员必须设置相应的TRIS位来配置TX / CK I / O引脚作为输出。

注1：TXIF发送器中断标志被置位当TXEN使能位置位时。

25.1.1.2 传输数据

通过向角色写入角色来启动传输TXREG寄存器。如果这是第一个字符，或者以前的角色已经完全被冲掉TSR，TXREG中的数据立即生效转移到TSR寄存器。如果TSR仍然包含全部或部分前一个字符，即新字符数据保存在TXREG中，直到停止位前一个字符已被传送。未决然后将TXREG中的字符传送给TSR在紧接停止位之后的一个T CY中传输。起始位，数据位的传输停止位序列立即开始在将数据传输到TSR之后TXREG。

25.1.1.3 发送中断标志

PIR1寄存器的TXIF中断标志位置1每当EUSART发射器启用且没有字符在TXREG中被保持用于传输。换句话说，TXIF位只在TSR时清零正在忙于一个角色，并且已经有了一个新角色排队等待在TXREG中传输。TXIF标志位写入TXREG后不立即清零。TXIF在接下来的第二个指令周期中变为有效写入执行。立即轮询TXIF TXREG写入将返回无效结果。TXIF位是只读的，它不能被软件设置或清除。

TXIF中断可通过设置TXIE来使能PIE1寄存器的中断使能位。但是，那只要TXREG为空，TXIF标志位就会置1，不管TXIE使能位的状态如何。

要在传输数据时使用中断，请设置TXIE只有当有更多的数据要发送。清除TXIE中断使能位写入最后一个字符的传输到TXREG。

PIC12F / LF1822 / 16F / LF1823

25.1.1.4 TSR 状态

TXSTA寄存器的TRMT位指示 TSR寄存器的状态.这是一个只读位.该当 TSR寄存器为空且为时, TRMT位置位.当一个角色被转移到 TSR时被清除.从 TXREG 注册. TRMT 位保持清零直到所有位移出 TSR 寄存器.没有中断逻辑与此位关联,所以用户必须轮询该位以确定 TSR 状态.

注意: TSR 寄存器未映射到数据中内存,所以它不可用于用户.

25.1.1.5 传输9位字符

EUSART支持9位字符传输.当 TXSTA 寄存器的 TX9 位置位时, EUSART 将为每个字符发送9位数据.特德. TXSTA 寄存器的 TX9D 位是第9位,和最重要的数据位.传输9位时数据, TX9D 数据位必须在写入前写入8个最低有效位进入 TXREG.所有九位的数据将被传输到 TSR 移位寄存器.在写入 TXREG 之后立即执行.

一个特殊的9位地址模式可供使用.多个接收器.请参见第25.1.2.7节“地址检测”了解更多关于地址模式的信息.

25.1.1.6 异步传输设置:

1. 初始化 SPBRGH, SPBRGL 寄存器对和 BRGH 和 BRG16 位来实现所需的波特率 (见第 25.3 节“EUSART 波特率发生器 (BRG)”).
2. 通过清除来启用异步串行端口 SYNC 位和设置 SPEN 位.
3. 如果需要9位传输, 请将 TX9 连接 trol 位.一组第九数据位将表明8最低有效数据位是一个地址.接收器被设置为地址检测.
4. 通过设置 TXEN 启用传输控制位.这将导致 TXIF 中断位要设置.
5. 如果需要中断, 请设置 TXIE 中断使能 PIE1 寄存器的位.一个中断会立即提供 GIE 和 INTCON 寄存器的 PEIE 位也被置位.
6. 如果选择9位传输, 则第9位应该装入 TX9D 数据位.
7. 将8位数据装入 TXREG 寄存器.这个将开始传输.

图25-3: 异步传输

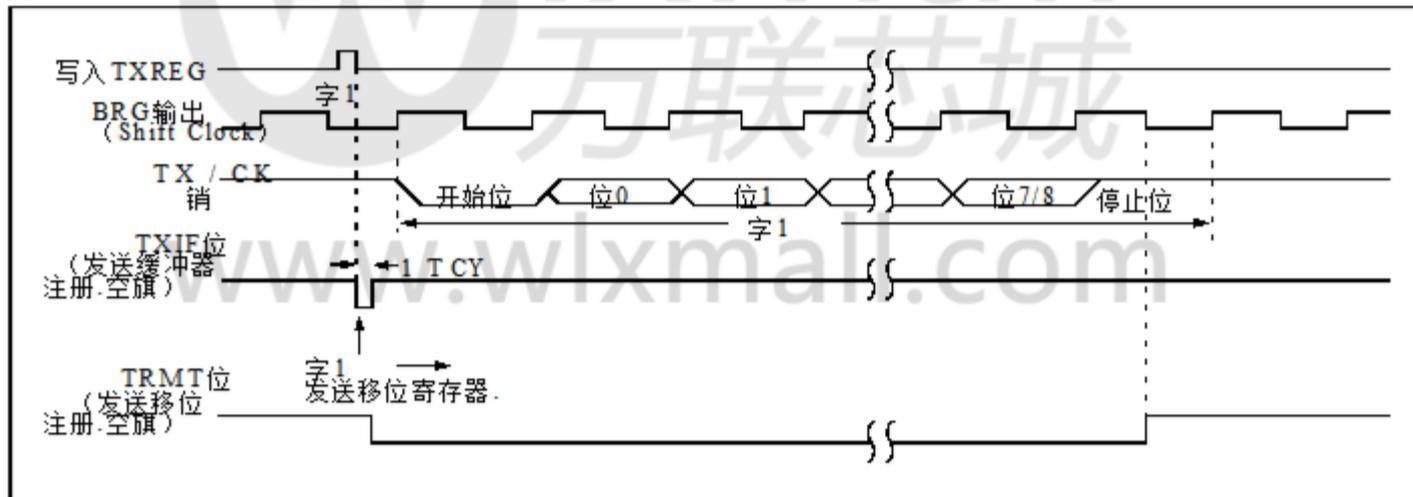
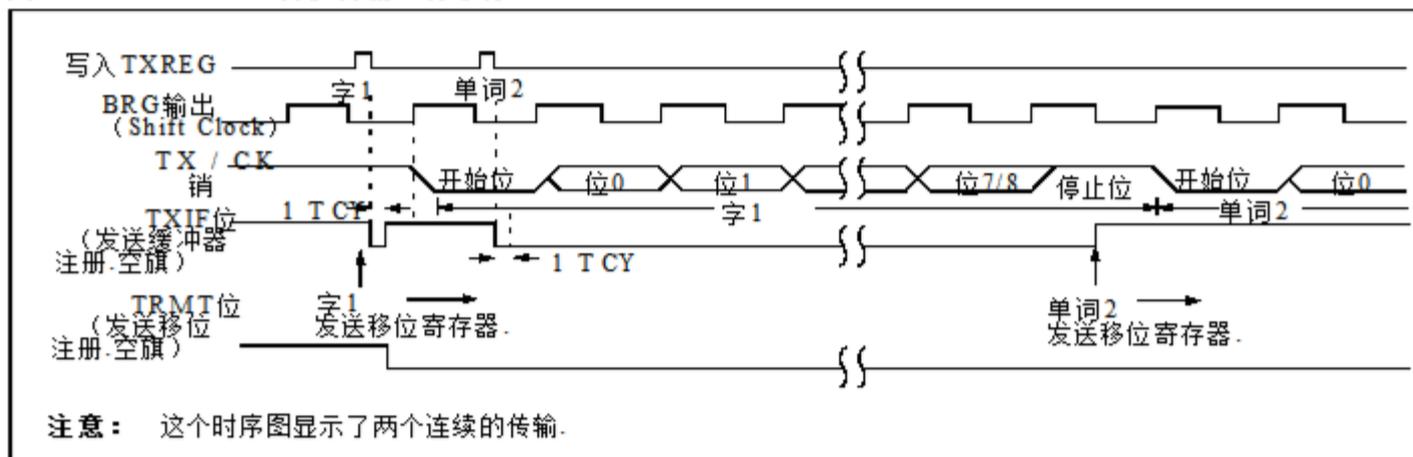


图25-4: 异步传输 (背靠背)



注意: 这个时序图显示了两个连续的传输.

表25-1: 与异步传输相关的寄存器汇总

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
BAUDCON	ABDOVF	RCIDL	-	SCKP	BRG16	-	WUE	ABDEN	290
INTCON	GIE	PEIE	TMR0IE	INTE	IOCFIE	TMR0IF	INTF	IOCFIF	89
PIE1	TMR1GIE	—死	RCIE	TXIE	SSP1IE	CCP1IE	TMR2IE	TMR1IE	90
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSP1IF	CCP1IF	TMR2IF	TMR1IF	92
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	289
SPBRGL	BRG7	BRG6	BRG5	BRG4	BRG3	BRG2	BRG1	BRG0	291 *
SPBRGH	BRG15	BRG14	BRG13	BRG12	BRG11	BRG10	BRG9	BRG8	291 *
TRISA	-	-	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	121
TRISC (1)	-	-	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	125
TXREG	EUSART发送数据寄存器								281 *
TXSTA	中国证监	会TX9	TXEN	同步	SENDB	BRGH	TRMT	TX9D	288

图注: - =未实现的位置, 读为0.阴影单元不用于异步传输.

*页面提供注册信息.

注1: 仅限PIC16F / LF1823.



25.1.2 EUSART异步接收器

异步模式通常用于RS-232

系统.接收器框图如图所示

图25-2.数据通过RX / DT引脚接收

驱动数据恢复块.数据恢复块

实际上是一个16倍的高速移位器

波特率,而串行接收移位

寄存器(RSR)以比特率运行.当所有8或9

角色的位已经移入,他们是

立即转入至一个二进制字符

先进先出(FIFO)存储器.FIFO缓冲

允许接收两个完整的字符和

必须在软件启动之前启动第三个字符

为EUSART接收器提供服务.FIFO和RSR

寄存器不能通过软件直接访问.

通过RCREG寄存器访问接收到的数据.

25.1.2.1 启用接收器

EUSART接收器启用异步

通过配置以下三个控制位来操作:

•CREN = 1

•SYNC = 0

•SPEN = 1

假定所有其他EUSART控制位都处于他们的默认状态.

将RCSTA寄存器的CREN位置1使能EUSART的接收器电路.清除SYNC位的TXSTA寄存器配置EUSART

异步操作.设置SPEN位

RCSTA寄存器启用EUSART.程序员

必须设置相应的TRIS位来配置

TX / CK I / O引脚作为输入.

注1: 如果RX / DT功能在模拟引脚上,相应的ANSEL位必须为清除接收器的功能.

25.1.2.2 接收数据

接收器数据恢复电路启动字符

接收在第一位的下降沿.第一点,

也称为起始位,始终为零.数据

恢复电路计数半个位时间到中心

起始位并验证该位仍然为零.如果是

不是零则数据恢复电路中止

字符接收,不会产生错误,并且

恢复寻找启动位的下降沿.如果

开始位验证成功,然后数据

恢复电路计数一个完整的位时间的中心

下一位.然后该位被大多数检测器采样

circuit and the resulting '0' or '1' is shifted into the RSR.

这重复,直到所有的数据位已被采样和

转移到RSR.测量一个最终位时间

采样的水平.这是总是停止位

a '1'. If the data recovery circuit samples a '0' in the

停止位位置,然后为此设置成帧错误

字符,否则为此清除了帧错误

字符.参见第25.1.2.4节“接收帧”

错误”了解更多关于帧错误的信息.

在所有的数据位和停止位之后

被接收,RSR中的字符被传送

到EUSART接收FIFO和RCIF中断

PIR1寄存器的标志位置1.在顶部的字符

通过读取FIFO将FIFO传送到FIFO

RCREG寄存器.

注意: 如果接收FIFO超限,则不需要额外的字符将被接收,直到溢出条件被清除.参见第25.1.2.5节“接收溢出错误”以获取更多信息有关超限错误的信息.

25.1.2.3 接收中断

PIR1寄存器的RCIF中断标志位置1

每当EUSART接收器启用并且存在时

接收FIFO中的未读字符.RCIF

中断标志位是只读的,不能置1或清零

由软件.

RCIF中断通过设置全部来启用

以下几点:

•PIE1寄存器的RCIE中断使能位

•PEIE外设中断使能位

INTCON寄存器

•INTCON的GIE全局中断使能位

寄存器

RCIF中断标志位将在有时被置位

不管状态如何,FIFO中的未读字符

中断使能位.

25.1.2.4 接收成帧错误

接收FIFO缓冲区中的每个字符都有一个对应的帧错误状态位。一个框架错误表示在预期的位置没有看到停止位时间。成帧错误状态通过

RCSTA寄存器的FERR位。FERR位代表着最高的未读字符的状态接收FIFO。因此，必须读取FERR位在阅读RCREG之前。

FERR位是只读的，只适用于顶部接收FIFO中的未读字符。一个框架错误（FERR = 1）不排除接收附加信息字符。没有必要清除FERR位。

从FIFO缓冲区中读取下一个字符将FIFO提前到下一个字符和下一个字符对应的成帧错误。

通过清零SPEN可以强制FERR位清零。复位EUSART的RCSTA寄存器位。清除RCSTA寄存器的CREN位不会影响FERR位。框架错误本身不会产生一个中断。

注意： 如果全部接收到字符FIFO有成帧错误，重复读取的RCREG不会清除FERR位。

25.1.2.5 接收溢出错误

接收FIFO缓冲区可以容纳两个字符。一个如果第三个字符在其中，则会产生溢出错误全部，在FIFO被访问之前被接收。什么时候这发生RCSTA寄存器的OERR位被置位。已经在FIFO缓冲区中的字符可以被读取但直到这个时候才会收到额外的字符错误被清除。该错误必须由其中一方清除清除RCSTA寄存器的CREN位或通过通过清零EUSART的SPEN位来重置EUSART RCSTA注册。

25.1.2.6 接收9位字符

EUSART支持9位字符接收。什么时候RCSTA寄存器的RX9位置1，EUSART将为每个字符移入9位RSR接收。RCSTA寄存器的RX9D位是第九和最重要的数据位的最高未读字符在接收FIFO中。读取9位数据时来自接收FIFO缓冲区的RX9D数据位必须在阅读8个最低有效位之前阅读RCREG。

25.1.2.7 地址检测

一个特殊的地址检测模式可供使用当多个接收器共享相同的传输时。比如在RS-485系统中。地址检测是通过设置RCSTA的ADDEN位使能寄存器。

地址检测需要9位字符接收。启用地址检测时，只能使用字符用第九个数据位集合将被转移到接收FIFO缓冲区，从而设置RCIF中断位。所有其他字符将被忽略。

在收到地址字符后，用户软件确定地址是否与自己的地址匹配。上地址匹配，用户软件必须禁用地址通过在下一个之前清除ADDEN位来检测发生停止位。当用户软件检测到结束时该消息由消息协议确定使用，软件将接收器放回地址检测模式通过设置ADDEN位。

25.1.2.8 异步接收设置:

1. 初始化SPBRGH, SPBRGL寄存器对和BRGH和BRG16位来实现所需的波特率(请参见第25.3节“EUSART波特率发生器(BRG)”).
2. 清除RX引脚的ANSEL位(如果适用).
3. 通过将SPEN位置1来使能串口. SYNC位必须清除以实现异步操作.
4. 如果需要中断, 请将RCIE位置1. PIE1寄存器和GIE和PEIE位INTCON寄存器.
5. 如果需要9位接收, 请设置RX9位.
6. 通过将CREN位置1来使能接收.
7. a.时, RCIF中断标志位将被置位. 字符从RSR传输到接收缓冲区. 如果出现中断, 将会生成RCIE中断使能位也被置位.
8. 阅读RCSTA寄存器以获取错误标志. 并且, 如果9位数据接收被启用, 则第九位数据位.
9. 获取收到的8个最低有效数据位. 从接收缓冲区读取RCREG寄存器.
10. 如果发生溢出, 请通过清除OERR标志. 清除CREN接收器使能位.

25.1.2.9 9位地址检测模式设置

这种模式通常用于RS-485系统. 设置带地址的异步接收检测启用:

1. 初始化SPBRGH, SPBRGL寄存器对和BRGH和BRG16位来实现所需的波特率(请参见第25.3节“EUSART波特率发生器(BRG)”).
2. 清除RX引脚的ANSEL位(如果适用).
3. 通过将SPEN位置1来使能串口. SYNC位必须清除以实现异步操作.
4. 如果需要中断, 请将RCIE位置1. PIE1寄存器和GIE和PEIE位INTCON寄存器.
5. 通过将RX9位置1来使能9位接收.
6. 通过设置ADDEN启用地址检测位.
7. 通过将CREN位置1来使能接收.
8. a.时, RCIF中断标志位将被置位. 转移第九位字符从RSR到接收缓冲区. 一个中断将在RCIE中断使能位产生. 也被设置了.
9. 阅读RCSTA寄存器以获取错误标志. 第九个数据位将始终置位.
10. 获取收到的8个最低有效数据位. 从接收缓冲区读取RCREG寄存器. 软件确定这是否是设备的地址.
11. 如果发生溢出, 请通过清除OERR标志. 清除CREN接收器使能位.
12. 如果设备已解决, 请清除ADDEN位. 允许所有接收到的数据进入接收缓冲区并产生中断.

图25-5: 异步接收

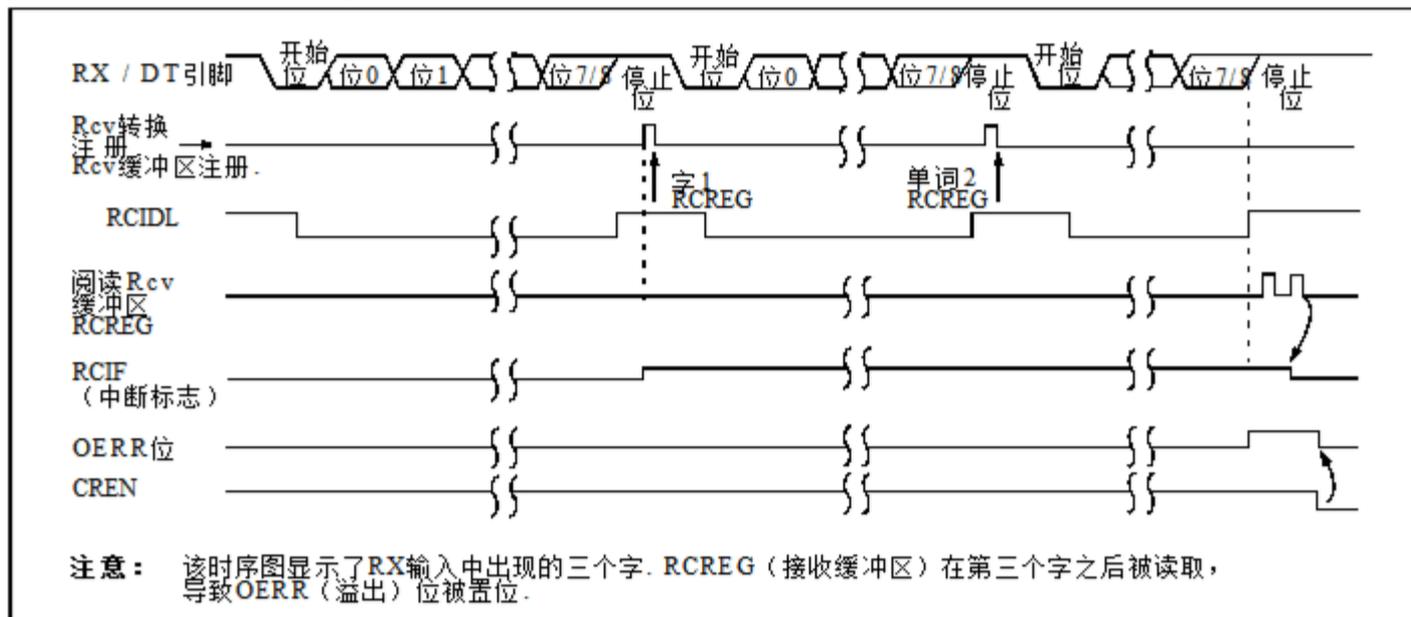


表25-2: 与异步接收相关的寄存器汇总

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
BAUDCON	ABDOVF	RCIDL	-	SCKP	BRG16	- W U E		ABDEN	290
INTCON	GIE	PEIE	TMR0IE	INTE	IOCFIE	TMR0IF	INTF	IOCFIF	89
PIE1	TMR1GIE	-死	RCIE	TXIE	SSP1IE	CCP1IE	TMR2IE	TMR1IE	90
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSP1IF	CCP1IF	TMR2IF	TMR1IF	92
RCREG	EUSART接收数据寄存器								284 *
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	289
SPBRGL	BRG7	BRG6	BRG5	BRG4	BRG3	BRG2	BRG1	BRG0	291 *
SPBRGH	BRG15	BRG14	BRG13	BRG12	BRG11	BRG10	BRG9	BRG8	291 *
TRISA	-	-	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	121
TRISC (1)	-	-	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	125
TXSTA	中国证监委	TX9	TXEN	同步	SENDB	BRGH	TRMT	TX9D	288

图注: - =未实现的位置, 读为0.阴影单元不用于异步接收.

*页面提供注册信息.

注1: 仅限PIC16F / LF1823.



PIC12F / LF1822 / 16F / LF1823

25.2 时钟准确度 异步操作

工厂校准内部振荡器模块 out- (INTOSC) .但是, INTOSC 频率可能漂移 VDD 或温度变化, 直接影响异步波特率. 两种方法可能用于调整波特率时钟, 但都需要某种参考时钟源.

第一个 (首选) 方法使用 OSCTUNE 注册以调整 INTOSC 输出. 调整在 OSCTUNE 寄存器中的值允许高分辨率更改系统时钟源. 参见第 5.2.2 节 “内部时钟源” 获取更多信息.

另一种方法是调整波特率中的值发电机. 这可以自动完成自动波特率检测特征 (看到第 25.3.1 节 “自动波特检测”). 可能不够好调整波特率发生器时的分辨率. 弥补外设的逐渐变化时钟频率.

注册 25-1: TXSTA: 发送状态和控制寄存器

R / W- / 0	R / W-0/0	R-1/1的	R / W-0/0				
中国证监	TX9	TXEN (1)	同步	SENDB	BRGH	TRMT	TX9D
位7							位0

传说:

R = 可读位 W = 可写位 U = 未用位, 读为0
 u = 位不变 x = 位未知 -n / n = POR 和 BOR 的值 / 所有其他复位的值
 '1' = Bit is set '0' = Bit is cleared

- 位7 CSRC: 时钟源选择位
 异步模式: _____
 不在乎
 同步模式: _____
 1 = 主模式 (从 BRG 内部产生的时钟)
 0 = 从模式 (来自外部时钟的时钟)
- 位6 TX9: 9位发送使能位
 1 = 选择9位传输
 0 = 选择8位传输
- 位5 TXEN: 发送使能位 (1)
 1 = 启用传输
 0 = 发送禁用
- 位4 SYNC: EUSART 模式选择位
 1 = 同步模式
 0 = 异步模式
- 位3 SENDB: 发送中断字符位
 异步模式: _____
 1 = 下一次发送时发送同步中断 (完成时由硬件清零)
 0 = 同步间隔传输完成
 同步模式: _____
 不在乎
- 位2 BRGH: 高波特率选择位
 异步模式: _____
 1 = 高速
 0 = 低速
 同步模式: _____
 未在此模式下使用
- 位1 TRMT: 发送移位寄存器状态位
 1 = TSR 空
 0 = TSR 已满
- 位0 TX9D: 发送数据的第九位
 可以是地址/数据位或奇偶校验位.

注1: SREN / CREN 在同步模式下覆盖 TXEN.

注册 25-2: RCSTA: 接收状态和控制寄存器 (1)

R / W-0/0	R-0/0	R-0/0	RX / X				
SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D
位7							位0

传说:

R =可读位	W =可写位	U =未用位, 读为0
u =位不变	x =位未知	-n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set	'0' = Bit is cleared	

- 位7 **SPEN: 串行端口使能位**
 1 =使能串口 (将RX / DT和TX / CK引脚配置为串口引脚)
 0 =禁用串口 (保持复位状态)
- 位6 **RX9: 9位接收使能位**
 1 =选择9位接收
 0 =选择8位接收
- 位5 **SREN: 单个接收使能位**
异步模式: _____
 不在乎
同步模式 - 主控: _____
 1 =启用单个接收
 0 =禁用单个接收
 接收完成后, 该位被清除.
同步模式 - 从站 _____
 不在乎
- 位4 **CREN: 连续接收使能位**
异步模式: _____
 1 =启用接收器
 0 =禁用接收器
同步模式: _____
 1 =允许连续接收直到使能位CREN被清零 (CREN超过SREN)
 0 =禁止连续接收
- 位3 **ADDEN: 地址检测使能位**
异步模式9位 (RX9 = 1): _____
 1 =使能地址检测, 当RSR <8>置1时使能中断并加载接收缓冲器
 0 =禁止地址检测, 接收所有字节, 第9位可用作奇偶校验位
异步模式8位 (RX9 = 0): _____
 不在乎
- 位2 **FERR: 帧错误位**
 1 =组帧错误 (可通过读取RCREG寄存器并接收下一个有效字节进行更新)
 0 =没有帧错误
- 位1 **OERR: 溢出错误位**
 1 =溢出错误 (可通过清零CREN位清零)
 0 =没有溢出错误
- 位0 **RX9D: 接收数据的第九位**
 这可以是地址/数据位或奇偶校验位, 并且必须由用户固件来计算.

PIC12F / LF1822 / 16F / LF1823

注册25-3: BAUDCON: 波特率控制寄存器

R-0/0	R-1/1的	U-0	R / W-0/0	R / W-0/0	U-0	R / W-0/0	R / W-0/0
ABDOVF	RCIDL	-	SCKP	BRG16	-	WUE	ABDEN
位7							位0

传说:

R =可读位 W =可写位 U =未用位, 读为0
u =位不变 x =位未知 -n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set '0' = Bit is cleared

- 位7 **ABDOVF: 自动波特率检测溢出位**
异步模式: _____
1 =自动波特率定时器溢出
0 =自动波特率定时器没有溢出
同步模式: _____
不在乎
- 位6 **RCIDL: 接收空闲标志位**
异步模式: _____
1 =接收器空闲
0 =接收到启动位并且接收器正在接收
同步模式: _____
不在乎
- 位5 未实现: 读为0
- 位4 **SCKP: 同步时钟极性选择位**
异步模式: _____
1 =发送反向数据
0 =发送未反转的数据
同步模式: _____
1 =数据在时钟的上升沿计时
0 =数据在时钟的下降沿计时
- 位3 **BRG16: 16位波特率发生器位**
1 =使用16位波特率发生器
0 =使用8位波特率发生器
- 位2 未实现: 读为0
- 位1 **WUE: 唤醒使能位**
异步模式: _____
1 =接收器正在等待下降沿. 将不会收到字符, 字节RCIF将被设置. WUE
 将在RCIF设置后自动清除.
0 =接收器正常运行
同步模式: _____
不在乎
- 位0 **ABDEN: 自动波特率检测使能位**
异步模式: _____
1 =使能自动波特率检测模式 (自动波特率完成时清除)
0 =禁用自动波特率检测模式
同步模式: _____
不在乎

25.3 EUSART波特率发生器 (BRG)

波特率发生器 (BRG) 是8位或16位定时器, 致力于支持两者异步和同步EUSART操作. 默认情况下, BRG以8位模式运行. 设置BAUDCON寄存器的BRG16位选择16位模式.

SPBRGH, SPBRGL寄存器对决定自由运行波特率定时器的周期. 在异步模式是波特率的乘法器. 周期由TXSTA的BRGH位决定. 寄存器和BAUDCON寄存器的BRG16位. 在同步模式下, BRGH位被忽略.

表25-3包含确定公式的公式. 波特率. 例25-1提供了一个样例计算用于确定波特率和波特率误差.

典型的波特率和各种误差值已为您计算异步模式. 表25-3所示. 它可能是有利于使用高波特率 (BRGH = 1), 或16位BRG (BRG16 = 1) 来降低波特率误差. 16位BRG模式用于实现缓慢快速振荡器频率的波特率.

向SPBRGH, SPBRGL寄存器写入新值. 对使BRG定时器复位 (或清除). 这个确保BRG不会等待定时器溢出. 在输出新的波特率之前.

如果系统时钟在主动接收期间发生改变. 可能会导致接收错误或数据丢失. 至避免这个问题, 检查RCIDL位的状态. 确保接收操作在空闲之前. 改变系统时钟.

例25-1: 计算波特率误差

对于F_{OSC}为16 MHz的器件, 需要的波特率9600, 异步模式, 8位BRG:

$$\text{所需的波特率} = \frac{F_{OSC}}{64 \times [SPBRGH \cdot SPBRGL]}$$

解决SPBRGH: SPBRGL:

$$X = \frac{F_{OSC}}{\text{所需的波特率} \cdot 64} \approx 1$$

$$= \frac{16000000}{9600 \cdot 64} \approx 1$$

$$= 385.042 \quad 25$$

$$\text{计算的波特率} = \frac{16000000}{64 \cdot 385} \approx 9615$$

$$= 9615$$

$$\text{错误} = \frac{\text{计算器波特率所需的波特率} - \text{所需的波特率}}{\text{所需的波特率}}$$

$$= \frac{9615 - 9600}{9600} \approx 0.16\%$$

PIC12F / LF1822 / 16F / LF1823

表25-3: 波特率公式

配置位			BRG / EUSART 模式	波特率公式
同步	BRG16	BRGH		
00		0	8位/异步	$F_{OSC} / [64 (n+1)]$
00		1	8位/异步	$F_{OSC} / [16 (n+1)]$
01		0	16位/异步	
01		1	16位/异步	$F_{OSC} / [4 (n+1)]$
10		X	8位/同步	
11		X	16位/同步	

传说: x = 不关心, n = SPBRGH, SPBRGL 寄存器对的值

表25-4: 与波特率发生器相关的寄存器汇总

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
BAUDCON	ABDOVF	RCIDL	-	SCKP	BRG16	-	WUE	ABDEN	290
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	289
SPBRGL	BRG7	BRG6	BRG5	BRG4	BRG3	BRG2	BRG1	BRG0	291 *
SPBRGH	BRG15	BRG14	BRG13	BRG12	BRG11	BRG10	BRG9	BRG8	291 *
TXSTA	TX9	TXEN	同步	SENDB	BRGH	TRMT	TX9D		288

图注: - = 未实现的位置, 读为0. 波特率发生器不使用阴影单元.

*页面提供注册信息.



PIC12F / LF1822 / 16F / LF1823

表25-5: 波特率为异步模式

波特率	SYNC = 0, BRGH = 0, BRG16 = 0											
	F OSC = 32.000 MHz			F OSC = 20.000 MHz			F OSC = 18.432 MHz			F OSC = 11.0592 MHz		
	实际率	% 错误	SPBRG 值 (十进制)	实际率	% 错误	SPBRG 值 (十进制)	实际率	% 错误	SPBRG 值 (十进制)	实际率	% 错误	SPBRG 值 (十进制)
300	-	-	-	-	-	-	-	-	-	-	-	-
1200	-	-	-	1221	1.73	255	1200	0.00	239	1200	0.00	143
2400	2404	0.16	207	2404	0.16	129	2400	0.00	119	2400	0.00	71
9600	9615	0.16	51	9470	-1.36	32	9600	0.00	29	9600	0.00	17
10417	10417	0.00	47	10417	0.00	29	10286	-1.26	27	10165	-2.42	16
19.2K	19.23k	0.16	25	19.53k	1.73	15	19.20k	0.00	14	19.20k	0.00	8
57.6K	55.55k	-3.55	3	-	-	-	57.60k	0.00	7	57.60k	0.00	2
115.2K	-	-	-	-	-	-	-	-	-	-	-	-

波特率	SYNC = 0, BRGH = 0, BRG16 = 0											
	F OSC = 8.000 MHz			F OSC = 4.000 MHz			F OSC = 3.6864 MHz			F OSC = 1.000 MHz		
	实际率	% 错误	SPBRG 值 (十进制)	实际率	% 错误	SPBRG 值 (十进制)	实际率	% 错误	SPBRG 值 (十进制)	实际率	% 错误	SPBRG 值 (十进制)
300	-	-	-	300	0.16	207	300	0.00	191	300	0.16	51
1200	1202	0.16	103	1202	0.16	51	1200	0.00	47	1202	0.16	12
2400	2404	0.16	51	2404	0.16	25	2400	0.00	23	-	-	-
9600	9615	0.16	12	-	-	-	9600	0.00	五	-	-	-
10417	10417	0.00	11	10417	0.00	五	-	-	-	-	-	-
19.2K	-	-	-	-	-	-	19.20k	0.00	2	-	-	-
57.6K	-	-	-	-	-	-	57.60k	0.00	0	-	-	-
115.2K	-	-	-	-	-	-	-	-	-	-	-	-

波特率	SYNC = 0, BRGH = 1, BRG16 = 0											
	F OSC = 32.000 MHz			F OSC = 20.000 MHz			F OSC = 18.432 MHz			F OSC = 11.0592 MHz		
	实际率	% 错误	SPBRG 值 (十进制)	实际率	% 错误	SPBRG 值 (十进制)	实际率	% 错误	SPBRG 值 (十进制)	实际率	% 错误	SPBRG 值 (十进制)
300	-	-	-	-	-	-	-	-	-	-	-	-
1200	-	-	-	-	-	-	-	-	-	-	-	-
2400	-	-	-	-	-	-	-	-	-	-	-	-
9600	9615	0.16	207	9615	0.16	129	9600	0.00	119	9600	0.00	71
10417	10417	0.00	191	10417	0.00	119	10378	-0.37	110	10473	0.53	65
19.2K	19.23k	0.16	103	19.23k	0.16	64	19.20k	0.00	59	19.20k	0.00	35
57.6K	57.14k	-0.79	34	56.82k	-1.36	21	57.60k	0.00	19	57.60k	0.00	11
115.2K	117.64k	2.12	16	113.64k	-1.36	10	115.2K	0.00	9	115.2K	0.00	五

PIC12F / LF1822 / 16F / LF1823

表25-5: 异步模式的波特率 (续)

波特率	SYNC = 0, BRGH = 1, BRG16 = 0											
	F OSC = 8.000 MHz			F OSC = 4.000 MHz			F OSC = 3.6864 MHz			F OSC = 1.000 MHz		
	实际率	% 错误	SPBRG 值 (十进制)	实际率	% 错误	SPBRG 值 (十进制)	实际率	% 错误	SPBRG 值 (十进制)	实际率	% 错误	SPBRG 值 (十进制)
300	-	-	-	-	-	-	-	-	-	300	0.16	207
1200	-	-	-	1202	0.16	207	1200	0.00	191	1202	0.16	51
2400	2404	0.16	207	2404	0.16	103	2400	0.00	95	2404	0.16	25
9600	9615	0.16	51	9615	0.16	25	9600	0.00	23	-	-	-
10417	10417	0.00	47	10417	0.00	23	10473	0.53	21	10417	0.00	五
19.2K	19231	0.16	25	19.23k	0.16	12	19.2K	0.00	11	-	-	-
57.6K	55556	-3.55	8	-	-	-	57.60k	0.00	3	-	-	-
115.2K	-	-	-	-	-	-	115.2K	0.00	1	-	-	-

波特率	SYNC = 0, BRGH = 0, BRG16 = 1											
	F OSC = 32.000 MHz			F OSC = 20.000 MHz			F OSC = 18.432 MHz			F OSC = 11.0592 MHz		
	实际率	% 错误	SPBRG 值 (十进制)	实际率	% 错误	SPBRG 值 (十进制)	实际率	% 错误	SPBRG 值 (十进制)	实际率	% 错误	SPBRG 值 (十进制)
300	300.0	0.00	6666	300.0	-0.01	4166	300.0	0.00	3839	300.0	0.00	2303
1200	1200	-0.02	3332	1200	-0.03	1041	1200	0.00	959	1200	0.00	575
2400	2401	-0.04	832	2399	-0.03	520	2400	0.00	479	2400	0.00	287
9600	9615	0.16	207	9615	0.16	129	9600	0.00	119	9600	0.00	71
10417	10417	0.00	191	10417	0.00	119	10378	-0.37	110	10473	0.53	65
19.2K	19.23k	0.16	103	19.23k	0.16	64	19.20k	0.00	59	19.20k	0.00	35
57.6K	57.14k	-0.79	34	56.818	-1.36	21	57.60k	0.00	19	57.60k	0.00	11
115.2K	117.6k	2.12	16	113.636	-1.36	10	115.2K	0.00	9	115.2K	0.00	五

波特率	SYNC = 0, BRGH = 0, BRG16 = 1											
	F OSC = 8.000 MHz			F OSC = 4.000 MHz			F OSC = 3.6864 MHz			F OSC = 1.000 MHz		
	实际率	% 错误	SPBRG 值 (十进制)	实际率	% 错误	SPBRG 值 (十进制)	实际率	% 错误	SPBRG 值 (十进制)	实际率	% 错误	SPBRG 值 (十进制)
300	299.9	-0.02	1666	300.1	0.04	832	300.0	0.00	767	300.5	0.16	207
1200	1199	-0.08	416	1202	0.16	207	1200	0.00	191	1202	0.16	51
2400	2404	0.16	207	2404	0.16	103	2400	0.00	95	2404	0.16	25
9600	9615	0.16	51	9615	0.16	25	9600	0.00	23	-	-	-
10417	10417	0.00	47	10417	0.00	23	10473	0.53	21	10417	0.00	五
19.2K	19.23k	0.16	25	19.23k	0.16	12	19.20k	0.00	11	-	-	-
57.6K	55556	-3.55	8	-	-	-	57.60k	0.00	3	-	-	-
115.2K	-	-	-	-	-	-	115.2K	0.00	1	-	-	-

PIC12F / LF1822 / 16F / LF1823

表25-5: 异步模式的波特率 (续)

波特率	SYNC = 0, BRGH = 1, BRG16 = 1或SYNC = 1, BRG16 = 1											
	F OSC = 32.000 MHz			F OSC = 20.000 MHz			F OSC = 18.432 MHz			F OSC = 11.0592 MHz		
	实际率	% 错误	SPBRG 值 (十进制)	实际率	% 错误	SPBRG 值 (十进制)	实际率	% 错误	SPBRG 值 (十进制)	实际率	% 错误	SPBRG 值 (十进制)
300	300.0	0.00	26666	300.0	0.00	16665	300.0	0.00	15359	300.0	0.00	9215
1200	1200	0.00	6666	1200	-0.01	4166	1200	0.00	3839	1200	0.00	2303
2400	2400	0.01	3332	2400	0.02	2082	2400	0.00	1919年	2400	0.00	1151
9600	9604	0.04	832	9597	-0.03	520	9600	0.00	479	9600	0.00	287
10417	10417	0.00	767	10417	0.00	479	10425	0.08	441	10433	0.16	264
19.2K	19.18k	-0.08	416	19.23k	0.16	259	19.20k	0.00	239	19.20k	0.00	143
57.6K	57.55k	-0.08	138	57.47k	-0.22	86	57.60k	0.00	79	57.60k	0.00	47
115.2K	115.9k	0.64	68	116.3k	0.94	42	115.2K	0.00	39	115.2K	0.00	23

波特率	SYNC = 0, BRGH = 1, BRG16 = 1或SYNC = 1, BRG16 = 1											
	F OSC = 8.000 MHz			F OSC = 4.000 MHz			F OSC = 3.6864 MHz			F OSC = 1.000 MHz		
	实际率	% 错误	SPBRG 值 (十进制)	实际率	% 错误	SPBRG 值 (十进制)	实际率	% 错误	SPBRG 值 (十进制)	实际率	% 错误	SPBRG 值 (十进制)
300	300.0	0.00	6666	300.0	0.01	3332	300.0	0.00	3071	300.1	0.04	832
1200	1200	-0.02	1666	1200	0.04	832	1200	0.00	767	1202	0.16	207
2400	2401	0.04	832	2398	0.08	416	2400	0.00	383	2404	0.16	103
9600	9615	0.16	207	9615	0.16	103	9600	0.00	95	9615	0.16	25
10417	10417	0	191	10417	0.00	95	10473	0.53	87	10417	0.00	23
19.2K	19.23k	0.16	103	19.23k	0.16	51	19.20k	0.00	47	19.23k	0.16	12
57.6K	57.14k	-0.79	34	58.82k	2.12	16	57.60k	0.00	15	-	-	-
115.2K	117.6k	2.12	16	111.1k	-3.55	8	115.2K	0.00	7	-	-	-

www.wxmall.com

25.3.1 自动波特检测

EUSART模块支持自动检测并校准波特率。

在自动波特率检测 (ABD) 模式下, 时钟输出为BRG被逆转, 而不是BRG计时输入RX信号, RX信号正在计时BRG。波特率发生器用于计时一个接收的55h (ASCII“U”) 是Sync字符为LIN总线。这个角色的独特之处在于它有五个上升沿, 包括停止位边沿。

开始设置BAUDCON寄存器的ABDEN位自动波特率校准序列 (图25-6)。

在ABD序列发生时, EUSART状态机保持在空闲状态。在第一个上升的边缘接收线, 在开始位后, SPBRG开始如图所示使用BRG计数器时钟进行计数。表25-6. 第五个上升沿将出现在RX引脚上。在第八位周期结束时, 当时, 一个合计BRG期间的累计值为

留在SPBRGH, SPBRGL寄存器对中, ABDEN位自动清零并且RCIF中断标志已设置。RCREG中的值需要读取清除RCIF中断。RCREG的内容应该是丢弃。校准不使用的模式时SPBRGH注册用户可以验证通过检查00h SPBRGL寄存器没有溢出在SPBRGH寄存器中。

BRG自动波特率时钟由BRG16决定和BRGH位, 如表25-6所示。在ABD期间, SPBRGH和SPBRGL寄存器都被用作一个16位计数器, 独立于BRG16位设置。在校准波特率期间, SPBRGH

SPBRGL寄存器的时钟是BRG的1/8基本时钟频率。由此产生的字节度量是当全速运行时的平均比特时间。

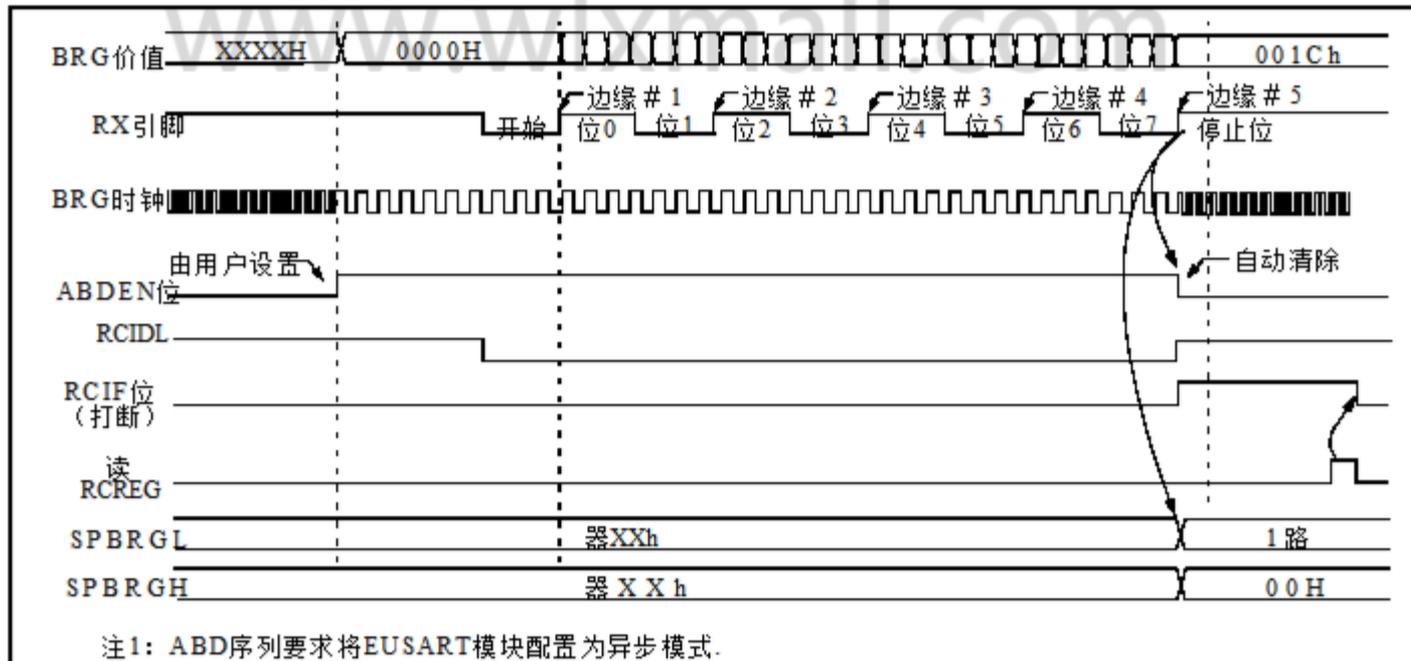
- 注1: 如果WUE位用ABDEN位置1, 自动波特率检测将发生在字节上跟随Break字符 (参见第25.3.3节 “自动唤醒上打破”)。
- 2: 由用户决定传入的字符波特率在内所选BRG时钟源的范围。振荡器频率的一些组合和EUSART波特率是不可能的。
 - 3: 期间该自动波特率处理, 该自动波特率计数器从1开始计数。上完成的该自动波特率序列, 以达到最高的准确度, 从SPBRGH: SPBRGL中减1寄存器对。

表25-6: BRG计数器时钟速率

BRG 16	BRGH	BRG基地时钟	BRG ABD 时钟
00		F OSC / 64	F OSC / 512
01		F OSC / 16	F OSC / 128
10		F OSC / 16	F OSC / 128
11		F OSC / 4	F OSC / 32

注意: 在ABD序列中, SPBRGL和SPBRGH寄存器都用作16位计数器, 独立于BRG16设置。

图25-6: 自动波特率标定



25.3.2 自动波束溢出

在自动波特率检测过程中，如果BAUDCON寄存器的ABDOVF位将被置位。波特率计数器在第五个上升沿之前溢出。在RX引脚上检测到。ABDOVF位指示计数器已超过最大计数。可以放入SPBRGH: SPBRGL寄存器的16位。对ABDOVF设置完成后，计数器连接直到检测到第五个上升沿为止。RX引脚。在检测到第五RX边缘时，ware会设置RCIF中断标志并清除BAUDCON寄存器的ABDEN位。RCIF标志随后可以通过读取RCREG来清除寄存器。BAUDCON寄存器的ABDOVF标志可以通过软件直接清除。

在RCIF之前终止自动波特率过程。标志置位，清除ABDEN位，然后清除ABDOVF位BAUDCON寄存器。ABDOVF位会。如果ABDEN位未被清零，则保持置1。

25.3.3 自动唤醒断开

在休眠模式下，EUSART的所有时钟都是暂停。正因为如此，波特率发生器是不活动的，并且不能正确接收字符。执行自动唤醒功能允许控制器由于RX / DT线上的活动而被唤醒。此功能仅在异步模式下可用。

自动唤醒功能通过设置来启用BAUDCON寄存器的WUE位。一旦设置，正常RX / DT上的接收序列被禁用，而EUSART保持空闲状态，监视一个唤醒事件独立于CPU模式。一个唤醒事件包含从高到低的转换RX / DT线。（这与Sync Break的开始相吻合或LIN协议的唤醒信号字符。）

EUSART模块产生一个RCIF中断与醒来事件一致。中断是与普通CPU中的Q时钟同步生成操作模式（图25-7），如果是异步操作器件处于休眠模式（图25-8）。中断通过读RCREG寄存器来清除条件。

WUE位由低到高自动清零。

在休息结束时在RX线上的转换。这个发信号给用户Break事件结束。在这点，EUSART模块处于空闲模式等待状态接收下一个字符。

25.3.3.1 特殊考虑

打破字符

避免字符错误或字符片段。一个叫醒事件，唤醒角色必须是全部零。

当唤醒启用时，该功能起作用。独立于数据流的低时间。如果WUE位被设置并且有效的非零字符是收到，从开始位到第一次上升的低时间边缘将被解释为唤醒事件。该字符中剩余的位将作为a被接收。碎片化字符和后续字符可以导致框架或超限错误。

因此，传输中的初始字符必须be all '0's. This must be 10 or more bit times, 13-bit。推荐用于LIN总线的次数，或任何位数标准RS-232设备的时间。

振荡器启动时间

必须考虑振荡器启动时间，特别是在使用具有较长启动时间的振荡器的应用中。间隔（即LP，XT或HS / PLL模式）。同步中断（或唤醒信号）字符必须是足够的长度，然后是足够的间隔，为选定的振荡器提供足够的时间开始并提供EUSART的正确初始化。

WUE位

唤醒事件通过导致接收中断设置RCIF位。WUE位被清除。硬件在RX / DT的上升沿。中断然后通过读取软件清除条件RCREG注册并丢弃其内容。

为确保没有实际的数据丢失，请检查RCIDL以验证接收操作未在进行中。在设置WUE位之前。如果接收操作不是发生之后，WUE比特可以在之前被设置进入睡眠模式。

图25-7: 自动唤醒位 (WUE) 时序在正常操作期间

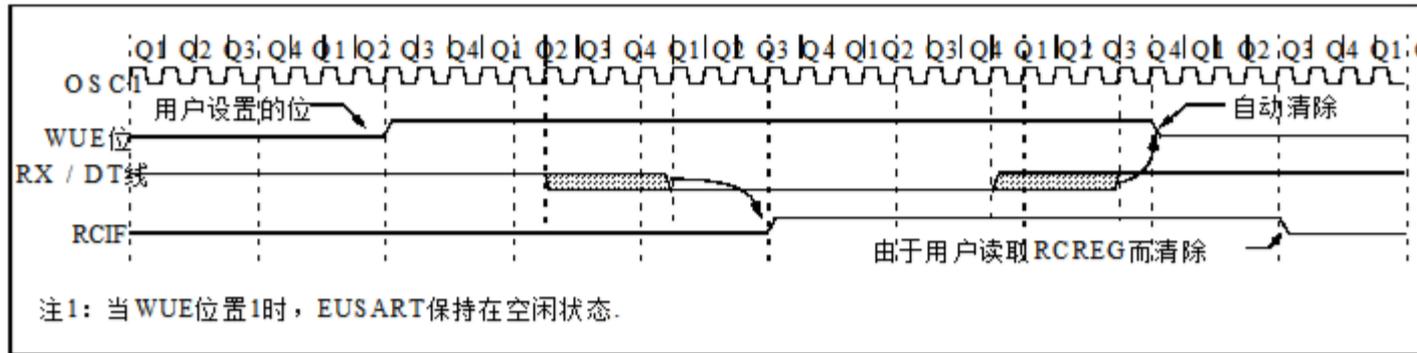
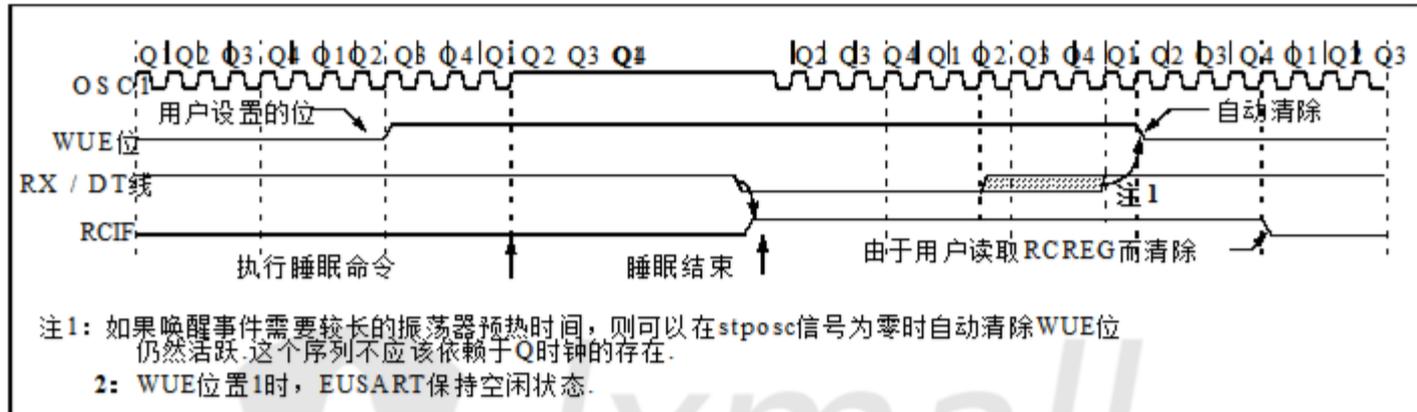


图25-8: 自动唤醒位 (WUE) 时序在睡眠期间



25.3.4 BREAK字符序列

EUSART模块具有发送数据的功能。特殊的Break字符序列是必需的LIN总线标准。Break字符由a组成起始位，后跟12个“0”位和一个停止位。

要发送中断字符，请设置SENDB和TXEN TXSTA寄存器的位。Break字符trans- 然后通过写入TXREG启动任务。该写入TXREG的数据值将被忽略，全部‘0’s will be transmitted.

之后，硬件会自动将SENDB位复位。相应的停止位被发送。这允许用户用下一个发送字节预载发送FIFO 跟随Break字符（通常是同步字符） LIN规范中的字符）。

TXSTA寄存器的TRMT位指示何时传输操作处于活动状态或空闲状态，就像在此期间一样正常传输。时间见图25-9 Break字符序列。

25.3.4.1 中断和同步传输序列

以下序列将开始一个消息帧。头由一个Break组成，后跟一个自动波特率同步字节。这个序列是LIN总线的典型特征。主。

1. 将EUSART配置为所需的模式。
2. 将TXEN和SENDB位置1以使能休息顺序。
3. 用一个虚拟字符加载TXREG到开始传输（值被忽略）。
4. 将“55h”写入TXREG以加载同步字符进入发送FIFO缓冲区。
5. 中断发送完成后，SENDB位置位由硬件重置并且同步字符为然后传送。

当TXREG变空时，如图所示TXIF，下一个数据字节可写入TXREG。

25.3.5 收到一个破碎字符

增强型EUSART模块可以接收Break 性格有两种方式。

第一种检测Break字符的方法使用RCSTA寄存器的FERR位和接收数据如RCREG所示。波特率发生器是假定已经初始化为预期的波特率。

休息时间已经收到：

- RCIF位被置位
- FERR位被置位
- RCREG = 00h

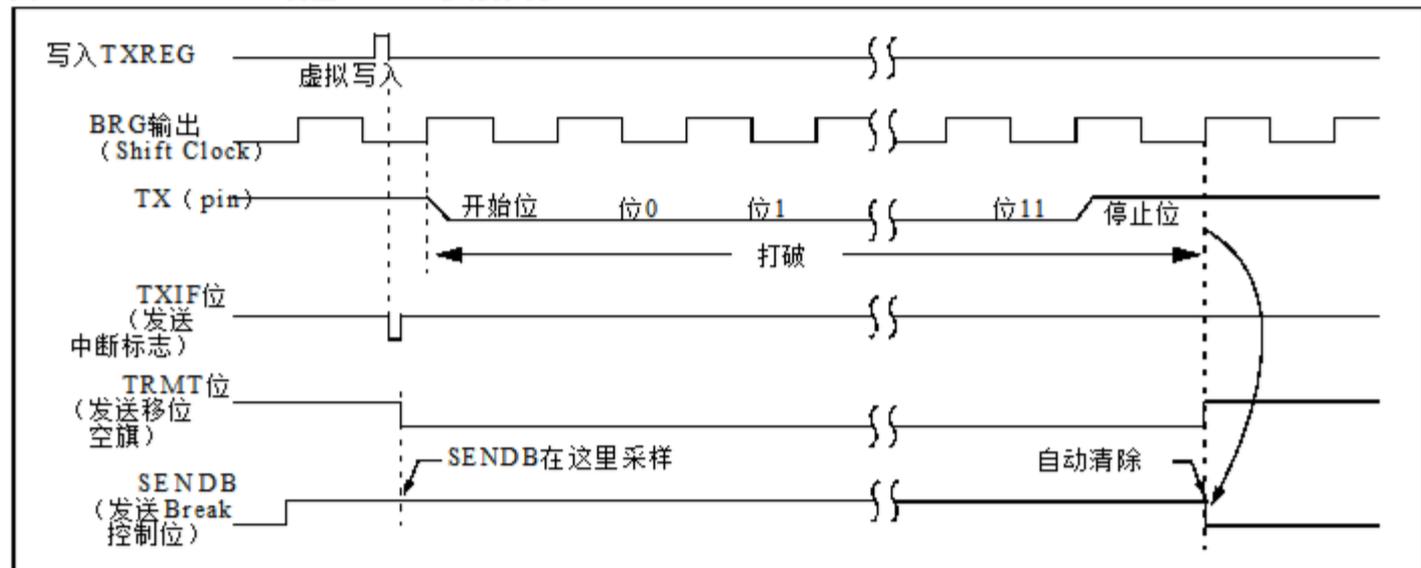
第二种方法使用自动唤醒功能

如第25.3.3节“自动唤醒”中所述打破”。通过启用此功能，EUSART将会在RX / DT上采样接下来的两个转换，导致一个RCIF中断，并接收下一个数据字节通过另一个中断。

请注意，在分隔字符后，用户通常会启用自动波特率检测功能。

对于这两种方法，用户都可以将其ABDEN位置1在放置EUSART之前的BAUDCON寄存器睡眠模式。

图25-9: 发送BREAK字符序列



25.4 EUSART同步模式

通常使用同步串行通信

在具有单个主站和一个或多个主站的系统中

奴隶.主设备包含必要的cir-

用于波特率生成的cuntry并提供时钟

用于系统中的所有设备.从设备可以使用

主时钟的优点是消除了主时钟,

最终时钟生成电路.

同步模式下有两条信号线:

反射数据线和时钟线.奴隶使用

由主设备提供的外部时钟来移位串行

数据进出它们各自的接收和转发 -

mit移位寄存器.由于数据线是双向的,

同步操作仅为半双工.半双工

指的是主设备和从设备可以实现的事实

接收和传输数据,但不能同时进行.

EUSART可以作为主站或从站运行

设备.

起始和停止位不用于同步传输,

任务.

25.4.1 同步主模式

以下位用于配置EUSART

用于同步主控操作:

•SYNC = 1

•CSRC = 1

•SREN = 0 (用于发送); SREN = 1 (用于接收)

•CREN = 0 (用于发送); CREN = 1 (用于接收)

•SPEN = 1

设置TXSTA寄存器的SYNC位配置

同步操作的设备.设置中国证监会

TXSTA寄存器位将该器件配置为a

主.清除RCSTA的SREN和CREN位

寄存器确保设备处于发送模式,

否则设备将被配置为接收.设置

RCSTA寄存器的SPEN位使能

EUSART.

25.4.1.1 主时钟

同步数据传输使用单独的时钟线,

这与数据同步.设备配置 -

作为主设备在TX / CK线上传输时钟.

TX / CK引脚输出驱动器自动启用

当EUSART配置为同步时

传输或接收操作.串行数据位改变

在领先的趋势,以确保他们有效的路径 -

每个时钟的边缘.产生一个时钟周期

为每个数据位.通常只有很多时钟周期,

因为有数据位.

25.4.1.2 时钟极性

Microwire提供了一个时钟极性选项

兼容性.时钟极性由SCKP选择

位BAUDCON寄存器.设置SCKP位集

时钟空闲状态为高.当SCKP位置1时,

数据在每个时钟的下降沿改变.

清零SCKP位会将空闲状态设置为低电平.什么时候

SCKP位被清零,数据在上升沿改变

每个时钟的边缘.

25.4.1.3 同步主传输

数据从RX / DT引脚上的器件传出.

RX / DT和TX / CK引脚输出驱动器是自动复位的,

当EUSART配置时启用

同步主传输操作.

通过向角色写入角色来启动传输

TXREG寄存器.如果TSR仍包含全部或部分a

前一个字符,新的字符数据保存在

TXREG直到前一个字符的最后一位

已被传送.如果这是第一个字符,或者

以前的角色已经完全被冲掉

TSR, TXREG中的数据立即被转换,

转向TSR.角色的传播

在转让后立即开始

数据从TXREG传输到TSR.

每个数据位在mas-

并保持有效,直到随后的领先

时钟边缘.

注意: TSR寄存器未映射到数据中内存,所以它不可用于用户.

25.4.1.4 同步主传输

建立:

1. 初始化SPBRGH, SPBRGL寄存器对和BRGH和BRG16位来实现所需的波特率(请参见第25.3节“EUSART波特率发生器(BRG)”).
2. 通过启用同步主串行端口设置SYNC, SPEN和CSRC位.
3. 通过清零SREN位禁止接收模式和CREN.
4. 通过设置TXEN位使能发送模式.
5. 如果需要9位传输,请设置TX9位.
6. 如果需要中断,请设置中断的TXIE位PIE1寄存器和GIE和PEIE位INTCON寄存器.
7. 如果选择9位传输,则第9位应该装入TX9D位.
8. 通过将数据加载到TXREG开始传输寄存器.

图25-10: 同步传输

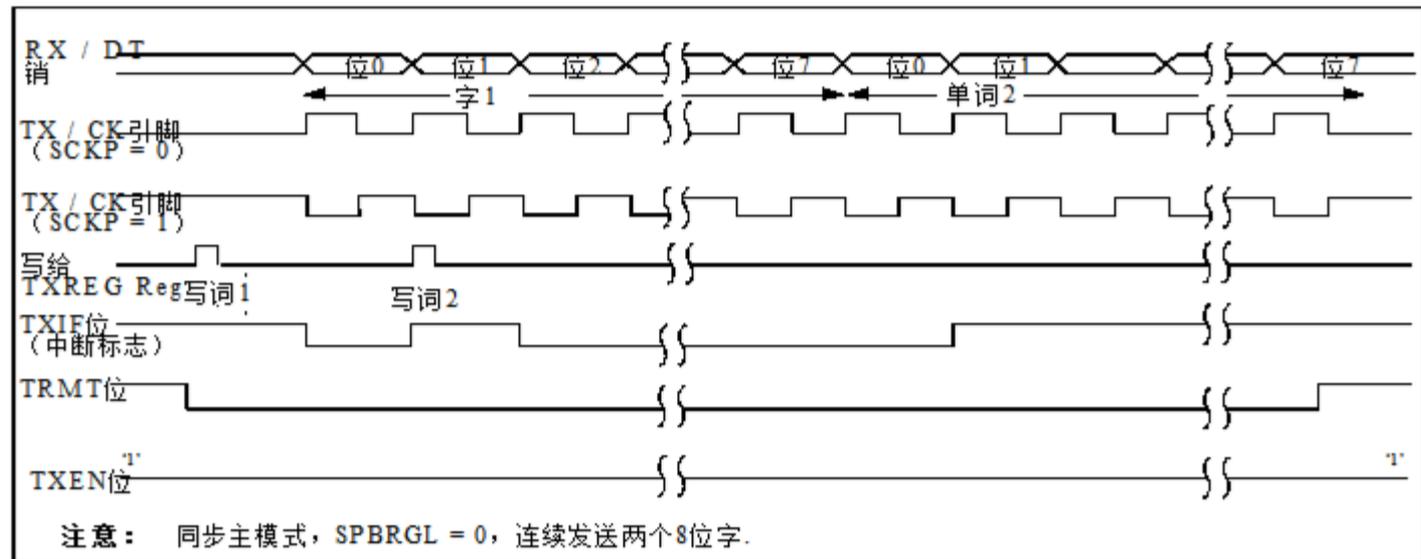


图25-11: 同步传输 (通过TXEN)

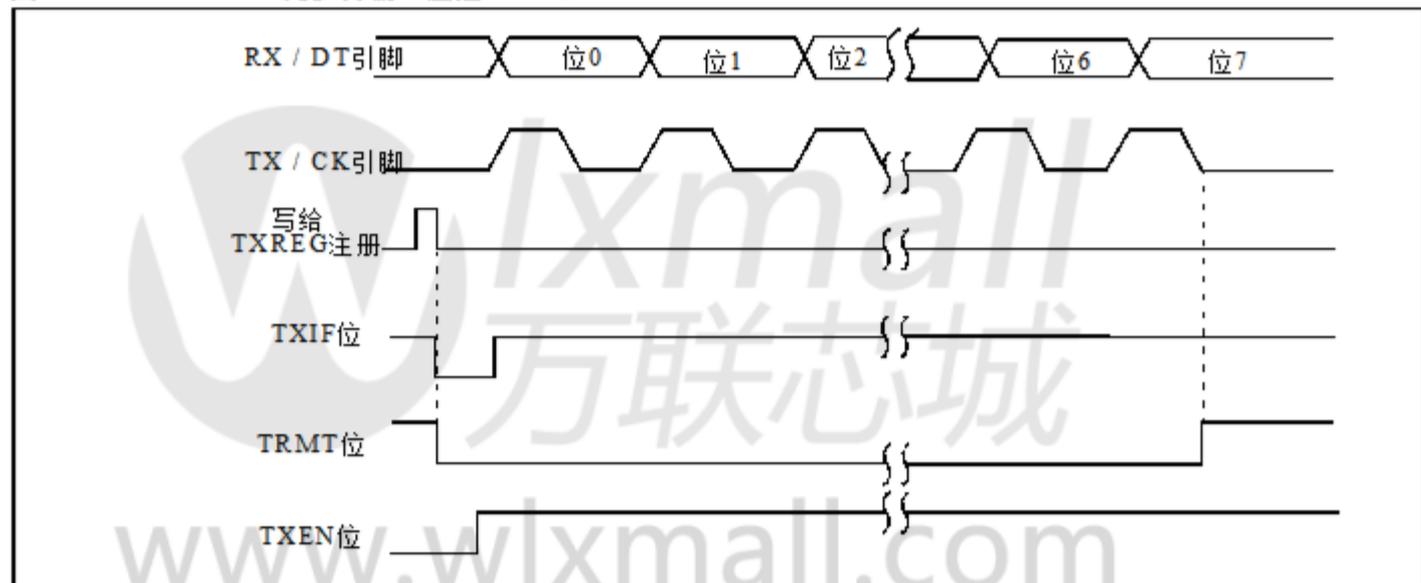


表25-7: 与SYNCHRONOUS MASTER相关的寄存器汇总
传输

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
BAUDCON	ABDOVF	RCIDL	-	SCKP	BRG16	-	WUE	ABDEN	290
INTCON	GIE	PEIE	TMR0IE	INTE	IOCF	TMR0IF	INTF	IOCF	89
PIE1	TMR1GIE	ADIF	RCIE	TXIE	SSP1IE	CCP1IE	TMR2IE	TMR1IE	90
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSP1IF	CCP1IF	TMR2IF	TMR1IF	92
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	289
SPBRGL	BRG7	BRG6	BRG5	BRG4	BRG3	BRG2	BRG1	BRG0	291 *
SPBRGH	BRG15	BRG14	BRG13	BRG12	BRG11	BRG10	BRG9	BRG8	291 *
TRISC (1)	-	-	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	125
TXREG	EUSART发送数据寄存器								281 *
TXSTA	TX9	TXEN	同步	SENDB	BRGH	TRMT	TX9D		288

传说: - =未实现的位置, 读为0. 阴影单元不用于同步主传输.

* 页面提供注册信息.

注1: 仅限PIC16F / LF1823.

25.4.1.5 同步主接收

数据在RX / DT引脚被接收. RX / DT引脚输出驱动程序会自动禁用. EUSART配置为同步主站接收操作.

在同步模式下, 通过设置启用接收要么单接收使能位 (SREN的RCSTA寄存器) 或连续接收使能位 (RCSTA注册的CREN).

当SREN置位且CREN清零时, 只有这么多由于a中有数据位, 所以会产生时钟周期单个字符. SREN位自动清零完成一个角色. 当CREN被设置时, 时钟连续产生, 直到CREN为止清除. 如果CREN在字符中间被清除, CK时钟立即停止并且部分character被丢弃. 如果SREN和CREN都置位, 那么SREN在第一个字符完成时被清除和CREN优先.

要启动接收, 请设置SREN或CREN. 数据是在后端的RX / DT引脚采样TX / CK时钟引脚并移入接收移位注册 (RSR). 当一个完整的角色是接收到RSR中, RCIF位被置1并且character会自动转移到两个字符接收FIFO. 顶端的最低八位接收FIFO中的字符在RCREG中可用. 只要有未读, RCIF位就会保持置位状态. 字符在接收FIFO中.

注意: 如果RX / DT功能在模拟引脚上, 相应的ANSEL位必须清除接收器的功能.

25.4.1.6 从时钟

同步数据传输使用单独的时钟线, 这与数据同步. 已配置设备. 因为从器件在TX / CK线上接收时钟. 该TX / CK引脚输出驱动器自动禁用. 该器件配置为同步从器件发送或接受数据. 串行数据位在变化前沿确保它们在后沿有效的每个时钟. 每个时钟传输一个数据位. 只有接收到许多时钟周期有数据位.

注意: 如果该设备被配置为从设备, 并且TX / CK功能在模拟引脚上, 相应的ANSEL位必须清除.

25.4.1.7 接收溢出错误

接收FIFO缓冲区可以容纳两个字符. 一个如果第三个字符在其中, 则会产生溢出错误. 全部, 在RCREG被读取访问之前被接收FIFO. 当发生这种情况的OERR位RCSTA寄存器已设置. 先前在FIFO中的数据将会不会被覆盖. FIFO中的两个字符缓冲区可以被读取, 但是, 没有额外的字符

将被接收, 直到错误被清除. OERR位只能通过清除超限情况来清除. 如果SREN位置1时发生溢出错误并且CREN清楚, 那么通过阅读清除错误RCREG. 如果CREN位为1时发生溢出设置, 然后清除错误条件. RCSTA寄存器的CREN位或清零SPEN位复位EUSART.

25.4.1.8 接收9位字符

EUSART支持9位字符接收. 什么时候RCSTA寄存器的RX9位置1, EUSART将每个字符的9位移入RSR接收. RCSTA寄存器的RX9D位是第九和最重要的数据位的顶部未读字符在接收FIFO中. 读取9位数据时来自接收FIFO缓冲区的RX9D数据位必须在阅读8个最低有效位之前阅读RCREG.

25.4.1.9 同步主接收建立:

1. 初始化SPBRGH, SPBRGL寄存器对适当的波特率. 设置或清除BRGH和BRG16位, 根据要实现所需的波特率.
2. 清除RX引脚的ANSEL位 (如果适用).
3. 通过启用同步主串行端口设置SYNC, SPEN和CSRC位.
4. 确保CREN和SREN位清零.
5. 如果需要中断, 请将RCIE位置1. PIE1寄存器和GIE和PEIE位INTCON寄存器.
6. 如果需要9位接收, 请将位RX9置1.
7. 通过将SREN位或设置为开始接收连续接收, 将CREN位置1.
8. 接收时将设置中断标志位RCIF. 一个角色是完整的. 中断将会发生. 如果使能位RCIE置位, 则会产生.
9. 读取RCSTA寄存器以获取第九位 (如果启用) 并确定是否发生错误. 在接待期间.
10. 阅读8位接收数据RCREG寄存器.
11. 如果发生溢出错误, 请按错误清除错误. 要么清除RCSTA的CREN位寄存器或通过清零复位的SPEN位EUSART.

图25-12: 同步接收 (主模式, SREN)

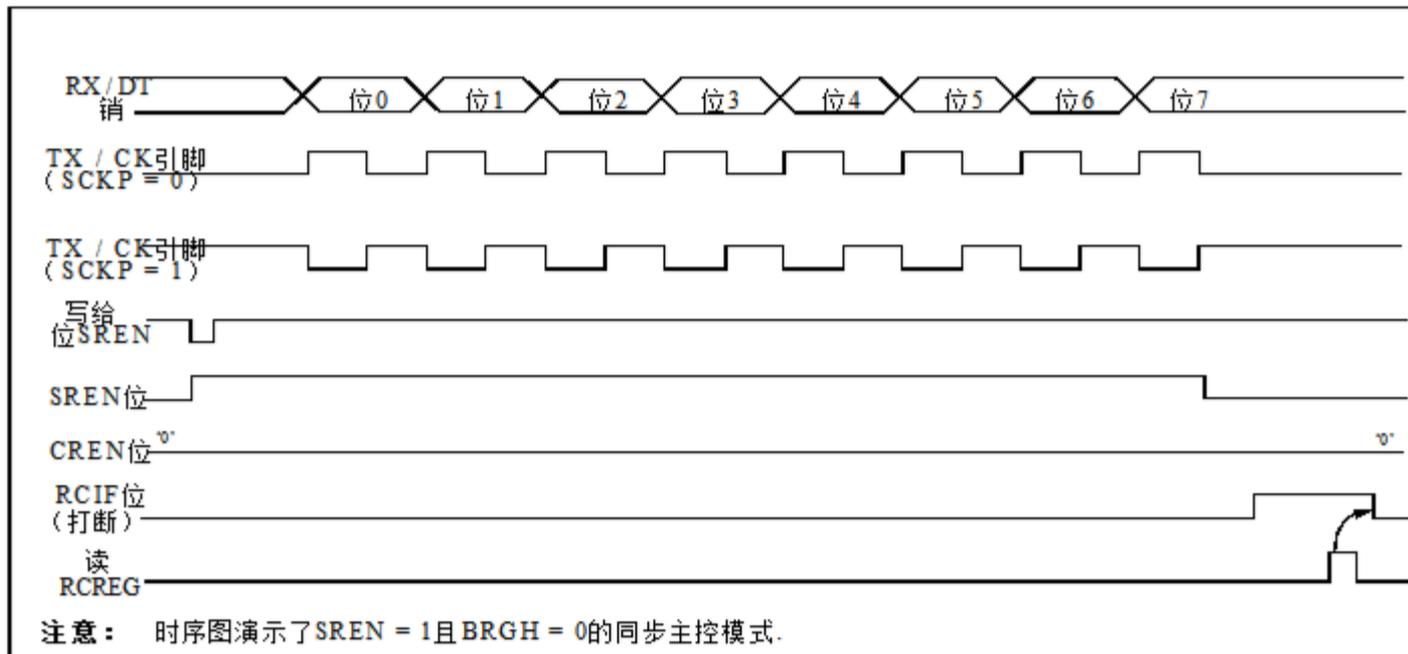


表25-8: 与SYNCHRONOUS MASTER相关的寄存器汇总
接待

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
BAUDCON	ABDOVF	RCIDL	-	SCKP	BRG16	-	WUE	ABDEN	290
INTCON	GIE	PEIE	TMR0IE	INTE	IOCFIE	TMR0IF	INTF	IOCF	89
PIE1	TMR1GIE	-死	RCIE	TXIE	SSP1IE	CCP1IE	TMR2IE	TMR1IE	90
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSP1IF	CCP1IF	TMR2IF	TMR1IF	92
RCREG	EUSART接收数据寄存器								284 *
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	289
SPBRGL	BRG7	BRG6	BRG5	BRG4	BRG3	BRG2	BRG1	BRG0	291 *
SPBRGH	BRG15	BRG14	BRG13	BRG12	BRG11	BRG10	BRG9	BRG8	291 *
TRISC (1)	-	-	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	125
TXSTA	中国证监委	TX9	TXEN	同步	SENDB	BRGH	TRMT	TX9D	288

图注: - =未实现的位置, 读为0.阴影单元不用于同步主接收.

*页面提供注册信息.

注1: 仅限PIC16F / LF1823.

PIC12F / LF1822 / 16F / LF1823

25.4.2 同步从模式

以下位用于配置EUSART
用于同步从机操作：

- SYNC = 1
- CSRC = 0
- SREN = 0 (用于发送) ; SREN = 1 (用于接收)
- CREN = 0 (用于发送) ; CREN = 1 (用于接收)
- SPEN = 1

设置TXSTA寄存器的SYNC位配置
同步操作设备.清除CSRC位
TXSTA寄存器将器件配置为从器件.
清除RCSTA寄存器的SREN和CREN位
确保设备处于发送模式,
否则设备将被配置为接收.设置
RCSTA寄存器的SPEN位使能
EUSART.

25.4.2.1 EUSART同步从站 发送

同步主站和从站的操作
模式是相同 (看到 第25.4.1.3节
“同步主传输”),除了
睡眠模式的情况.

如果两个字被写入TXREG然后写入
执行SLEEP指令后,将发生以下情况:

1. 第一个角色将立即转移到
TSR寄存器和发送.
2. 第二个字将保留在TXREG寄存器中.
3. TXIF位不会被置位.
4. 第一个角色被移出之后
TSR, TXREG寄存器将传送第二个
字符到TSR和TXIF位现在是
组.
5. 如果PEIE和TXIE位置1,则中断
将从睡眠中唤醒设备并执行
下一条指令.如果GIE位也被设置,则
程序将调用中断服务程序.

25.4.2.2 同步从属传输 建立:

1. 设置SYNC和SPEN位并清除
CSRC位.
2. 清除CK引脚的ANSEL位 (如果适用).
3. 清零CREN和SREN位.
4. 如果需要中断,请设置中断的TXIE位
PIE1寄存器和GIE和PEIE位
INTCON寄存器.
5. 如果需要9位传输,请设置TX9位.
6. 通过将TXEN位置1来启用发送.
7. 如果选择9位传输,请插入Most
显着位进入TX9D位.
8. 通过写入开始传输
有效8位到TXREG寄存器.

最小

表25-9: 与SYNCHRONOUS SLAVE相关的寄存器汇总
传输

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
BAUDCON	ABDOVF	RCIDL	- SCKP	BRG16	-	WUE	ABDEN	290	
INTCON	GIE	PEIE	TMR0IE	INTE	IOCFE	TMR0IF	INTF	IOCFIF	89
PIE1	TMR1GIE	—死	RCIE	TXIE	SSP1IE	CCP1IE	TMR2IE	TMR1IE	90
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSP1IF	CCP1IF	TMR2IF	TMR1IF	92
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	289
TRISC (1)	-	-	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	125
TXREG	EUSART发送数据寄存器								281 *
TXSTA	中国证监	会TX9	TXEN	同步	SENDB	BRGH	TRMT	TX9D	288

图注: - =未实现的位置,读为0.阴影单元不用于同步从动传输.

*页面提供注册信息.

注1: 仅限PIC16F / LF1823.

25.4.2.3 EUSART同步从站 前台

同步主站和从站的操作模式是相同的（第25.4.1.5节“同步主接待”），但以下情况除外：

- 睡眠
- CREN位始终置1，因此接收器是永不空转
- SREN位，在从模式下是“不关心”

在睡眠模式下可能会收到一个字符。在进入休眠前设置CREN位。一旦字符被接收，RSR寄存器将传送数据到RCREG寄存器。如果RCIE使能位置位，则产生的中断会将器件从休眠状态唤醒并执行下一条指令。如果GIE位也是设置，程序将分支到中断向量。

25.4.2.4 同步从属接收 建立：

1. 设置SYNC和SPEN位并清除CSR C位。
2. 清除CK和DT引脚的ANSEL位（如果适用）。
3. 如果需要中断，请将RCIE位置1。PIE1寄存器和GIE和PEIE位INTCON寄存器。
4. 如果需要9位接收，请设置RX9位。
5. 将CREN位置1以启用接收。
6. 接收时RCIF位将被置位完成。如果发生中断，将生成一个中断。RCIE位已设置。
7. 如果启用9位模式，则检索最多来自RCSTA的RX9D位的重要位寄存器。
8. 从中检索8个最低有效位。通过读RCREG寄存器接收FIFO。
9. 如果发生溢出错误，请通过清除错误。要么清除RCSTA的CREN位寄存器或通过清零复位的SPEN位EUSART。

表25-10：与SYNCHRONOUS SLAVE相关的寄存器汇总
接待

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
BAUDCON	ABDOVF	RCIDL	- SCKP		BRG16	-	WUE	ABDEN	290
INTCON	GIE	PEIE	TMR0IE	INTE	IOCFIE	TMR0IF	INTF	IOCFIF	89
PIE1	TMR1GIE	-死	RCIE	TXIE	SSP1IE	CCP1IE	TMR2IE	TMR1IE	90
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSP1IF	CCP1IF	TMR2IF	TMR1IF	92
RCREG	EUSART接收数据寄存器								284 *
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	289
TRISC (1)	-	-	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	125
TXSTA	中国证监 会TX9		TXEN	同步	SENDB	BRGH	TRMT	TX9D	288

图注：- =未实现的位置，读为0。阴影单元不用于同步从属接收。

*页面提供注册信息。

注1： 仅限PIC16F / LF1823。

25.5 休眠期间的EUSART操作

只有在睡眠模式下，EUSART才会保持活动状态。同步从模式、所有其他模式都需要系统时钟；因此，不能生成运行发送或接收转换的必要信号。睡眠期间寄存器。

同步从模式使用外部产生时钟来运行发送和接收移位寄存器。

25.5.1 同步接收期间 睡觉

在睡眠期间接收以下所有条件必须在进入睡眠模式之前满足：

- RCSTA和TXSTA控制寄存器必须是配置为同步从属接收（请参阅第25.4.2.4节“同步从动接待设置：“”）。

- 如果需要中断，请将RCIE位置1、PIE1寄存器和GIE和PEIE位INTCON寄存器。

- RCIF中断标志必须通过读 - 使用RCREG卸载任何挂起的字符接收缓冲区。

进入睡眠模式后，设备将准备好接受RX / DT和TX / CK引脚上的数据和时钟，分别。当数据字已完全由外部设备，RCIF中断提供时钟。PIR1寄存器的标志位将被置位，从而醒来来自Sleep的处理器。

从睡眠中醒来后，接着的指令SLEEP指令将被执行。如果全球机构间委员会INTCON寄存器的使能位（GIE）也被置位，那么地址004h的中断服务程序将会执行。叫做。

25.5.2 同步发送 睡觉期间

在休眠期间传输以下所有条件必须在进入睡眠模式之前满足：

- RCSTA和TXSTA控制寄存器必须是配置为同步从站传输（见第25.4.2.2节“同步从机”传输设置：“”）。

- TXIF中断标志必须通过写入来清除输出数据到TXREG，从而填充TSR和发送缓冲区。

- 如果需要中断，则将该位的TXIE位置1、PIE1寄存器和INTCON的PEIE位寄存器。

- PIE1寄存器的中断使能位TXIE和INTCON寄存器的PEIE必须置1。

进入睡眠模式后，设备将准备好接受TX / CK引脚上的时钟并在其上传输数据RX / DT引脚。当TSR中的数据字已经存在时完全由外部设备提供时钟，TXREG中的待处理字节将传输到TSR和TXIF标志将被置位，从而唤醒处理器从睡眠。此时，TXREG可用接受另一个字符进行传输，这将会清除TXIF标志。

从睡眠中醒来后，接着的指令SLEEP指令将被执行。如果全球中断使能（GIE）位也被置位，然后中断地址004h的服务程序将被调用。

26.0 电容式感应
MODULE

电容式感应模块允许互动最终用户没有机械接口. 在一个典型应用, 电容式感应模块是连接到印刷电路板 (PCB) 上的焊盘上, 它与最终用户电隔离. 当...的时候最终用户将他们的手指放在 PCB 焊盘上, a 增加容性负载, 导致频率偏移. 电容式感应模块. 电容式感应模块需要软件和至少一个计时器资源来确定频率的变化. 键此模块的功能包括:

- 用于监视多个输入的模拟MUX
- 电容式传感振荡器
- 多种电源模式
- 具有可变参考电压的高功率范围
- 多个计时器资源
- 软件控制
- 睡眠期间的操作

图26-1: 电容式感应框图

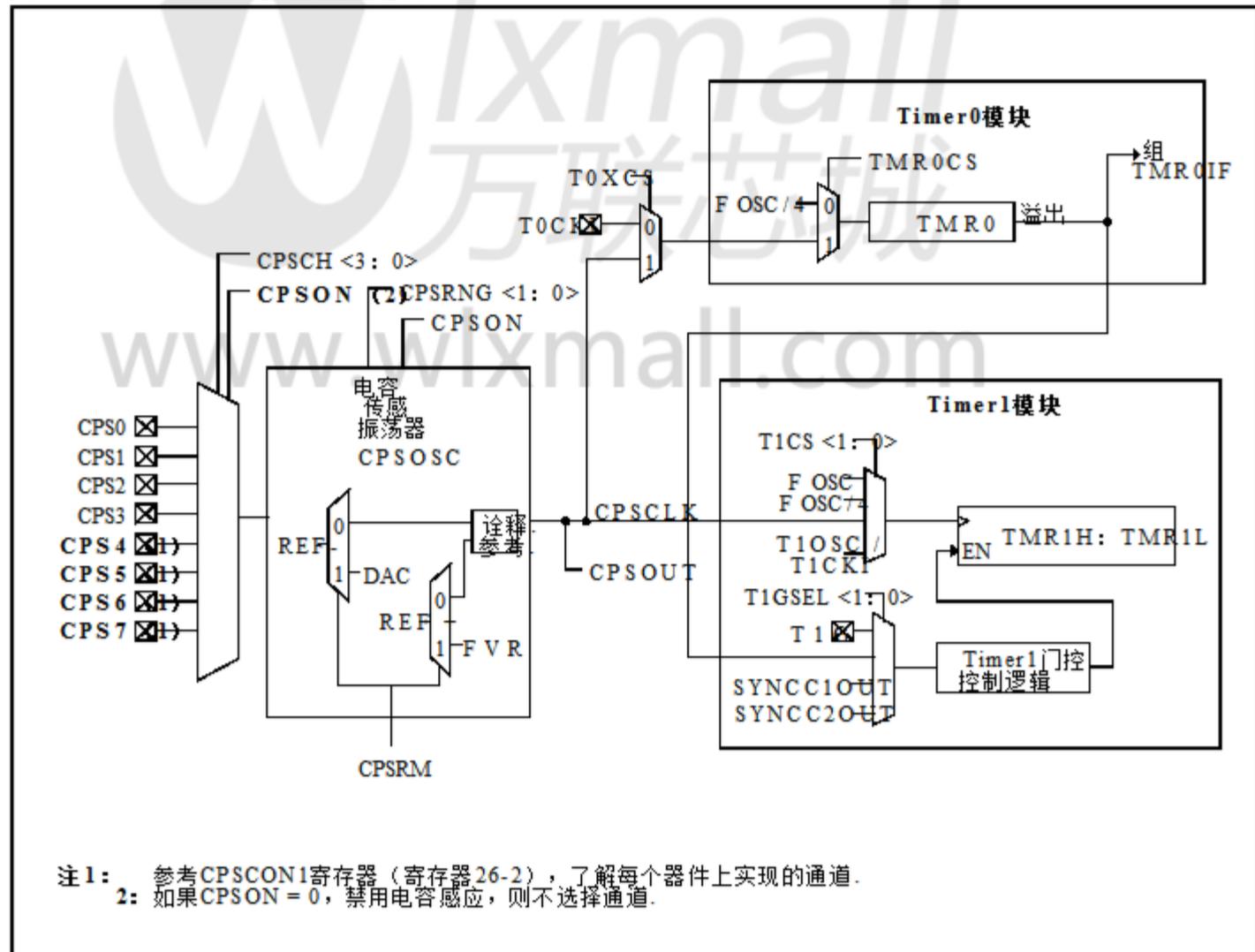
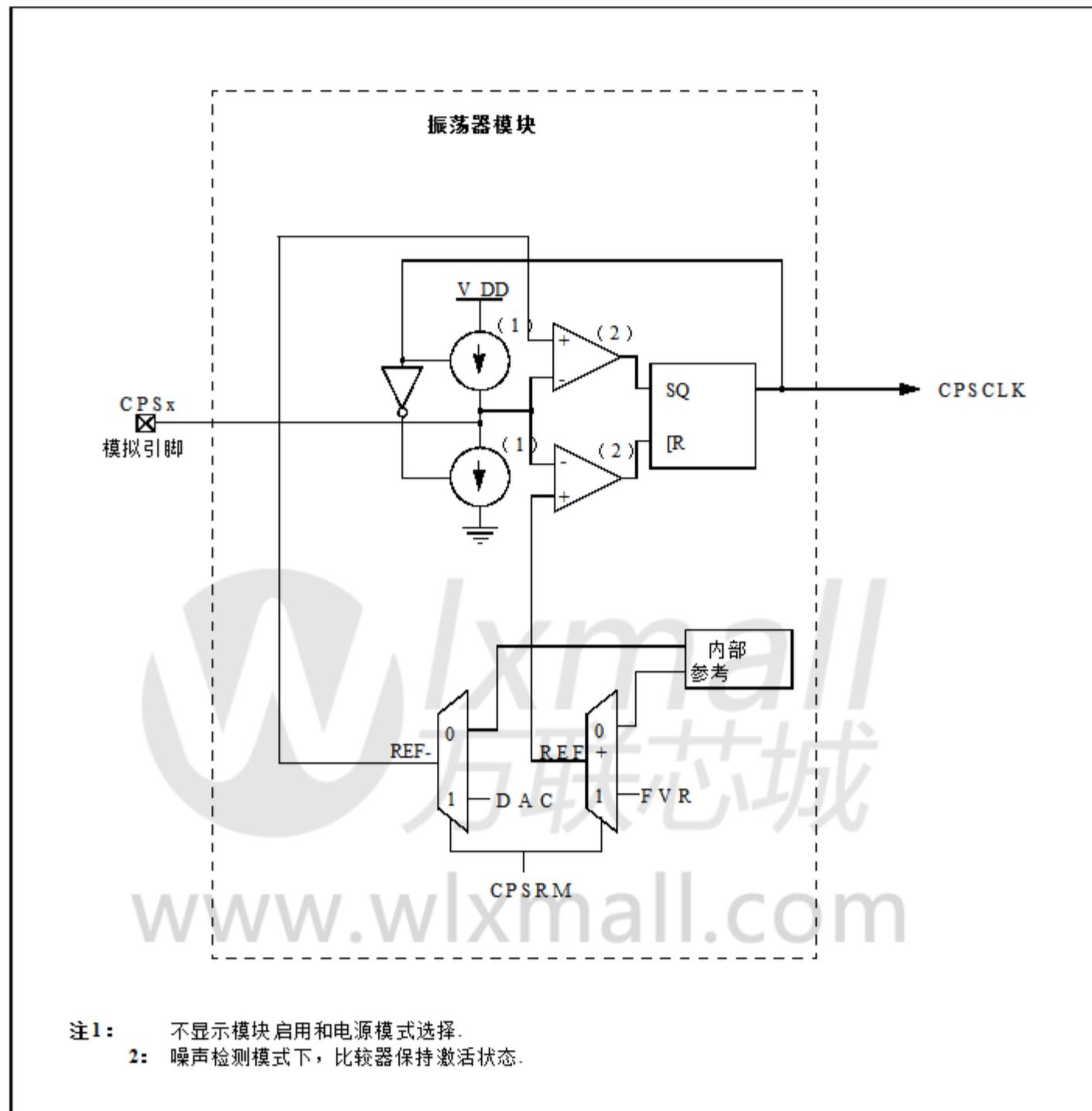


图26-2: 电容式感应振荡器框图



26.1 模拟MUX

电容式感应模块最多可以监视四个 PIC12F / LF1822 (CPSCH <3: 0>) 及以上的输入到 PIC16F / LF1823 的八个输入 (CPSCH <7: 0>)。详情请参阅寄存器 26-2。电容式感应输入定义为 CPS <7: 0>，如适用设备。确定是否有频率变化发生用户必须：

- 通过设置来选择合适的 CPS 引脚
CPSCON1 寄存器的相应 CPSCH 位。
- 设置相应的 ANSEL 位。
- 设置相应的 TRIS 位。
- 运行软件算法。

在模块启用时选择 CPS_x 引脚会导致电容式传感振荡器处于工作状态。CPS_x 引脚未能设置相应的 ANSEL 和 TRIS 位可以使电容式传感振荡器工作停止，导致错误的频率读数。

26.2 电容式感应振荡器

电容式传感振荡器由一个常数组成电流源和一个恒流吸收器来生产三角波形。CPSOUT 位 CPSCON0 寄存器显示电容的状态感应振荡器，无论是沉没还是采购当前。该振荡器旨在驱动电容加载（单个 PCB 焊盘），同时成为一个时钟源到 Timer0 或 Timer1。振荡器有按照定义的三种不同的电流设置 CPSCON0 寄存器的 CPSRNG <1: 0>。不同的振荡器的当前设置有两个目的：

- 最大化定时器中的计数次数
固定的时间基准。
- 在计时器中最大化计数差值
频率发生变化。

26.3 电压参考

电容式传感振荡器使用电压参考 - 从而为振荡提供两个电压阈值。上限电压阈值被称为 Ref+ 和较低的电压阈值被称为 Ref-。

用户可以选择使用固定参考电压，它们位于电容式传感振荡器的内部，或可变电压参考，由其提供固定参考电压 (FVR) 模块和数字 - 模拟转换器 (DAC) 模块。

当使用固定参考电压时，V_{SS} 电压决定了较低的阈值水平 (Ref-) 和 V_{DD} 电压决定上阈值电平 (参考文献+)。

当使用可变参考电压时，DAC 电压决定了较低的阈值电平 (Ref-)，FVR 电压决定上限阈值水平 (Ref+)。使用这些 ref- 因为振荡频率依然存在与 V_{DD} 的变化不变。

可以获得不同的振荡频率通过使用这些可变电压基准。高电压参考电平越低并且越低的电压参考水平电容式传感振荡器越高频率变成。

电压参考之间的选择受到控制由 CPSCON0 寄存器的 CPSRM 位决定。设置该位选择可变电压基准和清除该位选择固定参考电压。

请参见第 14.0 节“固定参考电压” (FVR) “和第 16.0 节”数模转换器” (DAC) 模块“了解更多关于配置的信息可变的电压水平。

26.4 电源模式

电容式传感振荡器可以工作于其中之一七种不同的功率模式.功率模式是分成两个范围:低范围和高范围.

当选择振荡器的低范围时,固定电容式感应的内部参考电压振荡器正在使用.当振荡器的高范围选择,可变电压基准正在使用由FVR和DAC模块供电.电压参考之间的选择受到控制由CPSCON0寄存器的CPSRM位决定.看到第26.3节“电压参考”对于更多信息.

在每个范围内有三种不同的功率模式:低,中,高.电流消耗是依赖于选择的范围和模式.选择权力每个范围内的模式通过配置完成CPSCON0寄存器中的CPSRNG <1: 0>位.看到表26-1了解适当的电源模式选择.

其余模式是一种噪音检测模式驻留在高范围内.噪音检测模式是独一无二的,因为它禁用沉没和source-在模拟引脚上产生电流但离开其余部分振荡器电路有效.这减少了振荡-模拟引脚上的频率也为零大大降低了振荡器消耗的电流模块.

当引脚产生噪声时,振荡器就是以由噪声确定的频率驱动.这个在比较器输出端产生可检测信号,表明引脚上存在活动.

图26-2显示了更详细的图目前的来源和与之相关的比较者振荡器.

表26-1: 电源模式选择

CPSRM	范围	CPSRNG <1: 0>	模式	额定电流 (1)
0	低	00	离	0.0 μ A
		01	低	0.1 μ A
		10	中	1.2 μ A
		11	高	18 μ A
1	高	00	噪音检测	0.0 μ A
		01	低	9 μ A
		10	中	30 μ A
		11	高	100 μ A

注1: 有关更多信息,请参见第29.0节“电气规范”.

26.5 计时器资源

测量电容的频率变化传感振荡器，需要一个固定的时基。为了固定时基的周期，电容式感应振荡器用于Timer0或Timer1的时钟。该电容式传感振荡器的频率相等到计时器的计数次数除以固定时间基期。

26.6 固定时基

测量电容式感应的频率振荡器，需要一个固定的时基。任何计时器资源或软件循环可用于建立固定的时间基准。由最终用户决定其中产生固定时基的方法。

注意： 固定的时基不能生成由电容的定时器资源感应振荡器正在计时。

26.6.1 TIMER0

选择Timer0作为电容的定时器资源感应模块：

- 将CPSCON0寄存器的T0XCS位置1。
- 清除OPTION寄存器的TMR0CS位。

当选择Timer0作为定时器资源时，电容式传感振荡器将成为时钟源**定时器0**。请参见第19.0节“Timer0模块”附加信息。

26.6.2 TIMER1

选择Timer1作为定时器资源电容感应模块，将TMR1CS <1: 0>置1 the T1CON register to '11'. When Timer1 is chosen as 定时器资源，电容式传感振荡器成为Timer1的时钟源。由于Timer1模块有一个门控制，为时间基础开发频率测量可以通过使用来简化Timer0溢出标志。

建议定时器0的溢出标志，与Timer1 Gate的Toggle模式连接，即可用于开发所需的固定时间基准电容式感测模块的软件部分。

请参见第20.12节“Timer1门控制寄存器 - ter”以获取更多信息。

表26-2: TIMER1启用功能

TMR1ON	TMR1GE	Timer1操作
00		离
01		离
10		上
11		计数通过输入启用

26.7 软件控制

电容式感应模块的软件部分需要确定频率的变化电容传感振荡器。这是通过下列：

- 设置一个固定的时基以获取计数Timer0或Timer1。
- 建立标称频率电容传感振荡器。
- 建立容量降低的频率，由于额外的电容 - 负载。
- 设置频率阈值。

26.7.1 名义频率 (无电容负载)

确定电容的标称频率感应振荡器：

- 去除所选的额外容性负载CPSx引脚。
- 在固定时基的开始处，清除计时器资源。
- 在固定时基的末尾保存值计时器资源。

定时器资源的值是数量电容式传感振荡器的振荡给定时间基准。电容的频率传感振荡器的数量等于开启计数在定时器中，除以固定时基的周期。

26.7.2 频率降低 (附加电容负载)

额外的容性负载将导致电池的频率电容式传感振荡器减少。确定电容式感应的频率降低振荡器：

- 在选定的电容上增加一个典型的容性负载CPSx引脚。
- 使用与标称值相同的固定时间基准频率测量。
- 在固定时基的开始处，清除计时器资源。
- 在固定时基的末尾，保存该值在计时器资源中。

定时器资源的值是振荡器的数量，电容式传感振荡器与addi-容性负载。电容的频率传感振荡器的数量等于开启计数在定时器中，除以固定时基的周期。这个频率应该小于所获得的值在标称频率测量期间。

26.7.3 频率阈值

频率阈值应该放在中途

名义频率的值与

电容式传感振荡器的频率降低。

请参考应用笔记AN1103, “软件处理”

电容式感应“ (DS01103) 了解更多详情

关于电容所需软件的信息

感应模块。

注意： 有关一般电容的更多信息
感应参考应用笔记：
•AN1101, “电容介绍”
感应“ (DS01101)
•AN1102, “布局 and 物理设计”
“电容式感应指南”
(DS01102)

26.8 睡眠期间的操作

电容式传感振荡器将继续运行

只要模块启用, 与零件无关

正在睡觉. 为了让软件确定是否

频率发生变化, 该部分必须是

苏醒. 但是, 该部分不必醒来

当计时器资源正在获取计数时。

注意： Timer0在休眠模式下不工作,
因此, 不能用于
睡眠中的电容式感应测量。

lxmall
万联芯城
www.wlxmall.com

注册26-1: CPSCON0: 电容式感应控制寄存器0

R / W-0/0	R / W-0/0	U-0	U-0	R / W-0/0	R / W-0/0	R-0/0	R / W-0/0
CPSON	CPSRM	-	-	CPSRNG <1: 0>	CPSOUT		TOXCS
位7							位0

传说:

R =可读位	W =可写位	U =未用位, 读为0
u =位不变	x =位未知	-n / n = POR和BOR的值/所有其他复位的值
'1' = Bit is set	'0' = Bit is cleared	

- 位7 **CPSON:** 电容式感应模块使能位
 1 =电容感应模块已启用
 0 =电容感应模块被禁用
- 位6 **CPSRM:** 电容式感应参考模式位
 1 =电容式感应模块处于高频范围. DAC和FVR提供振荡器电压参考.
 0 =电容式感应模块处于低频范围.使用内部振荡器电压参考.
- 位5-4 未实现: 读为0
- 位3-2 **CPSRNG <1: 0>:** 电容式感应电流范围位
 如果 **CPSRM = 0** (低范围):
 00 =振荡器关闭
 01 =振荡器处于低频范围.充电/放电电流标称值为0.1μA
 10 =振荡器在中等范围.充电/放电电流标称值为1.2μA
 11 =振荡器处于高频范围.充电/放电电流标称为18μA
 如果 **CPSRM = 1** (高范围):
 00 =振荡器打开.噪音检测模式.不提供充电/放电电流.
 01 =振荡器处于低频范围.充电/放电电流标称为9μA
 10 =振荡器在中等范围.充电/放电电流标称为30μA
 11 =振荡器处于高频范围.充电/放电电流标称为100μA
- 位1 **CPSOUT:** 电容式感应振荡器状态位
 1 =振荡器正在流出电流 (电流流出引脚)
 0 =振荡器吸收电流 (流入引脚的电流)
- 位0 **TOXCS:** Timer0外部时钟源选择位
 如果 **TMR0CS = 1**:
 TOXCS位控制核心/ Timer0模块外部的哪个时钟提供Timer0:
 1 = Timer0时钟源是电容式传感振荡器
 0 = Timer0时钟源是T0CKI引脚
 如果 **TMR0CS = 0**:
 Timer0时钟源由内核/ Timer0模块控制, 为F OSC / 4

PIC12F / LF1822 / 16F / LF1823

注册26-2: CPSCON1: 电容式感应控制寄存器1

U-0	U-0	U-0	U-0	R / W-0/0 (1)	R / W-0/0	R / W-0/0	R / W-0/0
-	-	-	-	CPSCH <3: 2> (2)		CPSCH <1: 0>	
位7							位0

传说:

R =可读位 W =可写位 U =未用位, 读为0
 u =位不变 x =位未知 -n / n = POR和BOR的值/所有其他复位的值
 '1' = Bit is set '0' = Bit is cleared

位7-4 未实现: 读为0
 比特3-0 CPSCH <3: 0>: 电容式感应通道选择位
 如果CPSON = 0:
 这些位被忽略.没有选择频道.
 如果CPSON = 1:
 0000 =通道0, (CPS0)
 0001 =通道1, (CPS1)
 0010 =通道2, (CPS2)
 0011 =通道3, (CPS3)
 0100 =频道4, (CPS4) (1)
 0101 =频道5, (CPS5) (1)
 0110 = 6频道, (CPS6) (1)
 0111 =频道7, (CPS7) (1)
 1000 =保留.不使用.
 .
 .
 .
 1111 =保留.不使用.

注1: 这些通道仅在PIC16F / LF1823上实现.
 2: 仅限PIC16F / LF1823.

表26-3: 与电容式感应相关的寄存器总结

名称	位7	位6	位5	位4	位3	位2	位1	位0	寄存器 在页面上
ANSELA	-	-	- ANSA4	-	-	ANSA2	ANSA1	ANSA0	122
ANSEL (1)	-	-	-	-	ANSC3	ANSC2	ANSC1	ANSC0	126
CPSCON0	CPSON	CPSRM	-	-	CPSRNG1	CPSRNG0	CPSOUT	T0XCS	313
CPSCON1	-	-	-	-	CPSCH3 (1)	CPSCH2	CPSCH1	CPSCH0	314
INTCON	GIE	PEIE	TMR0IE	INTE	IOCFIE	TMR0IF	INTF	IOCFIF	89
OPTION_REG	GWPUEN	INTEDG	TMR0CS	TMR0SE	PSA	PS2	PS1	PS0	171
T1CON	TMR1CS	TMR1CS	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	-TMR1ON	-	180
TRISA	-	-	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	121
TRISC (1)	-	-	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	125

图注: - =未实现的位置, 读为0.电容式感应模块不使用阴影单元.

注1: 仅限PIC16F / LF1823.

27.0 在线串行 PROGRAMMING™ (ICSP™)

ICSP™编程允许客户制造带有未编程器件的电路板. 程序设计可以在组装过程完成之后完成. 设备使用最新的固件进行编程或自定义固件. ICSP™需要5个引脚编程:

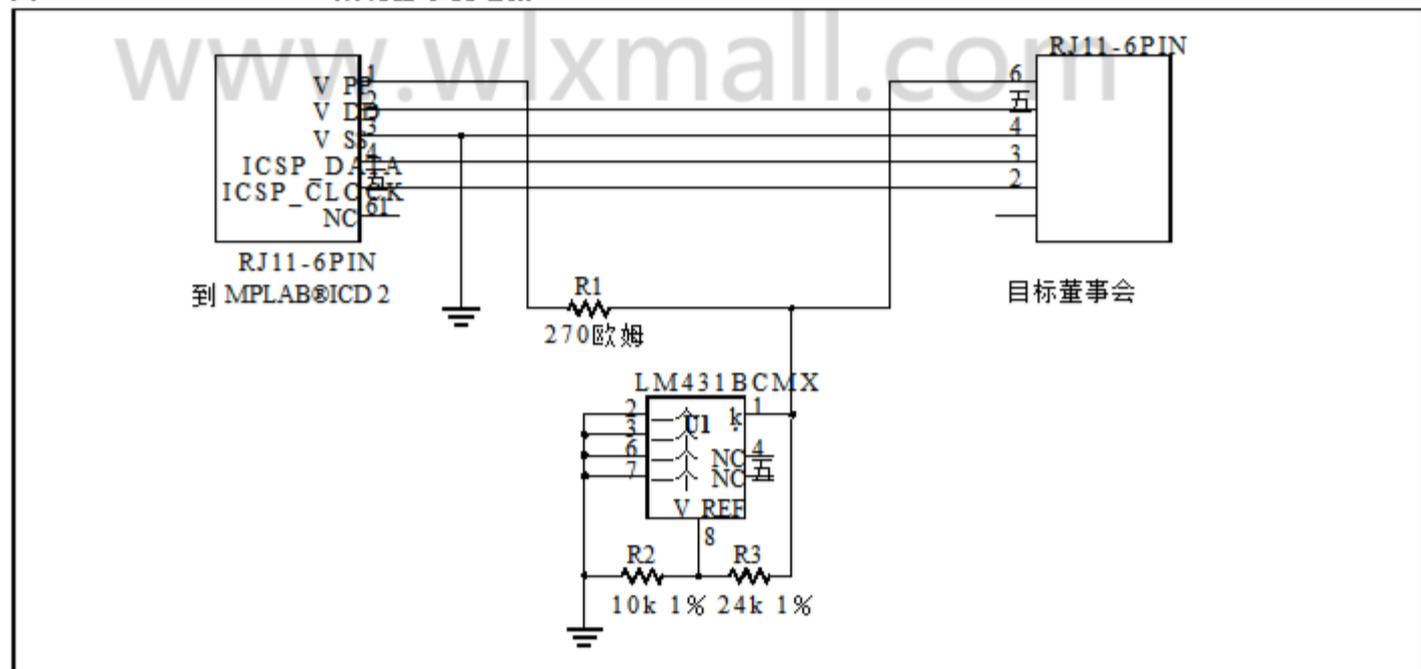
- ICSPCLK
- ICSPDAT
- MCLR / VPP
- VDD
- VSS

在程序/验证模式下, 程序存储器, 用户ID并通过编程配置字. 串行通信. ICSPDAT引脚是双向的, 用于传输串行数据的I/O和ICSPCLK引脚是时钟输入. 欲了解更多信息, ICSP™请参考“PIC16F / LF182X / PIC12F / LF1822”存储器编程规范 (DS41403).

27.1 高电压编程入口模式

该器件被置于高电压编程. 通过保持ICSPCLK和ICSPDAT进入模式. 引脚电压低, 然后将MCLR / VPP上的电压升至VIHH. 一些程序员产生的VPP大于VIHH (9.0V) 时, 需要外部电路来限制VPP电压. 示例电路见图27-1.

图27-1: VPP限制器示例电路



注意: ICD 2产生更大的VPP电压比最大VPP规格的PIC12F / LF1822 / 16F / LF1823.

27.2 低电压编程入口模式

低电压编程输入模式允许 PIC12F / LF1822 / 16F / LF1823 设备 至 是 仅使用 V_{DD} 编程，无需高电压。 When the LVP bit of Configuration Word 2 is set to '1'，低电压 ICSP 编程入口被使能。至 禁用低压 ICSP 模式，LVP 位必须 be programmed to '0'。

进入低电压编程输入模式 需要以下步骤：

1. \overline{MCLR} 被带到 V_{IL}。
2. 出现一个 32 位密钥序列 ICSPDAT，同时计时 ICSPCLK。

一旦密钥序列完成， \overline{MCLR} 必须是 只要程序验证模式应该在 V_{IL} 持有 保持。

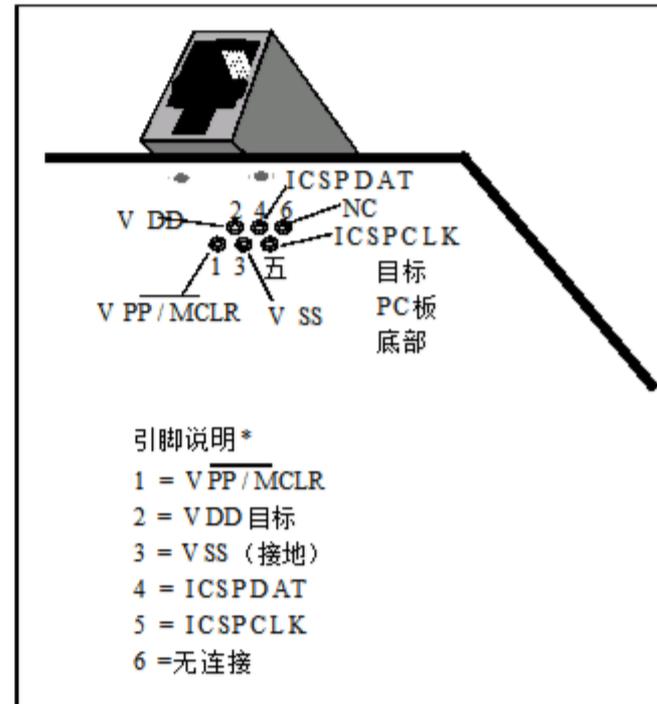
如果启用低电压编程 (LVP = 1)，则 \overline{MCLR} 复位功能自动启用 不能被禁用。更多信息，请参见第 7.3 节“MCLR” 信息。

The LVP bit can only be reprogrammed to '0' by using 高电压编程模式。

27.3 通用编程接口

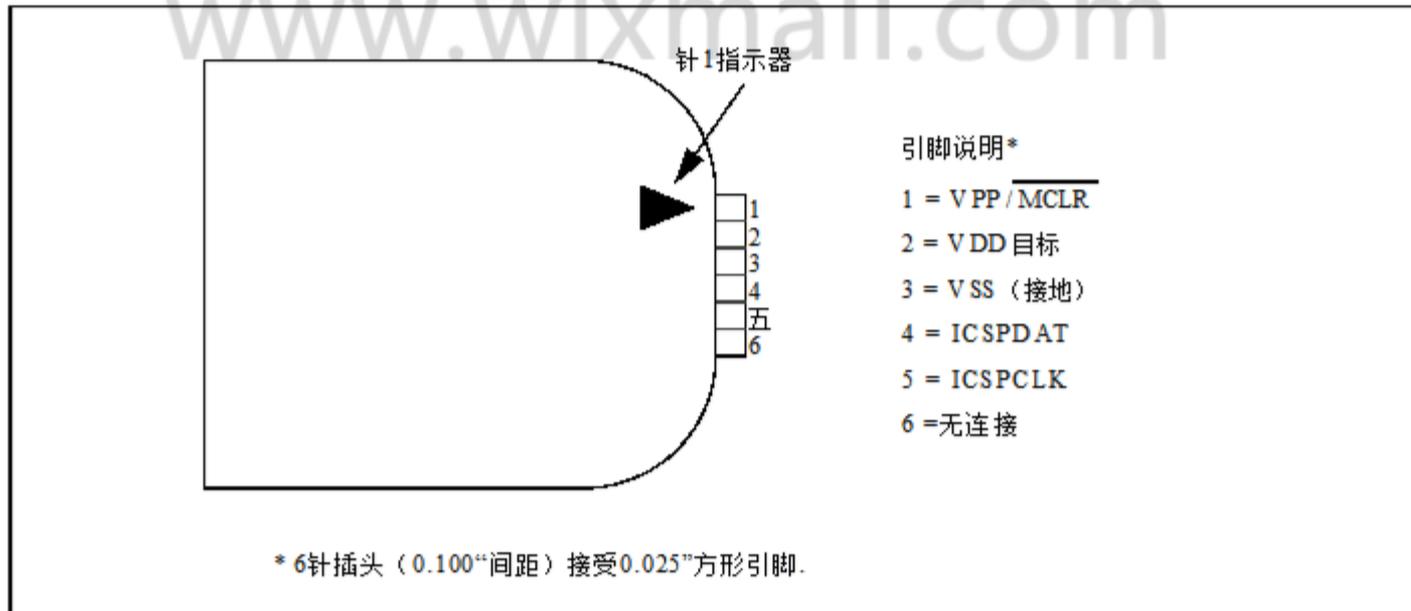
与目标设备的连接通常通过 一个 ICSP™ 头。一个常见的连接器上 开发工具是 6P6C 中的 RJ-11 (6 引脚，6 引脚) 连接器) 配置。参见图 27-2。

图 27-2: ICD RJ-11 款式 连接器接口



PICkit™ 常用的另一种连接器 程序员是一个 0.1 英寸的标准 6 针头 间距。参考图 27-3。

图 27-3: PICkit™ STYLE 连接器接口



有关其他接口建议，请参阅您的 PCB 之前的特定器件编程器手册设计。

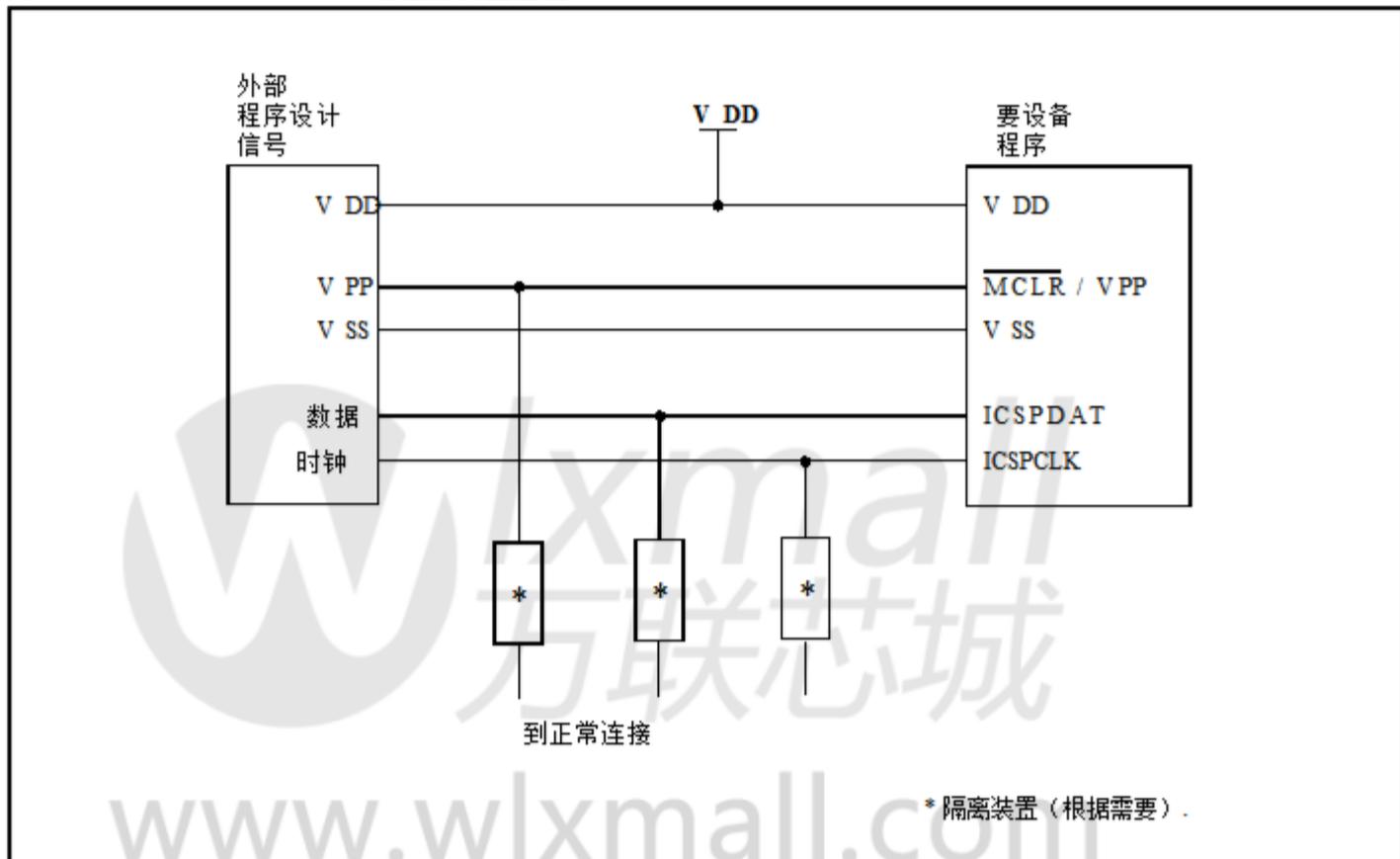
建议使用隔离装置

将编程引脚与其他电路分开。

隔离的类型高度依赖于具体情况

应用，并且可能包括诸如电阻器，二极管，甚至跳线。有关更多信息，请参见图 27-4 信息。

图 27-4: ICSP™ 编程的典型连接



笔记：



28.0 指令集汇总

每个PIC16指令都是一个14位字，包含操作码（操作码）和所有必需的操作数。操作码分为三大类。

- 面向字节
- 以位为导向
- 文字和控制

文字和控制类别包含最多的varied指令字格式。

表28-3列出了可以识别的指令MPASM TM汇编程序。

所有指令都在一条指令内执行循环，但有以下例外情况，可能需要两个或三个周期：

- 子程序需要两个周期（CALL，CALLW）
- 中断或子程序返回需要两个周期（RETURN，RETLW，RETFIE）
- 程序分支需要两个周期（GOTO，BRA，BRW，BTFSS，BTFSC，DECFSZ，INCSFZ）
- 当一个额外的指令周期将被使用任何指令都引用间接文件寄存器并且文件选择寄存器指向程序记忆。

一个指令周期由4个振荡器周期组成；对于一个4 MHz的振荡器频率，这给出了一个标称值指令执行速率为1 MHz。

All instruction examples use the format '0xhh' to represent a hexadecimal number, where 'h' signifies a十六进制数字。

28.1 读取 - 修改 - 写入操作

任何指定文件寄存器作为其一部分的指令

该指令执行读 - 修改 - 写（RMW）

操作。寄存器被读取，数据被修改，

并根据指令存储结果，

tion, or the destination designator 'd'. A read operation

即使指令写入，也会在寄存器上执行

到那个寄存器。

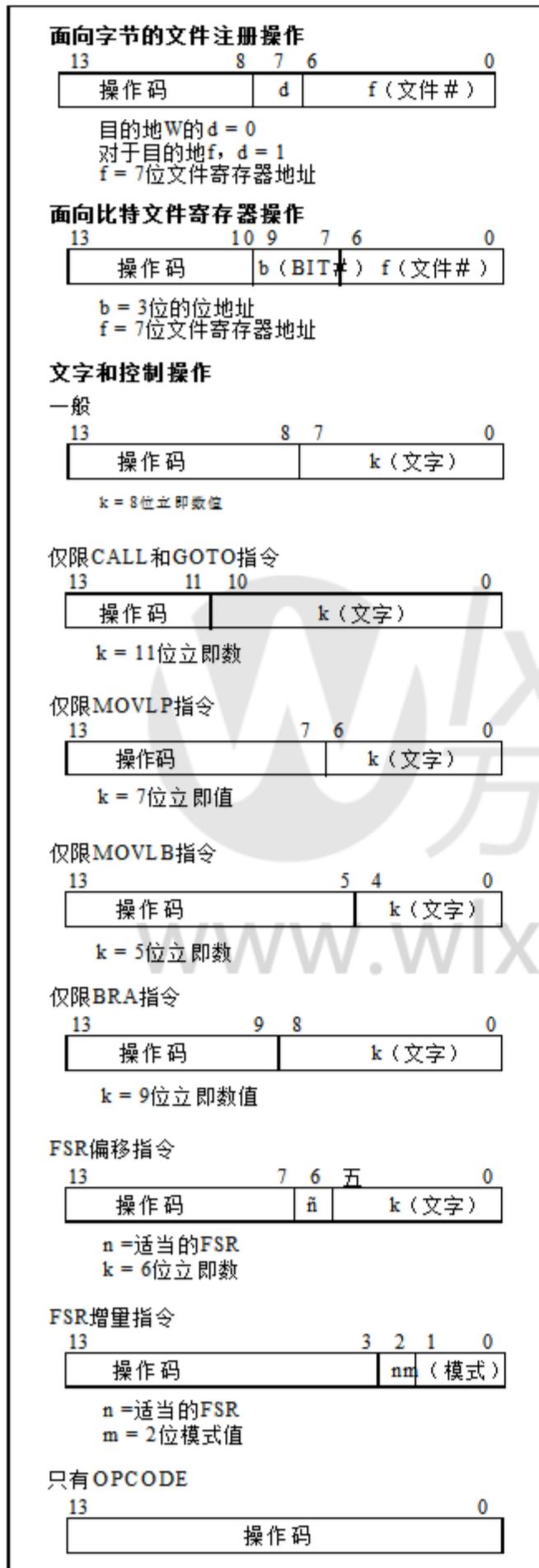
表28-1: 操作码字段记述

领域	描述
F	寄存器文件地址（0x00至0x7F）
w [^]	工作寄存器（累加器）
b	8位文件寄存器中的位地址
k	文字字段，常量数据或标签
X	不在乎位置（= 0或1）。汇编程序将生成x = 0的代码。这是推荐使用的形式与所有Microchip软件工具的兼容性。
d	目的地选择；d = 0：将结果存储在W中，d = 1：将结果存储在文件寄存器f中。默认值是d = 1。
i	FSR或INDF编号。（0-1）
毫米	前置增量 - 递减模式选择

表28-2: 缩写记述

领域	描述
个人计算机	个人计算机
至	超时位
C	携带位
DC	数字携带位
z	零位
PD	掉电位

图28-1: 一般格式说明



PIC12F / LF1822 / 16F / LF1823

表 28-3: PIC12F / LF1822 / 16F / LF1823 增强型指令集

助记符, 操作数	描述	周期	14位操作码			状态 受影响	笔记
			最高位	最低			
以字节为导向的文件注册操作							
ADDWF f, d	添加W和f	1	00	0111	DF F FFFF	C, DC, Z	2
ADDWFGf, d	加入W和f	1	11	1101	DF F FFFF	C, DC, Z	2
ANDWF f, d	和W与f	1	00	0101	DF F FFFF	Z	2
ASRF f, d	算术右移	1	11	0111	DF F FFFF	C, Z	2
LSLF f, d	逻辑左移	1	11	0101	DF F FFFF	C, Z	2
LSRF f, d	逻辑右移	1	11	0110	DF F FFFF	C, Z	2
CLRF F	清除f	1	00	0001	1fff FFFF	Z	2
CLRW -	清除W	1	00	0001	0000 00XX	Z	
COMF f, d	补充f	1	00	1001	DF F FFFF	Z	2
DECF f, d	减少f	1	00	0011	DF F FFFF	Z	2
INCF f, d	增量f	1	00	1010	DF F FFFF	Z	2
IORWF f, d	包含或W与f	1	00	0100	DF F FFFF	Z	2
MOVF f, d	移动f	1	00	1000	DF F FFFF	Z	2
MOVWF F	将W移到f	1	00	0000	1FF F FFFF		2
RLF f, d	向左旋转f通过进位	1	00	1101	DF F FFFF	C	2
RRF f, d	向右旋转f通过进位	1	00	1100	DF F FFFF	C	2
SUBWF f, d	从f减去W	1	00	0010	DF F FFFF	C, DC, Z	2
SUBWFBf, d	从f中借用W减去	1	11	1011	DF F FFFF	C, DC, Z	2
SWAPF f, d	在f中交换小数点	1	00	1110	DF F FFFF	Z	2
XORWF f, d	与f独家或W	1	00	0110	DF F FFFF	Z	2
BYTE定向跳过操作							
DECFSZ f, d	递减f, 如果为0则跳过	1 (2)	00	1011	DFFF FFFF		1, 2
INCFSZ f, d	递增f, 如果为0则跳过	1 (2)	00	1111	DFFF FFFF		1, 2
面向位的文件寄存器操作							
BCF f, b	位清除f	1	01	00BB	BFFF FFFF		2
BSF f, b	位集f	1	01	01bb	BFFF FFFF		2
面向位的跳过操作							
BTFSC f, b	位测试f, 如果清除则跳过	1 (2)	01	10BB	BFFF FFFF		1, 2
BTFSS f, b	位测试f, 如果设置则跳过	1 (2)	01	11BB	BFFF FFFF		1, 2
国际运作							
ADDLW k	添加文字和W	1	11	1110	KKKK KKKK	C, DC, Z	
ANDLW k	与W字面意思一致	1	11	1001	KKKK KKKK	Z	
IORLW k	包含或字面与W	1	11	1000	KKKK KKKK	Z	
MOVLB k	将文字移到BSR	1	00	0000	001k KKKK		
MOVLP k	将文字移动到PCLATH	1	11	0001	1kkk KKKK		
MOVLW k	将文字移至W	1	11	0000	KKKK KKKK		
SUBLW k	从文字中减去W.	1	11	1100	KKKK KKKK	C, DC, Z	
XORLW k	与W相异或	1	11	1010	KKKK KKKK	Z	

注1: 如果程序计数器(PC)被修改, 或者条件测试为真, 则该指令需要两个周期. 第二个周期作为NOP执行.

2: 如果该指令寻址INDF寄存器并且相应FSR的MSb置位, 则该指令将需要一个额外的指令周期.

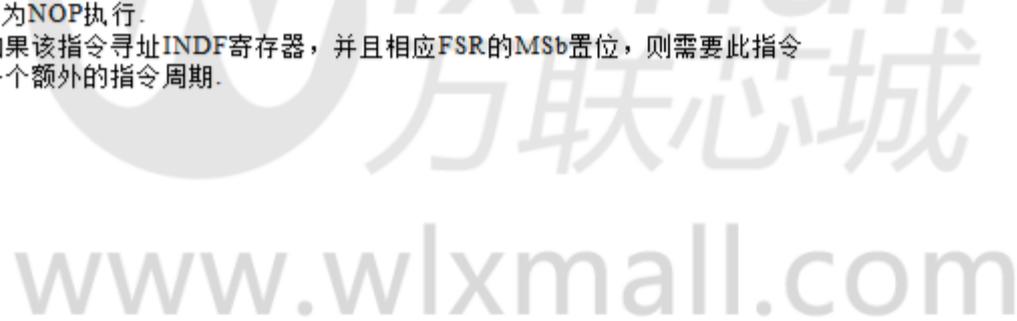
PIC12F / LF1822 / 16F / LF1823

表28-3: PIC12F / LF1822 / 16F / LF1823增强型指令集 (续)

助记符, 操作数	描述	周期	14位操作码				状态 位影响	笔记	
			最高位	最低					
控制操作									
胸罩 BRW 呼叫 CALLW 去 RETFIE RETLW 返回	k - k - k k k -	相对分支 与W相关的分支 调用子程序 用W调用子程序 去寻址 从中断返回 在W中返回文字 从子程序返回	2 2 2 2 2 2 2 2	11 00 10 00 10 00 11 00	001k 0000 0kkk 0000 1kkk 0000 0100 0000	KKKK 0000 KKKK 0000 KKKK 0000 KKKK 0000	KKKK 1011 KKKK 1010 KKKK 1001 KKKK 1000		
内在操作									
CLRWD T- NOP 选项 重启 睡觉 TRIS	- - - - - F	清除看门狗定时器 没有操作 用W加载OPTION_REG寄存器 软件设备重置 进入待机模式 用W加载TRIS寄存器	1 1 1 1 1 1	00 00 00 00 00 00	0000 0000 0000 0000 0000 0000	0110 0000 0110 0000 0110 0110	0100 0000 0010 0001 0011 0FFF	$\overline{TO}, \overline{PD}$ $\overline{TO}, \overline{PD}$	
C-COMPILER OPTIMIZED									
ADDFSR n, k MOVIW n K [n]的 MOVWI n K [n]的	k n K [n]的 n K [n]的	将字面值k添加到FSR, n = FSR0或FSR1 用间接移动到W, n = FSR0或FSR1 pre / post inc / dec修饰符. 将INDFn移至W, 间接索引. 将W移至间接位置, n = FSR0或FSR1 pre / post inc / dec修饰符. 将W移至INDFn, 间接索引.	1 1 1 1 1	11 00 11 00 11	0001 0000 1111 0000 1111	0nkk 0001 0nkk 0001 1nkk	KKKK 0nmm KKKK 1nmm KKKK	 z z z	 2 2 2 2

注1: 如果程序计数器 (PC) 被修改, 或者条件测试为真, 则该指令需要两个周期. 第二个周期作为NOP执行.

2: 如果该指令寻址INDFn寄存器, 并且相应FSR的MSb置位, 则需要此指令一个额外的指令周期.



28.2 指令说明

ADDFSR	将文字添加到FSRn
句法:	[标号] ADDFSR FSRn, k
操作数:	-32 k 31 n [0, 1]
操作:	FSR (n) + kFSR (n)
受影响的状态:	没有
描述:	The signed 6-bit literal 'k' is added to FSRnH的内容: FSRnL寄存器对. FSRn仅限于该范围0000h至FFFFh时,超越这些边界将导致FSR环绕式.

ADDLW	添加文字和W
句法:	[标签] ADDLW k
操作数:	0 k 255
操作:	(W) + k (W)
受影响的状态:	C, DC, Z
描述:	W寄存器的内容是 added to the eight-bit literal 'k' and the 结果放在W寄存器中.

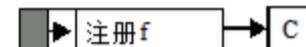
ADDWF	添加W和f
句法:	[标签] ADDWF 楼d
操作数:	0 f 127 d [0,1]
操作:	(W) + (fX目的地)
受影响的状态:	C, DC, Z
描述:	添加W寄存器的内容 with register 'f'. If 'd' is '0', the result is stored in the W register. If 'd' is '1', the result is stored back in register 'f'.

ADDWFC	将W和CARRY位添加到f
句法:	[标签] ADDWFC f {, d}
操作数:	0 f 127 d [0,1]
操作:	(W) + (f) + (d)C
受影响的状态:	C, DC, Z
描述:	添加W, 进位标志和数据存储器 - ory location 'f'. If 'd' is '0', the result is placed in W. If 'd' is '1', the result is placed in data memory location 'f'.

ANDLW	与W字面意思一致
句法:	[标签] ANDLW k
操作数:	0 k 255
操作:	(棍棒. (k) 的 (W)
受影响的状态:	Z
描述:	W寄存器的内容是 AND'ed with the eight-bit literal 'k'. 结果放在W寄存器中.

ANDWF	和W与f
句法:	[标签] ANDWF 楼d
操作数:	0 f 127 d [0,1]
操作:	(棍棒. (F) (目的地)
受影响的状态:	Z
描述:	AND the W register with register 'f'. If 'd' is '0', the result is stored in the W register. If 'd' is '1', the result is stored back in register 'f'.

ASRF	算术右移
句法:	ASRF f {, d}
操作数:	0 f 127 d [0,1]
操作:	(F <7>)dest <7> (F <7: 1>)dest <6: 0>, (F <0>)C,
受影响的状态:	C, Z
描述:	The contents of register 'f' are shifted 通过Carry向右一点 旗. MSb保持不变.如果 'd' is '0', the result is placed in W. If 'd' is '1', the result is stored back in register 'f'.



PIC12F / LF1822 / 16F / LF1823

BCF	位清除 <i>f</i>
句法:	[标签] BCF <i>F</i> , <i>B</i>
操作数:	0 <i>f</i> 127 0 <i>b</i> 7
操作:	0 (<i>f</i> < <i>b</i> >)
受影响的状态:	没有
描述:	Bit ' <i>b</i> ' in register ' <i>f</i> ' is cleared.

BTFSC	位测试 <i>f</i> , 如果清除则跳过
句法:	[标签] BTFSC <i>f</i> , <i>b</i>
操作数:	0 <i>f</i> 127 0 <i>b</i> 7
操作:	如果 (<i>f</i> < <i>b</i> >) = 0, 则跳过
受影响的状态:	没有
描述:	If bit ' <i>b</i> ' in register ' <i>f</i> ' is '1', the next instruction is executed. If bit ' <i>b</i> ' in register ' <i>f</i> ' is '0', the next instruction is discarded, and NOP is executed instead of this 2-cycle instruction.

BRW	相对分支
句法:	[标签] BRA 标签 [标签] BRA <i>S</i> + <i>k</i>
操作数:	-256 标签 - PC + 1 255 -256 <i>k</i> 255
操作:	(PC) + 1 + <i>k</i>
受影响的状态:	没有
描述:	Add the signed 9-bit literal ' <i>k</i> ' to the PC. 由于PC将会增加想要获取下一条指令, 新地址将是PC + 1 + <i>k</i> . 该指令是一个双周期指令, 灰. 这个分支的范围有限.

BTFSS	位测试 <i>f</i> , 如果设置则跳过
句法:	[标签] BTFSS <i>f</i> , <i>b</i>
操作数:	0 <i>f</i> 127 0 <i>b</i> <7
操作:	如果 (<i>f</i> < <i>b</i> >) = 1, 则跳过
受影响的状态:	没有
描述:	If bit ' <i>b</i> ' in register ' <i>f</i> ' is '0', the next instruction is executed. If bit ' <i>b</i> ' is '1', then the next instruction is discarded and NOP is executed instead of this 2-cycle instruction.

BRW	与W相关的分支
句法:	[标签] BRW
操作数:	没有
操作:	(PC) + (W)
受影响的状态:	没有
描述:	将W (无符号) 的内容添加到PC. 由于PC将会增加想要获取下一条指令, 新地址将为PC + 1 + (W). 该指令是一个双周期指令, 灰.

BSF	位集 <i>f</i>
句法:	BSF <i>F</i> , <i>B</i>
操作数:	0 <i>f</i> 127 0 <i>b</i> 7
操作:	1 (<i>f</i> < <i>b</i> >)
受影响的状态:	没有
描述:	Bit ' <i>b</i> ' in register ' <i>f</i> ' is set.

呼叫	调用子程序
句法:	[标签] CALL k
操作数:	0 k 2047
操作:	(PC) + TOS, k PC <10: 0>, (PCLATH <4: 3> PC <12:11>)
受影响的状态:	没有
描述:	调用子程序.首先,返回地址 (PC + 1) 被推入堆栈.十一位立即地址是加载到PC位 <10: 0>.上层PC的位被加载到PCLATH. CALL是一个双周期指令,灰.

CLRWDI	清除看门狗定时器
句法:	[标签] CLRWDI
操作数:	没有
操作:	00H WDT 0 WDT预分频器, 1 到 1 PD
受影响的状态:	TO, PD
描述:	CLRWDI指令重置Watchdog定时器.它也重置预分频器的WDT.状态位TO和PD被置位.

CALLW	子程序调用 W
句法:	[标签] CALLW
操作数:	没有
操作:	(PC) + 1 TOS, (W) PC <7: 0>, (PCLATH <6: 0> PC <14: 8>)
受影响的状态:	没有
描述:	与W子程序调用.首先,返回地址 (PC + 1) 被按下到返回栈上.然后,W的帐篷被加载到PC <7: 0>中,和PCLATH的内容到PC <14: 8>. CALLW是一个双周期指令.

COMF	补充 f
句法:	[标签] COMF 楼 d
操作数:	0 f 127 d [0,1]
操作:	(F) (目的地)
受影响的状态:	Z
描述:	The contents of register 'f' are complemented. If 'd' is '0', the result is stored in W. If 'd' is '1', the result is stored back in register 'f'.

CLRF	清除 f
句法:	[标签] CLRF F
操作数:	0 f 127
操作:	00H (f) 1 Z
受影响的状态:	Z
描述:	The contents of register 'f' are cleared and Z位被置位.

DECF	减少 f
句法:	[标签] DECF f, d
操作数:	0 f 127 d [0,1]
操作:	(f) - 1 (目的地)
受影响的状态:	Z
描述:	Decrement register 'f'. If 'd' is '0', the result is stored in W register. If 'd' is '1', the result is stored back in register 'f'.

CLRW	清除 W
句法:	[标签] CLRW
操作数:	没有
操作:	00H (W) 1 Z
受影响的状态:	Z
描述:	W寄存器被清除.零位 (Z) 是组.

PIC12F / LF1822 / 16F / LF1823

DECFSZ 递减f, 如果为0则跳过

句法: [标签] DECFSZ f, d
 操作数: 0 f 127
 d [0,1]
 操作: (f) - 1 (目的地);
 如果结果= 0, 则跳过
 受影响的状态: 没有
 描述: The contents of register 'f' are decremented. If 'd' is '0', the result is placed in the W register. If 'd' is '1', the result is placed back in register 'f'. If the result is '1', the next instruction is executed. If the result is '0', then a NOP is executed, making it a 2-cycle instruction.

INCFSZ 递增f, 如果为0则跳过

句法: [标签] INCFSZ f, d
 操作数: 0 f 127
 d [0,1]
 操作: (f) + 1 (目的地);
 如果结果= 0, 则跳过
 受影响的状态: 没有
 描述: The contents of register 'f' are incremented. If 'd' is '0', the result is placed in the W register. If 'd' is '1', the result is placed back in register 'f'. If the result is '1', the next instruction is executed. If the result is '0', a NOP is executed, making it a 2-cycle instruction.

去 无条件分支

句法: [标签] GOTO k
 操作数: 0 k 2047
 操作: k PC <10: 0>
 PCLATH <4: 3> PC <12:11>
 受影响的状态: 没有
 描述: GOTO is an unconditional branch. It loads the 11-bit immediate value to PC bits <10: 0>. The high bits of PC are loaded from PCLATH <4: 3>. GOTO is a 2-cycle instruction.

IORLW 包含或字面与W

句法: [标签] IORLW k
 操作数: 0 k 255
 操作: (W) .OR. k (W)
 受影响的状态: Z
 描述: W register contents are OR'ed with the eight-bit literal 'k'. The result is placed in the W register.

INCF 增量f

句法: [标签] INCF f, d
 操作数: 0 f 127
 d [0,1]
 操作: (f) + 1 (目的地)
 受影响的状态: Z
 描述: The contents of register 'f' are incremented. If 'd' is '0', the result is placed in the W register. If 'd' is '1', the result is placed back in register 'f'.

IORWF 包含或W与f

句法: [标签] IORWF f, d
 操作数: 0 f 127
 d [0,1]
 操作: (W) .OR. (f) (目的地)
 受影响的状态: Z
 描述: W register contents are OR'ed with register 'f'. If 'd' is '0', the result is placed in the W register. If 'd' is '1', the result is placed back in register 'f'.

LSLF 逻辑左移

句法: [标签] LSLF f{, d}

操作数: 0 f 127
d [0,1]

操作: (F <7>)C
(F <6: 0>dest <7: 1>
0 dest <0>

受影响的状态: C, Z

描述: The contents of register 'f' are shifted through the carry flag to the left. A '0' is shifted into the LSB. If 'd' is '0', the result is placed in W. If 'd' is '1', the result is stored back in register 'f'.



LSRF 逻辑右移

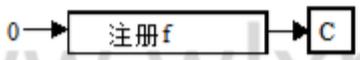
句法: [标签] LSRF f{, d}

操作数: 0 f 127
d [0,1]

操作: 0 dest <7>
(F <7: 1>dest <6: 0>,
(F <0>)C,

受影响的状态: C, Z

描述: The contents of register 'f' are shifted through the carry flag to the right. A '0' is shifted into the MSb. If 'd' is '0', the result is placed in W. If 'd' is '1', the result is stored back in register 'f'.



MOVF 移动 f

句法: [标签] MOVF f, d

操作数: 0 f 127
d [0,1]

操作: (F) (dest)

受影响的状态: Z

描述: 寄存器 f 的内容被移动到一个目的地依赖于 d. 状态如果 d = 0, 目的地是 W 寄存器. 如果 d = 1, 那么目的地是文件寄存器 f 本身. d = 1 对于测试文件寄存器很有用. 状态标志 Z 会受到影响.

话: 1

周期: 1

例: MOVF FSR, 0

指令后
W = FSR 寄存器中的值
Z = 1

PIC12F / LF1822 / 16F / LF1823

MOVIW 将INDF_n移至W

句法: `MOVIW ++ FSRn`
`MOVIW - FSRn`
`[标签] MOVIW FSRn ++`
`[标签] MOVIW FSRn --`
`[标签] MOVIW k [FSRn]`

操作数: \bar{n} [0,1]
 -32 k 31
 如果不存在, k = 0.

操作: 对INDF_nW
 有效地址取决于
 •FSR + 1 (预增量)
 •FSR - 1 (预处理)
 •FSR + k (相对偏移)
 移动后, FSR值将为一:
 •FSR + 1 (所有增量)
 •FSR - 1 (全部递减)
 •不变

受影响的状态: Z

模式	句法
预递增	递增++ FSR _n
预递减	递减-- FSR _n
后置	FSR _n 地址++
后减量	FSR _n --

描述: 该指令用于移动数据W和间接之一之间寄存器 (INDF_n) 此之前/之后移动, 指针 (FSR_n) 被更新前/后递增/递减它。
 注意: INDF_n寄存器不是物理寄存器.任何说明实际访问INDF_n寄存器访问该地址的寄存器由FSR_n指定。
 FSR_n限制在范围0000h - 为FFFFh.递增/递减它超出这些界限将导致它环绕式。

MOVLB 将文字移到BSR

句法: `[标签] MOVLB k`

操作数: 0 k 15

操作: `k BSR`

受影响的状态: 没有

描述: The five-bit literal 'k' is loaded into the 银行选择寄存器 (BSR) .

MOVL P 将文字移动到PCLATH

句法: `[标签] MOVL P k`

操作数: 0 k 127

操作: `k PCLATH`

受影响的状态: 没有

描述: The seven-bit literal 'k' is loaded into the PCLATH寄存器.

MOVLW 将文字移至W

句法: `[标签] MOVLW k`

操作数: 0 k 255

操作: `k (W)`

受影响的状态: 没有

描述: The eight-bit literal 'k' is loaded into W寄存器. "不在乎"将会组装 - ble as '0's'.

话: 1

周期: 1

例: `MOVLW 0x5A`
 指令后 $w^{\wedge} = 0x5A$

MOVWF 将W移到f

句法: `[标签] MOVWF f`

操作数: 0 f 127

操作: `(W) (f)`

受影响的状态: 没有

描述: 将数据从W寄存器移至寄存器'f'.

话: 1

周期: 1

例: `MOVWF 选项`
 在指导之前
 选项 = 为0xFF
 $w^{\wedge} = 0x4F$
 指令后
 选项 = 0x4F
 $w^{\wedge} = 0x4F$

MOVWI 将W移至INDFn

句法： [标签] MOVWI ++ FSRn
 [标签] MOVWI --FSRn
 [标签] MOVWI FSRn ++
 [标签] MOVWI FSRn--
 [标签] MOVWI k [FSRn]

操作数： \bar{n} [0,1].
 -32 k 31
 如果不存在, k = 0.

操作： $w \wedge INDFn$
 有效地址取决于
 •FSR + 1 (预增量)
 •FSR - 1 (预处理)
 •FSR + k (相对偏移)
 移动后, FSR值将为
 之一:
 •FSR + 1 (所有增量)
 •FSR - 1 (全部递减)
 不变

受影响的状态： 没有

模式	句法
预递增	递增++ FSRn
预递减	递减--FSRn
后置	FSRn地址++
后减量	FSRn--

描述： 该指令用于移动数据
 W和间接之一之间
 寄存器 (INDFn). 此之前/之后
 移动, 指针 (FSRn) 被更新
 前/后递增/递减它.

 注意: INDFn寄存器不是
 物理寄存器. 任何说明
 实际访问INDFn寄存器
 访问该地址的寄存器
 由FSRn指定.

 FSRn仅限于该范围
 0000h至FFFFh时.
 增加/减少它超出
 这些界限将导致它
 环绕式.

 增加/减少操作
 FSRn不会影响任何状态位.

NOP 没有操作

句法： [标签] NOP

操作数： 没有

操作： 没有操作

受影响的状态： 没有

描述： 没有操作.

话： 1

周期： 1

例： _____ NOP

选项 加载OPTION_REG寄存器与W

句法： [标签]选项

操作数： 没有

操作： (W) OPTION_REG

受影响的状态： 没有

描述： 将数据从W寄存器移到
 OPTION_REG寄存器.

重启 软件重置

句法： [标签]重置

操作数： 没有

操作： 执行设备重置. 重置
 PCON寄存器的nRI标志.

受影响的状态： 没有

描述： 本指令提供了一种方法
 通过软件执行硬件复位 -
 洁具.

PIC12F / LF1822 / 16F / LF1823

RETFIE 从中断返回

句法: [标签] RETFIE k
 操作数: 没有
 操作: TOS PC,
 1 GIE
 受影响的状态: 没有
 描述: 从中断返回.堆栈被弹出并且顶部堆栈 (TOS) 被加载 PC.中断由启用 设置全局 中断允许位GIE (INTCON <7>).这是一个双循环指令.
 话: 1
 周期: 2
 例: `RETFIE`
 中断后
 $PC = TOS$
 $GIE = 1$

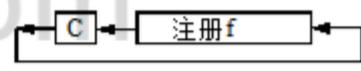
返回 从子程序返回

句法: [标签] 返回
 操作数: 没有
 操作: TOS PC
 受影响的状态: 没有
 描述: 从子程序返回.堆栈是 POP和堆栈顶部 (TOS) 被加载到程序计数器中.这是一个双周期指令.

RETLW 在W中返回文字

句法: [标签] RETLW k
 操作数: 0 k 255
 操作: k (W);
 TOS PC
 受影响的状态: 没有
 描述: W寄存器装有八个 bit literal 'k'. The program counter is 从堆栈顶部加载 (退货地址).这是一个双循环指令.
 话: 1
 周期: 2
 例: `CALL TABLE; W包含表`
`;偏移值`
`; W现在有表值`
`;`
`;`
`ADDWF PC; W =偏移量`
`RETLW k1;开始表格`
`RETLW k2;`
`;`
`;`
`;`
`RETLW kn;表格结束`
 在指导之前
 $w^{\wedge} = 0 \times 07$
 指令后
 $w^{\wedge} = k8$ 的值

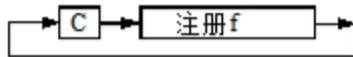
RLF 向左旋转f通过进位

句法: [标签] RLF 楼 d
 操作数: 0 f 127
 d [0,1]
 操作: 见下面的描述
 受影响的状态: C
 描述: The contents of register 'f' are rotated 通过Carry向左走一点 flag. If 'd' is '0', the result is placed in the W register. If 'd' is '1', the result is stored back in register 'f'.


话: 1
 周期: 1
 例: `RLF REG1,0`
 在指导之前
 $REG1 = 1110\ 0110$
 $C = 0$
 指令后
 $REG1 = 1110\ 0110$
 $w^{\wedge} = 1100\ 1100$
 $C = 1$

RRF 向右旋转f通过进位

句法: [标签] RRF f, d
 操作数: 0 f 127
 d [0,1]
 操作: 见下面的描述
 受影响的状态: C
 描述: The contents of register 'f' are rotated through Carry向右一点. If 'd' is '0', the result is placed in the W register. If 'd' is '1', the result is placed back in register 'f'.



睡觉 进入睡眠模式

句法: SLEEP
 操作数: 没有
 操作: 0 0H WDT, 0 WDT预分频器, 1 TO, 0 PD
 受影响的状态: TO, PD
 描述: 掉电状态位PD为清除. 超时状态位, TO为清除. 看门狗定时器和它的prescaler被清除. 处理器进入睡眠模式. 振荡器停止.

SUBLW 从文字中减去W.

句法: [标签] SUBLW k
 操作数: 0 k 255
 操作: $k - (W) \oplus W$
 受影响的状态: C, DC, Z
 描述: W寄存器被减去 (2的complement method) 从八位开始 literal 'k'. The result is placed in the W 寄存器.

C = 0	$w \wedge tk$
C = 1	$w \wedge k$
DC = 0	$w \wedge \langle 3: 0 \rangle \oplus \langle 3: 0 \rangle$
DC = 1	$w \wedge \langle 3: 0 \rangle k \langle 3: 0 \rangle$

SUBWF 从f减去W

句法: [标签] SUBWF f, d
 操作数: 0 f f 127
 d [0,1]
 操作: $(f) - (W) \oplus destination$
 受影响的状态: C, DC, Z
 描述: 减法 (2的补码法) W register from register 'f'. If 'd' is '0', the result is stored in W. If 'd' is '1', the result is stored back in register 'f'.

C = 0	$w \wedge wf$
C = 1	$w \wedge f$
DC = 0	$w \wedge \langle 3: 0 \rangle \oplus \langle 3: 0 \rangle$
DC = 1	$w \wedge \langle 3: 0 \rangle f \langle 3: 0 \rangle$

SUBWFB 利用借方减去f中的W

句法: SUBWFB f {, d}
 操作数: 0 f 127
 d [0,1]
 操作: $(f) - (W) - \overline{BORROW}$
 受影响的状态: C, DC, Z
 描述: 减W和BORROW标志 (CARRY) from register 'f' (2's complement method). If 'd' is '0', the result is stored in W. If 'd' is '1', the result is stored back in register 'f'.

PIC12F / LF1822 / 16F / LF1823

SWAPF **在f中交换半字节**

句法: [标签] SWAPF f, d
操作数: 0 f 127
 d [0,1]
操作: (F <3: 0> 目的地 <7: 4>),
 (F <7: 4> 目标 <3: 0>)
受影响的状态: 没有
描述: 注册商标的高低两个半字节,
 ter 'f' are exchanged. If 'd' is '0', the
 result is placed in the W register. If 'd'
 is '1', the result is placed in register 'f'.

XORLW **与W相异或**

句法: [标签] XORLW k
操作数: 0 k 255
操作: (W) .XOR. k^FW
受影响的状态: z
描述: W寄存器的内容是
 与8位异或
 literal 'k'. The result is placed in the
 W寄存器.

TRIS **将WIS加载TRIS寄存器**

句法: TRIS f
操作数: 五 f 7
操作: (W) TRIS register 'f'
受影响的状态: 没有
描述: 将数据从W寄存器移到TRIS
 寄存器.
 When 'f' = 5, TRISA is loaded.
 When 'f' = 6, TRISB is loaded.
 When 'f' = 7, TRISC is loaded.

XORWF **与f独家或W**

句法: [标签] XORWF 楼 d
操作数: 0 f 127
 d [0,1]
操作: (W) .XOR. (f^Fdestination)
受影响的状态: z
描述: 独家或W的内容
 register with register 'f'. If 'd' is '0', the
 result is stored in the W register. If 'd'
 is '1', the result is stored back in regis-
 ter 'f'.



PIC12F / LF1822 / 16F / LF1823

图29-1:

PIC12F1822 / 16F1823电压频率图, -40°C

T A++125°C

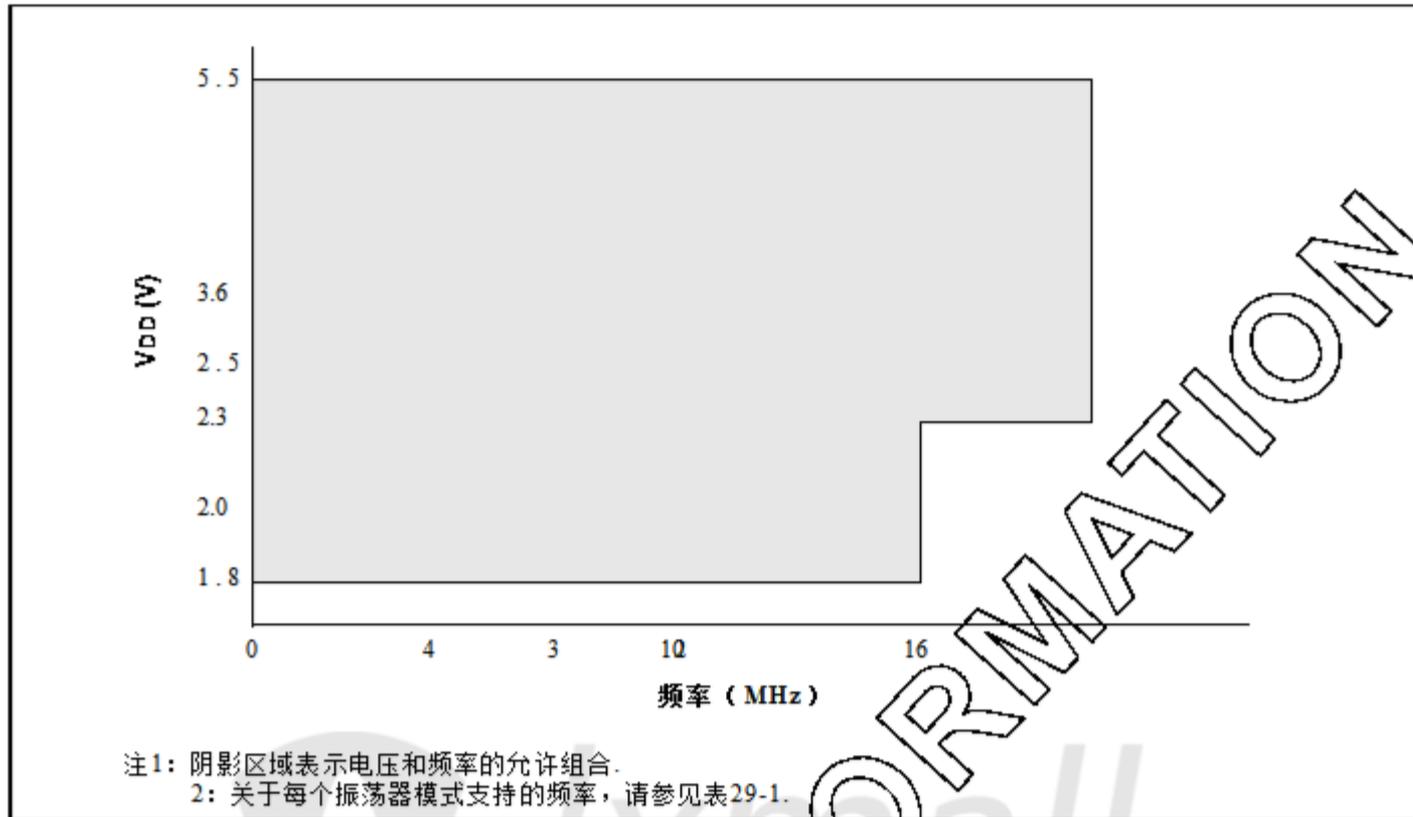


图29-2:

PIC12LF1822 / 16LF1823电压频率图, -40°C

T A++125°C

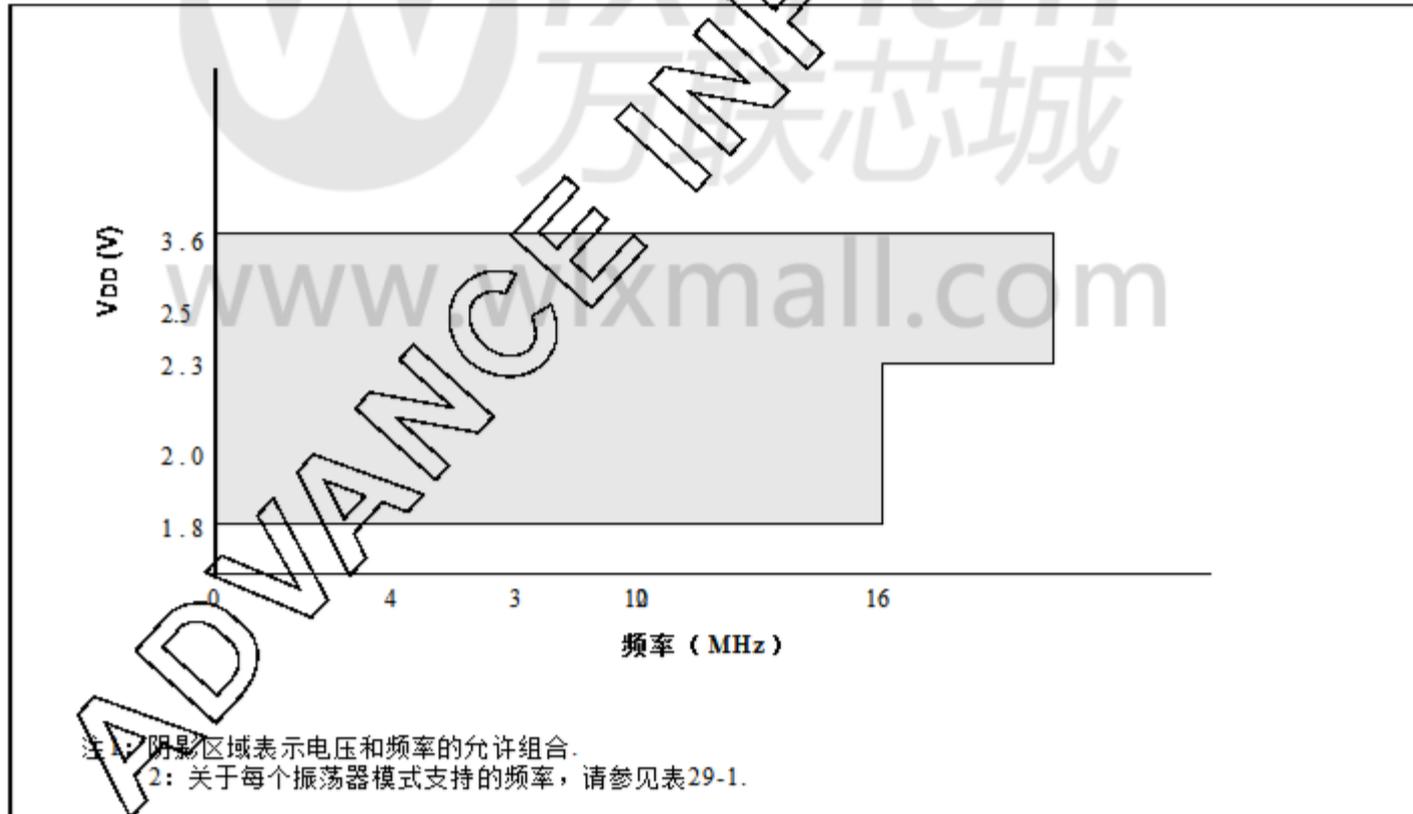
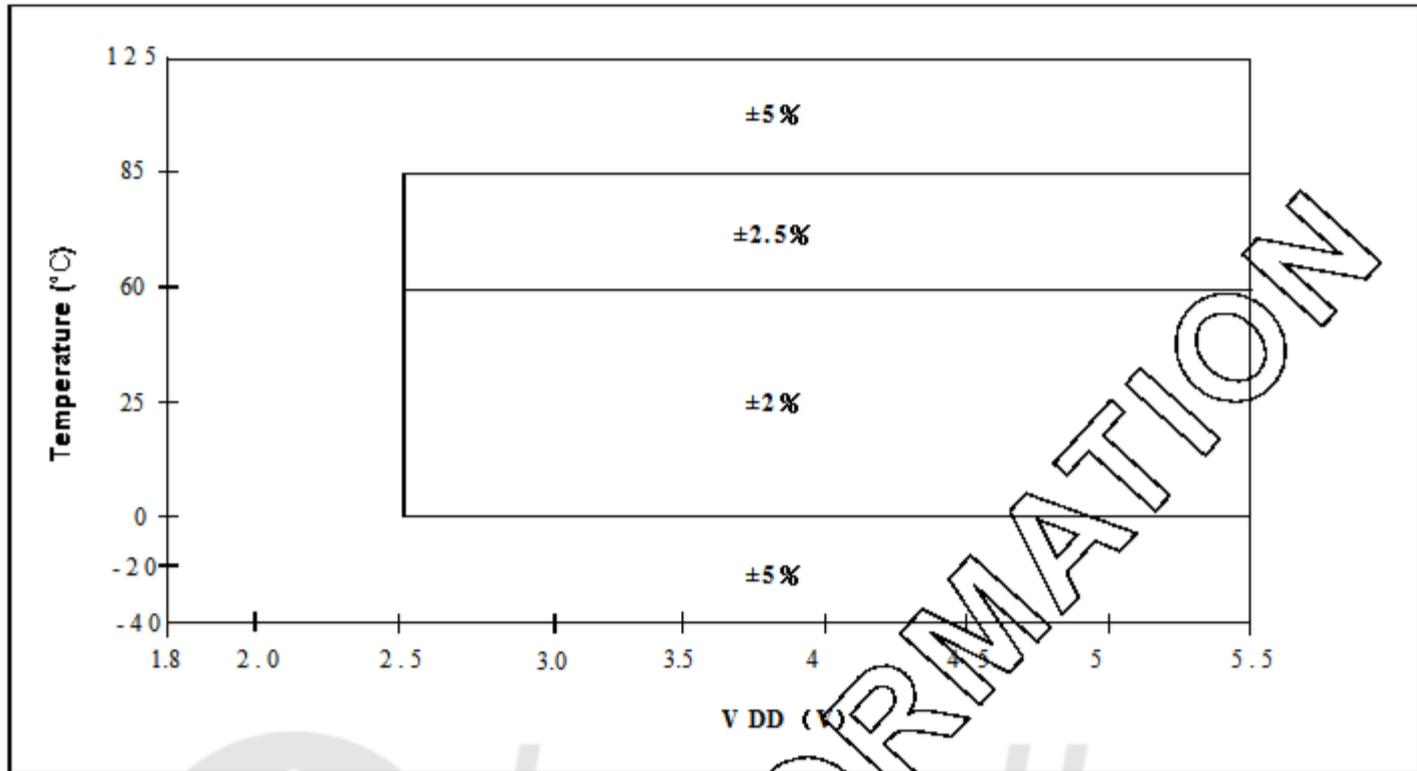


图29-3: 设备上的HFINTOSC频率精度VDD和温度



ADVANCE INFORMATION

www.wxmall.com

PIC12F / LF1822 / 16F / LF1823

29.1 直流特性：PIC12F / LF1822 / 16F / LF1823-I / E (工业, 扩展)

PIC12LF1822 / 16LF1823		标准操作条件 (除非另有说明)					
		工作温度 -40°C Industrial T A +85°C工业 -40°C T A +125°C延长					
PIC12F1822 / 16F1823		标准操作条件 (除非另有说明)					
		工作温度 -40°C Industrial T A +85°C工业 -40°C T A +125°C延长					
帕拉姆 没有	符号	特性	闭	典型值	最大	单位	条件
D001	V DD	电源电压	PIC12LF1822 / 16LF1823	-	3.6	V	F OSC 16 MHz
				-	3.6	V	F OSC 32 MHz (注2)
D001		PIC12F1822 / 16F1823	2.3	-	5.5	V	F OSC 16 MHz:
			2.3	-	5.5	V	F OSC 32 MHz (注2)
D002	V DR	RAM数据保持电压 (1)	PIC12LF1822 / 16LF1823	-	-	V	设备处于睡眠模式
			PIC12F1822 / 16F1823	-	-	V	设备处于睡眠模式
	V POR *	上电复位释放电压	-1.6	-	-	V	
	V PORR *	上电复位重新装入电压					
		PIC12LF1822 / 16LF1823	0.8	-	-	V	设备处于睡眠模式
		PIC12F1822 / 16F1823	1.7	-	-	V	设备处于睡眠模式
D003	V ADFVR	固定电压参考电压 ADC, 初始准确度	-5.5	5.5	%	1.024V, V DD 2.5V, 85°C	
			-6.0	6	%	1.024V, V DD 2.5V, 125°C	
			-5.5	5.5	%	2.048V, V DD 2.5V, 85°C	
			-6.0	6	%	2.048V, V DD 2.5V, 125°C	
			-5.5	5.5	%	4.096V, V DD 1.75V, 85°C	
			-6.0	6	%	4.096V, V DD 1.75V, 125°C	
	V CDAFVR	固定电压参考电压 比较器和DAC, 初始 Accu- 活泼	-5.5	5.5	%	1.024V, V DD 2.5V, 85°C	
			-6.0	6	%	1.024V, V DD 2.5V, 125°C	
			-5.5	5.5	%	2.048V, V DD 2.5V, 85°C	
			-6.0	6	%	2.048V, V DD 2.5V, 125°C	
			-5.5	5.5	%	4.096V, V DD 1.75V, 85°C	
			-6.0	6	%	4.096V, V DD 1.75V, 125°C	
D004	S VDD	V DD 上升率以确保内部 上电复位信号	0.05	-	-	V / ms	见第7.1节“上电复位 (POR)”了解详情。

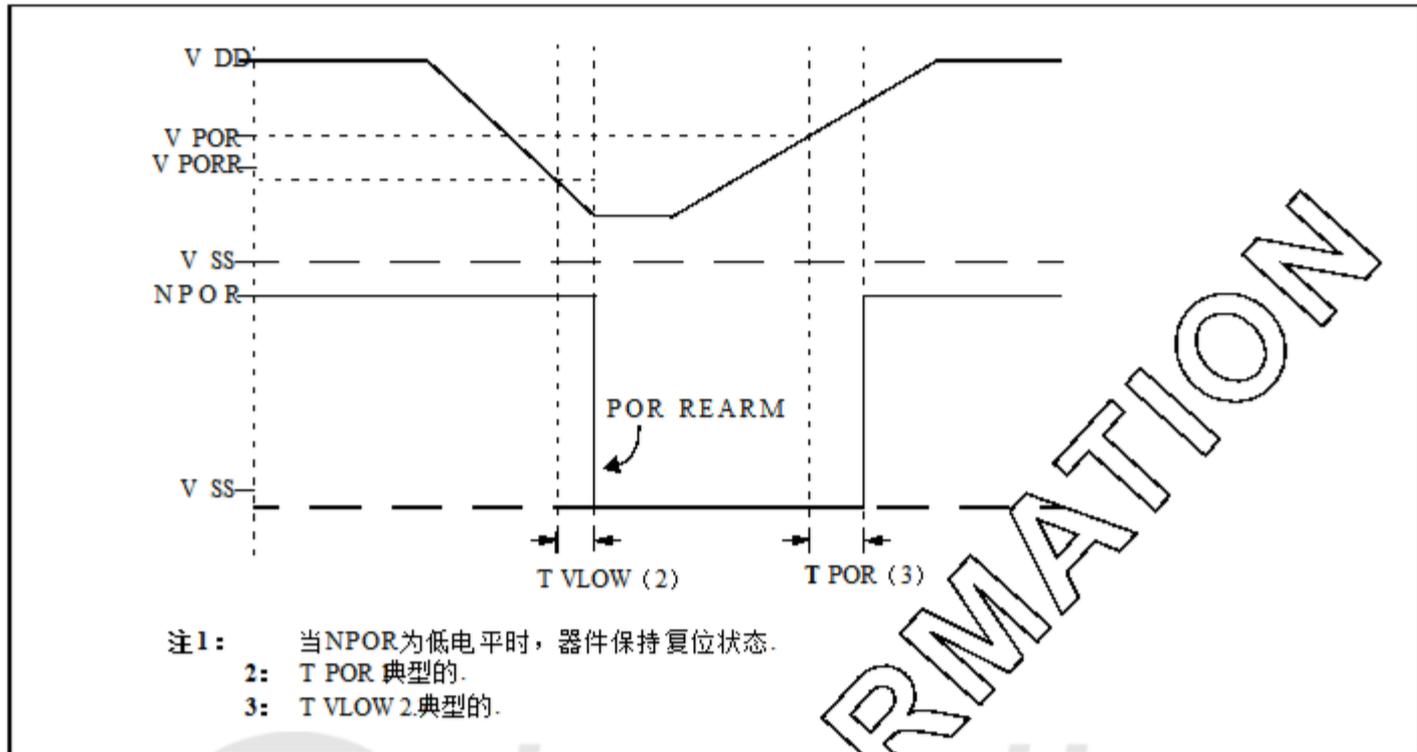
* 这些参数是特征值, 但未经过测试。

† 除非另有说明, 否则“典型值”栏中的数据均为3.0V, 25°C。这些参数仅用于设计指导, 而不是测试。

注1: 这是在睡眠模式下 V DD 可以降低而不会丢失RAM数据的限制。

注2: PLL需要32 MHz操作。

图29-4: POR和POR REARM与缓慢上升V_{DD}



www.wxmall.com
 ADVANCE INFORMATION

PIC12F / LF1822 / 16F / LF1823

29.2 直流特性：PIC12F / LF1822 / 16F / LF1823-I / E（工业，扩展）

PIC12LF1822 / 16LF1823		标准操作条件（除非另有说明）					
		工作温度 -40°C Industrial T A +85°C工业 -40°C T A +125°C延长					
PIC12F1822 / 16F1823		标准操作条件（除非另有说明）					
		工作温度 -40°C Industrial T A +85°C工业 -40°C T A +125°C延长					
帕拉姆 没有	设备 特点	闭	典型值†	最大	单位	条件	
						V DD	注意
电源电流 (IDD) (1, 2)							
D010		-	8	-	≈ A	1.8	F OSC = 32 kHz
		-	12.0	-	≈ A	3.0	LP振荡器模式
D010		-	23	-	≈ A	1.8	F OSC = 32 kHz
		-	28	-	≈ A	3.0	LP振荡器模式
		-	33	-	≈ A	5	
D011		-	60	-	≈ A	1.8	F OSC = 1 MHz
		-110		-	≈ A	3.0	XT振荡器模式
D011		-	82	-	≈ A	1.8	F OSC = 1 MHz
		-	141	-	≈ A	3.0	XT振荡器模式
		-	200	-	≈ A	5	
D012		-	145	-	≈ A	1.8	F OSC = 4 MHz
		-	260	-	≈ A	3.0	XT振荡器模式
D012		-	165	-	≈ A	1.8	F OSC = 4 MHz
		-	290	-	≈ A	3.0	XT振荡器模式
		-	368	-	≈ A	5	
D013		-	34	-	≈ A	1.8	F OSC = 1 MHz
		-59		-	≈ A	3.0	EC振荡器模式，中等功率模式
D013		-	60	-	≈ A	1.8	F OSC = 1 MHz
		-	92	-	≈ A	3.0	EC振荡器模式
		-	126	-	≈ A	5	中等功率模式
D014		-	118	-	≈ A	1.8	F OSC = 4 MHz
		-	210	-	≈ A	3.0	EC振荡器模式，中等功率模式
D014		-	143	-	≈ A	1.8	F OSC = 4 MHz
		-	240	-	≈ A	3.0	EC振荡器模式
		-	300	-	≈ A	5	中等功率模式

* 这些参数是特征值，但未经过测试。

† 除非另有说明，否则“典型值”栏中的数据均为3.0V，25°C。这些参数仅用于设计指导，而不是测试。

- 注1:** 在有效工作模式下，所有IDD测量的测试条件为：OSC1=来自外部方波轨到轨；所有I/O引脚三态，拉至VDD；MCLR=VDD；WDT被禁用。
- 2: 电源电流主要是工作电压和频率的函数。其他因素，例如I/O引脚负载和开关速率，振荡器类型，内部代码执行模式和温度等也会对电流产生影响消费。
 - 3: 具有4个PLL的8 MHz内部RC振荡器。
 - 4: 具有4个PLL的8 MHz晶体振荡器。
 - 5: 对于RC振荡器配置，不包括通过R_EXT的电流。通过电阻器的电流可以延长由公式 $I_R = V_{DD} / 2R_{EXT}$ (mA) 和 $R_{EXT} \text{ in } k\ \Omega$ 。

PIC12F / LF1822 / 16F / LF1823

29.2 直流特性：PIC12F / LF1822 / 16F / LF1823-I / E（工业，扩展）

PIC12LF1822 / 16LF1823		标准操作条件（除非另有说明） 工作温度 -40°C Industrial T A +85°C工业 -40°C T A +125°C延长					
PIC12F1822 / 16F1823		标准操作条件（除非另有说明） 工作温度 -40°C Industrial T A +85°C工业 -40°C T A +125°C延长					
帕拉姆 没有	设备 特点	阈	典型值†最大	单位	条件		
					V DD	注意	
电源电流 (IDD) (1, 2)							
D015		-	2.0	-	≅ A	1.8	F OSC = 31 kHz LFINTOSC 模式
		-4.0		-	≅ A	3.0	
D015		-	18	-	≅ A	1.8	F OSC = 31 kHz LFINTOSC 模式
		-	24	-	≅ A	3.0	
		-	25	-	≅ A	5	
D016		-	110	-	≅ A	1.8	F OSC = 500 kHz MFINTOSC 模式
		-	150	-	≅ A	3.0	
D016		-	150	-	≅ A	1.8	F OSC = 500 kHz MFINTOSC 模式
		-	210	-	≅ A	3.0	
		-	270	-	≅ A	5	
D017 *		-	0.25	-	嘛	1.8	F OSC = 8 MHz HFINTOSC 模式
		-4.5		-	嘛	3.0	
D017 *		-	0.35	-	嘛	1.8	F OSC = 8 MHz HFINTOSC 模式
		-	0.55	-	嘛	3.0	
		-	0.75	-	嘛	5	
D018		-	0.47	-	嘛	1.8	F OSC = 16 MHz HFINTOSC 模式
		-8.4		-	嘛	3.0	
D018		-	0.7	-	嘛	1.8	F OSC = 16 MHz HFINTOSC 模式
		-	2.0	-	嘛	3.0	
		-	4	-	嘛	5	
D019		-	1.6	-	嘛	3.0	F OSC = 32 MHz HFINTOSC 模式 (注3)
		-1.8		-	嘛	3.6	
D019		-	1.6	-	嘛	3.0	F OSC = 32 MHz HFINTOSC 模式 (注3)
		-	1.8	-	嘛	5	

* 这些参数是特征值，但未经过测试。

† 除非另有说明，否则“典型值”栏中的数据均为3.0V，25°C。这些参数仅用于设计指导，而不是测试。

- 注1: 在有效工作模式下，所有IDD测量的测试条件为：OSC1=来自外部方波
轨到轨；所有I/O引脚三态，拉至VDD；MCLR=VDD；WDT被禁用。
- 2: 电源电流主要是工作电压和频率的函数。其他因素，例如I/O引脚负载
和开关速率，振荡器类型，内部代码执行模式和温度等也会对电流产生影响
消费。
- 3: 具有4个PLL的8 MHz内部RC振荡器。
- 4: 具有4个PLL的8 MHz晶体振荡器。
- 5: 对于RC振荡器配置，不包括通过R_EXT的电流。通过电阻器的电流可以延长
由公式 $I_R = V_{DD} / 2R_{EXT}$ (mA) 和 $R_{EXT} \text{ in } k\ \Omega$ 。

PIC12F / LF1822 / 16F / LF1823

29.2 直流特性：PIC12F / LF1822 / 16F / LF1823-I / E（工业，扩展）

PIC12LF1822 / 16LF1823		标准操作条件（除非另有说明）					
		工作温度					
		-40°C Industrial T A +85°C工业 -40°C T A +125°C延长					
PIC12F1822 / 16F1823		标准操作条件（除非另有说明）					
		工作温度					
		-40°C Industrial T A +85°C工业 -40°C T A +125°C延长					
帕拉姆 没有	设备 特点	闭	典型值†	最大	单位	条件	
						V DD	注意
电源电流 (I _{DD}) (1, 2)							
D020		-	1.3	-	嘛	3.0	F OSC = 32 MHz HS振荡器模式 (注4)
		-1.6		-	嘛	3.6	
D020		-	3.3	-	嘛	3.0	F OSC = 32 MHz HS振荡器模式 (注4)
		-	3.8	-	嘛	5	
D021		-	300	-	≈ A	1.8	F OSC = 4 MHz EXTRC模式 (注5)
		-	500	-	≈ A	3.0	
D021		-	350	-	≈ A	1.8	F OSC = 4 MHz EXTRC模式 (注5)
		-	550	-	≈ A	3.0	
		-	620	-	≈ A	5	

* 这些参数是特征值，但未经过测试。

† 除非另有说明，否则“典型值”栏中的数据均为3.0V，25°C。这些参数仅用于设计指导，而不是测试。

- 注1: 在有效工作模式下，所有I_{DD}测量的测试条件为：OSC1=来自外部方波轨到轨；所有I/O引脚三态，拉至V_{DD}；MCLR=V_{DD}；WDT被禁用。
- 2: 电源电流主要是工作电压和频率的函数。其他因素，例如I/O引脚负载和开关速率，振荡器类型，内部代码执行模式和温度等也会对电流产生影响消费。
- 3: 具有4个PLL的8 MHz内部RC振荡器。
- 4: 具有4个PLL的8 MHz晶体振荡器。
- 5: 对于RC振荡器配置，不包括通过R_{EXT}的电流。通过电阻器的电流可以延长由公式 $I_R = V_{DD} / 2R_{EXT}$ (mA)和 $R_{EXT} \text{ in } k\Omega$ 。

www.wxsmall.com

PIC12F / LF1822 / 16F / LF1823

29.3 直流特性: PIC12F / LF1822 / 16F / LF1823-I / E (掉电)

PIC12LF1822 / 16LF1823		标准操作条件 (除非另有说明)						
		工作温度 -40°C Industrial T A +85°C工业 -40°C T A +125°C延长						
PIC12F1822 / 16F1823		标准操作条件 (除非另有说明)						
		工作温度 -40°C Industrial T A +85°C工业 -40°C T A +125°C延长						
帕拉姆 没有	器件特性	闭	典型值	最大 +85°C	最大 +125°C	单位	条件	
							V DD	注意
掉电基极电流 (I PD) (2)								
D022		-	0.02	-	-	≠A	1.8	WDT, BOR, FVR和T1OSC 禁用, 所有外设无效
		-	0.03	-	-	≠A	3.0	
D022		-	14	-	-	≠A	1.8	WDT, BOR, FVR和T1OSC 禁用, 所有外设无效
		-	14.5	-	-	≠A	3.0	
		-	15.5	-	-	≠A	5	
D023		-	0.3	-	-	≠A	1.8	LPWDT电流 (注1)
		-	0.75	-	-	≠A	3.0	
D023		-	14	-	-	≠A	1.8	LPWDT电流 (注1)
		-	17	-	-	≠A	3.0	
		-	18	-	-	≠A	5	
D023A		-	8.5	-	-	≠A	1.8	FVR电流 (注1)
		-	8.5	-	-	≠A	3.0	
D023A		-	32	-	-	≠A	1.8	FVR电流 (注1)
		-	38	-	-	≠A	3.0	
		-	68	-	-	≠A	5	
D024		-	8	-	-	≠A	3.0	BOR当前 (注1)
D024		-	33	-	-	≠A	3.0	BOR当前 (注1)
		-	33	-	-	≠A	5	
D025		-	0.6	-	-	≠A	1.8	T1OSC电流 (注1)
		-	1.8	-	-	≠A	3.0	
D025		-	3.0	-	-	≠A	1.8	T1OSC电流 (注1)
		-	3.5	-	-	≠A	3.0	
		-	4	-	-	≠A	5	
D026		-	0.1	-	-	≠A	1.8	A/D电流 (注1, 注3), no 转换正在进行中
		-	0.1	-	-	≠A	3.0	
D026		-	15	-	-	≠A	1.8	A/D电流 (注1, 注3), no 转换正在进行中
		-	20	-	-	≠A	3.0	
		-	24	-	-	≠A	5	

- 这些参数是特征值, 但未经过测试。
除非另有说明, 否则“典型值”栏中的数据均为3.0V, 25°C条件下的值. 这些参数仅用于设计指导, 并且是未经测试。
- 注1: 外设电流是基本I DD或I PD与该外设所消耗的额外电流之和
启用外设 a电流可以通过从该限制中减去基本I DD或I PD电流来确定. 马克斯
计算总电流消耗时应使用数值.
- 2: 休眠模式下的掉电电流不依赖于振荡器类型. 掉电电流用
该器件处于休眠模式, 所有I/O引脚都处于高阻状态, 并且连接到V DD.
- 3: A/D振荡器源是F RC.

PIC12F / LF1822 / 16F / LF1823

29.3 直流特性：PIC12F / LF1822 / 16F / LF1823-I / E (关断) (续)

PIC12LF1822 / 16LF1823		标准操作条件 (除非另有说明)						
		工作温度 -40°C Industrial T A +85°C工业 -40°C T A +125°C延长						
PIC12F1822 / 16F1823		标准操作条件 (除非另有说明)						
		工作温度 -40°C Industrial T A +85°C工业 -40°C T A +125°C延长						
帕拉姆没有	器件特性	阈	典型值	最大 +85°C	最大 +125°C	单位	条件	
							V DD	注意
掉电基极电流 (I PD) (2)								
D026A *		-	250	-	-	≈A	1.8	A/D电流 (注1, 注3), 转换正在进行中
		-250				≈A	3.0	
D026A *		-	280	-	-	≈A	1.8	A/D电流 (注1, 注3), 转换正在进行中
		-	280	-	-	≈A	3.0	
		-	280	-	-	≈A	5	
D027		-	2.9	-	-	≈A	1.8	Cap Sense低功耗 振荡器模式 (注1)
		-3.8				≈A	3.0	
D027		-	15	-	-	≈A	1.8	Cap Sense低功耗 振荡器模式 (注1)
		-	19	-	-	≈A	3.0	
		-	20	-	-	≈A	5	
D027A		-	6.3	-	-	≈A	1.8	Cap Sense中等功率 振荡器模式 (注1)
		-7.9				≈A	3.0	
D027A		-	20	-	-	≈A	1.8	Cap Sense中等功率 振荡器模式 (注1)
		-	22	-	-	≈A	3.0	
		-	23	-	-	≈A	5	
D027B		-	16	-	-	≈A	1.8	Cap Sense大功率 振荡器模式 (注1)
		-41				≈A	3.0	
D027B		-	28	-	-	≈A	1.8	Cap Sense大功率 振荡器模式 (注1)
		-	52	-	-	≈A	3.0	
		-	60	-	-	≈A	5	
D028		-	19	-	-	≈A	1.8	比较器电流, 低功耗 模式, 启用一个比较器 (注1)
		-7.4				≈A	3.0	
D028		-	19	-	-	≈A	1.8	比较器电流, 低功耗 模式, 启用一个比较器 (注1)
		-	20	-	-	≈A	3.0	
		-	21	-	-	≈A	5	
D028A		-	7.5	-	-	≈A	1.8	比较器电流, 低功耗 模式, 启用两个比较器 (注1)
		-7.6				≈A	3.0	
D028A		-	20	-	-	≈A	1.8	比较器电流, 低功耗 模式, 启用两个比较器 (注1)
		-	21	-	-	≈A	3.0	
		-	22	-	-	≈A	5	

* 这些参数是特征值, 但未经过测试。

除非另有说明, 否则“典型值”栏中的数据均为3.0V, 25°C条件下的值。这些参数仅用于设计指导, 并且是未经测试。

- 注1: 外设电流是基本I DD 或I PD 与该外设所消耗的额外电流之和
 启用 外设 a 电流可以通过 从该限制中 减去基本I DD 或I PD 电流来确定。马克斯
 计算总电流消耗时应使用数值。
- 2: 休眠模式下的掉电电流不依赖于振荡器类型。掉电电流用
 该器件处于休眠模式, 所有I / O引脚都处于高阻状态, 并且连接到V DD。
- 3: A / D振荡器源是F RC。

PIC12F / LF1822 / 16F / LF1823

29.3 直流特性：PIC12F / LF1822 / 16F / LF1823-I / E（关断）（续）

PIC12LF1822 / 16LF1823		标准操作条件（除非另有说明）						
		工作温度 -40°C Industrial T A +85°C工业 -40°C T A +125°C延长						
PIC12F1822 / 16F1823		标准操作条件（除非另有说明）						
		工作温度 -40°C Industrial T A +85°C工业 -40°C T A +125°C延长						
帕拉姆 没有.	器件特性	闭.	典型值	最大 +85°C	最大 +125°C	单位	条件	
							V DD	注意
掉电基极电流 (I PD) (2)								
D028B		-	46	-	-	≅ A	1.8	比较器电流, 高功率模式, 启用一个比较器 (注1)
		-47		-	-	≅ A	3.0	
D028B		-	60	-	-	≅ A	1.8	比较器电流, 高功率模式, 启用一个比较器 (注1)
		-	62	-	-	≅ A	3.0	
		-	64	-	-	≅ A	5	
D028C		-	47	-	-	≅ A	1.8	比较器电流, 高功率模式, 启用两个比较器
		-48		-	-	≅ A	3.0	
D028C		-	61	-	-	≅ A	1.8	比较器电流, 高功率模式, 启用两个比较器 (注1)
		-	63	-	-	≅ A	3.0	
		-	65	-	-	≅ A	5	

* 这些参数是特征值, 但未经过测试.

† 除非另有说明, 否则“典型值”栏中的数据均为3.0V, 25°C条件下的值. 这些参数仅用于设计指导, 并且是未经测试.

- 注1:** 外设电流是基本I DD或I PD与该外设所消耗的额外电流之和. 启用外设a电流可以通过从该限制中减去基本I DD或I PD电流来确定. 马克斯计算总电流消耗时应使用数值.
- 2:** 休眠模式下的掉电电流不依赖于振荡器类型. 掉电电流用该器件处于休眠模式, 所有I/O引脚都处于高阻状态, 并且连接到V DD.
- 3:** A/D振荡器源是F RC.

PIC12F / LF1822 / 16F / LF1823

29.4 直流特性: PIC12F / LF1822 / 16F / LF1823-I / E

直流特性		标准操作条件 (除非另有说明)					
		工作温度 -40°C	industrial T A + 85°C 工业				
			-40°C	T A	+125°C 延长		
帕拉姆没有	符号	特性	负	典型值†	最大	单位 条件	
D030 D030A D031 D032 D033	V _{IL}	输入低电压					
		I/O端口:					
		与TTL缓冲区	-	-	0.8	V	4.5V V _{DD} 5.5V
		带施密特触发缓冲器	-	-	0.15 V _{DD}	V	1.8V V _{DD} 4.5V
		与我2 ^{CM} 水平	-	-	0.2 V _{DD}	V	2.0V V _{DD} 5.5V
D031		与SMBus级别	-	-	0.3 V _{DD}	V	
D032		MCLR, OSC1 (RC模式)	(1)	-	0.2 V _{DD}	V	
D033		OSC1 (HS模式)	-	-	0.3 V _{DD}	V	
D040 D040A D041 D042 D043A D043B	V _{IH}	输入高电压					
		I/O端口:					
		与TTL缓冲区	2.0	-	-	V	4.5V V _{DD} 5.5V
		带施密特触发缓冲器	0.25 V _{DD} +	-	-	V	1.8V V _{DD} 4.5V
		与我2 ^{CM} 水平	0.8	-	-	V	2.0V V _{DD} 5.5V
		与SMBus级别	0.8 V _{DD}	-	-	V	2.0V V _{DD} 5.5V
		MCLR	0.7伏 DD	-	-	V	
		OSC1 (HS模式)	2.1	-	-	V	2.7V V _{DD} 5.5V
D042		OSC1 (RC模式)	0.8 V _{DD}	-	-	V	
D043A		OSC1 (HS模式)	0.7伏 DD	-	-	V	
D043B		OSC1 (RC模式)	0.9 V _{DD}	-	-	V	(注1)
D060 D061	I _{IL}	输入漏电流 (2)					
		I/O端口	-	±5	±125	nA的	V _{SS} V _{PIN} V _{DD} , 阻抗在85°C
D061		MCLR (3)	-	±5	±1000	nA的	125°C
D061			-	±50	±200	nA的	V _{SS} V _{PIN} V _{DD} , 85°C
D070*	I _{PUR}	弱上拉电流	25	100	200	≈ A	V _{DD} = 3.3V, V _{PIN} = V _{SS} V _{DD} = 5.0V, V _{PIN} = V _{SS}
D070*			25	140	300	≈ A	
D080	V _{OL}	输出低电压 (4)					
		I/O端口	-	-	0.6	V	I _{OL} = 8mA, V _{DD} = 5V I _{OL} = 6mA, V _{DD} = 3.3V I _{OL} = 1.8mA, V _{DD} = 1.8V
D090	V _{OH}	输出高电压 (4)					
		I/O端口	V _{DD} - 0.7	-	-	V	I _{OH} = 3.5mA, V _{DD} = 5V I _{OH} = 3mA, V _{DD} = 3.3V I _{OH} = 1mA, V _{DD} = 1.8V
输出引脚上的容性负载规格							
D101*	COSC2	OSC2引脚	-	-	15	pF的	在XT, HS和LP模式下外部时钟用于驱动OSC1
D101A*	CSQ	所有I/O引脚	-	-	50	pF的	

* 这些参数是特征值, 但未经过测试。

† 除非另有说明, 否则“典型值”栏中的数据均为3.0V, 25°C条件下的值。这些参数仅用于设计指导, 并且是未经测试。

注1: 在RC振荡器配置中, OSC1 / CLKIN引脚是施密特触发器输入。不建议使用外部时钟在RC模式。

2: 负电流定义为由引脚产生的电流。

3: MCLR引脚上的泄漏电流强烈依赖于所施加的电压电平。指定的级别表示正常的操作条件。可以在不同的输入电压下测量更高的泄漏电流。

4: 在CLKOUT模式下包含OSC2。

29.5 内存编程要求

直流特性			标准操作条件 (除非另有说明) 工作温度 -40°C T A +125°C				
帕拉姆 没有	符号	特性	闭	典型值	最大	单位	条件
程序存储器编程规范							
D110	V IHH	MCLR / V PP / RA5 引脚上的电压	8	-	9	V	(注3, 注4)
D111	我 DDP	供电电流 程序设计	-	-	10	嘛	
D112		V DD 用于批量擦除	2.7	-	V DD 最大	V	
D113	V PEW	V DD 用于写入或行擦除	V DD 分钟	-V DD	最大	V	
D114	I 擦除/擦除期间 MCLR / V PP 上的 PPPGM 电流 / 写		-	-	1.5	嘛	
D115		擦除/写入期间, V DD 上的 DDPGM 电流	-	-	5	嘛	
数据EEPROM存储器							
D116	ED	字节耐力	100K	-	-	东 / 西	-40 C 至 +85 C
D117	V DRW	V DD 用于读/写	V DD 分钟	-V DD	最大	V	
D118	T DEW	擦除/写入周期时间	-	4	5	女士	
D119	T RETD	特性保留	40	-	-	年没有	其他规格被违反
D120	T REF	总擦除/写入次数 刷新前循环 (2)	1M	10M	-	东 / 西	-40°C 至 +85°C
程序闪存							
D121	EP	细胞耐力	10K	-	-	东 / 西	-40 C 至 +85 C (注1)
D122	V PR	V DD 用于读取	V DD 分钟	-V DD	最大	V	
D123	T IW	自定时写周期时间	-	2	2.5	女士	
D124	T RETD	特性保留	40	-	-	年没有	其他规格被违反

除非另有说明, 否则“典型值”栏中的数据均为3.0V, 25°C条件下的值. 这些参数用于设计指导
只有和没有测试.

- 注1: 自写和块擦除.
 2: 有关数据EEPROM的更详细的讨论, 请参见第11.2节“使用数据EEPROM”耐力.
 3: 仅在禁用单电源编程时才需要.
 4: MPLAB ICD 2不支持可变V PP 输出. 限制ICD 2 V PP 电压的电路必须是当使用ICD 2编程或调试时, 放置在ICD 2和目标系统之间.

PIC12F / LF1822 / 16F / LF1823

29.6 散热考虑

标准操作条件 (除非另有说明)

工作温度 -40°C T A +125°C

帕拉姆没有	符号	特性	典型	单位	条件
TH01	T _{JA}	热阻结到环境	TBD	C/W	8引脚PDIP封装
			TBD	C/W	8引脚SOIC封装
			TBD	C/W	8引脚DFN 3X3mm封装
			TBD	C/W	14引脚PDIP封装
			TBD	C/W	14引脚SOIC封装
			TBD	C/W	14引脚TSSOP 4x4mm封装
			TBD	C/W	16引脚QFN 4X4mm封装
TH02	T _{JC}	热阻结到外壳	TBD	C/W	8引脚PDIP封装
			TBD	C/W	8引脚SOIC封装
			TBD	C/W	8引脚DFN 3X3mm封装
			TBD	C/W	14引脚PDIP封装
			TBD	C/W	14引脚SOIC封装
			TBD	C/W	14引脚TSSOP 4x4mm封装
			TBD	C/W	16引脚QFN 4X4mm封装
TH03	T _{JMAX}	最大结温	150		
TH04	PD	功耗	-	W	PD = P INTERNAL + P I/O
TH05	P 内部	内部功耗	-	W	P INTERNAL = I _{DD} x V _{DD} (1)
TH06	P I/O	I/O功耗	-	W	P I/O = (I _{OL} * V _{OL}) + 5 (I _{OH} * (V _{DD} - V _{OH}))
TH07	P DER	降低功率	-	W	P DER = PD MAX (T _J - T _A) / (2)

传说: 待定=待定

注1: I_{DD}是电流驱动芯片,而不会在输出引脚上产生任何负载

2: T_A=环境温度

3: T_J=结温

ADVANCE INFORMATION

芯城

www.wxsmall.com

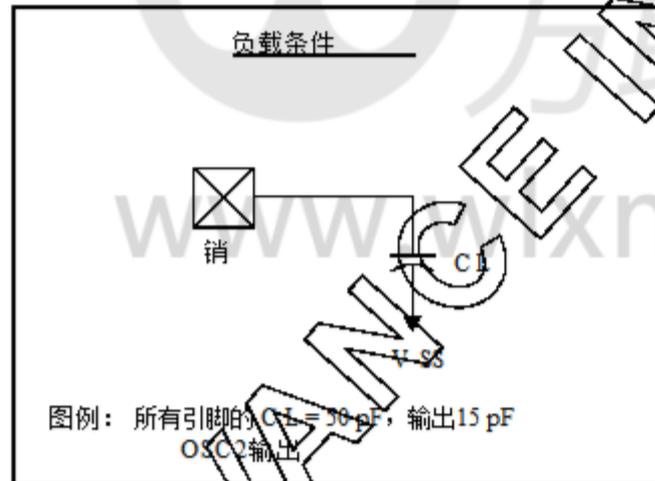
29.7 时序参数符号

时序参数符号已经创建
以下格式之一：

1. TppS2ppS
2. TppS

\dot{T} F 频率		\dot{T} 时间	
小写字母 (pp) 及其含义：			
PP CC CCP1 CK CLKOUT CS CS 迪 在SDIx 做 SDO DT 数据在 IO I/O端口 MC MCLR		OSC OSC1 RD RD RW RD或WR SC 当SCKx SS SS T0 T0CKI T1 T1CKI WR WR	
大写字母及其含义：			
小号 FFall HHigh 一世 无效 (高阻抗) 大号 低		P R 上升 V 有效 高阻抗	

图29-5: 负载条件



PIC12F / LF1822 / 16F / LF1823

29.8 AC特性：PIC12F / LF1822 / 16F / LF1823-I / E

图29-6: 时钟时间

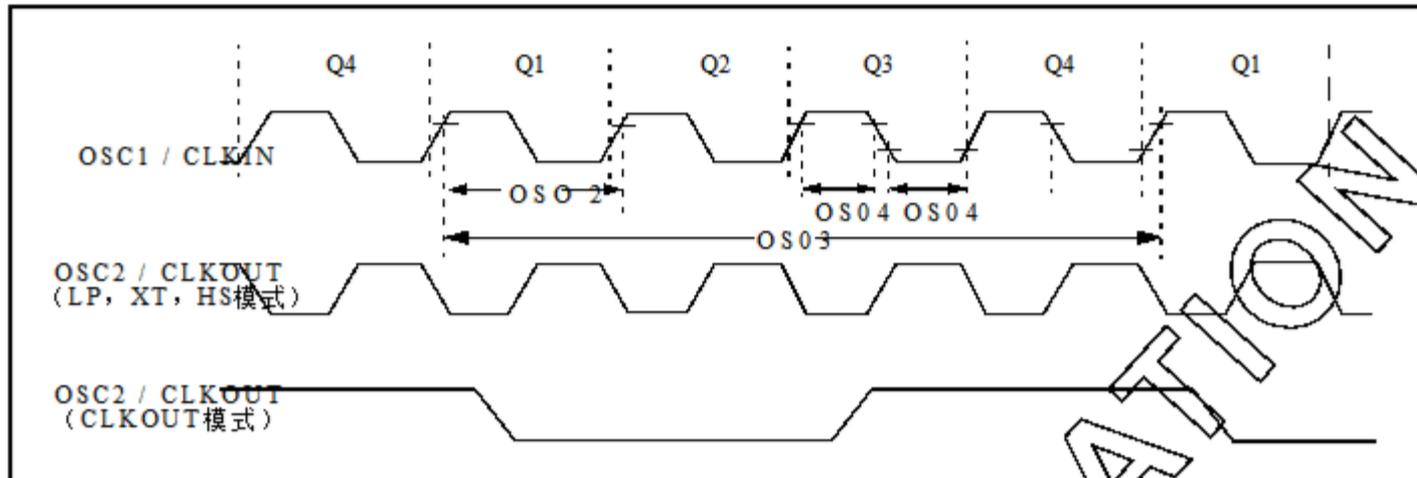


表29-1: 时钟振荡器时序要求

标准操作条件 (除非另有说明)							
工作温度 -40°C T A +125°C							
帕拉姆没有	符号	特性	闭	典型值†	最大	单位	条件
OS01	F OSC	外部CLKIN频率 (1)	DC	-	0.5	兆赫	EC振荡器模式 (低)
			DC	-	4	兆赫	EC振荡器模式 (中)
			DC	-	32	兆赫	EC振荡器模式 (高)
	振荡器频率 (1)	-	32/68	-	千赫	LP振荡器模式	
		0.1	4	兆赫	XT振荡器模式		
		1	4	兆赫	HS振荡器模式, V DD = 2.3V		
1		20	兆赫	HS振荡器模式, V DD > 2.3V			
DC	-	4	兆赫	RC振荡器模式			
OSO2	T OSC	外部CLKIN周期 (1)	250	-	-	NS	LP振荡器模式
			50	-	-	NS	XT振荡器模式
			31.25	-	-	NS	HS振荡器模式
			31.25	-	-	NS	EC振荡器模式
	振荡器周期 (1)	-	30.5	-	-	μs	LP振荡器模式
		250	-	万	NS	XT振荡器模式	
		50	-	1000	NS	HS振荡器模式	
250	-	-	NS	RC振荡器模式			
OS03	T CY	指令周期时间 (1)	125	-	DC	NS	T CY = F OSC / 4
OS04 *	TOSL	外部CLKIN高, 外部CLKIN低	2-	-	-	μs	LP振荡器
			100	-	-	NS	XT振荡器
			20	-	-	NS	HS振荡器
OS05 *	TOSF	外部CLKIN上升, 外部CLKIN下降	0-	-	-	NS	LP振荡器
			0-	-	-	NS	XT振荡器
			0-	-	-	NS	HS振荡器

* 这些参数是特征值, 但未经过测试.

† 除非另有说明, 否则“典型值”栏中的数据均为3.0V, 25°C. 这些参数仅用于设计指导, 而不是测试.

注1: 指令周期 (T CY) 等于输入振荡器时钟周期的四倍. 所有指定的值都基于在设备执行代码的标准操作条件下针对该特定振荡器类型的表征数据. 超过这些规定的限制可能会导致振荡器工作不稳定和/或高于预期的电流限制. 所有器件都经过测试, 以“最小”值运行, 外部时钟应用于OSC1引脚. 当一个外部时钟输入, 所有设备的“最大”周期时间限制为“DC” (无时钟).

表29-2: 振荡器参数

标准操作条件 (除非另有说明)								
工作温度 -40°C TTA +125°C								
帕拉姆没有	符号	特性	频率公差	闲	典型值	最大	单位	条件
OS08	HF OSC	内部校准的HFINTOSC 频率 (2)	2%	-	16.0	-	兆赫	0°C下 TTA +60°C, VDD 2.5V
			2.5%	-	16.0	-	兆赫	60°C下 TTA +85°C, VDD 2.5V
			5%	-	16.0	-	兆赫	-40°C TTA +125°C
OS08A	MF OSC	内部校准的MFINTOSC 频率 (2)	2%	-	500	-	千赫	60°C下 TTA +60°C, VDD 2.5V
			2.5%	-	500	-	千赫	0°C下 TTA +85°C, VDD 2.5V
			5%	-	500	-	千赫	-40°C TTA +125°C
OS10	†T IOSC ST	HFINTOSC 从睡眠启动时间唤醒	-	-	五	8	μs	
		MFINTOSC 从睡眠启动时间唤醒	-	-	20	三十	μs	

* 这些参数是特征值, 但未经过测试.

† 除非另有说明, 否则“典型值”栏中的数据均为3.0V, 25°C. 这些参数仅用于设计指导, 而不是测试.

- 注1: 指令周期 (TCY) 等于输入振荡器时钟周期的四倍. 所有指定的值都基于在设备执行代码的标准操作条件下针对该特定振荡器类型的表征数据. 超过这些规定的限制可能会导致振荡器工作不稳定和/或高于预期的电流限制. 所有器件都经过测试, 在外部时钟施加到OSC1引脚时以“最小”值工作. 当一个外部时钟输入被使用, 所有设备的“最大”周期时间限制为TDC (无时钟).
- 2: 为确保这些振荡器的频率容差, VDD和VSS必须尽可能靠近器件进行容性解耦. 可能. 0.1 μF 建议并联 ≈ F和0.01 μF值.
- 3: 按设计.

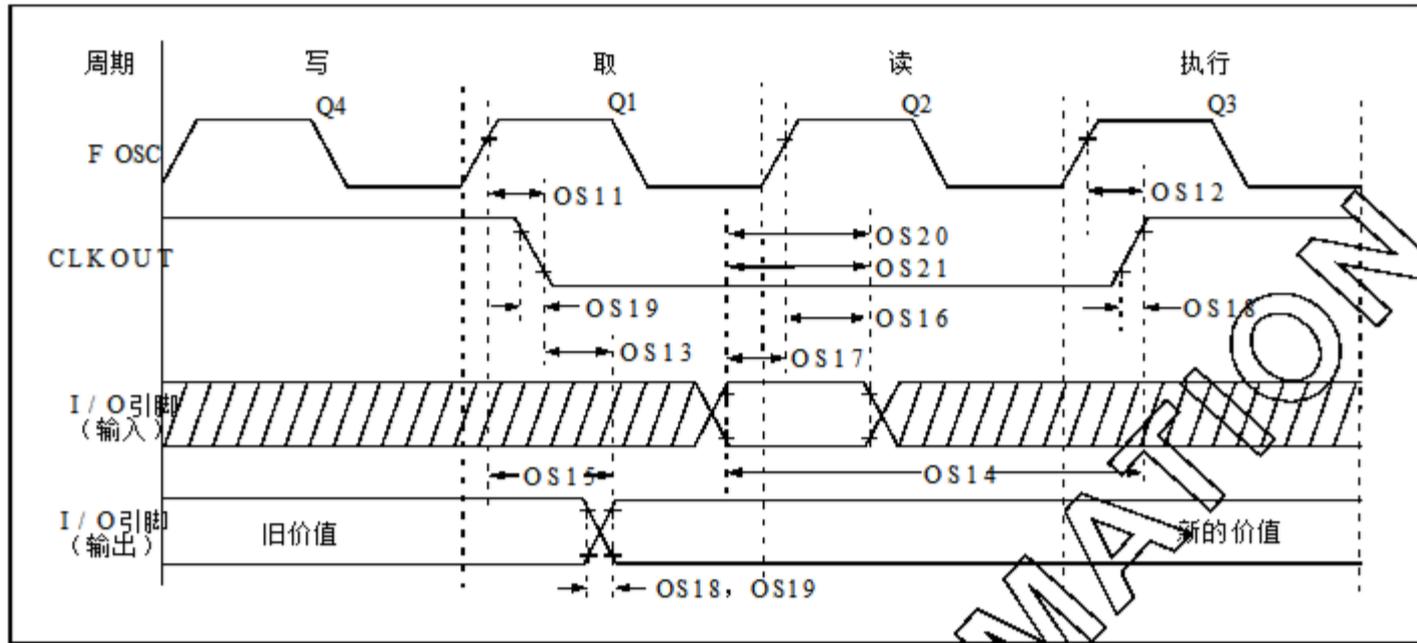
表29-3: PLL时钟时序规范 (VDD = 2.7V至5.5V)

帕拉姆没有	符号	特性	闲	典型值†	最大	单位	条件
F10	F OSC	振荡器频率范围	4	-	8	兆赫	
F11	F SYS	片上VCO系统频率	16	-	32	兆赫	
F12	T RC	PLL启动时间 (锁定时间)	-	-	2	女士	
F13 *	aCLK CLKOUT	稳定性 (抖动)	-0.25%	-	+ 0.25%	%	

*这些参数为特征值, 但未经过测试.

†“典型值”栏中的数据为3.0V, 25°C. 除非另有说明. 这些参数用于设计指导. 只有和没有测试.

图29-7: CLKOUT 和 I/O 时序



ADVANCE INFORMATION

www.lxmall.com

表29-4: CLKOUT和I/O时序参数

标准操作条件 (除非另有说明)							
工作温度 -40°C				TT A++ 125°C			
帕拉姆没有	符号	特性	闭	Typ†	最大	单位	条件
OS11	TosH2ckL	FOSC 到CLKOUT (1)	-		70	NS	VDD = 3.3-5.0V
OS12	TosH2ckH	FOSC 到CLKOUT (1)	-		72	NS	VDD = 3.3-5.0V
OS13	TckL2ioV	CLKOUT 出港有效 (1)	-		20	NS	
OS14	TioV2ckH	端口输入在CLKOUT之前有效 (1)	TOSC + 200 ns	-	-	NS	
OS15	TosH2ioV	FOSC (Q1周期) 到端口输出有效	-	50	70 *	NS	VDD = 3.3-5.0V
OS16	TosH2ioI	FOSC (Q2周期) 到端口输入无效 (保持时间内的I/O)	50	-	-	NS	VDD = 3.3-5.0V
OS17	TioV2osH	端口输入对Fosc有效 ((Q2周期) (设置时间内的I/O))	20	-	-	NS	
OS18	TIOR	端口输出上升时间 (2)	-	40	72	NS	VDD = 1.8V VDD = 3.3-5.0V
OS19	TIOF	端口输出下降时间 (2)	-	28	55	NS	VDD = 1.8V VDD = 3.3-5.0V
OS20 *	Tinp	INT引脚输入高电平或低电平时间	25	-	-	NS	
OS21 *	Tioc	电平变化中断的新输入电平时间	25	-	-	NS	

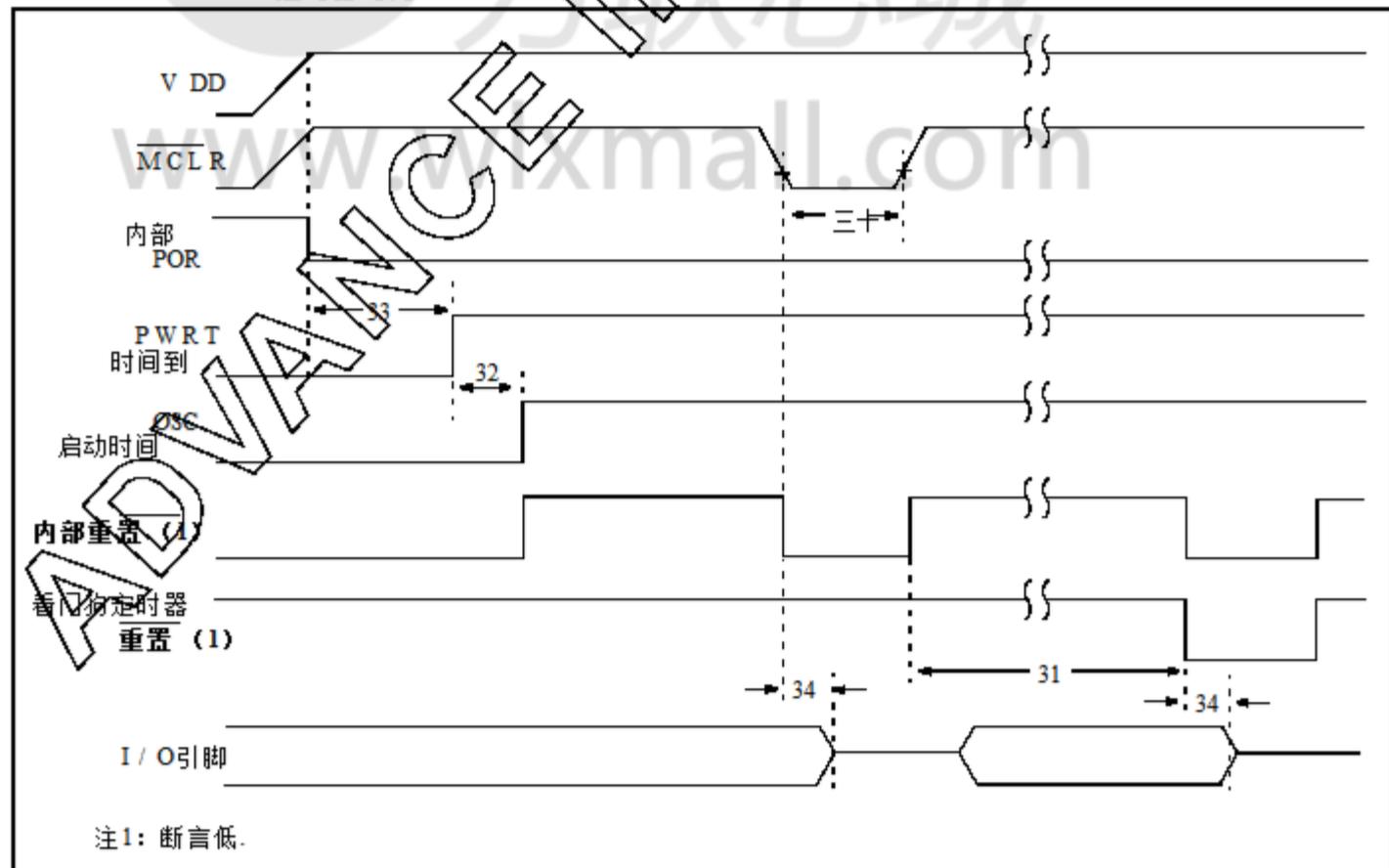
* 这些参数是特征值, 但未经过测试.

†“典型值”栏中的数据为3.0V, 25°C 除非另有说明.

注1: 测量采用RC模式, 其中CLKOUT输出为4 x TOSC

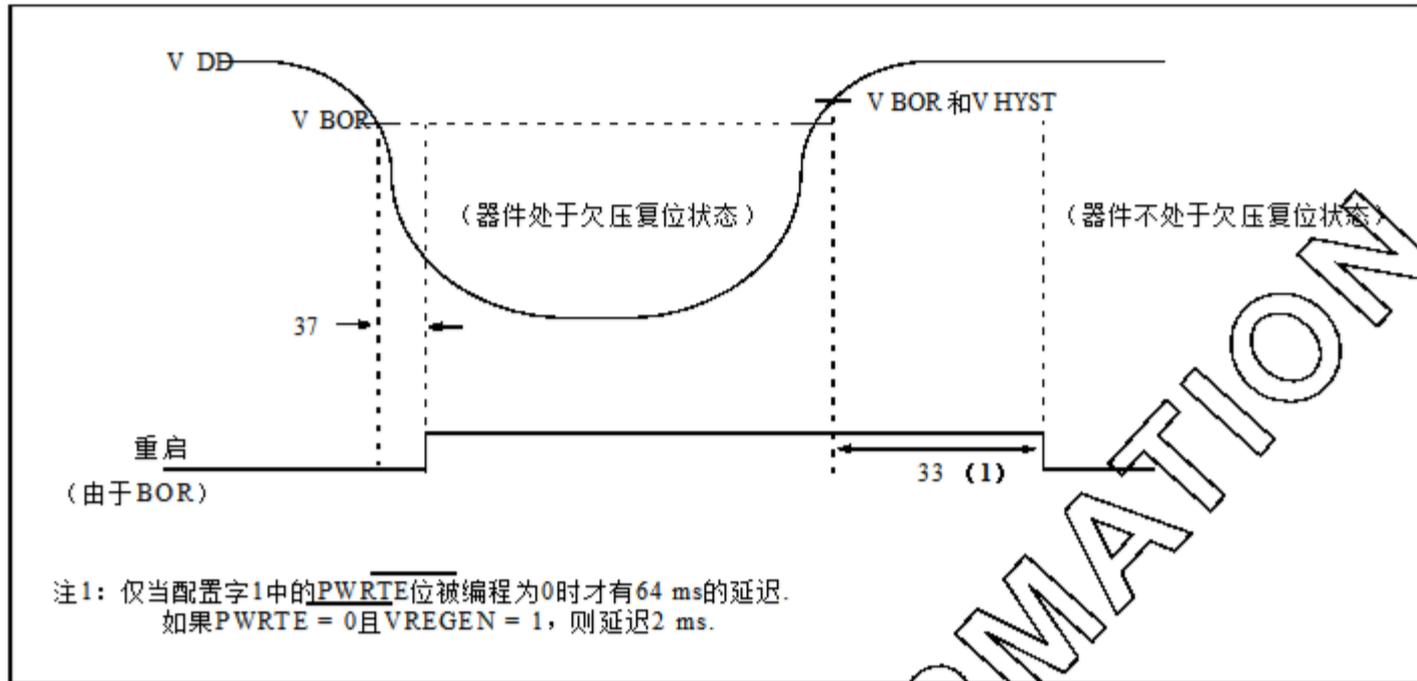
2: 在CLKOUT模式下包含OSC2.

图29-8: 复位, 看门狗定时器, 振荡器起振定时器和上电定时器时间



注1: 断言低.

图29-9: 欠压复位时序和特性



ADVANCE INFORMATION

www.wxmall.com

表29-5: 复位, 看门狗定时器, 振荡器起振定时器, 上电定时器和欠压清除参数

标准操作条件 (除非另有说明)						
工作温度 -40°C			TT A ++ 125°C			
帕拉姆 没有	符号	特性	阈.	Typ*最大	单位	条件
三十	T MCLM	MCLR脉冲宽度 (低)	2 五	- -	- -	≈s ≈s V _{DD} = 3.3-5V, -40°C至+85°C V _{DD} = 3.3-5V
31	T WDTLP	低功耗看门狗定时器 超时时间 (无预分频器)	10	18	27	女士 V _{DD} = 3.3V-5V
32	T OST	振荡器启动定时器周期 (1), (2)	-	10 24	-	T _{osc} (注3)
33*	T PWRT	上电延时定时器周期, PWRTE = 0	40	65	140	女士
34*	T IOZ	来自MCLR低电平的I/O高阻抗 或看门狗定时器复位	-		2.0	≈s
35	V BOR	欠压复位电压	2.38 1.80	2.5 1.9	2.65 2.05	V _{BORV} = 2.5V BORV = 1.9V
36*	V HYST	欠压复位滞后	0	25	50	毫伏 -40°C至+85°C
37*	T BORDC	欠压复位直流响应 时间	135			V _S V _{DD} V _{BOR}

* 这些参数是特征值, 但未经过测试.

除非另有说明, 否则“典型值”栏中的数据均为3.0V, 25°C条件下的值. 这些参数用于设计指导
只有和没有测试.

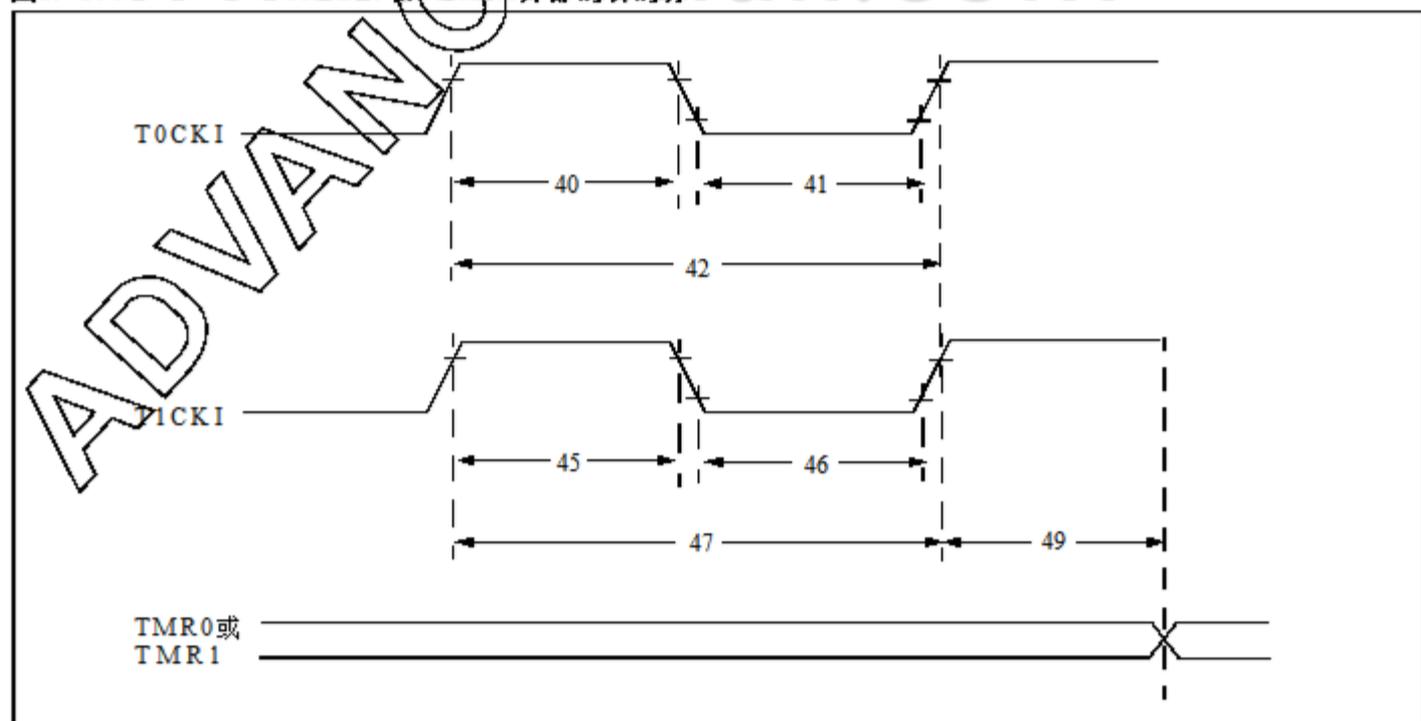
注1: 指令周期 (T_{CY}) 等于输入振荡器时基周期的四倍. 所有指定的值是
根据特定振荡器类型的特征数据, 在标准操作条件下使用
设备执行代码. 超过这些指定的限制可能会导致振荡器工作不稳定和/或
目前消费量高于预期. 所有设备都经过测试, 以“最小”值与外部操作
时钟应用于OSC1引脚. 当使用外部时钟输入时, “最大”周期时间限制为“DC” (no
时钟) 适用于所有设备.

2: 按设计.

3: 较慢的时钟周期.

4: 为确保这些电压容差, V_{DD}和V_{SS}必须尽可能靠近器件进行容性解耦
可能. 0.1 建议并联≈F和0.01≈F值.

图29-10: TIMER0和TIMER1外部时钟时序



PIC12F / LF1822 / 16F / LF1823

表29-6: TIMER0和TIMER1外部时钟要求

标准操作条件 (除非另有说明)								
工作温度 -40°C T T A ++ 125°C								
帕拉姆 没有	符号	特性		阈	典型值†	最大	单位	条件
40 *	T T 0H	T0CKI高脉冲宽度	没有Prescaler	$0.5 T_{CY} + 20$	-	-	NS	
			与Prescaler	10	-	-	NS	
41 *	T T 0L	T0CKI低脉冲宽度	没有Prescaler	$0.5 T_{CY} + 20$	-	-	NS	
			与Prescaler	10	-	-	NS	
42 *	T T 0P	T0CKI期间		更大的: 20 或 $T_{CY} + 40$	-	-	NS	N = 预分频值 (1, 4, ..., 256)
45 *	T T 1H	T1CKI高 时间	同步, 无预分频器	$0.5 T_{CY} + 20$	-	-	NS	
			同步, 与Prescaler	15	-	-	NS	
			异步	三十	-	-	NS	
46 *	T T 1L	T1CKI低 时间	同步, 无预分频器	$0.5 T_{CY} + 20$	-	-	NS	
			与预分频器同步	15	-	-	NS	
			异步	三十	-	-	NS	
47 *	T T 1P	T1CKI输入 期	同步	更大的: 30 或 $T_{CY} + 40$	-	-	NS	N = 预分频值 (1, 2, 4, 8)
			异步	60	-	-	NS	
48	F T 1	Timer1振荡器输入频率范围 (通过置位T1OSCEN使能振荡器)		2.4	32.768	33.1	千赫	
49 *	TCKEZ TMR 1	从外部时钟沿到定时器的延迟 增量		$2 T_{OSC}$	-7	T_{OSC}	-	定时器在同步 模式

* 这些参数是特征值, 但未经过测试.

† 除非另有说明, 否则“典型值”栏中的数据均为3.0V, 25°C. 这些参数仅用于设计指导, 而不是测试.

图29-11: CAPTURE / COMPARE / PWM时序 (CCP)

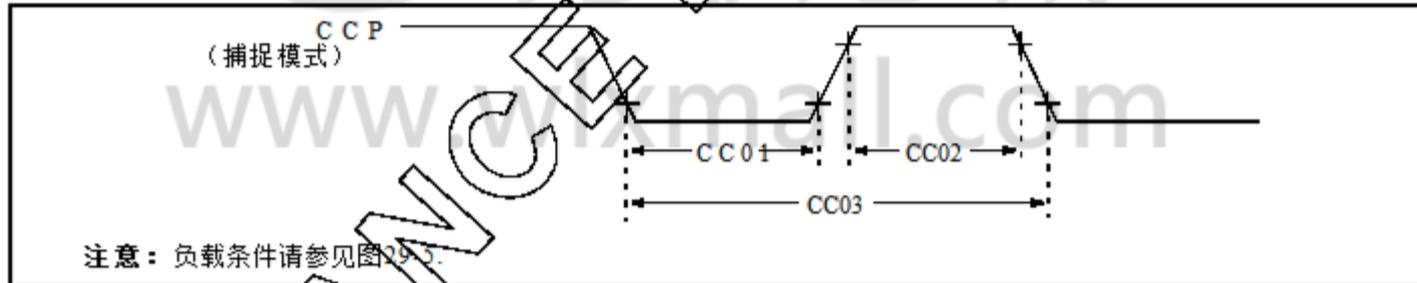


表29-7: CAPTURE / COMPARE / PWM要求 (CCP)

标准操作条件 (除非另有说明)								
工作温度 -40°C T A + 125°C								
帕拉姆 没有	符号	特性		阈	典型值	最大	单位	条件
CC01 *	TccL	CCP输入低电平时间	没有Prescaler	$0.5 T_{CY} + 20$	-	-	NS	
			与Prescaler	20	-	-	NS	
CC02 *	TccH	CCP输入高电平时间	没有Prescaler	$0.5 T_{CY} + 20$	-	-	NS	
			与Prescaler	20	-	-	NS	
CC03 *	TccP	CCP输入周期		$\frac{3 T_{CY} + 40}{n}$	-	-	NS	N = 预分频值 (1, 4或16)

* 这些参数是特征值, 但未经过测试.

† 除非另有说明, 否则“典型值”栏中的数据均为3.0V, 25°C. 这些参数仅用于设计指导, 而不是测试.

PIC12F / LF1822 / 16F / LF1823

表29-8: PIC12F / LF1822 / 16F / LF1823 A / D转换器 (ADC) 特性:

标准操作条件 (除非另有说明)						
工作温度 -40°C T A +125°C						
帕拉姆 没有	符号	特性	闭	典型值†	最大	单位 条件
AD01	NR	解析度	-	-	10	位
AD02	E IL	积分错误	-	-	±1.7	LSb V REF = 3.0V
AD03	E DL	差分错误	-	-	±1	LSb 无失码 V REF = 3.0V
AD04	E 关闭	偏移错误	-	-	±2	LSb V REF = 3.0V
AD05	E GN	增益错误	-	-	±1.5	LSb V REF = 3.0V
AD06	V REF	参考电压 (3)	1.8	-	V DD	V
AD07	V AIN	满量程	V SS	-V REF		V
AD08	Z AIN	推荐的阻抗 模拟电压源	-		50	kΩ 外部 0.01µF 电容可以提高 出现在输入引脚上

* 这些参数是特征值, 但未经过测试.

† 除非另有说明, 否则“典型值”栏中的数据均为3.0V, 25°C. 这些参数仅用于设计指导, 而不是测试.

注1: 总绝对误差包括积分, 差分, 失调和增益误差.

2: A / D转换结果不会随着输入电压的增加而下降, 也不会丢失代码.

3: ADC V REF 来自外部V REF, V DD 引脚或FV REF, 无论哪一个被选作参考输入.

4: ADC关闭时, 不会消耗泄漏电流以外的任何电流. 掉电电流规格包括来自ADC模块的任何此类泄漏.

表29-9: PIC12F / LF1822 / 16F / LF1823 A / D转换要求

标准操作条件 (除非另有说明)						
工作温度 -40°C T A +125°C						
帕拉姆 没有	符号	特性	闭	典型值†	最大	单位 条件
AD130	* T AD	A / D时钟周期	1.0	-	9	基于 OSC 的
		A / D内部RC振荡器 周期	1.0	1.6	6	µs ADCS <1: 0> = 11 (ADRC模式)
AD131	T CNV	转换时间 (不包括 获取时间) (1)	11		-	T AD 将GO / DONE位设置为转换 完成
AD132	* T AC	采集时间	-	5	-	µs

* 这些参数是特征值, 但未经过测试.

† 除非另有说明, 否则“典型值”栏中的数据均为3.0V, 25°C. 这些参数仅用于设计指导, 而不是测试.

注1: 可以在接下来的T CY周期内读取ADRES寄存器.

PIC12F / LF1822 / 16F / LF1823

图29-12: PIC12F / LF1822 / 16F / LF1823 A/D转换时序 (正常模式)

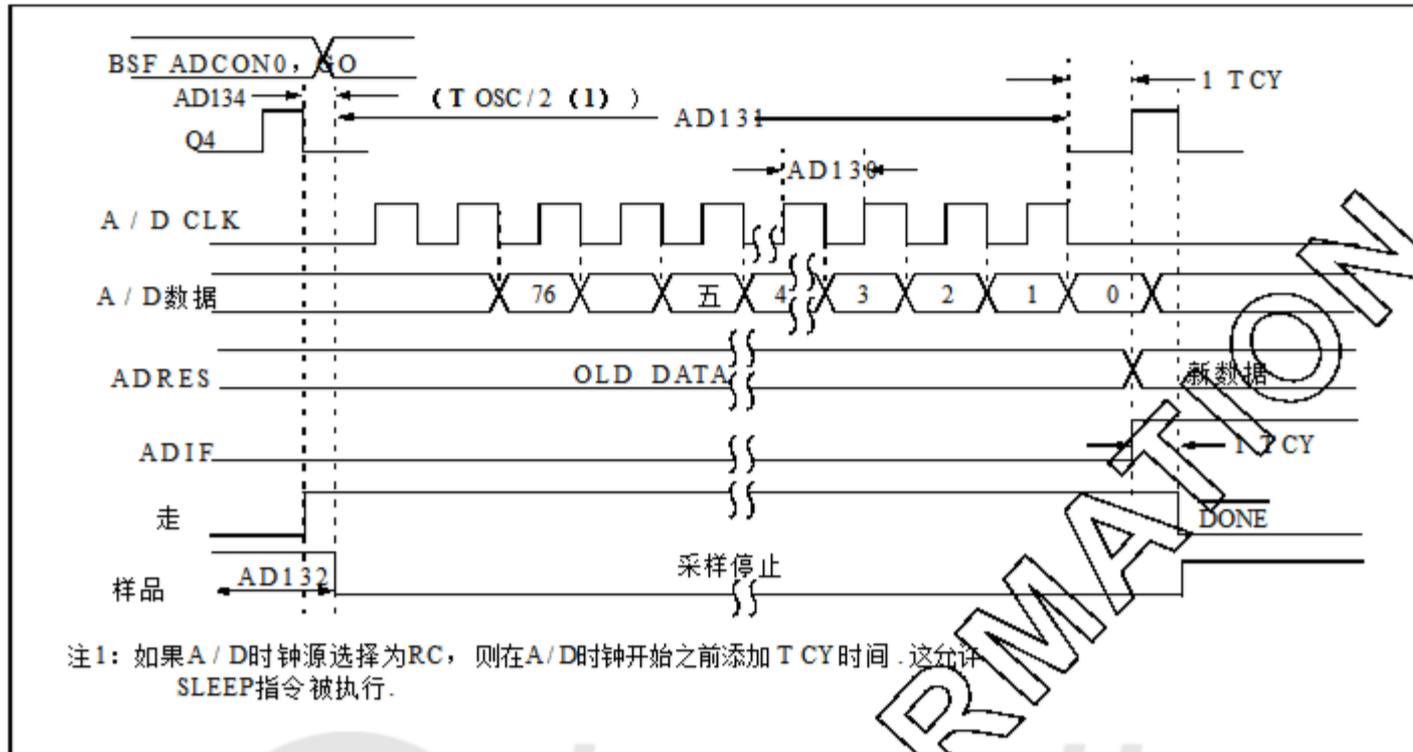


图29-13: PIC12F / LF1822 / 16F / LF1823 A/D转换时序 (休眠模式)

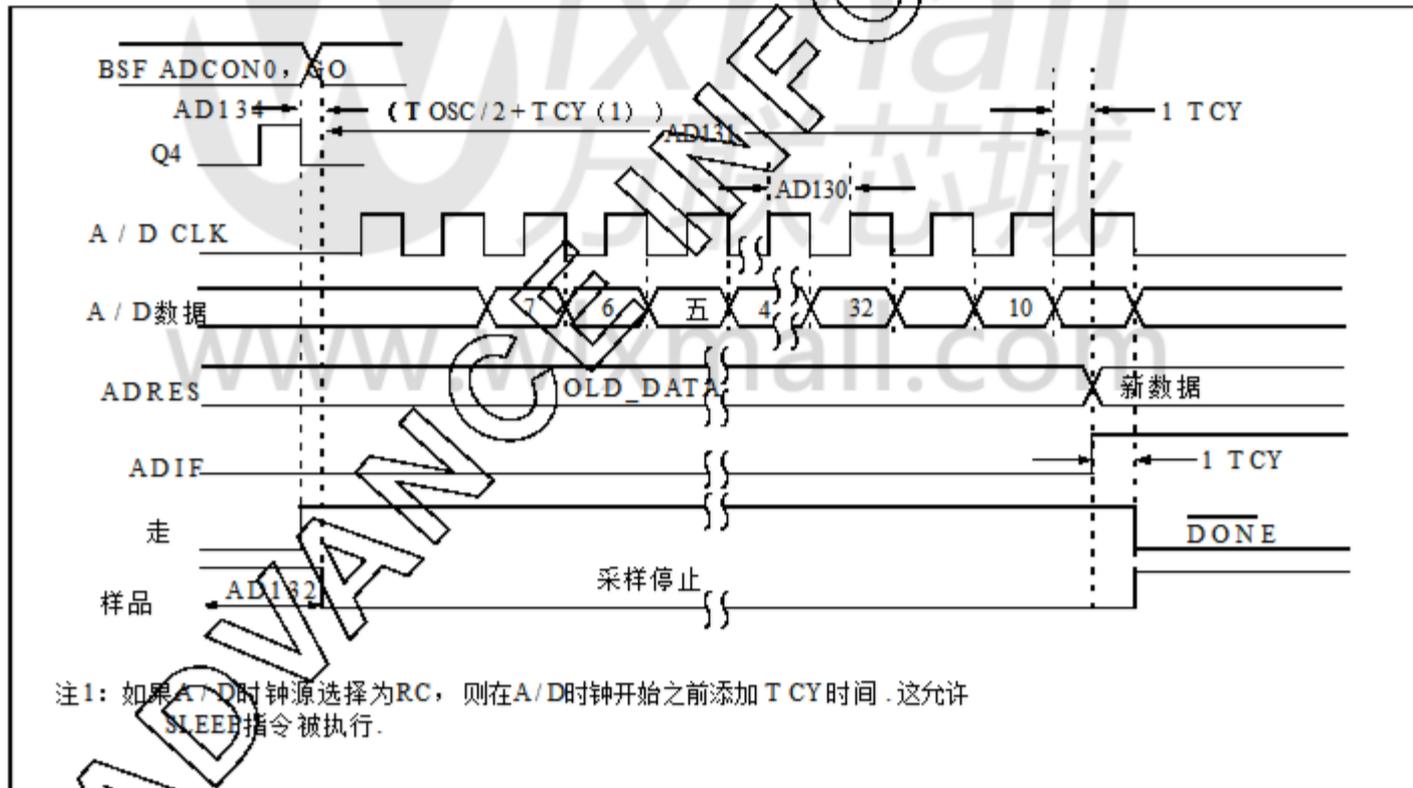


表29-10：比较器规格

工作条件：1.8V < V_{DD} < 5.5V，-40°C < T_A < 125°C（除非另有说明）。

帕拉姆没有.	符号.	特点	闲.	典型.	最大.	单位	注释
CM01	V _{IOFF}	输入失调电压	-	±7.5	±60	毫伏	
CM02	V _{ICM}	输入共模电压	0	-	V _{DD}	V	
CM03	C _{MRR}	共模抑制比	-	50	-	Db	
CM04	T _{RESP}	响应时间	-	150	400	NS	注1
CM05	T _{MC2OV}	比较器模式更改为输出有效*	-		10	µs	
CM06	C _{HYSTER}	比较器迟滞	-	65	-	毫伏	

*这些参数为特征值，但未经过测试。

注1：响应时间用一个比较器输入 V_{DD}/2 测量，而另一个输入转换从 V_{SS} 到 V_{DD}。

表29-11：数模转换器（DAC）规格

工作条件：1.8V < V_{DD} < 5.5V，-40°C < T_A < 125°C（除非另有说明）。

帕拉姆没有.	符号.	特点	闲.	典型.	最大.	单位	注释
DAC01 *	C _{LSB}	步长 (2)	-V _{DD}	32	-	V	
DAC02 *	C _{ACC}	绝对准确度	-		1/2	最低位	
DAC03 *	C _R	单位电阻值 (R)	-	TBD	-	Ω	
DAC04 *	C _{ST}	稳定时间 (1)	-		10	µs	

* 这些参数是特征值，但未经过测试。

图例：待定=待定

注1： Settling time measured while DAC<4:0> transitions from '0000' to '1111'.

表29-12：PIC12F / LF1822 / 16F / LF1823 低压差（LDO）调节器

特点：

标准操作条件（除非另有说明）
工作温度 -40°C < T_A < 125°C

帕拉姆没有.	符号.	特性	闲.	典型值	最大.	单位	条件
LD001		LDO调节电压	-	3.2	-	V	
LD002		LDO外部电容	0.1	-	1	µF	

* 这些参数是特征值，但未经过测试。

† 除非另有说明，否则“典型值”栏中的数据均为3.0V，25°C。这些参数仅用于设计指导，而不是测试。

PIC12F / LF1822 / 16F / LF1823

图29-14: USART同步传输(主/从)时序

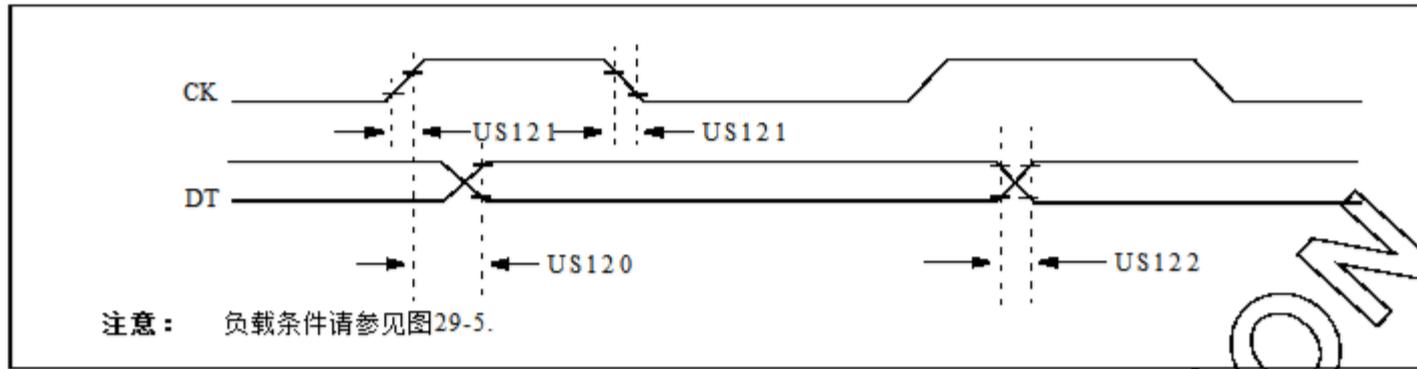


表29-13: USART同步传输要求

标准操作条件 (除非另有说明)						
工作温度 -40°C TT A ++ 125°C						
帕拉姆. 没有.	符号	特性	闭.	最大.	单位	条件
US120	T CK H2 DT V	同步XMIT (主从)	-	80	NS	
		时钟高到数据输出有效		100		
US121	T CKRF	记录上升时间和下降时间 (主模式)	-	45	NS	
				50		
US122	T DTRF	数据输出上升时间和下降时间	-	45	NS	
				50		

图29-15: USART同步接收(主/从)时序

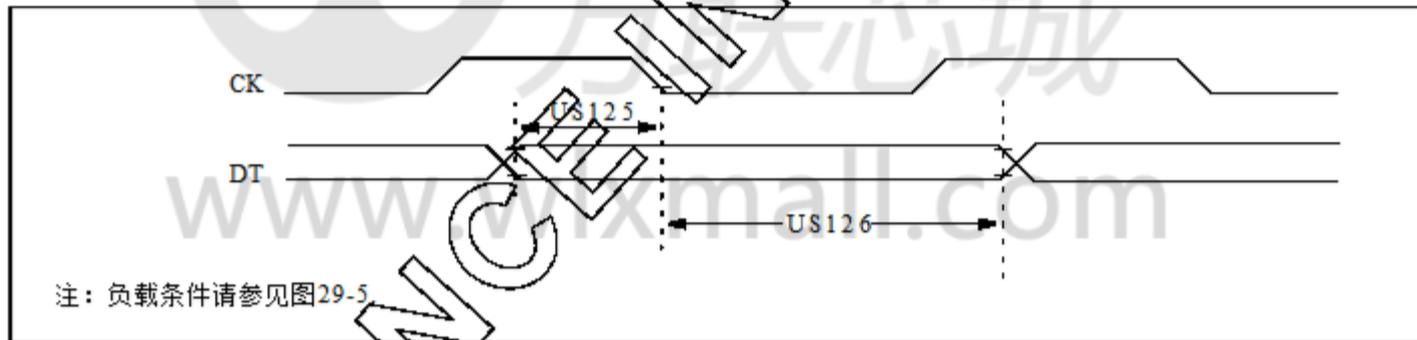


表29-14: USART同步接收要求

标准操作条件 (除非另有说明)						
工作温度 -40°C TT A ++ 125°C						
帕拉姆. 没有.	符号	特性	闭.	最大.	单位	条件
US125	T DT V2 CKL	SYNC RCV (主从) CK之前的数据保持 (DT保持时间)	10	-	NS	
US126	T CK L2 DTL	CK后的数据保持 (DT保持时间)	15	-	NS	

图29-16: SPI主模式时序 (CKE = 0, SMP = 0)

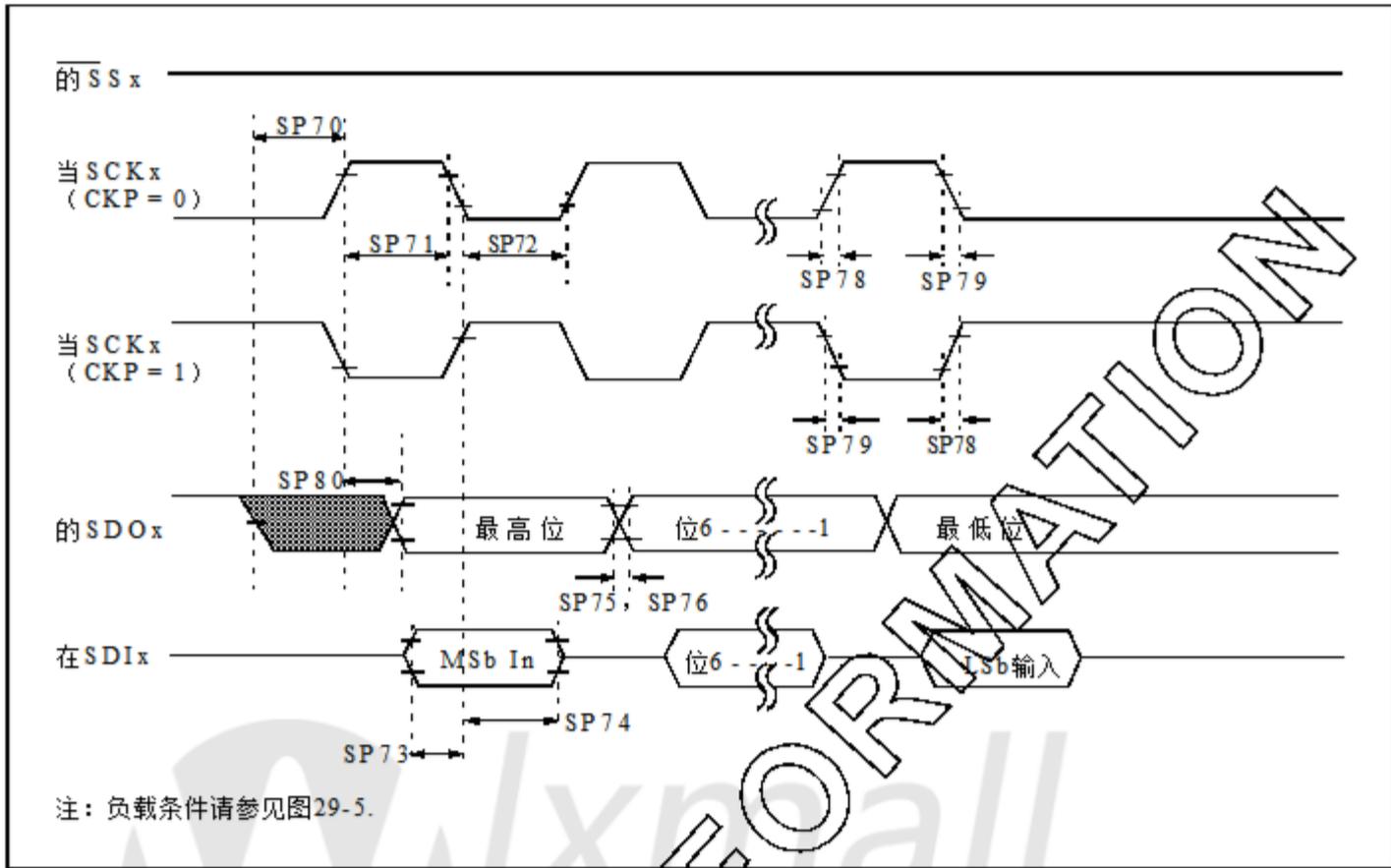
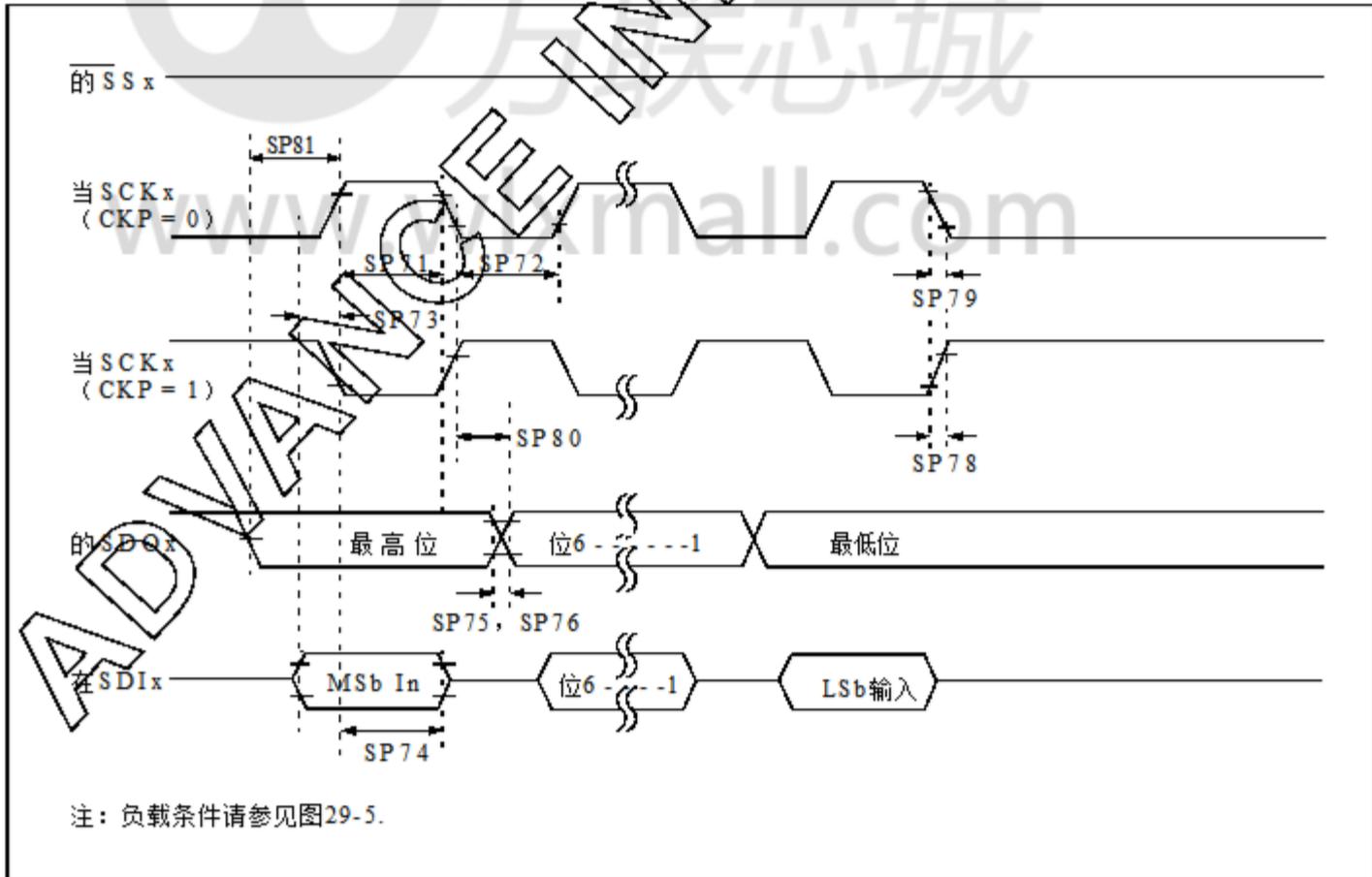


图29-17: SPI主模式时序 (CKE = 1, SMP = 1)



PIC12F / LF1822 / 16F / LF1823

图29-18: SPI从模式时序 (CKE = 0)

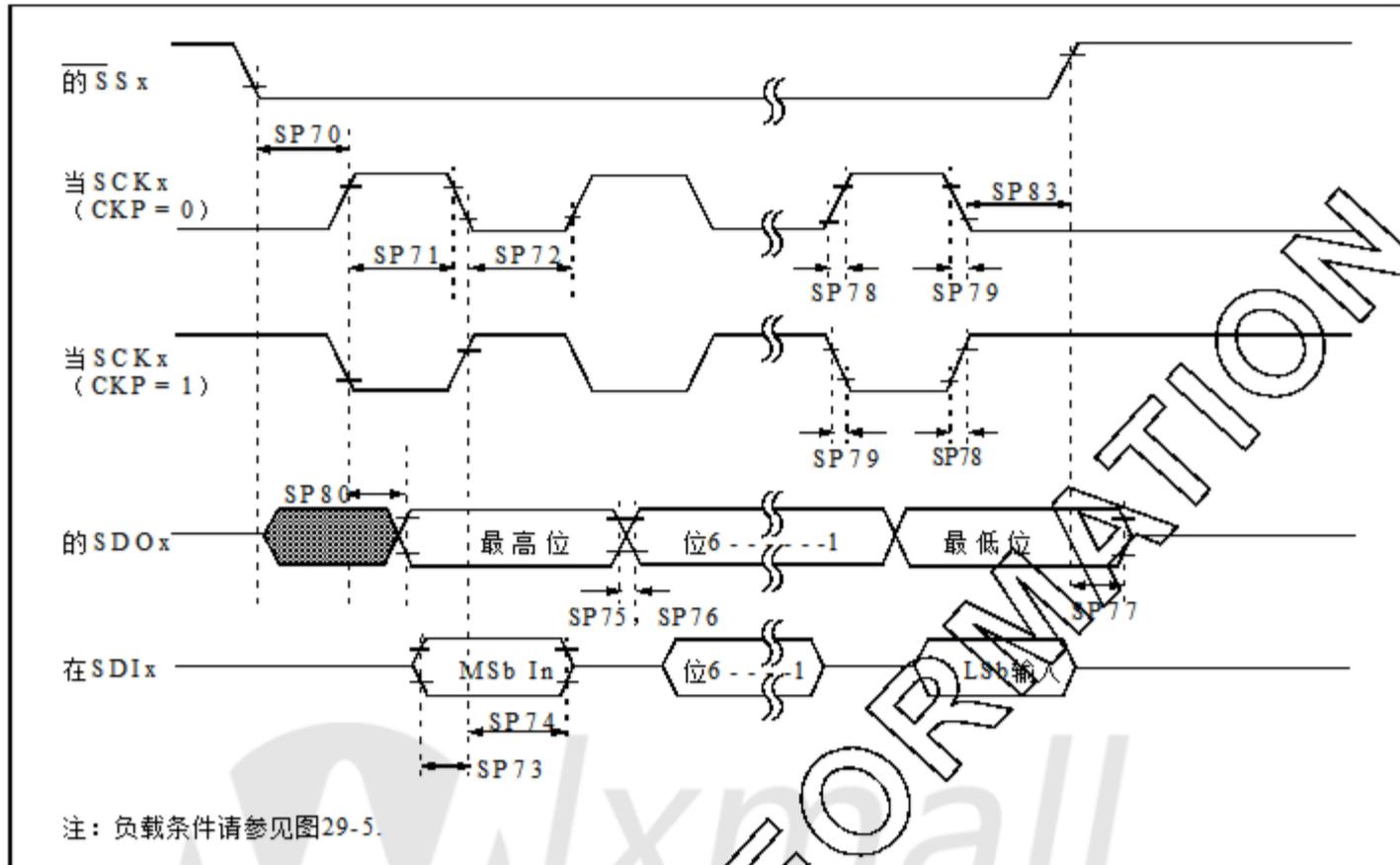


图29-19: SPI从模式时序 (CKE = 1)

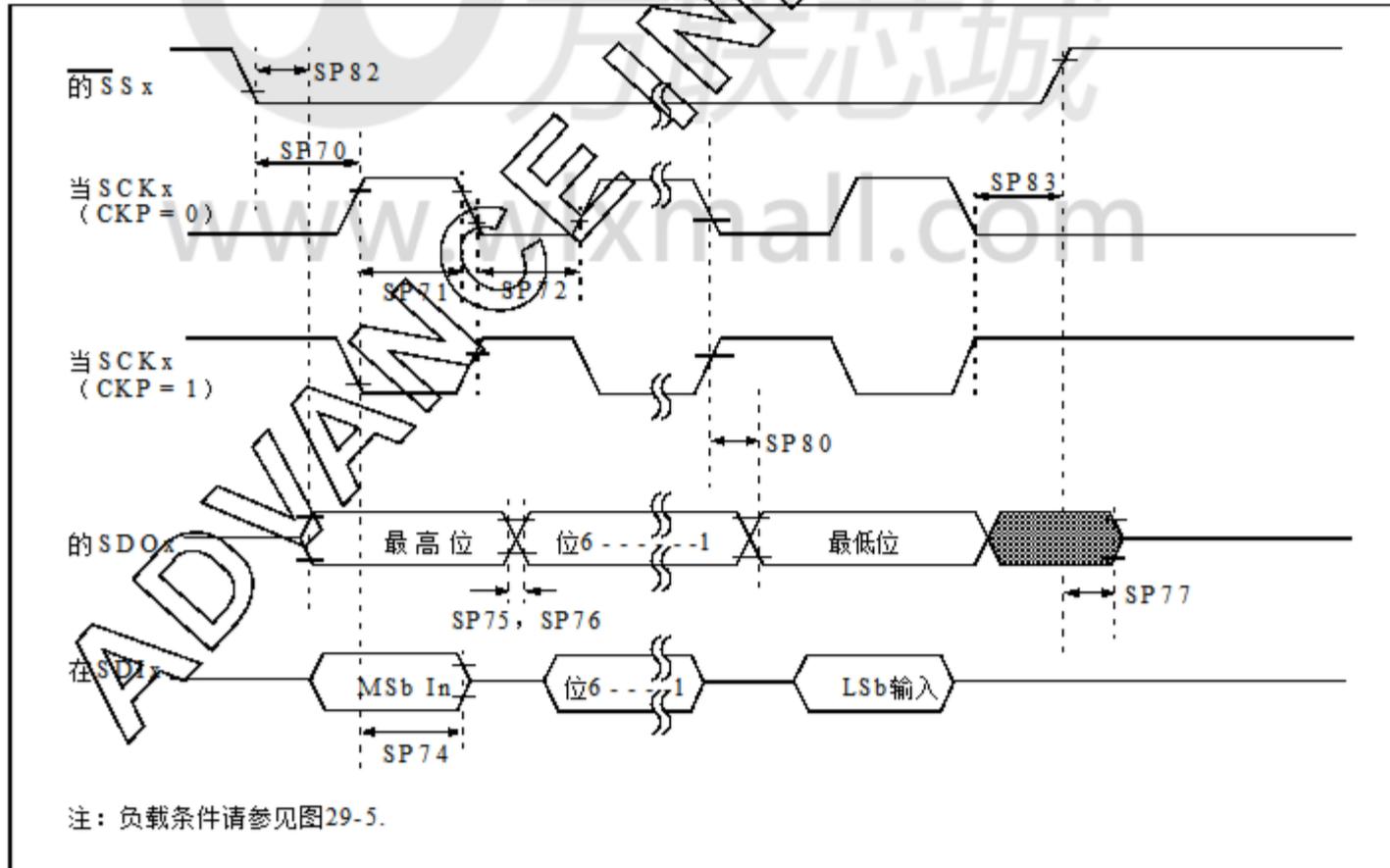


表29-15: SPI模式要求

帕拉姆没有	符号	特性	单位	Typ†	最大	单位	条件
SP70*	T SSL2 SCH T SSL2 SCL	的 SSx 输入到 SCKx 或 SCKx	T CY	-	-	-	NS
SP71*	T SCH	SCKx 输入高电平时间 (从模式)	T CY + 20	-	-	-	NS
SP72*	T SCL	SCKx 输入低电平时间 (从模式)	T CY + 20	-	-	-	NS
SP73*	T DI V2 SCH T DI V2 SCL	SDIx 数据输入到 SCKx 边沿的建立时间	100	-	-	-	NS
SP74*	T SCH2 DIL T SCL2 DIL	保持 SDIx 数据输入到 SCKx 边沿的时间	100	-	-	-	NS
SP75*	T DOR	SDOx 数据输出上升时间	3.0-5.5V	-	10	25	NS
			1.8-5.5V	-	25	50	NS
SP76*	T DOF	SDOx 数据输出下降时间	-	-	10	25	NS
SP77*	T SS H2 DO Z	SSx 将 SDOx 输出高阻抗	10	-	-	50	NS
SP78*	T SCR	SCKx 输出上升时间 (主模式)	3.0-5.5V	-	10	25	NS
			1.8-5.5V	-	25	50	NS
SP79*	T SCF	SCKx 输出下降时间 (主模式)	-	-	10	25	NS
SP80*	T SCH2 DO V T SCL2 DO V	SDOx 数据输出后有效 SCKx 边缘	3.0-5.5V	-	-	50	NS
			1.8-5.5V	-	-	145	NS
SP81*	T DO V2 SCH T DO V2 SCL	SDOx 数据输出设置为 SCKx 边沿	T CY	-	-	-	NS
SP82*	T SSL2 DO V	SSx 后 SDOx 数据输出有效 边缘	-	-	-	50	NS
SP83*	T SCH2 SS H T SCL2 SS H	的 SSx 在 SCKx 边沿之后	1.5 T CY + 40	-	-	-	NS

*这些参数为特征值, 但未经过测试.

†除非另有说明, 否则“典型值”栏中的数据均为 3.0V, 25°C 条件下的值. 这些参数用于设计指导
只有和没有测试.

图29-20: I2C™ 总线启动/停止时序

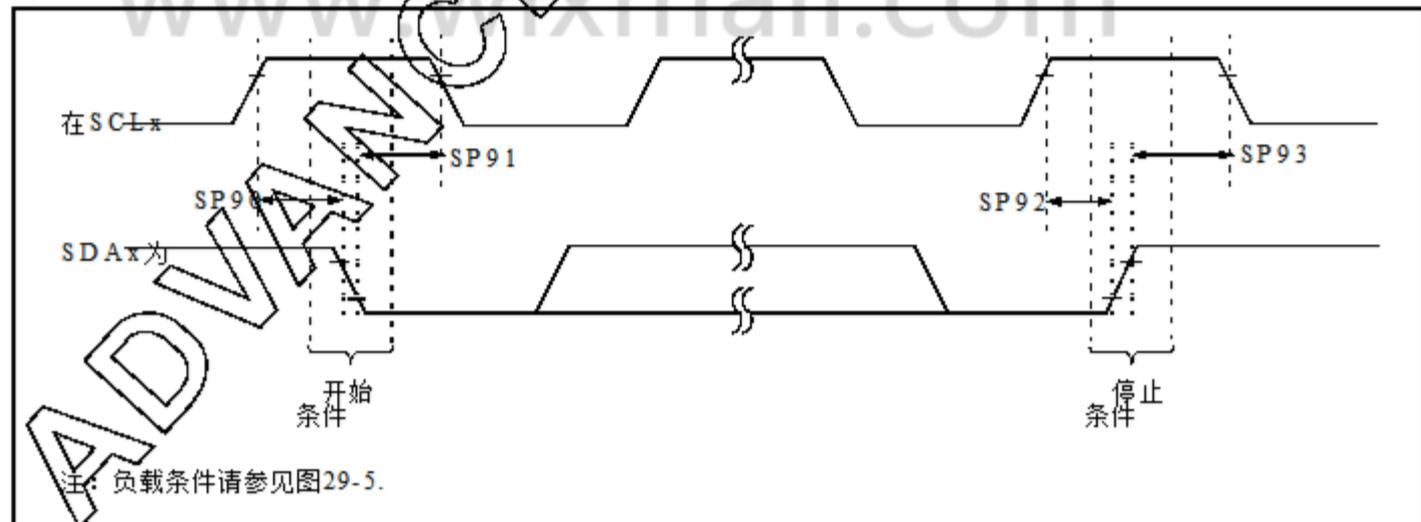


表29-16: I2C™总线数据要求

帕拉姆. 没有.	符号	特性	最小.	最大.	单位	条件	
SP100 *	T _{HIGH}	时钟高时间	100 kHz 模式	4	-	≅s	设备必须在 a 最低为 1.5 MHz
			400 kHz 模式	0.6	-	≅s	设备必须在 a 最低 10 MHz
			SSPx 模块	1.5 T _{CY}	-		
SP101 *	T _{LOW}	时钟低时间	100 kHz 模式	4.7	-	≅s	设备必须在 a 最低为 1.5 MHz
			400 kHz 模式	1.3	-	≅s	设备必须在 a 最低 10 MHz
			SSPx 模块	1.5 T _{CY}	-		
SP102 *	T _R	SDA _x 和 SCL _x 上升时间	100 kHz 模式	-	1000	NS	
			400 kHz 模式	20 + 0.1CB	300	NS	CB 被指定为来自 10-400 pF
SP103 *	T _F	SDA _x 和 SCL _x 下降 时间	100 kHz 模式	-	250	NS	
			400 kHz 模式	20 + 0.1CB	250	NS	CB 被指定为来自 10-400 pF
SP106 *	T _{HD} : D _{AT}	数据输入保持时间	100 kHz 模式	0	-	NS	
			400 kHz 模式	0	0.9	≅s	
SP107 *	T _{SU} : D _{AT}	数据输入设置 时间	100 kHz 模式	250	-	NS	(笔记 2)
			400 kHz 模式	1000	-	NS	
SP109 *	T _{AA}	输出有效于 时钟	100 kHz 模式	-	3500	NS	(注 1)
			400 kHz 模式	-	-	NS	
SP110 *	T _{BUF}	巴士自由时间	100 kHz 模式	4.7	-	≅s	巴士必须是免费的 在新的传输之前 可以开始
			400 kHz 模式	1.3	-	≅s	
SP111	CB	总线容性负载	-	400	pF的		

*这些参数为特征值，但未经过测试。

注1: 作为发送器，器件必须提供此内部最小延迟时间以桥接未定义区域 (最小300 ns)的SCL_x下降沿，以避免意外产生启动或停止条件。

2: 快速模式 (400 kHz) I2C™总线设备可用于标准模式 (100 kHz) I2C总线系统，但要求 T_{SU}: D_{AT} 然后必须满足 250ns. 这将自动成为这种情况，如果该设备不延长 SCL_x信号的低电平时间. 如果这样的器件确实延长了 SCL_x signal, 它必须将下一个数据位输出到 SDA_x线 T_R max. + T_{SU}: D_{AT} = 1000 + 250 = 1250ns (根据到标准模式 I2C总线规格)，在 SCL_x线路释放之前。

PIC12F / LF1822 / 16F / LF1823

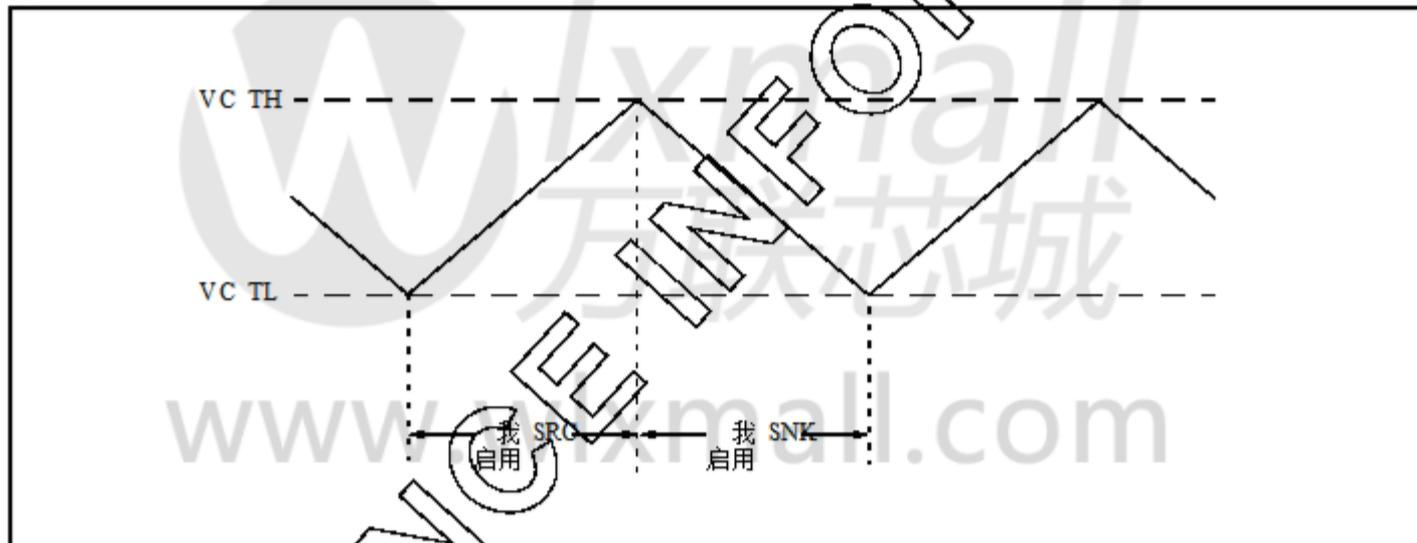
表29-17: CAP SENSE OSCILLATOR规格

帕拉姆. 没有.	符号	特性	阈.	典型值†	最大.	单位	条件
CS01	我 SRC	当前来源	高	-3	-8	-15	≈A
			中	-0.8	-1.5	-3	≈A
			低	-0.1	-0.3	-0.4	≈A
CS02	我 SNK	当前接收器	高	2.5	7.5	14	≈A
			中	0.6	1.5	2.9	≈A
			低	0.1	0.25	0.6	≈A
CS03	VC TH	上限	-	0.8	-	毫伏	
CS04	VC TL	上限	-	0.4	-	毫伏	
CS05	VC HYST	CAPHYSTERESIS (VCTH - VCTL)	高	350	525	725	毫伏
			中	250	375	500	毫伏
			低	175	300	425	毫伏

*这些参数为特征值, 但未经过测试.

†除非另有说明, 否则“典型值”栏中的数据均为3.0V, 25°C条件下的值. 这些参数用于设计指导, 只有和没有测试.

图29-22: CAP SENSE OSCILLATOR



30.0 直流和交流
特性图
和图表

图表和图表目前不可用。



笔记：



31.0 开发支持

完整的PIC® 单片机支持
硬件和软件开发工具的范围：

- 集成开发环境
 - MPLAB®IDE 软件
- 汇编器/编译器/链接器
 - MPASM™ 汇编器
 - MPLAB C18和MPLAB C30 C编译器
 - MPLINK™ 目标链接器/
MPLIB™ 对象库管理器
 - MPLAB ASM30汇编器/链接器/库
- 模拟器
 - MPLAB SIM软件模拟器
- 仿真器
 - MPLAB ICE 2000在线仿真器
 - MPLAB REAL ICE™在线仿真器
- 在线调试器
 - MPLAB ICD 2
- 设备程序员
 - PICSTART®Plus 开发编程器
 - MPLAB PM3器件编程器
 - PICKit™2开发编程器
- 低成本的演示和开发
电路板和评估套件

31.1 MPLAB集成开发 环境软件

MPLAB IDE软件带来了轻松的软件
以前在8/16位微控制器中看不到发展，
控制器市场. MPLAB IDE是Windows®
基于操作系统的应用程序包含：

- 所有调试工具的单一图形界面
 - 模拟器
 - 程序员（另售）
 - 仿真器（另售）
 - 在线调试器（单独销售）
- 具有颜色编码上下文的全功能编辑器
- 多个项目经理
- 可直接编辑的自定义数据窗口
内容
- 高级源代码调试
- 可视设备初始化程序，便于注册
初始化
- 将鼠标悬停在变量检查上
- 将变量从源拖放到监视
视窗
- 广泛的在线帮助
- 集成选择的第三方工具，例如
HI-TECH软件C编译器和IAR
C编译器

MPLAB IDE允许您：

- 编辑源文件（程序集或C）
- 一键式组装（或编译）并下载
到PIC MCU仿真器和仿真器工具
（自动更新所有项目信息）
- 调试使用：
 - 源文件（程序集或C）
 - 混合装配和C
 - 机器码

MPLAB IDE支持多种调试工具
单一的开发范式，从成本效益
模拟器，通过低成本的在线调试器，
全功能的模拟器.这消除了学习
升级到具有更高灵活性的工具时，可以获得曲线
和力量.

31.2 MPASM汇编程序

MPASM汇编器是一个全功能，通用的所有PIC MCU的宏汇编器。

MPASM汇编器生成可重定位对象

MPLINK Object Linker的文件，英特尔®标准HEX文件，MAP文件来详细说明内存使用情况和符号包含源代码行的绝对LST文件并生成机器码和COFF文件调试。

MPASM汇编器的功能包括：

- 集成到MPLAB IDE项目中
- 用户定义的宏来简化汇编代码
- 多用途的条件组装源文件
- 指令，允许完全控制装配过程

31.3 MPLAB C18和MPLAB C30 C编译器

MPLAB C18和MPLAB C30代码开发系统是完整的ANSI C编译器。Microchip的PIC18和PIC24系列microcontrollers以及dsPIC30和dsPIC33数字家族信号控制器。这些编译器提供强大功能集成能力，卓越的代码优化和其他编译器无法使用的易用性。

为了简化源代码级调试，编译器提供了为MPLAB IDE优化的符号信息调试器。

31.4 MPLINK对象链接器/MPLIB对象库管理器

MPLINK对象链接器结合了可重定位由MPASM汇编程序创建的对象和MPLAB C18 C编译器。它可以链接可重定位的对象来自预编译的库，使用来自a的指令链接器脚本。

MPLIB对象库管理器管理创建和修改预编译代码的库文件。什么时候仅从源文件调用库中的例程包含该例程的模块将被链接进来与应用程序。这允许大型图书馆在许多不同的应用中有效使用。

对象链接器/库功能包括：

- 单个库的有效链接，而不是很多较小的文件
- 通过分组增强了代码可维护性相关模块一起
- 通过简单的模块灵活创建库列表，替换，删除和提取

31.5 MPLAB ASM30汇编器，链接器和图书管理员

MPLAB ASM30汇编器生成可重定位来自符号汇编语言的机器码dsPIC30F器件。MPLAB C30 C编译器使用汇编程序来生成它的目标文件。汇编程序生成可以重定位的对象文件存档或与其他可重定位的对象文件和档案来创建一个可执行文件。显著的功能的汇编程序包括：

- 支持整个dsPIC30F指令集
- 支持定点和浮点数据
- 命令行界面
- 丰富的指令集
- 灵活的宏语言
- MPLAB IDE兼容性

31.6 MPLAB SIM软件模拟器

MPLAB SIM软件模拟器允许使用代码在PC主机环境中进行模拟开发，根据指令使用PIC MCU和dsPIC®DSC水平。在任何给定的指令上，数据区都可以审查或修改和刺激可以应用于一个全面的刺激控制者。寄存器可以记录到文件以进行进一步的运行时分析。痕迹缓冲器和逻辑分析仪显示器延长了电源。模拟器记录和跟踪程序的执行情况，I/O操作，大多数外设和内部寄存器。

MPLAB SIM软件模拟器完全支持使用MPLAB C18和以太网进行符号调试MPLAB C30 C编译器，以及MPASM和MPLAB ASM30汇编器。软件模拟器提供了在外部开发和调试代码的灵活性的硬件实验室环境，使其成为一个优秀的，经济的软件开发工具。

31.7 MPLAB ICE 2000

高性能 在线仿真器

MPLAB ICE 2000在线仿真器的设计目的在于为产品开发工程师提供一个完成PIC单片机设计工具集微控制器. MPLAB ICE的软件控制2000 MPLAB在线仿真器由MPLAB提供集成开发环境, 允许编辑, 构建, 下载和源代码调试来自单一环境.

MPLAB ICE 2000是一个全功能的仿真器系统具有增强的跟踪, 触发和数据监控功能 - ing功能.可互换的处理器模块允许该系统很容易被重新配置为仿真不同的处理器. MPLAB的架构ICE 2000在线仿真器允许扩展支持新的PIC微控制器.

MPLAB ICE 2000在线仿真器系统具有被设计成一个实时仿真系统先进的功能, 通常可以找到更多昂贵的开发工具. PC平台和Microsoft® Windows®32 位操作系统选择最好使这些功能可用于简单, 统一的应用.

31.8 MPLAB REAL ICE在线仿真器系统

MPLAB REAL ICE在线仿真器系统是Microchip的下一代高速仿真器. Microchip Flash DSC和MCU器件.它调试和编程PIC® 闪存MCU和dsPIC® 闪存DSC与易于使用, 功能强大的图形用户界面. MPLAB集成开发环境 (IDE), 包含在每个套件中.

MPLAB REAL ICE探头连接到设计工程师的PC使用高速USB 2.0接口和通过连接器连接到目标. 与流行的MPLAB ICD 2系统兼容 (RJ11) 或新的高速, 噪声容限, 电压差分信号 (LVDS) 互连 (CAT5).

MPLAB REAL ICE可通过未来进行现场升级. MPLAB IDE中的固件下载. 即将到来. MPLAB IDE的发布, 将支持新器件, 并添加新的功能, 例如软件分解, 点和汇编代码跟踪. MPLAB REAL ICE与竞争对手相比具有显著的优势. 包括实时的低成本全速仿真. 可变手表, 痕量分析, 复杂断点, a坚固耐用的探头接口和长 (最长3米) 互连电缆.

31.9 MPLAB ICD 2在线调试器

Microchip的在线调试器MPLAB ICD 2是一款强大, 低成本, 运行发展工具, 通过RS-232或高速连接到主机USB接口. 该工具基于Flash PIC MCU和可用于开发这些和其他PIC MCU和dsPIC DSC. MPLAB ICD 2利用Flash内置的在线调试功能. 设备. 此功能与Microchip在线电路一起使用. 串行编程 TM (ICSP TM) 协议, 从图形中进行有效的在线Flash调试. MPLAB集成开发的用户界面. 环境. 这使设计师能够开发和研究. 通过设置断点来调试源代码, ping和监视变量, 以及CPU状态和外设寄存器. 全速运行使能. 实时测试硬件和应用程序. MPLAB ICD 2还担任开发编程人员选定的PIC器件.

31.10 MPLAB PM3器件编程器

MPLAB PM3器件编程器是一种通用的, 符合CE标准的器件编程器, 可编程在V DDMIN和V DDMAX上进行电压验证. 最大可靠性. 它具有一个大型液晶显示屏 (128 x 64) 用于菜单和错误消息, 大号, 可拆卸的插座组件以支持各种包类型. 包含ICSP™ 电缆组件. 作为标准项目. 在独立模式下, MPLAB PM3器件编程器可以读取, 验证和编程. 没有PC连接的PIC设备. 它也可以设置. 在这种模式下的代码保护. MPLAB PM3通过RS-232或USB电缆连接到主机. MPLAB PM3具有高速通信和优化的算法用于快速编程. 大型存储设备并包含SD / MMC卡. 文件存储和安全数据应用程序.

31.11 PICSTART Plus开发 程序员

PICSTART Plus开发编程器是一款易于使用，低成本的原型程序员。它通过COM (RS-232) 端口连接到PC。MPLAB集成开发环境软件使用程序员简单高效。该PICSTART Plus开发编程器支持多数DIP器件中的PIC器件多达40个引脚。更大的引脚数器件，例如PIC16C92X和PIC17C76X可能支持一个适配器插座。PICSTART Plus开发编程器是CE兼容。

31.12 PICKIT 2开发编程器

PICKIT™2开发编程器是低成本程序员和选定的Flash设备调试器。一个易于使用的界面，用于编程许多Microchip的基线，中等范围和PIC18F系列闪存微控制器。PICKIT 2入门工具包包括一个原型开发板，十二个顺序课程，软件和HI-TECH的PICC™ Lite C编译器，旨在帮助您加快速度快速使用PIC® 单片机。该套件提供一切需要编程，评估和开发使用Microchip强大的中档应用闪存系列微控制器。

31.13 示范，开发和应用 评估板

各种各样的演示，开发和应用用于各种PIC MCU和dsPIC的评估板。DSC可以在完全功能上快速开发应用程序，系统。大多数电路板都包括原型区域。添加定制电路并提供应用程序固件和源代码进行检查和修改。

这些电路板支持各种功能，包括LED，温度传感器，开关，扬声器，RS-232接口，LCD显示器，电位计和附加设备EEPROM存储器。

演示和开发板可以用于教学环境，用于原型定制电路和学习各种微控制器应用。

除了PICDEM™和dsPICDEM™demon-Microchip的电路设计/开发板系列。有一系列评估套件和演示软件用于模拟滤波器设计，KEELOQ®安全集成电路，CAN，IrDA®，PowerSmart电池管理，SEEVAL®评估系统，Sigma-Delta ADC，流量感应，还有更多。

检查Microchip网页 (www.microchip.com) 为完整的演示，开发清单和评估工具包。

Wlxmall
万联芯城
www.wlxmall.com

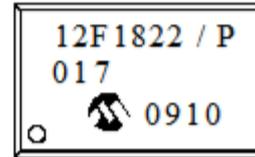
32.0 包装信息

32.1 包装标记信息

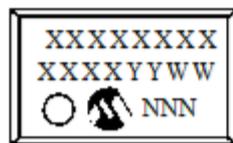
8引脚PDIP



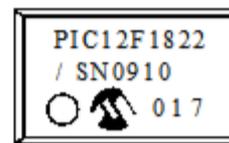
例



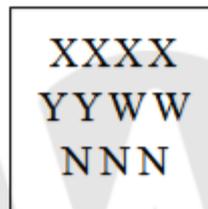
8引脚SOIC (.150")



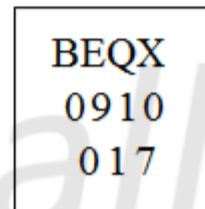
例



8引脚DFN (3x3x0.9 mm)



例



lxm
万联芯城
www.wxmall.com

图例: XX ... X	客户特定的信息
\bar{y}	年份代码 (日历年的最后一位数字)
YY	年份代码 (日历年的最后两位数字)
WW	Week code (week of January 1 is week '01')
NNN	字母数字追踪代码
$\text{\textcircled{E3}}$	零锡 (Sn) 的无铅JEDEC标志
*	这个包是无铅的.无铅JEDEC标志 (可以在包装的外包装上找到. $\text{\textcircled{E3}}$)

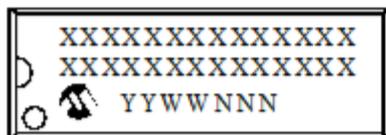
注意: Microchip元器件编号如果无法在同一行上标记, 将会发生被转移到下一行, 从而限制可用的数量用于客户特定信息的字符.

- * 标准PICmicro® 器件标记由Microchip器件型号, 年代码, 星期代码和追踪代码.对于超出此范围的PICmicro器件标记, 适用某些价格添加器.请检查与您的Microchip销售办事处联系.对于QTP设备, 任何特殊标记添加器都包含在QTP中价钱.

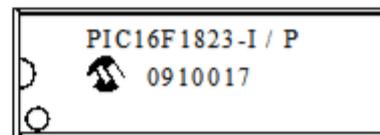
PIC12F / LF1822 / 16F / LF1823

32.2 包装标记信息

14引脚PDIP



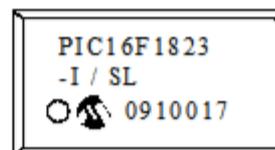
例



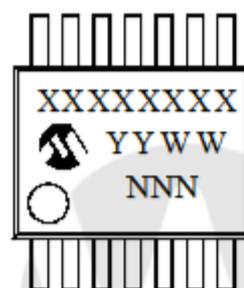
14引脚SOIC (.150")



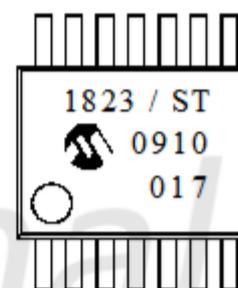
例



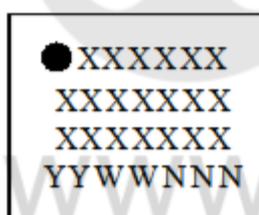
14引脚TSSOP



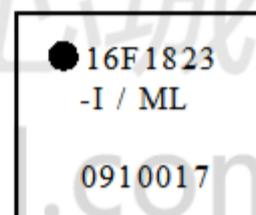
例



16引脚QFN (4x4x0.9 mm)



例



图例: XX ... X	客户特定的信息
y	年份代码 (日历年的最后一位数字)
YY	年份代码 (日历年的最后两位数字)
WW	Week code (week of January 1 is week '01')
NNN	字母数字追踪代码
(E3)	无铅 (Sn) 的无铅JEDEC标志
*	这个包是无铅的. 无铅JEDEC标志 (可以在包装的外包装上找到.)

注意: Microchip元器件编号如果无法在同一行上标记, 将会发生被转移到下一行, 从而限制可用的数量用于客户特定信息的字符.

* 标准PICmicro® 器件标记由Microchip器件型号, 年代码, 星期代码和追溯代码. 对于超出此范围的PICmicro器件标记, 适用某些价格添加器. 请检查与您的Microchip销售办事处联系. 对于QTP设备, 任何特殊标记添加器都包含在QTP中价钱.

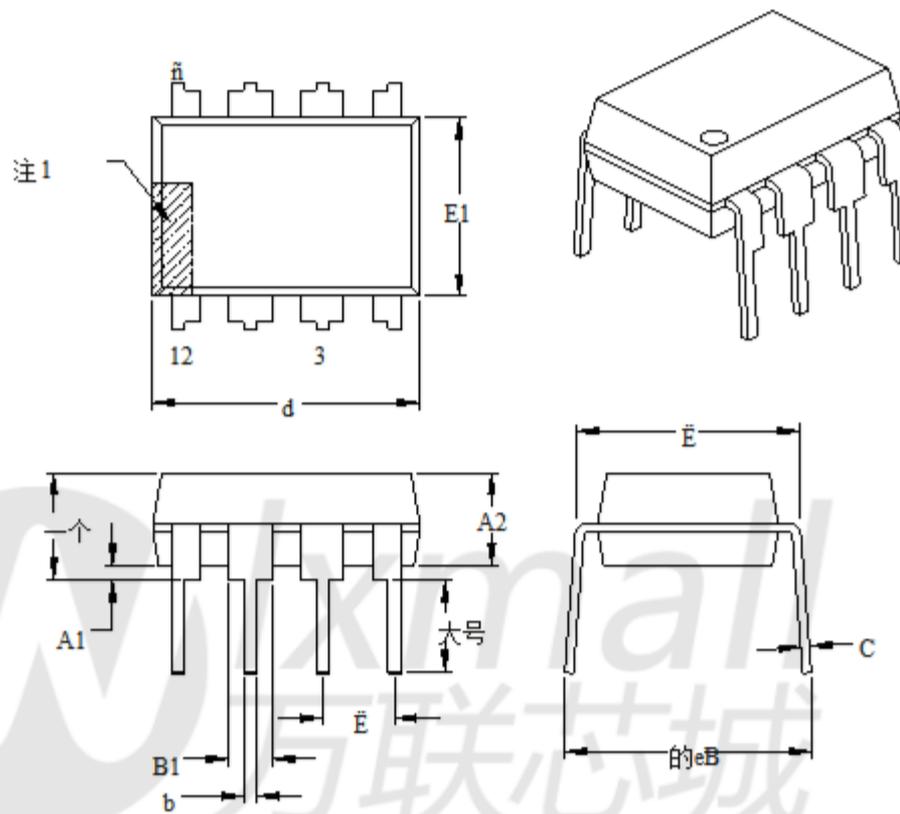
PIC12F / LF1822 / 16F / LF1823

32.3 包详细信息

以下部分给出了软件包的技术细节。

/HDG3ODVWLF 'XDO ,Q/LQH3 ± PLO %RG\>3',3@

IRWH) RU WKH PRVW FXUUHQW SDFNDJH GUDZLQJV SOHDVHVHH WKH 0LFURFKLS 3DFNDJLQJ 6SHFLILFDWLRQ
KWWS ZZZ PLFURFKLS FRP SDFNDJLQJ



	SQLWV	, 1 + (6		
	'LPHQVLRQ /LPLVV	0, 1	1 2 0	0 \$;
1XPEHU RI 3LQV	1			
3LWFK	H		% 6&	
7RS WR 6HDWLQJ 3ODQH	\$	±	±	
0ROGHG 3DFNDJH 7KLFNQHV	\$			
% DVH WR 6HDWLQJ 3ODQH	\$		±	±
6KRXOGHU WR 6KRXOGHU: LGWK ((
0ROGHG 3DFNDJH: LGWK	(
2YHUDOO / HQJWK	"			
7LS WR 6HDWLQJ 3ODQH	/			
/ HDG 7KLFNQHV	F			
8SSHU / HDG: LGWK	E			
/ RZHU / HDG: LGWK	E			
2YHUDOO 5RZ 6SDFLQJ†	H%	±	±	

IRWHV

3LQ YLVXDO LQGH [IHDWXUH PD YDU EXW PXVW EH ORFDWHG ZLWK WKH KDWFKHG DUHD

†6LJQLILFDQW和KDUDFWHULVWLF

'LPHQVLRQ' DQG (GR QRW LQFOXGH PROG IODVK RU SURWUXVLRQV 0ROG IODVK RU SURWUXVLRQV VKDOO QRW H[FHG SHU VLGH

'LPHQVLRQLQJ DQG WROHUDQFLQJ SHU \$60(< 0

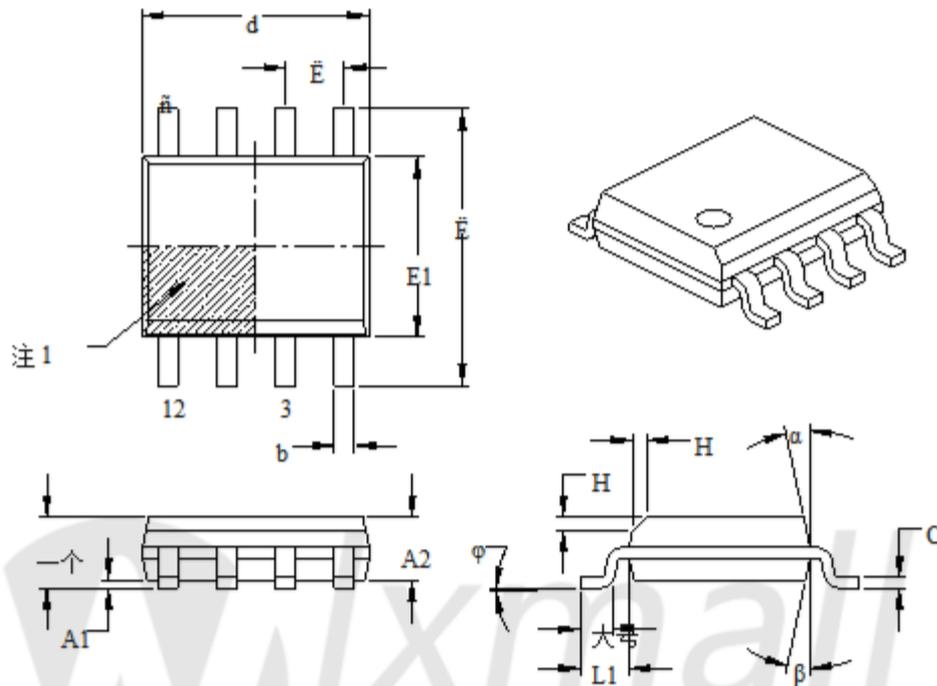
%& %DVLF 'LPHQVLRQ 7KRUHWLFDQO H[DFW YDOXH VKRZQ ZLWKRXW WROHUDQFHV

0LFURFKLS 7HFQRORJ 'UDZLQJ& %

PIC12F / LF1822 / 16F / LF1823

/ HDG3ODVWLF 6PDOO 2XWOLQH 61±1DUURZ PP%RG > 62, & @

IRWH) RU WKH PRVW FXUUHQW SDFNDJH GUDZLQJV SOHDVHVHH WKH 0LFURFKLS 3DFNDJLQJ 6SHFLILFDWLRQ ORF KWWWS ZZZ PLFURFKLS FRP SDFNDJLQJ



	8QLVV	0, //, 0 (7 (56		
	'LPHQVLRQ /LPLVV	0, 1	1 2 0	0 S;
1XPEHU RI 3LQV	1			
3LWFK	H		% 6&	
2YHUDOO + HLJKW	S	±	±	
0ROGHG 3DFNDJH 7KLFNQHV	S		±	±
6WDQGRII	S		±	
2YHUDOO: LGWK	(% 6&	
0ROGHG 3DFNDJH: LGWK	(% 6&	
2YHUDOO / HQJWK	"		% 6&	
& KDPIHU RSWLRQDO	k		±	
) RRW / HQJWK	/		±	
) RRWSULQW	/		S ()	
) RRW S QJOH	—世	f	±	f
/ HDG 7KLFNQHV	F		±	
/ HDG: LGWK	E		±	
0ROG 'UDIW S QJOH 7RS	d	f	±	f
0ROG 'UDIW S QJOH %RWWRP	E	f	±	f

IRWHV

3LQ YLVXDO LQGH [IHDWXUH PD YDU EXW PXVW EH ORFDWHG ZLWKLQ WKH KDWFKHG DUHD †6LJQLILFDQW和KDUDFWHULVWLF

'LPHQVLRQ' DQG (GR QRW LQFOXGH PROG IODVK RU SURWUXVLRQV 0ROG IODVK RU SURWUXVLRQV VKDOO QRW H[FHHG PP SHU VLGH

'LPHQVLRQLQJ DQG WROHUDQFLQJ SHU \$60(< 0

%6& %DVLF 'LPHQVLRQ 7KHRUHWLFD00\ H[DFW YDOXH VKRZQ ZLWKRHW WROHUDQFHV

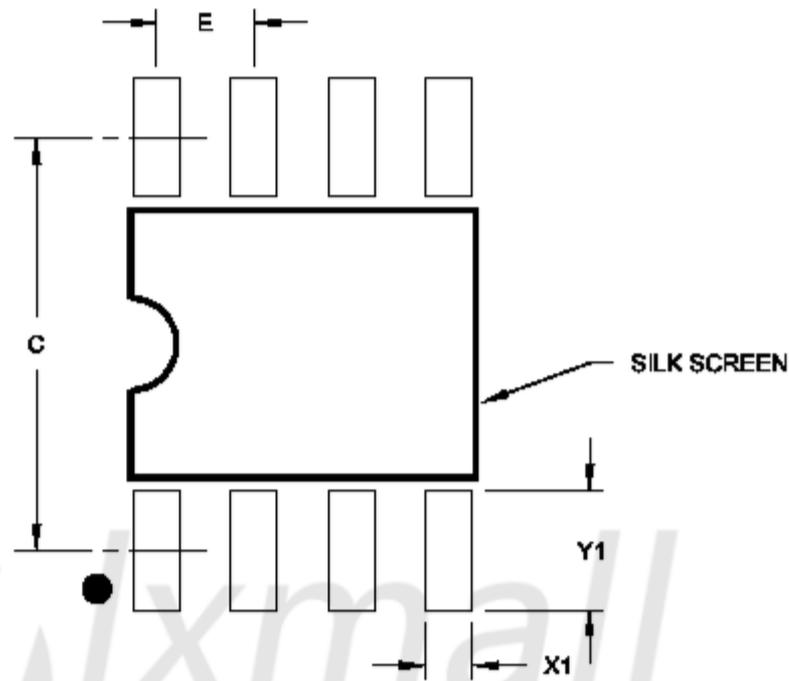
5() 5HIHUHQFH 'LPHQVLRQ XVXDOO\ ZLWKRHW WROHUDQFH IRU LQIRUPDWLRQ SXUSRVHV RQO

0LFURFKLS 7HFKQRORJ 'UDZLQJ& %

PIC12F / LF1822 / 16F / LF1823

/ HDG 3ODVWLF6PDOO 2XWOLQH 61±1DUURZ PP%RG > 62, &@

IRWH) RUWKH PRVWFXUUHQWSDFNJDJH GUDZLQJV SOHDVH VHH WKH 0LFURFKLS 3DFNDJLQJ 6SHFLILFDWLRQ
 KWWS ZZZ PLFURFKLS FRP SDFNDJLQJ



RECOMMENDED LAND PATTERN

www.wxmall.com
 万联芯城

Dimension	Units	MILLIMETERS		
		MIN	NOM	MAX
Contact Pitch	E	1.27 BSC		
Contact Pad Spacing	C		5.40	
Contact Pad Width (X8)	X1			0.60
Contact Pad Length (X8)	Y1			1.55

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

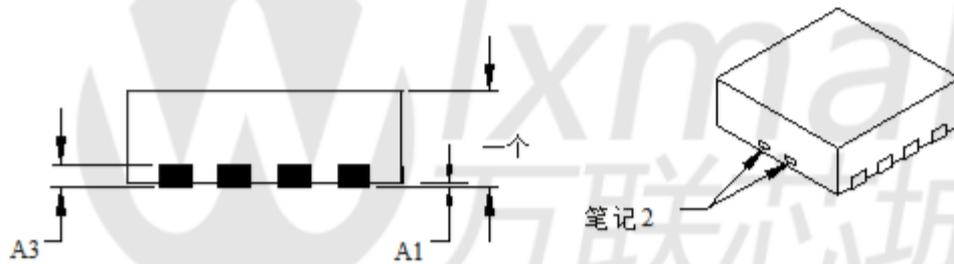
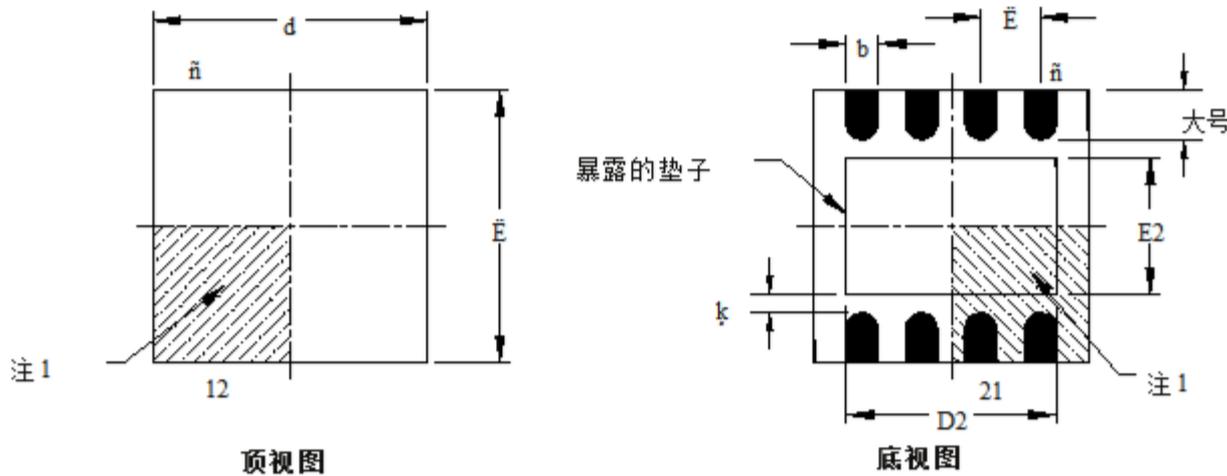
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2057A

PIC12F / LF1822 / 16F / LF1823

/HDG3ODVWLF 'XDO)ODW 1R /HDG 3DFNDJH 0) ± [[PP %RG\ >')1@

1RWH) RU WKH PRVW FXUUHQW SDFNDJH GUDZLQJV SOHDVHVHH WKH 0LFURFKLS 3DFNDJLQJ 6SHFLILFDWLRQ ORF. KWWS ZZZ PLFURFKLS FRP SDFNDJLQJ



8QLWV		0, //, 0 (7 (56	
'LPHQVLRQ /LPLWV 0, 1		1 2 0	0 5 ;
1XPEHU RI 3LQV	1		
3LWFK	H	% 6&	
2YHUDOO + HLJKW	\$		
6WDQGRII	\$		
& RQWDFW 7KLFNQHV	\$	5 ()	
2YHUDOO / HQJWK	"	% 6&	
([SRVHG 3DG: LGWK	(±	
2YHUDOO: LGWK	(% 6&	
([SRVHG 3DG / HQJWK	"	±	
& RQWDFW: LGWK	E		
& RQWDFW / HQJWK	/		
& RQWDFW WR ([SRVHG 3DG	.	±	±

1RWHV

3LQ YLVXDO LQGH [IHDWXUH PD YDU EXW PXVW EH ORFDWHG ZLWKLQ WKH KDWFKHG DUHD 3DFNDJH PD KDYH RQH RU PRUH H [SRVHG WLH EDUV DW HQGV 3DFNDJH LV VDJ VLQJXODWHG

'LPHQVLRQLQJ DQG WROHUDQFLQJ SHU \$60(< 0

%6& %DVLF 'LPHQVLRQ 7KH RUHWLFDQ\ H[DFW YDOXH VKRZQ ZLWKRXW WROHUDQFHV

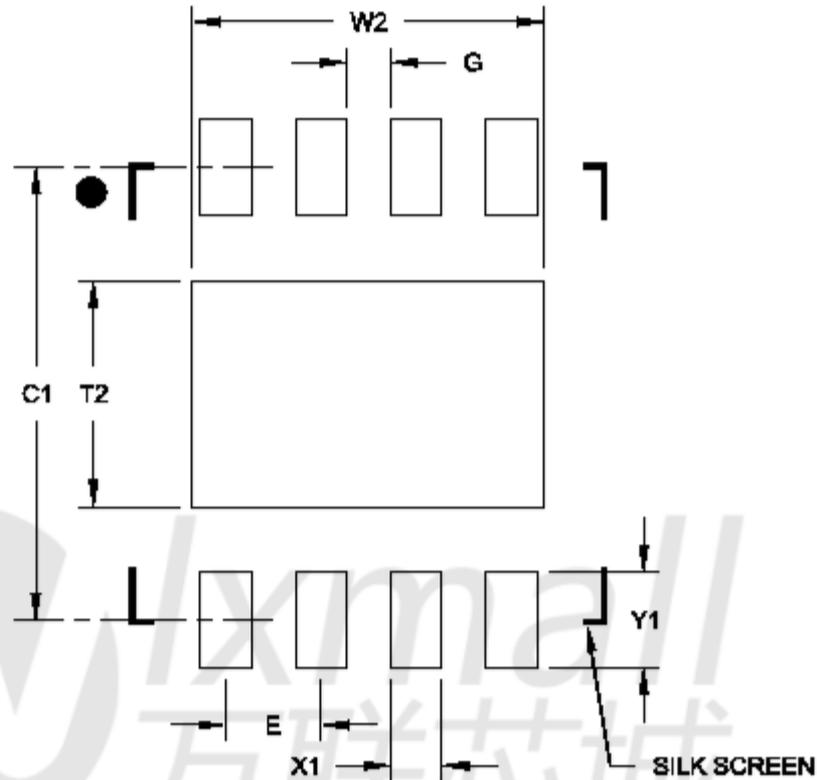
5() 5HIHQFH 'LPHQVLRQ XVXDO\ ZLWKRXW WROHUDQFH IRU LQIRUPDWLRQ SXUSRVHV RQ\

0LFURFKLS 7HFKQRORJ 'UDZLQJ& %

PIC12F / LF1822 / 16F / LF1823

/HDG 3ODVWLF 'XDO)ODW 1R /HDG 3DFNDJH 0) ± [[PP %RG\ >')1@

IRWH) RU RU RU RU RU RU HD
KWWS ZZZ PLFURFKLS FRP SDFNDJLQJ



RECOMMENDED LAND PATTERN

www.wlxmall.com

Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Contact Pitch	E	0.65 BSC		
Optional Center Pad Width	W2			2.40
Optional Center Pad Length	T2			1.55
Contact Pad Spacing	C1		3.10	
Contact Pad Width (X8)	X1			0.35
Contact Pad Length (X8)	Y1			0.65
Distance Between Pads	G	0.30		

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

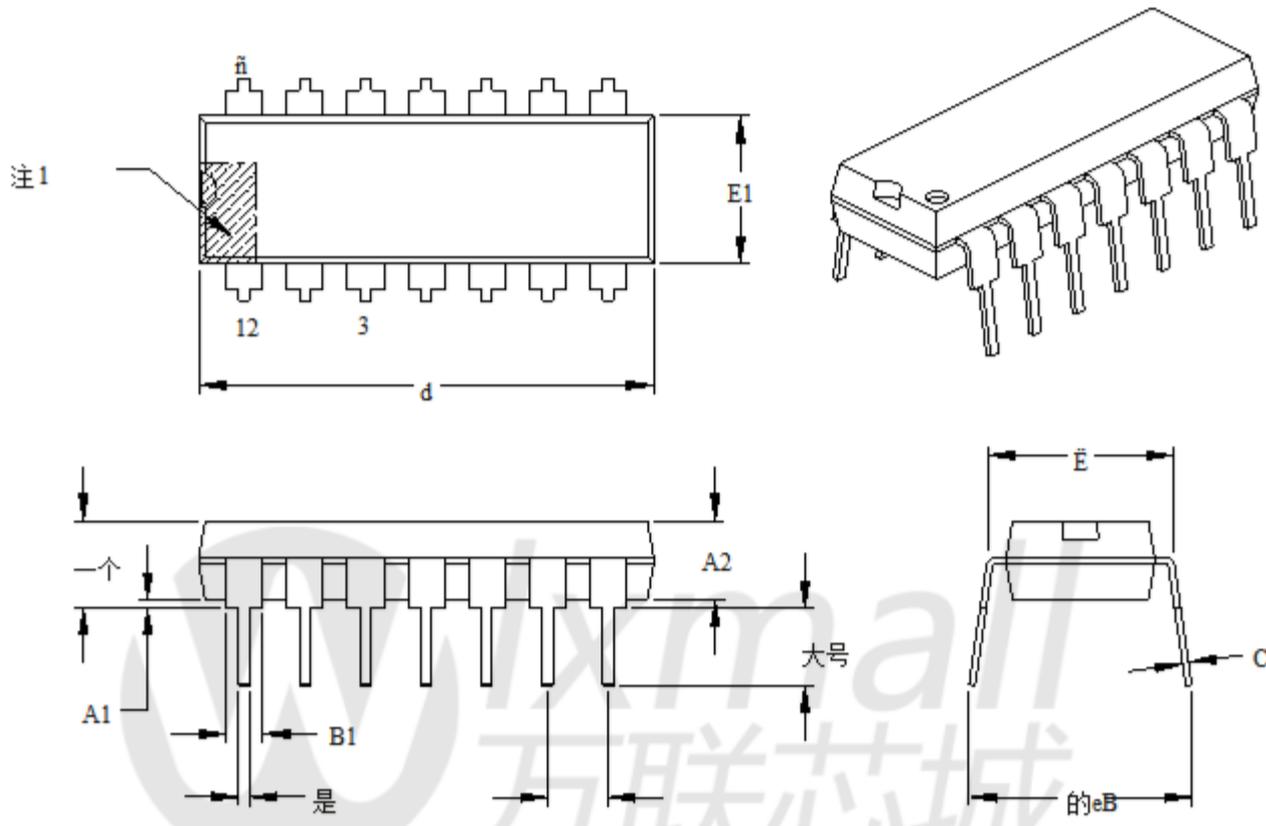
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2062A

PIC12F / LF1822 / 16F / LF1823

/HDG3ODVWLF 'XDO ,Q/LQH3 ± PLO %RG\>3',3@

1RWH) RU WKH PRVW FXUUHQW SDFNDJH GUDZLQJV SOHDVHVHH WKH 0LFURFKLS 3DFNDJLQJ 6SHFLILFDWLRQ ORF KWWWS ZZZ PLFURFKLS FRP SDFNDJLQJ



	8QLWV	, 1 + (6
'LPHQVLRQ /LPLWV	0, 1	1 2 0 0 \$;
1XPEHU RI 3LQV	1	
3LWFK	H	%6&
7RS WR 6HDWLQJ 3ODQH	\$ ±	±
0ROGHG 3DFNDJH 7KLFNQHV	\$	
%DVH WR 6HDWLQJ 3ODQH	\$	± ±
6KRXOGHU WR 6KRXOGHU: LGWK ((
0ROGHG 3DFNDJH: LGWK	(
2YHUDOO / HQJWK	"	
7LS WR 6HDWLQJ 3ODQH	/	
/ HDG 7KLFNQHV	F	
8SSHU / HDG: LGWK	È	
/ RZHU / HDG: LGWK	È	
2YHUDOO 5RZ 6SDFLQJ†	H%	± ±

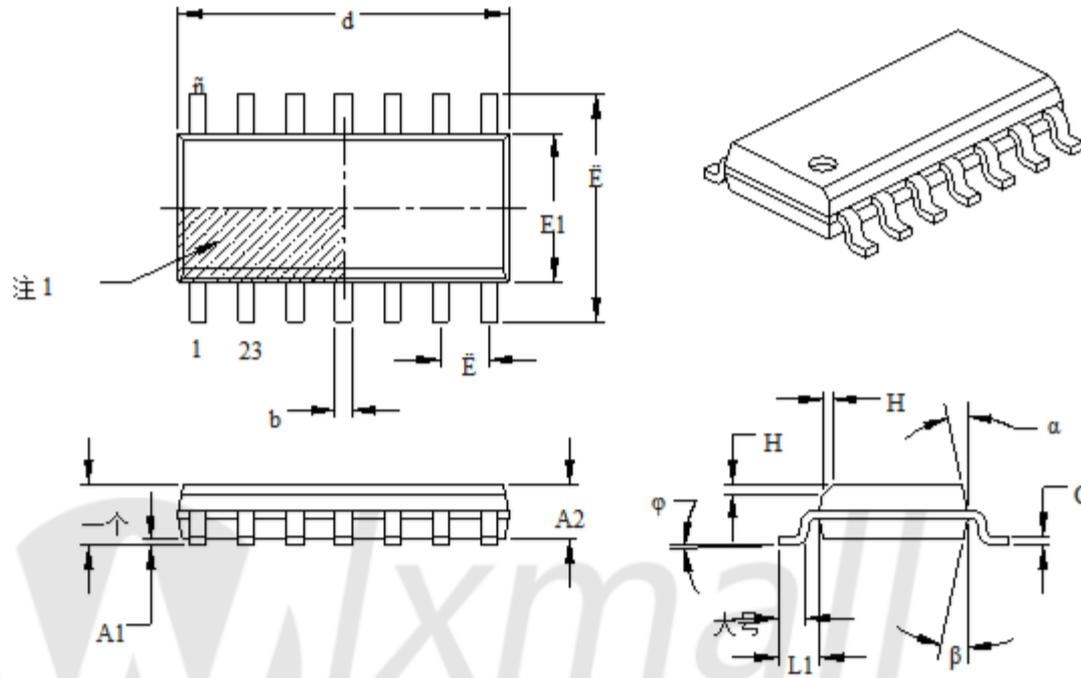
1RWHV
 3LQ YLVXDO LQGH [IHDWXUH PD YDU EXW PXVW EH ORFDWHG ZLWK WKH KDWFKHG DUHD
 †6LJQLILFDQW和KDUDFWHULVWLF
 'LPHQVLRQ' DQG (GR QRW LQFOXGH PROG IODVK RU SURWUXVLRQV 0ROG IODVK RU SURWUXVLRQV VKDOO QRW H[FHHG SHU VLGH
 'LPHQVLRQLQJ' DQG WROHUDQFLQJ SHU \$60(< 0
 %6& %DVLF 'LPHQVLRQ 7KRUHWLFDQO\ H[DFW YDOXH VKRZQ ZLWKRXW WROHUDQFHV

0LFURFKLS 7HFKQRORJ 'UDZLQJ& %

PIC12F / LF1822 / 16F / LF1823

/ HDG3ODVWLF 6PDOO 2XWOLQH 6 /±1DUURZ PP%RG > 62, & @

IRWH) RU WKH PRVW FXUUHQW SDFNDJH GUDZLQJV SOHDVHVHH WKH 0LFURFKLS 3DFNDJLQJ 6SHFLILFDWLRQ
KWWZ ZZZ PLFURFKLS FRP SDFNDJLQJ



	SQLWV	0, //, 0 (7 (56		
	LPHQVLRQ /LPLVV	0, 1	1 2 0	0 \$;
1XPEHU RI 3LQV	1			
3LWFK	H		% 6&	
2YHUDOO + HLJKW	\$	±	±	
0ROGHG 3DFNDJH 7KLFNQHV	\$		±	±
6WDQGRII†	\$		±	
2YHUDOO: LGWK	(% 6&	
0ROGHG 3DFNDJH: LGWK	(% 6&	
2YHUDOO / HQJWK	"		% 6&	
& KDPIHU RSWLRQDO	k		±	
) RRW / HQJWK	/		±	
) RRWSULQW	/		5 ()	
) RRW \$ QJOH	—世	f	±	f
/ HDG 7KLFNQHV	F		±	
/ HDG: LGWK	E		±	
0ROG 'UDIW \$QJOH 7RS	d	f	±	f
0ROG 'UDIW \$QJOH %RWWRP	E	f	±	f

IRWHV

3LQ YLVXDO LQGH [IHDWXUH PD YDU EXW PXVW EH ORFDWHG ZLWKLQ WKH KDWFKHG DUHD
†6LJQLILFDQW和KDUDFWHULVWLF

'LPHQVLRQ' DQG (GR QRW LQFOXGH PROG IODVK RU SURWUXVLRQV 0ROG IODVK RU SURWUXVLRQV VKDOO QRW H[FHHG PP SHU VLGH
'LPHQVLRQLQJ' DQG WROHUDQFLQJ SHU \$60(< 0

%& %DVLF 'LPHQVLRQ 7KHUHWLFDQO\ H[DFW YDOXH VKRZQ ZLWKRXW WROHUDQFHV

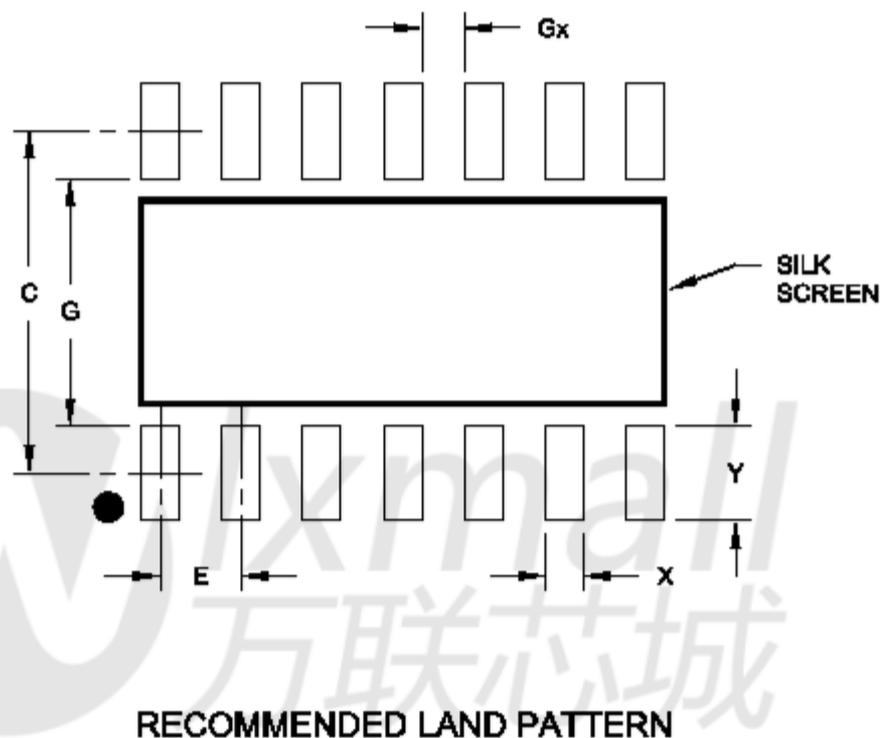
5() 5HIHUHQFH 'LPHQVLRQ XVXDOO\ ZLWKRXW WROHUDQFH IRU LQIRUPDWLRQ SXUSRVHV RQO\

0LFURFKLS 7HFKQRORJ 'UDZLQJ& %

PIC12F / LF1822 / 16F / LF1823

14-Lead Plastic Small Outline (SL) - Narrow, 3.90 mm Body [SOIC]

1RWH) RUWKH PRVWFUXUHQWSDFNJDH GUDZLQJV SOHDVHVHH WKH 0LFURFKLS 3DFNDJLQJ 6SHFLILFDWLRQ ORFI
 KWWS ZZZ PLFURFKLS FRP SDFNDJLQJ



www.wxmall.com
 万联芯城

Dimension	Units	MILLIMETERS		
		MIN	NOM	MAX
Contact Pitch	E	1.27 BSC		
Contact Pad Spacing	C	5.40		
Contact Pad Width	X	0.60		
Contact Pad Length	Y	1.50		
Distance Between Pads	Gx	0.67		
Distance Between Pads	G	3.90		

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

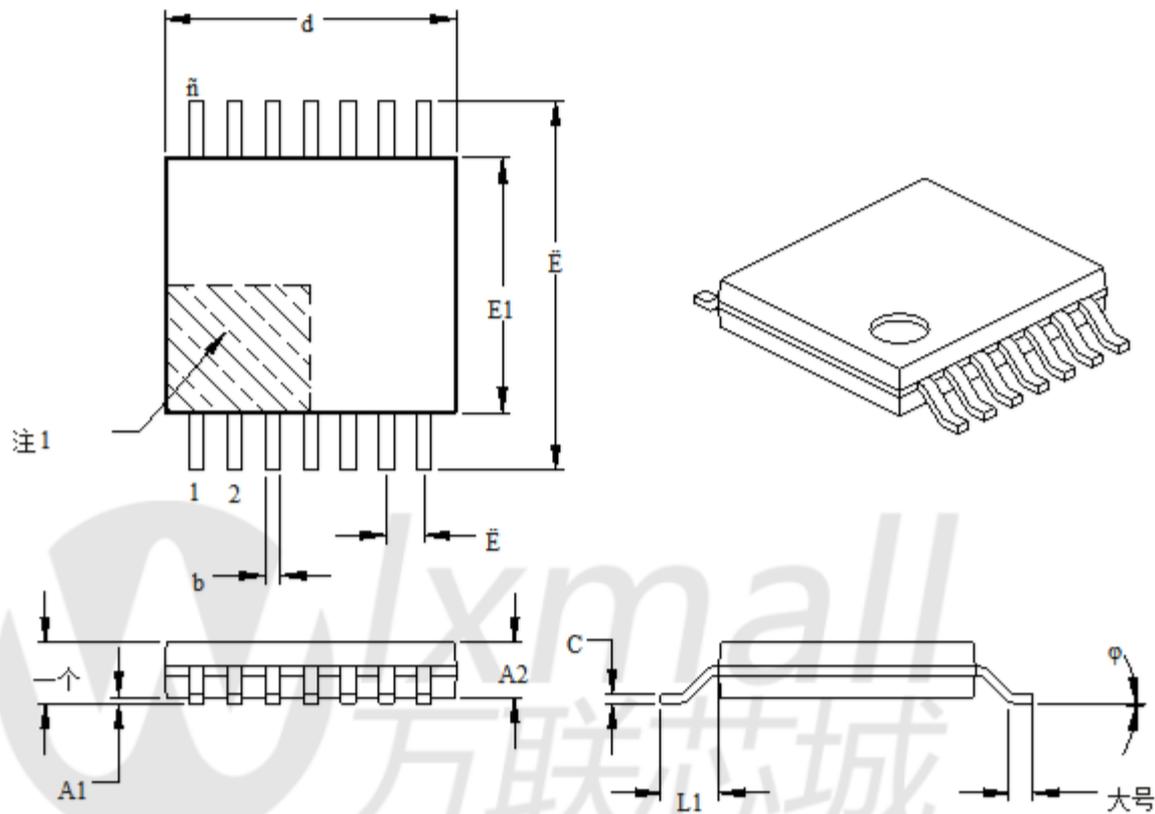
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2065A

PIC12F / LF1822 / 16F / LF1823

/ HDG3ODVWLF 7KLQ 6KULQN 6PDOO 2XWOLQH 67±PP%RG > 76623 @

IRWH) RU WKH PRVW FXUUHQW SDFNDJH GUDZLQJV SOHDVHVHH WKH 0LFURFKLS 3DFNDJLQJ 6SHFLILFDWLRQ
KWWS ZZZ PLFURFKLS FRP SDFNDJLQJ



	8QLWV	0, //, 0 (7 (56		
	'LPHQVLRQ / LPLWV	0, 1	1 2 0	0 \$;
1XPEHU RI 3LQV	1			
3LWFK	H		% 6&	
2YHUDOO + HLJKW	\$	±	±	
0ROGHG 3DFNDJH 7KLFNQHV	\$			
6WDQGRII	\$		±	
2YHUDOO: LGWK	(% 6&	
0ROGHG 3DFNDJH: LGWK	(
0ROGHG 3DFNDJH / HQJWK	"			
) RRW / HQJWK	/			
) RRWSULQW	/		5 ()	
) RRW \$ QJOH	—世	f	±	f
/ HDG 7KLFNQHV	F		±	
/ HDG: LGWK	E		±	

IRWHV

3LQ YLVXDO LQGH [IHDWXUH PD YDU EXW PXVW EH ORFDWHG ZLWKLQ WKH KDWFKHG DUHD

'LPHQVLRQ' DQG (GR QRW LQFOXGH PROG IODVK RU SURWUXVLRQV 0ROG IODVK RU SURWUXVLRQV VKDOO QRW H[FHHG PP SHU VLGH

'LPHQVLRQLQJ DQG WROHUDQFLQJ SHU \$60 (< 0

%6& %DVLF 'LPHQVLRQ 7KRUHWLFDQO\ H[DFW YDOXH VKRZQ ZLWKRXW WROHUDQFHV

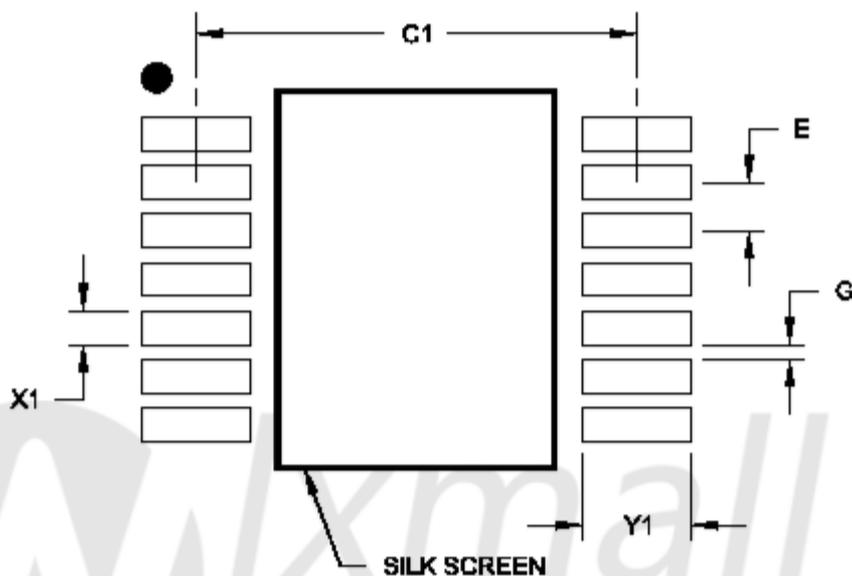
5() SHIHUHQFH 'LPHQVLRQ XVXDOO\ ZLWKRXW WROHUDQFH IRU LQIRUPDWLRQ SXUSRVHV RQO\

0LFURFKLS 7HFKQRORJ 'UDZLQJ& %

PIC12F / LF1822 / 16F / LF1823

14-Lead Plastic Thin Shrink Small Outline (ST) - 4.4 mm Body [TSSOP]

注意： 有关最新的封装图，请参见位于的Microchip封装规范
<http://www.microchip.com/packaging>



RECOMMENDED LAND PATTERN

www.wxmall.com

Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Contact Pitch	E	0.65 BSC		
Contact Pad Spacing	C1	5.90		
Contact Pad Width (X28)	X1			0.45
Contact Pad Length (X28)	Y1			1.45
Distance Between Pads	G	0.20		

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

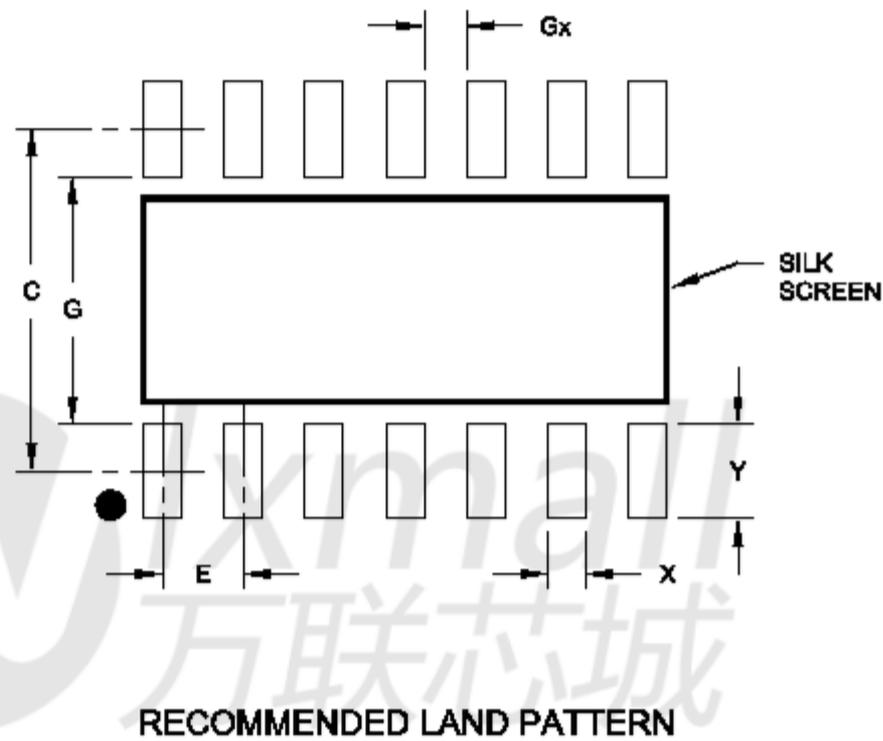
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2087A

PIC12F / LF1822 / 16F / LF1823

14-Lead Plastic Small Outline (SL) - Narrow, 3.90 mm Body [SOIC]

1RWH) RUWKH PRVWFXUUHQWSDFNJDH GUDZLQJV SOHDVHVHH WKH 0LFURFKLS 3DFNDJLQJ 6SHFLILFDWLRQ (KWWZ ZZZ PLFURFKLS FRP SDFNDJLQJ



Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Contact Pitch	E	1.27 BSC		
Contact Pad Spacing	C	5.40		
Contact Pad Width	X			0.60
Contact Pad Length	Y			1.50
Distance Between Pads	Gx	0.67		
Distance Between Pads	G	3.90		

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

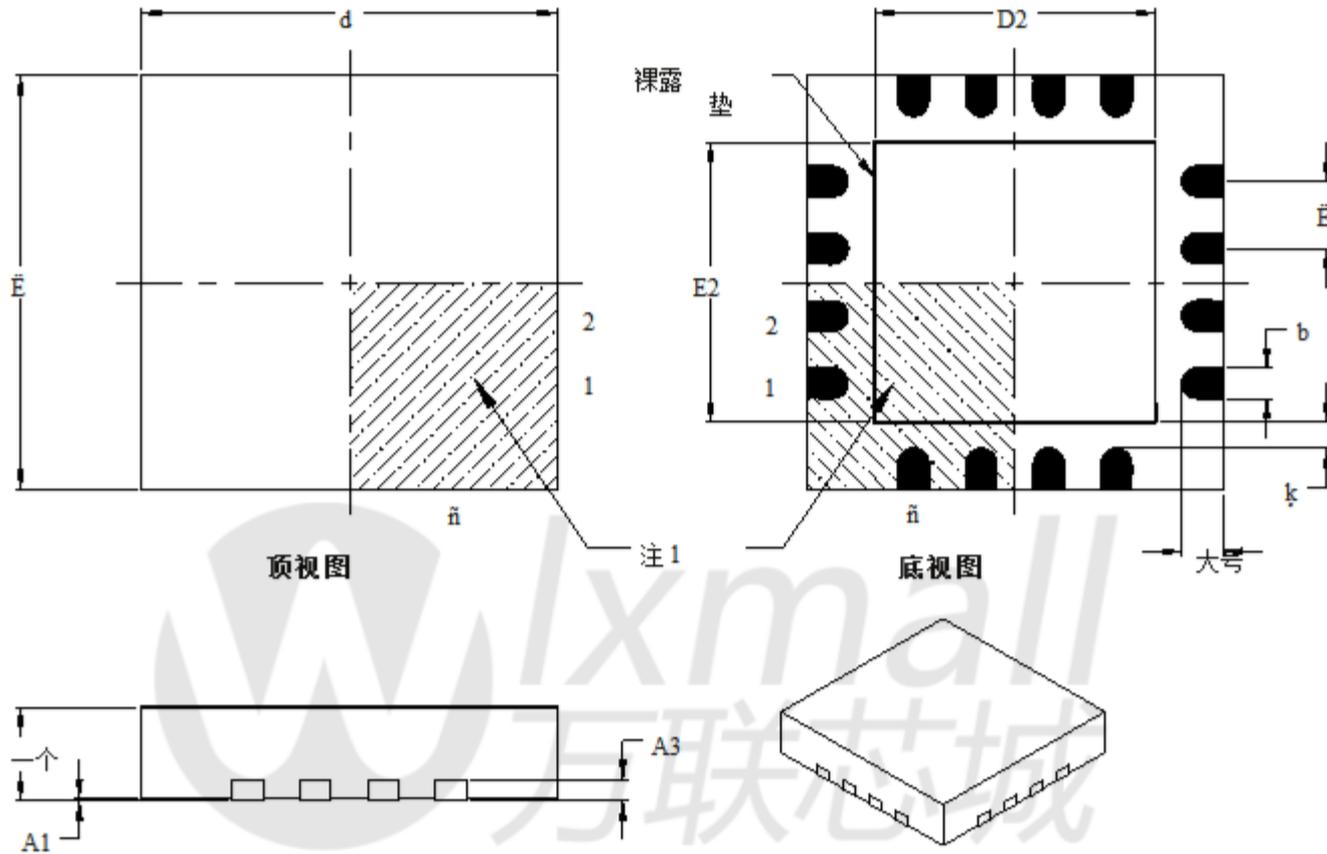
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2085A

PIC12F / LF1822 / 16F / LF1823

/ HDG3ODVWLF 4XDG) ODW 1R / HDG 3DFNDJH 0 ±[PP%RG > 4) 1 @

IRWH) RU WKH PRVW FXUUHQW SDFNDJH GUDZLQJV SOHDVHVHH WKH 0LFURFKLS 3DFNDJLQJ 6SHFLILFDWLRQ ORF KWWZ ZZZ PLFURFKLS FRP SDFNDJLQJ



SQLWV		0, //, 0 (7 (56	
'LPHQVLRQ/LPLWV		0, 1	1 2 0
1XPEHU RI 3LQV	1		0 S;
3LWFK	H	% 6&	
2YHUDOO + HLJKW	S		
6WDQGRII	S		
& RQWDFW 7KLFNQHV	S	5 ()	
2YHUDOO: LGWK	(% 6&	
([SRVHG 3DG: LGWK	(
2YHUDOO / HQJWK	"	% 6&	
([SRVHG 3DG / HQJWK	"		
& RQWDFW: LGWK	E		
& RQWDFW / HQJWK	/		
& RQWDFW WR ([SRVHG 3DG	.	±	±

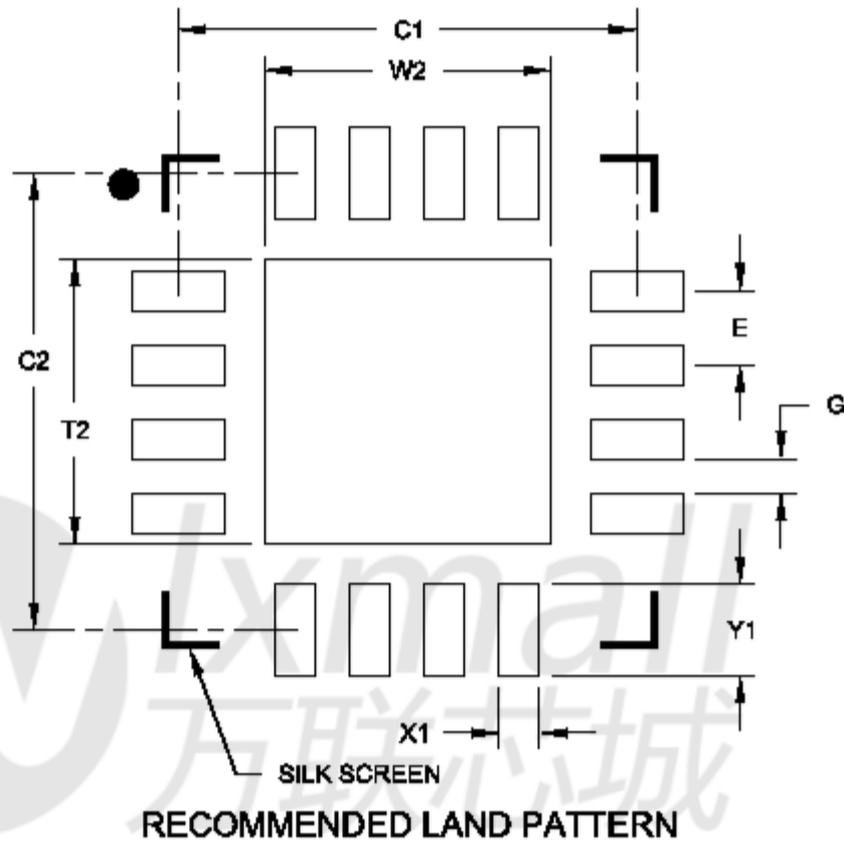
IRWHV
 3LQ YLVXDO LQGH [IHDWXUH PD YDU EXW PXVW EH ORFDWHG ZLWKLQ WKH KDWFKHG DUHD
 3DFNDJH LV VDZ VLQJODWHG

'LPHQVLRQLQJ DQG WROHUDQFLQJ SHU \$60(< 0
 %6& %DVLF 'LPHQVLRQ 7KRUHWLFDQ\ H[DFW YDOXH VKRZQ ZLWKRXW WROHUDQFH
 5) 5HIHQFH 'LPHQVLRQ XVXDOO\ ZLWKRXW WROHUDQFH IRU LQIRUPDWLRQ SXUSRVHV RQO
 0LFURFKLS 7HFKQRORJ 'UDZLQJ& %

PIC12F / LF1822 / 16F / LF1823

16-Lead Plastic Quad Flat, No Lead Package (ML) - 4x4x0.9mm Body [QFN]

IRWH) RU WKH PRVWFUXUHQW SDFNDJH GUDZLQJV SOHDVH VHH WKH0LFURFKLS3DFNDJLQJ 6SHFLILFDWLRO
 KWWS ZZZ PLFURFKLS FRP SDFNDJLQJ



www.wxmall.com

Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Contact Pitch	E	0.65 BSC		
Optional Center Pad Width	W2			2.50
Optional Center Pad Length	T2			2.50
Contact Pad Spacing	C1		4.00	
Contact Pad Spacing	C2		4.00	
Contact Pad Width (X28)	X1			0.35
Contact Pad Length (X28)	Y1			0.80
Distance Between Pads	G	0.30		

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2127A

笔记：



PIC12F / LF1822 / 16F / LF1823

附录A: 数据表

修订记录

版本A

原始版本 (03/2010)

附录B: 迁移

其他PIC® 设备

本节提供迁移时的比较
从 其他 类似 PIC® 设备 至 该
PIC12F / LF1822 / 16F / LF1823系列器件.

B.1 PIC16F648A至PIC16F / LF1823

表B-1: 特征比较

特征	PIC16F648A	PIC16F / LF1823
最大.操作速度	20 MHz	32 MHz
最大.程序记忆 (词)	4K	4K
最大. SRAM (字节)	256	384
最大. EEPROM (字节)	256	256
A / D分辨率	10位	10位
定时器 (8/16位)	2/1	4/1
掉电复位	ȳ	ȳ
内部上拉	RB <7: 0>	RA <5: 0>, RA2
禁止电平变化	RB <7: 4>	RA <5: 0>, 边沿可选
比较	2	2
AUSART / EUSART	1/0	0/2
扩展的WDT	ñ	ȳ
软件控制WDT / BOR的选项	纽约	
INTOSC频率	48 kHz或4 MHz	31 kHz - 32 MHz
时钟切换	ȳ	ȳ
电容式感应	ñ	ȳ
CCP/ECCP	2/0	2/2
增强的PIC16中央处理器	纽约	
的MSSPx /的SSPx	0	2/0
参考时钟	ñ	ȳ
数据信号调制器	纽约	
SR锁存器	ñ	ȳ
电压参考	ñ	ȳ
DAC	ȳ	ȳ

笔记：



指数

一个

广告

规格	355
绝对最大额定值	333
交流特性	
工业和扩展	348
负载条件	347
ACKSTAT	261
ACKSTAT状态标志	261
ADC	133
采购要求	143
相关寄存器	145
框图	133
计算采集时间	143
频道选择	134
组态	134
配置中断	138
转换时钟	134
转换程序	138
内部采样开关 (RSS) 阻抗	143
中断	136
操作	137
睡眠期间的操作	137
端口配置	134
参考电压 (V _{REF})	134
源阻抗	143
特殊事件触发器	137
开始 A / D 转换	136
ADCON0 寄存器	32, 139
ADCON1 寄存器	32, 140
ADDFSR	323
ADDWFC	323
ADRESH 注册	32
ADRESH 寄存器 (ADFM = 0)	141
ADRESH 注册 (ADFM = 1)	142
ADRESL 寄存器 (ADFM = 0)	141
ADRESL 注册 (ADFM = 1)	142
备用引脚功能	117
模数转换器. 见 ADC	
ANSELA 注册	122
ANSELC 注册	126
APFCON0 注册	118
汇编	
MPASM 汇编程序	368
乙	
BAUDCON 注册	290
高炉	261, 263
BF 状态标志	261, 263
框图	
电容式感应	307, 308
方块图	
(CCP) 捕捉模式操作	200
ADC	133
ADC 传输功能	144
模拟输入模型	144, 164
CCP PWM	204
时钟源	55
比较器	160
比较	202
水晶操作	57, 58
数字 - 模拟转换器 (DAC)	149
EUSART 接收	280

EUSART 传输	279
外部 RC 模式	58
故障保护时钟监视器 (FSCM)	66
通用 I / O 端口	117
中断逻辑	83
片上复位电路	75
外设中断逻辑	84
PIC16F / LF1826 / 27	12
PIC16F193X / LF193X	20
PWM (增强型)	208
谐振器操作	57
Timer0	169
Timer1	172
Timer1 门限	177, 178, 179
Timer2	184
电压参考	131
电压参考输出缓冲器示例	150
BORCON 注册	77
BRA	324
中断字符 (12 位) 发送和接收	299
欠压复位 (BOR)	77
规格	353
时机和特点	352
C	
C 编译器	
MPLAB C18	368
MPLAB C30	368
呼叫	325
CALLW	325
电容式感应	307
与电容式感应相关的寄存器	314
规格	364
捕获模块. 请参阅增强型捕捉/比较/ PWM (ECCP)	
捕捉/比较/ PWM	199
捕捉/比较/ PWM (CCP)	
关联寄存器 w / 捕捉	201
关联寄存器 w / Compare	203
相关寄存器 w / PWM	207, 220
捕捉模式	200
CCPx 引脚配置	200
比较模式	202
CCPx 引脚配置	202
软件中断模式	200, 202
特殊事件触发器	202
Timer1 模式资源	200, 202
Prescaler	200
PWM 模式	
占空比	205
重置的影响	207
示例 PWM 频率和频率	
决议, 20 MHz	206
示例 PWM 频率和频率	
决议, 32 MHz	206
示例 PWM 频率和频率	
决议, 8 兆赫	206
在睡眠模式下操作	207
解析度	206
系统时钟频率变化	207
PWM 操作	204
PWM 概述	204
PWM 周期	205
PWM 设置	205

PIC12F / LF1822 / 16F / LF1823

CCP1AS注册.....	222	代码保护.....	53
CCP1CON注册.....	36	配置字.....	49
CCPR1H注册.....	36	用户名.....	53, 54
CCPR1L注册.....	36	设备概述.....	11, 99
CCPxCON (ECCPx) 寄存器.....	221	数字 - 模拟转换器 (DAC).....	147
CLKRCON注册.....	72	相关注册.....	152
时钟精度与异步操作.....	288	复位的影响.....	149
时钟源.....		规格.....	357
外部模式.....	56	E	
EC.....	56	ECCP / CCP. 请参阅增强型捕捉/比较/ PWM	
HS.....	56	EEADR注册.....	103
LP.....	56	EEADRH注册.....	103
OST.....	57	EEADRL注册.....	114
RC.....	58	EEADRL注册.....	103
XT.....	56	EECON1注册.....	103, 115
内部模式.....	59	EECON2注册.....	103, 116
HFINTOSC.....	59	EEDATH注册.....	114
内部振荡器时钟切换时序.....	61	EEDATL注册.....	114
LFINTOSC.....	60	EEPROM 数据存储	
MFINTOSC.....	59	避免虚假写入.....	104
时钟切换.....	63	写验证.....	113
CMOUT注册.....	166	重置的影响	
CMxCON0寄存器.....	165	PWM模式.....	207
CMxCON1寄存器.....	166	电气规格.....	333
代码示例.....		增强型捕捉/比较/ PWM (ECCP).....	200
A / D转换.....	138	增强型PWM模式.....	208
在捕捉预分频器之间切换.....	200	自动重启.....	216
初始化PORTA.....	119	自动关机.....	215
初始化PORTC.....	124	全桥输出模式下的方向改变	
写验证.....	113	全桥应用.....	212
写入闪存程序存储器.....	111	全桥模式.....	212
比较.....		半桥应用.....	211
相关注册.....	167	半桥应用示例.....	217
操作.....	159	半桥模式.....	211
比较模块.....	159	输出关系 (高电平有效	
Cx输出状态与输入条件.....	162	低电平有效).....	209
比较器规格.....	357	输出关系图.....	210
比较.....		可编程死区延迟.....	217
C2OUT作为T1闸门.....	174	直通电流.....	217
比较模块. 请参阅增强捕捉/		启动注意事项.....	219
比较/ PWM (ECCP)		规格.....	354
CONFIG1注册.....	50	增强型中档CPU.....	19
CONFIG2注册.....	52	增强的通用同步异步	
CPSCON0注册.....	313	接收机发射机 (EUSART).....	279
CPSCON1注册.....	314	勘误.....	10
客户变更通知服务.....	395	EUSART.....	279
客户通知服务.....	395	相关寄存器	
客户支持.....	395	波特率发生器.....	292
d		异步模式.....	281
DACCON0 (数字 - 模拟转换器控制0)		12位中断发送和接收.....	299
寄存器.....	151	相关寄存器	
DACCON1 (数字 - 模拟转换器控制1)		接收.....	287
寄存器.....	151	发送.....	283
数据EEPROM存储器.....	103	中断时自动唤醒.....	297
相关注册.....	116	波特率发生器 (BRG).....	291
代码保护.....	104	时钟准确度.....	288
读.....	104	接收者.....	284
写作.....	104	使用地址检测设置9位模式.....	286
数据存储.....	23	变送器.....	281
直流和交流特性.....	365	波特率发生器 (BRG)	
直流特性.....		自动波特率检测.....	296
扩展和工业.....	344	波特率错误, 计算.....	291
工业和扩展.....	336	波特率, 异步模式.....	293
开发支持.....	367	公式.....	292
设备配置.....	49	高波特率选择 (BRGH位).....	291

PIC12F / LF1822 / 16F / LF1823

同步主模式.....	300,304	MOVF.....	327
相关寄存器		MOVIW.....	328
接收.....	303	MOVLB.....	328
发送.....	301	MOVWI.....	329
接待.....	302	选项.....	329
传输.....	300	重启.....	329
同步从模式		SUBWFB.....	331
相关寄存器		TRIS.....	332
接收.....	305	BCF.....	324
发送.....	304	BSF.....	324
接待.....	305	BTFSF.....	324
传输.....	304	BTFSF.....	324
扩展指令集		呼叫.....	325
ADDFSR.....	323	CLRF.....	325
F		CLRWF.....	325
故障保护时钟监视器.....	66	CLRWDI.....	325
故障安全状态清除.....	66	COMF.....	325
故障安全检测.....	66	DECWF.....	325
故障安全操作.....	66	DECFSZ.....	326
从睡眠状态复位或唤醒.....	66	去.....	326
固件说明.....	319	INCF.....	326
固定参考电压 (FVR).....	131	INCFSZ.....	326
相关注册.....	132	IORLW.....	326
闪存程序存储器.....	103	IORWF.....	326
删除.....	108	MOVLW.....	328
修改.....	112	MOVWF.....	328
写作.....	108	NOP.....	329
FSR登记.....	31,32,33,34,35,36,37,38,39,40,41	RETFIE.....	330
FVRCON (固定参考电压控制) 寄存器.....	132	RETLW.....	330
一世		返回.....	330
I2C模式 (MSSPx)		RLF.....	330
确认序列时序.....	265	RRF.....	331
巴士碰撞		睡眠.....	331
在重复启动条件下.....	270	SUBLW.....	331
在停止状态下.....	271	SUBWF.....	331
复位的影响.....	266	SWAPF.....	332
具有BRG的I2C时钟速率.....	273	XORLW.....	332
主模式		XORWF.....	332
操作.....	257	INTCON注册.....	89
接待.....	263	内部振荡器模块	
开始条件时间.....	259,260	INTOSC.....	
传输.....	261	规格.....	349
多主通信, 总线冲突		内部采样开关 (RSS) 阻抗.....	143
和仲裁.....	266	互联网地址.....	395
多主控模式.....	266	中断功能的变化.....	127
读/写位信息 (R/W位).....	242	相关注册.....	129
从模式		中断.....	83
传输.....	247	ADC.....	138
睡眠操作.....	266	与中断相关的寄存器.....	94
停止条件时间.....	265	配置字w /时钟源.....	70
INDF登记册.....	31,32,33,34,35,36,37,38,39,40,41	配置字w /参考时钟源.....	73
间接寻址.....	45	TMR1.....	176
指令格式.....	320	INTOSC规格.....	349
指令系统.....	319	IOCAF注册.....	128
ADDLW.....	323	IOCAN注册.....	128
ADDWF.....	323	IOCAP注册.....	128
ADDWFC.....	323	大号	
ANDLW.....	323	LATA注册.....	122, 125
ANDWF.....	323	负载条件.....	347
胸罩.....	324	LSLF.....	327
致电.....	325	LSRF.....	327
CALLW.....	325	中号	
LSLF.....	327	主同步串行端口. 请参阅MSSPx	
LSRF.....	327	MCLR.....	78

PIC12F / LF1822 / 16F / LF1823

内部.....	78	PIR1注册.....	31, 92
MDCARH注册.....	196	PIR2注册.....	31, 32, 93
MDCARL注册.....	197	PORTA.....	119
MDCON注册.....	194	ANSELA注册.....	119
MDSRC注册.....	195	相关注册.....	123
内存组织.....	21	配置字w / PORTA.....	123
数据.....	23	LATA注册.....	33
计划.....	21	PORTA注册.....	31
Microchip互联网网站.....	395	规格.....	351
从其他PIC单片机设备迁移.....	387	PORTA注册.....	121
MOVIW.....	328	PORTC.....	124
MOVLB.....	328	ANSELC注册.....	124
MOVWI.....	329	相关注册.....	126
MPLAB ASM30汇编器, 链接器, 库管理器.....	368	LATC注册.....	33
MPLAB ICD 2在线调试器.....	369	引脚说明和图表.....	124
MPLAB ICE 2000高性能通用.....		PORTC注册.....	31
在线仿真器.....	369	PORTC注册.....	125
MPLAB集成开发环境软件..	367	掉电模式(睡眠).....	95
MPLAB PM3器件编程器.....	369	相关注册.....	97, 197
MPLAB REAL ICE在线仿真器系统.....	369	上电复位.....	76
MPLINK对象链接器/ MPLIB对象库管理器.....	368	上电超序列.....	78
MSSPx.....	225	上电定时器(PWRT).....	76
I2C模式操作.....	238	规格.....	353
SPI模式.....	228	PR2注册.....	31
SSPxBUF寄存器.....	232	精密内部振荡器参数.....	349
SSPxSR注册.....	232	程序存储器.....	21
0		映射和堆栈(PIC16F / LF1826).....	22
操作代码字段说明.....	319	映射和堆栈(PIC16F / LF1826 / 27).....	21, 22
选项.....	329	编程, 器件说明.....	319
选项注册.....	171	PSTRxCON注册.....	224
OSCCON注册.....	68	PWM(ECCP模块)	
振荡器.....		PWM转向.....	218
相关注册.....	70	转向同步.....	219
振荡器模块.....	55	PWM模式. 请参阅增强型捕捉/比较/ PWM.....	208
EC.....	55	PWM转向.....	218
HS.....	55	PWMICON寄存器.....	223
INTOSC.....	55	[R	
LP.....	55	RCREG.....	286
RC.....	55	RCREG注册.....	34
XT.....	55	RCSTA注册.....	34, 289
振荡器参数.....	349	读者回应.....	396
振荡器规格.....	348	读 - 修改 - 写操作.....	319
振荡器启动定时器(OST)		参考时钟.....	71
规格.....	353	相关注册.....	73
振荡器切换.....		寄存器	
故障保护时钟监视器.....	66	ADCON0(ADC控制0).....	139
双速时钟启动.....	64	ADCON1(ADC控制1).....	140
OSCSTAT注册.....	69	ADFESH(ADC结果高) ADFM = 0).....	141
OSCTUNE注册.....	70	ADFESH(ADC结果高), ADFM = 1).....	142
P		ADRESL(ADC结果低), ADFM = 0).....	141
P1A / P1B / P1C / P1D. 参见增强型捕捉/比较/ PWM		ADRESL(ADC结果为低), ADFM = 1).....	142
(ECCP).....	208	ANSELA(PORTA模拟选择).....	122
打包.....	371	ANSELC(PORTC模拟选择).....	126
标记.....	371, 372	APFCON0(备用引脚功能控制0).....	118
PDIP详情.....	373	BAUDCON(波特率控制).....	290
PCL和PCLATH.....	20	BORCON欠压复位控制).....	77
PCL寄存器.....	31, 32, 33, 34, 35, 36, 37, 38, 39, 40, 41	CCP1AS(CCP1自动关断控制).....	222
PCLATH Register.....	31, 32, 33, 34, 35, 36, 37, 38, 39, 40, 41	CCPxCON(ECCPx控制).....	221
PCON注册.....	32, 81	CLKRCON(参考时钟控制).....	72
PICSTART Plus开发编程器.....	370	CMOUT(比较器输出).....	166
PIE1注册.....	32, 90	CMxCON0(Cx控制).....	165
PIE2注册.....	91	CMxCON1(Cx控制1).....	166
引脚描述		配置字1.....	50
PIC16F / LF1826 / 27.....	13, 15	配置字2.....	52

CPSCON0 (电容式感应控制注册0)	313	重置指令	78
CPSCON1 (电容式感应控制寄存器1)	314	重置	75
DACCON0	151	相关注册	82
DACCON1	151	修订记录	387
EEADRL (EEPROM地址)	114	小号	
EECON1 (EEPROM控制1)	115	直通电流	217
EECON2 (EEPROM控制2)	116	软件模拟器 (MPLAB SIM)	368
EEDATH (EEPROM数据)	114	SPBRG注册	34
EEDATL (EEPROM数据)	114	SPBRGH注册	291
FVRCON	132	SPBRGL注册	291
INTCON (中断控制)	89	特殊事件触发器	137
IOCAF (电平变化中断PORTA标志)	128	特殊功能寄存器 (SFR)	31
IOCAN (电平变化中断PORTA负边缘)	128	SPI模式 (MSSPx)	
IOCAP (中断PORTA正边缘)	128	相关注册	236
LATA (数据锁存PORTA)	122	SPI时钟	232
LATC (数据锁存PORTC)	125	SR锁存	153
MDCARH (调制高载波控制寄存器)	196	与SR锁存相关的寄存器	157
MDCARL (调制低载波控制寄存器)	197	SRCON0注册	155
MDCON (调制控制寄存器)	194	SRCON1注册	156
MDSRC (调制源控制寄存器)	195	SSP1ADD注册	35
OPTION_REG (选项)	171	SSP1BUF注册	35
OSCCON (振荡器控制)	68	SSP1CON注册	35
OSCSTAT (振荡器状态)	69	SSP1CON2注册	35
OSCTUNE (振荡器调谐)	70	SSP1CON3注册	35
PCON (电源控制寄存器)	81	SSP1MSK注册	35
PCON (电源控制)	81	SSP1STAT注册	35
PIE1 (外设中断使能1)	90	SSPxADD寄存器	278
PIE2 (外设中断使能2)	91	SSPxCON1寄存器	275
PIR1 (外设中断寄存器1)	92	SSPxCON2寄存器	276
PIR2 (外设中断请求2)	93	SSPxCON3寄存器	277
PORTA	121	SSPxMSK注册	278
PORTC	125	SSPxOV	263
PSTRxCON (PWM转向控制)	224	SSPxOV状态标志	263
PWM1CON (增强型PWM控制)	223	SSPxSTAT寄存器	274
RCREG	296	R / W位	242
RCSTA (接收状态和控制)	289	堆栈	43
SPBRGH	291	正在访问	43
SPBRGL	291	重启	45
特殊功能, 摘要	31	堆栈溢出/下溢	78
SRCON0 (SR锁存控制0)	155	状态寄存器	24
SRCON1 (SR锁存控制1)	156	SUBWFB	331
SSPxADD (MSSPx地址和波特率, I2C模式)	278	İ	
SSPxCON1 (MSSPx控制1)	275	T1CON注册	31, 180
SSPxCON2 (MSSPx控制2)	276	T1GCON注册	181
SSPxCON3 (MSSPx控制3)	277	T2CON (Timer2) 寄存器	186
SSPxMSK (MSSPx掩模)	278	T2CON注册	31
SSPxSTAT (MSSPx状态)	274	散热考虑	346
状态	24	Timer0	169
T1CON (Timer1控制)	180	相关注册	171
T1GCON (Timer1门控)	181	操作	169
T2CON	186	规格	354
TRISA (三州PORTA)	121	Timer1	172
TRISC (三州PORTC)	125	相关寄存器	182
TXSTA (发送状态和控制)	288	异步计数器模式	174
WDTCON (看门狗定时器控制)	101	阅读和写作	174
WPUB (弱上拉PORTB)	123	时钟源选择	173
WPUC (弱上拉PORTC)	126	打断	176
重启	329	操作	173
重启	75	睡眠期间的操作	176
		振荡器	174
		Prescaler	174
		规格	354
		Timer1门控	
		选择来源	174

PIC12F / LF1822 / 16F / LF1823

TMR1H注册.....	172	SPI从模式 (CKE = 1)	360
TMR1L注册.....	172	同步接收 (主模式, SREN)	303
Timer2	184	同步传输.....	301
相关寄存器.....	187	同步传输 (通过TXEN)	301
定时器 2/4/6		Timer0和Timer1外部时钟.....	353
相关寄存器.....	187	Timer1递增边沿.....	176
计时器		双速启动.....	65
定时器1		USART同步接收 (主/从)	358
T1CON	180	USART同步传输	
T1GCON	181	(主从)	358
定时器2		从中断唤醒.....	96
T2CON	186	时序图和规格	
时序图		PLL时钟.....	349
A / D转换.....	356	时间参数符号体系.....	347
A / D转换 (睡眠模式)	356	时间要求	
确认序列.....	265	I2C总线数据.....	363
异步接收.....	286	SPI模式.....	361
异步传输.....	282	TMR0注册.....	31
异步传输 (背对背)	282	TMR1H注册.....	31
在正常操作期间自动唤醒位 (WUE) ..	298	TMR1L注册.....	31
自动唤醒位 (WUE) 在睡眠期间.....	298	TMR2注册.....	31
自动波特率校准.....	296	TRIS	332
具有时钟仲裁的波特率发生器.....	258	TRISA注册.....	32, 121
由于启动期间的SDA仲裁而导致BRG复位		TRISC注册.....	32, 125
条件.....	269	双速时钟启动模式.....	64
欠压复位 (BOR)	352	TXREG	281
欠压复位情况.....	77	TXREG注册.....	34
在重复启动条件下的总线冲突		TXSTA注册.....	34, 288
(情况1)	270	BRGH位.....	291
在重复启动条件下的总线冲突		ü	
(案例2)	270	USART	
启动条件下的总线冲突 (SCL = 0)	269	同步主模式	
停止状态下的总线冲突 (情况1)	271	要求, 同步接收.....	358
停止状态下的总线冲突 (情况2)	271	要求, 同步传输.....	358
启动条件下的总线冲突 (仅限SDA)	268	时序图, 同步接收.....	358
总线冲突传输和确认.....	267	时序图, 同步传输... 358	
CLKOUT和I / O	350	V	
时钟同步.....	255	VREF . S E E ADC参考电压	
时钟计时.....	348	w ^	
比较器输出.....	159	休息时醒来.....	297
增强型捕捉/比较/PWM (ECCP)	354	唤醒使用中断.....	96
故障保护时钟监视器 (FSCM)	67	看门狗定时器 (WDT)	78
首次启动位时序.....	259	模式.....	100
全桥PWM输出.....	213	规格.....	353
半桥PWM输出.....	211,217	WCOL	258,261,263,265
I2C总线数据.....	362	WCOL状态标志.....	258,261,263,265
I2C总线启动/停止位.....	361	WDTCON寄存器.....	101
I2C主模式 (7或10位传输)	262	WPUB注册.....	123
I2C主模式 (7位接收)	264	WPUC注册.....	126
I2C停止条件接收或发送模式.....	266	写保护.....	53
INT引脚中断.....	87	WWW地址.....	395
内部振荡器开关时序.....	62	WWW, 在线支持.....	10
PWM自动关闭.....	216		
固件重启.....	216		
PWM方向改变.....	214		
接近100%占空比时的PWM方向改变... 215			
PWM输出 (高电平有效)	209		
PWM输出 (低电平有效)	210		
重复开始条件.....	260		
重置启动程序.....	79		
复位, WDT, OST和上电定时器.....	351		
发送间隔字符序列.....	299		
SPI主模式 (CKE = 1, SMP = 1)	359		
SPI模式 (主模式)	232		
SPI从模式 (CKE = 0)	360		

MICROCHIP网站

Microchip通过我们的WWW网站提供在线支持 www.microchip.com. 这个网站被用作一种手段使文件和信息易于获取。顾客通过使用您最喜爱的互联网访问浏览器，该网站包含以下信息：

- 产品支持 - 数据表和勘误表，应用笔记和示例程序，设计资源，用户指南和硬件支持文件，最新的软件版本和存档软件
- 一般技术支持 - 常见问题问题 (FAQ)，技术支持请求，在线讨论组，Microchip顾问程序成员列表
- Microchip业务 - 产品选择器和订购指南，最新的Microchip新闻稿，研讨会和活动列表，列表Microchip销售办事处，分销商和工厂代表

客户变更通知服务

Microchip的客户通知服务有助于保持客户使用Microchip产品。订购将会收到电子邮件通知变更，更新，修订或与勘误相关的勘误指定的产品系列或感兴趣的开发工具。

要注册，请访问Microchip网站 www.microchip.com，点击客户变更通知并遵循注册说明。

客户支持

Microchip产品的用户可以获得帮助通过几个渠道：

- 分销商或代表
- 当地销售办事处
- 现场应用工程师 (FAE)
- 技术支持
- 开发系统信息行

顾客应该联系其分销商，代表或现场应用工程师 (FAE) 支持。当地的销售办事处也可以提供帮助。顾客销售办事处和地点的清单是包括在本文件的后面。

技术支持可通过网站获得

在：<http://support.microchip.com>

PIC12F / LF1822 / 16F / LF1823

读者反应

我们打算为您提供最好的文档，以确保您的Microchip产品成功使用。
UCT.如果您希望提供您对组织，清晰度，主题以及我们文档的方式的评论
可以更好地为您服务，请致电（480）792-4150将您的意见传真给技术出版物经理。
请列出以下信息，并使用本大纲向我们提供您对本文档的评论。

至： 技术出版物经理

发送的总页数_____

回覆： 阅读器响应

来自名字 _____

公司 _____

地址 _____

城市/州/邮编/国家 _____

电话：（_____）_____ - _____

传真：（_____）_____ - _____

应用程序（可选）：

你想回复吗？ 是 否

设备： PIC12F / LF1822 / 16F / LF1823 文献编号：

DS41413A

问题：

1. 本文档的最佳功能是什么？

2. 本文档如何满足您的硬件和软件开发需求？

3. 你觉得这个文件的组织容易遵循吗？如果不是，为什么？

4. 你认为增加哪些文件可以增强结构和主题？

5. 可以在不影响整体效用的情况下删除文档中的哪些内容？

6. 是否有任何不正确的或误导性的信息（什么和在哪里）？

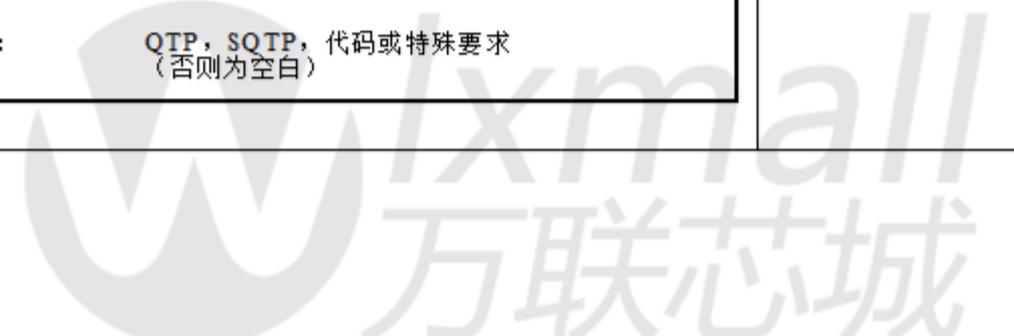
7. 你将如何改进这个文件？

PIC12F / LF1822 / 16F / LF1823

产品识别系统

要订购或获取信息，例如定价或交货，请参考工厂或列出的销售办事处

零件号	X	XX	XXX
设备	温度范围	包	模式
设备： PIC12F1822 (1) , PIC16F1823 (1) , PIC12F1822T (2) ; PIC16F1823T (2) ; VDD范围1.8V至5.5V PIC12LF1822 (1) , PIC16LF1823 (1) , PIC12LF1822T (2) ; PIC16LF1823T (2) ; VDD范围1.8V至3.6V	温度范围： I = -40 C至+85 (产业) E = -40 C至+125 (扩展)	包： MF = 微引线框架 (DFN) 3x3 ML = 微引线框架 (QFN) 6x6 P = 塑料DIP SL = SOIC, 14领先 SN = SOIC, 8个领先 SS = SSOP ST = TSSOP	模式： QTP, SQTP, 代码或特殊要求 (否则为空白)
例子： 一个 PIC12F1822 - I / ML 301 = 工业温度, QFN 封装, 扩展VDD限制, QTP模式 # 301. b) PIC16F1823 - I / P = 工业温度, PDIP 包, 扩展VDD限制. PIC16F1823 - E / SS = 扩展温度, SSOP 封装, 正常VDD限制.			
注1： F = 宽电压范围 LF = 标准电压范围 2： T = 在磁带和卷轴SOIC, SSOP, TSSOP和QFN封装.			


 万联芯城
www.wlxmall.com



WORLDWIDE SALES AND SERVICE

美洲

公司总部企业办公室
西钱德勒大道2355号
Chandler, AZ 85224-6199
电话: 480-792-7200
传真: 480-792-7277
技术支持:
<http://support.microchip.com>
网址:
www.microchip.com

亚特兰大

德卢斯, 乔治亚州
电话: 678-957-9614
传真: 678-957-1455

波士顿

韦斯特伯鲁, MA
电话: 774-760-0087
传真: 774-760-0088

芝加哥

伊塔斯卡, 伊利诺伊州
电话: 630-285-0071
传真: 630-285-0075

克利夫兰

独立, 俄亥俄州
电话: 216-447-0464
传真: 216-447-0643

达拉斯

Addison, TX
电话: 972-818-7423
传真: 972-818-2924

底特律

密歇根州法明顿希尔斯
电话: 248-538-2250
传真: 248-538-2260

科科莫

Kokomo, IN
电话: 765-864-8360
传真: 765-864-8387

洛杉矶

Mission Viejo, CA
电话: 949-462-9523
传真: 949-462-9608

圣克拉拉

加利福尼亚州圣克拉拉市
电话: 408-961-6444
传真: 408-961-6445

多伦多

密西沙加, 安大略,
加拿大
电话: 905-673-0699
传真: 905-673-6509

亚太

亚太办事处

套房3707-14,37楼
第六座, 门户
九龙海港城
香港
电话: 852-2401-1200
传真: 852-2401-3431

澳大利亚 - 悉尼

电话: 61-2-9868-6733
传真: 61-2-9868-6755

中国 - 北京

电话: 86-10-8528-2100
传真: 86-10-8528-2104

中国 - 成都

电话: 86-28-8665-5511
传真: 86-28-8665-7889

中国 - 重庆

电话: 86-23-8980-9588
传真: 86-23-8980-9500

中国 - 香港特区

电话: 852-2401-1200
传真: 852-2401-3431

中国 - 南京

电话: 86-25-8473-2460
传真: 86-25-8473-2470

中国 - 青岛

电话: 86-532-8502-7355
传真: 86-532-8502-7205

中国 - 上海

电话: 86-21-5407-5533
传真: 86-21-5407-5066

中国 - 沈阳

电话: 86-24-2334-2829
传真: 86-24-2334-2393

中国 - 深圳

电话: 86-755-8203-2660
传真: 86-755-8203-1760

中国 - 武汉

电话: 86-27-5980-5300
传真: 86-27-5980-5118

中国 - 西安

电话: 86-29-8833-7252
传真: 86-29-8833-7256

中国 - 厦门

电话: 86-592-2388138
传真: 86-592-2388130

中国 - 珠海

电话: 86-756-3210040
传真: 86-756-3210049

亚太

印度 - 班加罗尔

电话: 91-80-3090-4444
传真: 91-80-3090-4123

印度 - 新德里

电话: 91-11-4160-8631
传真: 91-11-4160-8632

印度 - 浦那

电话: 91-20-2566-1512
传真: 91-20-2566-1513

日本 - 横滨

电话: 81-45-471-6166
传真: 81-45-471-6122

韩国 - 大邱

电话: 82-53-744-4301
传真: 82-53-744-4302

韩国 - 首尔

电话: 82-2-554-7200
传真: 82-2-558-5932或
82-2-558-5934

马来西亚 - 吉隆坡

电话: 60-3-6201-9857
传真: 60-3-6201-9859

马来西亚 - 檳城

电话: 60-4-227-8870
传真: 60-4-227-4068

菲律宾 - 马尼拉

电话: 63-2-634-9065
传真: 63-2-634-9069

新加坡

电话: 65-6334-8870
传真: 65-6334-8850

台湾 - 新竹

电话: 886-3-6578-300
传真: 886-3-6578-370

台湾 - 高雄

电话: 886-7-536-4818
传真: 886-7-536-4803

台湾 - 台北

电话: 886-2-2500-6610
传真: 886-2-2508-0102

泰国 - 曼谷

电话: 66-2-694-1351
传真: 66-2-694-1350

欧洲

奥地利 - 韦尔斯

电话: 43-7242-2244-39
传真: 43-7242-2244-393

丹麦 - 哥本哈根

电话: 45-4450-2828
传真: 45-4485-2829

法国 - 巴黎

电话: 33-1-69-53-63-20
传真: 33-1-69-30-90-79

德国 - 慕尼黑

电话: 49-89-627-144-0
传真: 49-89-627-144-44

意大利 - 米兰

电话: 39-0331-742611
传真: 39-0331-466781

荷兰 - Druenen

电话: 31-416-690399
传真: 31-416-690340

西班牙 - 马德里

电话: 34-91-708-08-90
传真: 34-91-708-08-91

英国 - 沃金厄姆

电话: 44-118-921-5869
传真: 44-118-921-5820

01/05/10