

产品特性

- 栅极驱动器 (GATE DRIVER):
 - 内部集成 45V 三相半桥高边和低边驱动器
 - 内置了死区时间
 - 内置直通保护
 - 高边和低边驱动器内置欠压锁定
 - 兼容 3.3V, 5V, 15V 三种逻辑电平
 - ENB 引脚控制进入到待机模式
 - 驱动器汲出/汲入电流: 1A/1A
 - 死区时间: 0.5 μ s(typ.)
 - 优秀 dv/dt 共模噪声消除电路
 - 具有负瞬态电压忍受能力
 - 低 di/dt 栅极驱动特性, 更好的 EMI 性能
- 线性稳压器 (LDO):
 - 低功耗: 2.5 μ A(Typ.)
 - 最大输出电流: 10mA
 - 低漏电压: 200mV@50mA (Vout=5V)
 - 电压输入范围: 5.5V~25V
 - 输出电压范围: 5.0V
 - 高精度: $\pm 2\%$
 - 输出电流限制: 10mA
- 48MHz Cortex-M0+ 32 位 CPU 平台
- HC32F030 系列具有灵活的功耗管理系统
 - 5 μ A@3V 深度睡眠模式: 所有时钟关闭, 上电复位有效, IO 状态保持, IO 中断有效, 所有寄存器, RAM 和 CPU 数据保存状态时的功耗
 - 12 μ A@32.768kHz 低速工作模式: CPU 和外设运行, 从 flash 运行程序
 - 35 μ A/MHz@3V@24MHz 睡眠模式: CPU 停止, 外设运行, 主时钟运行
 - 130 μ A/MHz@3V@24MHz 工作模式: CPU 和外设运行, 从 flash 运行程序
 - 4 μ s 唤醒时间, 使模式切换更加灵活高效, 系统反应更为敏捷
- 64K 字节 Flash 存储器, 具有擦写保护功能
- 8K 字节 RAM 存储器, 附带奇偶校验, 增强系统的稳定性
- 通用 I/O 引脚 (23IO)
- 时钟、晶振
 - 外部高速晶振 4MHz~32MHz
 - 内部高速时钟 4/8/16/22.12/24MHz
 - 内部低速时钟 32.8 / 38.4KHz
 - PLL 时钟 8MHz~48MHz
 - 硬件支持内外时钟校准和监控
- 定时器/计数器
 - 3 个 1 通道互补通用 16 位定时器
 - 1 个 3 通道互补输出 16 位定时器
 - 3 个高性能 16 位定时器/计数器, 支持 PWM 互补, 死区保护功能
 - 1 个可编程 16 位定时器 PCA, 支持捕获比较, PWM 输出
 - 1 个 20 位可编程看门狗电路, 内建专用 10kHz 振荡器提供 WDT 计数
- 通讯接口
 - 2 路 UART 标准通讯接口
 - 2 路 SPI 标准通讯接口
 - 2 路 I2C 标准通讯接口
- 蜂鸣器频率发生器, 支持互补输出
- 硬件 CRC-16/32 模块
- 硬件 32 位除法器
- AES-128 硬件协处理器
- TRNG 真随机数发生器
- 2 通道 DMA
- 全球唯一 10 字节 ID 号
- 16 路 12 位 1Msps 采样的高速高精度 SARADC, 内置运放, 可测量外部微弱信号
- 集成多功能运算放大器
- 集成 6 位 DAC 和可编程基准输入的 2 路电压比较器 VC
- 集成低电压侦测器 LVD, 可配置 16 阶比较电平, 可监控端口电压以及电源电压
- SWD 调试解决方案, 提供全功能调试器
- MCU 工作条件: -40~85 $^{\circ}$ C, 1.8~5.5V
- 封装形式: QFN48

支持型号

HCM3043-QFN48

声 明

- 小华半导体有限公司（以下简称：“XHSC”）保留随时更改、更正、增强、修改小华半导体产品和/或本文档的权利，恕不另行通知。用户可在下单前获取最新相关信息。XHSC 产品依据购销基本合同中载明的销售条款和条件进行销售。
- 客户应针对您的应用选择合适的 XHSC 产品，并设计、验证和测试您的应用，以确保您的应用满足相应标准以及任何安全、安保或其它要求。客户应对此独自承担全部责任。
- XHSC 在此确认未以明示或暗示方式授予任何知识产权许可。
- XHSC 产品的转售，若其条款与此处规定不同，XHSC 对此类产品的任何保修承诺无效。
- 任何带有“®”或“™”标识的图形或字样是 XHSC 的商标。所有其他在 XHSC 产品上显示的产品或服务名称均为其各自所有者的财产。
- 本通知中的信息取代并替换先前版本中的信息。

©2023 小华半导体有限公司 - 保留所有权利

目 录

产品特性	1
声 明	2
目 录	3
1 简介	5
2 产品阵容	19
2.1 产品名称	19
2.2 功能	20
3 引脚配置	21
4 引脚功能说明	22
5 框图	30
5.1 MCU 功能模块	31
5.2 Gate Driver 功能模块	32
5.3 LDO 功能模块	33
6 存储区映射图	34
7 电气特性	36
7.1 测试条件	36
7.1.1 最小和最大数值	36
7.1.2 典型数值	36
7.1.3 供电方案	37
7.2 绝对最大额定值	38
7.2.1 Gate Driver	38
7.2.2 LDO	38
7.2.3 MCU	39
7.3 工作条件	41
7.3.1 通用工作条件	41
7.3.2 上电和掉电时的工作条件	41
7.3.3 内嵌复位和 LVD 模块特性	42
7.3.4 内置的参考电压	44
7.3.5 Gate Driver 动态电学参数	44
7.3.6 Gate Driver 静态电学特性参数	45
7.3.7 LDO 典型参数	46
7.3.8 MCU 供电电流特性	48
7.3.9 从低功耗模式唤醒的时间	53
7.3.10 外部时钟源特性	53
7.3.11 内部时钟源特性	55
7.3.12 PLL 特性	56
7.3.13 存储器特性	56
7.3.14 MCU EFT 特性	56
7.3.15 MCU ESD 特性	57
7.3.16 I/O 端口特性	57

7.3.17 RESETB 引脚特性	60
7.3.18 ADC 特性.....	60
7.3.19 VC 特性	63
7.3.20 OPA 特性	64
7.3.21 TIM 定时器特性.....	65
7.3.22 通信接口	67
8 封装信息.....	71
8.1 封装尺寸	71
8.2 焊盘示意图	72
8.3 丝印说明	73
8.4 封装热阻系数	74
9 订购信息.....	75
10 版本记录 & 联系方式.....	76

1 简介

HCM3043 使用高性能 32 位微控制器(MCU)，内嵌三相半桥栅极驱动器和线性稳压器。MCU 集成 12 位 1Msps 高精度 SARADC 以及集成了比较器、运放、内置高性能 PWM 定时器、多路 UART、SPI、I2C 等丰富的通讯外设，内建 AES、TRNG 等信息安全模块，具有高整合度、高抗干扰、高可靠性的特点。MCU 内核采用 Cortex-M0+ 内核，配合成熟的 Keil & IAR 调试开发软件，支持 C 语言及汇编语言，汇编指令。

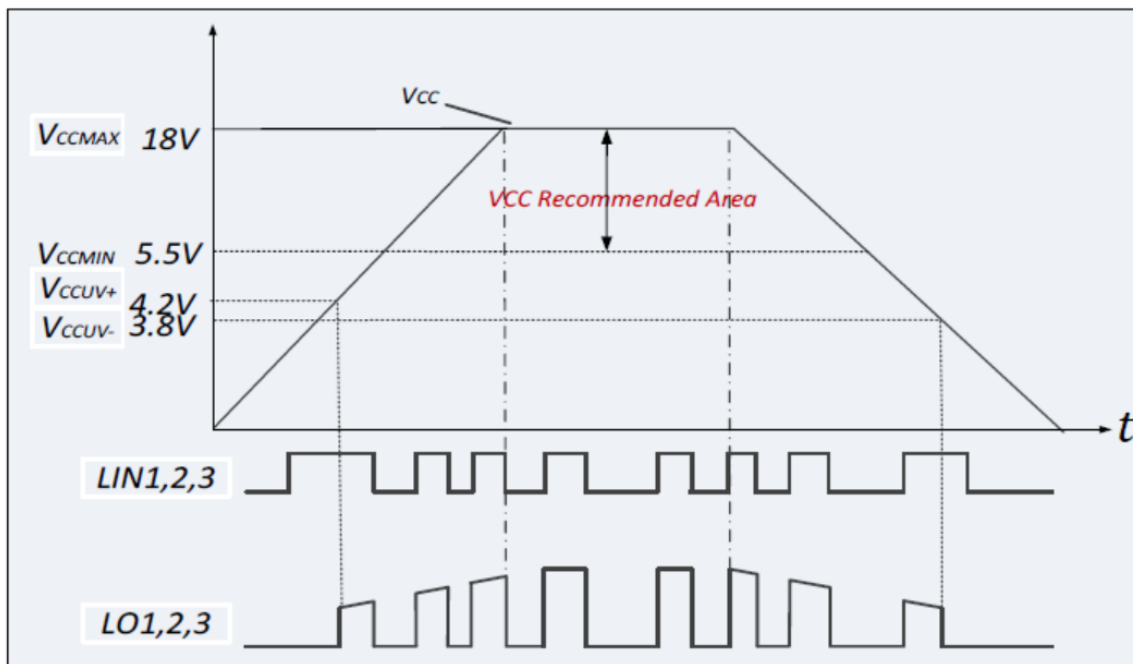
内建 LDO 线性稳压器提供 5V 电压，适合为 MCU 和外部组件供电。HCM3043 产品 LDO 输入电压为 5.5V ~ 25V，Gate Driver 最大汲出/汲入电流为 1.0A，三相半桥栅极驱动器内置了死区时间和上下管直通保护，非常有效地阻止半桥电路损坏。为了防止因芯片工作在较低的电源电压而对功率管产生损害，芯片内部集成了欠压锁定电路来阻止该现象发生。先进的高压 BCD 制程和内置共模噪声消除技术使得高边驱动器在高 dv/dt 噪声环境能稳定工作，并且使芯片具有宽范的负瞬态电压忍受能力。为了延长电池的使用时间，可以通过对 ENB 引脚的控制使芯片能进入到低消耗电流的待机模式。

通用 MCU 典型应用

- 电动工具
- 手持式吸尘器
- 扫地机器人
- 其他电机类应用

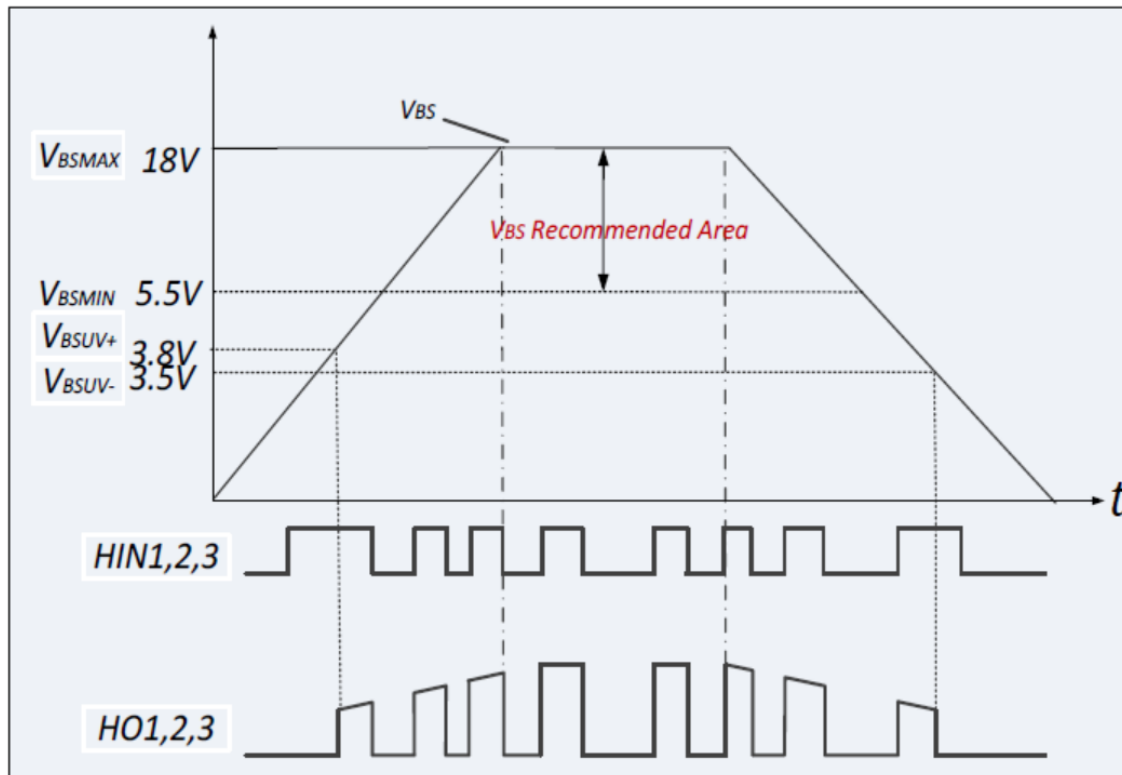
Gate Driver 低边电源 VCC_DRIVER 和欠压锁定 (UVLO)

VCC_DRIVER 为低边电路电源供应端，能为输入逻辑电路和低边输出功率级工作提供所需的驱动能量。内置的欠压锁定电路能保证芯片工作在足够高的电源电压范围，进而防止由于低驱动电压所产生的热耗散对 MOSFET/IGBT 造成损害。如下图所示，当 VCC 上升并超过阈值 VCCUV+ = 4.2V 后，低边控制电路解锁并开始工作，LO 开始输出；反之，VCC 下降并低于阈值电压 VCCUV- = 3.8 V 后，低边电路锁定，芯片停止工作，LO 停止输出。VCC 工作电压范围建议为 10V~18V。



高边电源 VBS (VB1-VS1, VB2-VS2, VB3-VS3) 和欠压锁定 (UVLO)

VBS 电源为高边电路供电电源，其中 VBS1(VB1-VS1), VBS2(VB2-VS2)和 VBS3(VB3-VS3) 分别对应相 1, 相 2 和相 3 高边驱动电源。由浮动电源 VBS 供电的整体高边电路以地 VSS_DRIVER 为参考点，并跟随外部功率管 MOSFET/IGBT 的源/发射极电压，在地线-母线电压之间摆动。由于高边电路具有低静态电流消耗，因此整个高边电路可以由与 VCC_DRIVER 连接的自举电路技术供电，并且只需一个较小的电容就能维持驱动功率管所需电压。如下图所示，高边电源 VBS 的欠压锁定类似于低边 VCC_DRIVER 电源，VBS 工作电压范围建议在 10V~18V。



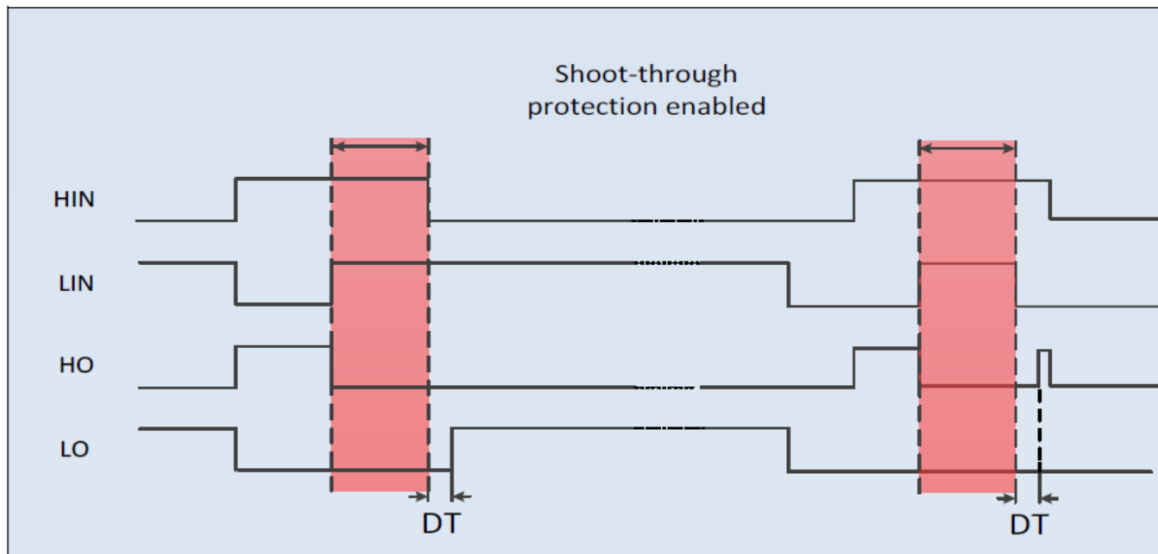
低边和高边逻辑输入控制: HIN&LIN (HIN1,2,3/LIN1,2,3)

为了更好兼容各类控制器，该芯片特别地将 6 个输入施密特反相器的阈值调整到最低可以兼容 3.3V 的 LSTTL 和 CMOS 逻辑电平。内置施密特反相器和先进脉冲滤波器更加有效地屏蔽非正常的输入短脉冲信号，大幅提升系统的对干扰免疫力和可靠性。每个逻辑输入端在芯片内部都预置 $100K\Omega$ 的下拉电阻，保证在焊接（虚焊）和输入非有效连接等异常情况下能提供关断功率管控制讯号。输入脉冲宽度尽量不低于 300ns，以保证正确的输入和输出关系。.

功率管直通保护（SHOOT-THROUGH PREVENTION）

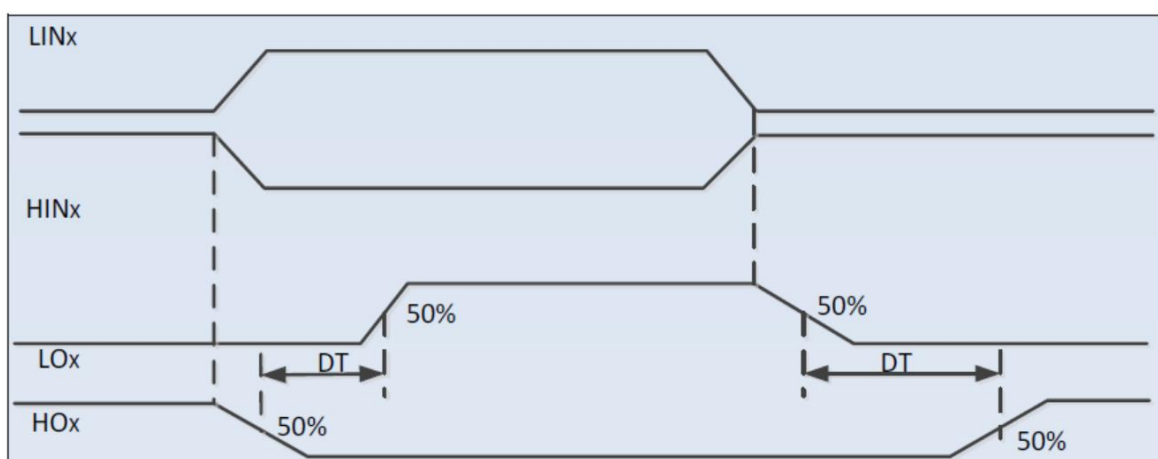
芯片内部配备了专门用于防止功率管直通的保护电路，能有效地防止高边和低边输入讯号受到共模干扰时造成的功率管损害。下图展示了直通保护电路如何保护功率管的过程。功率管直通意味着同一个半桥中的高边栅极驱动器输出 HO 和低边栅极驱动器输出 LO 同时为“高”，这时会有非常大的有害电流同时流过上下边功率管，并伴有较大的功率损耗产生，严重时直接损坏功率管。如下图所示，当同一相的低边输入 LIN 和高边输入 HIN 同时为“高”时，内部保护电路将驱动器输出 HO 和 LO 拉至“低”，有效关断功率管。当其中一个输入信号变为“低”时，驱动器输出需要经过一个死区时间的延时才能输出“高”。该措施避免了有害短输入脉冲造成的功率管开关过度状态，有效地减小损耗，降低

功率管损坏的风险。



死区时间（DEAD TIME）

芯片内部设置了固定的死区时间保护电路。在死区时间内，高边和低边驱动器输出均被设定为“低”。所设定的死区时间必须在确保一个功率管有效关断之后，再开启另外一个功率管，这样防止产生上下管直通现象。如果由逻辑输入设定的外部死区时间小于内部最小死区时间，则驱动器输出的死区时间为芯片内部设定的死区时间；一旦由逻辑输入设定的外部死区时间大于芯片内部设定死区时间，则以逻辑输入设定的外部死区时间为驱动器输出死区时间。下图描述了死区时间、输入信号和驱动器输出信号的时序关系。



栅极驱动器 栅极驱动器 (HO1,2,3/ LO1,2,3)

低边和高边驱动器以电压脉冲输出为其工作方式，特别适合于功率 MOSFET 和 IGBT 的驱动。低边驱动器输出 (LO1、2、3) 分别由各自对应的低边逻辑输入确定 (LIN1、2、3)，同样，高边驱动器输出 (HO1、2、3) 则分别由各自对应的高边逻辑输入确定 (HIN1、2、3)。特别注意的是，在高边电源 VBS 欠压锁定解锁之后，需要一个新的高边逻辑输入上升沿来重新激发对应的高边输出驱动器并输出为“高”；而低边则在 VCC 电源欠压锁定解锁之后，低边驱动器直接输出与各自低边输入信号相对应的状态，而不会遇到像高边驱动器那样的问题。

待机模式 (STANDBY MODE)

该芯片专门预留一个待机模式使能引脚 ENB。通过控制该引脚状态，可以使得芯片进入到消耗非常低静态电流的待机模式。ENB 逻辑输入电平兼容 3.3V/5V 的逻辑电平，能更广泛接受来自控制器输出的控制信号。如果 ENB 脚的电平被设定为“高”，芯片立即被迫进入到待机模式，这时所有的驱动器被强制为“低”，不再受输入逻辑控制；此时仅消耗典型值为 46uA 的静态电流。当 ENB 脚从“高”转变为“低”时，芯片需要等待典型值约为 3s 的延时后才能从待机模式恢复到正常工作状态，各个驱动器输出各自逻辑输入所确定的状态。为了降低输入偏置电流，在 ENB 脚到地 VSS_DRIVER 之间配置了足够大的下拉电阻，100kΩ。

MCU 32 位 CORTEX M0+ 内核

ARM® Cortex®-M0+ 处理器源于 Cortex-M0，包含了一颗 32 位 RISC 处理器，运算能力达到 0.95 Dhrystone MIPS/MHz。同时加入了多项全新设计，改进调试和追踪能力、减少每条指令循环 (IPC) 数量和改进 Flash 访问的两级流水线等，更纳入了节能降耗技术。Cortex-M0+ 处理器全面支持已整合 Keil & IAR 调试器。

Cortex-M0+ 包含了一个硬件调试电路，支持 2-pin 的 SWD 调试界面。

ARM Cortex-M0+ 特性：

指令集	Thumb / Thumb-2
流水线	2级流水线
性能效率	2.46 CoreMark / MHz
性能效率	0.95 DMIPS / MHz in Dhrystone
中断	32个快速中断
中断优先级	可配置4级中断优先级
增强指令	单周期32位乘法器

调试	Serial-wire 调试端口，支持4个硬中断（break point）以及2个观察点（watch point）
----	---

64K Byte FLASH

内建全集成 FLASH 控制器，无需外部高压输入，由全内置电路产生高压来编程。支持 ISP、IAP、ICP 功能。

8K Byte RAM

根据客户选择不同的功耗模式，RAM 数据都会被保留。自带硬件奇偶校验位，万一数据被意外破坏，在数据被读取时，硬件电路会立刻产生中断，保证系统的可靠性。

时钟系统

一个频率为 4M~24MHz 可配置的高精度内部时钟 RCH。在配置 24MHz 下，从深度休眠模式到工作模式的唤醒时间为 4us，全电压全温度范围内的频率偏差小，可以不外接昂贵的高频晶体。

一个频率为 4M~32MHz 的外部晶振 XTH。

一个频率为 32.8/38.4kHz 的内部时钟 RCL。

一个频率为 8M~48MHz 输出的 PLL。

工作模式

- 1) 运行模式(Active Mode): CPU 运行，周边功能模块运行。
- 2) 休眠模式(Sleep Mode): CPU 停止运行，周边功能模块运行。
- 3) 深度休眠模式(Deep sleep Mode): CPU 停止运行，高速时钟停止，部分功能模块运行。

通用 IO 端口

最多可提供 23 个 GPIO 端口，其中部分 GPIO 与模拟端口复用。每个端口由独立的控制寄存器位来控制，支持 FAST IO。支持边沿触发中断和电平触发中断，可从各种深度休眠模式下把 MCU 唤醒到工作模式。支持位置位，位清零，位置位清零操作。支持 Push-Pull CMOS 推挽输出、Open-Drain 开漏输出。内置上拉电阻、下拉电阻，带有施密特触发器输入滤波功能。输出驱动能力可配置，最大支持 12mA 的电流驱动能力。23 个通用 IO 可支持外部异步中断。

中断控制器

Cortex-M0+处理器内置了嵌套向量中断控制器（NVIC），支持最多 32 个中断请求（IRQ）输入；有四个中断优先级，可处理复杂逻辑，能够进行实时控制和中断处理。

32 个中断入口向量地址，分别为：

中断向量号	中断来源
[0]	GPIO_PA
[1]	GPIO_PB
[2]	GPIO_PC
[3]	GPIO_PD
[4]	DMA
[5]	TIM3
[6]	UART0
[7]	UART1
[8]	-
[9]	-
[10]	SPI0
[11]	SPI1
[12]	I2C0
[13]	I2C1
[14]	TIM0
[15]	TIM1
[16]	TIM2
[17]	-
[18]	TIM4
[19]	TIM5
[20]	TIM6
[21]	PCA
[22]	WDT
[23]	-
[24]	ADC
[25]	-
[26]	VC0
[27]	VC1
[28]	LVD
[29]	-
[30]	RAM FLASH
[31]	CLK TRIM

复位控制器

本产品具有 7 个复位信号来源，每个复位信号可以让 CPU 重新运行，绝大多数寄存器会被重新复位，程序计数器 PC 会复位指向起始地址。

	复位来源
[0]	上电掉电复位 POR BOR
[1]	外部 Reset Pin 复位
[2]	WDT 复位
[3]	PCA 复位
[4]	Cortex-M0+ LOCKUP 硬件复位
[5]	Cortex-M0+ SYSRESETREQ 软件复位
[6]	LVD 复位

DMAC

DMAC（直接内存访问控制器）功能块可以不通过 CPU 高速传输数据。使用 DMAC 能提高系统性能。

定时器/计数器

类型	名称	位宽	预除频	计数方向	PWM	捕获	互补输出
通用定时器	TIM0	16/32	1/2/4/8/16 32/64/256	上计数/ 下计数/ 上下计数	2	2	1
	TIM1	16/32	1/2/4/8/16/ 32/64/256	上计数/ 下计数/ 上下计数	2	2	1
	TIM2	16/32	1/2/4/8/16/ 32/64/256	上计数/ 下计数/ 上下计数	2	2	1
	TIM3	16/32	1/2/4/8/16/ 32/64/256	上计数/ 下计数/ 上下计数	6	6	3
可编程计数阵列	PCA	16	2/4/8/16/32	上计数	5	5	无
高级定时器	TIM4	16	1/2/4/8/16/ 64/256/1024	上计数/ 下计数/ 上下计数	2	2	1
	TIM5	16	1/2/4/8/16/ 64/256/1024	上计数/ 下计数/ 上下计数	2	2	1
	TIM6	16	1/2/4/8/16/ 64/256/1024	上计数/ 下计数/	2	2	1

				上下计数			
--	--	--	--	------	--	--	--

通用定时器包含四个定时器 TIM0/1/2/3。

通用定时器特性：

- PWM 独立输出，互补输出
- 捕获输入
- 死区控制
- 刹车控制
- 边沿对齐、对称中心对齐与非对称中心对齐 PWM 输出
- 正交编码计数功能
- 单脉冲模式
- 外部计数功能

TIM0/1/2 功能完全相同。TIM0/1/2 是同步定时/计数器，可以作为 16 位自动重载功能的定时/计数器，也可以作为 32 位无重载功能的定时/计数器。TIM0/1/2 每个定时器都具有 2 路捕获比较功能，可以产生 2 路 PWM 独立输出或 1 组 PWM 互补输出。具有死区控制功能。

TIM3 是多通道的通用定时器,具有 TIM0/1/2 的所有功能，可以产生 3 组 PWM 互补输出或 6 路 PWM 独立输出，最多 6 路输入捕获。具有死区控制功能。

PCA(可编程计数器阵列 Programmable Counter Array)支持最多 5 个 16 位的捕获/比较模块。该定时/计数器可用作为一个通用的时钟计数/事件计数器的捕获/比较功能。PCA 的每个模块都可以进行独立编程，以提供输入捕捉，输出比较或脉冲宽度调制。另外模块 4 有额外的看门狗定时器模式。

高级定时器 Advanced Timer 包含三个定时器 TIM4/5/6。TIM4/5/6 是功能相同的高性能计数器，可用于计数产生不同形式的时钟波形,1 个定时器可以产生互补的一对 PWM 或者独立的 2 路 PWM 输出，可以捕获外界输入进行脉冲宽度或周期测量。

Advanced Timer 基本的功能及特性如表所示：

波形模式	锯齿波、三角波
基本功能	• 递加、递减计数方向
	• 软件同步
	• 硬件同步
	• 缓存功能
	• 正交编码计数
	• 通用PWM输出
	• 保护机制

	• AOS关联动作
中断类型	计数比较匹配中断
	计数周期匹配中断
	死区时间错误中断

看门狗 WDT

WDT (Watch Dog Timer) 是一个可配置的 20 位定时器，在 MCU 异常的情况下提供复位；内建 10KHz 低速时钟输入作为计数器时钟。调试模式下，可选择暂停或继续运行；只有写入特定序列才能重启 WDT。

通用异步收发器 UART0~UART1

2 路通用异步收发器 (Universal Asynchronous Receiver/Transmitter)，UART0/UART1。

通用 UART 基本功能：

- 半双工和全双工传输
- 8/9-Bit 传输数据长度
- 硬件奇偶校验
- 1/1.5/2-Bit 停止位
- 四种不同传输模式
- 16-Bit 波特率计数器
- 多机通讯
- 硬件地址识别
- DMAC 硬件传输握手
- 硬件流控

同步串行接口 SPI

2 路同步串行接口 (Serial Peripheral Interface)

SPI 基本特性：

- 通过编程可以配置为主机或者从机
- 四线传输方式，全双工通信
- 主机模式 7 种波特率可配置

- 主机模式最大波特率为 1/2 系统时钟
- 从机模式最大波特率为 1/8 系统时钟
- 可配置的串行时钟极性和相位
- 支持中断
- 8 位数据传输，先传输高位后低位
- 支持 DMA 软件/硬件访问

I2C 总线

1 路 I2C (Inter-Integrated Circuit)，支持主从模式。

I2C 基本特性：

- 支持主机发送/接收，从机发送/接收四种工作模式
- 支持标准(100Kbps) / 快速(400Kbps) / 高速(1Mbps) 三种工作速率
- 支持 7 位寻址功能
- 支持噪声过滤功能
- 支持广播地址
- 支持中断状态查询功能

蜂鸣器 Buzzer

4 个通用定时器功能复用输出为 Buzzer 提供可编程驱动频率。该蜂鸣器端口可提供 16mA 的 sink 电流，互补输出，不需要额外的三极管。

时钟校准电路

内建时钟校准电路，可以通过外部精准的晶振时钟校准内部 RC 时钟，亦可使用内部 RC 时钟去检验外部晶振时钟是否工作正常。

时钟校准基本特性：

- 校准模式
- 监测模式
- 32 位参考时钟计数器可加载初值
- 32 位待校准时钟计数器可配置溢出值

- 6 种参考时钟源
- 5 种待校准时钟源
- 支持中断方式

唯一识别号 UID

每颗芯片出厂前具备唯一的 10 字节 设备标识号，包括 wafer lot 信息，以及芯片坐标信息等。UID 地址为：0x00100E74 – 0x00100E7D。

CRC16/32 硬件循环冗余校验码

CRC16 符合 ISO/IEC13239 中给出的多项式 $=X^{16} + X^{12} + X^5 + 1$ 。

CRC32 符合 ISO/IEC13239 中给出的多项式 $= X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$ 。

32 位硬件除法器

HDIV (Hardware Divider) 是一个 32 位有/无符号整数硬件除法器。

HDIV 硬件除法器基本特性：

- 可配置有符号/无符号整数除法计算
- 32 位被除数，16 位除数
- 输出 32 位商和 32 位余数
- 除数为零警告标志位，除法运算结束标志位
- 10 个时钟周期完成一次除法运算
- 写除数寄存器触发除法运算开始
- 读商寄存器/余数寄存器时自动等待计算结束

AES 硬件加密

AES (The Advanced Encryption Standard) 是美国国家标准技术研究所 (NIST) 在 2000 年 10 月 2 日正式宣布的新的数据加密标准。AES 的分组长度固定为 128 位，而密钥长度支持 128。

TRNG 真随机数发生器

TRNG 是一个真随机数发生器，用来产生真随机数。

12 Bit SARADC

单调不失码的 12 位逐次逼近型模数转换器，在 24M ADC 时钟下工作时，采样率达到 1Msps。参考电压可选择片内精准电压（1.5V 或 2.5V）或从外部输入或电源电压。30 个输入通道，包括 24 路外部引脚输入、1 路内部温度传感器电压、1 路 1/3 电源电压、1 路内建 BGR 1.2V 电压、3 路 OPA 输出。内建可配置的输入信号放大器以检测弱信号。

SAR ADC 基本特性：

- 12 位转换精度；
- 1M SPS 转换速度；
- 30 个输入通道，包括 24 路外部引脚输入、1 路内部温度传感器电压、1 路 1/3 AVCC_MCU 电压、1 路内建 BGR 1.2V 电压、3 路 OPA 输出；
- 4 种参考源：AVCC_MCU 电压、ExRef 引脚、内置 1.5V 参考电压、内置 2.5V 参考电压；
- ADC 的电压输入范围：0~Vref；
- 4 种转换模式：单次转换、顺序扫描连续转换、插队扫描连续转换、连续转换累加；
- 输入通道电压阈值监测；
- 软件可配置 ADC 的转换速率；
- 内置信号放大器，可转换高阻信号；
- 支持片内外设自动触发 ADC 转换，有效降低芯片功耗并提高转换的实时性。

电压比较器 VC

芯片引脚电压监测/比较电路。16 个可配置的正外部输入通道，11 个可配置的负外部输入通道；5 个内部负输入通道，包括 1 路内部温度传感器电压、1 路内建 BGR 2.5V 参考电压、1 路内建 BGR 1.2V 电压、1 路 64 阶电阻分压。VC 输出可供通用定时器 TIM0/1/2/3，可编程计数阵列 PCA 捕获、门控、外部计数时钟使用。可根据上升/下降边沿产生异步中断，从低功耗模式下唤醒 MCU。可配置的软件防抖功能。

低电压检测器 LVD

对芯片电源电压或芯片引脚电压进行检测。16 档电压监测值（1.8V ~ 3.3V）。可根据上升/下降边沿产生异步中断或复位。具有硬件迟滞电路和可配置的软件防抖功能。

LVD 基本特性：

- 4 路监测源，AVCC_MCU、PC13、PB08、PB07；
- 16 阶阈值电压，1.8V~3.3V 可选；
- 8 种触发条件，高电平、上升沿、下降沿组合；
- 2 种触发结果，复位、中断；
- 8 阶滤波配置，防止误触发；
- 具备迟滞功能，强力抗干扰。

运放 OPA

OPA 模块可以灵活配置，适用于简易滤波器和 Buffer 应用。内部的一路运放可以配置为反向、同向具有不同增益的组合运放，也可以使用外部电阻进行级联。

嵌入式调试系统

嵌入式调试解决方案，提供全功能的实时调试器，配合标准成熟的 Keil/IAR 等调试开发软件。支持 4 个硬断点以及多个软断点。

在线编程模式

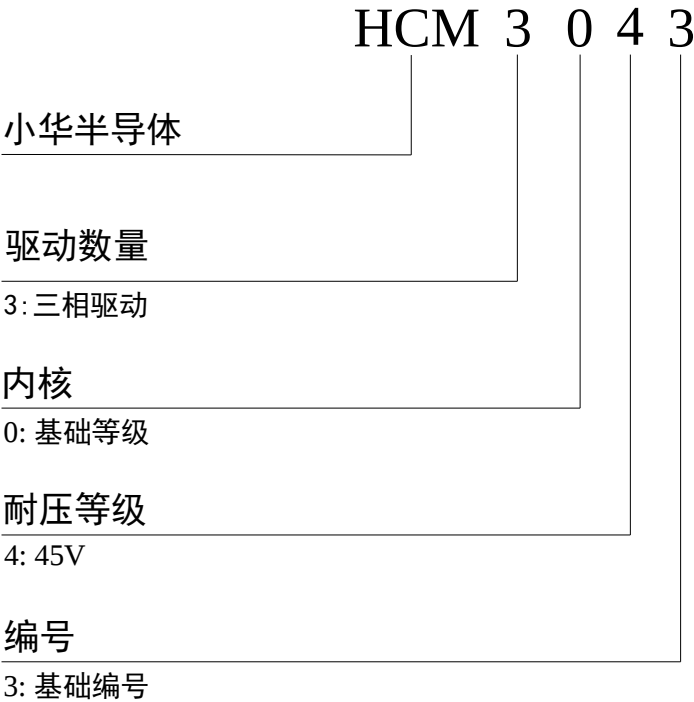
支持在线编程，将 MODE (PD03) 引脚接高电平即可进入 ISP 在线烧录模式。MODE 引脚接低电平进入用户模式。

高安全性

加密型嵌入式调试解决方案，提供全功能的实时调试器。

2 产品阵容

2.1 产品名称

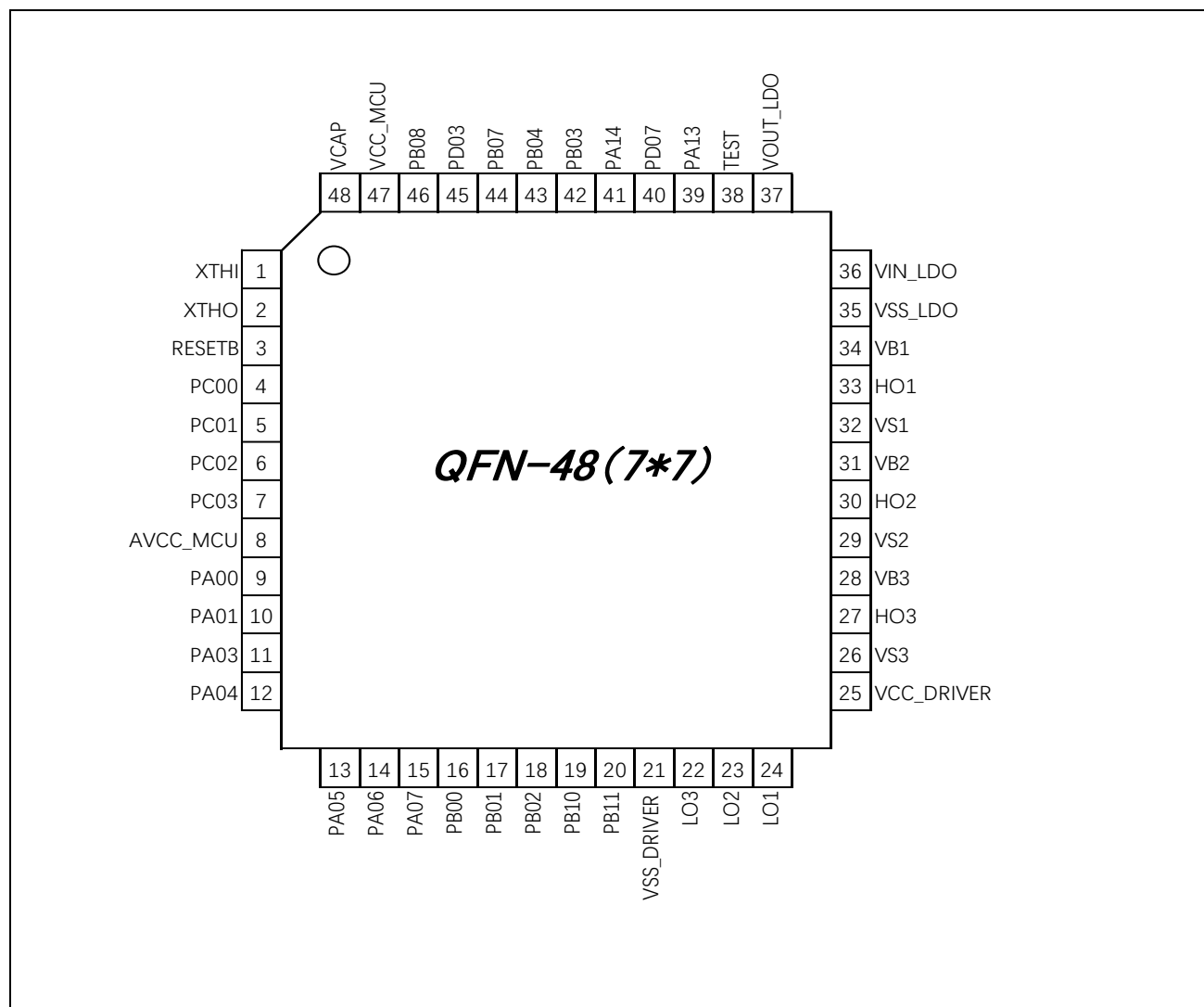


2.2 功能

产品名称		HCM3043
引脚数		48
通用引脚数 GPIO		23
CPU	内核	Cortex M0+
	频率	48MHz
LDO 电源电压范围		5.5V ~25V
Gate Driver 电源电压范围		5.5V ~20V
温度范围		-40°C ~ 85°C
调试功能		串行线调试接口
唯一识别码		支持
多功能串行接口 (UART/SPI/I2C)		UART0/1
		SPI0/1
		I2C0/1
定时器		Timer0/1/2, Timer3, Advanced Timer4/5/6
12 位 A/D 转换器		12bit
模拟电压比较器		VC0/1
端口中断		23
低电压检测复位		1
时钟	内部高速振荡器	IRC4M/8M/16M/22.12M/24M
	内部低速振荡器	IRC32.768K/38.4K
	PLL	8MHz~48MHz
	外部高速晶振振荡器	4M~32M
蜂鸣器		Max 4ch
闪存安全保护		支持
RAM 奇偶校验		支持

3 引脚配置

HCM3043



4 引脚功能说明

48	NAME	DIGITAL	ANALOG
1	XTHI		
2	XTHO		
3	RESETB		
4	PC00	UART1_CTS	AIN10 VC0_INP0 VC1_INN0
5	PC01	TIM5_CHB UART1_RTS	AIN11 VC0_INP1 VC1_INN1
6	PC02	SPI1_MISO	AIN12 VC0_INP2 VC1_INN2
7	PC03	SPI1_MOSI	AIN13 VC0_INP3 VC1_INN3
8	AVCC_MCU		
9	PA00	UART1_CTS TIM0_ETR VC0_OUT TIM1_CHA TIM3_ETR TIM0_CHA	AIN0 VC0_INP4 VC0_INN0 VC1_INP0 VC1_INN4
10	PA01	UART1_RTS TIM0_CHB TIM1_ETR TIM1_CHB HCLK_OUT SPI1_MOSI	AIN1 VC0_INP5 VC0_INN1 VC1_INP1 VC1_INN5
11	PA03	UART1_RXD TIM0_GATE TIM1_CHB TIM2_CHB SPI1_CS	AIN3 VC0_INP7 VC0_INN3 VC1_INP3

		TIM3_CH1A TIM5_CHA	
12	PA04	SPI0_CS UART1_TXD PCA_CH4 TIM2_ETR TIM5_CHA LVD_OUT TIM3_CH2B	AIN4 VC0_INP8 VC0_INN4 VC1_INP4
13	PA05	SPI0_CLK TIM0_ETR PCA_ECI TIM0_CHA TIM5_CHB XTL_OUT XTH_OUT	AIN5 VC0_INP9 VC0_INN5 VC1_INP5
14	PA06	SPI0_MISO PCA_CH0 TIM3_BK TIM1_CHA VC0_OUT TIM3_GATE	AIN6 VC0_INP10 VC0_INN6
15	PA07	SPI0_MOSI PCA_CH1 HCLK_OUT TIM3_CH0B TIM2_CHA VC1_OUT TIM4_CHB	AIN7 VC0_INP11 VC0_INN7
16	PB00	PCA_CH2 TIM3_CH1B TIM5_CHB RCH_OUT RCL_OUT PLL_OUT	AIN8 VC0_INN10 VC1_INN6
17	PB01	PCA_CH3 PCLK_OUT TIM3_CH2B TIM6_CHB	AIN9/EXVREF VC1_INP6 VC1_INN7

18	PB02	PCA_ECI TIM4_CHA TIM1_BK TIM0_BK TIM2_BK	AIN16 VC1_INP7 VC1_INN8 OP2_INN
19	PB10	I2C1_SCL SPI1_CLK TIM1_CHA TIM3_CH1A UART1_RTS	AIN17 VC1_INP8 OP2_INP
20	PB11	I2C1_SDA TIM1_CHB TIM2_GATE TIM6_CHA UART1_CTS	AIN18 OP2_OUT
21	VSS_DRIVER		
22	LO3		相3低边栅极驱动器输出端
23	LO2		相2低边栅极驱动器输出端
24	LO1		相1低边栅极驱动器输出端
25	VCC_DRIVER		
26	VS3		相3高边驱动器浮动电源摆动电压
27	HO3		相3高边驱动器输出端
28	VB3		相 3 高边驱动器浮动电源
29	VS2		相2高边驱动器浮动电源摆动电压
30	HO2		相2高边驱动器输出端
31	VB2		相2高边驱动器浮动电源
32	VS1		相1高边驱动器浮动电源摆动电压

33	HO1		相1高边驱动器输出端
34	VB1		相1高边驱动器浮动电源
35	VSS_LDO		
36	VIN_LDO		
37	VOUT_LDO		
38	TEST		
39	PA13	IR_OUT UART0_RXD LVD_OUT TIM3_ETR SWDIO	
40	PD07	I2C1_SDA UART0_RTS	
41	PA14	UART1_TXD UART0_TXD TIM3_CH2A LVD_OUT RCH_OUT RCL_OUT PLL_OUT SWCLK	
42	PB03	SPI0_CLK TIM0_CHB TIM1_GATE TIM3_CH0A XTL_OUT XTH_OUT	VC1_INN9
43	PB04	SPI0_MISO PCA_CH0 TIM2_BK UART0_CTS TIM2_GATE TIM3_CH0B	VC0_INP12 VC1_INP12 VC1_INN10

44	PB07	I2C0_SDA UART0_RXD TIM2_CHB TIM0_CHB	VC0_INP15 VC1_INP15 LVD_IN2
45	PD03	MODE	
46	PB08	I2C0_SCL TIM1_CHA TIM2_CHA TIM0_GATE TIM3_CH2A UART0_TXD	LVD_IN1
47	VCC_MCU		
48	VCAP		

每个引脚的数字功能由 PSEL 位域进行控制，详见下表。

PSEL	1	2	3	4	5	6	7
PA00	UART1_CTS		TIM0_ETR	VC0_OUT	TIM1_CHA	TIM3_ETR	TIM0_CHA
PA01	UART1_RTS		TIM0_CHB	TIM1_ETR	TIM1_CHB	HCLK_OUT	SPI1_MOSI
PA03	UART1_RXD	TIM0_GATE	TIM1_CHB	TIM2_CHB	SPI1_CS	TIM3_CH1A	TIM5_CHA
PA04	SPI0_CS	UART1_TXD	PCA_CH4	TIM2_ETR	TIM5_CHA	LVD_OUT	TIM3_CH2B
PA05	SPI0_SCK	TIM0_ETR	PCA_ECI	TIM0_CHA	TIM5_CHB	XTL_OUT	XTH_OUT
PA06	SPI0_MISO	PCA_CH0	TIM3_BK	TIM1_CHA	VC0_OUT	TIM3_GATE	
PA07	SPI0_MOSI	PCA_CH1	HCLK_OUT	TIM3_CH0B	TIM2_CHA	VC1_OUT	TIM4_CHB
PA08	UART0_TXD	TIM3_CH0A			TIM1_GATE	TIM4_CHA	TIM3_BK
PA09	UART0_TXD	TIM3_CH1A	TIM0_BK	I2C0_SCL		HCLK_OUT	TIM5_CHA
PA10	UART0_RXD	TIM3_CH2A	TIM2_BK	I2C0_SDA	TIM2_GATE	PCLK_OUT	TIM6_CHA
PA13	IR_OUT	UART0_RXD	LVD_OUT	TIM3_ETR			
PA14	UART1_TXD	UART0_TXD	TIM3_CH2A	LVD_OUT	RCH_OUT	RCL_OUT	PLL_OUT
PB00	PCA_CH2	TIM3_CH1B		TIM5_CHB	RCH_OUT	RCL_OUT	PLL_OUT
PB01	PCA_CH3	PCLK_OUT	TIM3_CH2B	TIM6_CHB			
PB02		PCA_ECI		TIM4_CHA	TIM1_BK	TIM0_BK	TIM2_BK
PB03	SPI0_SCK	TIM0_CHB	TIM1_GATE	TIM3_CH0A		XTL_OUT	XTH_OUT
PB04	SPI0_MISO	PCA_CH0	TIM2_BK	UART0_CTS	TIM2_GATE	TIM3_CH0B	
PB07	I2C0_SDA	UART0_RXD	TIM2_CHB		TIM0_CHB		
PB08	I2C0_SCL	TIM1_CHA		TIM2_CHA	TIM0_GATE	TIM3_CH2A	UART0_TXD
PB10	I2C1_SCL	SPI1_SCK	TIM1_CHA		TIM3_CH1A		UART1_RTS
PB11	I2C1_SDA	TIM1_CHB		TIM2_GATE	TIM6_CHA		UART1_CTS
PB12	SPI1_CS	TIM3_BK		TIM0_BK			TIM6_CHA
PB13	SPI1_SCK	I2C1_SCL	TIM3_CH0B		TIM1_CHA	TIM1_GATE	TIM6_CHB
PB14	SPI1_MISO	I2C1_SDA	TIM3_CH1B	TIM0_CHA			TIM1_BK
PB15	SPI1_MOSI	TIM3_CH2B	TIM0_CHB	TIM0_GATE			
PC00			UART1_CTS				
PC01		TIM5_CHB	UART1_RTS				
PC02	SPI1_MISO						
PC03	SPI1_MOSI						
PD03	MODE						
PD07	I2C1_SDA		UART0_RTS				

模块信号说明

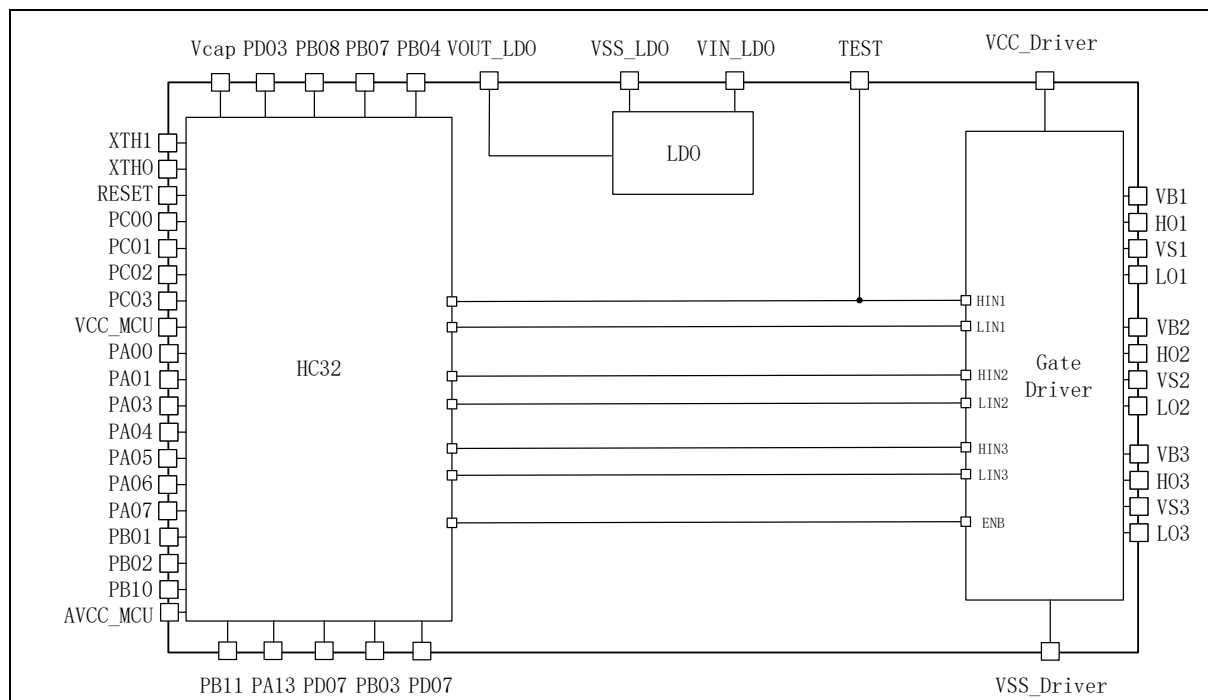
模块	引脚名称	描述
电源	DVCC/VCC_MCU	数字电源
	AVCC_MCU	模拟电源
	DVSS/VSS	数字地
	AVSS	模拟地
	VCAP	LDO内核供电输出（仅限内部电路使用，需外接不小于1uF的去耦电容）
ISP	MODE	MODE (PD03)为高电平进入在线编程模式，通过上位机可以进行在线编程。 MODE (PD03)为低电平为工作模式
ADC	AIN0~AIN1 AIN3~AIN13 AIN16~AIN18	ADC 输入通道0~1, 3~13, 16~18
	ADC_VREF	ADC外部参考电压
	ADC_RDY	ADC Ready输出信号
电压比较VC	VCIN0~1 VCIN3~8 VCIN10	VC 输入0~1, 3~8, 10
	VC0_OUT	VC0比较输出
	VC1_OUT	VC1比较输出
	LVDIN0	电压侦测输入0
	LVDIN1	电压侦测输入1
LVD	LVDIN2	电压侦测输入2
	LVD_OUT	电压侦测输出
OPA x=2	OPx_INN	OPA负端输入
	OPx_INP	OPA正端输入
	OPx_OUT	OPA输出
UART x=0,1	UARTx_TXD	UARTx数据发送端
	UARTx_RXD	UARTx数据接收端
	UARTx_CTS	UARTx CTS
	UARTx_RTS	UARTx RTS
SPI x=0,1	SPIx_MISO	SPI模块主机输入从机输出数据信号
	SPIx_MOSI	SPI模块主机输出从机输入数据信号
	SPIx_SCK	SPI模块时钟信号
	SPIx_CS	SPI 片选
I2C x=0/1	I2Cx_SDA	I2C模块数据信号
	I2Cx_SCL	I2C模块时钟信号
通用定时器	TIMx_CHA	Timer的捕获输入比较输出A

TIMx x=0,1,2	TIMx_CHB	Timer的捕获输入比较输出B
	TIMx_ETR	Timer的外部计数输入信号
	TIMx_GATE	Timer的门控信号
通用定时器 TIM3 y=0,1,2	TIM3_CHyA	Timer的捕获输入比较输出A
	TIM3_CHyB	Timer的捕获输入比较输出B
	TIM3_ETR	Timer的外部计数输入信号
	TIM3_GATE	Timer的门控信号
可编程计数 阵列PCA	PCA_ECI	外部时钟输入信号
	PCA_CH0	捕获输入/比较输出/PWM输出 0
	PCA_CH1	捕获输入/比较输出/PWM输出 1
	PCA_CH2	捕获输入/比较输出/PWM输出 2
	PCA_CH3	捕获输入/比较输出/PWM输出 3
	PCA_CH4	捕获输入/比较输出/PWM输出 4
高级定时器 Advanced Timer	TIM4_CHA	Advanced Timer4 比较输出/捕获输入端A
	TIM4_CHB	Advanced Timer4 比较输出/捕获输入端B
	TIM5_CHA	Advanced Timer5 比较输出/捕获输入端A
	TIM5_CHB	Advanced Timer5 比较输出/捕获输入端B
	TIM6_CHA	Advanced Timer6 比较输出/捕获输入端A
	TIM6_CHB	Advanced Timer6 比较输出/捕获输入端B

注意：

- IO 端口复位为输入高阻状态，休眠模式和深度休眠模式保持之前的端口状态。

5 框图



注:

- VCC_MCU需要与VOUT_LDO相连，为MCU供电。
- PD03为MODE口，GPIO口不包含PD03。
- Gate Driver 温升与MOS管结电容相关，结电容越大，温升越高，在设计时请关注对温升的影响。

5.1 MCU 功能模块

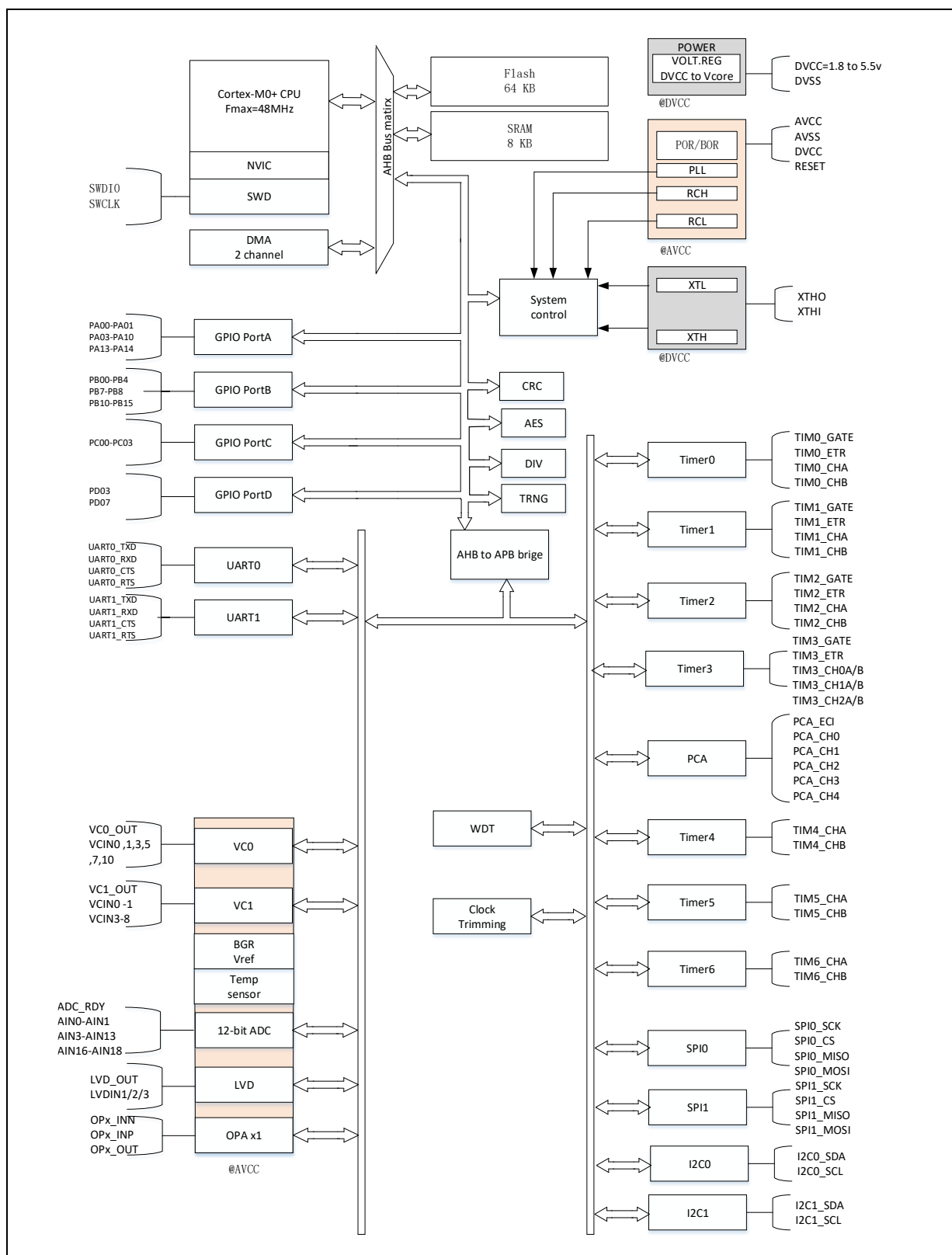
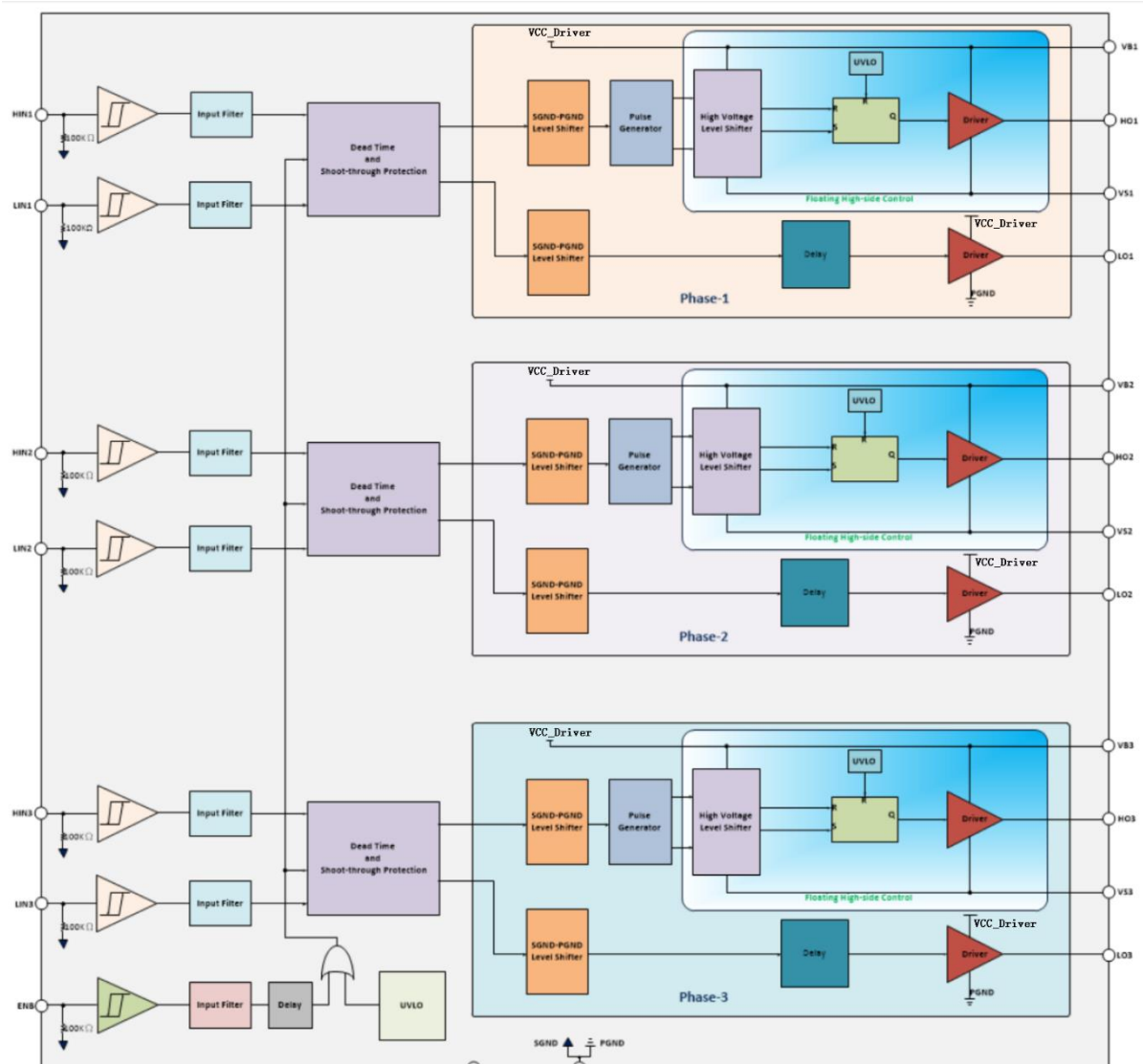
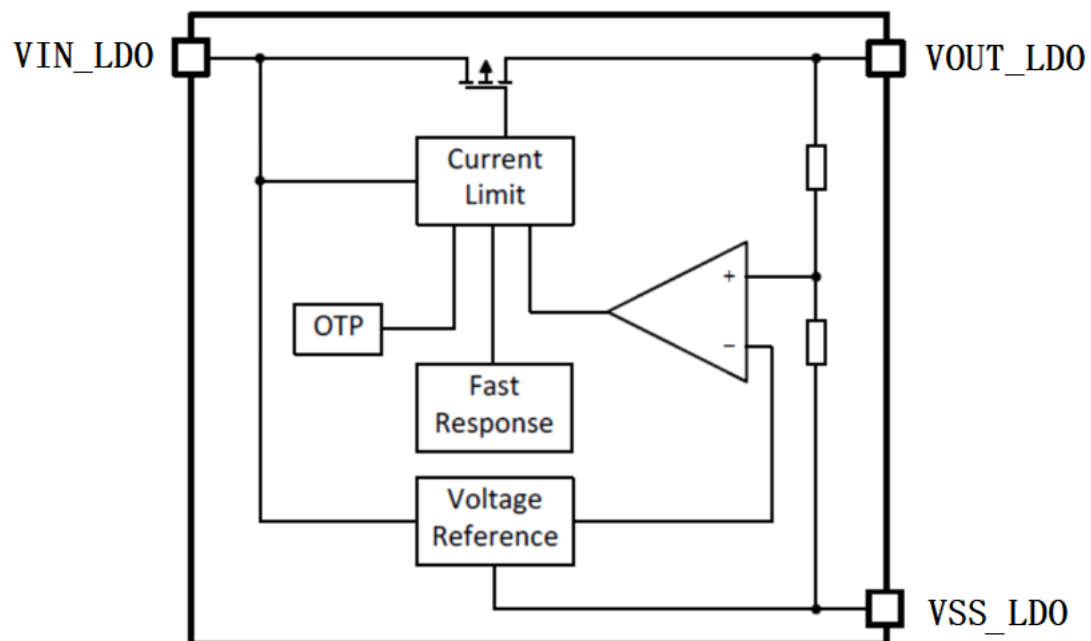


图 5-1 功能模块

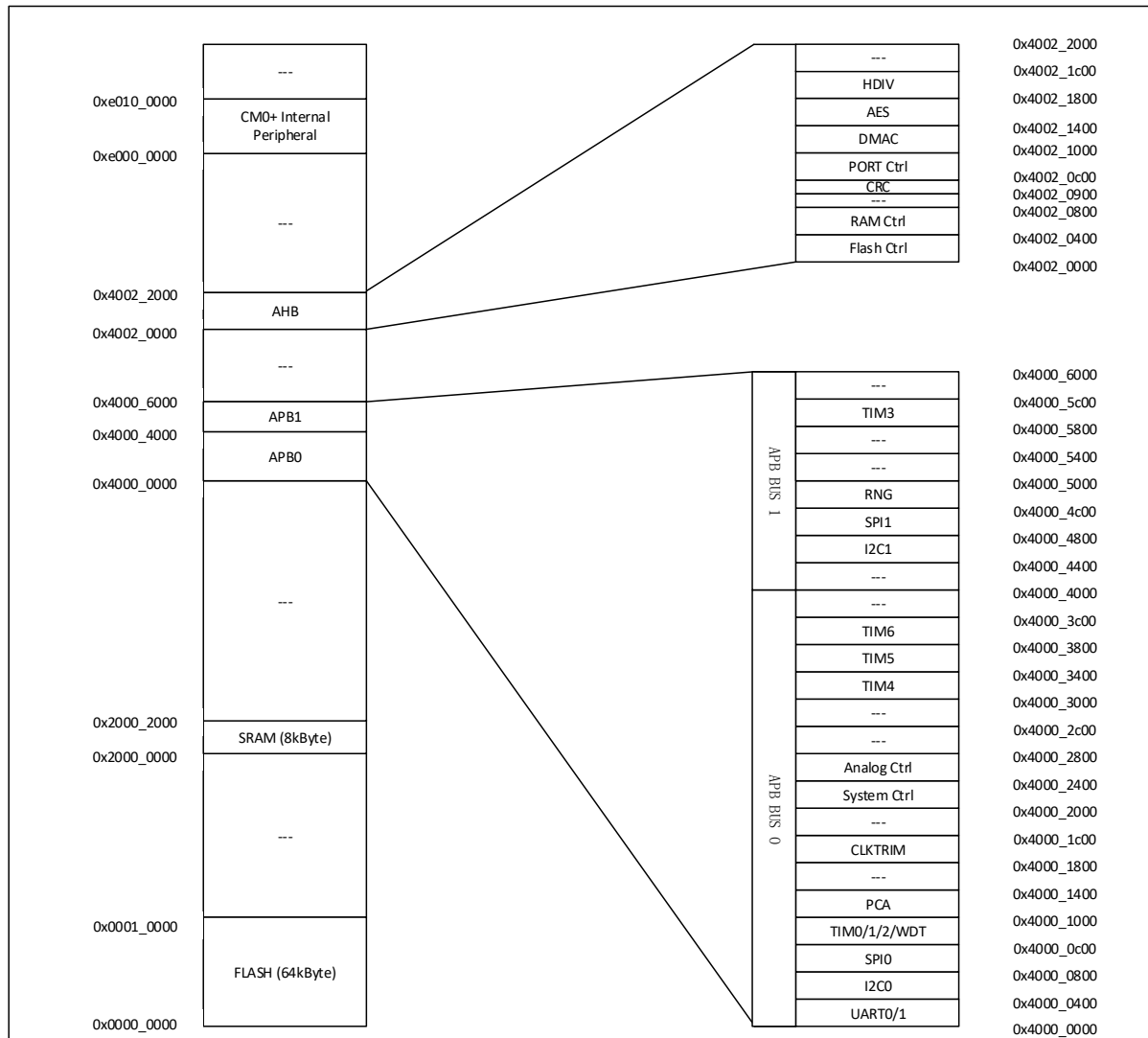
5.2 Gate Driver 功能模块

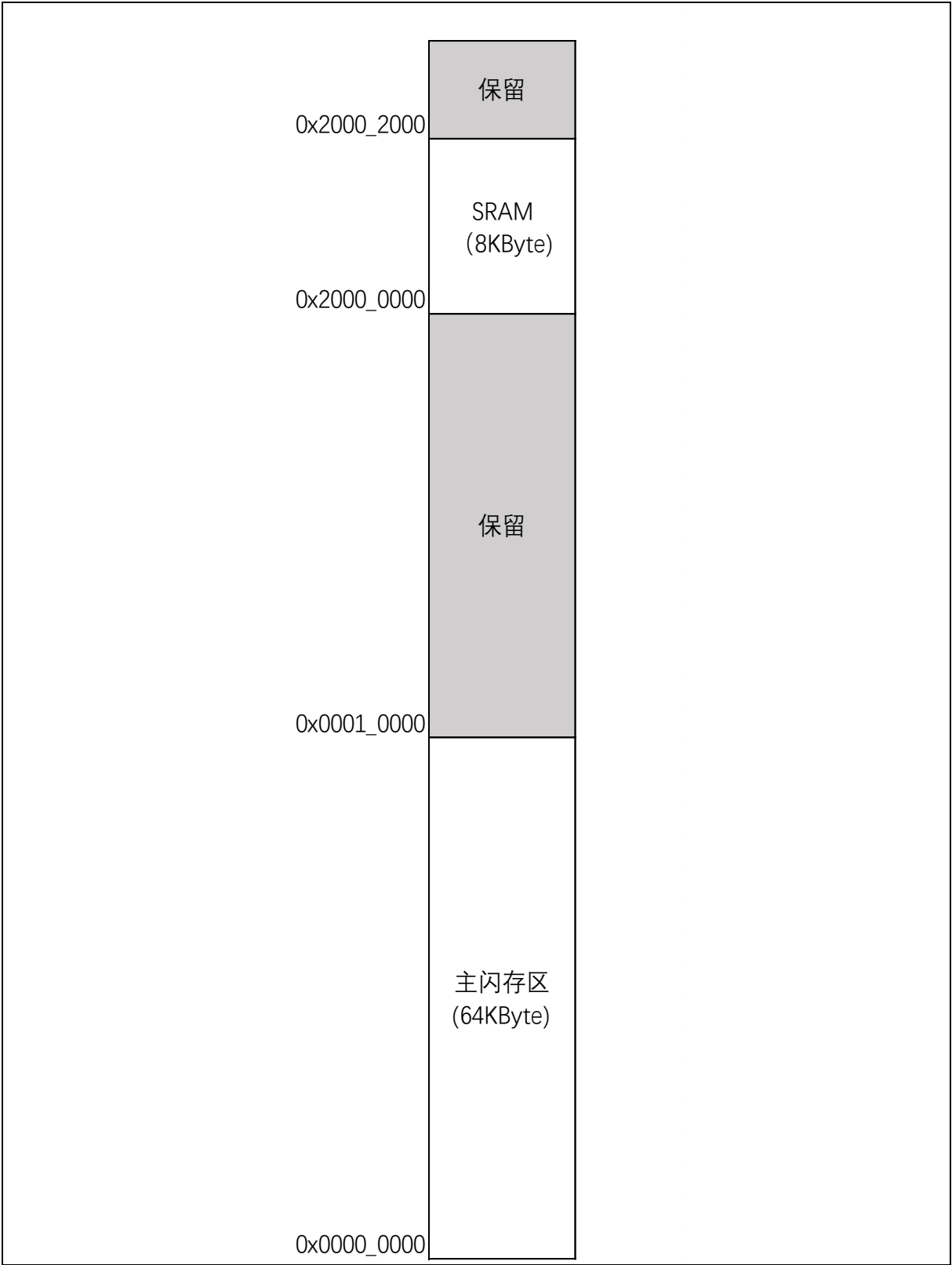


5.3 LDO 功能模块



6 存储区映射图





7 电气特性

7.1 测试条件

除非特别说明，所有的电压都以 VSS 为基准。

7.1.1 最小和最大数值

除非特别说明，在生产线上通过对 100%的产品在环境温度 $T_A=25^{\circ}\text{C}$ 和 $T_A=T_{Amax}$ 下执行的测试 (T_{Amax} 与选定的温度范围匹配)，所有最小和最大值将在最坏的环境温度、供电电压和时钟频率条件下得到保证。

在每个表格下方的注解中说明为通过综合评估、设计模拟和/或工艺特性得到的数据，不会在生产线上进行测试；在综合评估的基础上，最小和最大数值是通过样本测试后，取其平均值再加减三倍的标准分布(平均 $\pm 3\Sigma$)得到。

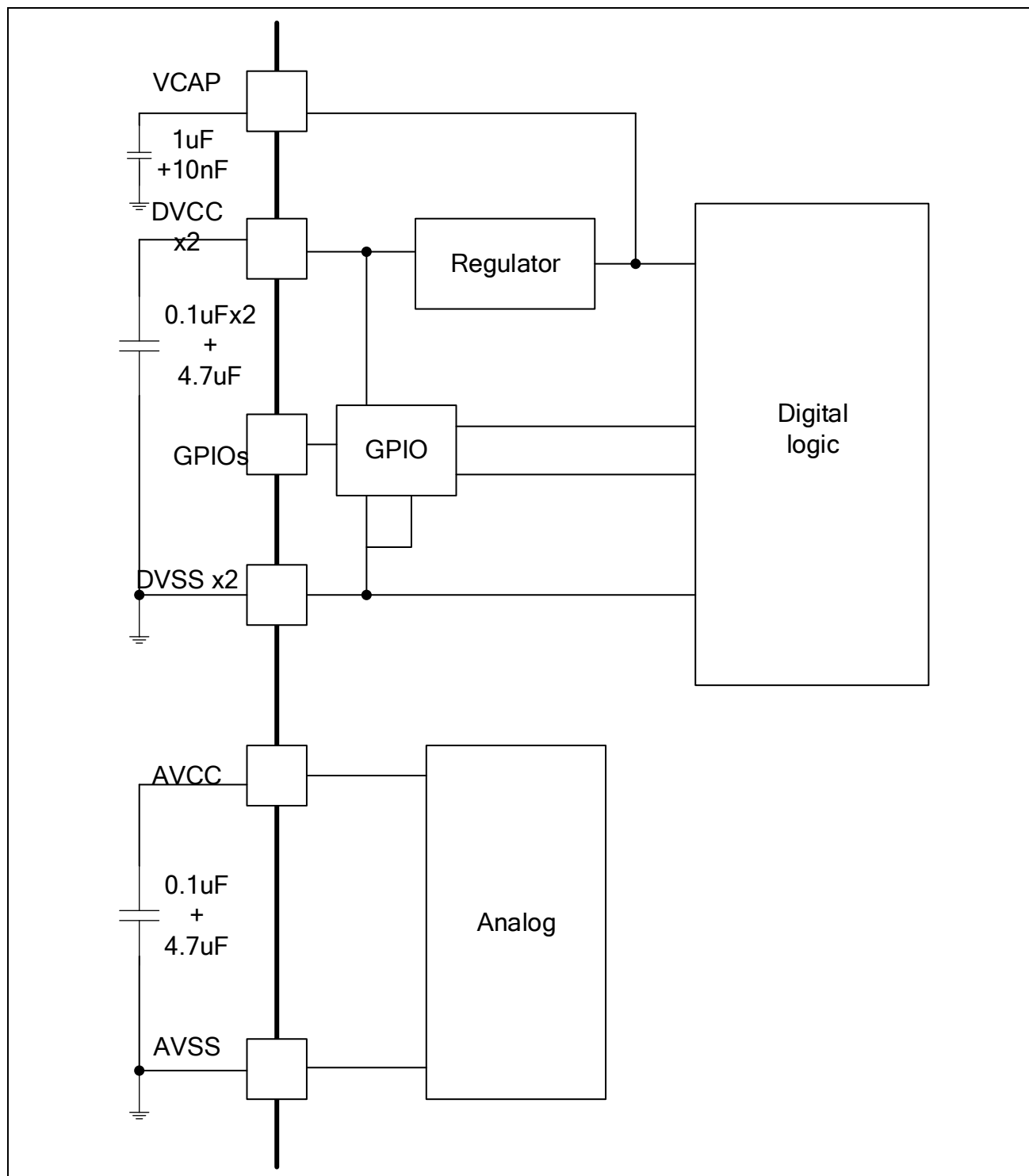
7.1.2 典型数值

除非特别说明，MCU 的典型数据是基于 $T_A=25^{\circ}\text{C}$ 和 $V_{CC_MCU}=3.3\text{V}$ ($1.8\text{V} \leq V_{CC} \leq 5.5\text{V}$ 电压范围)。

这些数据仅用于设计指导而未经测试。

典型的 ADC 精度数值是通过对一个标准的批次采样，在所有温度范围下测试得到，95%产品的误差小于等于给出的数值(平均 $\pm 2\Sigma$)。

7.1.3 供电方案



注意：

- 每组电源都需要一个去耦电容，去耦电容尽量靠近相应电源引脚。

7.2 绝对最大额定值

7.2.1 Gate Driver

除非特别说明，以下参数都以 VSS_DRIVER 作为参考点，超出所列的极限参数可能导致芯片内部永久损坏或性能劣化，在极限的条件下长时间运行会影响芯片的可靠性。

符号	参数	最小值	最大值	单位
V _B	高边浮动电源绝对电压	-0.3	45	V
V _S	高边浮动地偏移电源电压	V _{B1,2,3} -20	V _{B1,2,3} +0.3	
V _{HO}	高边输出电压	V _{S1,2,3} -0.3	V _{B1,2,3} +0.3	
V _{LO}	低边输出电压	VSS_DRIVER-0.3	V _{CC_DRIVER} +0.3	
V _{HIN1,2,3} V _{LIN1,2,3} ENB	逻辑输入信号	-0.3	20	
V _{CC_Driver}	低边电源电压和逻辑电源	-0.3	20	
V _{LO}	低边输出电压	-0.3	V _{CC} +0.3	
P _D	装热耗散@ TA≤25°C ^①		1.2	W
R _{thJA}	结到周边环境热阻 ^①		30	°C /W
dV/dt	可允许摆动电压摆率	-	50	V/ns
T _J	结温范围	-40	150	°C
T _S	存储温度	-40	150	
T _L	焊接温度（锡焊，10秒）	-	260	

注：P_D 和 R_{thJA} 均为设计值

7.2.2 LDO

符号	参数	条件	最小值	典型值	最大值	单位
V _{in_LDO}	Input Voltage		5.5		25	V
V _{out_LDO}	Output Voltage	V _{out} >1.5V	V _{in} -V _{out} =1V	V _{out}	V _{out} x 1.02	V
		V _{out} ≤1.5V	1mA≤I _{out} ≤10mA		V _{out} +0.03	
I _{out(Max.)}	Maximum Output Current	V _{in} -V _{out} =1V		10		mA
Dropout Voltage	Input-Output Voltage Differential	I _{out} =50mA, V _{out} = 5V		200		mV
$\frac{\Delta V_{out}}{\Delta V_{in} \times V_{out}}$	Line Regulation	I _{out} =10mA, 4V≤V _{in} ≤40V		0.2	0.3	%/V
V _{out_LDO}	Load Regulation	V _{in} =SetV _{out} +1V 1mA≤I _{out} ≤50mA		20	40	mV
I _q	Quiescent Current	V _{in} =Set V _{out} +1V		2.5	5	uA

$\frac{\Delta V_{out}}{\Delta T \times V_{out}}$	Output Voltage Temperature Coefficient	$I_{out}=10mA$		± 100		ppm/ °C
	Thermal Shutdown			130		°C

7.2.3 MCU

加在 MCU 上的载荷如果超过“绝对最大额定值”列表中给出的值，可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷，并不意味着在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

符号	描述	最小值	最大值	单位
VCC_MCU - VSS_LDO	外部主供电电压(DVCC) ⁽¹⁾	-0.3	5.5	V
V _{IN}	在其它引脚上的输入电压 ⁽²⁾	VSS_LDO -0.3	VCC_MCU + 0.3	V
ΔVCC _x	不同供电引脚之间的电压差		50	mV
VSS _x - VSS	不同接地引脚之间的电压差		50	mV
V _{ESD} (HBM)	ESD静电放电电压(人体模型)	参考绝对最大值电气参数		V

表 7-1 电压特性

- 所有的电源(DVCC)和地(DVSS)引脚必须始终连接到外部允许范围内的供电系统上。
- I_{INJ}(PIN)绝对不可以超过它的极限，即保证 V_{IN} 不超过其最大值。如果不能保证 V_{IN} 不超过其最大值，也要保证在外部限制 I_{INJ}(PIN)不超过其最大值。当 V_{IN}>VCC_MCU 时，有一个正向注入电流；当 V_{IN}<VSS_MCU 时，有一个反向注入电流。

符号	描述	最大值 ⁽¹⁾	单位
I _{VCC_MCU}	经过DVCC电源线的总电流(供应电流) ⁽¹⁾	300	mA
I _{VSS_MCU}	经过VSS地线的总电流(流出电流) ⁽¹⁾	300	mA
I _{IO}	任意I/O和控制引脚上的输出灌电流	25	mA
	任意I/O和控制引脚上的输出电流	-25	mA
I _{INJ} (PIN) ^{(2) (3)}	RESETB引脚的注入电流	+/-5	mA
	XTH的XTHI引脚和XTL的XTLI引脚的注入电流	+/-5	mA
	其他引脚的注入电流 ⁽⁴⁾	+/-5	mA
ΣI _{INJ} (PIN) ⁽²⁾	所有I/O和控制引脚上的总注入电流 ⁽⁴⁾	+/-25	mA

表 7-2 电流特性

- 所有的电源(DVCC)和地(DVSS)引脚必须始终连接到外部允许范围内的供电系统上。
- I_{INJ}(PIN)绝对不可以超过它的极限，即保证 V_{IN} 不超过其最大值。如果不能保证 V_{IN} 不超过其最大值，也要保证在

外部限制 $I_{INJ(PIN)}$ 不超过其最大值。当 $V_{IN} > V_{CC}$ 时，有一个正向注入电流；当 $V_{IN} < V_{SS}$ 时，有一个反向注入电流。

3. 反向注入电流会干扰器件的模拟性能。
4. 当几个 I/O 口同时有注入电流时， $\sum I_{INJ(PIN)}$ 的最大值为正向注入电流与反向注入电流的即时绝对值之和。该结果基于在器件 4 个 I/O 端口上 $\sum I_{INJ(PIN)}$ 最大值的特性。

符号	描述	数值	单位
TSTG	储存温度范围	-60 ~ + 150	°C
TJ	最大结温度	105	°C

表 7-3 温度特性

7.3 工作条件

7.3.1 通用工作条件

Gate Driver 推荐工作电压

符号	参数	最小值	最大值	单位
V _{CC_Driver}	低边电源电压和逻辑电源	5.5	18	V
V _B	高边浮动电源绝对电压	V _{S1,2,3} +5.5	V _{S1,2,3} +18	
V _S	高边浮动地偏移电源电压	V _{SS_DRIVER} -6	60	
V _{HO}	高边输出电压	V _S	V _B	
V _{LO}	低边输出电压	0	V _{CC_DRIVER}	
V _{HIN1,2,3} V _{LIN1,2,3} ENB	逻辑输入信号电压	0	5	
T _A	环境温度	-40	125	°C

MCU

符号	参数	条件	最小值	最大值	单位
f _{HCLK}	内部AHB时钟频率		0	48	MHz
f _{PCLK0}	内部APB0时钟频率		0	48	MHz
f _{PCLK1}	内部APB1时钟频率		0	48	MHz
DV _{CC_MCU}	标准工作电压		1.8	5.5	V
PD	功率耗散 T _A =85°C	QFN48		200	mW
T _A	环境温度	最大功率消耗	-40	85	°C
		低功率消耗 ⁽³⁾	-40	105	°C
T _J	结温度范围		-40	105	°C

表 7-4 通用工作条件

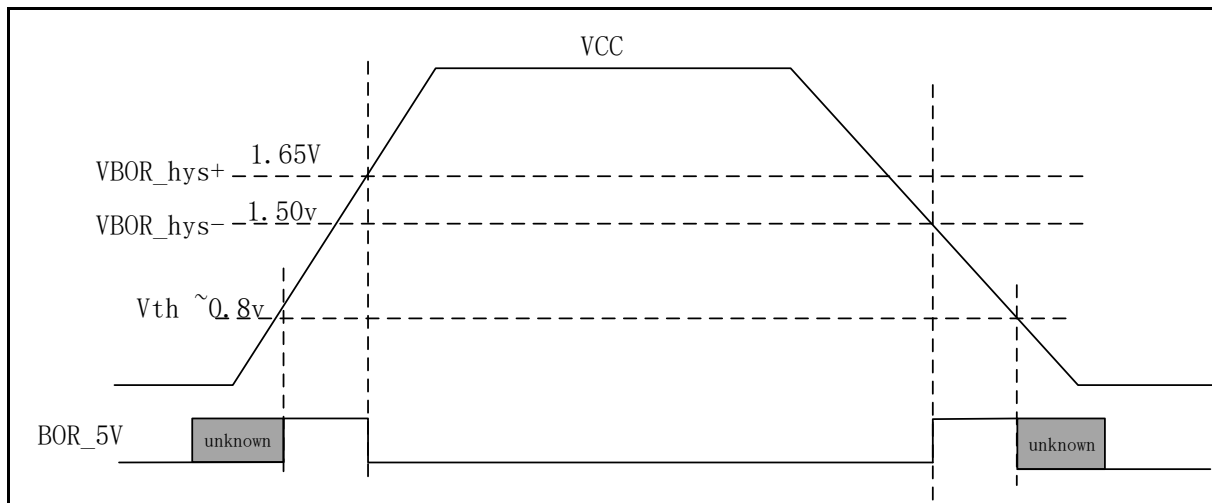
1. 当使用 ADC 时，参见 ADC 电气参数。
2. 在较低的功率耗散的状态下，只要 T_J 不超过 T_{Jmax}，T_A 可以扩展到这个范围。

7.3.2 上电和掉电时的工作条件

符号	参数	条件	最小值	最大值	单位
t _{VCC}	VCC上升速率		0	∞	μs/V
t _{VCC}	VCC下降速率		10	∞	μs/V

表 7-5 上电和掉电的工作条件

7.3.3 内嵌复位和 LVD 模块特性



1. 设计保证，不在生产中测试。

图 7-1 POR/Brown Out 示意图

符号	参数	条件	最小值	典型值	最大值	单位
V _{por}	POR 释放电压（上电过程）		1.45	1.50	1.65	V
	BOR 检测电压（掉电过程）					

表 7-6 POR/Brown Out

符号	参数	条件	最小值	典型值	最大值	单位
Vex	外部输入电压范围		0		VCC	V
Vlevel	检测阈值	LVD_CR.VTDS=0000	1.7	1.8	1.9	V
		LVD_CR.VTDS =0001	1.8	1.9	2.0	
		LVD_CR.VTDS =0010	1.9	2.0	2.1	
		LVD_CR.VTDS =0011	2.0	2.1	2.2	
		LVD_CR.VTDS =0100	2.1	2.2	2.3	
		LVD_CR.VTDS=0101	2.2	2.3	2.4	
		LVD_CR.VTDS=0110	2.3	2.4	2.5	
		LVD_CR.VTDS=0111	2.4	2.5	2.6	
		LVD_CR.VTDS=1000	2.5	2.6	2.7	
		LVD_CR.VTDS=1001	2.6	2.7	2.8	
		LVD_CR.VTDS=1010	2.7	2.8	2.9	
		LVD_CR.VTDS=1011	2.8	2.9	3.0	
		LVD_CR.VTDS=1100	2.9	3.0	3.1	
		LVD_CR.VTDS=1101	3.0	3.1	3.2	
		LVD_CR.VTDS=1110	3.1	3.2	3.3	
		LVD_CR.VTDS=1111	3.2	3.3	3.4	
Icomp	功耗			0.12		uA
Tresponse	响应时间			80		uS
Tsetup	建立时间			400		uS
Vhyste	迟滞电压			40		mV
Tfilter	滤波时间	LVD_debounce = 000		7		uS
		LVD_debounce = 001		14		
		LVD_debounce = 010		28		
		LVD_debounce = 011		112		
		LVD_debounce = 100		450		
		LVD_debounce = 101		1800		
		LVD_debounce = 110		7200		
		LVD_debounce = 111		28800		

表 7-7 LVD 模块特性

7.3.4 内置的参考电压

符号	参数	条件	最小值	典型值	最大值	单位
V _{REF25}	Internal 2.5v Reference Voltage	常温25°C 3.3V	2.475	2.5	2.525	V
V _{REF25}	Internal 2.5v Reference Voltage	-40°C ~ 85°C 2.8V~5.5V	2.463	2.5	2.525	V ^[1]
V _{REF15}	Internal 1.5v Reference Voltage	常温25°C 3.3V	1.485	1.5	1.515	V
V _{REF15}	Internal 1.5v Reference Voltage	-40°C ~ 85°C 1.8V~5.5V	1.477	1.5	1.519	V ^[1]
T _{Coeff}	Internal 2.5v 1.5v temperature coefficient	-40°C ~ 85°C			120	Ppm/°C

1. 数据基于考核结果，不在生产中测试。

7.3.5 Gate Driver 动态电学参数

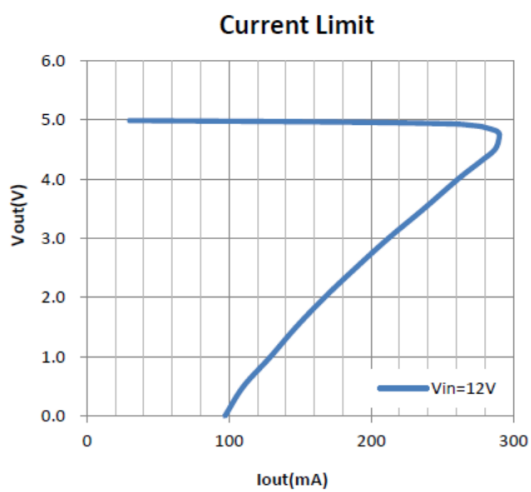
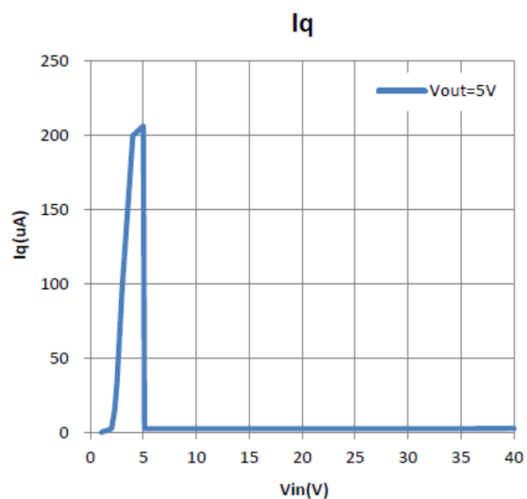
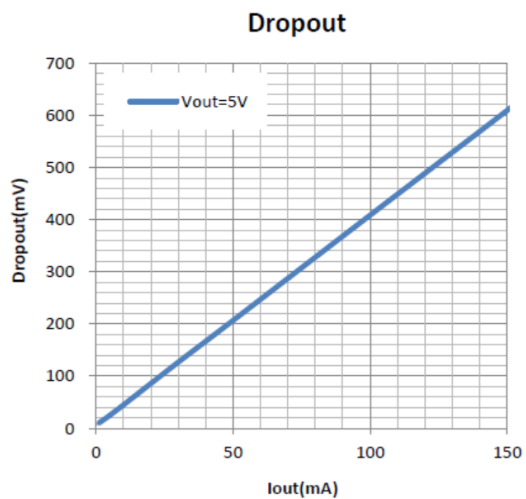
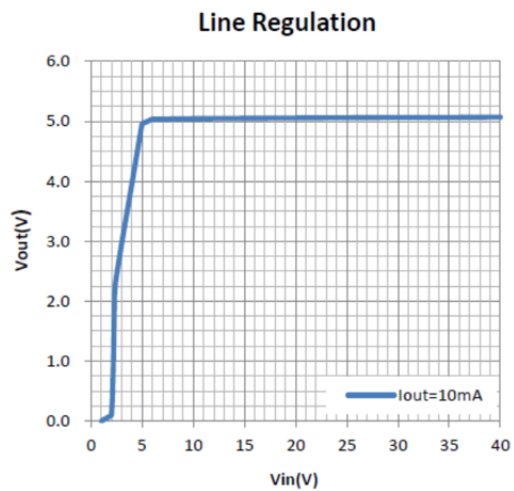
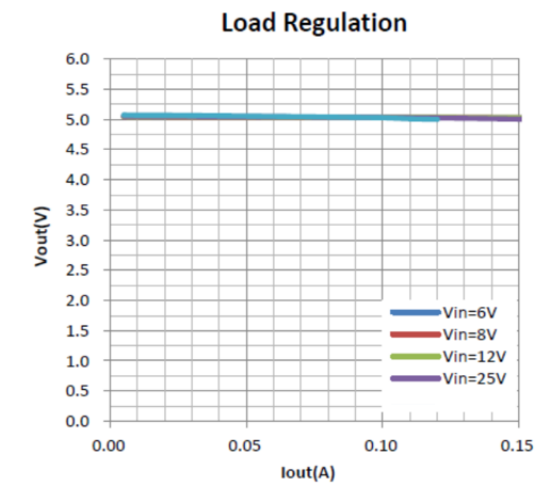
符号	参数	条件	最小值	典型值	最大值	单位
t _{on}	开启传输延时	V _{HIN} 1,2,3 or V _{LIN} 1,2,3=5V, V _{S1} 2,3=0	-	120	200	ns
t _{off}	关断传输延时	V _{HIN} 1,2,3 or V _{LIN} 1,2,3=0, V _{S1} 2,3=0	-	120	200	
t _r	开启上升沿时间	V _{HIN} 1,2,3 or V _{LIN} 1,2,3=5V, V _{S1} 2,3=0	-	37	30	
t _f	关断下降沿时间	V _{HIN} 1,2,3 or V _{LIN} 1,2,3=0, V _{S1} 2,3=0	-	30	30	
DT	死区时间 (低边关断至高边打开, 或高边关断到低边打开)	V _{HIN} 1,2,3 or V _{LIN} 1,2,3=0 and 5V, without external dead time	300	500	700	
MDT	六通道死区时间匹配	without external dead time	-	-	50	
MT	延时匹配 (高边/低边开启/关断延时匹配)	external dead time > 1000ns	-	-	50	
PM	输出脉冲宽度匹配	external dead time > 1000ns, P _{WIN} =10μs, PM=P _{WOUT} -P _{WIN}	-	-	50	μs
t _{FLT,ENB}	ENB 输入滤波时间宽度	V _{ENB} =0 and 5V		450		
t _{off,ENB}	ENB 输入“高”到 HO/LO 关断延时	V _{ENB} =5V		0.55		
t _{on,ENB}	ENB 输入“低”到 HO/LO 开启延时	V _{ENB} =0V		6		

7.3.6 Gate Driver 静态电学特性参数

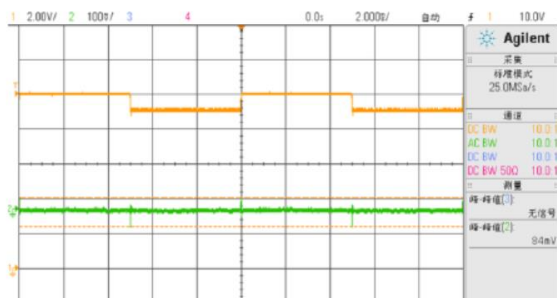
测试条件 VBIAS (VCC, VBS) =12V, Ta=25 °C除非特殊指定, 所有电压值的参考电压均为 GND

符号	参数	条件	最小值	典型值	最大值	单位
低边电源特性						
I _{QCC1}	VCC_DRIVER静态电流	VHIN1,2,3 or VLIN1,2,3=5V, VENB=0	210	330	450	uA
I _{QCC2}	待机模式中VCC_DRIVER静态电流	VHIN1,2,3 or VLIN1,2,3=5V, VENB=5	-	46	80	
I _{PCC}	VCC_DRIVER动态电流	f LIN1,2,3=20KHz, f HIN1,2,3=20KHz,	-	1500	-	
V _{CCUV+}	VCC_DRIVER欠压保护解除电压（电压上升）	-	2.9	4.2	5.5	V
V _{CCUV-}	VCC_DRIVER欠压保护阈值电压（电压下降）	-	2.5	3.8	5.1	
V _{CCHYS}	VCC_DRIVER欠压锁定磁滞电压	-	-	0.4	-	
高边电源浮动特性						
V _{BSUV+}	VBS欠压保护解除电压（电压上升）	-	2.5	3.8	5.5	V
V _{BSUV-}	VBS欠压保护阈值电压（电压下降）	-	2.2	3.5	4.8	
V _{BSUVHYS}	VBS欠压锁定磁滞电压	-	-	0.3	-	
I _{QBS}	VBS静态电流	VBS=15V	25	45	65	
I _{LK}	高边漏电流	VB=VS=100V VCC=0V	-	-	10	uA
逻辑输入特性						
V _{IH}	逻辑1输入电平	-	2.5	-		V
V _{IL}	逻辑0输入电平	-	-	-	0.8	
V _{IN.TH+}	输入正向阈值电压	-	-	1.9	-	
V _{IN.TH-}	输入反向阈值电压	-	-	1.4	-	
I _{IN+}	逻辑1输入电流	VIN=5V	-	50	-	uA
I _{IN-}	逻辑0输入电流	VIN=0	-	0	-	
栅极驱动器特性						
I _{HO+}	高边驱动器输出“高”短路电流（汲出）	VHO= VS=0	-	1.0	-	A
I _{HO-}	高边驱动器输出“低”短路电流（汲入）	VHO= VB=15V	-	1.0	-	
I _{LO+}	低边驱动器输出“高”短路电流（汲出）	VLO=0	-	1.0	-	
I _{LO-}	低边驱动器输出“低”短路电流（汲入）	VLO= VCC=15V	-	1.0	-	
V _{SN}	HIN信号正常传输到HO时 可允许负VS电压	VBS=15V	-	-8	-	V

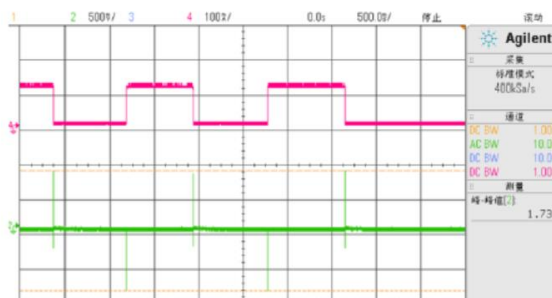
7.3.7 LDO 典型参数



Line transient response
Vin=6V~7V, Iout=10mA
Ch1—Vin, Ch2—Vout



Load transient response
Vin=12V, Iout=10mA~100mA
Ch2—Vout, Ch4—Iout



7.3.8 MCU 供电电流特性

电流消耗是多种参数和因素的综合指标，这些参数和因素包括工作电压、环境温度、I/O 引脚的负载、产品的软件配置、工作频率、I/O 脚的翻转速率、程序在存储器中的位置以及执行的代码等。

微控制器处于下列条件：

- 所有的 I/O 引脚都处于输入模式，并连接到一个静态电平上——VCC 或 VSS(无负载)。
- 所有的外设都处于关闭状态，除非特别说明。
- 闪存存储器的访问时间调整到 f_{HCLK} 的频率(0~24MHz 时为 0 个等待周期，24~48MHz 时为 1 个等待周期)。
- 当开启外设时： $f_{PCLK0} = f_{HCLK}$ ， $f_{PCLK1} = f_{HCLK}$ 。

Symbol	Parameter	Conditions			Typ ⁽¹⁾	Max ⁽²⁾	Unit
I _{DD} (Run in RAM)	All peripherals clock ON, Run while(1) in RAM	V _{core} =1.5V V _{CC} =3.3V T _A =2xC	RCH clock source	4M	655		uA
				8M	1290		
				16M	2470		
				22.12M	3500		
				24M	3790		
			PLL RCH4M to xxM clock source	32M	5090		
				48M	7580		
	All peripherals clock OFF, Run while(1) in RAM	V _{core} =1.5V V _{CC} =3.3V T _A =2xC	RCH clock source	4M	270		uA
				8M	510		
				16M	950		
				22.12M	1320		
				24M	1420		
			PLL RCH4M to xxM clock source	32M	1980		
				48M	2920		
I _{DD} (Run CoreMark)	All peripherals clock OFF, Run CoreMark in Flash	V _{core} =1.5V V _{CC} =3.3V T _A =2xC	RCH clock source	4M	735		uA
				8M	1415		
				16M	2643		
				22.12M	3573		
				24M	3808		
			PLL RCH4M to xxM	48M	5815		
				FlashWait=1			
I _{DD} (Run mode)	All peripherals clock ON, Run while(1) in Flash	V _{core} =1.5V V _{CC} =1.8-5.5V T _A =N40C-85C	RCH clock source	4M	1000	1300	uA
				8M	1910	2420	
				16M	3650	4590	
				22.12M	5080	6330	
				24M	5440	6820	
		V _{core} =1.5V V _{CC} =1.8-5.5V T _A =N40C-85C	PLL RCH4M to xxM clock source	16M	3960	4850	uA
				24M	5700	7000	
				32M	6600	7480	
				40M	8140	9190	
				48M	9550	10860	
		V _{core} =1.5V V _{CC} =1.8-5.5V	PLL RCH8M to xxM clock source	16M	4030	4940	uA
				24M	5780	7060	
				32M	6670	7560	
				FlashWait=1			

		T _A =N40C-85C		40M FlashWait=1	8240	9340	
				48M FlashWait=1	9630	10970	
	All peripherals clock OFF, Run while(1) in Flash	V _{core} =1.5V V _{CC} =1.8-5.5V T _A =N40C-85C	RCH clock source	4M	610	875	uA
				8M	1330	1570	
				16M	2110	2900	
				22.12M	2860	3860	
				24M	3060	4120	
		V _{core} =1.5V V _{CC} =1.8-5.5V T _A =N40C-85C	PLL RCH4M to xxM clock source	16M	2360	3110	uA
				24M	3360	4330	
				32M FlashWait=1	3490	4010	
				40M FlashWait=1	4240	4890	
				48M FlashWait=1	4910	5720	
		V _{core} =1.5V V _{CC} =1.8-5.5V T _A =N40C-85C	PLL RCH8M to xxM clock source	16M	2430	3190	uA
				24M	3420	4405	
				32M FlashWait=1	3560	4090	
				40M FlashWait=1	4320	4960	
				48M FlashWait=1	4980	5760	
I _{DD} (Sleep mode)	All peripherals clock ON	V _{core} =1.5V V _{CC} =1.8-5.5V T _A =N40C-85C	RCH clock source	4M	545	625	uA
				8M	1060	1200	
				16M	2030	2290	
				22.12M	2870	3230	
				24M	3100	3470	
		V _{core} =1.5V V _{CC} =1.8-5.5V T _A =N40C-85C	PLL RCH4M to xxM clock source	16M	2280	2560	uA
				24M	3350	3745	
				32M FlashWait=1	4190	4690	
				40M FlashWait=1	5210	5830	
				48M FlashWait=1	6210	6935	
		V _{core} =1.5V V _{CC} =1.8-		16M	2340	2625	uA
				24M	3410	3810	

		5.5V T _A =N40C-85C	PLL RCH8M to xxM clock source	32M FlashWait=1	4260	4760	
				40M FlashWait=1	5290	5900	
				48M FlashWait=1	6290	7020	
	All peripherals clock OFF	V _{core} =1.5V V _{CC} =1.8-5.5V T _A =N40C-85C	RCH clock source	4M	155	190	uA
				8M	280	338	
				16M	500	586	
				22.12M	680	800	
				24M	735	855	
		V _{core} =1.5V V _{CC} =1.8-5.5V T _A =N40C-85C	PLL RCH4M to xxM clock source	16M	715	820	uA
				24M	1005	1150	
				32M FlashWait=1	1060	1210	
				40M FlashWait=1	1290	1470	
				48M FlashWait=1	1520	1730	
		V _{core} =1.5V V _{CC} =1.8-5.5V T _A =N40C-85C	PLL RCH8M to xxM clock source	16M	775	888	uA
				24M	1060	1210	
				32M FlashWait=1	1120	1280	
				40M FlashWait=1	1345	1530	
				48M FlashWait=1	1580	1800	
I _{DD} (LP Run)	All peripherals clock ON, Run while(1) in Flash	V _{core} =1.5V V _{CC} =1.8-5.5V	XTL32K clock source Driver=0x0	T _A =N40-25C	15.3	20.5	uA
				T _A =50C	16	20.5	
				T _A =85C	19.3	25	
				T _A =105C	25.3	33	
	All peripherals clock OFF, Run while(1) in Flash	V _{core} =1.5V V _{CC} =1.8-5.5V	XTL32K clock source Driver=0x0	T _A =N40-25C	12.1	17	uA
				T _A =50C	12.7	17	
				T _A =85C	16	21	
I _{DD} (LP Sleep)	All peripherals clock ON	V _{core} =1.5V V _{CC} =1.8-5.5V	XTL32K clock source Driver=0x0	T _A =N40-25C	10.6	11.2	uA
				T _A =50C	11	11.8	
				T _A =85C	14.2	16	

	All peripherals clock OFF	Vcore=1.5V VCC=1.8-5.5V	XTL32K clock source Driver=0x0	T _A =N40-25C	7.4	7.7	uA
				T _A =50C	7.8	8.3	
				T _A =85C	11	12.7	
(DeepSleep)	XTL32K +DeepSleep	Vcore=1.5V VCC=1.8-5.5V	XTL32K Driver=0x0	T _A =N40-25C	5.8	6	uA
				T _A =50C	6.2	6.5	
				T _A =85C	8.5	9.5	
	IRC32K +DeepSleep	Vcore=1.5V VCC=1.8-5.5V		T _A =N40-25C	5.7	5.9	uA
				T _A =50C	6.1	6.4	
				T _A =85C	8.4	9.4	
	WDT +DeepSleep	Vcore=1.5V VCC=1.8-5.5V		T _A =N40-25C	5.5	5.7	uA
				T _A =50C	5.9	6.1	
				T _A =85C	8.1	9.1	
	DeepSleep	Vcore=1.5V VCC=1.8-5.5V		T _A =N40-25C	5.4	5.6	uA
				T _A =50C	5.8	6	
				T _A =85C	8.1	9	

- 1.若没有其他指定条件，该 Typ 的值是在 25 °C & V_{CC} = 3.3V 测得。
- 2.若没有其他指定条件，该 Max 的值是 V_{CC} = 1.8-5.5 & Temperature = N40 - 85°C 范围内的最大值。
- 3.数据基于考核结果，不在生产中测试。

表 7-8 工作电流特性

7.3.9 从低功耗模式唤醒的时间

唤醒时间是在 RCH 振荡器的唤醒阶段测量得到。唤醒时使用的时钟源依当前的操作模式而定：

- 休眠模式：时钟源是 RCH 振荡器
- 深度休眠模式：时钟源是进入深度休眠时所使用的时钟是 RCH 振荡器

符号	参数	条件	最小值	典型值	最大值	单位
T _{wu}	休眠模式唤醒时间			1.8		μs
	深度休眠唤醒时间	F _{MCLK} = 4MHz		9.0		μs
		F _{MCLK} = 8MHz		6.0		μs
		F _{MCLK} = 16MHz		5.0		μs
		F _{MCLK} = 24MHz		4.0		μs

1. 唤醒时间的测量是从唤醒事件开始至用户程序读取第一条指令。

7.3.10 外部时钟源特性

7.3.10.1 外部输入高速时钟

符号	参数	条件	最小值	典型值	最大值	单位
fXTH_ext	用户外部时钟频率 ⁽¹⁾		0	8	32	MHz
VXTHH	输入引脚高电平电压		0.7VCC		VCC	V
VXTHL	输入引脚低电平电压		VSS		0.3VCC	V
Tr(XTH)	上升的时间 ⁽¹⁾				20	ns
Tf(XTH)	下降的时间 ⁽¹⁾				20	ns
Tw(XTH)	输入高或低的时间 ⁽¹⁾		16			ns
Cin(XTH)	输入容抗 ⁽¹⁾			5		pF
Duty	占空比		40		60	%
IL	输入漏电流				±1	μA

1. 由设计保证，不在生产中测试。

7.3.10.2 高速外部时钟 XTH

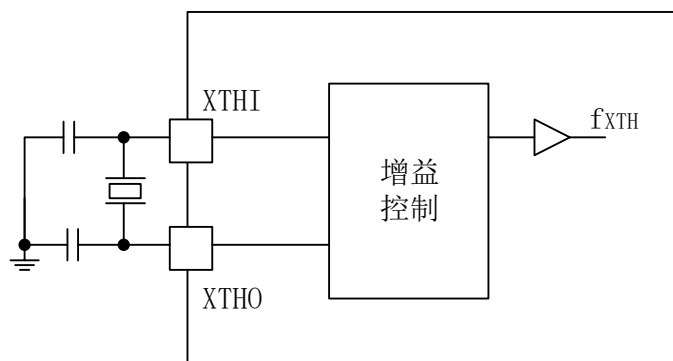
高速外部时钟(XTH)可以使用一个 4~32MHz 的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息是基于使用下表中列出的典型外部元器件，通过综合特性评估得到的结果。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以减小输出失真和启动时的稳定时间。有关晶体谐振器的详细参数(频率、封装、精度等)，请咨询相应的生产厂商。

外部 XTH 晶振⁽¹⁾⁽²⁾

符号	参数	条件	最小值	典型值	最大值	单位
----	----	----	-----	-----	-----	----

F _{CLK}	振荡频率		4		32	MHz
ESR _{CLK}	支持的晶振ESR范围	32M		30	60	Ohm
		4M		400	1500	Ohm
C _{LX} ⁽³⁾	负载电容	两个引脚都有负载电容	12		24	pF
Duty	占空比		40	50	60	%
I _{dd} ⁽⁴⁾	电流	32M Xtal, CL=12pF, ESR=30ohm		600		uA
T _{start} ⁽⁵⁾	启动时间	32MHz @ XTH_CR.Driver=1111		300		us
		4MHz @ XTH_CR.Driver=0011		2		ms

1. 谐振器的特性参数由晶体/陶瓷谐振器制造商给出。
2. 由综合评估得出，不在生产中测试。
3. C_{LX}指XTAL的两个引脚负载电容C_{L1}和C_{L2}。对于C_{L1}和C_{L2}，建议使用高质量的、为高频应用而设计瓷介电容器，并挑选符合要求的晶体或谐振器。通常C_{L1}和C_{L2}具有相同参数。晶体制造商通常以C_{L1}和C_{L2}的串行组合给出负载电容的参数。在选择C_{L1}和C_{L2}时，应该根据晶振的频率和ESR等参数，并且将PCB和MCU引脚的容抗考虑在内。在晶振频率为32M时，C_{LX}需要选择小的电容值，XTH_CR.Driver为1110时，可以选择C_{LX}为12pF。
4. 电流跟随频率变化而变化，测试条件：XTH_CR.Driver=1110
5. T_{start}是启动时间，是从软件使能XTH开始测量，直至得到稳定的32MHz/4MHz振荡这段时间。这个数值是在XTH_CR.Startup=10设置下，使用一个标准的晶体谐振器上测量得到，它可能因晶体制造商和型号的不同而变化较大。



7.3.11 内部时钟源特性

7.3.11.1 内部 RCH 振荡器

符号	参数	条件	最小值	典型值	最大值	单位
Dev	RCH振荡器精度	User-trimmed with clock_trim for given VCC and T _A conditions		0.25		%
		VCC = 1.8V ~ 5.5V T _{AMB} = -40°C ~ 85°C	-3.5		+3.5	%
		VCC = 1.8V ~ 5.5V T _{AMB} = -20°C ~ 50°C	-2.0		+2.0	%
F _{CLK}	振荡频率		4.0	4.0 8.0 16.0 22.12 24.0	24.0	MHz
I _{CLK}	功耗	F _{MCLK} = 4MHz		80		μA
		F _{MCLK} = 8MHz		100		μA
		F _{MCLK} = 16MHz		120		μA
		F _{MCLK} = 24MHz		140		μA
DC _{CLK}	占空比 ⁽¹⁾		45	50	55	%

1. 由综合评估得出，不在生产中测试。

7.3.11.2 内部 RCL 振荡器

符号	参数	条件	最小值	典型值	最大值	单位
Dev	RCL振荡器精度	User-trimmed with clock_trim for given VCC and T _A conditions		0.5		%
		VCC = 1.8V ~ 5.5V T _{AMB} = -40°C ~ 85°C	-5		+5	%
		VCC = 1.8V ~ 5.5V T _{AMB} = -20°C ~ 50°C	-3		+3	%
F _{CLK}	振荡频率			38.4 32.768		KHz
T _{CLK}	启动时间			150		μs
DC _{CLK}	占空比 ⁽¹⁾		25	50	75	%
I _{CLK}	功耗			0.35		μA

1. 由综合评估得出，不在生产中测试。

7.3.12 PLL 特性

符号	参数	条件	最小值	典型值	最大值	单位
$F_{in}^{(1)}$	输入时钟		4	4	24	MHz
	输入时钟占空比		40		60	%
F_{out}	输出频率		8	-	48	MHz
$Duty^{(1)}$	输出占空比		48%	-	52%	
$T_{lock}^{(1)}$	锁定时间	输入频率4MHz	-	100	200	us

1.由综合评估得出，不在生产中测试。

7.3.13 存储器特性

符号	参数	条件	最小值	典型值	最大值	单位
EC_{FLASH}	擦写次数	Regulator voltage=1.5V, $T_{AMB} = 25^{\circ}C$	20K			cycles
RET_{FLASH}	数据保存期限	$T_{AMB} = 85^{\circ}C$	20			Years
		常温	100			Years
T_{w_prog}	编程时间		6		7.5	μs
T_{p_erase}	页擦除时间		4		5	ms
T_{m_erase}	整片擦除时间		30		40	ms

7.3.14 MCU EFT 特性

芯片复位可以使系统恢复正常操作。

符号	级别/类型
EFT to IO (IEC61000-4-4)	Class:4A
EFT to Power (IEC61000-4-4)	Class:2A (4B)

软件建议

软件的流程中必须包含程序跑飞的控制，如：

- 被破坏的程序计数器
- 意外的复位
- 关键数据被破坏(控制寄存器等.....)

在进行 ESD 测试时，可以把超出应用要求的电压直接施加在芯片上，当检测到意外动作的地方，软件部分进行加强以防止发生不可恢复的错误。

7.3.15 MCU ESD 特性

使用特定的测量方法，对芯片进行强度测试以决定它的电气敏感性方面的性能。

符号	参数	条件	最小值	典型值	最大值	单位
VESD _{HBM}	ESD @ Human Body Mode				1	KV
VESD _{CDM}	ESD @ Charge Device Mode				1.5	KV
VESD _{MM}	ESD @ machine Mode				100	V
I _{latchup}	Latch up current				100	mA

7.3.16 I/O 端口特性

7.3.16.1 输出特性——端口

符号	参数	条件	最小值	最大值	单位
V _{OH}	High level output voltage Source Current	Sourcing 5 mA, VCC = 3.3 V (see Note 1)	VCC-0.25		V
		Sourcing 10 mA, VCC = 3.3 V (see Note 2)	VCC-0.6		V
V _{OL}	Low level output voltage Sink Current	Sinking 6 mA, VCC = 3.3 V (see Note 1)		VSS+0.25	V
		Sinking 15 mA, VCC = 3.3 V (see Note 2)		VSS+0.6	V
V _{OHD}	High level output voltage Double source Current	Sourcing 10 mA, VCC = 3.3 V (see Note 1)	VCC-0.25		V
		Sourcing 20 mA, VCC = 3.3V (see Note 2)	VCC-0.6		V
V _{OLD}	Low level output voltage Double Sink Current	Sinking 10 mA, VCC = 3.3 V (see Note 1)		VSS+0.25	V
		Sinking 20 mA, VCC = 3.3 V (see Note 2)		VSS+0.6	V

表 7-9 端口输出特性

- NOTES: 1. The maximum total current, I_{OH}(max) and I_{OL}(max), for all outputs combined, should not exceed 40 mA to satisfy the maximum specified voltage drop.
2. The maximum total current, I_{OH}(max) and I_{OL}(max), for all outputs combined, should not exceed 100 mA to satisfy the maximum specified voltage drop.



图 7-2 输出端口 VOH/VOL 实测曲线

7.3.16.2 输入特性——端口 PA,PB,PC,PD, RESET

符号	参数	条件	最小值	典型值	最大值	单位
V _{IH}	Positive-going input threshold voltage	VCC=1.8V	0.7VCC			V
		VCC=3.3V	0.7VCC			V
		VCC=5.5V	0.7VCC			V
V _{IL}	Negative-going input threshold voltage	VCC=1.8V			0.3VCC	V
		VCC=3.3V			0.3VCC	V
		VCC=5.5V			0.3VCC	V
V _{hys(1)}	Input voltage hysteresis (V _{IT+} - V _{IT-})	VCC=1.8V		0.3		V
		VCC=3.3V		0.4		V
		VCC=5.5V		0.6		V
R _{pullhigh}	Pullup resistor	Pullup enabled VCC=3.3V		80		kΩ
R _{pulllow}	Pulldown resistor	Pulldown enabled VCC=3.3V		40		kΩ
C _{input}	Input capacitance			5		pf

1. 由综合评估得出，不在生产中测试。

7.3.16.3 端口外部输入采样要求——Timer Gate/Timer Clock

符号	参数	条件	最小值	典型值	最大值	单位
t(int)	External interrupt timing	External trigger signal for the interrupt flag (see Note 1)	1.8V	30		ns
			3.3V	30		ns
			5.5V	30		ns
t(cap)	Timer capture timing	Timer4/5/6 capture pulse width F _{system} = 4MHz	1.8V	0.5		us
			3.3V	0.5		us
			5.5V	0.5		us
t(clk)	Timer clock frequency applied to pin	Timer0/1/2/4/5/6 external clock input F _{system} = 4MHz	1.8V		PCLK/2	MHz
			3.3V		PCLK/2	MHz
			5.5V		PCLK/2	MHz
t(pca)(2)	PCA clock frequency applied to pin	PCA external clock input F _{system} = 4MHz	1.8V		PCLK/8	MHz
			3.3V		PCLK/8	MHz
			5.5V		PCLK/8	MHz

NOTES: 1. The external signal sets the interrupt flag every time the minimum t(int) parameters are met. It may be set even with trigger signals shorter than t(int).

2. 由综合评估得出，不在生产中测试。

7.3.16.4 端口漏电特性——PA,PB,PC,PD

符号	参数	条件	最小值	典型值	最大值	单位
$I_{lk}(P_{x,y})$	Leakage current	$V_{(P_{x,y})}$ (see Note 1,2)		± 50		nA

NOTES: 1. The leakage current is measured with V_{SS} or V_{CC} applied to the corresponding pin(s), unless otherwise noted.
2. The port pin must be selected as input.

7.3.17 RESETB 引脚特性

RESETB 引脚输入驱动使用 CMOS 工艺，它连接了一个不能断开的上拉电阻。

符号	参数	条件	最小值	典型值	最大值	单位
$V_{IL}(\text{RESETB})^{(1)}$	输入低电平电压		-0.3		$0.3V_{CC}$	V
$V_{IH}(\text{RESETB})$	输入高电平电压		$0.7V_{CC}$		$V_{CC}+0.3$	V
$V_{hys}(\text{RESETB})$	施密特触发器电压迟滞			200		mV
R_{PU}	弱上拉等效电阻	$V_{IN} = V_{SS}$		80		k Ω
$V_F(\text{RESETB})^{(1)}$	输入滤波脉冲				100	ns
$V_{NF}(\text{RESETB})^{(1)}$	输入非滤波脉冲		300			ns

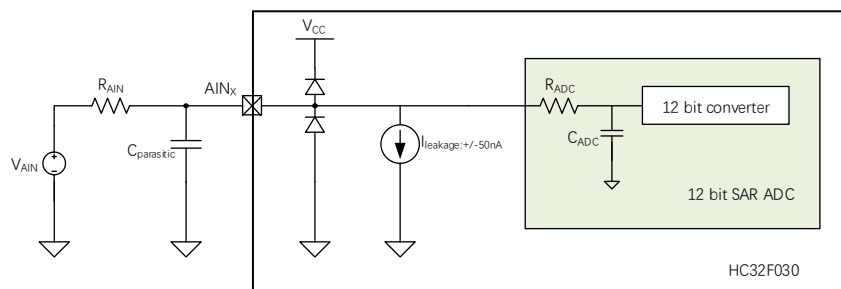
1. 由设计保证，不在生产中测试。

7.3.18 ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{ADCIN}	Input voltage range	Single ended	0		$V_{ADCREFIN}$	V
$V_{ADCREFIN}$	Input range of external reference voltage	Single ended	0		AV_{CC_MCU}	V
$DEV_{AVCC_MCU/3}$	$AV_{CC_MCU/3}$ 精度			3		%
I_{ADC1}	Active current including reference generator and buffer	200Ksps		2		Ma
I_{ADC2}	Active current without reference generator and buffer	1MSPS		0.5		Ma
C_{ADCIN}	ADC input capacitance			16	19.2	Pf
$R_{ADC}^{(1)}$	ADC sampling switch impedance			1.5		k Ω
$R_{AIN}^{(1)}$	ADC external input resistor ⁽²⁾				100	k Ω
F_{ADCCLK}	ADC clock Frequency				24M	Hz

T _{ADCSTART}	Startup time of reference generator and ADC core			30		Ms
T _{ADCCONV}	Conversion time		20	24	28	cycles
ENOB	Effective Bits	1MSPS@VCC>=2.7V 500KSPS@VCC>=2.4V 200KSPS@VCC>=1.8V REF=EXREF		10.3		Bit
		1MSPS@VCC>=2.7V 500KSPS@VCC>=2.4V 200KSPS@VCC>=1.8V REF=VCC		10.3		Bit
		200KSPS@VCC>=1.8V REF=internal 1.5V		9.4		Bit
		200KSPS@VCC>=2.8V REF=internal 2.5V		9.4		Bit
SNR	Signal to Noise Ratio	1MSPS@VCC>=2.7V 500KSPS@VCC>=2.4V 200KSPS@VCC>=1.8V REF=EXREF		68.2		dB
		1MSPS@VCC>=2.7V 500KSPS@VCC>=2.4V 200KSPS@VCC>=1.8V REF=VCC		68.2		dB
		200KSPS@VCC>=1.8V REF=internal 1.5V		60		dB
		200KSPS@VCC>=2.8V REF=internal 2.5V		60		dB
DNL ⁽¹⁾	Differential non-linearity	200KSps; VREF=EXREF/AVCC_MCU	-1		1	LSB
INL ⁽¹⁾	Integral non-linearity	200KSps; VREF=EXREF/AVCC_MCU	-3		3	LSB
E _o	Offset error			0		LSB
E _g	Gain error			0		LSB

1. 由设计保证，不在生产中测试。
2. ADC 的典型应用如下图所示：



对于 0.5LSB 采样误差精度要求的条件下，外部输入阻抗的计算公式如下：

$$R_{AIN} = M / (F_{ADC} * C_{ADC} * \lceil (N + 1) * \ln(2) \rceil) - R_{ADC}$$

其中 F_{ADC} 为 ADC 时钟频率，寄存器 ADC_CR0<3:2>可设定其与 PCLK 的关系，如下表：

下表为 ADC 时钟频率 F_{ADC} 和 PCLK 分频比关系：

ADC_CR0<3:2>	N
00	1
01	2
10	4
11	8

M 为采样周期个数，由寄存器 ADC_CR0<13:12>设定。

下表为采样时间 t_{sa} 和 ADC 时钟频率 F_{ADC} 的关系：

ADC_CR0<13:12>	M
00	4
01	6
10	8
11	12

下表为 ADC 时钟频率 F_{ADC} 和外部电阻 R_{AIN} 的关系（M=12, 采样误差 0.5LSB 的条件下）：

R_{AIN} (Kohm)	F_{ADC} (KHz)
10	5600
30	2100
50	1300
80	820
100	660

120	550
150	450

对于上述典型应用，应注意：

- 尽量减小 ADC 输入端口〔AIN〕_X 的寄生电容 *C_{PARACITIC}*；
- 除了考虑 *R_{AIN}* 值外，如果信号源 *V_{AIN}* 的内阻较大时，也需要加入考虑。

7.3.19 VC 特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{in}	Input voltage range		0		5.5	V
V _{incom}	Input common mode range		0		VCC-0.2	V
V _{offset}	Input offset	常温25℃ 3.3V	-10		+10	mV
I _{comp}	Comparator's current	VC _x _BIAS_SEL=00 VC _x _BIAS_SEL=01 VC _x _BIAS_SEL=10 VC _x _BIAS_SEL=11		0.3 1.2 10 20		uA
T _{response}	Comparator's response time when one input cross another	VC _x _BIAS_SEL=00 VC _x _BIAS_SEL=01 VC _x _BIAS_SEL=10 VC _x _BIAS_SEL=11		20 5 1 0.2		us
T _{setup}	Comparator's setup time when ENABLE. Input signals unchanged.	VC _x _BIAS_SEL=00 VC _x _BIAS_SEL=01 VC _x _BIAS_SEL=10 VC _x _BIAS_SEL=11		20 5 1 0.2		us
T _{warmup}	From main bandgap enable to 1.2V BGR reference、Temp sensor voltage、ADC internal 1.5V、2.5V reference stable			20		us
T _{filter}	Digital filter time	VC_debounce = 000 VC_debounce = 001 VC_debounce = 010 VC_debounce = 011 VC_debounce = 100 VC_debounce = 101 VC_debounce = 110 VC_debounce = 111		7 14 28 112 450 1800 7200 28800		μs

7.3.20 OPA 特性

OPA: (AVCC_MCU=2.2V ~ 5.5 V, AVSS=VSS=0 V, Ta=- 40°C ~ +85°C)

符号	参数	工作条件	最小值	典型值	最大值	单位
V _i	输入电压		0	-	AVCC	V
V _o	输出电压 ⁽¹⁾		0.1	-	AVCC-0.1	V
I _o	输出电流 ⁽¹⁾				0.5	mA
R _L	负载电阻 ⁽¹⁾		10K			Ω
T _{start}	初始化时间 ⁽²⁾				20	us
V _{io}	输入失调电压	V _{ic} =AVCC/2, V _o =AVCC/2, R _L =10kΩ, R _s =50Ω		±6		mV
PM	相位范围 ⁽¹⁾	R _L =10kΩ, C _L =20pF		65	-	deg
GM	增益范围 ⁽²⁾	R _L =10kΩ, C _L =20pF		15	-	dB
UGBW	单位增益带宽 ⁽¹⁾	C _L =20pF		2.5		MHz
SR	压摆率 ⁽¹⁾	C _L =15pF		2.6		V/us
CMRR	共模抑制比 ⁽¹⁾			70		dB

1. 由设计保证，不在生产中测试。
2. 需要同时设置BGR_CR<0>=1

7.3.21 TIM 定时器特性

有关输入输出复用功能引脚（输出比较、输入捕获、外部时钟、PWM 输出）的特性详情，参见下表。

符号	参数	条件	最小值	最大值	单位
t _{res}	定时器分辨时间		1		t _{TIMCLK}
		f _{TIMCLK} =48MHz	20.8		ns
f _{ext}	外部时钟频率		0	f _{TIMCLK} /2	MHz
		f _{TIMCLK} =48MHz	0	24	MHz
ReSTim	定时器分辨率			16	位
T _{counter}	选择内部时钟时, 16 位计数器时钟周期		1	65536	t _{TIMCLK}
		f _{TIMCLK} =48MHz	0.0208	1363	μs
T _{MAX_COUNT}	最大可能计数			67108864	t _{TIMCLK}
		f _{TIMCLK} =48MHz		1.4	s

1. 由设计保证，不在生产中测试。

表 7-9 高级定时器（ADVTIM）特性

符号	参数	条件	最小值	最大值	单位
t _{res}	定时器分辨时间		1		t _{TIMCLK}
		f _{TIMCLK} =48MHz	20.8		ns
f _{ext}	外部时钟频率		0	f _{TIMCLK} /2	MHz
		f _{TIMCLK} =48MHz	0	24	MHz
ReSTim	定时器分辨率			16	位
		模式 0 自由计数		32	位
T _{counter}	选择内部时钟时, 16 位计数器时钟周期		1	65536	t _{TIMCLK}
		f _{TIMCLK} =48MHz	0.0208	1363	μs
T _{MAX_COUNT}	最大可能计数(重载模式)			16777216	t _{TIMCLK}
		f _{TIMCLK} =48MHz		349.5	ms

1. 由设计保证，不在生产中测试。

表 7-10 通用定时器特性

符号	参数	条件	最小值	最大值	单位
----	----	----	-----	-----	----

t _{res}	定时器分辨时间		1		t _{TIMCLK}
		f _{TIMCLK} =48MHz	20.8		ns
f _{ext}	外部时钟频率		0	f _{TIMCLK} /2	MHz
		f _{TIMCLK} =48MHz	0	24	MHz
Re _{Tim}	定时器分辨率			16	位
T _{counter}	选择内部时钟时, 16 位计数器时钟周期		1	65536	t _{TIMCLK}
		f _{TIMCLK} =48MHz	0.0208	1363	μs
T _{MAX_COUNT}	最大可能计数			2097152	t _{TIMCLK}
		f _{TIMCLK} =48MHz		43.69	ms

1. 由设计保证, 不在生产中测试。

表 7-11 PCA 特性

符号	参数	条件	最小值	最大值	单位
t _{res}	WDT 溢出时间	f _{WDTCLK} =10kHz	1.6	52000	ms

1. 由设计保证, 不在生产中测试。

表 7-12 WDT 特性

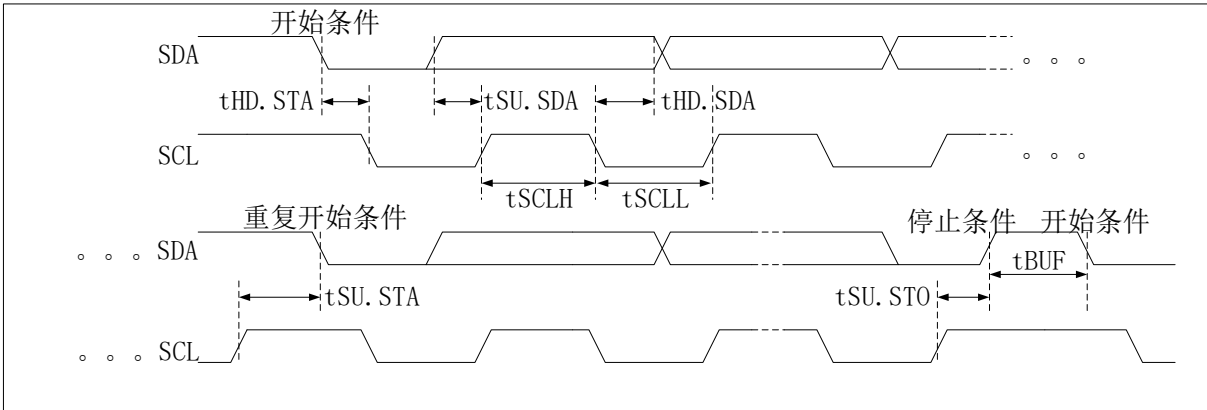
7.3.22 通信接口

7.3.22.1 I2C 特性

I2C 接口特性如下表：

符号	参数	标准模式（100K）		快速模式（400K）		高速模式（1M）		单位
		最小值	最大值	最小值	最大值	最小值	最大值	
t_{SCLL}	SCL 时钟低时间	4.7		1.25		0.5		μs
t_{SCLH}	SCL 时钟高时间	4.0		0.6		0.26		μs
$t_{SU.SDA}$	SDA 建立时间	250		100		50		ns
$t_{HD.SDA}$	SDA 保持时间	0		0		0		μs
$t_{HD.STA}$	开始条件保持时间	4.0		0.6		0.26		μs
$t_{SU.STA}$	重复的开始条件建立时间	2.5		0.6		0.25		μs
$t_{SU.STO}$	停止条件建立时间	4.0		0.6		0.26		μs
t_{BUF}	总线空闲(停止条件至开始条件)	4.7		1.3		0.5		μs

表 7-13 I2C 接口特性



1. 由设计保证，不在生产中测试。

图 7-2 I2C 接口时序

7.3.22.2 SPI 特性

符号	参数	条件	最小值	最大值	单位
$t_{c(SCK)}$	串行时钟的周期	主机模式	62.5	-	ns
		从机模式 $f_{PCLK} = 16\text{MHz}$	250	-	ns
$t_{w(SCKH)}$	串行时钟的高电平时间	主机模式	$0.5 \times t_{c(SCK)}$	-	ns
		从机模式	$0.5 \times t_{c(SCK)}$	-	ns
$t_{w(SCKL)}$	串行时钟的低电平时间	主机模式	$0.5 \times t_{c(SCK)}$	-	ns
		从机模式	$0.5 \times t_{c(SCK)}$	-	ns
$t_{su(SSN)}$	从机选择的建立时间	从机模式	$0.5 \times t_{c(SCK)}$	-	ns
$t_h(SSN)$	从机选择的保持时间	从机模式	$0.5 \times t_{c(SCK)}$	-	ns
$t_v(MO)$	主机数据输出的生效时间	$f_{PCLK} = 32\text{MHz}$	-	3	ns
$t_h(MO)$	主机数据输出的保持时间	$f_{PCLK} = 32\text{MHz}$	2	-	ns
$t_v(SO)$	从机数据输出的生效时间	$f_{PCLK} = 16\text{MHz}$	-	50	ns
$t_h(SO)$	从机数据输出的保持时间	$f_{PCLK} = 16\text{MHz}$	30	-	ns
$t_{su(MI)}$	主机数据输入的建立时间		10	-	ns
$t_h(MI)$	主机数据输入的保持时间		2	-	ns
$t_{su(SI)}$	从机数据输入的建立时间		10	-	ns
$t_h(SI)$	从机数据输入的保持时间		2	-	ns

1. 由设计保证，不在生产中测试。

表 7-14 SPI 接口特性

SPI 接口信号的波形和时序参数如下：

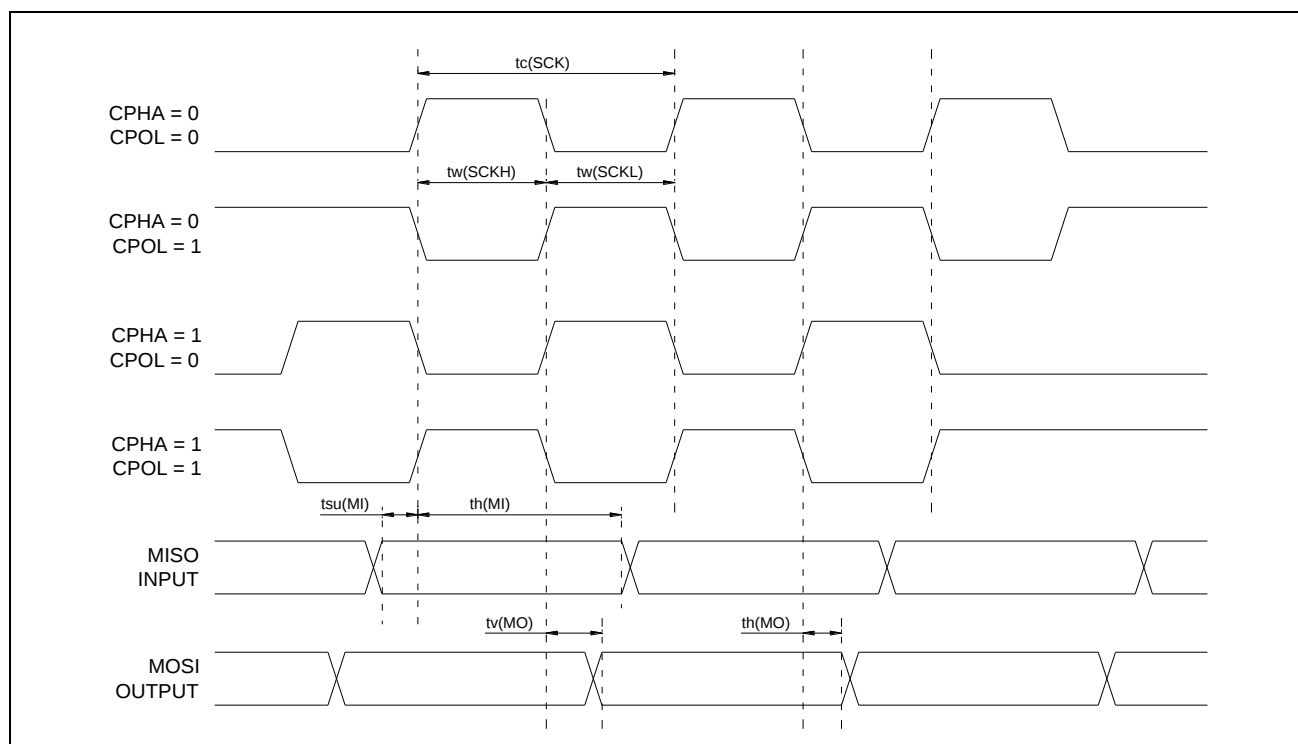


图 7-3 SPI 时序图（主机模式）

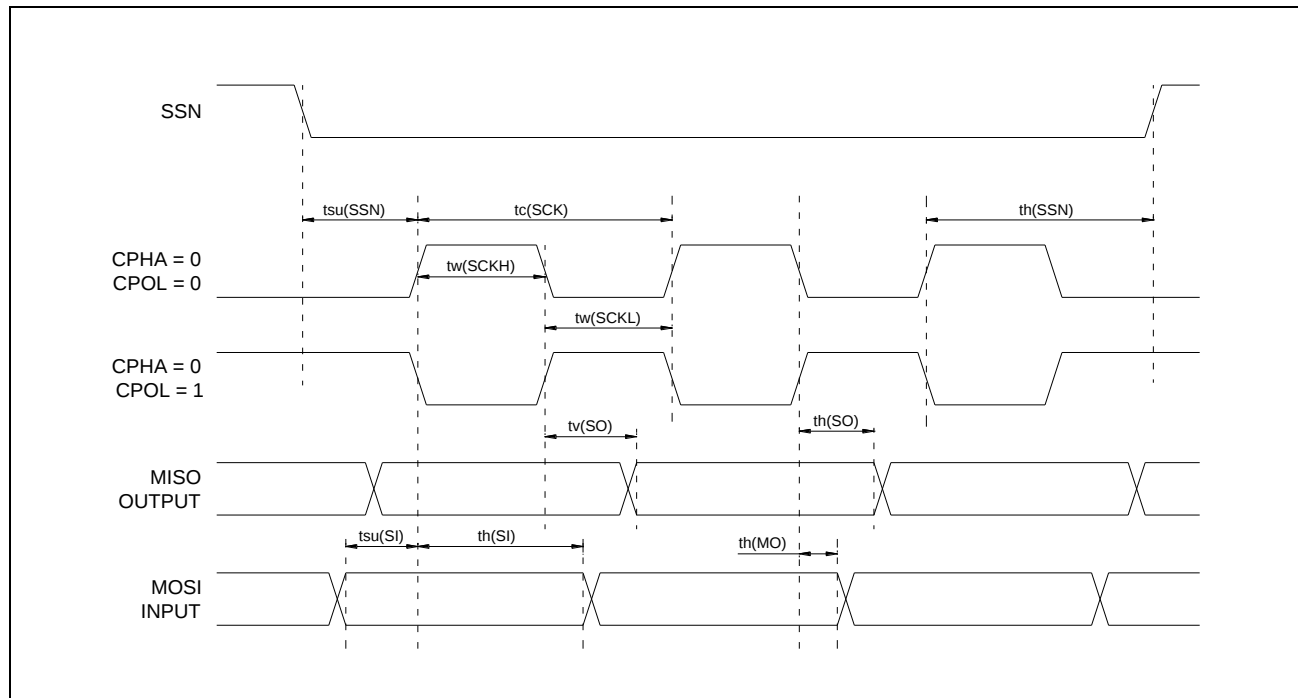


图 7-4 SPI 时序图（从机模式 cpha=0）

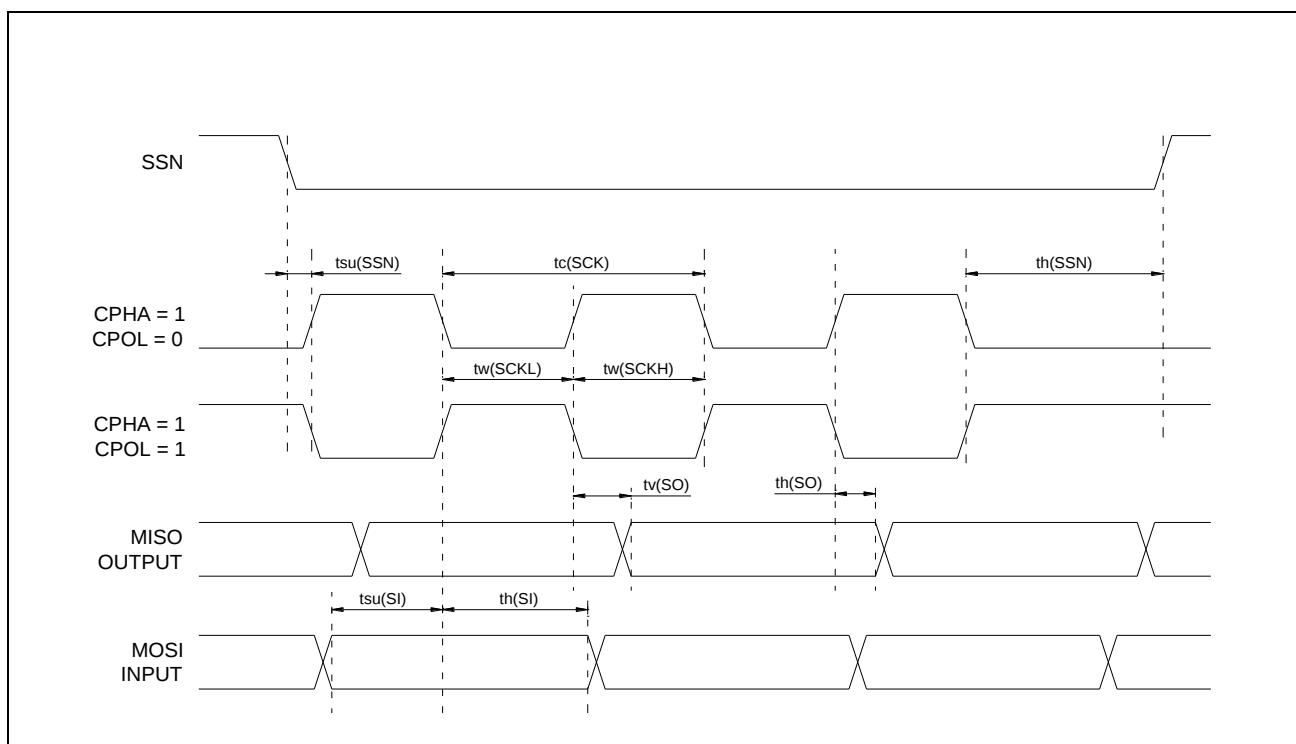
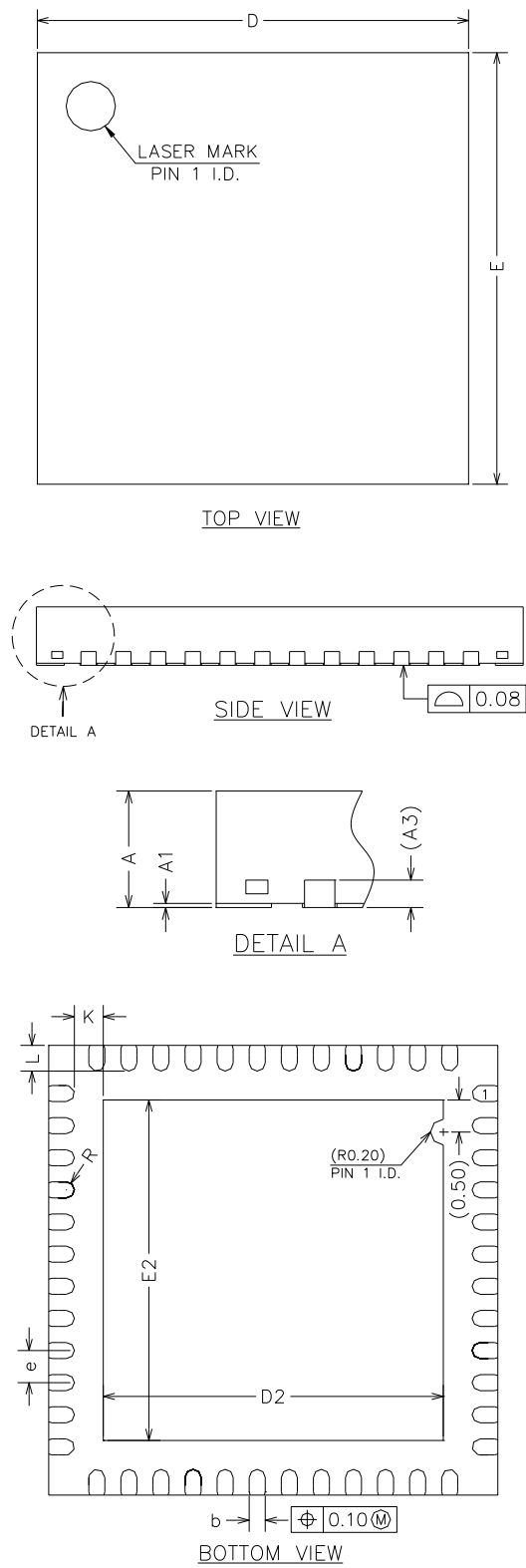


图 7-5 SPI 时序图（从机模式 $\text{cpha}=1$ ）

8 封装信息

8.1 封装尺寸

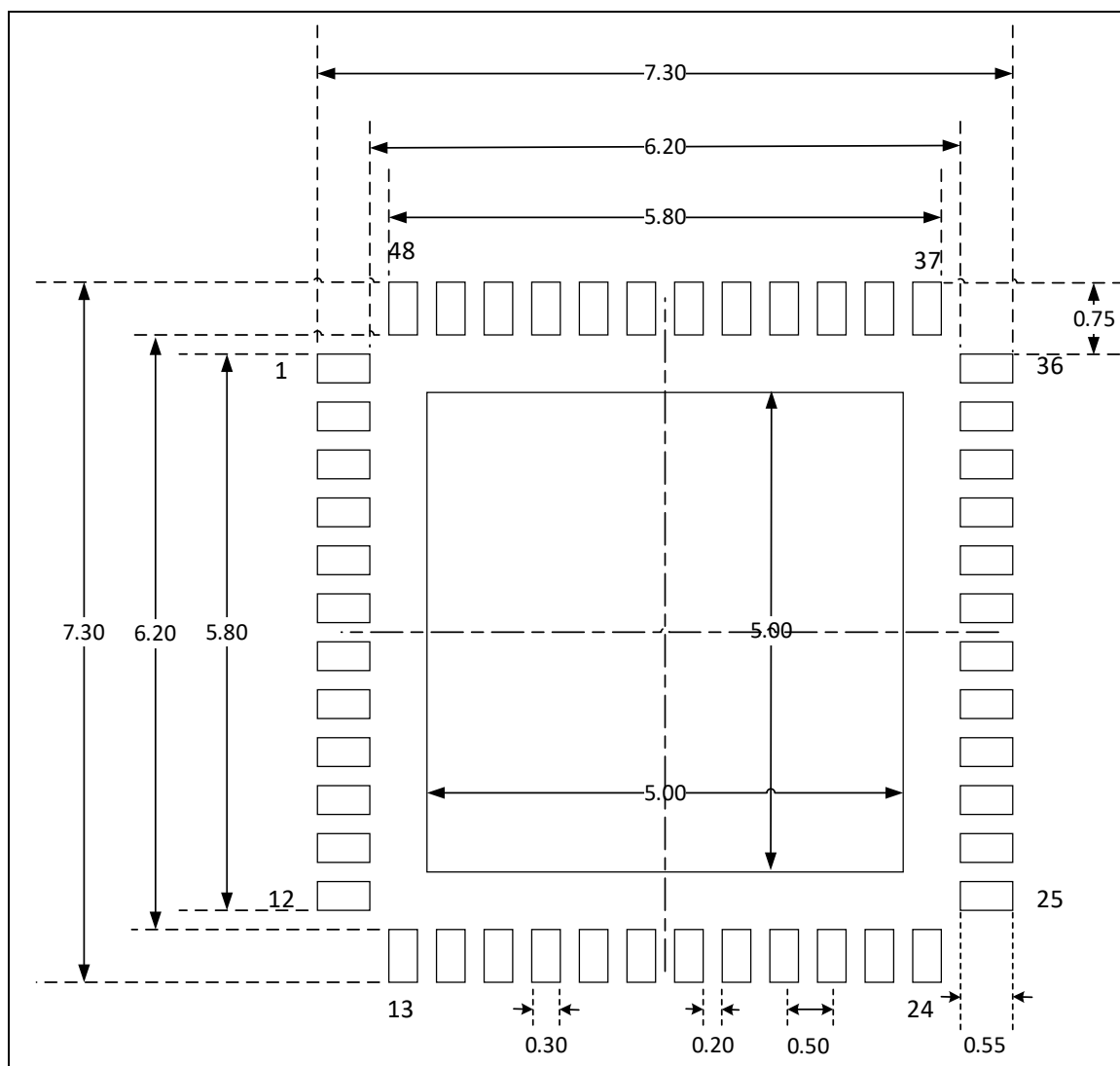
QFN48 封装



Symbol	7x7 Millimeter		
	Min	Nom	Max
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A3	0.20REF		
b	0.20	0.25	0.30
D	6.90	7.00	7.10
D2	5.20	5.30	5.40
E	6.90	7.00	7.10
E2	5.20	5.30	5.40
e	0.40	0.50	0.60
K	0.35	0.45	0.55
L	0.30	0.40	0.50
R	0.09	--	--

8.2 焊盘示意图

QFN48 封装 (7mm x 7mm)

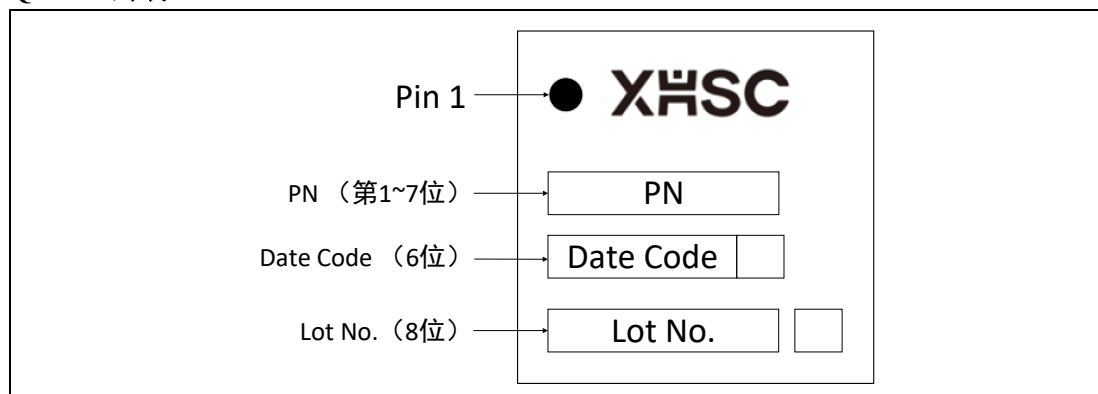


NOTE:

- Dimensions are expressed in millimeters.
- 尺寸仅做参考。

8.3 丝印说明

QFN48 封装（7mm x 7mm）



注意：

- 上图空白框表示与生产相关的可选标记，本节不作说明。

8.4 封装热阻系数

封装芯片在指定工作环境温度下工作时，芯片表面的结温 T_j (°C) 可以按照下面的公式计算：

$$T_j = T_{amb} + (P_D \times \theta_{JA})$$

- T_{amb} 是指封装芯片工作时的环境温度，单位是°C；
- θ_{JA} 是指封装对环境的热阻系数，单位是°C/W；
- P_D 等于芯片的内部功耗和 I/O 功耗之和，单位是 W。芯片的内部功耗是产品的 $I_{DD} \times V_{DD}$ ，I/O 功耗指的是指芯片工作时 I/O 引脚产生的功耗，通常该部分值很小，可以忽略。

芯片在指定工作环境温度下工作时芯片表面的结温 T_j ，不可以超出芯片可容许的最大结温度 T_j 。

Package Type and Size	Thermal Resistance Junction-ambient Value (θ_{JA})	Unit
QFN48 7mm x 7mm / 0.5mm pitch	30 +/- 10%	°C/W

表 8-1 各封装热阻系数表

9 订购信息

Part Number	HCM3043-QFN48
Application	motor
Flash	64K
RAM	8K
UART	2
LPUART	x
SPI	2
I2C	2
ADC	16*12
PWM	23
Comp	2
OP	1
I/O	23
LVD	√
LVR	√
AES	√
Vdd	5.5~25V
Package	QFN48 (7*7)
出货形式	盘装
脚间距	0.5mm

订购前，请联系销售窗口咨询最新量产信息。

10 版本记录 & 联系方式

版本	修订日期	修订内容摘要
Rev1.0	2020/7/13	初版发布。
Rev1.1	2021/4/22	更新声明、输出电流、应用说明、ESD 电器特性、7.3.17 的 V_{IL} 和 V_{IH} 、7.3.16.2 的 V_{IL} 和 V_{IH} 、RCH/RCL 振荡器精度、EFT 等级；增加 AVCC-MCU/3 精度、TIM 定时器特性、通信接口、焊盘示意图和封装热阻系数。
Rev1.2	2023/1/12	公司 Logo 更新。



如果您在购买与使用过程中有任何意见或建议，请随时与我们联系。

Email: mcu@xhsc.com.cn

网址: <http://www.xhsc.com.cn>

通信地址: 上海市浦东新区中科路 1867 号 A 座 10 层

邮编: 201210

