

中号

PIC16F7X

数据表

28/40引脚，8位CMOS FLASH

微控制器

www.wlxml.com

请注意以下PICmicro®MCU上的代码保护功能的详细信息。

- PICmicro系列符合Microchip数据手册中的规范。
- Microchip相信，其PICmicro微控制器系列是当今市场上同类产品中最安全的产品之一，当以预定的方式和正常情况下使用时。
- 有不诚实和可能违法的方法用于违反代码保护功能。所有这些方法，对我们的知识，需要以超出数据手册中规定的操作规范的方式使用PICmicro单片机。这样做的人可能从事盗窃知识产权。
- Microchip愿意与关注其代码完整性的客户合作。
- Microchip或任何其他半导体制造商均不能保证其代码的安全性。代码保护并不意味着我们保证产品为“牢不可破”。
- 代码保护不断发展。Microchip致力于不断改进其代码保护功能我们的产品。

如果您对此事有任何疑问，请联系离您最近的当地销售办事处。

本出版物中所含有关设备的信息应用程序等仅仅是通过建议来实现的，并可能被更新所取代。这是你的责任。确保您的应用程序符合您的规格。不提供任何陈述或保证，也不承担任何责任。由Microchip Technology Incorporated公司承担对这些信息的准确性或使用，或侵权行为专利或其他知识产权使用或其他方式使用Microchip产品作为关键的com-生命支持系统中的支持者除了与之外没有授权表示Microchip的书面批准。没有授权在任何知识产权下隐含或以其他方式披露权利。

商标

Microchip的名称和徽标，Microchip徽标，FilterLab，KEELOQ，MPLAB，PIC，PICmicro，PICMASTER，PICSTART，PRO MATE，SEEVAL和嵌入式控制解决方案公司是Microchip Technology的注册商标。成立于美国和其他国家。

dsPIC，ECONOMONITOR，FanSense，FlexROM，fuzzyLAB，在线串行编程，ICSP，ICEPIC，microID，微型端口，可移植存储器，MPASM，MPLIB，MPLINK，MPSIM，MXDEV，PICC，PICDEM，PICDEM.net，rfPIC，选择Mode和Total Endurance是Microchip的商标。技术公司在美国成立。

序列化快速术语编程（SQTP）是一种服务标记。Microchip Technology Incorporated在美国的注册商标。

此处提及的所有其他商标均为其所有权各自的公司。

©2002，Microchip Technology Incorporated，印刷版USA，保留所有权利。

 用再生纸印刷。



Microchip收到QS-9000质量体系其全球总部的认证，设计和晶圆制造设施，钱德勒和坦佩，亚利桑那州在1999年7月公司的质量体系认证和程序符合QS-9000标准。PICmicro®8位MCU，KEELOQ® 跳码器件，串行EEPROM和单片机产品。此外，Microchip的质量系统的设计和制造开发系统已通过ISO 9001认证。

28/40引脚8位CMOS FLASH微控制器

本数据表中包含的器件：

- PIC16F73
- PIC16F74
- PIC16F76
- PIC16F77

高性能RISC CPU：

- 高性能RISC CPU
- 只需要35个单词指示来学习
- 除程序外的所有单周期指令
 - 两个循环的分支
- 运行速度：DC - 20 MHz时钟输入
 - DC - 200 ns指令周期
- 高达8K x 14字的FLASH程序存储器，
 - 最多368 x 8字节的数据存储器（RAM）
- 与PIC16C73B / 74B / 76/77兼容的引脚分配
- 引脚兼容PIC16F873 / 874/876/877
- 中断能力（最多12个来源）
- 八级深度硬件堆栈
- 直接，间接和相对寻址模式
- 处理器读取程序存储器的权限

特殊的微控制器特性：

- 上电复位（POR）
- 上电定时器（PWRT）和
 - 振荡器启动定时器（OST）
- 带有自己的片内RC的看门狗定时器（WDT）
 - 振荡器可靠运行
- 可编程的代码保护
- 省电SLEEP模式
- 可选的振荡器选项
- 在线串行编程
 - （ICSP）通过两个
 - 销

外设特点：

- Timer0：带8位预分频器的8位定时器/计数器
- Timer1：带预分频器的16位定时器/计数器，
 - 可以在睡眠期间通过外部增加
 - 晶体/时钟
- Timer2：8位周期的8位定时器/计数器
 - 寄存器，预分频器和后分频器
- 两个捕捉，比较，PWM模块
 - 捕获是最大16位.分辨率为12.5 ns
 - 比较是16位，最大值.分辨率是200纳秒
 - PWM最大值.分辨率是10位
- 8位，最多8通道模数转换器
- 带SPI的同步串行端口（SSP）
 - 模式）和I²C（奴隶）
- 通用同步异步接收器
 - 发射机（USART / SCI）
- 并行从端口（PSP），8位宽
 - 外部RD，WR和CS控制（仅限40/44针）
- 欠压检测电路
 - 欠压复位（BOR）

CMOS技术：

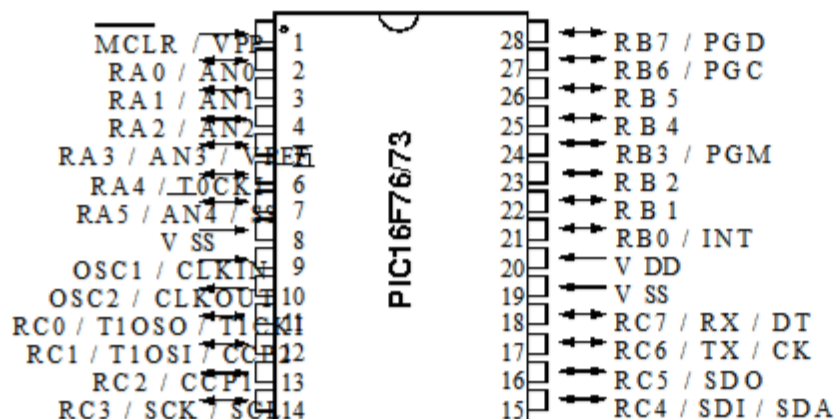
- 低功耗，高速CMOS闪存技术
- 完全静态设计
- 宽工作电压范围：2.0V至5.5V
- 高吸收/源电流：25 mA
- 工业温度范围
- 低功耗：
 - 典型值为5V，4 MHz时<2 mA
 - 20 μA典型@ 3V，32 kHz
 - <1 μA典型待机电流

设备	程序存储器 (# 一个字 说明)	数据 SRAM (字节)	I / O中断	8位 A / D (ch X PWM)	CCP	SSP		USART	计时器 8位/ 16位	
						SPI (主)	我 2C (奴隶)			
PIC16F73	4096	192	22	11	5	2	是	是	是	2/1
PIC16F74	4096	192	33	12	8	2	是	是	是	2/1
PIC16F76	8192	368	22	11	5	2	是	是	是	2/1
PIC16F77	8192	368	33	12	8	2	是	是	是	2/1

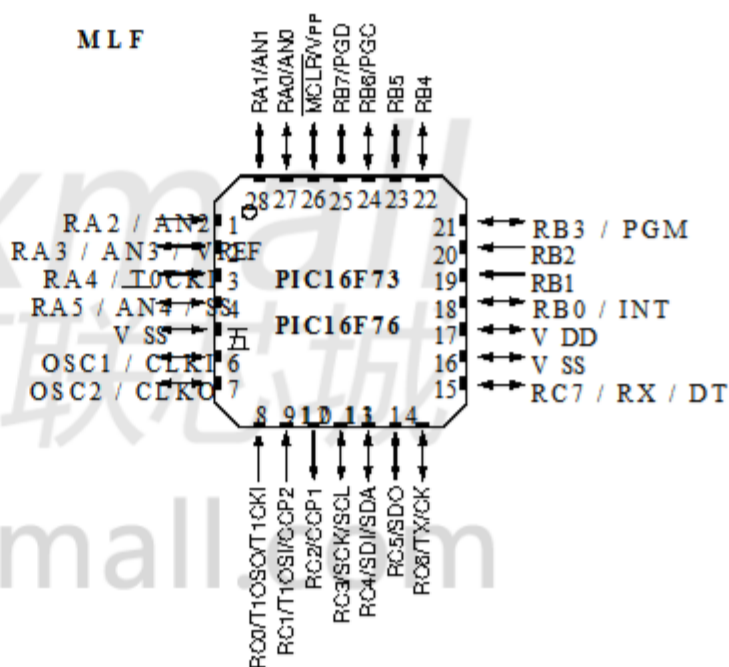
PIC16F7X

引脚图

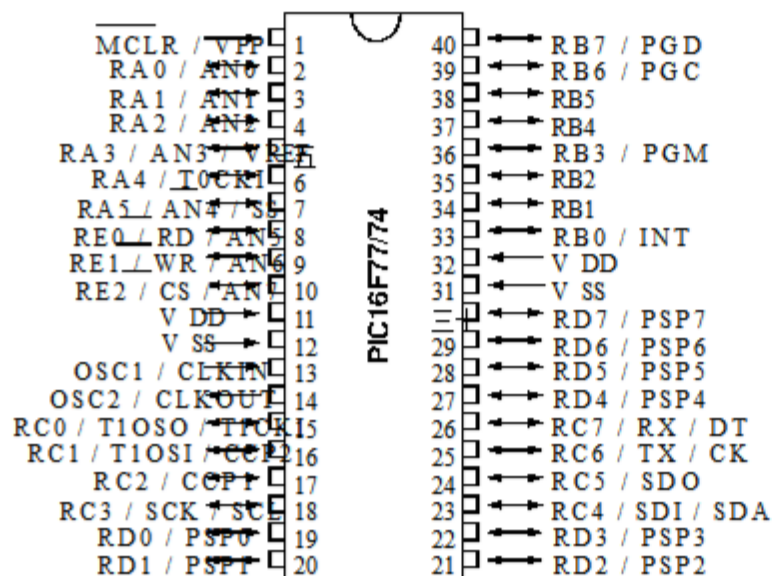
DIP, SOIC, SSOP



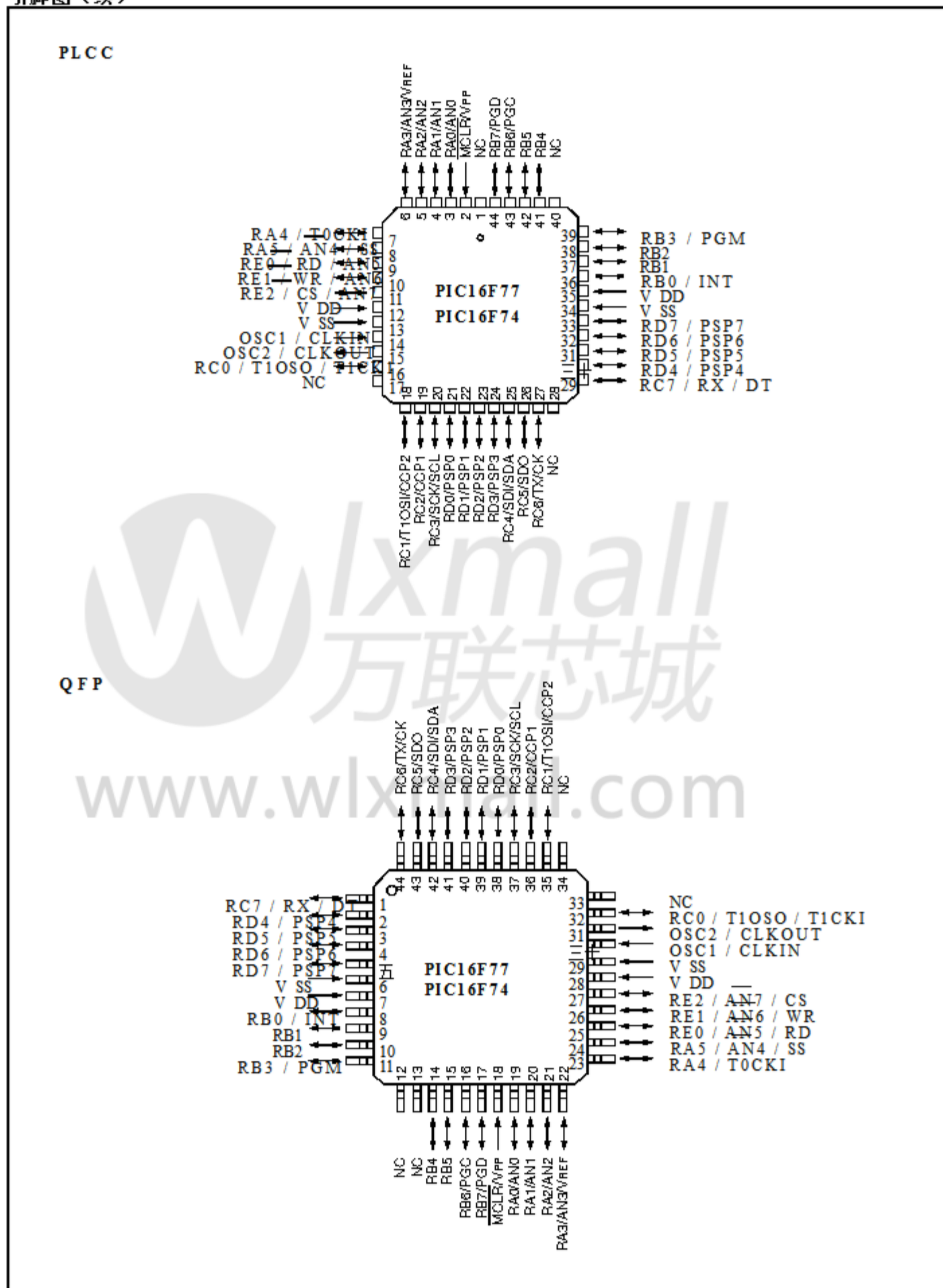
MLF



PDIP



引脚图 (续)



目录

1.0 设备概述.....	5
2.0 内存组织.....	13
3.0 读程序存储器.....	29
4 I/O端口.....	31
5 Timer0模块.....	43
6 Timer1模块.....	47
7 Timer2模块.....	51
8 捕捉/比较/PWM模块.....	53
9 同步串行端口(SSP)模块.....	59
10.0 通用同步异步收发器(USART).....	69
11.0 模数转换器(A/D)模块.....	83
12.0 CPU的特殊功能.....	89
13.0 指令集汇总.....	105
14.0 开发支持.....	113
15.0 电气特性.....	119
16.0 直流和交流特性图表和表格.....	141
17.0 包装信息.....	151
附录A: 修订记录.....	161
附录B: 设备差异.....	161
附录C: 转换考虑.....	162
索引.....	163
在线支持.....	169
读者回应.....	170
PIC16F7X产品识别系统.....	171

给我们有价值的客户

我们打算为我们尊贵的客户提供最好的文档,以确保Microchip成功使用产品.为此,我们将继续改进我们的出版物,以更好地满足您的需求.我们的出版物将被细化和随着新卷和更新的推出而增强.

如果您对本刊物有任何疑问或意见,请通过以下电子邮件与营销传播部门联系.电子邮件地址为docerrors@mail.microchip.com或传真至(480)792-4150本数据表后面的读者回应表格.我们欢迎您的反馈.

最新的数据表

要获取此数据表的最新版本,请在我们的全球网站上注册:

<http://www.microchip.com>

您可以通过检查任何页面底部外角的文献编号来确定数据表的版本.文献编号的最后一个字符是版本号(例如,DS30000A是文档DS30000的版本A).

勘误表

对于当前可能存在的勘误表,描述了与数据表和建议的解决方法存在较小的操作差异.随着设备/文档问题被我们所知,我们将发布勘误表.勘误将指定修订芯片的修订以及它所适用的文件的修订.

要确定特定设备是否存在勘误表,请检查以下内容之一:

Microchip的全球网站; <http://www.microchip.com>
•当地的Microchip销售办事处(见最后一页)
•Microchip公司文献中心;美国传真:(480)792-7277

在联系销售办事处或文献中心时,请说明哪种设备,芯片和数据表的修订版(包括升-
ature number)你正在使用.

客户通知系统

请登录我们的网站www.microchip.com/cn,以获取有关我们所有产品的最新信息.

1.0 设备概述

本文档包含设备特定的信息
关于以下设备：

- PIC16F73
- PIC16F74
- PIC16F76
- PIC16F77

PIC16F73 / 76器件仅适用于28引脚封装的封装，
年龄，而PIC16F74 / 77设备可用
40引脚和44引脚封装.中的所有设备
PIC16F7X系列共享通用架构，
以下差异：

- PIC16F73和PIC16F76的二分之一
PIC16F74的总片上存储器
PIC16F77
- 28引脚器件具有3个I / O端口，而
40/44引脚器件有5个
- 28引脚器件有11个中断，而
40/44引脚器件有12个
- 28引脚器件具有5个A / D输入通道，
而40/44引脚器件有8个
- 并行从站端口仅在其上执行
40/44引脚器件

表1-1总结了可用功能。

PIC16F73 / 76和PIC16F74 / 77的框图
器件在图1-1和图1-2中提供，
分别.这些器件系列的引脚是
见表1-2和表1-3.

其他信息可以在PICmicro™中找到
中档参考手册（DS33023），可能
可从当地Microchip销售代表获取 -
或从Microchip网站下载.该
参考手册应被认为是一种补充 -
这个数据表是一个很重要的文件，
修改阅读以更好地理解设备
外围模块的结构和操作。

表1-1: PIC16F7X器件特性

主要特征	PIC16F73	PIC16F74	PIC16F76	PIC16F77
工作频率	DC - 20 MHz	DC - 20 MHz	DC - 20 MHz	DC - 20 MHz
重置（和延迟）	POR, BOR (PWRT, OST)	POR, BOR (PWRT, OST)	POR, BOR (PWRT, OST)	POR, BOR (PWRT, OST)
FLASH程序存储器 (14位字)	4K	4K	8K	8K
数据存储器（字节）	192	192	368	368
中断	11	12	11	12
I / O端口	港口A, B, C	港口A, B, C, D, E	港口A, B, C	港口A, B, C, D, E
计时器	333			3
捕捉/比较/ PWM模块	2	2	2	2
串行通信	SSP, USART	SSP, USART	SSP, USART	SSP, USART
并行通信	-	PSP	-	PSP
8位模数转换模块	5个输入通道8个输入通道	5个输入通道5个输入通道	8个输入通道	
指令系统	35条说明	35条说明	35条说明	35条说明
打包	28引脚DIP 28引脚SOIC 28引脚SSOP 28针MLF	40针PDIP 44针PLCC 44引脚TQFP	28引脚DIP 28引脚SOIC 28引脚SSOP 28针MLF	40针PDIP 44针PLCC 44引脚TQFP

PIC16F7X

图1-1: PIC16F73和PIC16F76框图

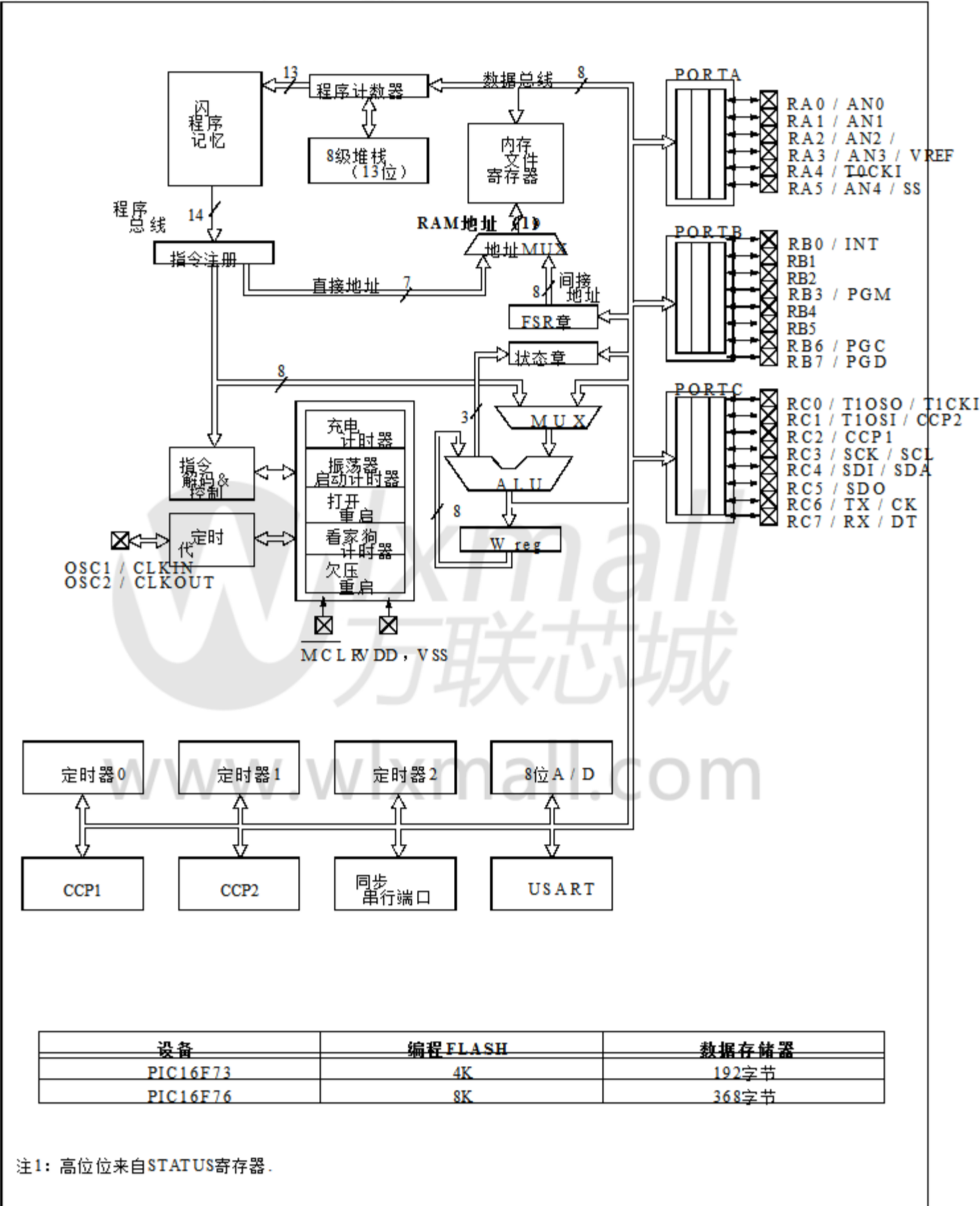
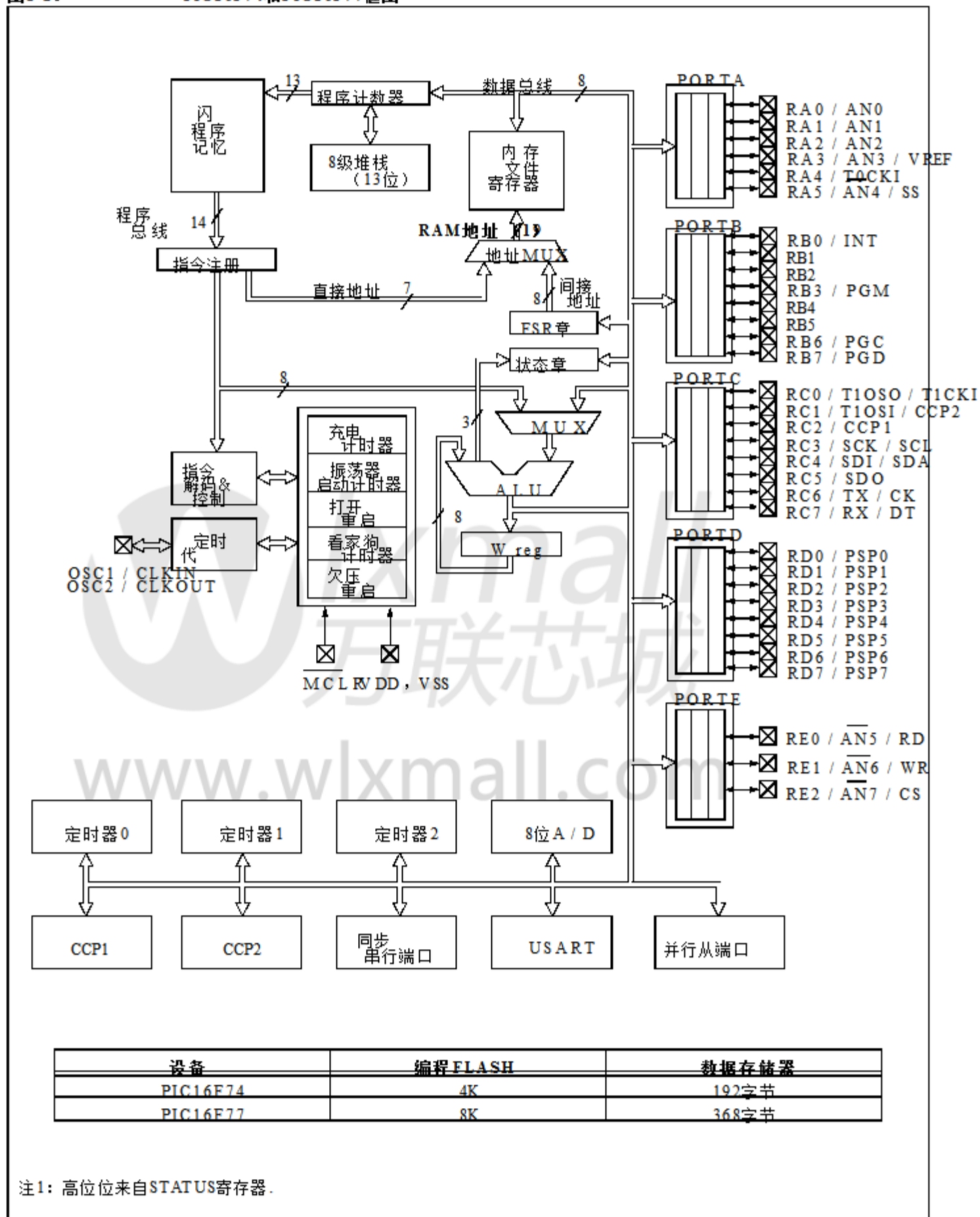


图1-2: PIC16F74和PIC16F77框图



PIC16F7X

表1-2: PIC16F73和PIC16F76引脚说明

引脚名称	SSOP SOIC 销 #	MLF 销 #	I / O / P 类型	缓冲 类型	描述
OSC1 / CLKI OSC1 CLKI	96		—世 —世	ST / CMOS	(3) 振荡器晶体或外部时钟输入。 振荡器晶体输入或外部时钟源输入。ST 缓冲区在RC模式下配置。否则CMOS。 外部时钟源输入。始终与销关联 功能OSC1 (见OSC1 / CLKI, OSC2 / CLKO引脚)。
OSC2 / CLKO OSC2 CLKO	10	7	Ø Ø	-	振荡器晶体或时钟输出。 振荡器晶体输出。 连接到晶体振荡器中的晶体或谐振器 模式。 在RC模式下, OSC2引脚输出CLKO, 具有1/4的电平 OSC1的频率并且表示指令周期速率。
MCLR / VPP MCLR VPP	1 2	6	—世 P	ST	主清除 (输入) 或编程电压 (输出)。 主清除 (重置) 输入。该引脚为低电平有效 重置到设备。 编程电压输入。
RA0 / AN0 RA0 AN0 RA1 / AN1 RA1 AN1 RA2 / AN2 RA2 AN2 RA3 / AN3 / VREF RA3 AN3 VREF RA4 / T0CKI RA4 T0CKI RA5 / SS / AN4 RA5 SS AN4	2 2 7 3 2 8 41 52 64 75		I / O —世 I / O —世 I / O —世 I / O —世 I / O —世 I / O —世 I / O —世 I / O —世 I / O —世	TTL TTL TTL TTL ST TTL	PORTA是一个双向I / O端口。 数字I / O。 模拟输入0。 数字I / O。 模拟输入1。 数字I / O。 模拟输入2。 数字I / O。 模拟输入3。 A / D参考电压输入。 数字I / O - 配置为输出时开漏。 Timer0外部时钟输入。 数字I / O。 SPI从机选择输入。 模拟输入4。

传说: I = 输入 O = 输出 I / O = 输入/输出 P = 功率
- = 未使用 TTL = TTL输入 ST = 施密特触发器输入

- 注意 1: 当配置为外部中断时, 该缓冲区为施密特触发器输入。
2: 在串行编程模式下使用时, 该缓冲区为施密特触发器输入。
3: 该缓冲器在RC振荡器模式下配置时为施密特触发器输入, 否则为CMOS输入。

表1-2: PIC16F73和PIC16F76引脚说明 (续)

引脚名称	SSOP SOIC 销 #	MLF 销 #	I / O / P 类型	缓冲 类型	描述
RB0 / INT RB0 INT	21	18	I / O —世	TTL / ST (1)	PORTB是一个双向I / O端口。PORTB可以是软件编程为所有输入上的内部弱上拉。 数字I / O。 外部中断。
RB1	22	19	I / O	TTL	数字I / O。
RB2	23	20	I / O	TTL	数字I / O。
RB3 / PGM RB3 PGM	24	21	I / O I / O	TTL	数字I / O。 低电压ICSP编程使能引脚。
RB4	25	22	I / O	TTL	数字I / O。
RB5	26	23	I / O	TTL	数字I / O。
RB6 / PGC RB6 PGC	27	24	I / O I / O	TTL / ST (2)	数字I / O。 在线调试器和ICSP编程时钟。
RB7 / PGD RB7 PGD	28	25	I / O I / O	TTL / ST (2)	数字I / O。 在线调试器和ICSP编程数据。
RC0 / T1OSO / T1CKI1 RC0 T1OSO T1CKI		8	I / O Ø —世	ST	PORTC是一个双向I / O端口。 数字I / O。 Timer1振荡器输出。 Timer1外部时钟输入。
RC1 / T1OSI / CCP2 12 RC1 T1OSI CCP2		9	I / O —世 I / O	ST	数字I / O。 Timer1振荡器输入。 Capture2输入，Compare2输出，PWM2输出。
RC2 / CCP1 RC2 CCP1	13	10	I / O I / O	ST	数字I / O。 Capture1输入/比较1输出/ PWM1输出。
RC3 / SCK / SCL RC3 SCK SCL	14	11	I / O I / O I / O	ST	数字I / O。 SPI模式的同步串行时钟输入/输出。 I2C模式的同步串行时钟输入/输出。
RC4 / SDI / SDA RC4 SDI SDA	15	12	I / O —世 I / O	ST	数字I / O。 SPI数据。 I2C数据I/O。
RC5 / SDO RC5 SDO	16	13	I / O Ø	ST	数字I / O。 SPI数据输出。
RC6 / TX / CK RC6 TX CK	17	14	I / O Ø I / O	ST	数字I / O。 USART异步传输。 USART 1同步时钟。
RC7 / RX / DT RC7 RX DT	18	15	I / O —世 I / O	ST	数字I / O。 USART异步接收。 USART同步数据。
V SS	8, 19	5, 16	P	-	逻辑和I / O引脚的参考地。
V DD	20	17	P	-	逻辑和I / O引脚的正电源。

传说: 我=输入 O=输出 I / O=输入/输出 P=功率
- =未使用 TTL = TTL输入 ST =施密特触发器输入

- 注意 1: 当配置为外部中断时，该缓冲器为施密特触发器输入。
2: 在串行编程模式下使用时，该缓冲器为施密特触发器输入。
3: 该缓冲器在RC振荡器模式下配置时为施密特触发器输入，否则为CMOS输入。

PIC16F7X

表1-3: PIC16F74和PIC16F77引脚说明

引脚名称	蘸 销 #	PLCC 销 #	QFP 销 #	I / O 类型	P 缓冲 类型	描述
OSC1 / CLKI OSC1 CLKI	13	14	三十	一世 一世	ST / CMOS	(4) 振荡器晶体或外部时钟输入。 振荡器晶体输入或外部时钟源输入。 ST缓冲器在RC模式下配置时,除此以外 CMOS。 外部时钟源输入,始终与销关联 功能OSC1 (见OSC1 / CLKI, OSC2 / CLKO引脚)。
OSC2 / CLKO OSC2 CLKO	14	15	31	Ø Ø	-	振荡器晶体或时钟输出。 振荡器晶体输出。 连接到晶体振荡器中的晶体或谐振器 模式。 在RC模式下, OSC2引脚输出具有1/4的CLKO OSC1的频率并表示指令 循环率。
MCLR / VPP MCLR VPP	12		18	一世 P	ST	主清除 (输入) 或编程电压 (输出)。 主清除 (重置) 输入,该引脚为低电平有效 重置到设备。 编程电压输入。
RA0 / AN0 RA0 AN0 RA1 / AN1 RA1 AN1 RA2 / AN2 RA2 AN2 RA3 / AN3 / VREF RA3 AN3 VREF RA4 / T0CKI RA4 T0CKI RA5 / SS / AN4 RA5 SS AN4	23 34 45 56 67 78		19 20 21 22 23 24	I / O 一世 I / O 一世 I / O 一世 I / O 一世 一世 I / O 一世 I / O 一世 一世	TTL TTL TTL TTL ST TTL	PORTA是一个双向I / O端口。 数字I / O。 模拟输入0。 数字I / O。 模拟输入1。 数字I / O。 模拟输入2。 数字I / O。 模拟输入3。 A / D参考电压输入。 数字I / O - 配置为输出时开漏。 Timer0外部时钟输入。 数字I / O。 SPI从机选择输入。 模拟输入4。

传说: 我=输入 O =输出 I / O =输入/输出 P =功率
- =未使用 TTL = TTL输入 ST =施密特触发器输入

- 注意 1: 当配置为外部中断时, 该缓冲器为施密特触发器输入。
2: 在串行编程模式下使用时, 该缓冲器为施密特触发器输入。
3: 此缓冲器在配置为通用I / O时为施密特触发器输入, 在并行中使用时为TTL输入
从端口模式 (用于连接到微处理器总线)。
4: 该缓冲器在RC振荡器模式下配置时为施密特触发器输入, 否则为CMOS输入。

表1-3: PIC16F74和PIC16F77引脚说明 (续)

引脚名称	引脚 #	PLCC 引脚 #	QFP 引脚 #	I / O 类型	P 缓冲 类型	描述
RB0 / INT RB 0 INT	33	36	8	I / O —世	TTL / ST (1)	PORTB是一个双向I / O端口。PORTB可以是软件编程为所有输入上的内部弱上拉。 数字I / O。 外部中断。
RB 1	34	37	9	I / O	TTL	数字I / O。
RB 2	35	38	10	I / O	TTL	数字I / O。
RB3 / PGM RB 3 PGM	36	39	11	I / O I / O	TTL	数字I / O。 低电压ICSP编程使能引脚。
RB 4	37	40	12	I / O	TTL	数字I / O。
RB 5	38	41	13	I / O	TTL	数字I / O。
RB6 / PGC RB 6 PGC	39	42	14	I / O I / O	TTL / ST (2)	数字I / O。 在线调试器和ICSP编程时钟。
RB7 / PGD RB 7 PGD	40	43	15	I / O I / O	TTL / ST (2)	数字I / O。 在线调试器和ICSP编程数据。
RC0 / T1OSO / T1CKI RC0 T1OSO T1CKI	16	32	32	I / O Ø —世	ST	PORTC是一个双向I / O端口。 数字I / O。 Timer1振荡器输出。 Timer1外部时钟输入。
RC1 / T1OSI / CCP2 RC1 T1OSI CCP2	18	35	35	I / O —世 I / O	ST	数字I / O。 Timer1振荡器输入。 Capture2输入, Compare2输出, PWM2输出。
RC2 / CCP1 RC2 CCP1	17	36	36	I / O I / O	ST	数字I / O。 Capture1输入/比较1输出/ PWM1输出
RC3 / SCK / SCL RC3 SCK SCL	18	37	37	I / O I / O I / O	ST	数字I / O。 SPI模式的同步串行时钟输入/输出。 I2C模式的同步串行时钟输入/输出。
RC4 / SDI / SDA RC4 SDI SDA	23	42	42	I / O —世 I / O	ST	数字I / O。 SPI数据。 I2C数据I / O。
RC5 / SDO RC5 SDO	24	43	43	I / O Ø	ST	数字I / O。 SPI数据输出。
RC6 / TX / CK RC6 TX CK	25	44	44	I / O Ø I / O	ST	数字I / O。 USART异步传输。 USART 1同步时钟。
RC7 / RX / DT RC7 RX DT	26	45	45	I / O —世 I / O	ST	数字I / O。 USART异步接收。 USART同步数据。

传说: 我=输入 O=输出 I / O=输入/输出 P=功率
- =未使用 TTL = TTL输入 ST =施密特触发器输入

- 注意 1: 当配置为外部中断时, 该缓冲区为施密特触发器输入。
2: 在串行编程模式下使用时, 该缓冲区为施密特触发器输入。
3: 此缓冲器在配置为通用I / O时为施密特触发器输入, 在并行中使用时为TTL输入从端口模式 (用于连接到微处理器总线)。
4: 该缓冲器在RC振荡器模式下配置时为施密特触发器输入, 否则为CMOS输入。

PIC16F7X

表1-3: PIC16F74和PIC16F77引脚说明 (续)

引脚名称	引脚#	PLCC 引脚#	QFP 引脚#	I / O 类型	P 缓冲 类型	描述
RD0 / PSP0 RD0 PSP0	19	21	38	I / O I / O	ST / TTL	PORTD是一个双向I / O端口或并行从端口 当连接到微处理器总线时。 (3) 数字I / O。 并行从端口数据。
RD1 / PSP1 RD1 PSP1	20	22	39	一世 I / O I / O	ST / TTL	(3) 数字I / O。 并行从端口数据。
RD2 / PSP2 RD2 PSP2	21	23	40	一世 I / O I / O	ST / TTL	(3) 数字I / O。 并行从端口数据。
RD3 / PSP3 RD3 PSP3	22	24	41	I / O I / O	ST / TTL	(3) 数字I / O。 并行从端口数据。
RD4 / PSP4 RD4 PSP4	27	三十	2	I / O I / O	ST / TTL	(3) 数字I / O。 并行从端口数据。
RD5 / PSP5 RD5 PSP5	28	31	3	I / O I / O	ST / TTL	(3) 数字I / O。 并行从端口数据。
RD6 / PSP6 RD6 PSP6	29	32	4	I / O I / O	ST / TTL	(3) 数字I / O。 并行从端口数据。
RD7 / PSP7 RD7 PSP7	三十	33	五	I / O I / O	ST / TTL	(3) 数字I / O。 并行从端口数据。
— RE0 / RD / AN5 RE 0 RD AN 5	89		25	I / O 一世 一世	ST / TTL	PORTE是一个双向I / O端口。 (3) 数字I / O。 读取并行从端口的控制。 模拟输入5。
RE1 / WR / AN6 RE 1 WR AN 6	9 1 0		26	I / O 一世 一世	ST / TTL	(3) 数字I / O。 写控制并行从端口。 模拟输入6。
RE2 / CS / AN7 RE 2 CS AN 7	10	11	27	I / O 一世 一世	ST / TTL	(3) 数字I / O。 并行从端口的片选控制。 模拟输入7。
V SS	12,31	13,34	6,29	P	-	逻辑和I / O引脚的参考地。
V DD	11,32	12,35	7,28	P	-	逻辑和I / O引脚的正电源。
NC	-	1,17,28,40	12,13,33,34		-	这些引脚不在内部连接.这些引脚应该 没有连接。

传说: 我=输入 O=输出 I / O=输入/输出 P=功率
- =未使用 TTL = TTL输入 ST =施密特触发器输入

- 注意 1: 当配置为外部中断时, 该缓冲器为施密特触发器输入。
2: 在串行编程模式下使用时, 该缓冲器为施密特触发器输入。
3: 此缓冲器在配置为通用I / O时为施密特触发器输入, 在并行中使用时为TTL输入
从端口模式 (用于连接到微处理器总线)。
4: 该缓冲器在RC振荡器模式下配置时为施密特触发器输入, 否则为CMOS输入。

2.0 记忆组织

这两个存储块都有两个存储块
PICmicro®MCU. 程序存储器和数据
内存有独立的总线，所以并发
访问可能发生，并在本节详细介绍. 该
程序存储器可以由用户代码在内部读取
(见第3.0节)。

有关设备内存的其他信息可能会找到
在PICmicro中 中档参考手册
(DS33023)。

2.1 程序内存组织

PIC16F7X器件具有一个13位程序计数器
能够处理8K字×14位程序
内存空间. PIC16F77 / 76器件具有
8K字的FLASH程序存储器和
PIC16F73 / 74器件具有4K字. 该程序
PIC16F7X器件的存储器映射如图所示
图2-1. 访问物理上方的位置
实施地址将导致环绕。

复位向量在0000h和中断向量
在0004h.

2.2 数据存储器组织

数据存储器被分成多个存储区，
其中包含通用寄存器和
特殊功能寄存器. 位RP1 (STATUS <6>)
和RP0 (STATUS <5>) 是存储区选择位：

RP1: RP0	银行
00	0
01	1
10	2
11	3

每个银行扩展到7Fh (128字节). 更低
每个银行的地点都预留给特别的
函数寄存器. 在特殊功能Regis-
ters是通用寄存器，实现为
静态RAM. 所有实施的银行都包含Special
函数寄存器. 一些经常使用的Special
函数来自一家银行的寄存器可以被镜像
另一家银行用于代码缩减和更快访问。

2.2.1 通用目的寄存器 文件

寄存器文件 (如图2-2和图2-3所示)
可以直接或间接地通过访问
文件选择寄存器FSR.

图2-1: 程序存储器映射和堆栈用于PIC16F7X器件

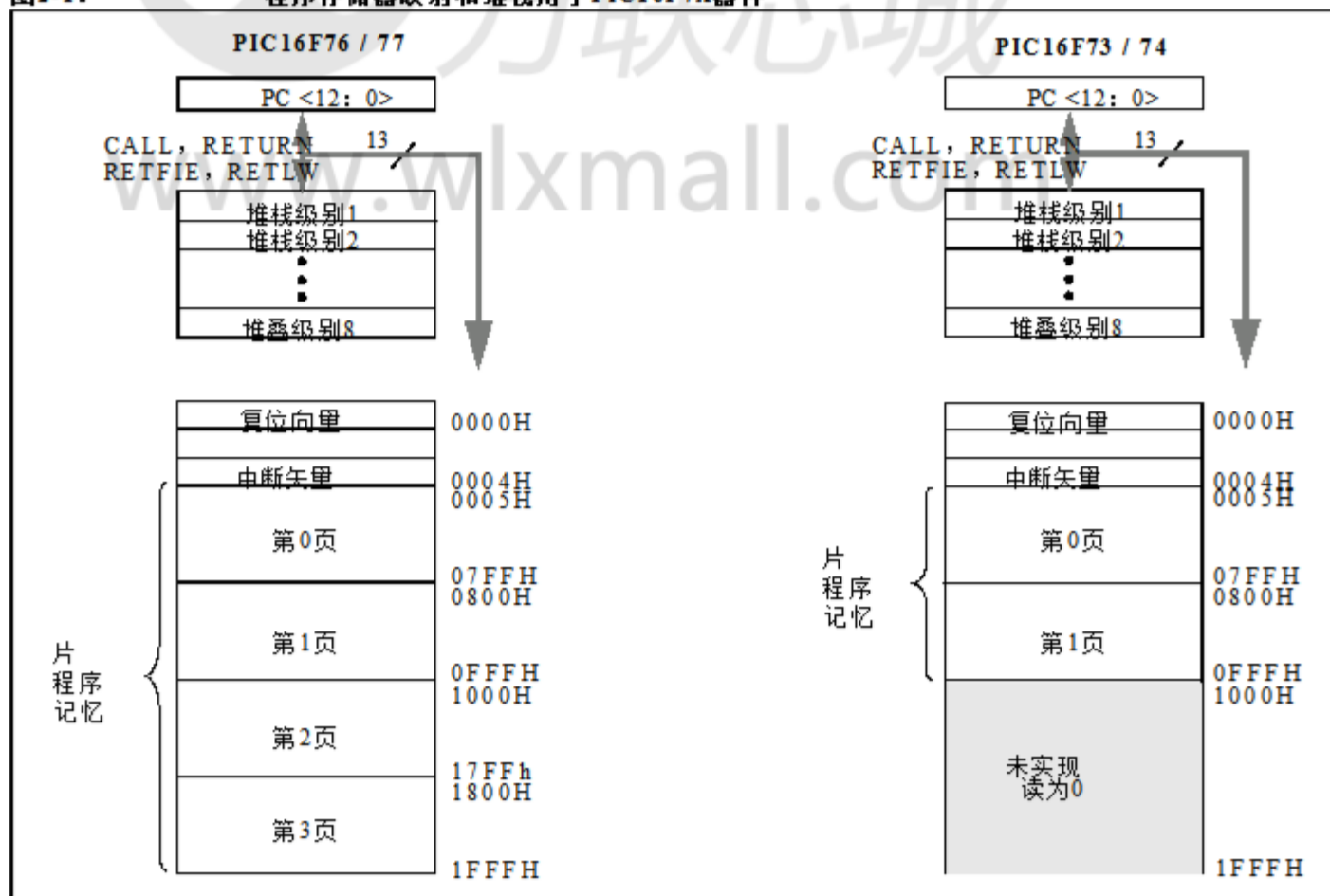


图2-2: PIC16F77 / 76寄存器文件映射

文件地址	文件地址	文件地址	文件地址
间接地址 (*)	间接地址 (*)	间接地址 (*)	间接地址 (*)
TMR0	OPTION REG	TMR0	OPTION REG
PCL	PCL	PCL	PCL
状态	状态	状态	状态
FSR	FSR	FSR	FSR
PORTA	TRISA		
PORTB	TRISB	PORTB	TRISB
PORTC	TRISC		
PORTD (1)	TRISD (1)		
PORTE (1)	TRISE (1)		
PCLATH	PCLATH	PCLATH	PCLATH
INTCON	INTCON	INTCON	INTCON
PIR1	PIE1	PMDATA	PMCON1
PIR2	PIE2	PMADR	
TMR1L	PCON	PMDATH	
TMR1H		PMADRH	
T1CON			
TMR2			
T2CON	PR2		
SSPBUF	SSPADDD		
SSPCON	SSPSTAT		
CCPR1L			
CCPR1H			
CCP1CON			
RCSTA	TXSTA		
TXREG	SPBRG		
RCREG			
CCPR2L			
CCPR2H			
CCP2CON			
ADRES			
ADCON0	ADCON1		
一般目的寄存器 96字节	一般目的寄存器 80字节	一般目的寄存器 80字节	一般目的寄存器 80字节
7FH	访问 70H至7Fh	访问 70H至7Fh	访问 70h - 7Fh
银行0	银行1	银行2	银行3

■ 未实现的数据存储单元，读为0。
*不是物理寄存器。
注1: 这些寄存器不在28引脚器件上实现。

图2-3: PIC16F74 / 73寄存器文件映射

文件地址	文件地址	文件地址	文件地址
间接地址 (*)	间接地址 (*)	间接地址 (*)	间接地址 (*)
TMR0	OPTION REG	TMR0	OPTION REG
PCL	PCL	PCL	PCL
状态	状态	状态	状态
FSR	FSR	FSR	FSR
PORTA	TRISA		
PORTB	TRISB	PORTB	TRISB
PORTC	TRISC		
PORTD (1)	TRISD (1)		
PORTE (1)	TRISE (1)		
PCLATH	PCLATH	PCLATH	PCLATH
INTCON	INTCON	INTCON	INTCON
PIR1	PIE1	PMDATA	PMCON1
PIR2	PIE2	PMADR	
TMR1L	PCON	PMDATH	
TMR1H		PMADRH	
T1CON			
TMR2			
T2CON	PR2		
SSPBUF	SSPADDD		
SSPCON	SSPSTAT		
CCPR1L			
CCPR1H			
CCP1CON			
RCSTA	TXSTA		
TXREG	SPBRG		
RCREG			
CCPR2L			
CCPR2H			
CCP2CON			
ADRES			
ADCON0	ADCON1		
一般目的寄存器 96字节	一般目的寄存器 96字节	访问 20H至7Fh	访问 A0h - FFh
7FH	FFH	120H	1A0h
银行0	银行1	银行2	银行3
		16Fh 170H	1EFh 1F0H
		17Fh	1FFh被

■ 未实现的数据存储单元，读为0。
*不是物理寄存器。
注1: 这些寄存器不在28引脚器件上实现。

PIC16F7X

2.2.2 特殊功能寄存器

特殊功能寄存器是使用的寄存器
用于控制CPU和外围模块
设备的期望操作.这些寄存器是
实现为静态RAM.这些寄存器的列表是
见表2-1.

特殊功能寄存器可以分为
两套:核心(CPU)和外围.那些寄存器
与核心功能相关的描述参见
本节中的细节.那些与操作相关的
外围功能在下面详细介绍
外围功能部分.

表2-1: 特殊功能注册摘要

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	细节 在页面		
银行0													
00h (4)	INDF	寻址这个位置使用FSR的内容来寻址数据存储器（不是物理寄存器）								0000 0000	27, 96		
01H	TMR0	Timer0模块寄存器								xxxx xxxx	45, 96		
(4)	PCL	程序计数器（PC）最低有效字节								0000 0000	26, 96		
03h (4)	状态	IRP	RP1	RP0	至	PD	Z	D	C	0001 1xxx	19, 96		
04h (4)	FSR	间接数据存储器地址指针								xxxx xxxx	27, 96		
05H	PORTA	-	-	写入时PORTA数据锁存：读取时PORTA引脚								- 0x0000	32, 96
06H	PORTB	写入时PORTB数据锁存：读取时PORTB引脚								xxxx xxxx	34, 96		
07H	PORTC	写入时PORTC数据锁存：读取时PORTC引脚								xxxx xxxx	35, 96		
08h (5)	PORTD	写入时PORTD数据锁存：读取时PORTD引脚								xxxx xxxx	36, 96		
(5)	PORTE	-	-	-	-	-	RE2	RE1	RE0	---- -xxx	39, 96		
0Ah (1)	PCLATH	-	-	-	写缓冲区用于程序计数器的高5位					--- 0 0000	26, 96		
0Bh (4)	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	RBIF	0000 000x	21, 96		
0Ch	PIR1	PSPIF	(3)ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	23, 96		
0Dh	PIR2	-	-	-	-	-	-	-	CCP2IF	---- - - - 0	24, 96		
0Eh	TMR1L	保持寄存器为16位TMR1寄存器的最低有效字节								xxxx xxxx	50, 96		
0Fh	TMR1H	保持寄存器为16位TMR1寄存器的最高有效字节								xxxx xxxx	50, 96		
10H	T1CON	-	-	T1CKPS1	T1CKPS0	T1OSCINT	1SYNCTMR1C	STMR1ON	-	00 0000	47, 96		
11H	TMR2	Timer2模块寄存器								0000 0000	52, 96		
12小时	T2CON	-	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	0000 0000	52, 96		
13H	SSPBUF	同步串行端口接收缓冲器/发送寄存器								xxxx xxxx	64, 68, 96		
14H	SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	61, 96		
15小时	CCPR1L	捕捉/比较/PWM寄存器1（LSB）								xxxx xxxx	56, 96		
16小时	CCPR1H	捕捉/比较/PWM寄存器1（MSB）								xxxx xxxx	56, 96		
17H	CCP1CON	-	-	CCP1X	CCP1Y	CCP1M3	CCP1M2	CCP1M1	CCP1M0	00 0000	54, 96		
18小时	RCSTA	SPEN	RX9	SREN	CREN	-	FERR	OERR	RX9D	0000 00x	70, 96		
19H	TXREG	USART发送数据寄存器								0000 0000	74, 96		
1AH	RCREG	USART接收数据寄存器								0000 0000	76, 96		
1BH	CCPR2L	捕捉/比较/PWM寄存器2（LSB）								xxxx xxxx	58, 96		
1路	CCPR2H	捕捉/比较/PWM寄存器2（MSB）								xxxx xxxx	58, 96		
1Dh	CCP2CON	-	-	CCP2X	CCP2Y	CCP2M3	CCP2M2	CCP2M1	CCP2M0	00 0000	54, 96		
1EH	ADRES	A/D结果寄存器字节								xxxx xxxx	88, 96		
1FH	ADCON0	ADCS1	ADCS0	CHS2	CHS1	CHS0	走/ DONE	-	ADON	0000 00-0	83, 96		

传说: X=未知, u=不变, q=值取决于条件, -=未实现, 读为0, r=保留.

阴影位置未实现, 读为0.

- 注意 1: 程序计数器的高字节不能直接访问. PCLATH是PC <12: 8>的控股寄存器, 内容在分支(CALL或GOTO)期间传送到程序计数器的高字节.
- 2: 其他(不上电)复位包括通过MCLR进行外部复位和看门狗定时器复位.
- 3: PSPIE和PSPIF位保留在28引脚器件上;始终保持这些位清晰.
- 4: 这些寄存器可以从任何银行寻址.
- 5: PORTD, PORTE, TRISD和TRISE在28引脚器件上没有物理实现, 读为0.
- 6: This bit always reads as a '1'.

表2-1: 特别职务注册摘要 (续)

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	细节 在页面上		
银行1													
80h (4)	INDF	寻址这个位置使用FSR的内容来寻址数据存储器 (不是物理寄存器)								0000 0000	27, 96		
81H	OPTION_REG	RBPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	20, 44, 96		
82h (4)	PCL	程序计数器 (PC) 最低有效字节								0000 0000	26, 96		
83h (4)	状态	IRP	RP1	RP0	至	PD	Z	D	C	0001 1xxx	19, 96		
84h (4)	FSR	间接数据存储器地址指针								xxxx xxxx	27, 96		
85H	TRISA	-	-	PORTA数据方向寄存器								- 11 1111	32, 96
86H	TRISB	PORTB数据方向寄存器								1111 1111	34, 96		
87H	TRISC	PORTC数据方向寄存器								1111 1111	35, 96		
88h (5)	TRISD	PORTD数据方向寄存器								1111 1111	36, 96		
89h (5)	TRISE	IBF	OBF	IBOV	PSPMODE	-	PORTE数据方向位			0000 -111	38, 96		
8Ah (1)	PCLATH	-	-	-	写缓冲区用于程序计数器的高5位					--- 0 0000	21, 96		
8Bh (4)	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	RBIF	0000 000x	23, 96		
8CH	PIE1	PSPIE	(3)-死	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	22, 96		
8DH	PIE2	-	-	-	-	-	-	-	CCP2IE	 0	24, 97		
8EH	PCON	-	-	-	-	-	-	POR	BOR	 qq	25, 97		
的8Fh	-	未实现								-	-		
90H	-	未实现								-	-		
91H	-	未实现								-	-		
92H	PR2	Timer2周期寄存器								1111 1111	52, 97		
93H	SSPADDD	同步串行端口 (I2C模式) 地址寄存器								0000 0000	68, 97		
94H	SSPSTAT	SMP	CKE	d / A	PS	-	R / W	UA	BF	0000 0000	60, 97		
95H	-	未实现								-	-		
96小时	-	未实现								-	-		
97H	-	未实现								-	-		
98H	TXSTA	中国证监委X9		TXEN	同步	-	BRGH	TRMT	TX9D	0000 -010	69, 97		
99H	SPBRG	波特率发生器寄存器								0000 0000	71, 97		
9AH	-	未实现								-	-		
9BH	-	未实现								-	-		
9CH	-	未实现								-	-		
9DH	-	未实现								-	-		
9EH	-	未实现								-	-		
9FH	ADCON1	-	-	-	-	-	PCFG2	PCFG1	PCFG0	000	84, 97		

传说: X=未知, u=不变, q=值取决于条件, -=未实现, 读为0, r=保留。
阴影位置未实现, 读为0。

- 注意 1: 程序计数器的高字节不能直接访问。PCLATH是PC <12: 8>的控股寄存器, 内容在分支 (CALL或GOTO) 期间传送到程序计数器的高字节。
- 2: 其他 (不上电) 复位包括通过MCLR进行外部复位和看门狗定时器复位。
- 3: PSPIE和PSPIF位保留在28引脚器件上; 始终保持这些位清晰。
- 4: 这些寄存器可以从任何银行寻址。
- 5: PORTD, PORTE, TRISD和TRISE在28引脚器件上没有物理实现, 读为0。
- 6: This bit always reads as a '1'.

PIC16F7X

表2-1: 特别职务注册摘要 (续)

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	细节 在页面上
银行2											
100h (4)	INDF	寻址这个位置使用FSR的内容来寻址数据存储器（不是物理寄存器）								0000 0000	27, 96
101H	TMR0	Timer0模块寄存器								xxxx xxxx	45, 96
102h (4)	PCCL	程序计数器（PC）最低有效字节								0000 0000	26, 96
(4)	状态	IRP	RP1	RP0	至	PD	Z	D	C	0001 1xxx	19, 96
104h (4)	FSR	间接数据存储器地址指针								xxxx xxxx	27, 96
105H	-	未实现								-	-
106H	PORTB	写入时PORTB数据锁存；读取时PORTB引脚								xxxx xxxx	34, 96
107H	-	未实现								-	-
108H	-	未实现								-	-
109H	-	未实现								-	-
10Ah (14)	PCLATH	-	-	-	写缓冲区用于程序计数器的高5位					--- 0 0000	21, 96
10Bh (4)	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	RBIF	0000 000x	23, 96
10Ch	PMDATA	数据寄存器的低字节								xxxx xxxx	29, 97
10Dh	PMADR	地址寄存器的低字节								xxxx xxxx	29, 97
10Eh	PMDATH	-	-	数据寄存器高字节					xxxx xxxx	29, 97	
10Fh	PMADRH	-	-	-	地址寄存器高字节					xxxx xxxx	29, 97
银行3											
180h (4)	INDF	寻址这个位置使用FSR的内容来寻址数据存储器（不是物理寄存器）								0000 0000	27, 96
181H	OPTION_REG	BPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	20, 44, 96
182h (4)	PCCL	程序计数器（PC）最低有效字节								0000 0000	26, 96
183h (4)	状态	IRP	RP1	RP0	至	PD	Z	D	C	0001 1xxx	19, 96
184h (4)	FSR	间接数据存储器地址指针								xxxx xxxx	27, 96
185H	-	未实现								-	-
186H	TRISB	PORTB数据方向寄存器								1111 1111	34, 96
187h	-	未实现								-	-
188H	-	未实现								-	-
189h	-	未实现								-	-
18Ah (14)	PCLATH	-	-	-	写缓冲区用于程序计数器的高5位					--- 0 0000	21, 96
18Bh (4)	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	RBIF	0000 000x	23, 96
18Ch	PMCON1	- (6)	-	-	-	-	-	-	RD	1 --- ---	29, 97
18Dh	-	未实现								-	-
18Fh	-	保留保持清除								0000 0000	
18Fh	-	保留保持清除								0000 0000	

传说: X=未知, u=不变, q=值取决于条件, -=未实现, 读为0, r=保留。
阴影位置未实现, 读为0。

- 注意 1: 程序计数器的高字节不能直接访问。PCLATH是PC <12: 8>的控股寄存器, 内容在分支 (CALL或GOTO) 期间传送到程序计数器的高字节。
2: 其他 (不上电) 复位包括通过MCLR进行外部复位和看门狗定时器复位。
3: PSPIE和PSPIF位保留在28引脚器件上; 始终保持这些位清晰。
4: 这些寄存器可以从任何银行寻址。
5: PORTD, PORTE, TRISD和TRISE在28引脚器件上没有物理实现, 读为0。
6: This bit always reads as a '1'.

2.2.2.1 状态寄存器

状态寄存器包含的算术状态
ALU, RESET状态和bank选择位
数据存储器。

状态寄存器可以是任何目标
指令, 与其他任何寄存器一样. 如果状态
寄存器是影响指令的目的地址
Z, DC或C位, 则写入这三位是
禁用. 这些位被设置或清除根据
设备逻辑. 而且, TO和PD位不是
可写, 因此, 与一个指令的结果
作为目标的状态寄存器可能不同于
意.

例如, CLRF STATUS将清除上面三个
位并设置Z位. 这留下了状态寄存器
作为000u uuu (其中u =不变).

因此, 建议只有BCF, BSF,
SWAPF 和MOVWF指令用于改变
STATUS寄存器, 因为这些指令没有
影响来自STATUS寄存器的Z, C或DC位.
对于不影响任何状态位的其他指令, 请参见
“指令集汇总”.

注1: C和DC位用作借位
和数字借位位,
牵引力. 请参阅SUBLW和SUBWF
示例说明.

注册2-1: 状态寄存器 (地址03h, 83h, 103h, 183h)

R / W-0	R / W-0	R / W-0	R - 1	R - 1	R / 蜡质	R / 蜡质	R / 蜡质
IRP	RP1	RP0	至	PD	Z D	C	C
位7							位0

- 位7 IRP: 寄存器存储区选择位 (用于间接寻址)
1 = Bank 2, 3 (100h - 1FFh)
0 = Bank 0,1 (00h - FFh)
- 位6-5 RP1: RP0: 寄存器组选择位 (用于直接寻址)
11 = Bank 3 (180h - 1FFh)
10 = 银行2 (100h - 17Fh)
01 = Bank 1 (80h - FFh)
00 = Bank 0 (00h - 7Fh)
每个银行是128个字节
- 位4 TO: 超时位
1 = 加电后, CLRWDI指令或SLEEP指令
0 = 发生WDI超时
- 位3 PD: 掉电位
1 = 加电后或通过CLRWDI指令
0 = 通过执行SLEEP指令
- 位2 Z: 零位
1 = 算术或逻辑运算的结果为零
0 = 算术或逻辑运算的结果不为零
- 位1 DC: 数字进位/借位 (ADDWF, ADDLW, SUBLW, SUBWF指令)
1 = 发生结果的第4低位的进位
0 = 结果的第4个低位没有进位
- 位0 C: 进位/借位 (ADDWF, ADDLW, SUBLW, SUBWF指令)
1 = 发生结果的最高位的进位
0 = 结果的最高位没有进位

注意: 借用时, 极性是相反的. 减法是通过将两者相加来执行的
第二个操作数的补码. 对于旋转 (RRF, RLF) 指令, 该位为
装入源寄存器的高位或低位.

传说:
R = 可读位 W = 可写位 U = 未用位, 读为0
- n = POR复位时的值 '1' = Bit is set '0' = Bit is cleared x = 位未知

PIC16F7X

2.2.2.2 OPTION_REG注册

OPTION_REG寄存器是可读写的寄存器，其中包含要配置的各种控制位
TMR0预分频器/ WDT后分频器（单分配 - 也称为预分频器），外部
INT中断，TMR0和PORTB上的弱上拉。

注意： 实现1: 1预分频器分配
TMR0寄存器，将预分频器分配给
看门狗定时器。

注册2-2: OPTION_REG寄存器（地址81h，181h）

	R / W-1	R / W-1	R / W-1	R / W-1	R / W-1	R / W-1	R / W-1
	RBPUP	INTEDG	T0CS	T0SE	PSA	PS2	PS0
	位7						位0
位7	RBPUP: PORTB上拉使能位 1 = PORTB上拉被禁用 0 = PORTB上拉由各个端口锁存值启用						
位6	INTEDG: 中断边沿选择位 1 = RB0 / INT引脚上升沿中断 0 = RB0 / INT引脚下降沿触发中断						
位5	T0CS: TMR0时钟源选择位 1 = RA4 / T0CKI引脚上的转换 0 = 内部指令周期时钟（CLKOUT）						
位4	T0SE: TMR0源边沿选择位 1 = RA4 / T0CKI引脚从高电平到低电平转换时递增 0 = RA4 / T0CKI引脚从低电平到高电平跳变时递增						
位3	PSA: 预分频器分配位 1 = 预分频器被分配给WDT 0 = 预分频器分配给Timer0模块						
比特2-0	PS2: PS0: 预分频比选择位						
	比特值	TMR0速率 WDT速率					
	000	1: 2	1: 1				
	001	1: 4	1: 2				
	010	1: 8	1: 4				
	011	1: 16	1: 8				
	100	1: 32	1: 16				
	101	1: 64	1: 32				
	110	1: 128	1: 64				
	111	1: 256	1: 128				

传说：

R =可读位

W =可写位

U =未用位，读为0

- n = POR复位时的值

'1' = Bit is set

'0' = Bit is cleared

x =位未知

2.2.2.3 INTCON注册

INTCON寄存器是可读写的寄存器，
ter，其中包含各种启用和标志位
TMR0寄存器溢出，RB端口改变和外部
RB0 / INT引脚中断。

注意： 中断时，中断标志位置1
条件发生，无论状态如何
其相应的使能位或全局
使能位GIE (INTCON <7>)。用户soft-
洁具应该确保适当的间隔，
在启用一个标志之前，清除标志位清零
打断。

注册2-3: INTCON寄存器 (地址0Bh, 8Bh, 10Bh, 18Bh)

R / W-0	R / W-0	R / W-0	R / W-0	R / W-0	R / W-0	R / W-0	R / 蜡质
GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	RBIF
位7							位0

- 位7 GIE: 全局中断使能位
1 = 启用所有未屏蔽的中断
0 = 禁用所有中断
- 位6 PEIE: 外设中断使能位
1 = 启用所有未屏蔽的外设中断
0 = 禁止所有外设中断
- 位5 TMR0IE: TMR0溢出中断使能位
1 = 使能TMR0中断
0 = 禁止TMR0中断
- 位4 INTE: RB0 / INT外部中断使能位
1 = 使能RB0 / INT外部中断
0 = 禁止RB0 / INT外部中断
- 位3 RBIE: RB端口电平变化中断使能位
1 = 使能RB端口改变中断
0 = 禁止RB端口改变中断
- 位2 TMR0IF: TMR0溢出中断标志位
1 = TMR0寄存器溢出 (必须用软件清零)
0 = TMR0寄存器没有溢出
- 位1 INTF: RB0 / INT外部中断标志位
1 = 发生RB0 / INT外部中断 (必须用软件清零)
0 = RB0 / INT外部中断未发生
- 位0 RBIF: RB端口电平变化中断标志位
不匹配条件将继续设置标志位RBIF. 读取PORTB将结束不匹配
条件并允许标志位RBIF被清除。
1 = 至少有一个RB7: RB4引脚状态改变 (必须用软件清零)
0 = RB7: RB4引脚没有改变状态

传说:

R = 可读位

W = 可写位

U = 未用位, 读为0

- n = POR复位时的值

'1' = Bit is set

'0' = Bit is cleared

x = 位未知

2.2.2.4 PIE1寄存器

PIE1寄存器包含单独的使能位
外设中断。

注意： 位PEIE (INTCON <6>) 必须设置为
启用任何外设中断。

注册2-4: PIE1注册 (地址8Ch)

R / W-0	R / W-0	R / W-0	R / W-0	R / W-0	R / W-0	R / W-0	R / W-0
PSPIE (1)	— 死	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE
位7							位0

位7 PSPIE (1) : 并行从端口读/写中断使能位

1 = 启用PSP读/写中断

0 = 禁止PSP读/写中断

位6 ADIE: A/D转换器中断使能位

1 = 使能A/D转换器中断

0 = 禁止A/D转换器中断

位5 RCIE: USART接收中断使能位

1 = 使能USART接收中断

0 = 禁止USART接收中断

位4 TXIE: USART发送中断使能位

1 = 使能USART发送中断

0 = 禁止USART发送中断

位3 SSPIE: 同步串行口中断使能位

1 = 使能SSP中断

0 = 禁止SSP中断

位2 CCP1IE: CCP1中断使能位

1 = 使能CCP1中断

0 = 禁止CCP1中断

位1 TMR2IE: TMR2与PR2匹配中断允许位

1 = 使能TMR2至PR2匹配中断

0 = 禁止TMR2与PR2匹配中断

位0 TMR1IE: TMR1溢出中断使能位

1 = 使能TMR1溢出中断

0 = 禁止TMR1溢出中断

注1: PSPIE在28引脚器件上保留;始终保持这一点清晰。

传说:

R = 可读位

W = 可写位

U = 未用位, 读为0

- n = POR复位时的值

'1' = Bit is set

'0' = Bit is cleared

x = 位未知

2.2.2.5 PIR1注册

PIR1寄存器包含各个标志位
外设中断。

注意： 中断时，中断标志位置1
条件发生，无论状态如何
其相应的使能位或全局
使能位GIE（INTCON <7>）.用户soft-
洁具应该保证适当的中断
在使能中断之前，位清零。

注册2-5: PIR1寄存器（地址0Ch）

	R / W-0	R / W-0	R-0	R-0	R / W-0	R / W-0	R / W-0	R / W-0
	PSPIF (1)	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF
	位7						位0	
位7	PSPIF (1)：并行从端口读/写中断标志位 1 =发生读或写操作（必须用软件清零） 0 =没有读或写发生							
位6	ADIF：A / D转换器中断标志位 1 = A / D转换完成（必须用软件清零） 0 = A / D转换未完成							
位5	RCIF：USART接收中断标志位 1 = USART接收缓冲区已满 0 = USART接收缓冲区为空							
位4	TXIF：USART发送中断标志位 1 = USART发送缓冲区为空 0 = USART发送缓冲区已满							
位3	SSPIF：同步串行端口（SSP）中断标志 1 =发生了SSP中断条件，并且必须先软件清零 从中断服务程序返回.设置这个位的条件是： SPI 发送/接收已经发生. 我2C奴隶 发送/接收已经发生. 我2C的主人 发送/接收已经发生. 启动的START条件由SSP模块完成. 启动的停止条件由SSP模块完成. 发起的重新启动条件由SSP模块完成. 启动的确认条件由SSP模块完成. SSP模块为空闲（多主系统）时发生START条件. SSP模块为空闲（多主系统）时发生STOP状况. 0 =没有发生SSP中断情况							
位2	CCP1IF：CCP1中断标志位 捕捉模式：—— 1 =发生了TMR1寄存器捕捉（必须用软件清零） 0 =未发生TMR1寄存器捕捉 比较模式：—— 1 =发生了TMR1寄存器比较匹配（必须用软件清零） 0 =未发生TMR1寄存器比较匹配 PWM模式：—— 未在此模式下使用							
位1	TMR2IF：TMR2与PR2匹配中断标志位 1 =发生TMR2与PR2匹配（必须用软件清零） 0 =没有发生TMR2与PR2匹配							
位0	TMR1IF：TMR1溢出中断标志位 1 = TMR1寄存器溢出（必须用软件清零） 0 = TMR1寄存器没有溢出							

注1：PSPIF在28引脚器件上保留.始终保持这一点清晰。

传说：

R =可读位

W =可写位

U =未用位，读为0

- n = POR复位时的值

'1' = Bit is set

'0' = Bit is cleared

x =位未知

PIC16F7X

2.2.2.6 PIE2寄存器

PIE2寄存器包含单独的使能位
CCP2外设中断。

寄存器 2-6: PIE2寄存器 (地址 8Dh)

U-0	U-0	U-0	U-0	U-0	U-0	U-0	R / W-0
-	-	-	-	-	-	-	CCP2IE
位7							位0

位 7-1 未实现：读为0
位 0 CCP2IE: CCP2中断使能位
1 =使能CCP2中断
0 =禁止CCP2中断

传说:

R =可读位

W =可写位

U =未用位, 读为0

- n = POR复位时的值

'1' = Bit is set

'0' = Bit is cleared

x =位未知

2.2.2.7 PIR2注册

PIR2寄存器包含CCP2的标志位
打断。

注意: 中断时, 中断标志位置1
条件发生, 无论状态如何
其相应的使能位或全局
使能位GIE (INTCON <7>) .用户soft-
洁具应该确保适当的间隔,
在启用一个标志之前, 清除标志位清零
打断。

注册 2-7: PIR2寄存器 (地址 0Dh)

U-0	U-0	U-0	U-0	U-0	U-0	U-0	R / W-0
-	-	-	-	-	-	-	CCP2IF
位7							位0

位 7-1 未实现：读为0
位 0 CCP2IF: CCP2中断标志位
捕捉模式: _____
1 =发生了TMR1寄存器捕捉 (必须用软件清零)
0 =未发生TMR1寄存器捕捉
比较模式: _____
1 =发生了TMR1寄存器比较匹配 (必须用软件清零)
0 =未发生TMR1寄存器比较匹配
~~PWM模式:~~
没用过

传说:

R =可读位

W =可写位

U =未用位, 读为0

- n = POR复位时的值

'1' = Bit is set

'0' = Bit is cleared

x =位未知

2.2.2.8 PCON寄存器

功率控制（PCON）寄存器包含标志位以允许区分开机重启（POR），欠压复位（BOR），看门狗复位（WDT）和外部MCLR复位。

注意： BOR在POR上未知.它必须由...设置用户并在随后检查重置以查看BOR是否清楚，表示已经发生了掉电现象. BOR状态如果欠压电路不可预测被禁用（通过清除BODEN位）配置字）。

注册2-8: PCON寄存器（地址8Eh）

U-0	U-0	U-0	U-0	U-0	U-0	R / W-0	R / W-1
-	-	-	-	-	-	POR	BOR
位7						位0	

位7-2 未实现：读为0

位1 POR：上电复位状态位

1 =没有发生上电复位

0 =发生上电复位（发生上电复位后必须用软件设置）

位0 BOR：欠压复位状态位

1 =没有发生掉电复位

0 =发生欠压复位（必须在发生欠压复位后用软件置1）

传说：

R =可读位

W =可写位

U =未用位，读为0

- n = POR复位时的值

'1' = Bit is set

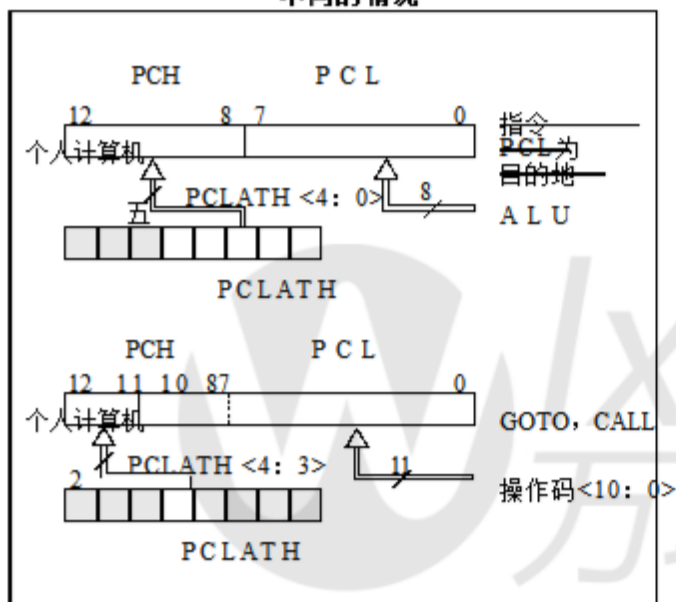
'0' = Bit is cleared

x =位未知

2.3 PCL和PCLATH

程序计数器 (PC) 是13位宽.低字节来自PCL寄存器, 这是一个可读的可写寄存器.高位 (PC <12: 8>) 不是可读, 但可以通过PCLATH寄存器.在任何RESET上, PC将被清除.图2-4显示了这两种情况用于装载PC.图中的上面的例子 - ure显示了如何在写入PCL时加载PC (PCLATH <4: 0> → PCH). 图中较低的例子 - ure显示了在CALL或GOTO期间如何加载PC指令 (PCLATH <4: 3> → PCH).

图2-4: 加载PC不同的情况



2.3.1 计算GOTO

计算GOTO是通过添加一个偏移来完成的到程序计数器 (ADDWF PCL). 当做一个使用计算的GOTO方法读取表格, 小心如果桌子位置穿过PCL, 应该进行锻炼内存边界 (每个256字节块). 参考应用 注意, “实施 一个表 读” (AN556).

2.3.2 STACK

PIC16F7X系列具有8级深x 13位宽硬件堆栈.堆栈空间不是其中的一部分程序或数据空间和堆栈指针不是可读或可写. PC被压入堆栈. 当一个CALL指令被执行时, 或者一个中断导致分支.如果出现a, 堆栈将被弹出. 返回, RETLW或RETFIE指令执行. PCLATH不受PUSH或POP操作的影响.

该堆栈作为循环缓冲区运行.这意味着第八次堆栈被压入八次之后. 堆覆盖从第一个存储的值. 推.第十次堆覆盖第二次推 (和 等等).

注1: 没有状态位指示堆栈溢出或堆栈下溢条件.

2: 没有指令/助记符称为PUSH或POP.这些是行动从执行中发生的. 呼叫, 返回, RETLW 和RETFIE 指令或矢量化, 破解地址.

2.4 程序内存分页

PIC16F7X器件能够处理连续 - 程序存储器的8K字块. CALL和去 指令仅提供11位地址. 允许在任何2K程序存储器页面内分支. 当执行CALL或GOTO指令时, 上部2地址的位由PCLATH <4: 3>提供. 在执行CALL或GOTO指令时, 用户必须确保页面选择位已编程. 希望的程序存储器页面被寻址. 如果来自CALL指令 (或中断) 的返回是executed, 整个13位PC从堆栈中弹出. 因此, 操作PCLATH <4: 3>位是对于RETURN指令 (POPs 来自堆栈的地址).

注意: 该内容 的该 PCLATH 是 RETURN或RETFIE后不变. 指令被执行. 用户必须为任何后续设置PCLATH CALLS 或GOTOS.

例2-1显示了调用一个子例程. 程序存储器的第1页. 这个例子假定PCLATH由中断保存并恢复. 服务例程 (如果使用中断).

例2-1: 调用子程序 在第1页从第0页开始

ORG	为0x500	
BCF	PCLATH, 4	
BSF	PCLATH, 3; 选择页面1	
		; (800H-FFFh的)
呼叫	SUB1_P1	; 调用子程序
:		; 第1页 (800h-FFFh)
:		
ORG	0x900	; 第1页 (800h-FFFh)
SUB1_P1		
:		; 称为子程序
:		; 第1页 (800h-FFFh)
:		
返回		; 返回到呼叫
		; 第0页的子程序
		; (000H-地址为7FFh)

2.5 间接寻址，INDF和FSR寄存器

INDF寄存器不是物理寄存器.解决
INDF寄存器将导致间接寻址.

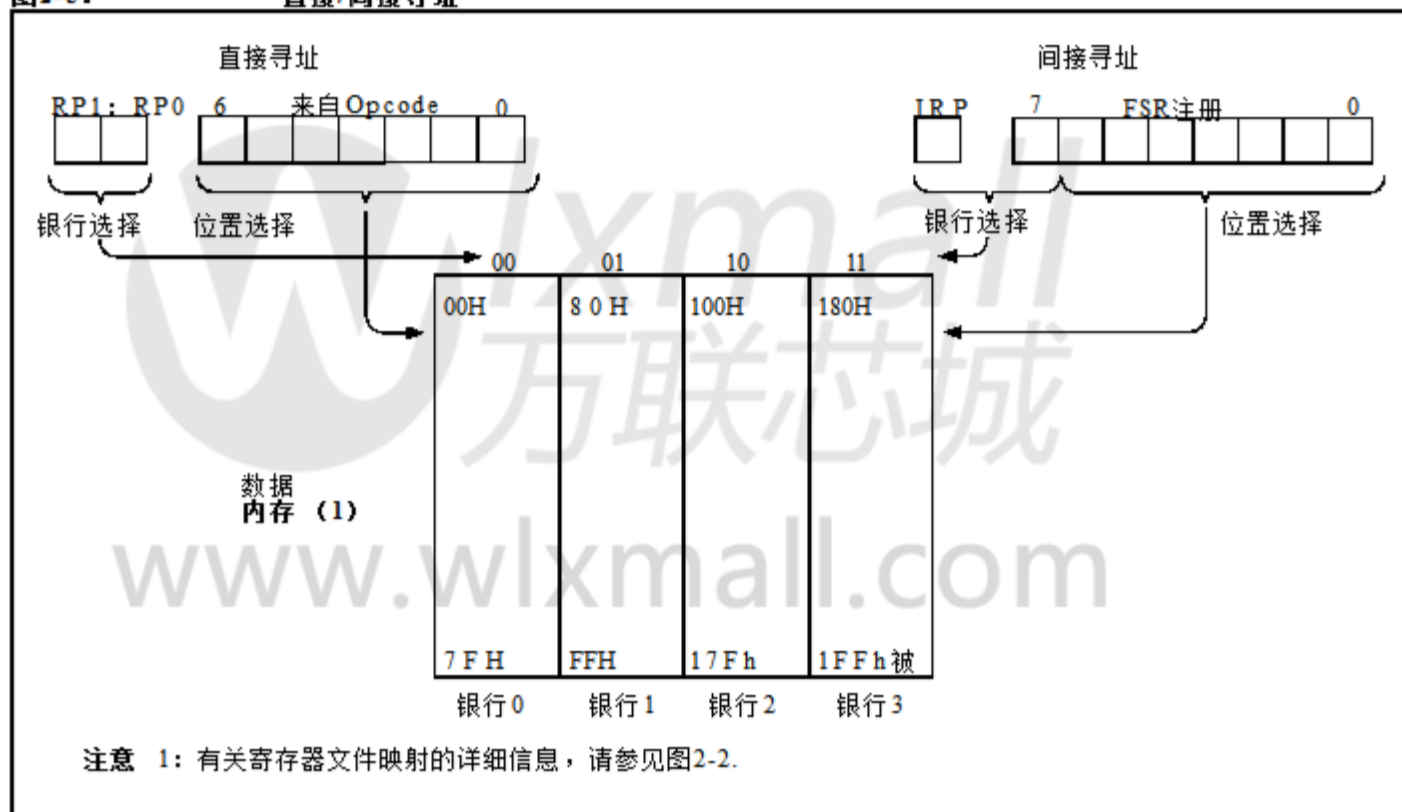
间接寻址可以通过使用INDF register.实际上使用INDF寄存器的任何指令
访问由文件选择寄存器指向的寄存器，
ister，FSR.间接读取INDF注册本身
(FSR = '0') will read 00h. Writing to the INDF register
间接导致无操作（尽管状态位
可能会受到影响）.一个有效的9位地址被获得
通过连接8位FSR寄存器和IRP位
(STATUS <7>），如图2-5所示.

一个简单的程序来清除RAM位置20h-2Fh
使用间接寻址如例2-2所示.

例2-2: 间接寻址

	MOVLW 为0x20	;初始化指针
	MOVWF FSR	;到RAM
下一个	CLRF INDF	;清除INDF寄存器
	INCF FSR, F	;inc指针
	BTFSS FSR, 4	;全做完了?
	去 下一个	;没有明确的下一个
继续	:	;是的继续

图2-5: 直接/间接寻址



笔记：



3.0 读取程序存储器

FLASH程序存储器在nor-
在整个VDD范围内的误操作.它是间接的
通过特殊功能寄存器(SFR)解决.
最多可以将14位数字存储在内存中以供使用
作为校准参数,序列号,打包7位
ASCII等.执行程序存储器位置
维持形成无效指令的数据会导致a
NOP

有五个SFR用于读取程序和
记忆.这些寄存器是:

- PMCON1
- PMDATA
- PMDATH
- PMADR
- PMADRH

程序存储器允许读取字.程序
内存访问允许校验和计算和
读取校准表.

当连接到程序存储器模块时,
PMDATH: PMDATA寄存器构成一个双字节字,
哪一个持有该14位数据对于读取.该
PMADRH: PMADR寄存器构成一个双字节字,
它保存FLASH位置的13位地址
被访问.这些设备最多可以有8K
程序FLASH的字,地址范围从
0h至3FFFh.在两个未使用的高位
PMDATH和PMADRH寄存器未实现
并读为“0”.

3.1 PMADR

地址寄存器最多可以寻址
8K字的程序FLASH.

选择程序地址值时,MSByte
的地址写入PMADRH寄存器和
LSByte被写入PMADR寄存器.上层
PMADRH的MSbits必须始终清零.

3.2 PMCON1寄存器

PMCON1是存储器访问的控制寄存器.

控制位RD启动读取操作.这一点
不能在软件中清除,只能设置.它被清除
硬件在完成读操作.

注册3-1: PMCON1寄存器(地址18Ch)

R-1	U-0	U-0	U-0	UX	U-0	U-0	R / S-0
保留的	-	-	-	-	-	-	RD
位7							位0

位7 保留: 读为1
位6-1 未实现: 读为0
位0 RD: 读取控制位
1 =启动FLASH读取, RD在硬件中清零. RD位只能设置(不清除)
在软件中.
0 = FLASH读取完成

传说:

R =可读位

W =可写位

U =未用位, 读为0

- n = POR复位时的值

'1' = Bit is set

'0' = Bit is cleared

x =位未知

3.3 阅读FLASH程序 记忆

程序存储器的位置可以通过写入两个来读取地址的字节添加到PMADRH和PMADRH reg-然后设置控制位RD (PMCON1 <0>)。一旦读控制位被设置，微控制器将会使用接下来的两个指令周期来读取数据。该数据在PMDATA和PMDATH寄存器中可用，在第二条NOP指令之后。因此，它可以在以下说明中以两个字节读取。该PMDATA和PMDATH寄存器将保存该值直到下一次读取操作。

3.4 代码保护期间的操作

FLASH程序存储器有其自己的代码保护机制。外部读写操作如果这个机制是，程序员被禁用启用。微控制器可以读取和执行指令不管内部的FLASH程序存储器如何的代码状态保护配置位。

例3-1: 闪存程序读取

	BSF	STATUS, RP1	; 银行2
	BCF	STATUS, RP0	; 银行3需要
	MOVF	ADDRH, W	; 要读取的程序地址的MSByte
	MOVWF	PMADRH	; 要读取的程序地址的LSByte
	MOVF	ADDRL, W	; 要读取的程序地址的LSByte
	MOVWF	PMADRH	; 要读取的程序地址的LSByte
	BSF	STATUS, RP0	; 银行3需要
需要序列	BSF	PMCON1, RD	; EEPROM读序列
	NOP		; 在BSF PMCON1, RD之后的两个周期内读取存储器
	NOP		; 在BSF PMCON1, RD之后的两个周期内读取存储器
	BCF	STATUS, RP0	; 银行2
	MOVF	PMDATA, W	; W = 程序PMDATA的LSByte
	MOVF	PMDATH, W	; W = 程序PMDATA的MSByte

表3-1: 与程序闪存相关的寄存器

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值： POR， BOR	价值 所有其他 RESETS
10DH	PMADR	地址寄存器的低字节								XXXX XXXX	UUUU UUUU
10Fh	PMADRH	-	-	-	地址寄存器高字节					XXXX XXXX	UUUU UUUU
10CH	PMDATA	数据寄存器的低字节								XXXX XXXX	UUUU UUUU
10EH	PMDATH	-	-	数据寄存器高字节						XXXX XXXX	UUUU UUUU
18Ch	PMCON1	(1)	-	-	-	-	-	-	RD	1 --- --- 0	1 --- --- 0

传说: X=未知, u=不变, r=保留, -=未实现, 读为0. FLASH访问期间不使用阴影单元。
注意 1: This bit always reads as a '1'.

4 I / O端口

这些I / O端口的一些引脚与多路复用器连接在外围功能上的备用功能。一般来说，当启用外设时，就是这样引脚不能用作通用I / O引脚。

有关I / O端口的更多信息，请参阅的PICmicro™ 中档 参考 手册，(DS33023)。

4.1 PORTA和TRISA注册

PORTA是一个6位宽的双向端口。相关 - 自适应数据方向寄存器是TRISA。设置一个TRISA bit (= '1') will make the corresponding PORTA 引脚输入 (即将相应的输出驱动程序放入 a Hi-Impedance mode)。Clearing a TRISA bit (= '0') will 使相应的PORTA引脚成为输出 (即，所选引脚上输出锁存器的内容)。

读取PORTA寄存器可以读取状态引脚，而写入它将写入端口锁存器。所有写操作是读 - 修改 - 写操作。因此，写入端口意味着端口引脚是读取后，该值被修改并写入端口数据锁存器。

RA4引脚与Timer0模块时钟复用输入成为RA4 / T0CKI引脚。RA4 / T0CKI 引脚是施密特触发器输入和开漏输出。所有其他PORTA引脚都具有TTL输入电平和全部CMOS输出驱动器。

其他PORTA引脚与模拟输入复用和模拟V_{REF}输入。每个引脚的操作是通过清除/设置中的控制位来选择ADCON1寄存器 (A / D控制寄存器1)。

注意： 在上电复位时，这些引脚被连接 figured as analog inputs and read as '0'。

TRISA寄存器控制RA的方向即使它们被用作模拟输入时也是如此。用户必须确保TRISA寄存器中的位是保持设置，当使用它们作为模拟输入。

例4-1: 初始化PORTA

```
BCF STATUS, RP0;
BCF STATUS, RP1; ;区0
CLRF PORTA ;用PORTA初始化PORTA
;清除输出
;数据锁存器
BSF STATUS, RP0 ;选择银行1
MOVLW 0x06 ;配置所有引脚
MOVWF ADCON1 ;作为数字输入
MOVLW 0xCF ;过去的价值
;初始化数据
;方向
MOVWF TRISA ;将RA <3: 0>设置为输入
; RA <5: 4>作为输出
; TRISA <7: 6>总是
; read as '0'.
```

图4-1: 框图 RA3: RA0和RA5引脚

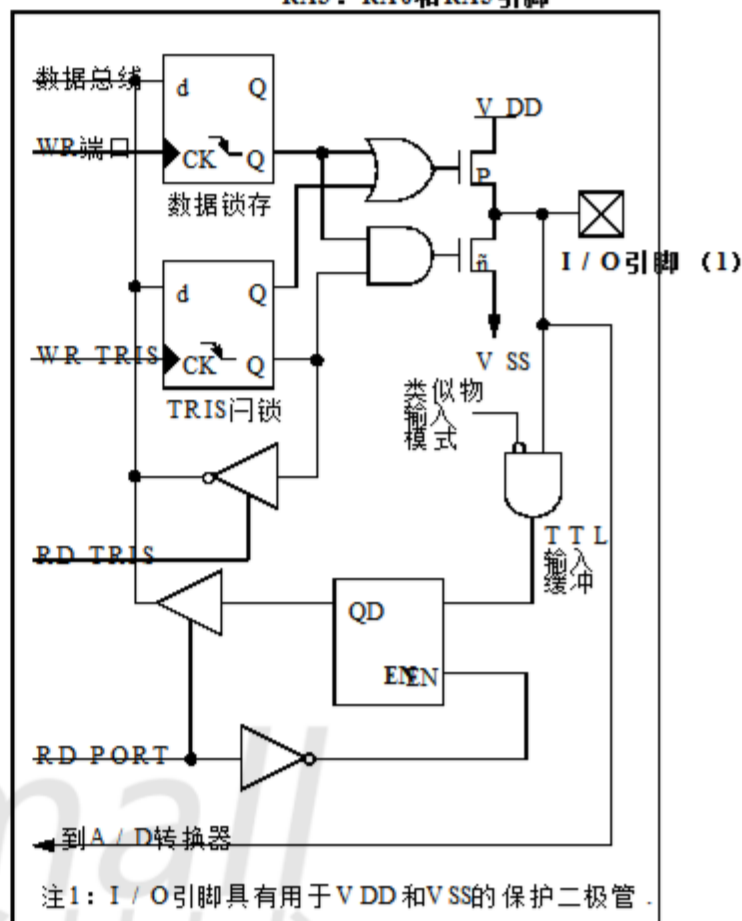
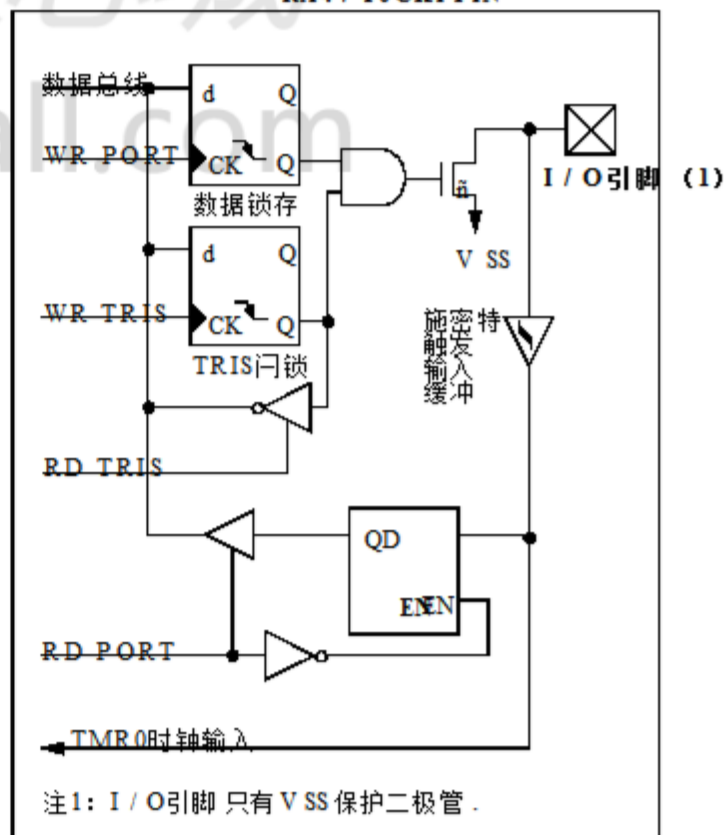


图4-2: 框图 RA4 / T0CKI PIN



PIC16F7X

表4-1: PORTA功能

名称	位#	缓冲	功能
RA0 / AN0	位0	TTL	输入/输出或模拟输入.
RA1 / AN1	第1位	TTL	输入/输出或模拟输入.
RA2 / AN2	第2位	TTL	输入/输出或模拟输入.
RA3 / AN3 / VREF	第3位	TTL	输入/输出或模拟输入或VREF.
RA4 / T0CKI	第4位	ST	Timer0的输入/输出或外部时钟输入.输出是漏极开路型.
RA5 / SS / AN4	第5位	TTL	同步串行端口或模拟输入的输入/输出或从选择输入.

图注: TTL = TTL输入, ST =施密特触发器输入

表4-2: 与PORTA相关的注册摘要

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	所有的价值 其他 RESETS
05H	PORTA	-	-	RA5	RA4	RA3	RA2	RA1	RA0	- 0x0000	--0u 0000
85H	TRISA	-	-	PORTA数据方向寄存器						- 11 1111	- 11 1111
9FH	ADCON1	-	-	-	-	-	PCFG2	PCFG1	PCFG0	----000	-----000

图注: x =未知, u =不变, - =未实现的位置读为0. PORTA不使用阴影单元格.

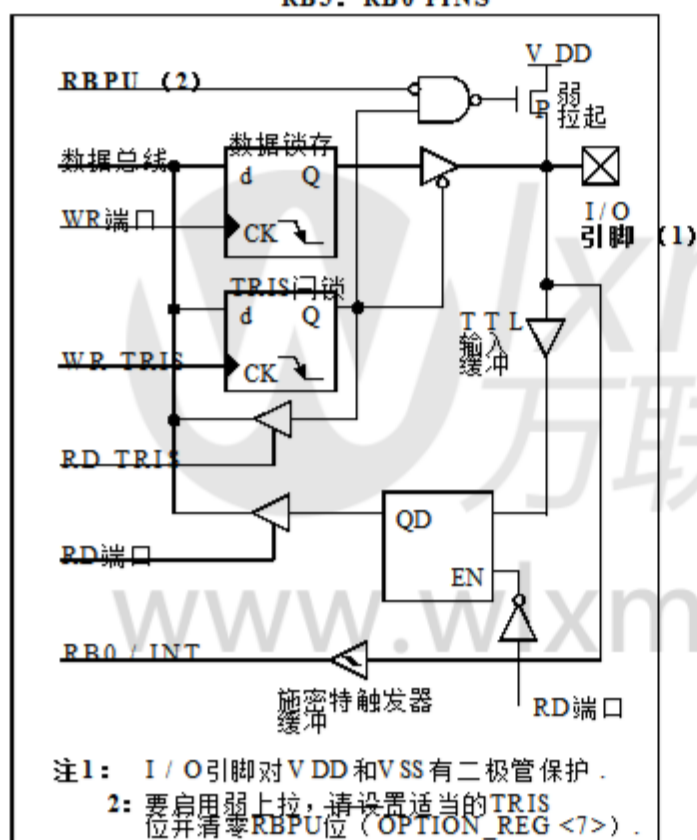
注意: 在SPI Slave模式下使用SSP模块并启用SS时, 必须将A/D转换器设置为其中一个
其中PCFG2: PCFG0 = 100,101,11x的模式如下.

4.2 PORTB和TRISB注册

PORTB是一个8位宽的双向端口。相关 - 主数据方向寄存器是**TRISB**。设置一个**TRISB bit** (= '1') will make the corresponding **PORTB** 引脚输入 (即将相应的输出驱动程序放入 a Hi-Impedance mode)。Clearing a **TRISB bit** (= '0') will 使相应的**PORTB**引脚成为输出 (即放 所选引脚上输出锁存器的内容)。

每个PORTB引脚都具有弱内部上拉。一个单个控制位可以打开所有的上拉。这是per-通过清除位RBPU（OPTION_REG <7>）来形成。该端口的弱上拉会自动关闭。引脚被配置为输出，引体向上，能够通过上电复位。

图4-3: 框图



四个PORTB引脚（RB7：RB4）动态分割功能。只有配置为输入的引脚可能会导致此中断发生（即任何RB7：RB4引脚被配置为输出，变化上的比较）。输入引脚（的RB7：RB4）与锁定的旧值进行比较PORTB的最后读取。“不匹配”输出RB7：RB4或者一起生成RB端口通过标志位RBIF（INTCON<0>）更改中断。

该中断可以将器件从休眠状态唤醒。该用户在中断服务程序中可以清除按以下方式中断：

一个任何读取或写入PORTB,这将结束不匹配条件。

b) 清除标志位RBIF.

不匹配条件将继续设置标志位**RBIF**。读**PORTB**将结束不匹配条件和允许标志位**RBIF**清零。

建议使用电平变化中断功能
唤醒按键操作和操作
其中**PORTB**仅用于电平变化中断
特征,不建议轮询**PORTB**
使用电平变化中断功能。

这种不匹配功能的中断，可以在这四个引脚上配置上拉电阻，允许轻松连接到键盘，使其成为可能唤醒关键抑郁症。请参阅嵌入式控制手册“实现关键唤醒中断”(AN552)。

RB0 / INT是一个外部中断输入引脚，并且是config-使用INTEDG位（OPTION REG <6>）。

第12.11.1节详细讨论了RB0 / INT。

图4-4: 框图

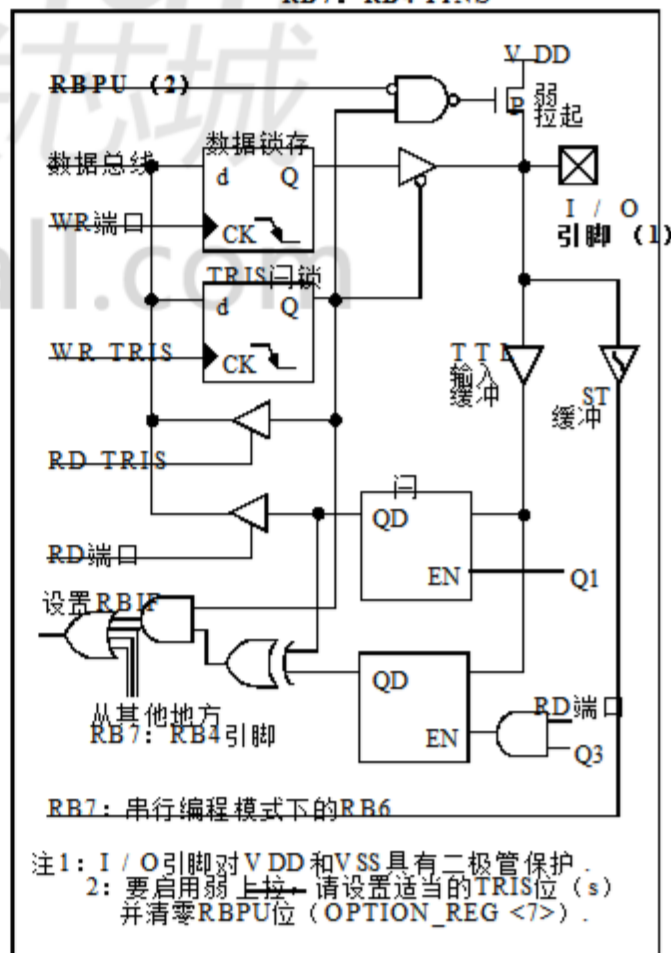


表 4-3: PORTB 功能

名称	位 #	缓冲	功能
RB0 / INT	位 0	TTL / ST (1)	输入/输出引脚或外部中断输入.内部软件可编程弱上拉.
RB1	第 1 位	TTL	输入/输出引脚.内部软件可编程弱上拉.
RB2	第 2 位	TTL	输入/输出引脚.内部软件可编程弱上拉.
RB3	第 3 位	TTL	输入/输出引脚.内部软件可编程弱上拉.
RB4	第 4 位	TTL	输入/输出引脚 (具有电平变化中断).内部软件可编程弱上拉.
RB5	第 5 位	TTL	输入/输出引脚 (具有电平变化中断).内部软件可编程弱上拉.
RB6	第 6 位	TTL / ST (2)	输入/输出引脚 (具有电平变化中断).内部软件可编程弱上拉.串行编程时钟.
RB7	第 7 位	TTL / ST (2)	输入/输出引脚 (具有电平变化中断).内部软件可编程弱上拉.串行编程数据.

图注: TTL = TTL 输入, ST = 施密特触发器输入
注 1: 当配置为外部中断时, 该缓冲器为施密特触发器输入.
2: 在串行编程模式下使用时, 该缓冲器是施密特触发器输入.

表 4-4: 与 PORTB 相关的注册摘要

地址	名称	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0	价值: POR, BOR	价值 所有其他 RESETS
06h, 106h	PORTB	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	xxxx xxxx	uuuu uuuu
86h, 186h	TRISB	PORTB 数据方向寄存器								1111 1111	1111 1111
81小时, 181小时	OPTION REG	RBPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111

图例: x = 未知, u = 不变. PORTB 不使用阴影单元格.

4.3 PORTC和TRISC注册

PORTC是一个8位宽的双向端口.相关 - 自适应数据方向寄存器是TRISC.设置一个 TRISC bit (= '1') will make the corresponding PORTC 引脚输入 (即将相应的输出驱动程序放入 a Hi-Impedance mode). Clearing a TRISC bit (= '0') will 使相应的PORTC引脚成为输出 (即放 所选引脚上输出锁存器的内容) .

PORTC与多个外设功能复用 (表4-5) . PORTC引脚具有施密特触发器输入 缓冲区.

在启用外围功能时, 应注意 用于为每个PORTC引脚定义TRIS位.一些 外设会覆盖TRIS位以使引脚成为一个引脚 输出, 而其他外设覆盖TRIS位 使一个引脚输入.由于TRIS位覆盖是 在 影响 而 该 外围设备 是 启用, 读 - 修改 - 写指令 (BSF, BCF, XORWF) 应避免以TRISC作为目的地.用户 应参考相应的外围部分 正确的TRIS位设置, 并参见章节13.1 有关读取 - 修改 - 写入操作的附加信息.

图4-5: PORTC框图 (外设输出 OVERRIDE)

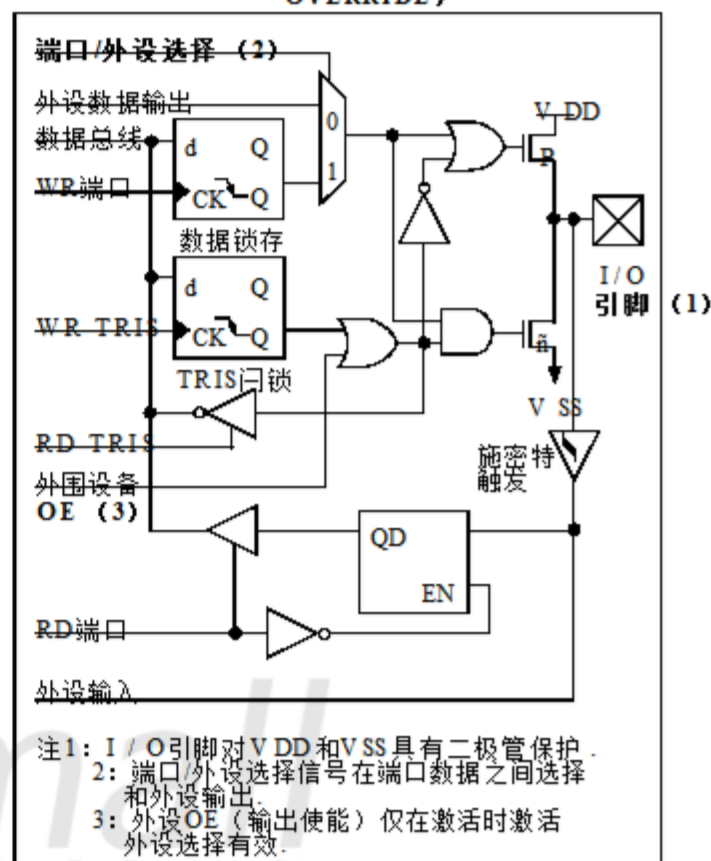


表4-5: PORTC功能

名称	位#	缓冲类型	功能
RC0 / T1OSO / T1CKI	位0	ST	输入/输出端口引脚或Timer1振荡器输出/ Timer1时钟输入.
RC1 / T1OSI / CCP2	第1位	ST	输入/输出端口引脚或Timer1振荡器输入或Capture2 输入/比较2输出/ PWM2输出.
RC2 / CCP1	第2位	ST	输入/输出端口引脚或Capture1输入/ Compare1输出/ PWM1输出.
RC3 / SCK / SCL	第3位	ST	RC3也可以是SPI和I2C的同步串行时钟 模式.
RC4 / SDI / SDA	第4位	ST	RC4也可以是SPI数据输入 (SPI模式) 或数据输入/输出 (I2C模式) .
RC5 / SDO	第5位	ST	输入/输出端口引脚或同步串行端口数据输出.
RC6 / TX / CK	第6位	ST	输入/输出端口引脚或USART异步发送或 同步时钟.
RC7 / RX / DT	第7位	ST	输入/输出端口引脚或USART异步接收 或 同步数据.

图注: ST =施密特触发器输入

表4-6: 与PORTC相关的注册总结

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	价值 所有其他 RESETS
07 H	PORTC	RC7	RC6	RC5	RC4	RC3	RC2	RC1	RC0	xxxx xxxx uuuu uuuu	
87 H	TRISC	PORTC数据方向寄存器								1111 1111 1111 1111	

图例: x =未知, u =不变

4.4 PORTD和TRISD寄存器

本节不适用于PIC16F73或
PIC16F76.

PORTD是一个带施密特触发器输入缓冲器的8位端口，
ERS.每个引脚可单独配置为输入或
输出.

PORTD可以配置为8位宽的微控制器，
处理器端口（并行从端口）通过设置控制位
PSPMODE（TRISE <4>）.在这种模式下，输入缓冲区
是TTL.

图4-6: PORTD框图
(在I/O端口模式下)

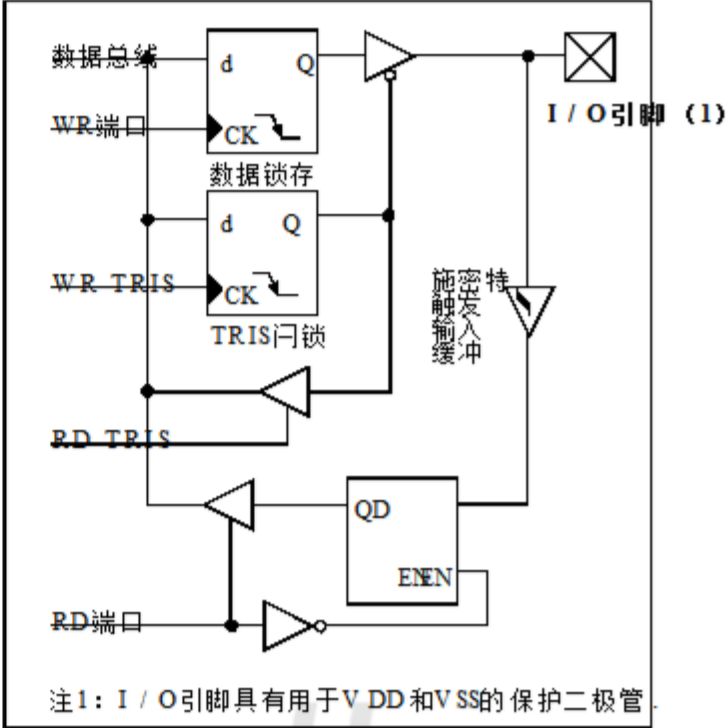


表4-7: PORTD功能

名称	位#	缓冲类型	功能
RD0 / PSP0	位0	ST / TTL (1)	输入/输出端口引脚或并行从端口bit0
RD1 / PSP1	第1位	ST / TTL (1)	输入/输出端口引脚或并行从端口bit1
RD2 / PSP2	第2位	ST / TTL (1)	输入/输出端口引脚或并行从端口bit2
RD3 / PSP3	第3位	ST / TTL (1)	输入/输出端口引脚或并行从端口bit3
RD4 / PSP4	第4位	ST / TTL (1)	输入/输出端口引脚或并行从端口bit4
RD5 / PSP5	第5位	ST / TTL (1)	输入/输出端口引脚或并行从端口bit5
RD6 / PSP6	第6位	ST / TTL (1)	输入/输出端口引脚或并行从端口bit6
RD7 / PSP7	第7位	ST / TTL (1)	输入/输出端口引脚或并行从端口bit7

图注：ST = 施密特触发器输入，TTL = TTL输入

注1：输入缓冲器在I/O模式下为施密特触发器，在并行从端口模式下为TTL缓冲器。

表4-8: 与PORTD相关的注册摘要

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值： POR, BOR	价值 所有其他 RESETS
08H	PORTD	RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0	xxxx xxxx	uuuu uuuu
88H	TRISD	PORTD数据方向寄存器								1111 1111	1111 1111
89H	TRISE	IBF	OBF	IBOV	PSPMODE	-	PORTE数据方向位			0000 -111	0000 -111

图注：x = 未知，u = 不变，- = 未实现，读为0. PORTD不使用阴影单元格。

4.5 PORTE和TRISE注册

本节不适用于PIC16F73或PIC16F76.

PORTE有三个引脚，RE0 / RD / AN5，RE1 / WR / AN6和RE2 / CS / AN7，可单独配置作为输入或输出.这些引脚具有施密特触发器输入缓冲区.

I / O PORTE成为微控制器的控制输入，处理器端口位PSPMODE (TRISE <4>) 置位.在这种模式下，用户必须确保TRISE <2: 0>位被置位 (引脚被配置为数字输入).确保ADCON1配置为数字I / O.在这种模式下，输入缓冲区是TTL.

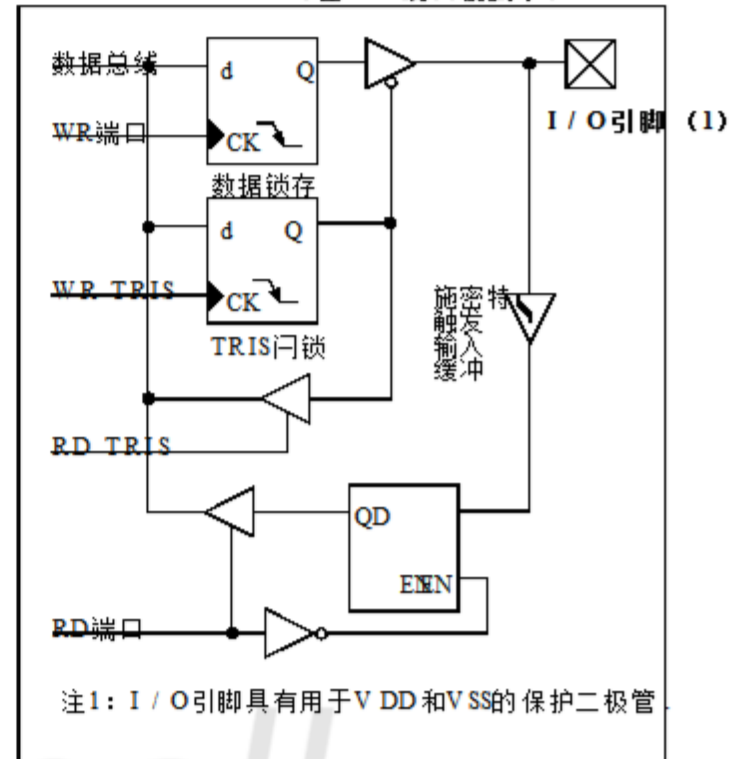
寄存器4-1显示了TRISE寄存器，控制并行从端口操作.

PORTE引脚与模拟输入复用.什么时候选作模拟输入，这些引脚将读为0.

TRISE控制RE引脚的方向，即使在它们被用作模拟输入.用户必须确保将引脚配置为输入时将它们用作模拟输入.

注意： 在上电复位时，这些引脚被连接figured as analog inputs and read as '0'.

图4-7: PORTE框图 (在I / O端口模式下)



注册4-1:

TRISE REGISTER (地址89h)

R-0	R-0	R / W-0	R / W-0	U-0	R / W-1	R / W-1	R / W-1
IBF	OBF	IBOV	PSPMODE	-	第2位	第1位	位0

位7

位0

- 位7 **并行从端口状态/控制位:**
- IBF: 输入缓冲器满状态位
1 = 一个字已被接收, 正在等待CPU读取
0 = 没有收到任何文字
- 位6 OBF: 输出缓冲器满状态位
1 = 输出缓冲区仍保存先前写入的单词
0 = 输出缓冲区已被读取
- 位5 IBOV: 输入缓冲器溢出检测位 (在微处理器模式下)
1 = 先前输入的字未被读取时发生写入
(必须用软件清零)
0 = 没有发生溢出
- 位4 PSPMODE: 并行从端口模式选择位
1 = 并行从端口模式
0 = 通用I/O模式
- 位3 未实现: 读为0
- 位2 **PORTC数据方向位:**
- 位2: 引脚RE2 / CS / AN7的方向控制位
1 = 输入
0 = 输出
- 位1 位1: 引脚RE1 / WR / AN6的方向控制位
1 = 输入
0 = 输出
- 位0 Bit0: 引脚RE0 / RD / AN5的方向控制位
1 = 输入
0 = 输出

传说:

R = 可读位

W = 可写位

U = 未用位, 读为0

- n = POR复位时的值

'1' = Bit is set

'0' = Bit is cleared

x = 位未知

表4-9: PORTE功能

名称	位#	缓冲类型	功能
$\overline{RE0}$ / $\overline{RD}$ / AN5	位0	ST / TTL (1)	输入/输出端口引脚或读控制输入并行从端口模式或模拟输入。 对于RD (PSP模式): 1 = 空闲 0 = 读取操作. PORTD寄存器输出到PORTD I / O的内容引脚 (如果选择芯片)。
$\overline{RE1}$ / $\overline{WR}$ / AN6	第1位	ST / TTL (1)	输入/输出端口引脚或并行从端口模式下的写入控制输入或模拟输入。 对于WR (PSP模式): 1 = IDLE 0 = 写入操作. PORTD I / O引脚的值锁存到PORTD中寄存器 (如果选择芯片)。
$\overline{RE2}$ / $\overline{CS}$ / AN7	第2位	ST / TTL (1)	并行从端口中的输入/输出端口引脚或片选控制输入模式或模拟输入。 对于CS (PSP模式): 1 = 设备未被选中 0 = 设备被选中

图注: ST = 施密特触发器输入, TTL = TTL输入

注1: 输入缓冲器在I / O模式下为施密特触发器, 在并行从端口模式下为TTL缓冲器。

表4-10: 与PORTE相关的注册摘要

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	所有的价值 其他 RESETS
09H	PORTE	-	-	-	-	-	RE2	RE1	RE0	---- -xxx	-----uuu
89H	TRISE	IBF	OB F	IBOV	PSPMODE	-	PORTE数据方向位			0000 -111	0000 -111
9FH	ADCON1	-	-	-	-	-	PCFG2	PCFG1	PCFG0	-----000	-----000

图注: x = 未知, u = 不变, - = 未实现, 读为0. 阴影单元不被PORTE使用。

4.6 并行从端口

并行从站端口 (PSP) 未实现
PIC16F73或PIC16F76.

PORTD作为一个8位宽的并行从端口工作，或微处理器端口，当控制位为PSPMODE时 (TRISE <4>) 置位。在从模式下，它是异步的，由外部系统使用的可读写。读控制输入引脚RE0 / RD，写控制输入引脚RE1 / WR和片选控制输入引脚RE2 / CS。

PSP可以直接连接到一个8位微控制器，处理器数据总线。外部微处理器可以读或写PORTD锁存器为8位锁存器。设置bit PSPMODE使端口引脚RE0 / RD成为RD输入，RE1 / WR为WR输入，RE2 / CS为CS (片选) 输入。为了这个功能，响应TRISE寄存器的数据方向位 (TRISE <2: 0>) 必须配置为输入 (即设置)。该广告港口组态位PCFG3: PCFG0 (ADCON1 <3: 0>) 必须设置为配置引脚RE2: RE0作为数字I / O。

实际上有两个8位锁存器，一个用于数据输出 (外部读取) 和一个用于数据输入 (外部写入)。固件将8位数据写入PORTD输出数据锁存器并从PORTD输入读取数据数据锁存器 (注意它们具有相同的地址)。在此模式下，TRISD寄存器被忽略，因为外部设备正在控制数据流的方向。

当CS和CS发生外部写入PSP时WR线都被检测为低电平。固件可以读取在此期间PORTD引脚上的实际数据。什么时候CS或WR线路变高 (电平触发)，PORTD引脚上的数据被锁存，并且输入缓冲区满 (IBF) 状态标志位 (TRISE <7>) 和中断标志位PSPIF (PIR1 <7>) 在Q4上置1。时钟周期，在下一个Q2周期之后发出信号写完成 (图4-9)。固件清除IBF标志通过读取锁存的PORTD数据，并清除PSPIF位。

输入缓冲区溢出 (IBOV) 状态标志位 (TRISE <5>) 如果发生向PSP的外部写入，则置位。而IBF标志是从先前的外部写入设置的。以前的PORTD数据被新的覆盖数据。通过阅读PORTD并清除IBOV IBOV。

当CS和RD都发生时，从PSP读取行被检测为低。PORTD输出中的数据锁存输出到PORTD引脚。输出缓冲区完整 (OBF) 状态标志位 (TRISE <6>) 清零immed (图4-10)，表明PORTD锁存器是被读取，或已被外部总线读取。如果固件在此期间将新数据写入输出锁存器时间，它会立即输出到PORTD引脚，但是OBF将保持清除状态。

当CS或RD引脚检测到高电平时，PORTD输出被禁止，中断标志位PSPIF在接下来的Q4时钟周期被置位Q2周期，表示读取完成。OBF在固件将新数据写入PORTD之前，它仍然很低。

当不处于PSP模式时，IBF和OBF位被保持明确。标志位IBOV保持不变。PSPIF位必须由用户在固件中清除。中断可以通过清除中断使能位来禁止PSPIE (PIE1 <7>)。

图4-8: PORTD和PORTE框图 (PARALLEL SLAVE PORT)

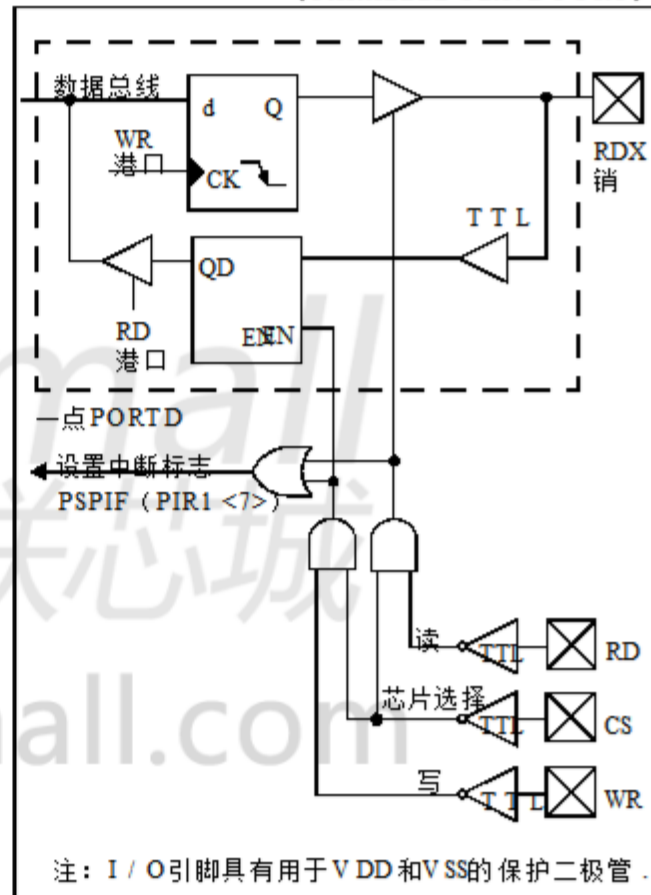


图4-9: 平行从端口写波形

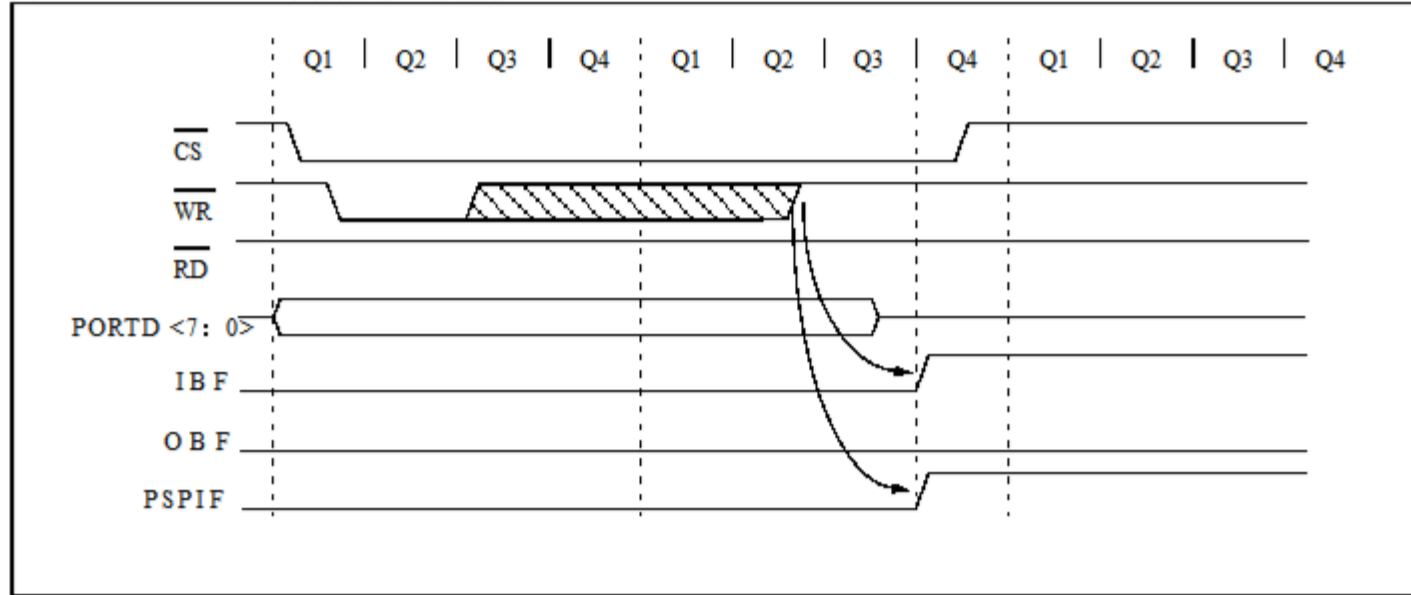


图4-10: 平行从端口读取波形

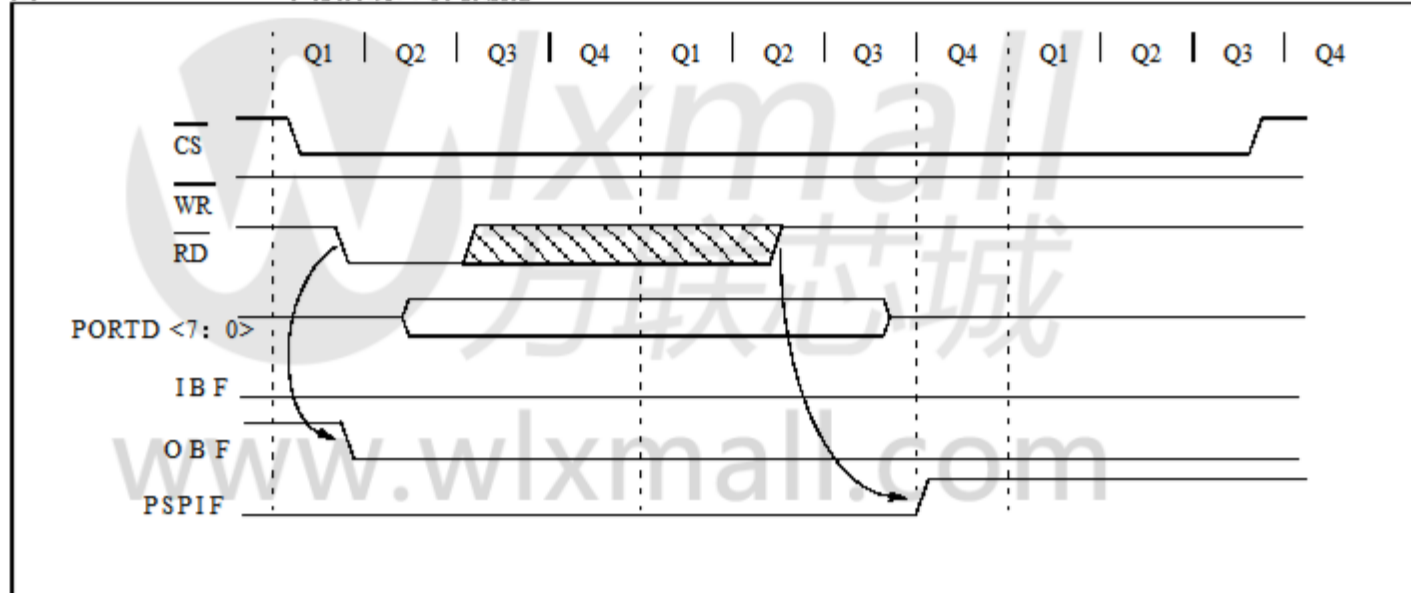


表4-11: 与并行从端口相关的寄存器

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	价值 所有其他 RESETS
08H	PORTD	写入时端口数据锁存: 读取时端口引脚								XXXX XXXX	UUUU UUUU
09H	PORTE	-	-	-	-	-	RE2	RE1	RE0	---- -XXX	-----UUU
89H	TRISE	IBF	OBF	IBOV	PSPMODE	-	PORTE数据方向位			0000 -111	0000 -111
0CH	PIR1	PSPIF (1)	ADIFRCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	ADIF	0000 0000	0000 0000
8CH	PIE1	PSPIE (1)	ADIFCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	ADIE	0000 0000	0000 0000
9FH	ADCON1	-	-	-	-	-	PCFG2	PCFG1	PCFG0	-----000	-----000

图注: x = 未知, u = 不变, - = 未实现, 读为0. 并行从端口不使用阴影单元.

注意 1: PIC16F73 / 76上保留PSPIE和PSPIF位;始终保持这些位清晰.

笔记：



5 TIMER0模块

Timer0模块定时器/计数器具有以下内容特征：

- 8位定时器/计数器
- 可读写
- 8位软件可编程预分频器
- 内部或外部时钟选择
- 从FFh溢出至00h时产生中断
- 边缘选择用于外部时钟

有关Timer0模块的更多信息可用，可在PICmicro™中档MCU系列中使用参考 - ence手册 (DS33023)。

图5-1是Timer0模块的框图
预分频器与WDT共享。

定时器0 手术 是 受控 通过 该
OPTION_REG寄存器 (下面的寄存器5-1)
页)。定时器模式通过清零T0CS位来选择
(OPTION_REG <5>)。在定时器模式下，Timer0 mod-
ule会增加每个指令周期 (没有pres-
caler)。如果TMR0寄存器被写入，则增量为
禁止以下两个指令周期。该
用户可以通过编写调整后的值来解决此问题
到TMR0寄存器。

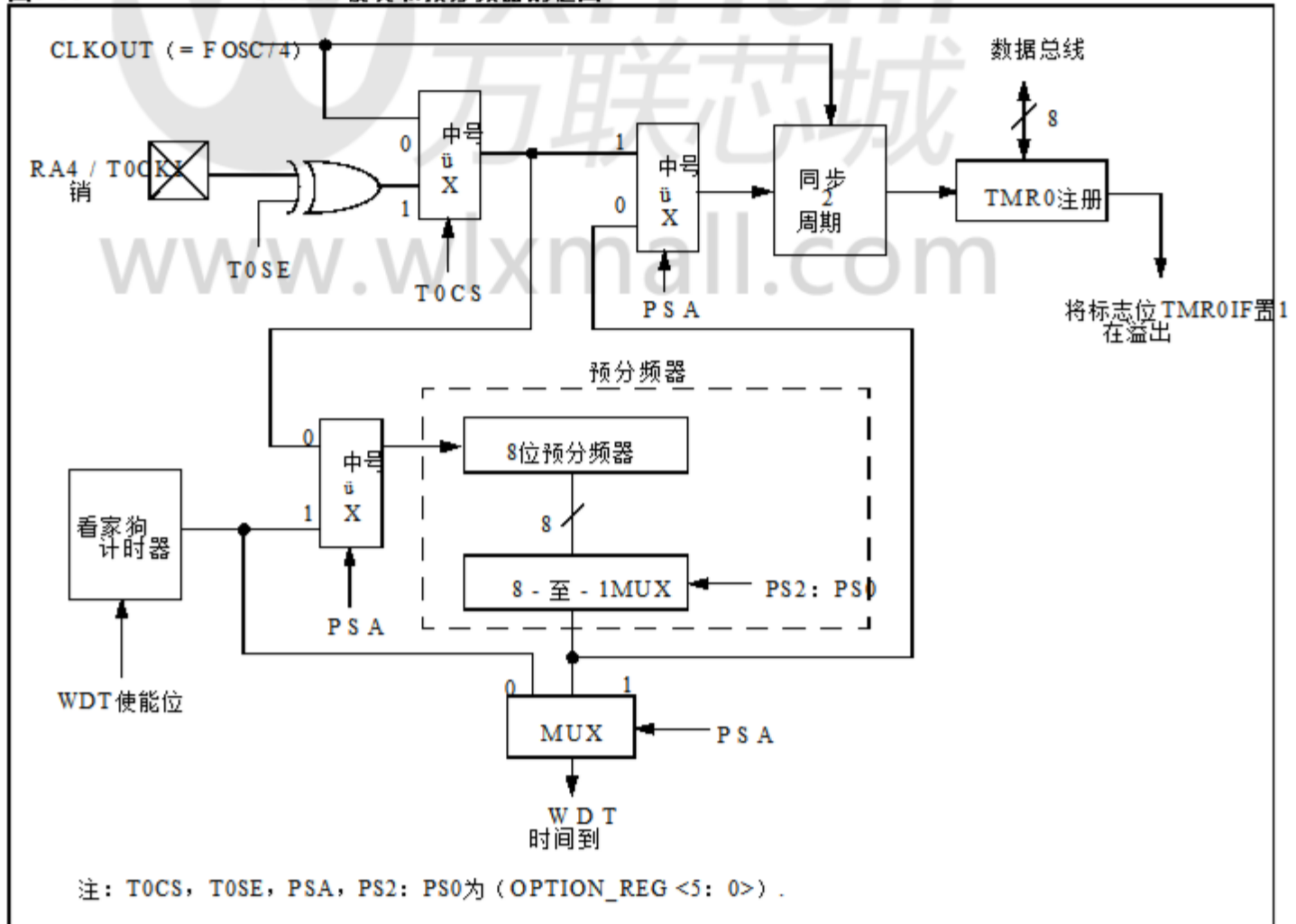
计数器模式通过设置位T0CS来选择
(OPTION_REG <5>)。在计数器模式下，Timer0将会
在引脚的每个上升沿或下降沿增加
RA4 / T0CKI。递增边缘由...确定
该 定时器0 资源 边缘 选择 位 T0SE
(OPTION_REG <4>)。清除位T0SE选择ris-
边缘。外部时钟输入的限制是
在第5.2节中详细讨论。

预分频器是相互独占的
Timer0模块和看门狗定时器。pres-
caler不可读或不可写。5.3节详细介绍了
预分频器的操作。

5.1 Timer0中断

TMR0中断在TMR0 reg-
ister溢出从FFh到00h。这个溢出设置位
TMR0IF (INTCON <2>)。中断可以被屏蔽
通过清零TMR0IE (INTCON <5>) 位。位TMR0IF
必须由Timer0模块用软件清零
中断服务程序，在重新启用该中断服务程序之前，
RUP。TMR0中断无法唤醒处理器
来自睡眠，因为定时器在休眠期间被关闭。

图5-1: TIMER0模块和预分频器的框图



5.2 使用Timer0和外部端口 时钟

当不使用预分频器时，外部时钟输入为与预分频器输出相同.同步的T0CKI，与内部相位时钟，是accom-通过对Q2和Q2上的预分频器输出进行采样来建立

Q4周期的内部相位时钟.因此它是T0CKI至少需要2Tosc（和一个20 ns的小RC延时）和至少2个Tosc的低延时（以及20 ns的小型RC延迟）.参考电气规格的所需设备.

注册5-1: OPTION_REG注册

	R / W-1	R / W-1	R / W-1	R / W-1	R / W-1	R / W-1	R / W-1
	RBP	INTEDG	T0CS	T0SE	PSA	PS2	PS0
位7							位0
位7	RBP: PORTB上拉使能位（见第2.2.2.2节）						
位6	INTEDG: 中断边沿选择位（见第2.2.2.2节）						
位5	T0CS: TMR0时钟源选择位						
	1 = T0CKI引脚上的转换						
	0 =内部指令周期时钟（CLKOUT）						
位4	T0SE: TMR0源边沿选择位						
	1 = T0CKI引脚从高电平到低电平转换时递增						
	0 = T0CKI引脚从低电平跳变到高电平时递增						
位3	PSA: 预分频器分配位						
	1 =预分频器被分配给WDT						
	0 =预分频器分配给Timer0模块						
比特2-0	PS2: PS0: 预分频比选择位						
比特值	TMR0率		WDT费率				
000	1: 2		1: 1				
001	1: 4		1: 2				
010	1: 8		1: 4				
011	1: 16		1: 8				
100	1: 32		1: 16				
101	1: 64		1: 32				
110	1: 128		1: 64				
111	1: 256		1: 128				

传说:

R =可读位

W =可写位

U =未用位，读为0

- n = POR复位时的值

'1' = Bit is set

'0' = Bit is cleared

x =位未知

注意: 为避免意外的器件复位，指令序列如图所示
更改压力传感器时，必须执行示例5-1和示例5-2（第45页）
Timer0和WDT之间的计数器分配.必须遵循这个顺序
即使WDT被禁用.

5.3 预分频器

微控制器上只有一个预分频器可用，
troller;它在Timer0之间独占
模块和看门狗定时器。The的用法
预分频器也是相互排斥的：即预分频器
Timer0模块的分配意味着存在
看门狗定时器没有预分频器，反之亦然。
此预分频器不可读或可写（请参阅
图5-1）。

PSA和PS2：PS0位（OPTION_REG <3:0>）
确定预分频器分配和预分频比。
分配预分频器分配代码示例 -
见例5-1和例5-2。
请注意，当预分频器被分配给
WDT的比例不是1:1，第2和第3行（高速缓存）
点亮）是可选的。如果使用1:1的预分频比，

但是，这些行必须用于设置一个临时的
值。然后在第10和11行中设置最终的1:1值
（高亮）。（行号包含在考试中 -
仅供说明之用，并不属于本文件的一部分
实际的代码。）

分配给Timer0模块时，所有指令
写入TMR0寄存器（例如CLRF 1，MOVWF 1，
BSF 1，x..等）将清除预分频器。分配时
到WDT，CLRWDI指令将清除预分频器
以及看门狗定时器。

注意： 当预分频器处于写入状态时写入TMR0
分配给Timer0，将清除预分频器
计数但不会改变预分频器
分配。

例5-1： 将预分频器分配从TIMER0更改为WDT

```
1) BSF STATUS, RP0 ; BANK1
2) MOVLWb'xx0x0xxx' ;选择时钟源和预分频值
3) MOVWFOPTION_REG ;除1:1以外
4) BCF STATUS, RP0 ;区0
5) CLRF TMR0 ;清除TMR0和预分频器
6) BSF STATUS, RP1 ; BANK1
7) MOVLWb'xxxx1xxx' ;选择WDT，不要更改预分频值
8) MOVWFOPTION_REG
9) CLRWDI ;清除WDT和预分频器
10) MOVLWb'xxxx1xxx' ;选择新的预分频值和WDT
11) MOVWFOPTION_REG
12) BCF STATUS, RP0 ;区0
```

例5-2： 将预分配者的指派从WDT更改为TIMER0

```
CLRWDI ;清除WDT和预分频器
BSF STATUS, RP0 ; BANK1
MOVLW b'xxxx0xxx' ;选择新的预分频器TMR0
MOVWF OPTION_REG ;价值和时钟源
BCF STATUS, RP0 ;区0
```

表5-1： 与TIMER0相关的寄存器

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值： POR， BOR	价值 所有其他 RESETS
01H, 101H	TMR0	Timer0模块寄存器								XXXX XXXX	UUUU UUUU
值0Bh, 8Bh, 10BH, 18Bh	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	RBIF	0000 000x	0000 000u
81H, 181H	OPTION_REG	RBP	UNTE	GT0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111

图注：x =未知，u =不变，- =未实现的位置读为0。Timer0不使用阴影单元。

笔记：



6 TIMER1模块

Timer1模块是一个16位定时器/计数器的两个8位寄存器（TMR1H和TMR1L），它们是可读可写。TMR1寄存器对（TMR1H：TMR1L）从0000h递增到FFFFh并翻转到0000h。TMR1中断（如果启用）在溢出时生成，并在中断时锁存标志位TMR1IF（PIR1<0>）。这个中断可以通过设置/清除TMR1中断来启用/禁用使能位TMR1IE（PIE1<0>）。

Timer1可以以两种模式之一运行：

- 作为一个计时器
- 作为柜台

操作模式由时钟选择决定TMR1CS（T1CON<1>）。

在定时器模式下，Timer1递增每条指令周期。在计数器模式下，每增加一次，它都会递增外部时钟输入的边沿。

Timer1可通过设置/清除来启用/禁用控制位TMR1ON（T1CON<0>）。

Timer1也有一个内部的“RESET输入”。这个RESET可以由两个CCP中的任何一个产生模块作为特殊事件触发器（参见第8.1节和8.2）。寄存器6-1显示了Timer1控制寄存器。

当Timer1振荡器使能时（T1OSCEN为设置），RC1 / T1OSI / CCP2和RC0 / T1OSO / T1CKI引脚变成输入。也就是说，TRISC<1:0>的值是ignored and these pins read as '0'。

有关定时器模块的更多信息，请参阅PICmicro™中档MCU系列参考手册（DS33023）。

注册6-1: T1CON: TIMER1控制寄存器（地址10h）

	U-0	U-0	R / W-0	R / W-0	R / W-0	R / W-0	R / W-0	R / W-0
	-	-	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON
位7								位0
位7-6	未实现：读为0							
位5-4	T1CKPS1: T1CKPS0: Timer1输入时钟预分频比选择位							
	11 = 1: 8预分频值							
	10 = 1: 4预分频值							
	01 = 1: 2预分频值							
	00 = 1: 1预分频值							
位3	T1OSCEN: Timer1振荡器使能控制位							
	1 = 振荡器已启用							
	0 = 振荡器关闭（振荡器关闭以消除功耗）							
位2	T1SYNC: Timer1外部时钟输入同步控制位							
	<u>TMR1CS = 1:</u>							
	1 = 不要同步外部时钟输入							
	0 = 同步外部时钟输入							
	<u>TMR1CS = 0:</u>							
	这一点被忽略。当TMR1CS = 0时，Timer1使用内部时钟。							
位1	TMR1CS: Timer1时钟源选择位							
	1 = 来自RC0 / T1OSO / T1CKI引脚的外部时钟（在上升沿）							
	0 = 内部时钟（FOSC/4）							
位0	TMR1ON: Timer1 On位							
	1 = 使能Timer1							
	0 = 停止Timer1							

传说：

R = 可读位

W = 可写位

U = 未用位，读为0

- n = POR复位时的值

'1' = Bit is set

'0' = Bit is cleared

x = 位未知

6.1 Timer1在定时器模式下工作

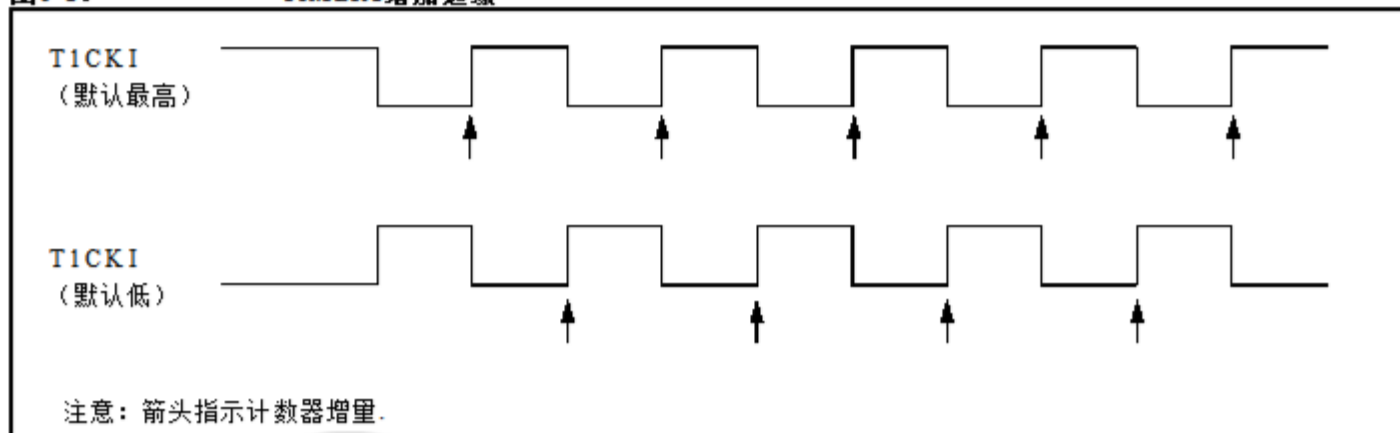
定时器模式通过清除TMR1CS来选择 (T1CON <1>) 位. 在这种模式下, 输入时钟到 定时器是 $F_{OSC}/4$. 同步控制位T1SYNC (T1CON <2>) 不起作用, 因为内部时钟是始终保持同步.

6.2 Timer1计数器操作

Timer1可以以异步或同步方式运行模式, 具体取决于TMR1CS位的设置.

当Timer1通过外部递增时, 增量发生在上升沿. Timer1后在计数器模式下启用, 模块必须先有计数器开始增加之前的下降沿.

图6-1: TIMER1增加边缘



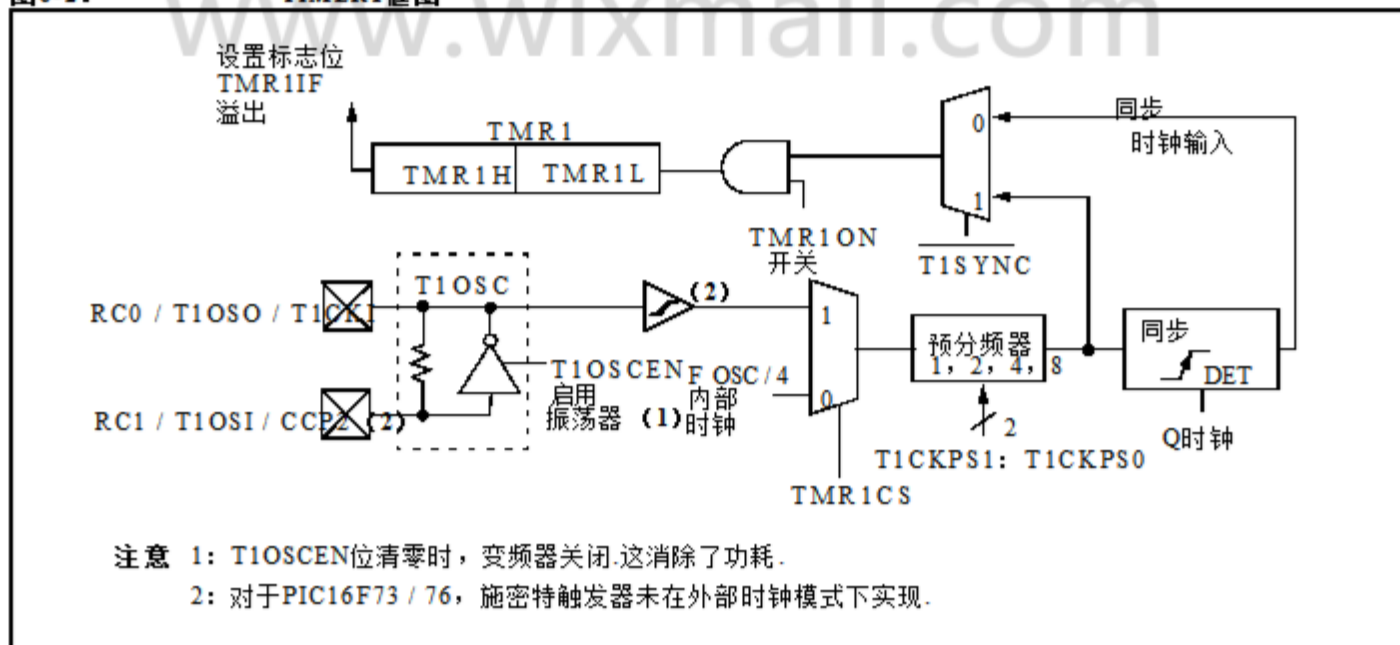
6.3 定时器1同步操作 计数器模式

计数器模式通过设置TMR1CS位来选择. 在此模式下, 定时器在每个上升沿递增. 时钟输入引脚RC1 / T1OSI / CCP2, 当位T1OSCEN置位, 或者置于RC0 / T1OSO / T1CKI引脚上. T1OSCEN位清零.

如果T1SYNC清零, 则外部时钟输入为与内部相位时钟同步. 同步 - 在预分频器阶段之后完成. prescaler阶段是一个异步波纹计数器.

在这种配置下, 在休眠模式下, Timer1将会即使外部时钟存在也不增加, 因为同步电路被关闭. 该预分频器, 但是, 将继续增加.

图6-2: TIMER1框图



6.4 Timer1的操作 异步计数器模式

如果控制位T1SYNC (T1CON <2>) 置1, 外部时钟输入不同步. 定时器继续与内部相位时钟异步增加. 定时器将在休眠期间继续运行并且可以产生一个溢出中断, 唤醒处理器. 但是, 软件中的特殊预防措施, 需要读/写定时器 (第6.4.1节).

在异步计数器模式下, Timer1不能用作捕获或比较操作的时基.

6.4.1 阅读和写作TIMER1 IN 异步计数器模式

在定时器运行时读取TMR1H或TMR1L从外部异步时钟, 将确保一个有效读取 (在硬件中处理). 但是, 那用户应该记住读16位定时器在两个8位数值本身中, 由于, 会造成某些问题. 定时器可能会在读取之间溢出.

对于写入, 建议用户简单地停下来. 计时器并写入所需的值. 写内容 - 可能通过写入定时器寄存器而发生, 而寄存器递增. 这可能会产生一个定时器寄存器中的不可预知的值.

读取16位值需要注意. 该例 码 提供 在 例6-1 和 例6-2演示了如何写入和读取 Timer1在异步模式下运行.

例6-1: 编写一个16位的免运行定时器

```
;所有的中断都被禁止
CLR F TMR1L ;清除低字节, 确保不翻转到TMR1H
MOVLW HI_BYTE ;加载到TMR1H的值
MOVWF TMR1H, F ;写高字节
MOVLW LO_BYTE ;加载到TMR1L中的值
MOVWF TMR1L, F ;写低字节
;重新启用中断 (如果需要)
继续 ;继续使用您的代码
```

例6-2: 阅读16位免费运行计时器

```
;所有的中断都被禁止
MOV F TMR1H, W ;读高字节
MOVWF TMPH
MOV F TMR1L, W ;读低字节
MOVWF TMPL
MOV F TMR1H, W ;读高字节
SUBWF TMPH, w^ ;Sub第一次阅读, 第二次阅读
BTFSC STATUS, Z ;结果 = 0
去 继续 ;良好的16位读取
; TMR1L可能在读取高字节和低字节之间翻转.
;现在读取高字节和低字节将会读取很好的值.
MOV F TMR1H, W ;读高字节
MOVWF TMPH
MOV F TMR1L, W ;读低字节
MOVWF TMPL
;重新启用中断 (如果需要)
继续 ;继续使用您的代码
```

6.5 Timer1振荡器

晶体振荡器电路内置于引脚T1OSI之间（输入）和T1OSO（放大器输出）。它是由启用设置控制位T1OSCEN（T1CON<3>）振荡。振荡器是一款额定功率高达200 kHz的低功耗振荡器。它会在睡眠期间继续运行。它主要是打算的用于32 kHz晶振。表6-1显示了Timer1振荡器的电容选择。

Timer1振荡器与LP振荡器相同。用户必须提供软件时间延迟来确保适当的振荡器启动。

6.6 使用CCP重置Timer1触发输出

如果在比较中配置了CCP1或CCP2模块模式至生成一个“特别事件触发”（CCP1M3:CCP1M0 = '1011'），this signal will reset 定时器1。

注意： CCP1引发的特殊事件 CCP2模块不会设置中断标志位TMR1IF（PIR1<0>）。

Timer1必须配置为Timer或Synchro-n计数器模式，以利用此功能。如果Timer1在异步计数器模式下运行，此RESET操作可能不起作用。

如果写Timer1与spe-CCP1或CCP2的cial事件触发器将写入取得优先权。

在这种操作模式下，CCPRxH: CCPRxL寄存器 - ter对有效地成为期限登记定时器1。

6.7 复位Timer1寄存器对（TMR1H，TMR1L）

a. 上的TMR1H和TMR1L寄存器不会重置为00h POR或任何其他RESET，CCP1和CCP1除外 CCP2特殊事件触发器。

表6-1: 电容选择
TIMER1振荡器

Osc类型	频率	使用的电容器:	
		OSC1	OSC2
唱片	32千赫	47 pF	47 pF
	100 kHz	33 pF	33 pF
	200 kHz	15 pF	15 pF

电容值仅用于设计指导。

这些电容器用所列出的晶体进行测试。下面是基本的启动和操作。这些值没有优化。

生产可能需要不同的电容值。振荡器可以工作用户应该测试振荡器的性能超过预期VDD和应用温度范围。

请参阅备注（下面）表格以获取更多信息。

常用晶体:

32.768 kHz	爱普生C-001R32.768K-A
100 kHz	Epson C-2 100.00 KC-P
200 kHz	STD XTL 200.000 kHz

注1: 较高的电容增加了稳定性
的振荡器，但也增加了启动时间。

2: 由于每个谐振器/晶体都有自己的特点，用户应该咨询谐振器/晶体制造商for appro-外部组件的价值。

在上电复位或上电复位时，T1CON寄存器复位为00h一个关闭计时器的掉电复位留下1: 1的预分频比。在所有其他RESET中，寄存器不受影响。

6.8 Timer1预分频器

预分频器计数器在写入时清零TMR1H或TMR1L寄存器。

表6-2: 与TIMER1作为定时器/计数器相关的寄存器

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	值: POR, BOR	值 所有其他 RESETS
0Bh, 8Bh, 10Bh, 18Bh	T1CON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	RBIF	0000 000x	0000 000u
0CH	PIR1	PSPIF (1)	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
8CH	PIE1	PSPIE (1)	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE		0000 0000	0000 0000
0EH	TMR1L	保持寄存器为16位TMR1寄存器的最低有效字节								xxxx xxxx	uuuu uuuu
0FH	TMR1H	将寄存器保存在16位TMR1寄存器的最高有效字节中								xxxx xxxx	uuuu uuuu
10H	T1CON	-	-	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	--00	0000 --uu uuuu

传说: X=未知, u=不变, -=未实现, 读为0. Timer1模块不使用阴影单元。

注意 1: PSPIE和PSPIF位保留在PIC16F73 / 76上。始终保持这些位清晰。

7 TIMER2模块

Timer2是一个带预分频器和8位定时器的8位定时器分频器.它可以用作PWM的时基
CCP模块的PWM模式. TMR2 register是可读写的, 并且可以被清除
设备复位.

输入时钟 ($F_{OSC}/4$) 具有1:1的预分频比选项, 1:4 要么 1:16, 选 通过 控制 位 T2CKPS1: T2CKPS0 ($T2CON <1:0>$).

Timer2模块具有一个8位周期寄存器PR2.
Timer2从00h开始递增, 直到它匹配PR2和
然后在下一个增量周期重置为00h. PR2是
一个可读写的寄存器. PR2寄存器是
RESET后初始化为FFh.

TMR2的匹配输出通过一个4位
后分频器 (其中包含1:1到1:16的比例)
产生一个TMR2中断 (锁存在标志位中
TMR2IF, (PIR1 1)).

通过清零控制位TMR2ON可以关闭Timer2
($T2CON <2>$) 以最大限度地降低功耗.

寄存器7-1显示了Timer2控制寄存器.

有关定时器模块的更多信息, 请参阅
PICmicro™中档MCU系列参考
手册 (DS33023).

7.1 Timer2预分频器和后分频器

预分频器和后分频器计数器已清零
当发生以下任何情况时:

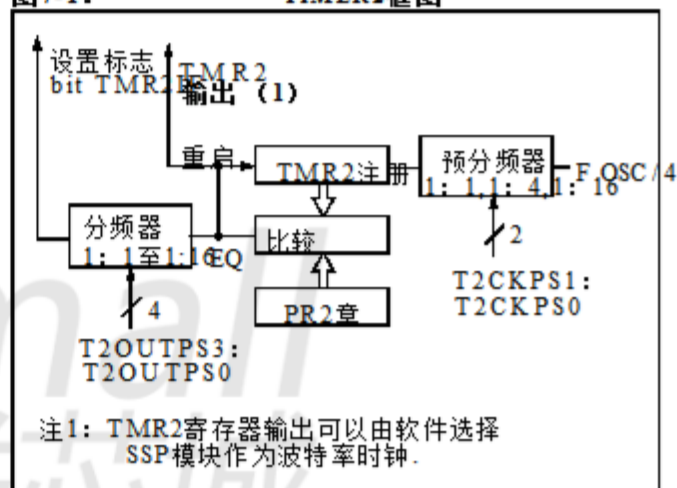
- 写入TMR2寄存器
- 写入T2CON寄存器
- 任何器件复位 (POR, MCLR复位, WDT复位或BOR)

当T2CON被写入时, TMR2不会被清零.

7.2 TMR2的输出

TMR2的输出 (在后分频器之前) 被馈送给
SSP模块, 可选择使用它来生成换档
时钟.

图7-1: TIMER2框图



PIC16F7X

注册7-1: T2CON: TIMER2控制寄存器 (地址12h)

U-0	R / W-0	R / W-0	R / W-0	R / W-0	R / W-0	R / W-0	R / W-0
-	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0
位7							位0
位7	未实现: 读为0						
位6-3	TOUTPS3: TOUTPS0: Timer2输出后标度选择位						
	0000 = 1: 1后比例						
	0001 = 1: 2后评分						
	0010 = 1: 3后比例						
	.						
	.						
	.						
	1111 = 1:16后比例						
位2	TMR2ON: Timer2打开位						
	1 = Timer2打开						
	0 = Timer2关闭						
比特1-0	T2CKPS1: T2CKPS0: Timer2时钟预分频比选择位						
	00 = Prescaler是1						
	01 = Prescaler是4						
	1X = Prescaler是16						

传说:
R =可读位 W =可写位 U =未用位, 读为0
- n = POR复位时的值 '1' = Bit is set '0' = Bit is cleared x =位未知

表7-1: 与TIMER2作为定时器/计数器相关的寄存器

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	价值 所有其他 RESETS
值0Bh, 8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	RBIF	0000 000x	0000 000u
0CH	PIR1	PSPIF (1)	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
8CH	PIE1	PSPIE (1)	—死	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
11H	TMR2	Timer2模块寄存器								0000 0000	0000 0000
12小时	T2CON	-	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-000 0000
92H	PR2	Timer2周期寄存器								1111 1111	1111 1111

传说: X=未知, u=不变, -=未实现, 读为0. Timer2模块不使用阴影单元.

注意 1: PIC16F73 / 76上保留PSPIE和PSPIF位;始终保持这些位清晰.

8 捕捉/比较/ PWM 模块

每个捕捉/比较/ PWM (CCP) 模块包含一个16位寄存器, 可以作为:

- 16位捕捉寄存器
- 16位比较寄存器
- PWM主/从占空比寄存器

CCP1和CCP2模块都是相同的

操作, 除了操作

特殊事件触发器. 表8-1和表8-2显示了

CCP模块的资源 and 交互. 在

以下部分介绍CCP模块的操作

相对于CCP1被描述. CCP2操作的

除非另有说明, 否则与CCP1相同.

8.1 CCP1模块

捕捉/比较/ PWM寄存器1 (CCPR1)

两个8位寄存器: CCPR1L (低字节) 和

CCPR1H (高字节). CCP1CON寄存器控制

CCP1的操作. 特殊事件触发器是

由比较匹配生成并将清除两者

TMR1H和TMR1L寄存器.

8.2 CCP2模块

捕捉/比较/ PWM寄存器1 (CCPR1)

两个8位寄存器: CCPR1L (低字节) 和

CCPR1H (高字节). CCP2CON寄存器控制

CCP2的操作. 特殊事件触发器是

由比较匹配生成. 它将清除两者

TMR1H和TMR1L寄存器, 并启动A/D转换 - sion (如果A/D模块已启用).

有关CCP模块的更多信息, 请参阅

PICmicro™中档MCU系列参考

手册 (DS33023) 和应用笔记AN594,

“使用CCP模块” (DS00594).

表8-1: CCP模式 - 定时器
需要资源

CCP模式	计时器资源
捕捉	定时器1
比较	定时器1
PWM	定时器2

表8-2: 两个CCP模块的相互作用

CCPx模式	CCPy模式	相互作用
捕捉	捕捉	相同的TMR1时基.
捕捉	比较	相同的TMR1时基.
比较	比较	相同的TMR1时基.
PWM	P W M	PWM将具有相同的频率和更新速率 (TMR2中断). 上升沿对齐.
PWM	捕捉	没有.
PWM	比较	没有.

寄存器 8-1: CCP1CON寄存器/ CCP2CON寄存器 (地址: 17h / 1Dh)

U-0	U-0	R / W-0	R / W-0	R / W-0	R / W-0	R / W-0	R / W-0
-	-	CCPxX	CCPxY	CCPxM3	CCPxM2	CCPxM1	CCPxM0
位7		位0					

位 7-6 未实现: 读为0

位 5-4 CCPxX: CCPxY: PWM最低有效位

捕捉模式: _____

没用过

比较模式: _____

没用过

PWM模式: _____

这些位是PWM占空比的两个LSb. CCPRxL中有8个最高位.

比特 3-0 CCPxM3: CCPxM0: CCPx模式选择位

0000 =禁止捕捉/比较/ PWM (复位CCPx模块)

0100 =捕捉模式, 每个下降沿

0101 =捕捉模式, 每个上升沿

0110 =捕捉模式, 每4个上升沿

0111 =捕捉模式, 每16个上升沿

1000 =比较模式, 匹配时设置输出 (CCPxIF位置1)

1001 =比较模式, 匹配时清零输出 (CCPxIF位置1)

1010 =比较模式, 匹配时产生软件中断 (CCPxIF位置1, CCPx引脚为
不受影响)

1011 =比较模式, 触发特殊事件 (CCPxIF位置1, CCPx引脚不受影响);
CCP1清零Timer1; CCP2清零Timer1并启动A / D转换 (如果A / D模块
已启用)

11XX = PWM模式

传说:

R =可读位

W =可写位

U =未用位, 读为0

- n = POR复位时的值

'1' = Bit is set

'0' = Bit is cleared

x =位未知

8.3 拍摄模式

在捕捉模式下，CCPR1H:CCPR1L捕捉发生事件时TMR1寄存器的16位值。在引脚RC2 / CCP1上，一个事件被定义为其中一个事件，低电平，由CCPxCON <3: 0>配置：

- 每个下降沿
- 每一个上升的边缘
- 每4个上升沿
- 每16个上升沿

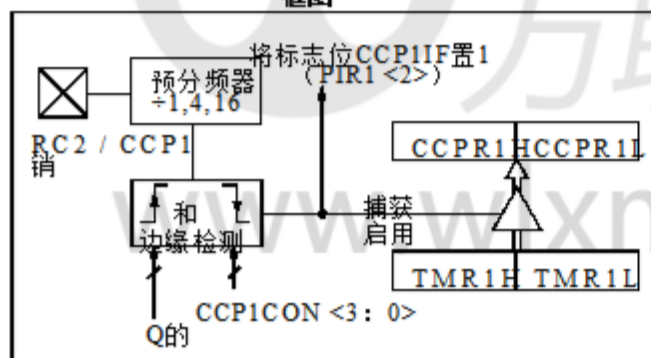
控制位CCP1M3:CCP1M0选择一个事件 (CCP1CON <3: 0>)。当捕获时，中断请求标志位CCP1IF (PIR1 <2>) 置1。该中断标志必须用软件清零。如果另一个捕捉发生在寄存器CCPR1的值之前读取，旧的捕获值被新的覆盖获得的价值。

8.3.1 CCP引脚配置

在捕捉模式下，RC2 / CCP1引脚应该是 config-通过设置TRISC <2>位作为输入。

注意： 如果RC2 / CCP1引脚配置为输出，写入端口可能会导致捕获条件。

图8-1: 捕捉模式操作块框图



8.3.2 TIMER1模式选择

Timer1必须以定时器模式或Synchro-为CCP模块使用n计数器模式捕捉功能。在异步计数器模式下，捕捉操作可能不起作用。

8.3.3 软件中断

当捕捉模式被改变时，错误捕捉可能会产生中断。用户应该保持一点CCP1IE (PIE1 <2>) 清除以避免错误的中断和应该清除标志位CCP1IF改变操作模式。

8.3.4 中共预委员

有四个预分频器设置，由位指定CCP1M3:CCP1M0。无论何时CCP模块是关闭，或者CCP模块不处于捕捉模式，预分频计数器清零。任何重置将清除预分频计数器。

从一个捕捉预分频器切换到另一个可能产生一个中断。此外，预分频计数器也不会被清除，因此，第一次捕获可能来自一个非零预分频器。实例8-1显示了重建 - 修补捕获压力的方法，预分频比。这个例子也清除了预分频计数器并不会产生“假”中断。

例8-1: 改变之间的区别捕获预分析器

```
CLRF CCP1CON ;关闭CCP模块
MOVLW NEW_CAPT_PS;加载W reg
                ;新的预分频器
                ;移动值和CCP打开
MOVWF CCP1CON ;用这个加载CCP1CON
                ;值
```

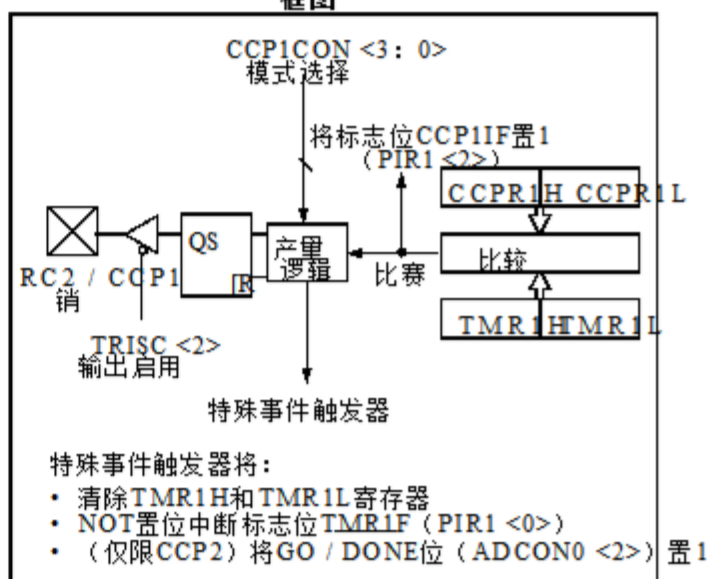
8.4 比较模式

在比较模式下，16位CCPR1寄存器值为不断与TMR1寄存器对进行比较。当匹配发生时，RC2 / CCP1引脚为：

- 高涨
- 驱动力低
- 保持不变

引脚上的动作取决于控制的值位CCP1M3:CCP1M0 (CCP1CON <3: 0>)。在同时，中断标志位CCP1IF置1。

图8-2: 比较模式操作块框图



8.4.1 CCP引脚配置

用户必须将RC2 / CCP1引脚配置为out-通过清除TRISC <2>位进行放置。

注意： 清除CCP1CON寄存器将强制执行RC2 / CCP1比较输出锁存器默认低电平.这不是PORTC I / O数据锁存器。

8.4.2 TIMER1模式选择

Timer1必须以定时器模式或Synchro-计数器模式如果CCP模块正在使用比较功能.在异步计数器模式下,比较操作可能不起作用。

8.4.3 软件中断模式

当选择生成软件中断模式时,CCP1引脚不受影响. CCP1IF或CCP2IF位是设置, 导致CCP中断 (如果启用)。

8.4.4 特别事件触发器

在这种模式下, 会产生一个内部硬件触发器, 可用于启动一项行动。

CCP1的特殊事件触发输出复位TMR1寄存器对.这允许CCPR1寄存器实际上是一个16位可编程周期寄存器定时器1。

CCP2的特殊事件触发输出复位TMR1寄存器对并启动A / D转换 (如果是A / D模块启用)。

注意： CCP1的特殊事件触发器CCP2模块不会设置中断标志位TMR1IF (PIR1 <0>)。

表8-3: 与CAPTURE, COMPARE和TIMER1相关的注册

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	价值 所有其他 RESETS
值0Bh, 8BH, 10BH, 18Bh	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	RBF	0000 000x	0000 000u
0CH	PIR1	PSPIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
0DH	PIR2	-	-	-	-	-	-	-	CCP2IF	---- -- 0	---- -- 0
8CH	PIE1	PSPIE	ADIF	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
8DH	PIE2	-	-	-	-	-	-	-	CCP2IE	---- -- 0	---- -- 0
87H	TRISC	PORTC数据方向寄存器								1111 1111	1111 1111
0EH	TMR1L	保持寄存器为16位TMR1寄存器的最低有效字节								xxxx xxxx	uuuu uuuu
0FH	TMR1H	保持寄存器为16位TMR1寄存器的最高有效字节								xxxx xxxx	uuuu uuuu
10H	T1CON	-	-	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	--00 0000	--uu uuuu
15H	CCPR1L	捕捉/比较/ PWM寄存器1 (LSB)								xxxx xxxx	uuuu uuuu
16H	CCPR1H	捕捉/比较/ PWM寄存器1 (MSB)								xxxx xxxx	uuuu uuuu
17H	CCP1CON	-	-	CCP1X	CCP1Y	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	--00 0000
1BH	CCPR2L	捕捉/比较/ PWM寄存器2 (LSB)								xxxx xxxx	uuuu uuuu
1CH	CCPR2H	捕捉/比较/ PWM寄存器2 (MSB)								xxxx xxxx	uuuu uuuu
1DH	CCP2CON	-	-	CCP2X	CCP2Y	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	--00 0000

传说: X=未知, u=不变, - =未实现, 读为0. Capture和Timer1不使用阴影单元格。

注意 1: PSP没有在PIC16F73 / 76上实现;始终保持这些位清晰。

8.5 PWM模式 (PWM)

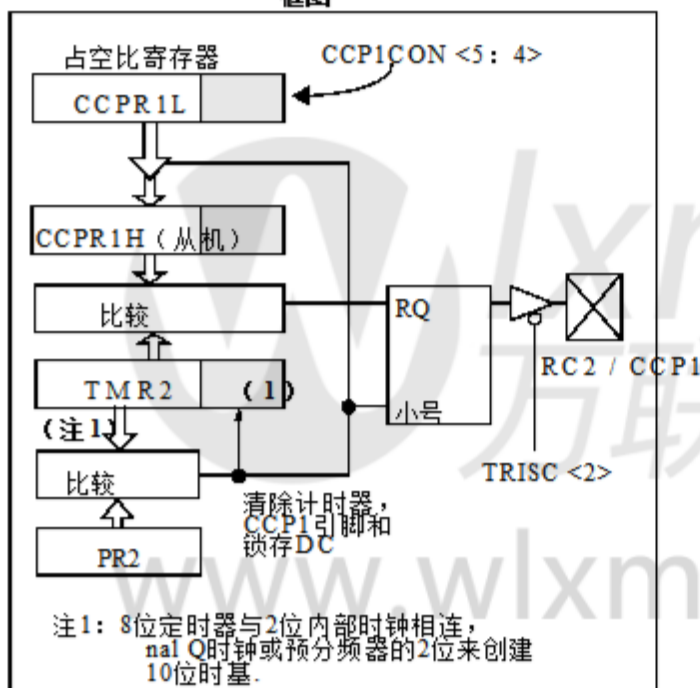
在脉宽调制模式下，CCPx引脚pro-
可达到10位分辨率PWM输出.自从
CCP1引脚与PORTC数据锁存器复用
必须清零TRISC <2>位才能使CCP1引脚
输出.

注意： 清除CCP1CON寄存器将强制执行
CCP1 PWM输出锁定为默认值
低级.这不是PORTC I/O数据
锁存器.

图8-3显示了一个简化的框图
CCP模块处于PWM模式.

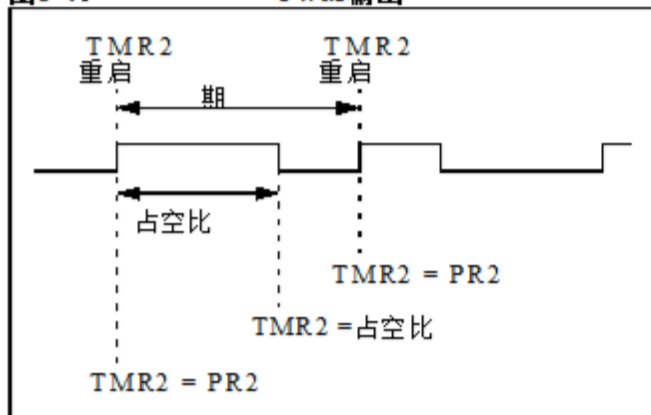
有关如何建立CCP的详细步骤
用于PWM操作的模块，请参见第8.5.3节.

图8-3: 简化的PWM模块框图



PWM输出（图8-4）具有时基（周期）
和输出保持高电平的时间（占空比）。该
PWM的频率是周期的倒数
（1/周期）。

图8-4: PWM输出



8.5.1 PWM周期

PWM周期通过写入PR2来指定
寄存器。PWM周期可以使用
以下公式：

$$\text{PWM周期} = \frac{[(PR2) + 1] \cdot 4 \cdot T_{OSC}}{(TMR2 \text{ 预分频值})}$$

PWM频率定义为1 / [PWM周期].

当TMR2等于PR2时，以下三个事件
发生在下一个增量周期：

- TMR2被清除
- CCP1引脚置位（例外：如果PWM占空比
周期= 0%，CCP1引脚不会被置位）
- PWM占空比从CCPR1L锁存到
CCPR1H

注意： Timer2后分频器（见第8.3节）是
不用于确定PWM
频率.后分频器可以用于
在不同的频率上有一个伺服更新速率，
比PWM输出的频率更高.

8.5.2 PWM占空比

PWM占空比通过写入指定
CCPR1L寄存器和CCP1CON <5: 4>位.向上
到10位分辨率是可用的. CCPR1L包含
八个最高位和CCP1CON <5: 4>包含
两个LSBs.这个10位值由表示
CCPR1L: CCP1CON <5: 4>.以下等式是
用于计算时间的PWM占空比：

$$\text{PWM占空比} = \frac{(CCPR1L: CCP1CON <5: 4>) \cdot T_{OSC}}{(TMR2 \text{ 预分频值})}$$

CCPR1L和CCP1CON <5: 4>可以在任何地方写入
时间，但占空比值未被锁存
CCPR1H，直到PR2和TMR2匹配
发生（即周期完成）。在PWM模式下，
CCPR1H是一个只读寄存器.

CCPR1H寄存器和一个2位内部锁存器
用于双重缓冲PWM占空比.这一倍
缓冲对于无故障的PWM操作至关重要.

当CCPR1H和2位锁存器与TMR2匹配时，CON
连接内部2位Q时钟或2位数字时钟
TMR2预分频器，CCP1引脚被清零.

给定PWM的最大PWM分辨率（位）
频率由下式给出：

$$\text{解析度} = \frac{\text{日志} \left(\frac{F_{OSC}}{F_{PWM}} \right)}{\text{日志}(2)} \text{ 位}$$

注意： 如果PWM占空比值大于
PWM周期，CCP1引脚不会
清除.

8.5.3 设置PWM操作

配置时应采取以下步骤
用于PWM操作的CCP模块：

1. 通过写入PR2寄存器来设置PWM周期。
2. 通过写入来设置PWM占空比
CCPR1L寄存器和CCP1CON <5: 4>位。

3. 通过清除，使CCP1引脚成为输出
TRISC <2>位。
4. 设置TMR2预分频值并启用Timer2
通过写信给T2CON。
5. 配置CCP1模块以进行PWM操作。

表8-4: 示例PWM频率和分辨率 (F_{OSC} = 20 MHz)

PWM频率	1.22 kHz	4.88千赫	19.53 kHz	78.12千赫	156.3千赫	208.3千赫
定时器预分频比 (1, 4, 16)	16	4	1	1	1	1
PR2值	为0xFF	为0xFF	为0xFF	0x3F的	为0x1F	0x17
最大分辨率 (位)	10	10	10	8	7	5.5

表8-5: 与PWM和TIMER2相关的寄存器

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	价值 所有其他 RESETS
值0Bh, 8Bh, 10BH, 18Bh	BNTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	RBIF	0000 000x	0000 000u
0CH	PIR1	PSPIF	(1)ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
0DH	PIR2	-	-	-	-	-	-	-	CCP2IF	---- -- 0	---- -- 0
8CH	PIE1	PSPIE	(1)-死	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
8DH	PIE2	-	-	-	-	-	-	-	CCP2IE	---- -- 0	---- -- 0
87H	TRISC	PORTC数据方向寄存器								1111 1111	1111 1111
11H	TMR2	Timer2模块寄存器								0000 0000	0000 0000
92H	PR2	Timer2模块周期寄存器								1111 1111	1111 1111
12小时	T2CON	-	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-000 0000
15小时	CCPR1L	捕捉/比较/ PWM寄存器1 (LSB)								xxxx xxxx	uuuu uuuu
16小时	CCPR1H	捕捉/比较/ PWM寄存器1 (MSB)								xxxx xxxx	uuuu uuuu
17H	CCP1CON	-	-	CCP1X	CCP1Y	CCP1M3	CCP1M2	CCP1M1	CCP1M0	- 00 0000	--00 0000
1BH	CCPR2L	捕捉/比较/ PWM寄存器2 (LSB)								xxxx xxxx	uuuu uuuu
1路	CCPR2H	捕捉/比较/ PWM寄存器2 (MSB)								xxxx xxxx	uuuu uuuu
1DH	CCP2CON	-	-	CCP2X	CCP2Y	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	--00 0000

传说: X=未知, u=不变, -=未实现, 读为0. PWM和Timer2不使用阴影单元。

注意 1: PSPIE和PSPIF位保留在PIC16F73 / 76上;始终保持这些位清晰。

9 同步串行端口 (SSP) 模块

9.1 SSP模块概述

同步串行端口 (SSP) 模块是串行的接口用于与其他外设进行通信 - 通用或微控制器设备. 这些外设器件可能是串行EEPROM, 移位寄存器, 播放驱动程序, A/D转换器等. SSP模块可以以两种模式之一进行操作:

- 串行外设接口 (SPI)
- 内部集成电路 (I2C)

I2C操作和附加信息的概述 - 可以在PICmicro™中找到SSP模块中档 MCU 家庭 参考 手册 (DS33023)。

请参考应用笔记AN578“使用SSP模 在 该 我 2C多主 环境” (DS00578)。

9.2 SPI模式

本节包含寄存器定义和opera- SPI模块的特性. 额外有关SPI模块的信息, 请参阅PICmicro™中档MCU系列参考手册 - (DS33023A)。

SPI模式允许8位数据同步同时发送和接收. 为了配合 - 通信, 通常使用三个引脚:

- 串行数据输出 (SDO) RC5 / SDO
- 串行数据输入 (SDI) RC4 / SDI / SDA
- 串行时钟 (SCK) RC3 / SCK / SCL

另外, 在一个从机中可以使用第四个引脚操作模式:

- 从选择 (SS) RA5 / SS / AN4

初始化SPI时, 需要有几个选项指定. 这是通过编程适当的控制位在SSPCON寄存器 (SSPCON <5: 0>) 和SSPSTAT <7: 6>. 这些控制位允许fol- 低点需要说明:

- 主模式 (SCK是时钟输出)
- 从模式 (SCK是时钟输入)
- 时钟极性 (SCK的空闲状态)
- 时钟沿 (在上升/下降沿输出数据 SCK)
- 时钟速率 (仅限主模式)
- 从选择模式 (仅限从模式)

注册9-1: SSPSTAT: SYNC串行端口状态寄存器 (地址94h)

R / W-0	R / W-0	R-0	R-0	R-0	R-0	R-0	R-0
SMP	CKE	d/A	PS		R / W	UA	BF
位7							位0

- 位7 **SMP: SPI数据输入采样相位位**
SPI主模式: _____
 1 =在数据输出时间结束时采样的输入数据
 0 =在数据输出时间的中间采样的输入数据 (Microwire®)
SPI从模式: _____
 SPI在Slave模式下使用时必须清零SMP
I2C模式: _____
 这一点必须保持清晰
- 位6 **CKE: SPI时钟边沿选择位 (图9-2, 图9-3和图9-4)**
SPI模式, CKP = 0: _____
 1 =在SCK上升沿传输的数据 (Microwire® 备用)
 0 =在SCK下降沿传输的数据
SPI模式, CKP = 1: _____
 1 =在SCK下降沿传输的数据 (Microwire® 默认值)
 0 =在SCK上升沿传输的数据
I2C模式: _____
 这一点必须保持清晰
- 位5 **D / A: 数据/地址位 (仅限I2C模式)**
 1 =表示收到或发送的最后一个字节是数据
 0 =表示收到或发送的最后一个字节是地址
- 位4 **P: 停止位 (仅限I2C模式)**
 该位在SSP模块被禁止或最后检测到START位时被清除.
 SSPEN被清除.
 1 =表示最后检测到一个停止位 (RESET时该位为0)
 0 =最后没有检测到STOP位
- 位3 **S: START位 (仅限I2C模式)**
 当SSP模块被禁止或最后检测到STOP位时, 该位被清零.
 SSPEN被清除.
 1 =表示最后检测到START位 (该位在RESET时为0)
 0 =最后没有检测到START位
- 位2 **R / W: 读/写位信息 (仅限I2C模式)**
 该位保存最后地址匹配后的R / W位信息.此位仅适用于 _____
 该地址与下一个START位, STOP位或ACK位匹配.
 1 =阅读
 0 =写入
- 位1 **UA: 更新地址位 (仅限10位I2C模式)**
 1 =表示用户需要更新SSPADDD寄存器中的地址
 0 =地址不需要更新
- 位0 **BF: 缓冲器满状态位**
接收 (SPI和I2C模式): _____
 1 =接收完成, SSPBUF已满
 0 =接收未完成, SSPBUF为空
传输 (仅限I2C模式): _____
 1 =正在传输, SSPBUF已满
 0 =发送完成, SSPBUF为空

传说:

R =可读位

W =可写位

U =未用位, 读为0

- n = POR复位时的值

'1' = Bit is set

'0' = Bit is cleared

x =位未知

注册9-2: SSPCON: 同步串行端口控制寄存器 (地址14h)

R / W-0	R / W-0	R / W-0	R / W-0	R / W-0	R / W-0	R / W-0	R / W-0
WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0

位7

位0

- 位7 **WCOL**: 写入冲突检测位
1 = SSPBUF寄存器在发送前一个字时被写入 (必须用软件清零)
0 = 没有碰撞
- 位6 **SSPOV**: 接收溢出指示位
在SPI模式下:
1 = 当SSPBUF寄存器仍保持先前的数据时收到新的字节. 以防万一溢出, SSPSR中的数据丢失. 溢出只能在从模式下进行. 用户必须读取SSPBUF, 即使仅传输数据, 也要避免设置溢出. 在主机模式下, 自每次新接收 (和传输) 开始, 溢出位均未设置. 通过写入SSPBUF寄存器启动.
0 = 没有溢出
在I2C模式下:
1 = SSPBUF寄存器仍保持前一个字节时收到一个字节. SSPOV在发送模式下是“不关心”的. 必须在任一模式下用软件清零SSPOV.
0 = 没有溢出
- 位5 **SSPEN**: 同步串行口使能位
在SPI模式下:
1 = 使能串口并将SCK, SDO和SDI配置为串口引脚
0 = 禁用串行端口并将这些引脚配置为I/O端口引脚
在I2C模式下:
1 = 使能串口并将SDA和SCL引脚配置为串口引脚
0 = 禁用串行端口并将这些引脚配置为I/O端口引脚
在两种模式下, 当使能时, 这些引脚必须正确配置为输入或输出.
- 位4 **CKP**: 时钟极性选择位
在SPI模式下:
1 = 时钟的空闲状态为高电平 (Microwire® 默认)
0 = 时钟的空闲状态为低电平 (Microwire® 备用)
在I2C模式下:
SCK释放控制
1 = 启用时钟
0 = 保持时钟低电平 (时钟延长). (用于确保数据设置时间.)
- 比特3-0 **SSPM3: SSPM0**: 同步串行端口模式选择位
0000 = SPI主模式, 时钟 = FOSC/4
0001 = SPI主模式, 时钟 = FOSC/16
0010 = SPI主模式, 时钟 = FOSC/64
0011 = SPI主模式, 时钟 = TMR2输出/2
0100 = SPI从模式, 时钟 = SCK引脚. SS引脚控制启用.
0101 = SPI从模式, 时钟 = SCK引脚. 禁止SS引脚控制. SS可以用作I/O引脚.
0110 = I2C从模式, 7位地址
0111 = I2C从模式, 10位地址
1011 = I2C固件受控主模式 (从属IDLE)
1110 = I2C从模式, 7位地址, START和STOP位中断使能
1111 = I2C从模式, 启用了START和STOP位中断的10位地址

传说:

R = 可读位

W = 可写位

U = 未用位, 读为0

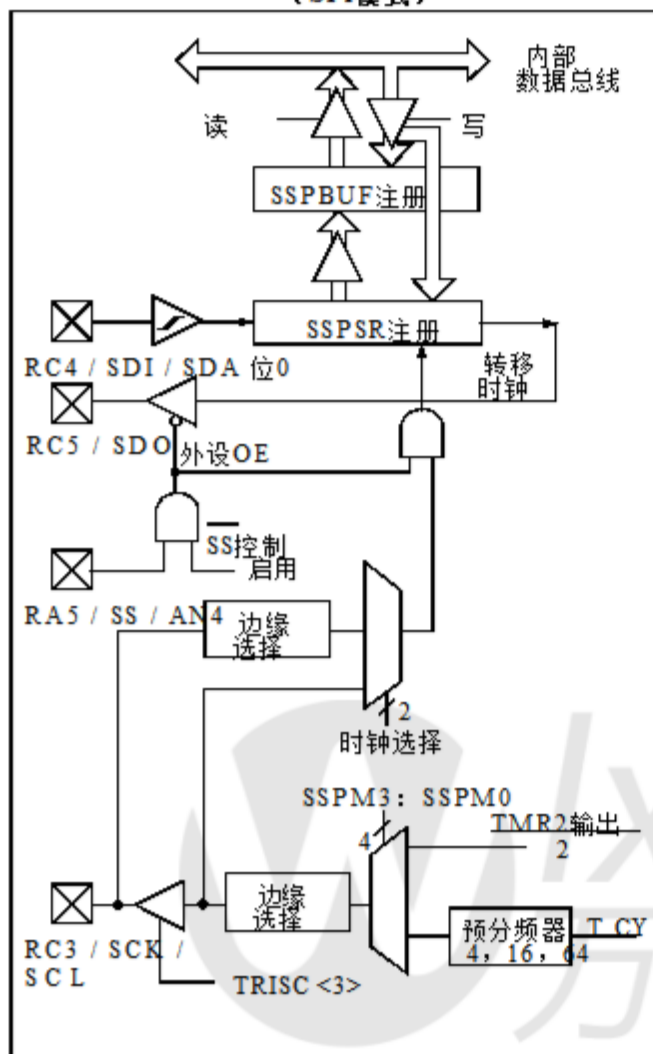
- n = POR复位时的值

'1' = Bit is set

'0' = Bit is cleared

x = 位未知

图9-1: SSP框图 (SPI模式)



要使能串口，SSP使能位SSPEN (SSPCON <5>) 必须置1.重置或重新配置SPI模式，清零SSPEN，重新初始化SSPCON register，然后置位SSPEN.这配置了SDI，SDO，SCK和SS引脚作为串行端口引脚.引脚作为串行端口功能，它们必须具有它们的数据方向位 (在TRISC寄存器中) 私人编程.那是:

- SDI必须设置TRISC <4>
- SDO必须清除TRISC <5>
- SCK (主模式) 必须有TRISC <3> 清除
- SCK (从模式) 必须设置TRISC <3>
- SS必须设置TRISA <5>，并且必须使用ADCON 配置为RA5是数字I/O

- 注1: 当SPI处于从属模式时使用SS引脚控制使能 (SSPCON <3: 0> = 0100)，如果SS引脚置位，SPI模块将复位到VDD.
- 2: 如果SPI在从模式下使用CKE = '1', then the SS pin control must be 启用.
- 3: 当SPI处于SS模式的从模式时引脚控制使能 (SSPCON <3: 0> = '0100'), the state of the SS pin can affect 该状态从TRISC <5>读回位.来自外部的SS信号将SSP模块插入PORTC控制.那是读背部从该TRISC <5>位 (参见4.3节infor-在PORTC上).如果读取 - 修改 - 写入指令，例如BSF被执行在SS引脚处于TRISC寄存器时高，这将导致TRISC <5>位被设置，从而禁用SDO输出.

图9-2: SPI模式时序，主模式

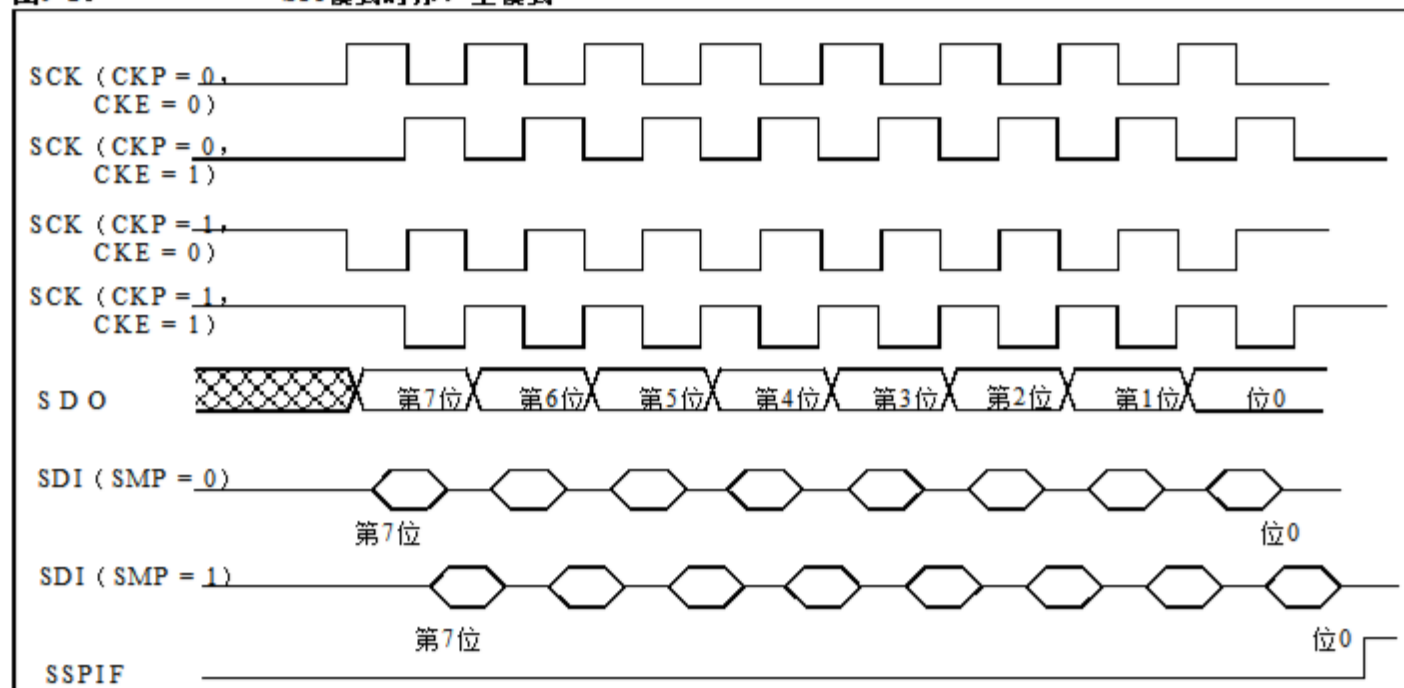


图9-3: SPI模式时序 (CKE = 0时的从模式)

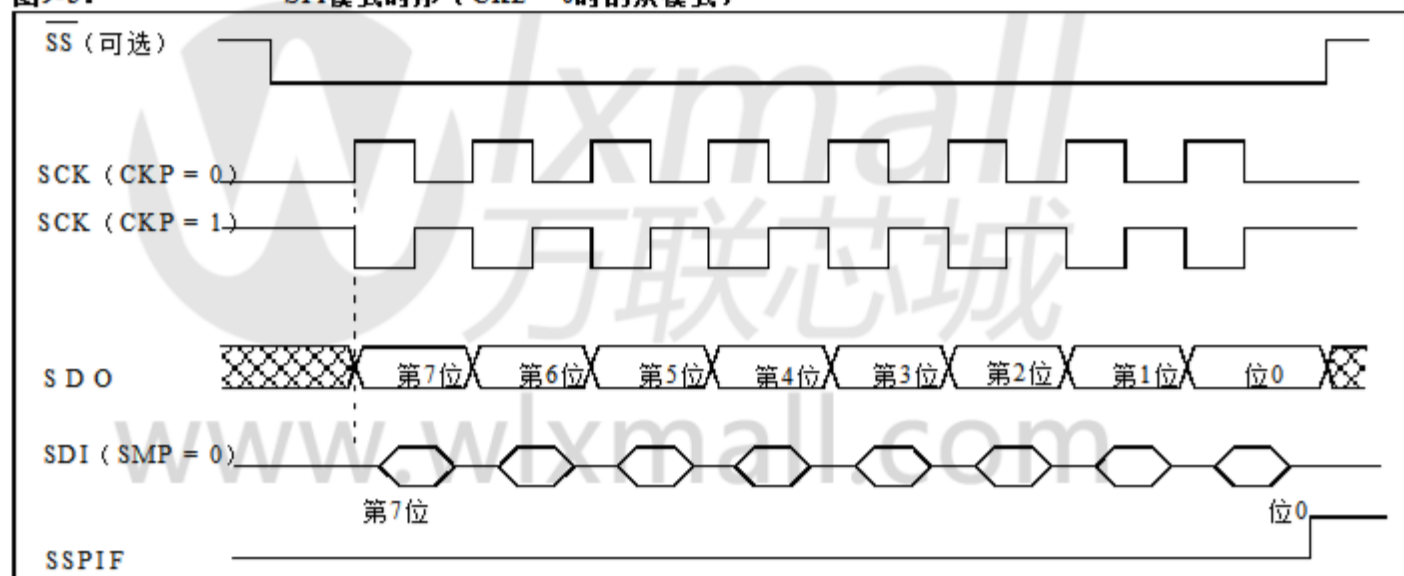


图9-4: SPI模式时序 (CKE = 1时的从模式)

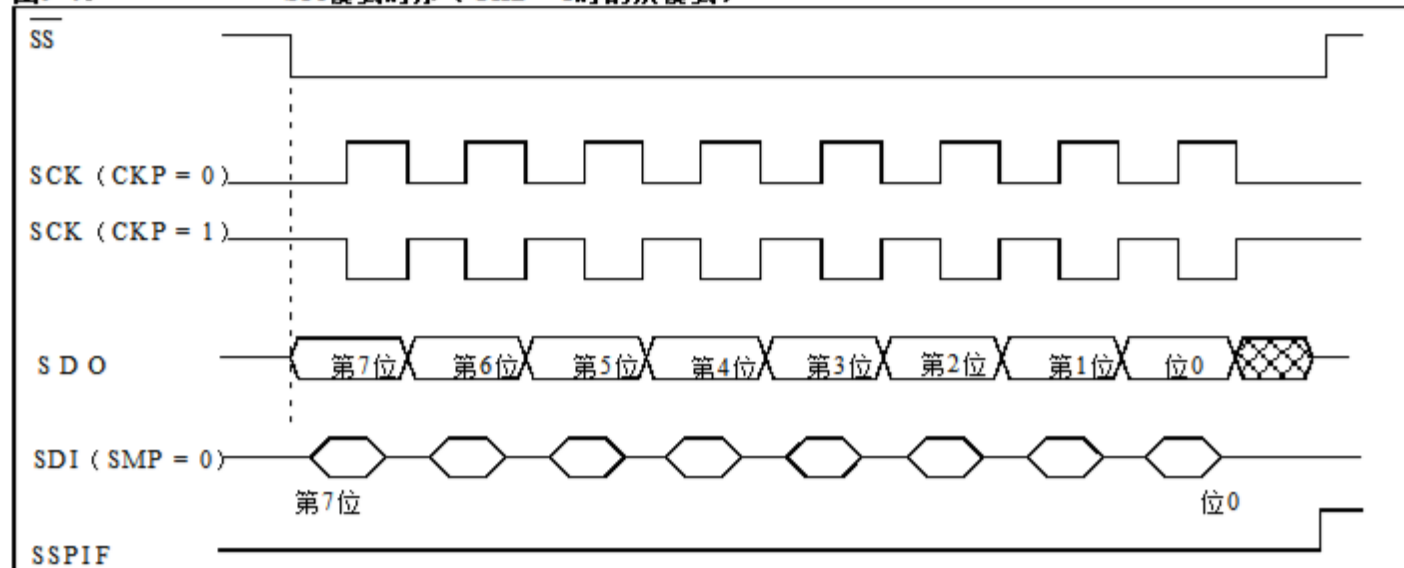


表9-1: 与SPI操作相关的寄存器

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	价值 所有其他 RESETS
值0Bh, 8Bh, 10BH, 18Bh	INTCON	GIE	PEIE	TMR0IE	INTERRBIE	TMR0IF	INTF	RBIF		0000 000x	0000 000u
0CH	PIR1	PSPIF (1)	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
8CH	PIE1	PSPIE (1)	—死	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
87H	TRISC	PORTC数据方向寄存器								1111 1111	1111 1111
13H	SSPBUF	同步串行端口接收缓冲器/发送寄存器								xxxx xxxx	uuuu uuuu
14H	SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	0000 0000
85H	TRISA	-	-	PORTA数据方向寄存器						- 11 1111	- 11 1111
94H	SSPSTAT	SMP	CKE	d / A	P	小号	R / W	UA	BF	0000 0000	0000 0000

图注: x =未知, u =不变, - =未实现, 读为0. SPI模式下, SSP不使用阴影单元.

注意 1: PSPIE和PSPIF位保留在PIC16F73 / 76上;始终保持这些位清晰.



9.3 SSP I2C操作

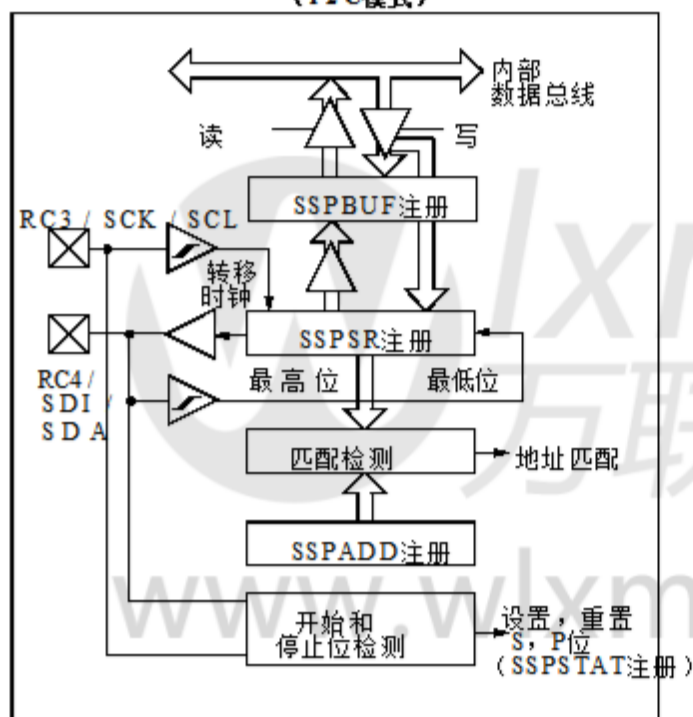
I2C模式下的SSP模块完全实现所有从站功能，但一般呼叫支持除外，并提供通过硬件上的START和STOP位来中断，主功能的固件实现。

SSP模块实现标准模式speci-以及7位和10位寻址。

两个引脚用于数据传输。这些是RC3 / SCK / SCL引脚（时钟（SCL））和RC4 / SDI / SDA引脚，即数据（SDA）。用户必须将这些引脚配置为输入或输出TRISC <4: 3>位。

SSP模块功能通过设置SSP来启用使能SSPEN位（SSPCON <5>）。

图9-5: SSP框图 (I2C模式)



SSP模块有5个用于I2C操作的寄存器。这些是：

- SSP控制寄存器（SSPCON）
- SSP状态寄存器（SSPSTAT）
- 串行接收/发送缓冲器（SSPBUF）
- SSP移位寄存器（SSPSR）- 不可直接访问
- SSP地址寄存器（SSPAD）

SSPCON寄存器允许控制I2C操作 -

灰。四种模式选择位（SSPCON <3: 0>）允许要选择以下I2C模式之一：

- I2C从模式（7位地址）
- I2C从模式（10位地址）
- I2C从模式（7位地址），带START和停止位中断启用以支持固件主模式
- I2C从模式（10位地址），带START和停止位中断启用以支持固件主模式
- I2C START和STOP位中断已启用支持固件主模式，Slave为IDLE

选择任何I2C模式并设置SSPEN位，强制SCL和SDA引脚为漏极开路，可编程这些引脚被编程为通过设置输入适当的TRISC位。上拉电阻必须是在外部提供给SCL和SDA引脚以便正确使用I2C模块的操作。

有关SSP I2C操作的更多信息可以在PICmicro™中档MCU系列中找到Ref-手册（DS33023A）。

9.3.1 从模式

在从模式下，SCL和SDA引脚必须为config-作为输入（TRISC <4: 3>设置）。SSP模块将会使用输出数据覆盖输入状态需要（从发送器）。

当地址匹配时，或数据传输后地址匹配被接收，硬件自动 - cally将产生确认（ACK）脉冲，并且然后用接收的值加载SSPBUF寄存器目前在SSPSR注册。

有一些条件会导致SSP模块不给这个ACK脉冲。它们包括（或者）或两者）：

- 一个缓冲区满位BF（SSPSTAT <0>）被置位在收到转移之前。
- 溢出位SSPOV（SSPCON <6>）已置1在收到转移之前。

在这种情况下，SSPSR寄存器值不会被加载写入SSPBUF，但SSPIF位（PIR1 <3>）置1。表9-2显示了数据传输时发生的情况。字节被接收，给定位BF和的状态SSPOV。阴影单元格显示其中的情况用户软件没有正确清除溢出condi-灰。标志位BF通过读取SSPBUF reg-ister，而位SSPOV通过软件清零。

SCL时钟输入必须具有最小高电平和低的正确操作。这个时代的低高我的2C规范，以及要求的SSP模块，显示在时序参数# 100和参数# 101。

9.3.1.1 解决

一旦启用了SSP模块，它就会等待一个START条件发生。继“开放条件”之后，8位移入SSPSR寄存器。所有传入的比特在上升沿采样时钟（SCL）线。寄存器SSPSR <7: 1>的值为与SSPADD寄存器的值相比较。该地址在第八个下降沿进行比较。时钟（SCL）脉冲。如果地址匹配，则BF SSPOV位清零时，会发生以下事件：

- 一个SSPSR寄存器值被加载到SSPBUF寄存器。
- b) 缓冲器满位BF置位。
- c) 产生一个ACK脉冲。
- d) SSP中断标志位SSPIF（PIR1 <3>）置1（如果启用，会产生中断） - 下降第九个SCL脉冲的边沿。

在10位地址模式下，需要两个地址字节由从接收（图9-7）。五大Sig-第一个地址字节的有效位（MSBs）指定是否这是一个10位地址。位R / W（SSPSTAT <2>）必须指定一个写入，以便从设备接收second地址字节。对于10位地址，第一个字节would equal '1111 0 A9 A8 0', where A9 and A8 are地址的两个MSBs。

10位地址的事件序列如下所示：
低位，步骤7 - 9用于从属发射机：

1. 接收地址的第一个（高）字节（位SSPIF，BF和位UA（SSPSTAT <1>）置位）。
2. 用第二个（低电平）更新SSPADD寄存器地址字节（清除位UA并释放SCL线）。
3. 读SSPBUF寄存器（清除BF位）和清除标志位SSPIF。
4. 接收地址的第二个（低）字节（位SSPIF，BF和UA被设置）。
5. 用第一个（高）电平更新SSPADD寄存器，地址的字节，如果匹配释放SCL线，则此将清除位UA。
6. 读SSPBUF寄存器（清除BF位）和清除标志位SSPIF。
7. 接收重复启动条件。
8. 接收地址的第一个（高）字节（SSPIF位并设置BF）。
9. 读SSPBUF寄存器（清除BF位）和清除标志位SSPIF。

表9-2: 数据传输已收到BYTE操作

状态位作为数据转移已收到		SSPSR → SSPBUF	生成ACK脉冲	置位SSPIF（发生SSP中断如果启用）
BF	SSPOV			
00		是	是	是
10		没有	没有	是
11		没有	没有	是
0	1	没有	没有	是

注意：阴影单元格显示用户软件未正确清除溢出条件的情况。

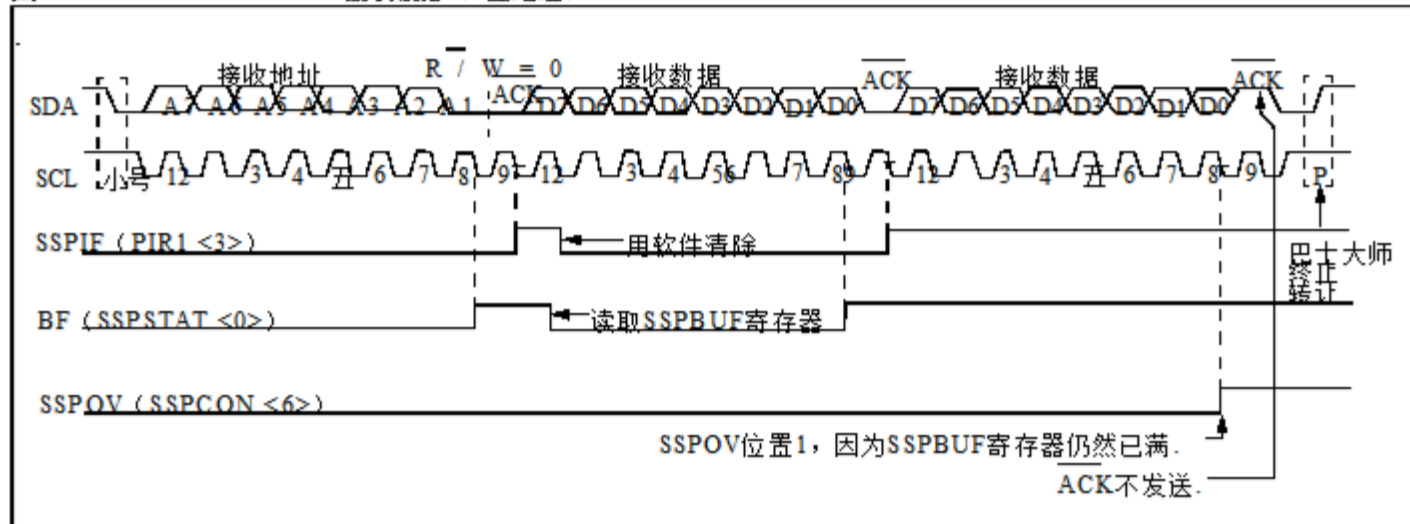
9.3.1.2 前台

当地址字节的R / W位清零时，发生地址匹配时，SSPSTAT的R / W位寄存器被清除。收到的地址被载入SSPBUF寄存器。

当地址字节溢出条件存在时，则没有确认（ACK）脉冲被给出。溢出条件定义为BF（SSPSTAT <0>）位置位或SSPOV（SSPCON <6>）位置1。这是一个错误由于用户的固件而导致的状况。

每次数据传输都会产生一个SSP中断字节。标志位SSPIF（PIR1 <3>）必须用软件清零，洁具。SSPSTAT寄存器用于确定字节的状态。

图9-6: I²C接收波形 (7位地址)



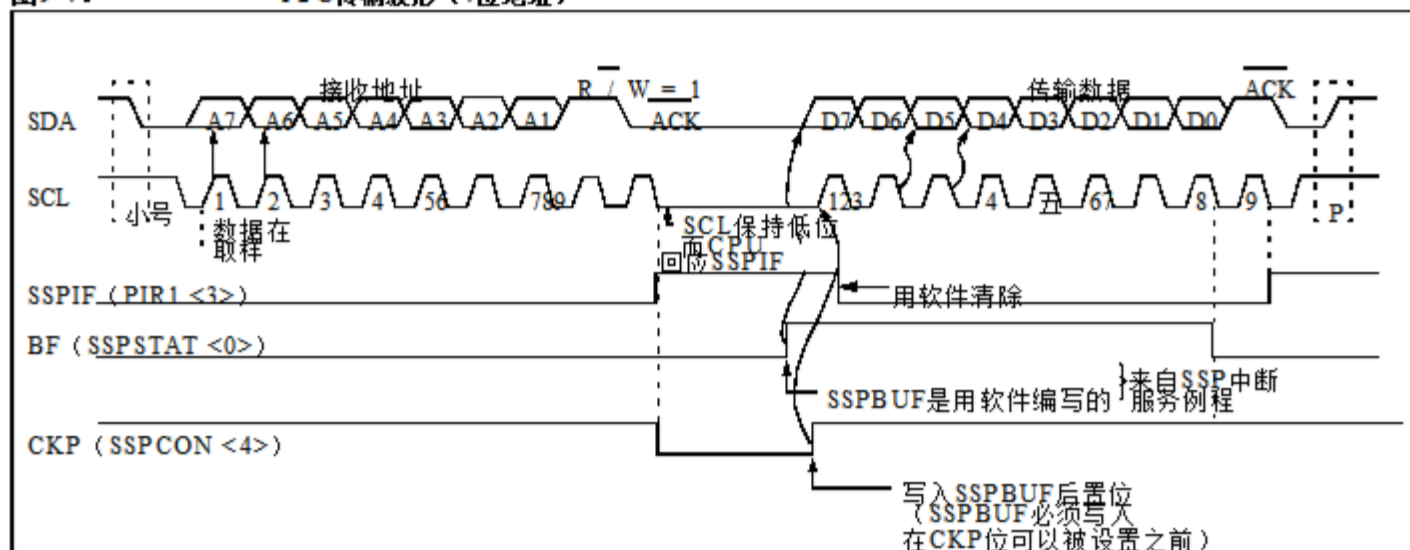
9.3.1.3 传输

输入地址字节的R / W位置位时并发生地址匹配时, R / W位SSPSTAT寄存器已设置. 收到的地址是加载到SSPBUF寄存器中. ACK脉冲将会在第9位发送, 引脚RC3 / SCK / SCL被保持低. 传输数据必须加载到SSPBUF寄存器, 它也加载SSPSR寄存器 - 之三. 然后, 引脚RC3 / SCK / SCL应该通过set-位CKP (SSPCON <4>). 主人必须监视SCL引脚在断言另一个时钟脉冲之前. 该从设备可能会通过拉伸 - 时钟. 这8个数据位被移出SCL输入的下降沿. 这确保了SDA信号在SCL高电平期间有效 (图9-7).

每次数据传输都会产生一个SSP中断字节. 标志位SSPIF必须用软件清零, 并且SSPSTAT寄存器用于确定状态的字节. 标志位SSPIF在下降沿置1第九个时钟脉冲.

作为从发送器, 来自主控发送器的ACK脉冲接收器被锁存在第九个SCL的上升沿输入脉冲. 如果SDA线很高 (不是ACK), 那么数据传输完成. 当ACK被锁存时通过从机, 从机逻辑复位 (复位SSPSTAT寄存器), 然后从机监控另一个发生 - START位的起始位. 如果SDA线路较低 (ACK), 发送数据必须加载到SSPBUF register, 它也加载SSPSR寄存器. 然后销RC3 / SCK / SCL应通过设置CKP位使能.

图9-7: I²C传输波形 (7位地址)



9.3.2 主模式

主操作模式在固件中受支持。使用中断产生就可以检测到START和STOP条件。停止(P)和START(S)位从RESET或清除时清零。SSP模块被禁用。STOP(P)和START(S)位将根据START和STOP条件清除。当P2时,可以采用I2C总线的控制位置1,或总线空闲,S和P位均为空。

在主模式下,SCL和SDA线被控制。通过清除相应的TRISC<4:3>位进行配置。无论如何,产出水平总是很低。PORTC<4:3>中的值。所以在传输数据时,a '1' data bit must have the TRISC<4> bit set (input) and a '0' data bit must have the TRISC<4> bit cleared (output)。同样的情况对于SCL线来说也是如此。TRISC<3>位必须提供上拉电阻。从外部连接到SCL和SDA引脚,I2C模块。

以下事件将导致SSP中断标志位,要设置的SSPIF(如果启用,将发生SSP中断):

- 起始条件
- 停止条件
- 传输/接收数据传输字节

主要的操作模式可以用任何一种方法完成。从模式IDLE(SSPM3:SSPM0=1011),或从从属活动。当主从模式都是启用,软件需要区分中断源。

9.3.3 多主模式

在多主器件模式下,中断产生检测到START和STOP条件,允许确定何时公交车是免费的。停止(P)和START(S)位从RESET或当SSP模块被禁用时。停止(P)和START(S)位将根据START和STOP条件进行切换。停止条件。可以采用I2C总线的控制。当P位(SSPSTAT<4>)置1或总线空闲时并且S和P位都清零。当公共汽车很忙时,启用SSP中断将产生中断。当停止条件发生时。

在多主设备操作中,SDA线必须是monitored。以查看信号水平是否是预期的输出水平。这个检查只需要在高时完成。水平是输出。如果预期水平较高,水平较低。目前,该设备需要释放SDA和SCL线(设置TRISC<4:3>)。有两个阶段这个仲裁可能会丢失,这些是:

- 地址转移
- 数据传输

当从机逻辑使能时,从机继续接收。如果在地址转换期间仲裁失败,在fer阶段,到设备的通信可能在进展。如果解决,一个ACK脉冲将通用,ated。如果在数据传输过程中仲裁失败阶段,设备将需要重新传输数据。晚点。

表9-3: 与I2C操作相关的寄存器

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	价值 所有其他 RESETS
0Bh, 8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	TMR0IE	EINTF	RBIE	TMR0IF	FINTF	RBIF	0000 000x	0000 000u
0CH	PIR1	PSPIF (1)	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
8CH	PIE1	PSPIE (1)	—死	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
13H	SSPBUF	同步串行端口接收缓冲器/发送寄存器								xxxx xxxx	uuuu uuuu
93H	SSPAD	同步串行端口(I2C模式)地址寄存器								0000 0000	0000 0000
14H	SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	0000 0000
94H	SSPSTAT	SMP (2)	CKE (2)	d / A	PS		R / W	UA	BF	0000 0000	0000 0000
87H	TRISC	PORTC数据方向寄存器								1111 1111	1111 1111

传说: X=未知, u=不变, - =未实现的位置读为0。I2C模式下, SSP模块不使用阴影单元。

注意 1: PSPIF和PSPIE保留在PIC16F73/76上;始终保持这些位清晰。

2: 在I2C模式下保持这些位清零。

10.0 通用同步 异步接收器 发射器 (USART)

通用同步异步接收器

发射器 (USART) 模块是两个串口之一 I/O 模块。 (USART 也被称为 Serial Communication Interface or SCI) 可以将 USART 认为是一个全双工异步系统，可以与外围设备 (如 CRT 终端、小和个人电脑，或者它可以配置作为一个半双工同步系统，适用于外围设备，如 A/D 或 D/A 转换电路，串行 EEPROM 等。

USART 可以在以下模式下配置：

异步 (全双工)

• 同步 - 主站 (半双工)

• 同步 - 从站 (半双工)

SPEN 位 (RCSTA <7>) 和 TRISC <7: 6> 位必须设置为了配置引脚 RC6 / TX / CK 和 RC7 / RX / DT 作为通用同步异步 - 接收器发射器。

注册 10-1: TXSTA: 发送状态和控制寄存器 (地址 98h)

R / W-0	R / W-0	R / W-0	R / W-0	U-0	R / W-0	R-1	R / W-0
中国证监	会 TX9	TXEN	同步	-	BRGH	TRMT	TX9D
位 7							位 0

- 位 7 CSRC: 时钟源选择位
异步模式: _____
不在乎
同步模式: _____
1 = 主模式 (由 BRG 内部生成的时钟)
0 = 从模式 (来自外部时钟的时钟)
- 位 6 TX9: 9 位发送使能位
1 = 选择 9 位传输
0 = 选择 8 位传输
- 位 5 TXEN: 发送使能位
1 = 启用传输
0 = 发送禁用
- 注意: SREN / CREN 在同步模式下覆盖 TXEN.
- 位 4 SYNC: USART 模式选择位
1 = 同步模式
0 = 异步模式
- 位 3 未实现: 读为 0
- 位 2 BRGH: 高波特率选择位
异步模式: _____
1 = 高速
0 = 低速
同步模式: _____
未在此模式下使用
- 位 1 TRMT: 发送移位寄存器状态位
1 = TSR 空
0 = TSR 已满
- 位 0 TX9D: 发送数据的第 9 位
可以是奇偶位

传说:

R = 可读位

W = 可写位

U = 未用位, 读为 0

- n = POR 复位时的值

'1' = Bit is set

'0' = Bit is cleared

x = 位未知

注册10-2: RCSTA: 接收状态和控制寄存器 (地址18h)

R / W-0	R / W-0	R / W-0	R / W-0	U-0	R-0	R-0	RX
SPEN	RX9	SREN	CREN	-	FERR	OERR	RX9D
位7							位0

- 位7 **SPEN**: 串行端口使能位
1 =使能串口 (将RC7 / RX / DT和RC6 / TX / CK引脚配置为串口引脚)
0 =禁用串口
- 位6 **RX9**: 9位接收使能位
1 =选择9位接收
0 =选择8位接收
- 位5 **SREN**: 单个接收使能位
异步模式: _____
不在乎
同步模式 - 主控: _____
1 =启用单个接收
0 =禁用单个接收
接收完成后, 该位被清除.
同步模式 - 从机: _____
不在乎
- 位4 **CREN**: 连续接收使能位
异步模式: _____
1 =启用连续接收
0 =禁用连续接收
同步模式: _____
1 =使能连续接收, 直到使能位CREN被清零 (CREN重写SREN)
0 =禁用连续接收
- 位3 未实现: 读为0
- 位2 **FERR**: 帧错误位
1 =组帧错误 (可通过读取RCREG寄存器并接收下一个有效字节进行更新)
0 =没有框架错误
- 位1 **OERR**: 溢出错误位
1 =溢出错误 (可通过清零CREN位清零)
0 =没有溢出错误
- 位0 **RX9D**: 接收数据的第9位
可以是奇偶校验位 (通过固件计算奇偶校验)

传说:

R =可读位

W =可写位

U =未用位, 读为0

- n = POR复位时的值

'1' = Bit is set

'0' = Bit is cleared

x =位未知

10.1 USART波特率发生器 (BRG)

BRG支持异步和Syn-

USART的慢速模式.它是一个专用的8位波特率发生器. SPBRG寄存器控制着一个自由运行的8位定时器的周期.在异步模式, BRGH位 (TXSTA <2>) 也控制波特率.在同步模式下, 位BRGH被忽略.

表10-1显示了计算公式

适用于不同USART模式的波特率
在主模式下 (内部时钟).

给定所需的波特率和F OSC, 最近的可以计算SPBRG寄存器的整数值
使用表10-1中的公式.从这里, 错误在波特率可以确定.

使用高波特率可能是有利的

(BRGH = 1), 即使是较慢的波特率时钟也是如此.这是因为 $F_{OSC} / (16(X+1))$ 方程可以减少波特率错误在某些情况下.

向SPBRG寄存器写入一个新值会导致BRG定时器被重置 (或清除).这确保了在输出之前BRG不会等待定时器溢出, 测试新的波特率.

10.1.1 采样

RC7 / RX / DT引脚上的数据被采样三次
由多数检测电路来判断是高电平还是高电平
RX引脚存在低电平.

表10-1: 波特率公式

同步	BRGH = 0 (低速)	BRGH = 1 (高速)
0	(异步) 波特率 = $F_{OSC} / (64(X+1))$	波特率 = $F_{OSC} / (16(X+1))$
1	(同步) 波特率 = $F_{OSC} / (4(X+1))$	N/A

X = SPBRG中的值 (0到255)

表10-2: 与波特率发生器相关的寄存器

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	价值 所有其他 RESETS
98H	TXSTA	中国证监	会TX9	TXEN	同步	-	BRGH	TRMT	TX9D	0000-010	0000-010
18小时	RCSTA	SPEN	RX9	SREN	CREN	-	FERR	OERR	RX9D	0000-00x	0000-00x
99H	SPBRG	波特率发生器寄存器								0000 0000	0000 0000

图注: x = 未知, - = 未实现, 读为0. BRG不使用阴影单元格.

表10-3: 异步模式的波特率 (BRGH = 0)

波特率	F OSC = 20 MHz			F OSC = 16 MHz			F OSC = 10 MHz		
	波特率	% 错误	SPBRG 值 (十进制)	波特率	% 错误	SPBRG 值 (十进制)	波特率	% 错误	SPBRG 值 (十进制)
1200	1221	1.73%	255	1202	0.16%	207	1202	0.16%	129
2400	2404	0.16%	129	2404	0.16%	103	2404	0.16%	64
9600	9470	-1.36%	32	9,615	0.16%	25	9,766	1.73%	15
19,200	19531	1.73%	15	19,231	0.16%	12	19531	1.73%	7
38,400	39063	1.73%	7	35714	-6.99%	6	39063	1.73%	3
57,600	62,500	8.51%	4	62,500	8.51%	3	52083	-9.58%	2
76,800	78125	1.73%	3	83333	8.51%	2	78125	1.73%	1
96000	104167	8.51%	2	83333	-13.19%	2	78125	-18.62%	1
115,200	104167	-9.58%	2	125000	8.51%	1	78125	-32.18%	1
250000	312,500	25.00%	0	250000	0.00%	0	156,250	-37.50%	0

波特率	F OSC = 4 MHz			F OSC = 3.6864 MHz			F OSC = 3.579545 MHz		
	波特率	% 错误	SPBRG 值 (十进制)	波特率	% 错误	SPBRG 值 (十进制)	波特率	% 错误	SPBRG 值 (十进制)
300	300	0.16%	207	300	0.00%	191	301	0.23%	185
1200	1202	0.16%	51	1200	0.00%	47	1,190	-0.83%	46
2400	2404	0.16%	25	2400	0.00%	23	2432	1.32%	22
9600	8929	-6.99%	6	9,600	0.00%	五	9322	-2.90%	五
19,200	20833	8.51%	2	19,200	0.00%	2	18643	-2.90%	2
38,400	31,250	-18.62%	1	28,800	-25.00%	1	27965	-27.17%	1
57,600	62,500	8.51%	0	57,600	0.00%	0	55930	-2.90%	0
76,800	62,500	-18.62%	0	-	-	-	-	-	-

表10-4: 异步模式的波特率 (BRGH = 1)

波特率	F OSC = 20 MHz			F OSC = 16 MHz			F OSC = 10 MHz		
	波特率	% 错误	SPBRG 值 (十进制)	波特率	% 错误	SPBRG 值 (十进制)	波特率	% 错误	SPBRG 值 (十进制)
2400	-	-	-	-	-	-	2441	1.73%	255
9600	9,615	0.16%	129	9,615	0.16%	103	9,615	0.16%	64
19,200	19,231	0.16%	64	19,231	0.16%	51	18939	-1.36%	32
38,400	37879	-1.36%	32	38462	0.16%	25	39063	1.73%	15
57,600	56818	-1.36%	21	58824	2.12%	16	56818	-1.36%	10
76,800	78125	1.73%	15	76923	0.16%	12	78125	1.73%	7
96000	96154	0.16%	12	100000	4.17%	9	89286	-6.99%	6
115,200	113636	-1.36%	10	111111	-3.55%	8	125000	8.51%	4
250000	250000	0.00%	4	250000	0.00%	3	208333	-16.67%	2
300000	312,500	4.17%	3	333,333	11.11%	2	312,500	4.17%	1

波特率 (K)	F OSC = 4 MHz			F OSC = 3.6864 MHz			F OSC = 3.579545 MHz		
	波特率	% 错误	SPBRG 值 (十进制)	波特率	% 错误	SPBRG 值 (十进制)	波特率	% 错误	SPBRG 值 (十进制)
1200	1202	0.16%	207	1200	0.00%	191	1203	0.23%	185
2400	2404	0.16%	103	2400	0.00%	95	2,406	0.23%	92
9600	9,615	0.16%	25	9,600	0.00%	23	9,727	1.32%	22
19,200	19,231	0.16%	12	19,200	0.00%	11	18643	-2.90%	11
38,400	35714	-6.99%	6	38,400	0.00%	五	37287	-2.90%	五
57,600	62,500	8.51%	3	57,600	0.00%	3	55930	-2.90%	3
76,800	83333	8.51%	2	76,800	0.00%	2	74574	-2.90%	2
96000	83333	-13.19%	2	115,200	20.00%	1	111861	16.52%	1
115,200	125000	8.51%	1	115,200	0.00%	1	111861	-2.90%	1
250000	250000	0.00%	0	230,400	-7.84%	0	223722	-10.51%	0

10.2 USART异步模式

在这种模式下，USART使用标准的非返回-零（NRZ）格式（一个START位，八或九个数据位和一个停止位）。最常见的数据格式是8位。一个片上专用8位波特率生成器，**ator**可以用来导出标准的波特率频率，来自振荡器的**cies**。USART传输和首先接收LSb。USART的发射机和接收器在功能上是独立的，但使用相同的数据格式和波特率。波特率一般来说，**ator**产生一个时钟，或者是位移的x16或者x64速率，取决于BRGH位（TXSTA <2>）。奇偶不是由硬件支持，但可以在硬件中实现软件（并存储为第九个数据位）。Asynchronous模式在休眠期间停止。

通过清除SYNC位来选择异步模式（TXSTA <4>）。

USART异步模块由以下几部分组成：
降低重要因素：

- 波特率发生器
- 采样电路
- 异步发射机
- 异步接收器

10.2.1 USART异步发射机

USART发射器框图如图所示

图10-1.发射机的核心是发射机

（串行）移位寄存器（TSR）。移位寄存器获取它的值来自读/写发送缓冲器的数据TXREG。该TXREG寄存器通过固件加载数据。该TSR寄存器在STOP位置位之前一直未加载从以前的负载传输。尽快停止位被传送，TSR被加载新的数据来自TXREG寄存器（如果可用）。一旦TXREG寄存器将数据传输到TSR寄存器，TXREG寄存器是空的。一个指令周期后，标志位TXIF（PIR1 <4>）和标志位TRMT（TXSTA <1>）

被设置。TXIF中断可以通过使能/禁止置位/清零使能位TXIE（PIE1 <4>）。标志位TXIF将被置位，而不管使能位TXIE和的状态如何。不能用软件清除。它只会在新的时候重置。数据被加载到TXREG寄存器中。标志位TXIF指示TXREG寄存器的状态，另一个位TRMT（TXSTA <1>）显示TSR寄存器的状态，**ister**。状态位TRMT是只读位，设置为1。TSR寄存器变空后的指令周期，并在TSR寄存器之后的一个指令周期内清零。**ter**被加载。没有中断逻辑绑定到这个位，所以用户必须轮询该位以确定TSR寄存器是空的。

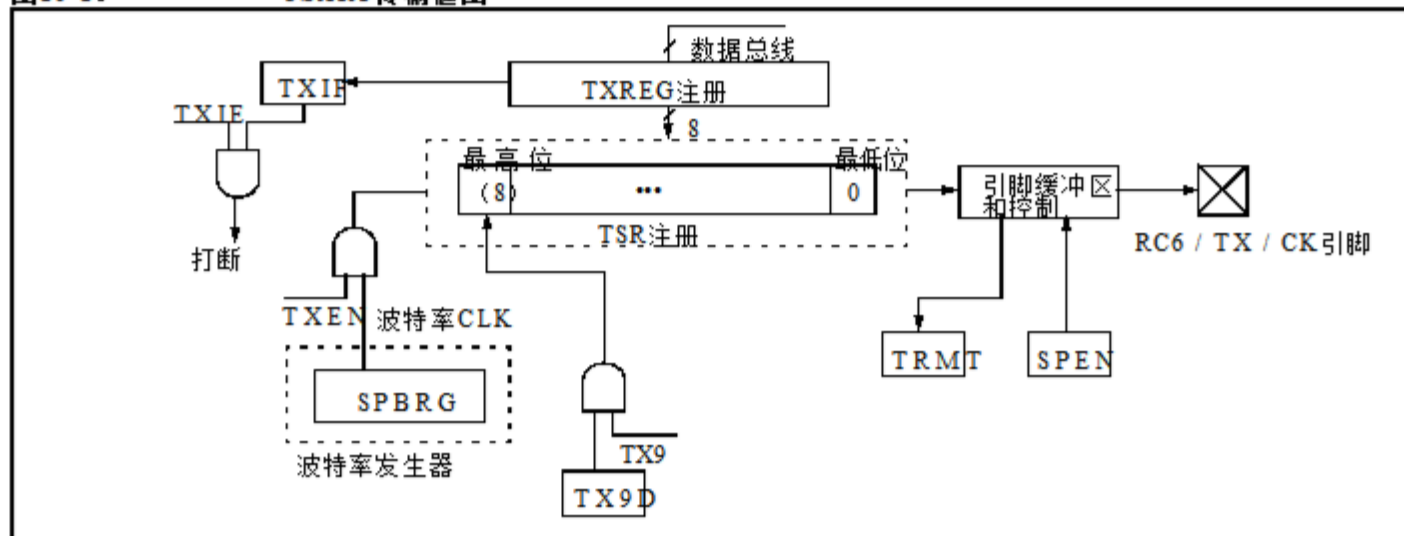
注1：TSR寄存器未映射到数据中内存，所以它不可用于用户。

2：使能位TXEN时，标志位TXIF置1已设置。通过加载TXREG来清除TXIF。

发送通过设置使能位TXEN使能（TXSTA <5>）。直到实际传输不会发生。TXREG寄存器已经加载了数据和波特率发生器（BRG）产生了一个移位时钟（图10-2）。传动也可以由启动。首先加载TXREG寄存器，然后设置启用位TXEN。通常，当传输开始时，TSR寄存器是空的。在这一点上，转移到TXREG寄存器将立即传送到TSR，导致一个空的TXREG。背靠背因此可以进行传输（图10-3）。清除启用传输过程中的TXEN位将导致传输 - sion中止并重置发射器。作为一个结果，RC6 / TX / CK引脚将恢复到高阻状态。

为了选择9位传输，传输位TX9（TXSTA <6>）应该被设置并且第九位应该是写入TX9D（TXSTA <0>）。第九位必须写入 - 在将8位数据写入TXREG寄存器之前为10。这是因为数据写入TXREG寄存器可以导致数据立即转移到TSR寄存器（如果TSR为空）。在这种情况下，第九个数据位可能会被加载到TSR寄存器中。

图10-1: USART传输框图



设置异步时遵循的步骤
传输:

1. 初始化适当的SPBRG寄存器波特率.如果需要高速波特率,置位BRGH (10.1节) .
2. 通过清除来启用异步串行端口位同步和设置位SPEN.
3. 如果需要中断, 则将使能位TXIE置1.
4. 如果需要9位传输, 则设置传输位TX9.
5. 通过设置TXEN位使能发送, 这也将设置位TXIF.
6. 如果选择9位传输, 则第9位应该在TX9D位加载.
7. 将数据加载到TXREG寄存器 (开始传输) .
8. 如果使用中断, 请确保GIE和PEIE处于INTCON寄存器被设置.

图10-2: 异步主传输

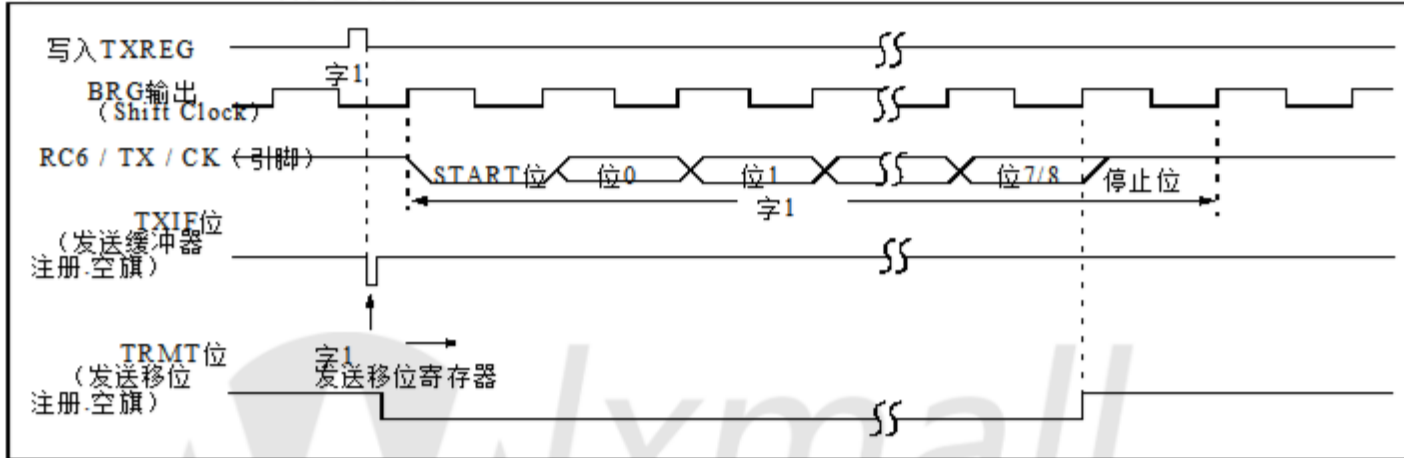


图10-3: 异步主传输 (背靠背)

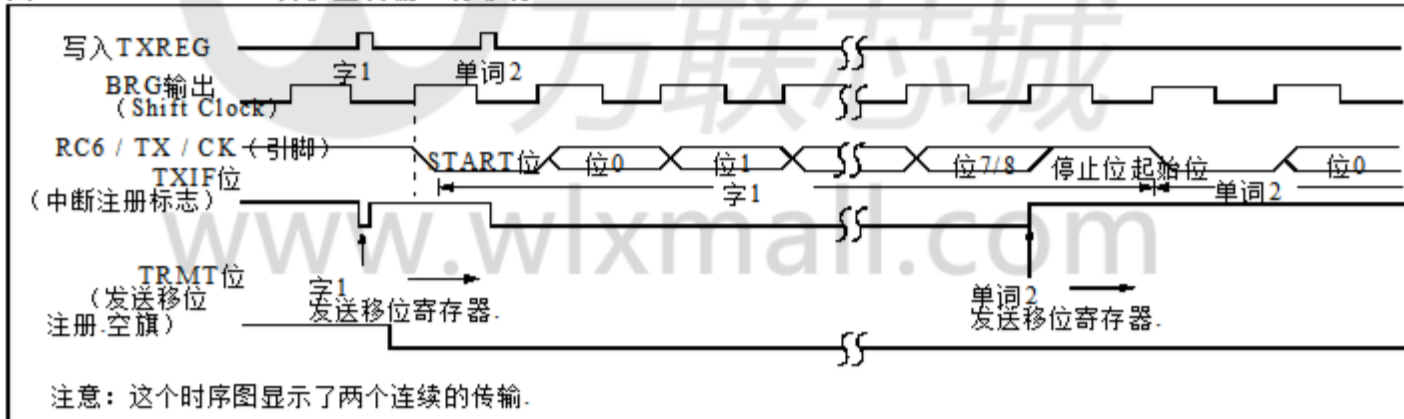


表10-5: 与异步传输相关的寄存器

地址	名称	Bit 7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	价值 所有其他 RESETS
0Bh, 8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	RBIF	0000 000x	0000 000u
0CH	PIR1	PSPIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
18小时	RCSTA	SPEN	RX9	SREN	CREN	-	FERR	OERR	RX9D	0000 -00x	0000 -00x
19H	TXREG	USART发送寄存器								0000 0000	0000 0000
8CH	PIE1	PSPIE	ADIF	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
98H	TXSTA	中国证监套9	TXEN	同步	-	BRGH	TRMT	TX9D		0000 -010	0000 -010
99H	SPBRG	波特率发生器寄存器								0000 0000	0000 0000

图注: x =未知, - =未实现的位置读为0.阴影单元不用于异步传输.

注意 1: PIC16F73 / 76上保留PSPIE和PSPIF位;始终保持这些位清晰.

10.2.2 USART异步接收器

接收器框图如图10-4所示。

数据通过RC7 / RX / DT引脚和驱动器接收数据恢复块。数据恢复块实际上是一个高速移位器，工作在x16倍波特率，而主接收串行移位器操作 - 按比特率或F OSC进行。

一旦选择异步模式，接收是通过置位CREN (RCSTA <4>) 使能。

接收器的核心是接收（串行）移位寄存器，（RSR）。采样STOP位后，接收到RSR中的数据传送到RCREG寄存器（如果它是空的）。如果传输完成，标志位RCIF (PIR1 <5>) 置位。实际中断可以启用/禁用。通过设置/清除启用位RCIE (PIE1 <5>)。标志位RCIF是一个只读位，由硬件清除。它在RCREG时被清除。寄存器已被读取且为空。RCREG是一个双缓冲寄存器（即，它是两个深度的FIFO）。它

是可能的两个字节的数据被接收和传送到RCREG FIFO和第三个字节到开始转移到RSR寄存器。在检测中如果RCREG寄存器是第三字节的停止位溢出错误位OERR (RCSTA <1>) 将变为满组。RSR中的单词将会丢失。RCREG register可以被读取两次以检索两个字节FIFO。溢出位OERR必须用软件清零。这是通过重置接收逻辑来完成的（CREN是清除然后设置）。如果位OERR被置位，则从中传输RSR寄存器到RCREG寄存器被禁止并且不会收到更多的数据，因此，它是如果它被设置，清除错误位OERR至关重要。取景如果STOP位置1，则错误位FERR (RCSTA <2>) 置位检测为清晰。位FERR和第9个接收位是缓冲方式与接收数据相同。读RCREG将以新的方式装入RX9D和FERR位值，因此，用户阅读本书至关重要。RCSTA寄存器在读RCREG寄存器之前，在为了不丢失旧的FERR和RX9D信息。

图10-4: USART接收框图

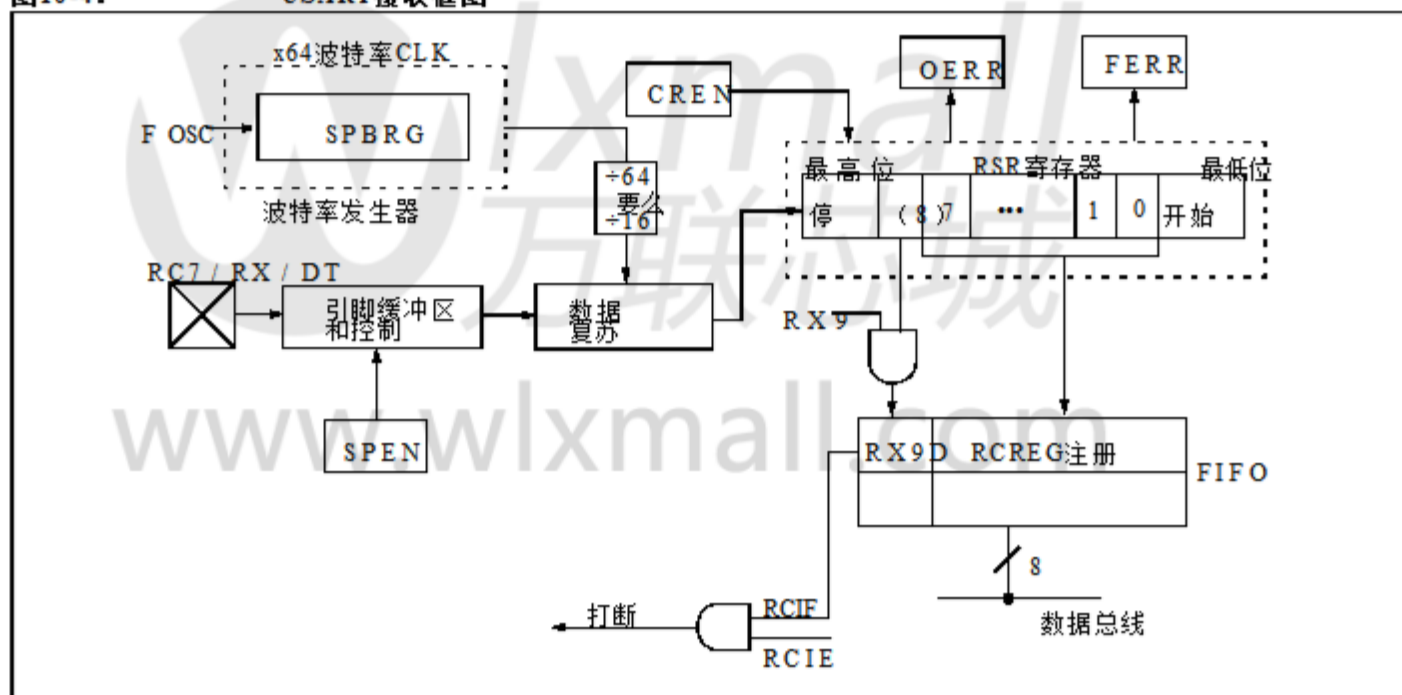
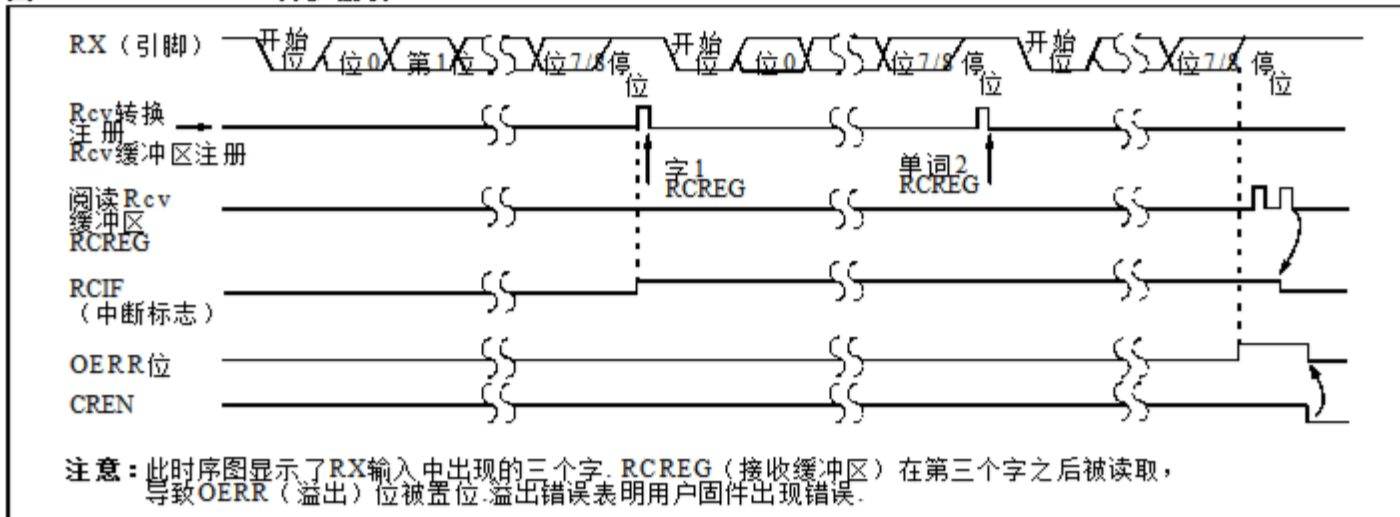


图10-5: 异步接收



设置异步时遵循的步骤
接待处:

1. 初始化适当的SPBRG寄存器
波特率. 如果需要高速波特率, 置位BRGH (10.1节).
2. 通过清除来启用异步串行端口
位同步和设置位SPEN.
3. 如果需要中断, 则设置使能位
RCIE.
4. 如果需要9位接收, 则将位RX9置1.
5. 通过置位CREN使能接收.
6. 标志位RCIF将在接收通讯时置位,
如果启用, 则会生成中断
位RCIE被设置.
7. 读取RCSTA寄存器以获取第九位 (如果
启用) 并确定是否发生错误
在接待期间.
8. 通过读取读取8位接收的数据
RCREG寄存器.
9. 如果发生任何错误, 请通过清除来清除错误
使能位CREN.
10. 如果使用中断, 请确保GIE和PEIE处于
INTCON寄存器被设置.

表10-6: 与异步接收相关的寄存器

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	值: POR, BOR	值 所有其他 RESETS
0Bh, 8Bh, 10BH, 18BH	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	RBIF	0000 000x	0000 000u
0CH	PIR1	PSPIF (1)	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
18H	RCSTA	SPEN	RX9	SREN	CREN	-	FERR	OERR	RX9D	0000 -00x	0000 -00x
1AH	RCREG	USART接收寄存器								0000 0000	0000 0000
8CH	PIE1	PSPIE (1)	-死	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
98H	TXSTA	中国证监套X9	TXEN	同步	-	BRGH	TRMT	TX9D		0000 -010	0000 -010
99H	SPBRG	波特率发生器寄存器								0000 0000	0000 0000

图注: x =未知, - =未实现的位置读为0. 阴影单元不用于异步接收.

注意 1: 在PIC16F73 / 76器件上保留PSPIE和PSPIF位. 始终保持这些位清晰.

10.3 USART同步主站模式

在同步主控模式下，数据传入半双工方式（即发送和接收不会同时发生）。在传输数据时，接收被禁止，反之亦然。同步模式通过将SYNC位（TXSTA <4>）置1来进入。在另外，按顺序设置使能位SPEN（RCSTA <7>）配置RC6 / TX / CK和RC7 / RX / DT I / O引脚到CK（时钟）和DT（数据）线。该主模式表示处理器发送CK线上的主时钟。主模式是通过置位CSRC（TXSTA <7>）进入。

10.3.1 USART同步主站器传输

USART发射器框图如图所示。图10-1.发射机的核心是发射机（串行）移位寄存器（TSR）。移位寄存器获取它的值来自读/写发送缓冲寄存器的数据TXREG。TXREG寄存器中装载了数据软件。TSR寄存器直到最后才加载位已经从前一次加载发送。如一旦发送最后一位，就加载TSR来自TXREG的新数据（如果有的话）。一旦TXREG寄存器将数据传输到TSR寄存器（发生在在一个T CYCLE中），TXREG是空的，将中断位TXIF（PIR1 <4>）置1。中断可以通过设置/清除使能位TXIE来使能/禁止（PIE1 <4>）。无论如何，标志位TXIF将被置位。使能位TXIE的状态不能用软件清零，洁具。它只会在新数据加载到重置TXREG寄存器。标志位TXIF指示状态TXREG寄存器的另一位TRMT（TXSTA <1>）显示TSR寄存器的状态。TRMT是一个阅读只有在TSR为空时设置的位。没有inter-破译逻辑与此位相关，因此用户必须对此进行调查以确定TSR寄存器是否为空。TSR没有映射到数据存储中，所以不是可供用户使用。

发送通过设置使能位TXEN使能（TXSTA <5>）。实际的传输不会发生直到TXREG寄存器加载数据。第一个数据位将在下一个可用的位置移出CK线上时钟的上升沿。数据输出是在同步时钟的下降沿附近稳定（图10-6）。传动也可以由启动首先加载TXREG寄存器，然后设置位TXEN（图10-7）。这在缓慢时有利。由于BRG被保存，所以选择波特率。当TXEN，CREN和SREN位清零时复位。设置使能位TXEN将启动BRG，创建一个立即转移时钟。通常，传输时首先开始，TSR寄存器是空的，所以转移到TXREG寄存器将导致立即传送到TSR，导致一个空的TXREG。背靠背转移是可能的。

在传输过程中清除使能位TXEN导致传输中止并将重置发射机。DT和CK引脚将恢复为高电平，阻抗。如果CREN位或SREN位被置位传输，传输被中止和DT引脚恢复到高阻态（用于接收）。如果CSRC位置1，CK引脚将保持为输出（内部时钟）。然而，发射机逻辑不是重置，尽管它从引脚断开。为了重置发射机，用户必须清除TXEN位。如果SREN位置位（中断正在进行的传输并接收一个单词），然后在单个单词之后收到SREN位将被清零并且串口将恢复为传输，因为TXEN位仍然存在组。DT线将立即从Hi-阻抗接收模式发送并开始驱动。为了避免这种情况，应该清除TXEN位。

为了选择9位传输，TX9（TXSTA <6>）位应该被设置，第9位应该被设置写入TX9D位（TXSTA <0>）。第九位必须在将8位数据写入TXREG之前写入寄存器。这是因为数据写入TXREG可以导致数据立即转移到TSR寄存器（如果TSR为空）。如果TSR是空的，TXREG是在写入“新”TX9D之前编写的，位TX9D的“当前”值被加载。

设置同步主站时需遵循的步骤传输：

1. 初始化适当的SPBRG寄存器波特率（第10.1节）。
2. 通过启用同步主串行端口设置SYNC，SPEN和CSRC位。
3. 如果需要中断，请将使能位TXIE置1。
4. 如果需要9位传输，则有位TX9置1。
5. 通过设置TXEN位使能发送。
6. 如果选择9位传输，则第9位应该在TX9D位加载。
7. 通过将数据加载到TXREG开始传输寄存器。
8. 如果使用中断，请确保GIE和PEIE处于INTCON寄存器被设置。

图10-6: 同步传输

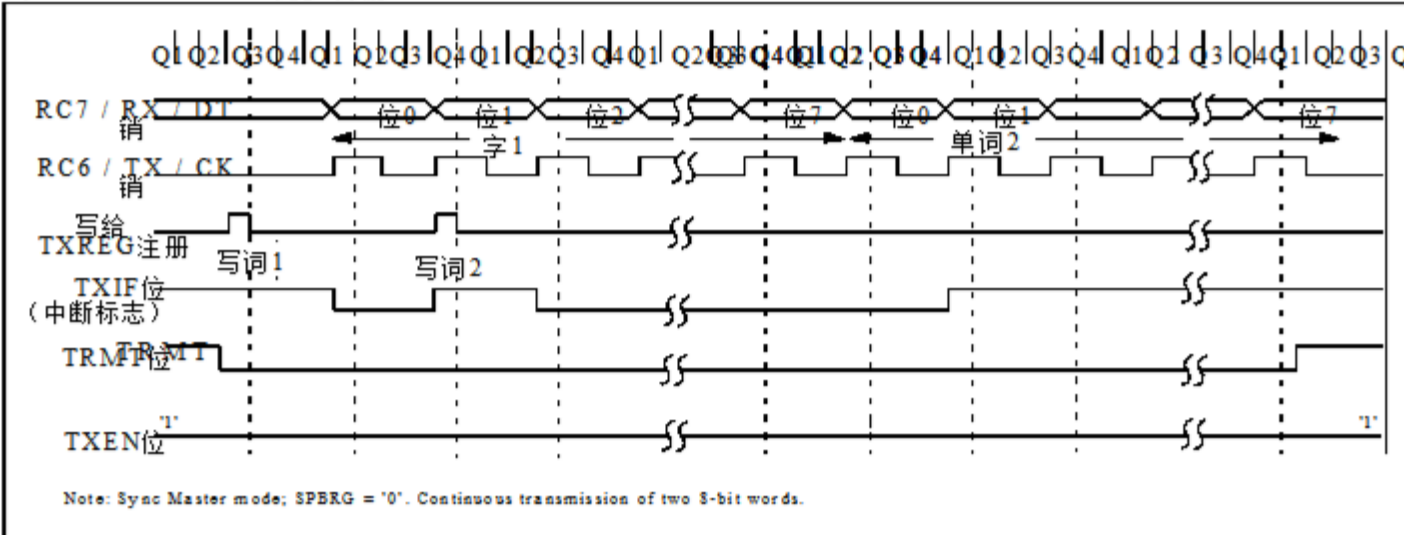


图10-7: 同步传输 (通过TXEN)

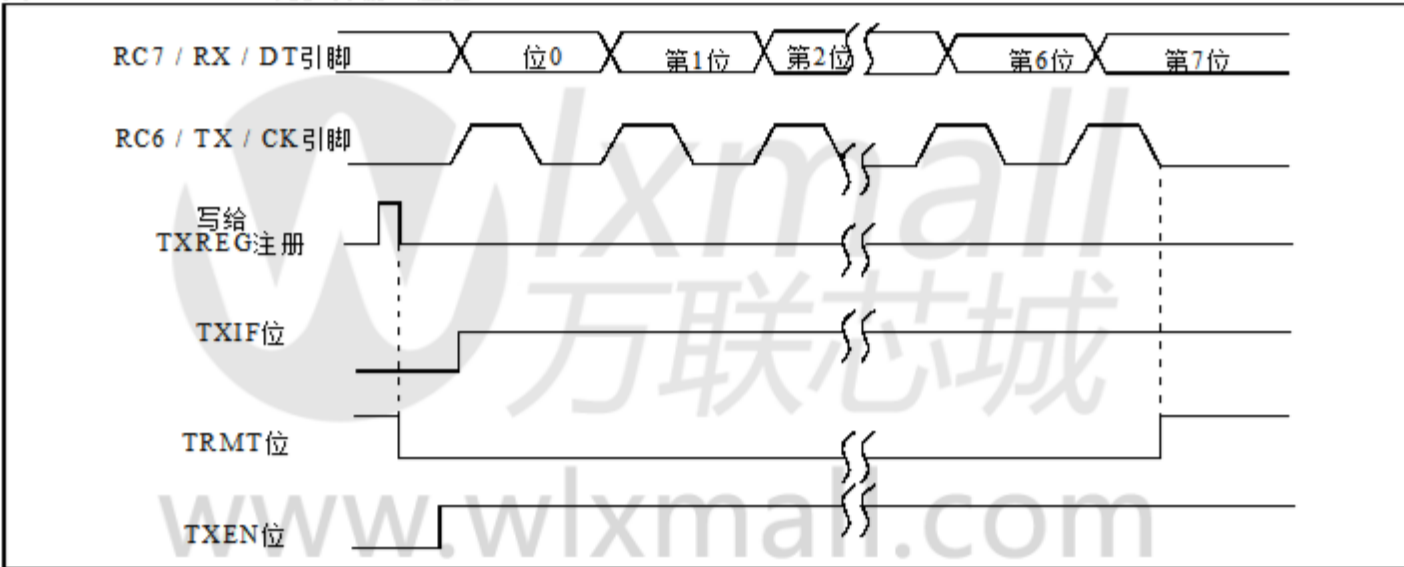


表10-7: 与同步主传输相关的寄存器

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	价值 所有其他 RESETS
0Bh, 8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	RBIF	0000 000x	0000 000u
0CH	PIR1	PSPIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
18H	RCSTA	SPEN	RX9	SREN	CREN	-	FERR	OERR	RX9D	0000 -00x	0000 -00x
19H	TXREG	USART发送寄存器								0000 0000	0000 0000
8CH	PIE1	PSPIE	(1)-死	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
98H	TXSTA	中国证监套X9	TXEN	同步	-	BRGH	TRMT	TX9D		0000 -010	0000 -010
99H	SPBRG	波特率发生器寄存器								0000 0000	0000 0000

图注: x =未知, - =未实现, 读为0.阴影单元不用于同步主传输.
注意 1: 在PIC16F73 / 76器件上保留PSPIE和PSPIF位;始终保持这些位清晰.

10.3.2 USART同步主控器 接待

一旦选择同步模式，接收是
通过将使能位SREN (RCSTA <5>)，
或使能位CREN (RCSTA <4>)。数据被打开
RC7 / RX / DT引脚位于时钟的下降沿。如果
使能位SREN被置位，那么只有一个字是
接收。如果使能位CREN置1，则接收被连接
直到CREN被清除。如果两个位均置位，则CREN
优先。在最后一位计时之后，
接收移位寄存器 (RSR) 中接收到的数据是
传输到RCREG寄存器 (如果它是空的)。什么时候
传输完成后，中断标志位RCIF
(PIR1 <5>) 置位。实际中断可以启用/
通过置位/清零使能位RCIE (PIE1 <5>) 禁止。
标志位RCIF是一个只读位，由该位复位
硬件。在这种情况下，当RCREG reg-
ister已被阅读并且是空的。RCREG是一个dou-
ble缓冲寄存器 (即，它是一个两个深度的FIFO)。它是
可以接收两个字节的数据，
转向RCREG FIFO，第三个字节开始移位，
进入RSR寄存器。在最后一位的时钟
如果RCREG寄存器仍然满，那么
溢出错误位OERR (RCSTA <1>) 置位。这个词在
RSR将会丢失。RCREG寄存器可以被读取
两次检索FIFO中的两个字节。位OERR有
用软件清零 (通过清零CREN位)。如果位
OERR置位，从RSR传输到RCREG
禁止，因此如果它被设置，清除OERR位是非常重要的。
第九个接收位的缓冲方式与

接收数据。读RCREG寄存器将会加载位
RX9D具有新的价值，因此，它是必不可少的
用户在读RCREG之前先读RCSTA寄存器，
以免丢失旧的RX9D信息。

设置同步主站时需遵循的步骤
接待处：

1. 初始化适当的SPBRG寄存器
波特率 (第10.1节)。
2. 通过启用同步主串行端口
设置SYNC，SPEN和CSRC位。
3. 确保CREN和SREN位清零。
4. 如果需要中断，则设置使能位
RCIE。
5. 如果需要9位接收，则将位RX9置1。
6. 如果需要单个接收，则将SREN位置1。
对于连续接收设置位CREN。
7. 接收时将设置中断标志位RCIF
完成并且如果将产生中断
使能位RCIE被设置。
8. 读取RCSTA寄存器以获取第九位 (如果
启用) 并确定是否发生错误
在接待期间。
9. 通过读取读取8位接收的数据
RCREG寄存器。
10. 如果发生任何错误，请通过清除来清除错误
位CREN。
11. 如果使用中断，请确保GIE和PEIE处于
INTCON寄存器被设置。

图10-8: 同步接收 (主模式, SREN)

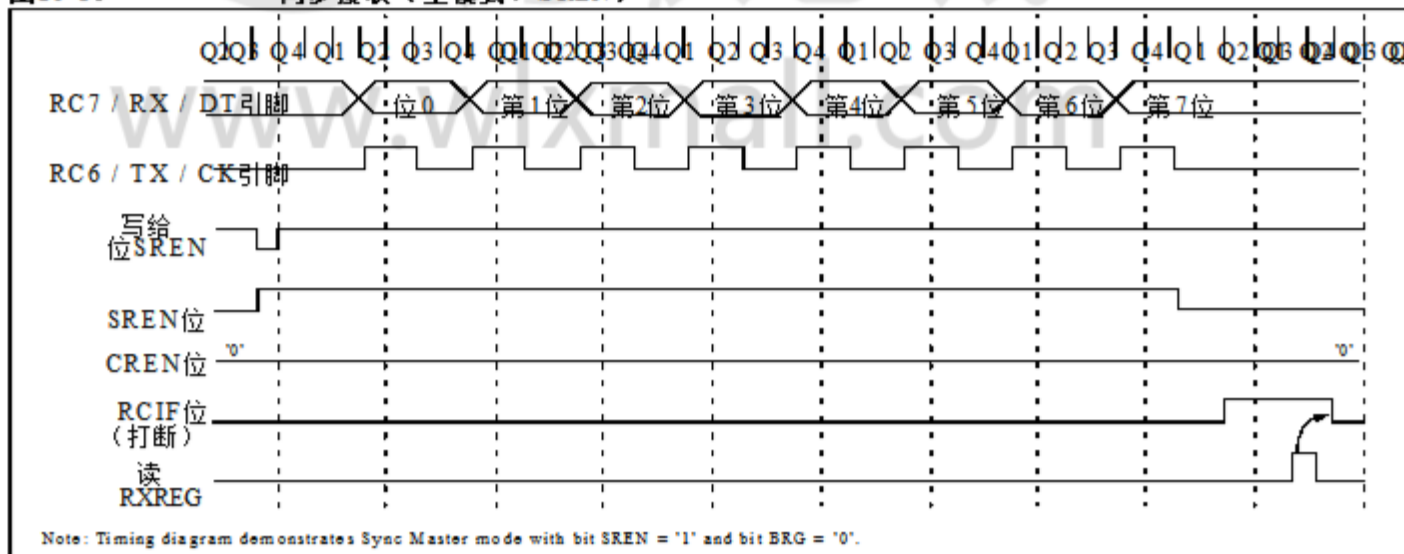


表10-8: 与同步主控接收相关的寄存器

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	价值 所有其他 RESETS
0Bh, 8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	RBIF	0000 000x	0000 000u
0CH	PIR1	PSPIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
18H	RCSTA	SPEN	RX9	SREN	CREN	-	FERR	OERR	RX9D	0000 -00x	0000 -00x
1AH	RCREG	USART接收寄存器								0000 0000	0000 0000
8CH	PIE1	PSPIE	ADIF	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
98H	TXSTA	TX9	TXEN	同步	-	BRGH	TRMT	TX9D		0000 -010	0000 -010
99H	SPBRG	波特率发生器寄存器								0000 0000	0000 0000

图注: x = 未知, - = 未实现, 读为0.阴影单元不用于同步主接收.

注意 1: 在PIC16F73 / 76器件上保留PSPIE和PSPIF位,始终保持这些位清晰.

10.4 USART同步从模式

同步从模式与主模式不同

模式, 因为移位时钟在外部提供
RC6 / TX / CK引脚 (而不是内部供电
主模式). 这允许设备转移或
在睡眠模式下接收数据. 从模式是
通过清零CSRC位 (TXSTA <7>) 进入.

10.4.1 USART同步从服务器 发送

同步主站和从站的操作

模式是相同的, 除了睡眠的情况
模式.

如果两个字被写入TXREG然后写入
睡觉 指令执行后, 将发生以下情况:

- 一个 第一个字会立即转移到
TSR注册并在主设备上传输
设备驱动CK线.
- b) 第二个字将保留在TXREG寄存器中.
- c) 标志位TXIF不会被置位.
- d) 当第一个字从TSR中移出时,
TXREG寄存器将传送第二个
字的TSR和标志位TXIF现在将是
组.
- e) 如果使能位TXIE置1, 中断将唤醒
来自SLEEP的芯片以及全局中断
该程序将分支到相互之间,
破解矢量 (0004h).

设置同步时请遵循以下步骤

从属传输:

1. 通过设置启用同步从站串行端口,
位SYNC和SPEN和清零位
中国证监会.
2. 清除CREN和SREN位.
3. 如果需要中断, 则设置使能位
TXIE.
4. 如果需要9位传输, 则将位TX9置1.
5. 通过设置使能位来启用传输
TXEN.
6. 如果选择9位传输, 则第9位
应该在TX9D位加载.
7. 通过将数据加载到TXREG开始传输
寄存器.
8. 如果使用中断, 请确保GIE和PEIE处于
INTCON寄存器被设置.

表10-9: 与同步从机发送相关的寄存器

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	价值 所有其他 RESETS
0Bh, 8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	RBIF	0000 000x	0000 000u
0CH	PIR1	PSPIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
18H	RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
19H	TXREG	USART发送寄存器								0000 0000	0000 0000
8CH	PIE1	PSPIE	(1)死	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
98H	TXSTA	中国证监	X9	TXEN	同步	-	BRGH	TRMT	TX9D	0000 -010	0000 -010
99H	SPBRG	波特率发生器寄存器								0000 0000	0000 0000

图注: x =未知, - =未实现, 读为0.阴影单元不用于同步从机传输。

注意 1: 在PIC16F73 / 76器件上保留PSPIE和PSPIF位;始终保持这些位清晰。

10.4.2 USART同步从服务器 接待

同步主站和从站的操作

模式是相同的, 除了SLEEP的情况
模式.位SREN在从模式下是“不关心”的。

如果通过设置CREN之前的位CREN使能接收
睡觉 指令, 那么可能会收到一个单词
睡觉.完全接受这个词, RSR
寄存器将数据传送到RCREG寄存器
如果使能位RCIE位置1, 则产生中断
将从SLEEP中唤醒芯片.如果全局中断是
启用后, 程序将转移到中断向量
(0004H)。

设置同步时请遵循以下步骤

奴隶接待:

1. 通过启用同步主串行端口
将SYNC和SPEN位置1并清零
中国证监会。
2. 如果需要中断, 请将使能位RCIE置1。
3. 如果需要9位接收, 请将位RX9置1。
4. 要使能接收, 请将使能位CREN置1。
5. 标志位RCIF将在接收通讯时置位,
如果满足, 将产生中断
使能位RCIE被设置。
6. 读取RCSTA寄存器以获取第九位 (如果
启用) 并确定是否发生错误
在接待期间。
7. 通过读取读取8位接收的数据
RCREG寄存器。
8. 如果发生任何错误, 请通过清除来清除错误
位CREN。
9. 如果使用中断, 请确保GIE和PEIE处于
INTCON寄存器被设置。

表10-10: 与同步从动接收相关的寄存器

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	价值 所有其他 RESETS
0Bh, 8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	RBIF	0000 000x	0000 000u
0CH	PIR1	PSPIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
18H	RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
1AH	RCREG	USART接收寄存器								0000 0000	0000 0000
8CH	PIE1	PSPIE	(1)死	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
98H	TXSTA	中国证监	X9	TXEN	同步	-	BRGH	TRMT	TX9D	0000 -010	0000 -010
99H	SPBRG	波特率发生器寄存器								0000 0000	0000 0000

图注: x =未知, - =未实现, 读为0.阴影单元不用于同步从属接收。

注意 1: 在PIC16F73 / 76器件上保留PSPIE和PSPIF位, 始终保持这些位清零。

笔记：



11.0 ANALOG-TO-DIGITAL 转换器 (A/D) 模块

8位模拟 - 数字 (A/D) 转换器模块具有
5个PIC16F73 / 76输入和8个输入
PIC16F74 / 77.

A/D允许将模拟输入信号转换为
一个相应的8位数字号码. 的输出
采样和保持是转换器的输入, 其中
通过逐次逼近生成结果. 该
模拟参考电压可通过软件选择
器件的正电源电压 (VDD) 或者正电源电压 (VDD)
RA3 / AN3 / VREF 引脚上的电压电平.

A/D转换器具有独特的功能
在器件处于休眠模式时进行操作. 为了操作,
在休眠时, A/D转换时钟必须是
来自A/D的内部RC振荡器.

A/D模块有三个寄存器. 这些寄存器
是:

- A/D结果寄存器 (ADRES)
- A/D控制寄存器0 (ADCON0)
- A/D控制寄存器1 (ADCON1)

ADCON0寄存器 (如寄存器11-1所示)
触发A/D模块的操作. ADCON1
寄存器 (如寄存器11-2所示) 配置函数 -
端口引脚. 端口引脚可以配置
作为模拟输入 (RA3也可以是电压参考),
或作为数字I/O.

有关使用A/D模块的更多信息可以
在PICmicro™中档MCU系列中找到Ref-
(DS33023) 和应用笔记中,
AN546 (DS00546).

注册11-1: ADCON0寄存器 (地址1Fh)

	R / W-0	R / W-0	R / W-0	R / W-0	R / W-0	R / W-0	U-0	R / W-0
	ADCS1	ADCS0	CHS2	CHS1	CHS0	GO/DONE	-	ADON
	位7							位0
位7-6	ADCS1: ADCS0: A/D转换时钟选择位							
	00 = FOSC/2							
	01 = FOSC/8							
	10 = FOSC/32							
	11 = FRC (来自内部A/D模块RC振荡器的时钟)							
位5-3	CHS2: CHS0: 模拟通道选择位							
	000 = 通道0 (RA0 / AN0)							
	001 = 通道1 (RA1 / AN1)							
	010 = 通道2 (RA2 / AN2)							
	011 = 通道3 (RA3 / AN3)							
	100 = 通道4 (RA5 / AN4)							
	101 = 通道5 (RE0 / AN5) (1)							
	110 = 通道6 (RE1 / AN6) (1)							
	111 = 通道7 (RE2 / AN7) (1)							
位2	GO/DONE: A/D转换状态位							
	如果ADON = 1:							
	1 = 正在进行A/D转换 (设置该位开始A/D转换)							
	0 = A/D转换没有进行 (当硬件自动清零时, 该位自动清零)							
	A/D转换完成)							
位1	未实现: 读为0							
位0	ADON: A/D打开位							
	1 = A/D转换器模块正在运行							
	0 = A/D转换器模块关闭, 不消耗工作电流							

注1: A/D通道5,6和7仅在PIC16F74 / 77上实现.

传说:

R = 可读位

W = 可写位

U = 未用位, 读为0

- n = POR复位时的值

'1' = Bit is set

'0' = Bit is cleared

x = 位未知

注册11-2: ADCON1寄存器 (地址9Fh)

U-0	U-0	U-0	U-0	U-0	R / W-0	R / W-0	R / W-0
-	-	-	-	-	PCFG2	PCFG1	PCFG0
位7					位0		

位7-3 未实现: 读为0

比特2-0 PCFG2: PCFG0: A / D端口配置控制位

PCFG2: PCFG0	RA0	RA1	RA2	RA5	RA3	RE0 (1)	RE1 (1)	RE2 (1)	REF
000	—	—	—	—	—	AAA			V DD
001	AA		—	—	V REF	AAA			RA3
010	—	—	—	—	—	DDD			V DD
011	AA		—	—	V REF	DDD			RA3
100	—	—	d	d	—	DDD			V DD
101	AA		d	d	V REF	DDD			RA3
11X	d	d	d	d	d	DDD			V DD

A =模拟输入

D =数字I / O

注1: RE0, RE1和RE2仅在PIC16F74 / 77上实现.

传说:

R =可读位

W =可写位

U =未用位, 读为0

- n = POR复位时的值

'1' = Bit is set

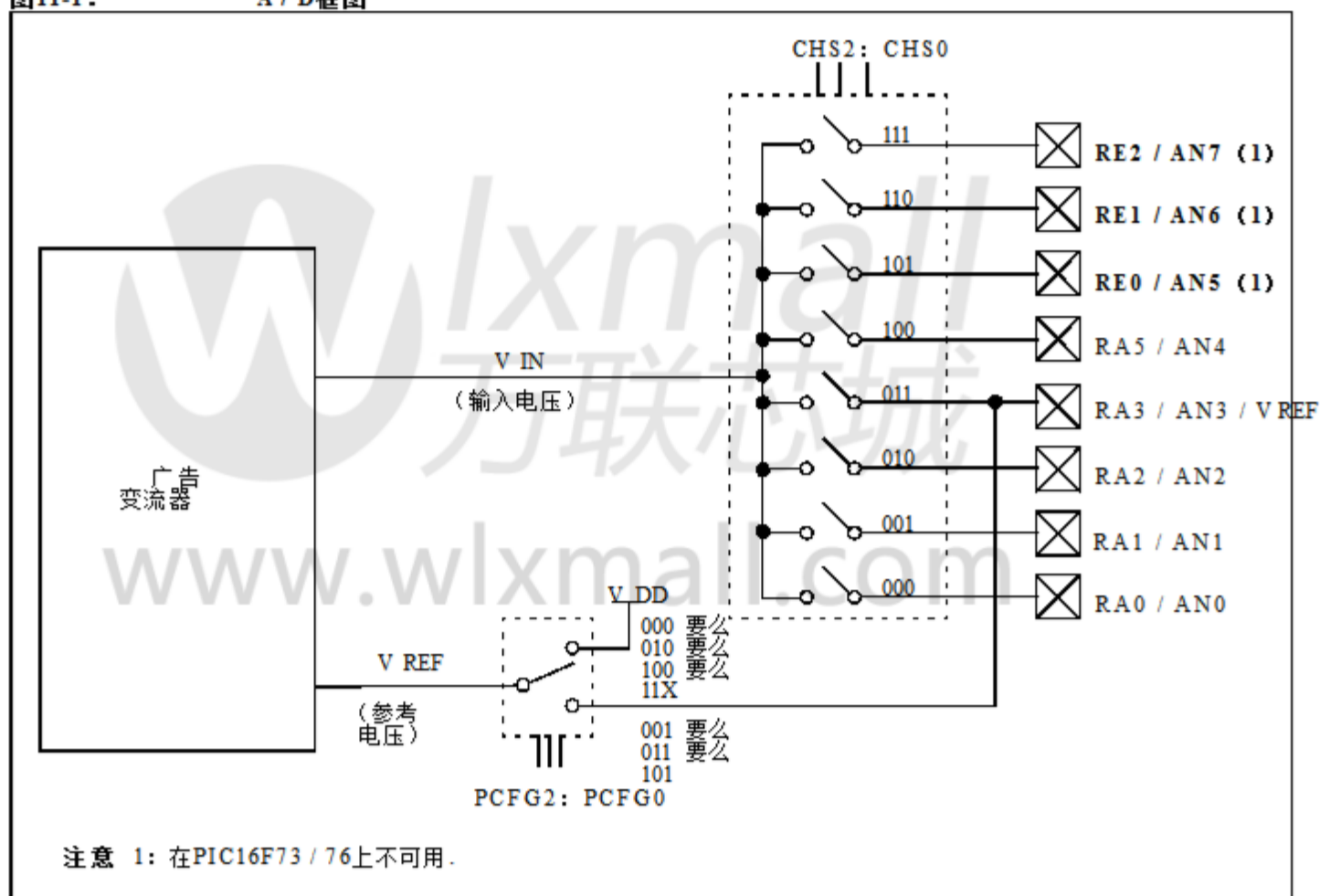
'0' = Bit is cleared

x =位未知

应该遵循以下步骤来做一个
A / D转换：

1. 配置A / D模块：
 - 配置模拟引脚，参考电压，和数字I / O (ADCON1)
 - 选择A / D转换时钟 (ADCON0)
 - 打开A / D模块 (ADCON0)
2. 配置A / D中断（如果需要）：
 - 清零ADIF位
 - 设置ADIE位
 - 设置PEIE位
 - 设置GIE位
3. 选择一个A / D输入通道 (ADCON0) .
4. 等待至少一次适当的收购期.
5. 开始转换：_____
 - 设置GO / DONE位 (ADCON0)
6. 等待A / D转换完成之一：_____
 - 轮询GO / DONE位以清除（中断禁用）
 - 要么
 - 等待A / D中断
7. 读取A / D结果寄存器 (ADRES) 并清零ADIF（如果需要）.
8. 对于下一次转换，请转到步骤3或步骤4需要.

图11-1: A / D框图



11.1 A/D 采购要求

为了使 A/D 转换器达到其指定的精度，必须允许充电保持电容（C HOLD）完全充电至输入通道电压电平。该模拟输入模型如图 11-2 所示。来源阻抗（R S）和内部采样开关（R SS）阻抗直接影响充电所需的时间。电容 C HOLD 采样开关（R SS）阻抗随器件电压（V DD）而变化，请参阅图 11-2。源阻抗影响偏移量。模拟输入端的电压（由于引脚泄漏电流）。

ana- ana 的最大建议阻抗
日志来源是 10 k Ω 模拟输入通道结束后选择（改变），获得期限必须通过才能开始转换。
要计算最小采集时间 T ACQ，请参阅 PICmicro™ 中档 MCU 系列参考手册（DS33023）。但是，一般来说，源极阻抗 10kΩ Ω 和在一定温度下 100°C，T ACQ 不会超过 16 微秒。

图 11-2： 模拟输入模型

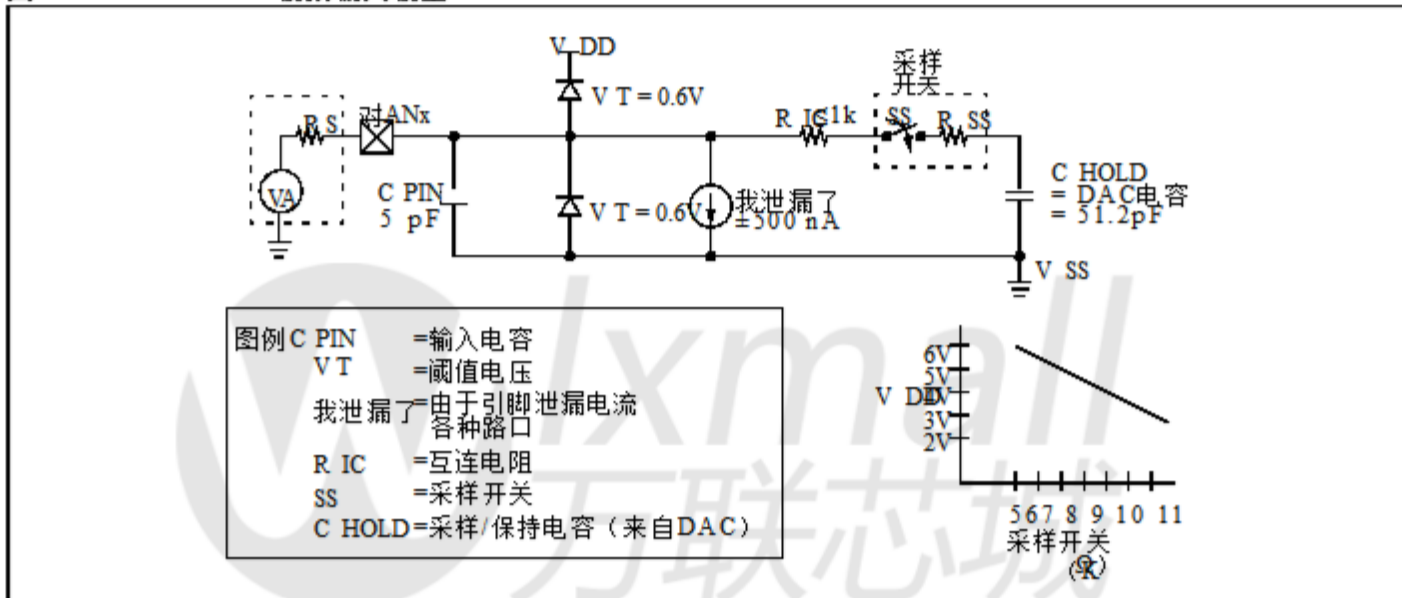


表 11-1： T AD 与最大设备操作频率（标准设备（C））

AD 时钟源（T AD）		最大器件频率
手术	ADCS1: ADCS0	最大.
2 T OSC	00	1.25 MHz
8 T OSC	01	5 MHz
32 T OSC	10	20 MHz
RC（1, 2, 3）	11	（注 1）

注 1：RC 源的典型 T AD 时间为 4 μs，但可以在 2-6 μs 之间变化。
2：当器件频率大于 1 MHz 时，RC A/D 转换时钟源仅为建议进行 SLEEP 操作。
3：对于扩展电压设备（LC），请参考电气规格部分。

11.2 选择A / D转换时钟

每位的A / D转换时间定义为 T_{AD} . 该A / D转换需要 每8位转换 $9.0 T_{AD}$.
A / D转换时钟的来源是软件可选. T_{AD} 的四种可能选项 是:

- $2 T_{OSC}$ ($F_{OSC} / 2$)
- $8 T_{OSC}$ ($F_{OSC} / 8$)
- $32 T_{OSC}$ ($F_{OSC} / 32$)
- 内部RC振荡器 (2-6 微秒)

为了正确的A / D转换, A / D转换时钟 (T_{AD}) 必须被选择以确保最小 T_{AD} 时间尽可能小, 但不小于1.6 微秒.

11.3 配置模拟端口引脚

ADCON1, TRISA和TRISE寄存器控制着A / D端口引脚的操作. 端口引脚是因为模拟输入必须具有它们的对应关系, 设置TRIS位 (输入). 如果TRIS位被清零 (out-放), 数字输出电平 (V_{OH} 或 V_{OL}) 将会是转换.

A / D操作与状态无关

CHS2: CHS0位和TRIS位.

注1: 读端口寄存器时, 所有引脚配置为模拟输入通道. 读取为清除 (低级别). 引脚config-作为数字输入将转换为ana-日志输入. 数字模拟电平配置的输入不会影响收敛 - 精确度.

2: 定义的任何引脚上的模拟电平一个数字输入, 但不作为模拟输入, 可能会导致数字输入缓冲区超出设备的电流规范.

11.4 A / D转换

注意: GO / DONE位不应该被设置打开A / D的相同指令.

设置GO / DONE位开始A / D转换. 转换完成时, 8位结果为置于ADRES寄存器中, GO / DONE位为清零, 并且ADIF标志 (PIR <6>) 置位.

如果A / D中断位ADIE (PIE1 <6>) 和外设中断使能位PEIE (INTCON <6>) 为设置, 每当ADIF时器件将从SLEEP唤醒由硬件设置. 另外, 中断也会如果全局中断位GIE (INTCON <7>) 置1, 则会发生.

在转换过程中清除GO / DONE位中止当前的转换. ADRES寄存器将不会被改变, 并且ADIF标志不会被设置.

在GO / DONE位清零之后转换, 或通过固件, 另一种转换可以通过设置GO / DONE位来启动. 用户仍然必须考虑适当的收购时间应用程序.

11.5 A / D操作在睡眠期间

A / D模块可以在睡眠模式下运行. 这个要求A / D时钟源设置为RC (ADCS1:ADCS0 = '11'). When the RC clock source is 选择, A / D模块等待一个指令周期. 在开始转换之前. 这允许睡眠指令被执行, 从而消除了所有的数字切换转换噪音. 当收敛 - sion完成后, GO / DONE位将被清除, 并将结果加载到ADRES寄存器中. 如果A / D中断使能, 器件将从中唤醒睡觉. 如果A / D中断未启用, 则A / D module将被关闭, 尽管ADON位会保持不变.

当A / D时钟源是另一个时钟选项 (不是RC), SLEEP指令将导致当前的转换 - sion被中止并且A / D模块被关闭, 尽管ADON位将保持置位状态.

关闭A / D将A / D模块置于最低位置当前的消费状态.

注意: 为使A / D模块在SLEEP中运行, A / D时钟源必须设置为RC (ADCS1:ADCS0 = 11). 执行A / D在睡眠中转换, 确保睡眠指令立即遵循指令 - 设置GO / DONE位.

11.6 RESET的影响

器件复位强制所有寄存器复位. A / D模块被禁用并进行任何转换. 正在进行中止. 所有A / D输入引脚均已配置作为模拟输入.

ADRES寄存器将包含未知数据. 上电复位.

11.7 使用CCP触发器

A/D转换可以由“特殊事件”启动
 触发“CCP2模块.这需要的
 CCP2M3: CCP2M0位 (CCP2CON <3: 0>) 为“
 语法为1011, 并且A/D模块已启用
 (ADON位置1).当触发发生时,
 GO/DONE位将被置1, 开始A/D转换,
 Timer1计数器将被重置为零. Timer1是
 重置为自动重复A/D采集周期

只需很少的软件开销 (将ADRES移动到
 期望的位置).适当的模拟输入
 必须选择通道并进行适当的采集,
 应该在“特殊事件触发”之前通过,
 设置GO/DONE位 (开始转换).

如果A/D模块未启用 (ADON被清除),
 那么“特殊事件触发器”将被忽略
 A/D模块, 但仍会复位Timer1计数器.

表11-2: A/D寄存器汇总

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0	价值: POR, BOR	价值 所有其他 RESETS
值0Bh, 8Bh, 10Bh, 18Bh	BNTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	RBIF	0000 000x	0000 000u
0CH	PIR1	PSPIF (1)	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
0DH	PIR2	-	-	-	-	-	-	-	CCP2IF	---- -- 0	---- -- 0
8CH	PIE1	PSPIE (1)	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE		0000 0000	0000 0000
8DH	PIE2	-	-	-	-	-	-	-	CCP2IE	---- -- 0	---- -- 0
1EH	ADRES	A/D结果寄存器								xxxx xxxx	uuuu uuuu
1FH	ADCON0	ADCS1	ADCS0	CHS2	CHS1	CHS0	GO/DONE	-	ADON	0000 00-0	0000 00-0
9FH	ADCON1	-	-	-	-	-	PCFG2	PCFG1	PCFG0	-----000	-----000
05H	PORTA	-	-	RA5	RA4	RA3	RA2	RA1	RA0	- 0x0000	--0u 0000
85H	TRISA	-	-	PORTA数据方向寄存器						- 11 1111	- 11 1111
09H	PORTE (2)	-	-	-	-	-	RE2	RE1	RE0	---- -xxx	---- -uuu
89H	TRISE (2)	IBF	OBF	IBOV	PSPMODE	-	PORTE数据方向位			0000 -111	0000 -111

图注: x =未知, u =不变, - =未实现, 读为0.阴影单元不用于A/D转换.

- 注意 1: PIC16F73 / 76上保留PSPIE和PSPIF位;始终保持这些位清晰.
 2: 这些寄存器保留在PIC16F73 / 76上.

12.0 的特殊功能 中央处理器

这些设备具有许多功能，实现系统可靠性，通过消除成本降低成本 - 外部组件，提供节能操作模式并提供代码保护。这些是：

- 振荡器选择
- 重启
 - 上电复位 (POR)
 - 上电定时器 (PWRT)
 - 振荡器启动定时器 (OST)
 - 欠压复位 (BOR)
- 中断
- 看门狗定时器 (WDT)
- 睡眠
- 代码保护
- ID位置
- 在线串行编程

这些器件有一个看门狗定时器，可以启用或禁用，使用配置位。它跑了它自己的RC振荡器增加了可靠性。

有两个计时器提供必要的延迟充电。一个是振荡器启动定时器 (OST)，旨在保持芯片处于RESET状态直到晶振振荡器稳定。另一个是上电定时器 (PWRT)，它提供 72 ms 的固定延迟 (nominal) 仅在加电时。它旨在保持该部分RESET，而电源稳定，是启用或禁用，使用配置位。同这两个定时器片上，大多数应用程序不需要外部复位电路。

SLEEP模式旨在提供非常低的电流掉电模式。用户可以从SLEEP中唤醒通过外部RESET，看门狗定时器唤醒，或通过中断。

几个振荡器选项也可用。允许零件适合应用程序。RC振荡器选项可节省系统成本，而LP晶振选项节省电力。配置位用于选择所需振荡器模式。

有关特殊功能的更多信息可用在PICmicro™中档参考手册中 (DS33023)。

12.1 配置位

配置位可以编程 (读为0)，
or left unprogrammed (read as '1'), to select various
设备配置。这些位映射到pro-
克内存位置2007h。

用户会注意到地址2007h超出了
用户程序存储空间，可以被访问
只在编程期间。

PIC16F7X

注册12-1: 配置字 (地址2007h) (1)

U-0	U-0	U-0	U-0	U-0	U-0	U-0	R / P-1	U-0	R / P-1	R / P-1	R / P-1	R / P-1	R / P-1	R / P-1
-	-	-	-	-	-	-	BOREN	-	CP0	PWRTEN	WDTEN	FOSC1	FOSC0	

位13

位0

位13-7 未实现: 读为1

位6 BOREN: 欠压复位使能位

1 = 启用 BOR

0 = BOR禁用

位5 未实现: 读为1

位4 CP0: FLASH程序存储器代码保护位

1 = 关闭代码保护

0 = 所有内存位置代码保护

位3 PWRTEN: 上电延时定时器使能位

1 = 禁用 PWRT

0 = 启用 PWRT

位2 WDTEN: 看门狗定时器使能位

1 = 启用 WDT

0 = 禁用 WDT

比特1-0 FOSC1: FOSC0: 振荡器选择位

11 = RC振荡器

10 = HS振荡器

01 = XT振荡器

00 = LP振荡器

注1: 配置字的擦除 (未编程) 值为3FFFh.

传说:

R = 可读位

P = 可编程位

U = 未用位, 读为0

- n = 器件未编程时的值

u = 从编程状态不变

12.2 振荡器配置

12.2.1 振荡器类型

PIC16F7X可以在四种不同的振荡模式下工作，**lator**模式.用户可以编程两种配置位（FOSC1和FOSC0）来选择这四个中的一个模式：

- LP 低功耗晶体
- XT 晶振/谐振器
- HS 高速晶体/谐振器
- RC 电阻/电容

12.2.2 晶体振荡器/陶瓷 RESONATORS

在XT，LP或HS模式下，晶体或陶瓷谐振器是连接到OSC1 / CLKIN和OSC2 / CLKOUT 销 至 建立 振荡 （图12-1）。该 PIC16F7X振荡器设计需要使用并行切割水晶.使用一系列切割的水晶可能会产生一个fre- 熄灭晶体制造商的规格。

在HS模式下，设备可以接受外部设备 时钟源来驱动OSC1 / CLKIN引脚（图12-2）。 参见图15-1或图15-2（取决于零件 数字和V DD 范围）为有效的外部时钟 频率。

图12-1: 晶振/陶瓷
谐振器操作
(HS, XT或LP
OSC配置)

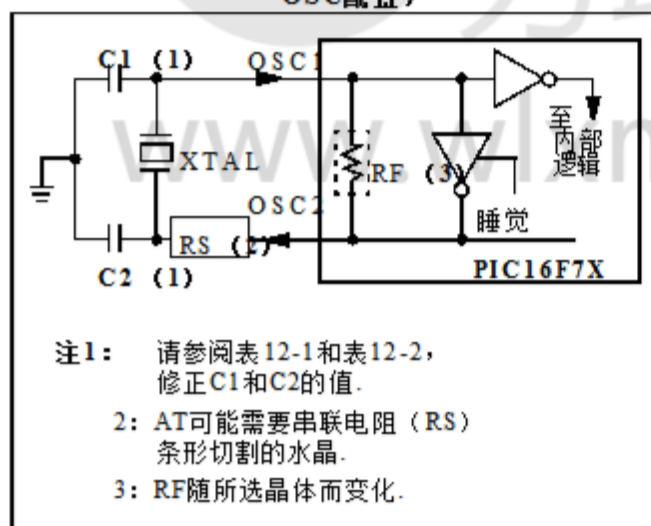


图12-2: 外部时钟输入
操作 (HS OSC
组态)

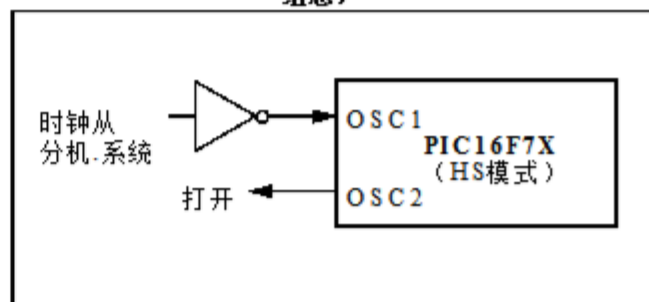


表12-1: 陶瓷谐振器
(用于设计指导
只要)

使用的典型电容值:			
模式	频率	OSC1	OSC2
XT	455 kHz	56 pF	56 pF
	2.0 MHz	47 pF	47 pF
	4.0 MHz	33 pF	33 pF
HS	8.0兆赫	27 pF	27 pF
	16.0 MHz	22 pF	22 pF

电容值仅用于设计指导.

这些电容器用谐振器进行了测试 下面列出了基本的启动和操作.这些 值未被优化.

生产可能需要不同的电容值 振荡器可以工作用户应该测试 振荡器的性能超过预期 V DD 和应用温度范围.

请参阅第92页底部的说明以获取更多信息 信息.

使用的谐振器:

455 kHz	松下EFO-A455K04B
2.0 MHz	村田伊利CSA2.00MG
4.0 MHz	村田伊利CSA4.00MG
8.0兆赫	村田伊利CSA8.00MT
16.0 MHz	村田伊利CSA16.00MX

表12-2: 电容选择
晶体振荡器
(用于设计指导
只要)

Osc类型	水晶 频率	典型电容值 测试:	
		C1	C2
唱片	32千赫	33 pF	33 pF
	200 kHz	15 pF	15 pF
XT	200 kHz	56 pF	56 pF
	1 MHz	15 pF	15 pF
	4 MHz	15 pF	15 pF
HS	4 MHz	15 pF	15 pF
	8 MHz	15 pF	15 pF
	20 MHz	15 pF	15 pF

电容值仅用于设计指导。

这些电容器用所列出的晶体进行测试
下面是基本的启动和操作.这些值
没有优化.

生产可能需要不同的电容值
振荡器可以工作用户应该测试
振荡器的性能超过预期
VDD和应用温度范围.

请参阅本表下面的说明以获取更多信息
信息.

使用的晶体:

32千赫	爱普生C-001R32.768K-A
200 kHz	STD XTL 200.000KHz
1 MHz	ECS ECS-10-13-1
4 MHz	ECS ECS-40-20-1
8 MHz	爱普生CA-301 8.000MC
20 MHz	爱普生CA-301 20.000MC

注1: 较高的电容增加了稳定性
的振荡器,但也增加了启动时间,
准备时间.

2: 由于每个谐振器/晶体都有自己的
特点,用户应该咨询
谐振器/晶体制造商
外部组件的适当值
堂费.

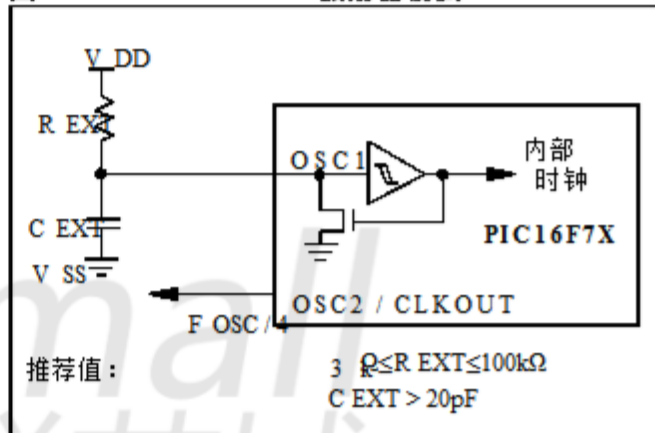
3: 在HS模式下也可能需要Rs
作为XT模式,以避免过度驱动晶体
低驱动电平规格.

4: 始终验证振荡器性能
VDD和温度范围是
预计为应用程序.

12.2.3 RC OSCILLATOR

对于时序不敏感的应用,“RC”设备
选项可以节省额外的成本. RC振荡器
频率是电源电压的函数,电阻 -
tor (R EXT) 和电容 (C EXT) 的值,
温度.除此之外,振荡器
由于正常的使用情况,频率会因单位而异,
参数变化.此外,差异
在封装类型之间的引线框架电容中
也会影响振荡频率,特别是对于低频
C EXT 值.用户还需要考虑
由于外部R和C组分的容差而导致的变化
使用的nents.图12-3显示了R / C combina-
连接到PIC16F7X.

图12-3: RC振荡器模式



12.3 重启

PIC16F7X可区分各种类型的重启：

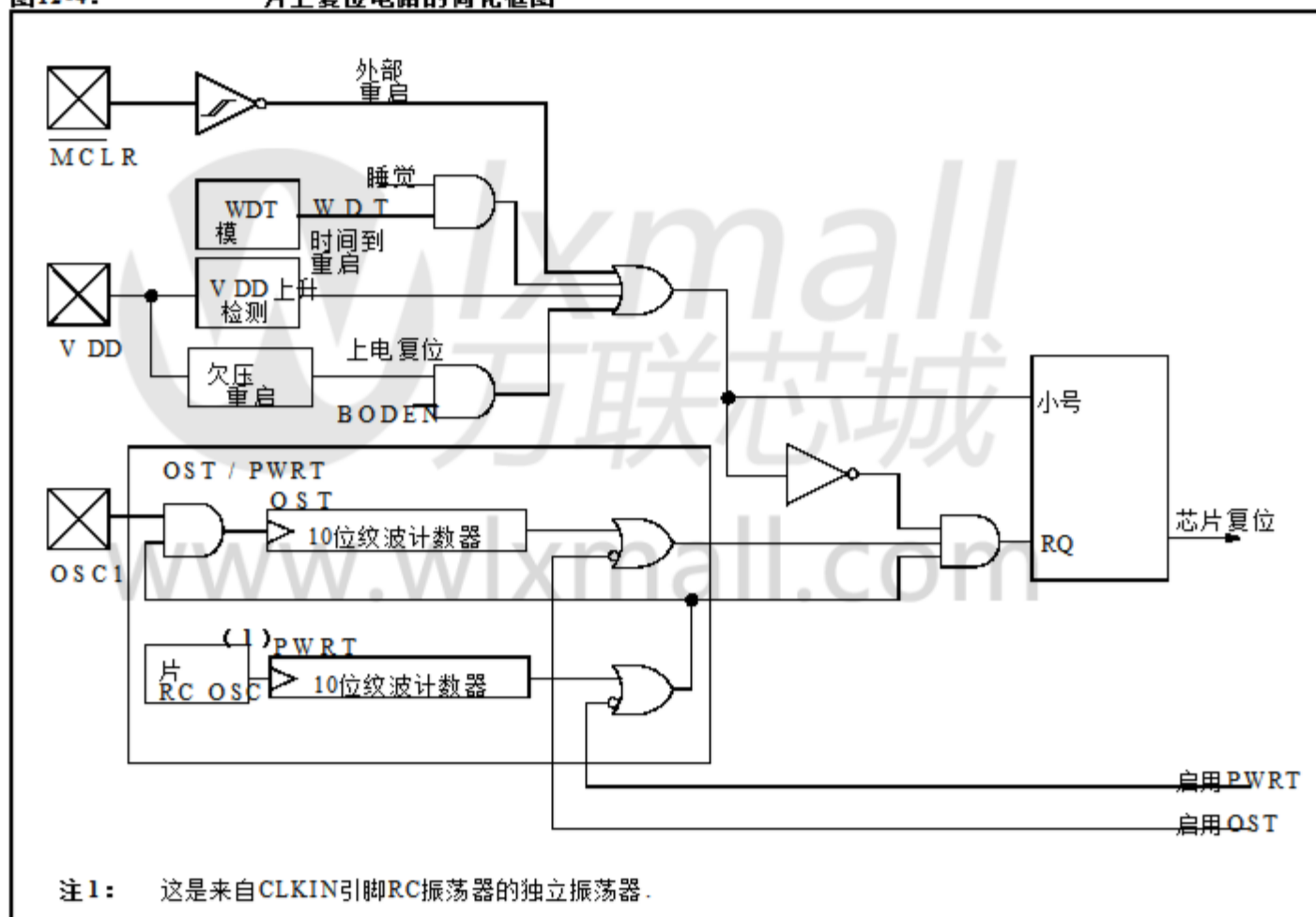
- 上电复位 (POR)
- 正常操作期间的MCLR复位
- 休眠期间的MCLR复位
- WDT复位 (正常操作期间)
- WDT唤醒 (休眠期间)
- 欠压复位 (BOR)

某些寄存器在任何RESET条件下都不受影响。他们的状态在POR中是未知的并且不变在任何其他RESET。大多数其他寄存器被重置为上电复位 (POR) 上的“复位状态”。

MCLR和WDT复位，在MCLR复位期间休眠和欠压复位 (BOR)。他们不是受WDT Wake-up影响，被视为恢复正常运作。TO和PD位在不同的RESET情况下设置或清除不同情况。如表12-4所示。这些位用于软件来确定RESET的性质。看到表12-6全部描述了RESET状态寄存器。

片上RESET电路的简化框图如图12-4所示。

图12-4: 片上复位电路的简化框图



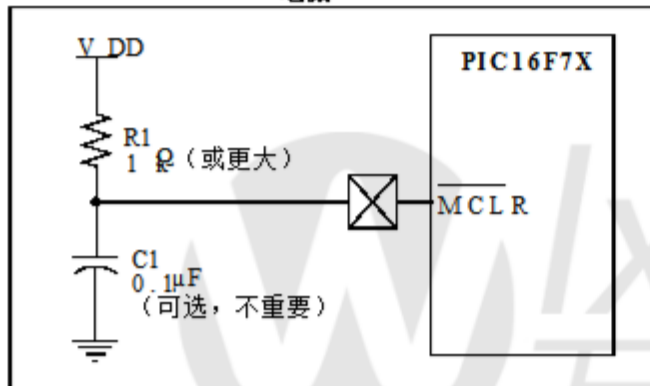
12.4 MCLR

PIC16F7X器件在MCLR中有一个噪声滤波器。重置路径。过滤器将检测并忽略小脉冲。

应该注意的是，WDT复位不会被驱动MCLR引脚为低电平。

MCLR引脚上ESD保护的行为已经从这个家族的以前的设备改变了。施加于引脚的电压超过其规格可能导致MCLR复位和过电流超出ESD事件期间的器件规格。出于这个原因，Microchip建议使用MCLR引脚不再直接连接到V_{DD}。使用RC网络，如图12-5所示。

图12-5: 推荐MCLR电路



12.5 上电复位（POR）

上电复位脉冲在片内产生。检测到V_{DD}上升（范围为1.2V - 1.7V），至利用POR，将MCLR引脚连接到V_{DD}。如12.4节所述。最大上升时间为V_{DD}已指定。请参阅电气规范细节。

当设备开始正常操作时（退出RESET条件），设备操作参数（电压 - 年龄，频率，温度……）必须得到满足才能确保操作。如果这些条件不符合，该设备必须保持在RESET状态直到操作条件得到满足。有关更多信息，请参阅应用程序注意，AN607，“充电 麻烦 射击”（DS00607）。

12.6 上电定时器（PWRT）

上电定时器提供固定的72 ms标称值。只能从POR上电。超时。动力-up定时器在内部RC振荡器上运行。该只要PWRT处于活动状态，芯片就会保持在RESET状态。PWRT的时间延迟允许V_{DD}上升到接受 - 能级。提供配置位以启用/禁用PWRT。

上电时间延迟将因芯片而异到V_{DD}，温度和工艺变化。见DC详细参数（T_{PWRT}，参数#33）。

12.7 振荡器启动定时器（OST）

振荡器起振定时器（OST）提供1024次振荡，在PWRT之后的周期（来自OSC1输入）延迟延迟结束（如果启用）。这有助于确保晶体振荡器或谐振器已开始并稳定下来。

OST超时仅适用于XT，LP和HS模式，并且仅在上电复位或唤醒时使用睡觉。

12.8 欠压复位（BOR）

配置位BODEN可以启用或禁用欠压复位电路。如果V_{DD}低于V_{BOR}（参数D005，大约4V）长于T_{BOR}（参数#35，约100 μs），布朗状态将重置设备。如果V_{DD}低于V_{BOR}低于V_{BOR}比T_{BOR}，RESET可能不会发生。

一旦发生掉电，设备将保持在掉电复位直到V_{DD}上升到V_{BOR}以上。该上电计时器然后将器件保持在RESET状态T_{PWRT}（参数#33，约72 ms）。如果V_{DD}应该下降在T_{PWRT}期间低于V_{BOR}，欠压复位当V_{DD}上升到V_{BOR}以上时，cess将重新启动上电计时器复位。上电定时器总是当欠压复位电路被使能时使能，不管PWRT配置位的状态如何。

12.9 超时序列

上电时，超时序列如下所示。当POR复位时，PWRT延时启动（如果使能）发生。然后，OST开始计数1024个振荡器PWRT结束时的周期（LP，XT，HS）。当OST结束时，设备脱离RESET。

如果MCLR保持足够长的时间，所有延迟都将到期。将MCLR调高将立即开始执行。这对测试或同步很有用。多个PIC16F7X器件并行工作。

表12-5显示了RESET的条件。STATUS，PCON和PC寄存器，而表12-6显示所有寄存器的RESET条件。

12.10 电源控制/状态寄存器 (PCON)

电源控制/状态寄存器PCON有两个位来指示上次发生的RESET的类型。

Bit0是欠压复位状态位BOR。位BOR是上电复位时未知。它必须由...确定用户并在随后的RESETS上查看

如果BOR位清零，表示欠压复位发生。当欠压复位被禁止时，BOR位的状态是不可预知的。

Bit1是POR（上电复位状态位）。它被清除上电复位，否则不受影响。用户必须在上电复位后设置该位。

表12-3: 在各种情况下超时

振荡器配置	充电		欠压	从中醒来睡觉
	PWRTE = 0	PWRTE = 1		
XT, HS, LP	72 ms + 1024 TOSC	1024 TOSC	72 ms + 1024 TOSC	1024 TOSC
RC	72毫秒	-	72毫秒	-

表12-4: 状态位及其意义

POR (PCON <1>)	BOR (PCON <0>)	至 (STATUS <4>)	PD (STATUS <3>)	意义
0X		1	1	上电复位
0X		0	X	非法，TO设置在POR上
0X		X	0	非法，PD设置在POR上
10		1	1	掉电复位
11		0	1	WDT复位
11		0	0	WDT唤醒
11		ū	ū	正常操作期间的MCLR复位
11		1	0	MCLR在休眠期间复位或从中断唤醒睡觉

表12-5: 特殊寄存器的复位条件

条件	程序计数器	状态寄存器	PCON寄存器
上电复位	000H	0001 1xxx	---- - 0x
正常操作期间的MCLR复位	000H	000u uuuu	---- --uu
休眠期间的MCLR复位	000H	0001 0uuu	---- --uu
WDT复位	000H	0000 1uuu	---- --uu
WDT唤醒	PC + 1	uuu0 0uuu	---- --uu
掉电复位	000H	0001 1uuu	---- --u0
中断从SLEEP中唤醒	PC + 1 (1)	uuu1 0uuu	---- --uu

图注: u = 不变, x = 未知, - = 未实现位, 读为0

注1: 当由于中断唤醒并且GIE位置1时, PC将加载中断向量(0004H)。

表12-6: 所有寄存器的初始化条件

寄存器	设备				上电复位, 掉电复位	MCLR复位, WDT复位	通过WDT或者唤醒 打断
W [^]	73	74	76	77	XXXX XXXX	UUUU UUUU	UUUU UUUU
INDF	73	74	76	77	N / A	N / A	N / A
TMR0	73	74	76	77	XXXX XXXX	UUUU UUUU	UUUU UUUU
PCL	73	74	76	77	0000H	0000H	PC + 1 (2)
状态	73	74	76	77	0001 1xxx	000q quuu (3)	uuuq quuu (3)
FSR	73	74	76	77	XXXX XXXX	UUUU UUUU	UUUU UUUU
PORTA	73	74	76	77	- 0x0000	--0u 0000	--uu uuuu
PORTB	73	74	76	77	XXXX XXXX	UUUU UUUU	UUUU UUUU
PORTC	73	74	76	77	XXXX XXXX	UUUU UUUU	UUUU UUUU
PORTD	73	74	76	77	XXXX XXXX	UUUU UUUU	UUUU UUUU
PORTE	73	74	76	77	---- -xxx	----uuu	----uuu
PCLATH	73	74	76	77	--- 0 0000	--- 0 0000	--- u uuuu
INTCON	73	74	76	77	0000 000x	0000 000u	uuuu uuuu (1)
PIR1	73	74	76	77	r000 0000	r000 0000	ruuu uuuu (1)
	73	74	76	77	0000 0000	0000 0000	uuuu uuuu (1)
PIR2	73	74	76	77	---- --- 0	---- --- 0	---- --- u (1)
TMR1L	73	74	76	77	XXXX XXXX	UUUU UUUU	UUUU UUUU
TMR1H	73	74	76	77	XXXX XXXX	UUUU UUUU	UUUU UUUU
T1CON	73	74	76	77	--00 0000	--uu uuuu	--uu uuuu
TMR2	73	74	76	77	0000 0000	0000 0000	UUUU UUUU
T2CON	73	74	76	77	-000 0000	-000 0000	-uuu uuuu
SSPBUF	73	74	76	77	XXXX XXXX	UUUU UUUU	UUUU UUUU
SSPCON	73	74	76	77	0000 0000	0000 0000	UUUU UUUU
CCPR1L	73	74	76	77	XXXX XXXX	UUUU UUUU	UUUU UUUU
CCPR1H	73	74	76	77	XXXX XXXX	UUUU UUUU	UUUU UUUU
CCP1CON	73	74	76	77	--00 0000	--00 0000	--uu uuuu
RCSTA	73	74	76	77	0000 -00x	0000 -00x	uuuu -uuu
TXREG	73	74	76	77	0000 0000	0000 0000	uuuu uuuu
RCREG	73	74	76	77	0000 0000	0000 0000	uuuu uuuu
CCPR2L	73	74	76	77	XXXX XXXX	UUUU UUUU	UUUU UUUU
CCPR2H	73	74	76	77	XXXX XXXX	UUUU UUUU	UUUU UUUU
CCP2CON	73	74	76	77	0000 0000	0000 0000	UUUU UUUU
ADRES	73	74	76	77	XXXX XXXX	UUUU UUUU	UUUU UUUU
ADCON0	73	74	76	77	0000 00-0	0000 00-0	uuuu uu-u
OPTION REG	73	74	76	77	1111 1111	1111 1111	uuuu uuuu
TRISA	73	74	76	77	- 11 1111	- 11 1111	--uu uuuu
TRISB	73	74	76	77	1111 1111	1111 1111	uuuu uuuu
TRISC	73	74	76	77	1111 1111	1111 1111	uuuu uuuu
TRISD	73	74	76	77	1111 1111	1111 1111	uuuu uuuu
TRISE	73	74	76	77	0000 -111	0000 -111	uuuu -uuu
PIE1	73	74	76	77	r000 0000	r000 0000	ruuu uuuu
	73	74	76	77	0000 0000	0000 0000	uuuu uuuu

图注: u = 不变, x = 未知, - = 未实现位, 读为0, q = 值取决于条件,

[R] = 保留, 保持清晰

注1: INTCON, PIR1和/或PIR2中的一个或多个位会受影响(导致唤醒)。

2: 当由于中断唤醒并且GIE位置1时, PC将加载中断向量(0004h)。

3: 有关特定条件的RESET值, 请参见表12-5。

表12-6: 所有寄存器的初始化条件 (续)

寄存器	设备				上电复位, 掉电复位	MCLR复位, WDT复位	通过WDT或者唤醒 打断
PIE2	73	74	76	77	---- -- 0	---- -- 0	---- --你
PCON	73	74	76	77	---- --qq	---- --uu	---- --uu
PR2	73	74	76	77	1111 1111	1111 1111	1111 1111
SSPSTAT	73	74	76	77	--00 0000	--00 0000	--uu uuuu
SSPADDD	73	74	76	77	0000 0000	0000 0000	uuuu uuuu
TXSTA	73	74	76	77	0000 -010	0000 -010	uuuu -uuu
SPBRG	73	74	76	77	0000 0000	0000 0000	uuuu uuuu
ADCON1	73	74	76	77	-----000	-----000	-----uuu
PMDATA	73	74	76	77	0 --- 0000	0 --- 0000	你--- uuuu
PMADR	73	74	76	77	xxxx xxxx	uuuu uuuu	uuuu uuuu
PMDATH	73	74	76	77	xxxx xxxx	uuuu uuuu	uuuu uuuu
PMADRH	73	74	76	77	xxxx xxxx	uuuu uuuu	uuuu uuuu
PMCON1	73	74	76	77	1 --- -- 0	1 --- -- 0	1 --- -- u

图注: u = 不变, x = 未知, - = 未实现位, 读为0, q = 值取决于条件,
R = 保留, 保持清晰

- 注1: INTCON, PIR1和/或PIR2中的一个或多个位会受影响 (导致唤醒)。
2: 当由于中断唤醒并且GIE位置1时, PC将加载中断向量 (0004h)。
3: 有关特定条件的RESET值, 请参见表12-5。

图12-6: 上电时的延时序列 (MCLR连接至VDD)
RC NETWORK)

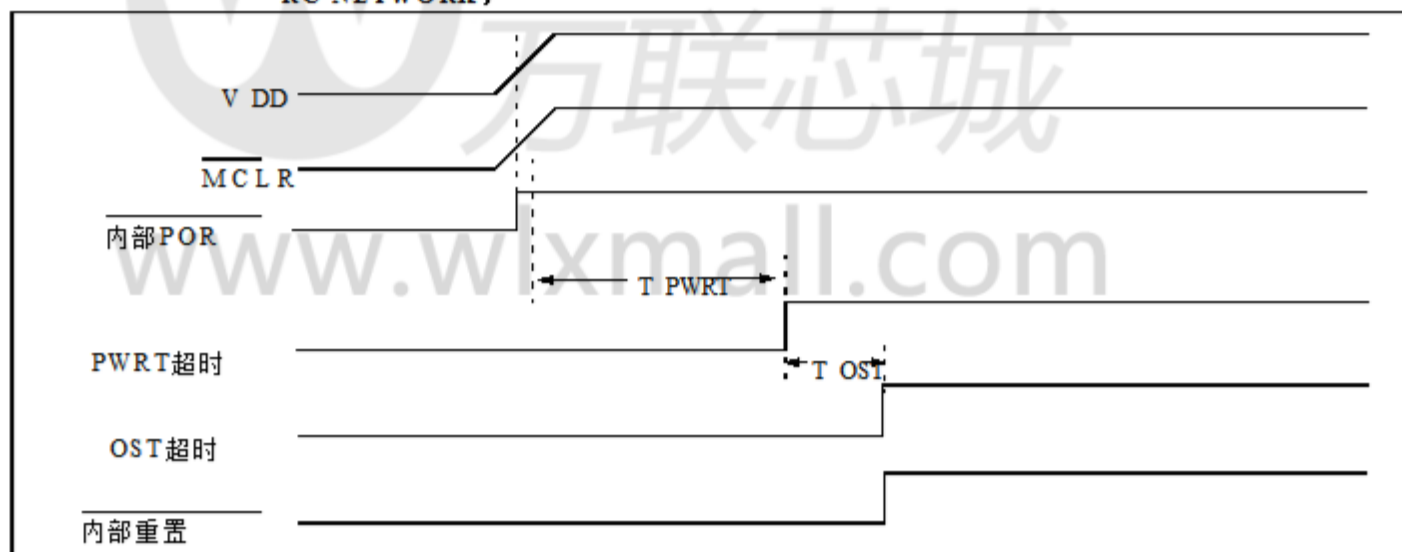


图12-7: 上电时的延时序列 (MCLR未连接至V_{DD}): 情况1

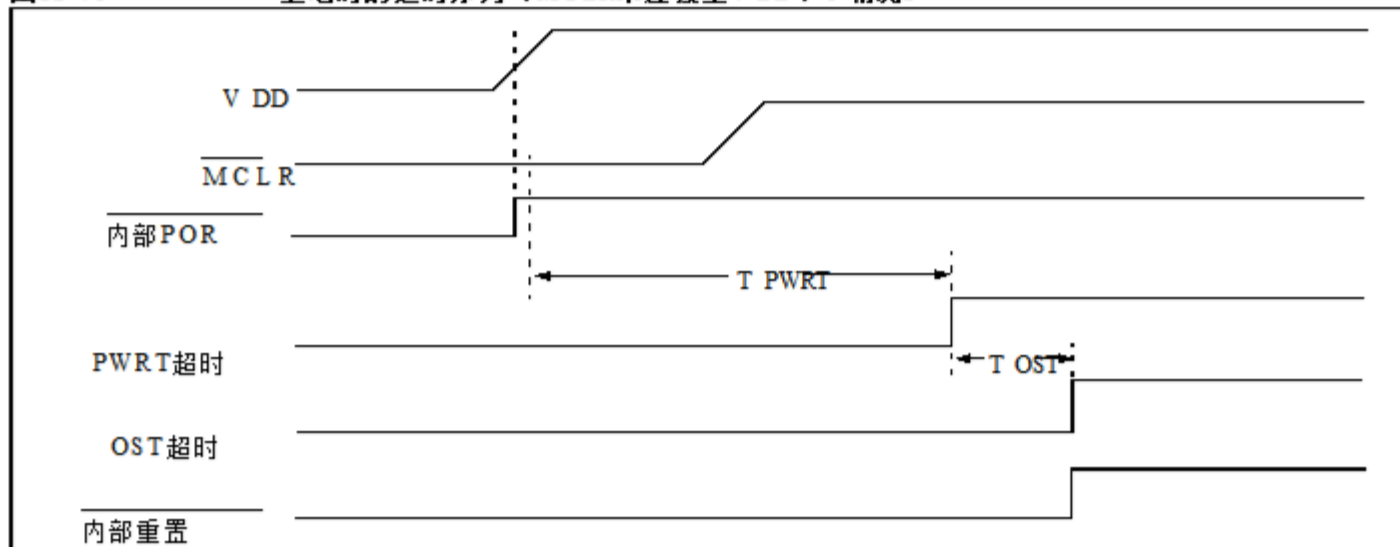


图12-8: 上电时的延时序列 (MCLR未连接至V_{DD}): 情况2

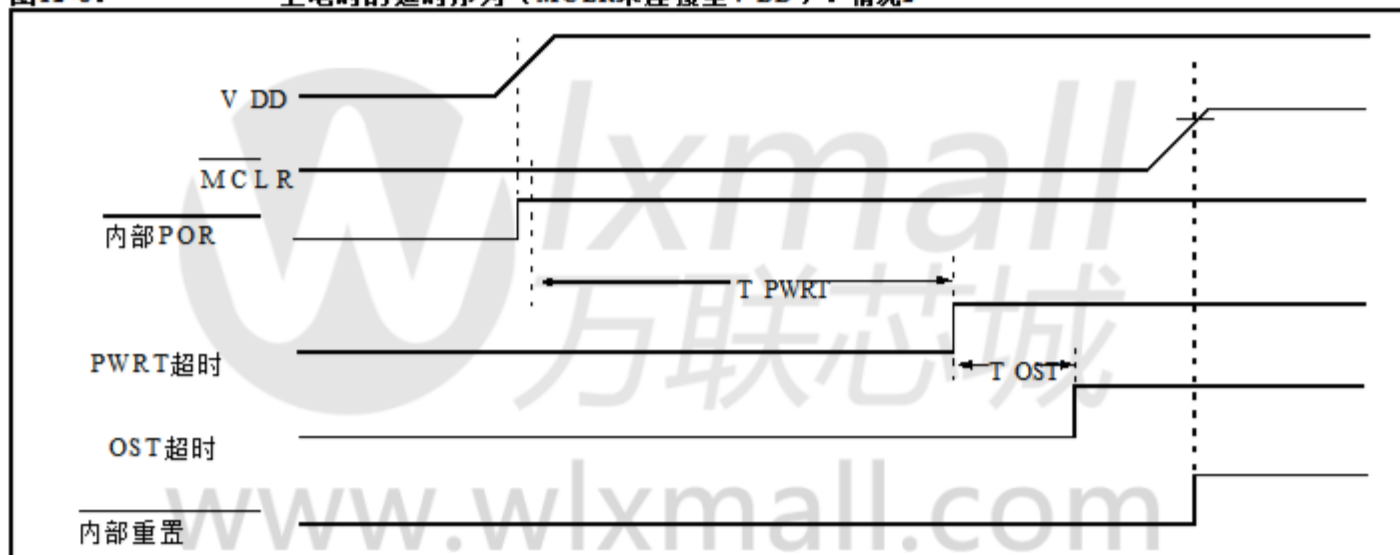
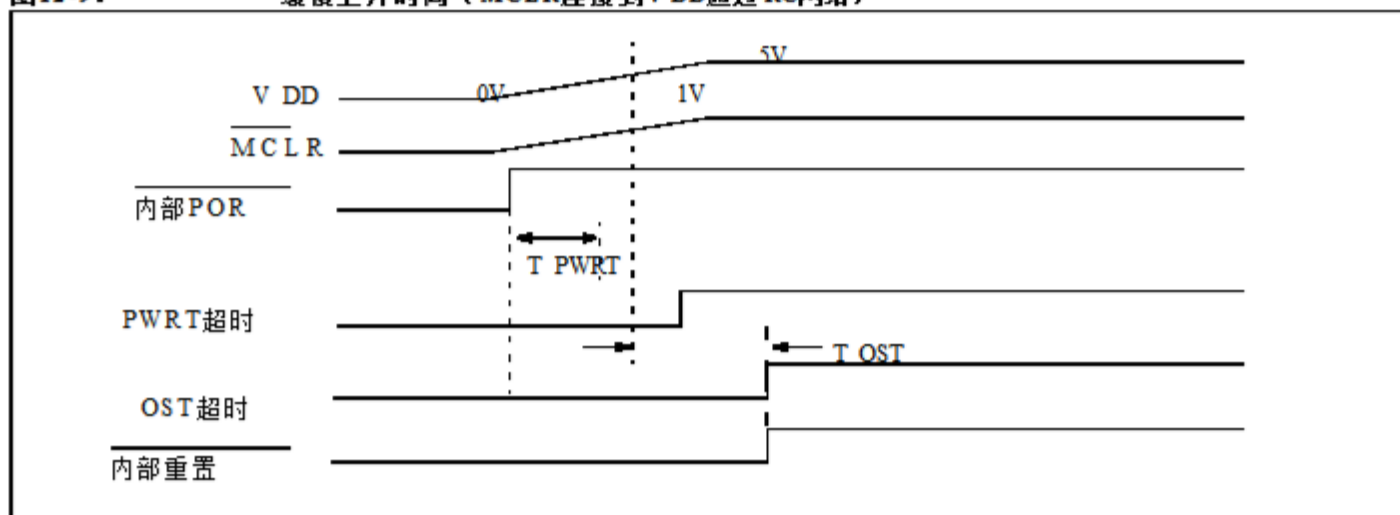


图12-9: 缓慢上升时间 (MCLR连接到V_{DD}通过RC网络)



12.11 中断

PIC16F7X系列有多达12个中断源。
中断控制寄存器 (INTCON) 记录个别 -
用标志位中断请求.它也有个人
和全局中断使能位.

注意： 单独的中断标志位被设置，
较少的相应状态
掩码位或GIE位。

全局中断使能位GIE (INTCON <7>)
启用 (如果设置) 所有未屏蔽的中断，或禁用 (如果
清除) 所有中断.当GIE位被使能时，一个
中断的标志位和屏蔽位被置位，中断将会发生
立即向里.个别中断可能会被解除，
能够通过vari-
组织 寄存器. 个人 打断 位 是 组，
不管GIE位的状态如何. GIE位是
在RESET上清除.

“从中断返回”指令RETFIE退出
中断程序，以及设置GIE位，哪个
重新启用中断.

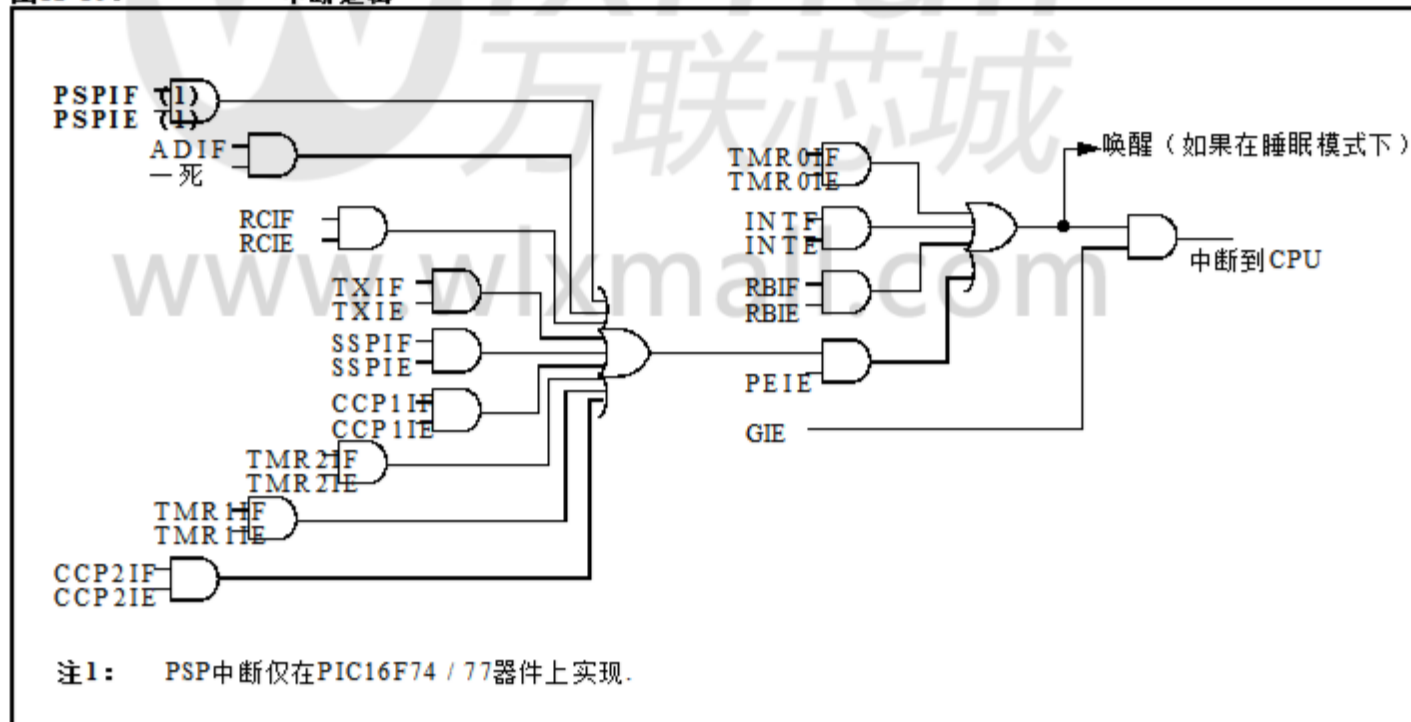
RB0 / INT引脚中断，RB端口改变中断
和TMR0溢出中断标志包含在中
INTCON寄存器.

外设中断标志包含在Spe-
cial函数寄存器，PIR1和PIR2.相关 -
自适应中断使能位包含在Special中
函数寄存器，PIE1和PIE2以及外设
中断使能位包含在特殊功能中
注册，INTCON.

当中断响应时，GIE位为
清除以禁用任何进一步中断，返回
地址被压入堆栈并且PC被加载
与0004h.一旦进入中断服务程序，
中断的来源可以通过轮询来确定
中断标志位.中断标志位必须为
在重新启用中断之前用软件清零
避免递归中断.

对于外部中断事件，例如INT引脚或
PORTB改变中断，中断延迟将会是
三个或四个指令周期.确切的延迟
取决于何时发生中断事件，相对于
当前的Q周期.一个或两个延迟是相同的
双周期指令.单独的中断标志位是
设置，而不管其对应的状态如何
屏蔽位，PEIE位或GIE位.

图12-10: 中断逻辑



12.11.1 INT INTERRUPT

RB0 / INT引脚的外部中断被边沿触发，
如果位INTEDG (OPTION_REG <6>) 置位，
或者如果INTEDG位清零，则会下降。当有效的边缘
出现 上 该 RB0 / INT销， 旗 位 INTF
(INTCON <1>) 置1.该中断可以被禁用
清除使能位INTE (INTCON <4>) .标志位INTF
必须通过中断服务中的软件清除
重新启用此中断之前的例程. INT inter-
如果位INTE，破解可以将处理器从睡眠中唤醒
在进入睡眠之前被设置.全球的地位
中断使能位GIE决定pro-
在唤醒之后，cessor分支到中断向量，
向上.有关睡眠模式的详细信息，请参见12.14节.

12.11.2 TMR0中断

溢出 (FFh → 00h) 在TMR0寄存器中设置
标志位TMR0IF (INTCON <2>) .中断可以
启用/禁用 通过 设置/清除 启用 位
TMR0IE (INTCON <5>) . (第5.0节)

12.11.3 PORTB INTCON变更

PORTB <7: 4>上的输入改变将置位标志位RBIF
(INTCON <0>) .中断可以被启用/禁用
通过置位/清零使能位RBIE (INTCON <4>) , 见
第4.2节.

12.12中断期间的上下文保存

在中断过程中，只保存返回的PC值
在堆栈上.通常，用户可能希望保存关键的reg-
中断期间的中断 (即W, PCLATH和STA-
TUS寄存器) .这将不得不在执行
软件，如例12-1所示.

对于PIC16F73 / 74器件，寄存器W_TEMP
必须在银行0和银行1中定义，并且必须是在
与银行基地址相同的偏移处定义
(也就是说，如果W_TEMP定义在20个小时0的银行，它必须
也定义在银行1的A0h) .寄存器，
PCLATH_TEMP和STATUS_TEMP仅被定义
在银行0.

由于每个银行的高16个字节都是常见的
PIC16F76 / 77器件是临时保持寄存器
W_TEMP, STATUS_TEMP 和 PCLATH_TEMP
应该放在这里.这16个地点没有
需要银行业务，因此可以更容易地进行交易
文本保存和恢复.相同的代码显示在
可以使用示例12-1.

例12-1: 将状态，W和PCLATH寄存器保存在RAM中

MOVWFW_TEMP	:将W复制到TEMP寄存器
SWAPF STATUS, W	:将交换状态保存到W中
CLRF 状态	:银行0，无论当前银行，清除IRP, RP1, RP0
MOVWSTATUS_TEMP	:将状态保存到存储区零STATUS_TEMP寄存器
MOVF PCLATH, W	:仅在使用第1,2和/或3页时才需要
MOVWHPCLATH_TEMP	:将PCLATH保存到W中
CLRF PCLATH	:页面零，不管当前页面
:	
(ISR)	:在这里插入用户代码
:	
MOVF PCLATH_TEMP, W	:恢复PCLATH
MOVWHPCLATH	:将W移动到PCLATH中
SWAPF STATUS_TEMP, W	:将STATUS_TEMP寄存器交换为W
	: (将银行设置为原始状态)
MOVW状态	:将W移入STATUS寄存器
SWAPF W_TEMP, F	:交换W_TEMP
SWAPF W_TEMP, W	:将W_TEMP交换为W

12.13 看门狗定时器 (WDT)

看门狗定时器是一个自由运行的片上RC振荡器，
lator，它不需要任何外部组件。

该RC振荡器与RC振荡器是分开的
OSC1 / CLKIN引脚。这意味着WDT将会
运行，即使OSC1 / CLKIN和OSC2 /
设备的CLKOUT引脚已停止，因为
例如，通过执行SLEEP指令。

在正常操作期间，WDT超时会产生一个
器件复位（看门狗定时器复位）。如果设备是
在休眠模式下，WDT超时会导致器件停止工作
唤醒并继续正常操作（Watch-
狗定时器唤醒）。STATUS寄存器中的TO位
ter将在看门狗定时器超时后清零。

通过清除可以永久禁用WDT
配置位WDTE（12.1节）。

WDT超时周期值可以在Elec-
参数# 31下的trical Specifications部分。Val-
用于WDT预分频器（实际上是一个后分频器，但是
与Timer0预分频器共享）可以被分配
使用OPTION_REG寄存器。

注1：CLRWDT和SLEEP指令

如果清除WDT和后分频器
分配给WDT，并阻止它
超时并生成设备
RESET条件。

2：执行CLRWDT指令时

预分频器分配给WDT，
预分频器的计数将被清除，但是
预分频器的分配不会改变。

图12-11： 看门狗定时器框图

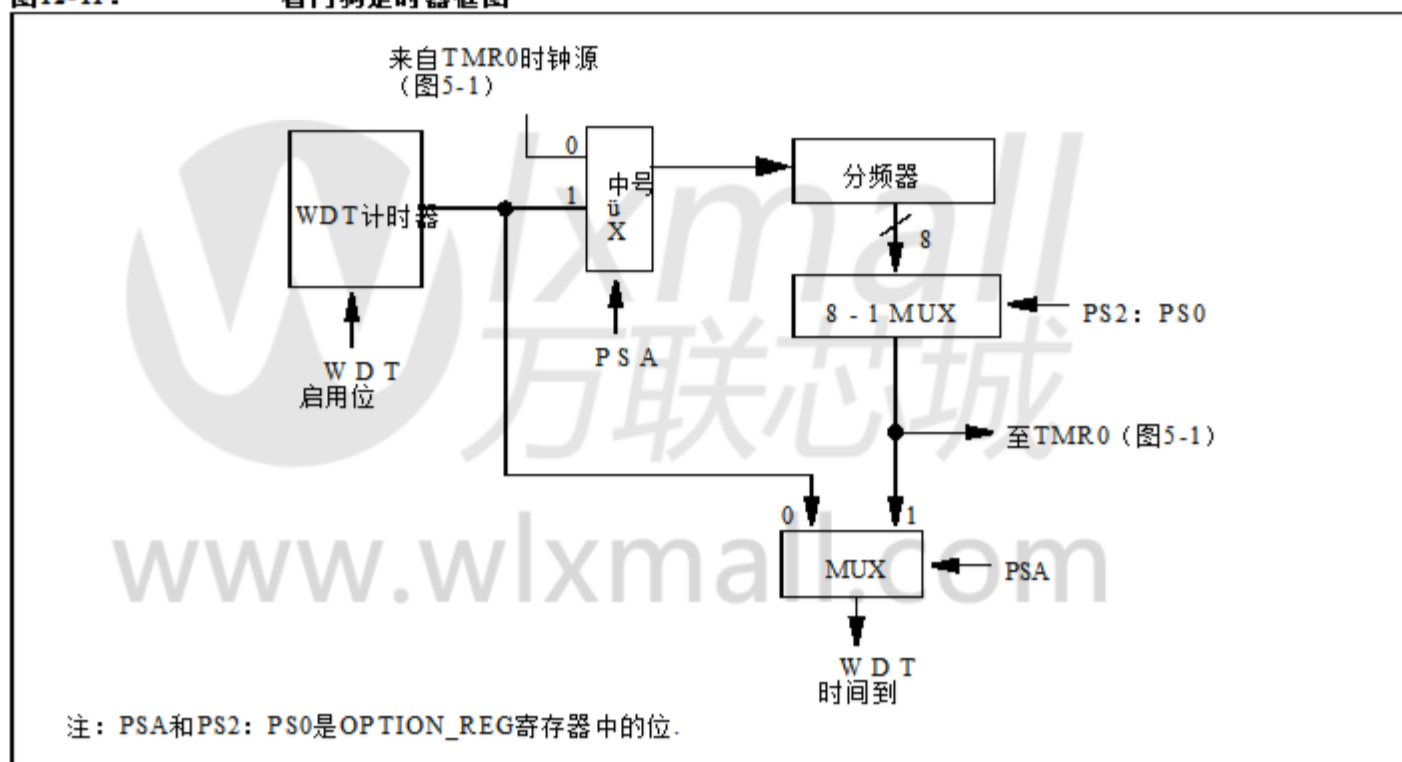


表12-7： 看门狗定时器寄存器汇总

地址	名称	位7	位6	位5	位4	位3	位2	位1	位0
为2007h	配置.位	(1)	博登 (1)	-	CP0	PWRTE (1)	WDTE	FOSC1	FOSC0
81H, 181H	OPTION_REG	RBPV	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0

图例：看门狗定时器不使用阴影单元。

注1：有关这些位的操作，请参见寄存器12-1。

12.14 掉电模式 (SLEEP)

掉电模式通过执行SLEEP进入指令。

如果使能，看门狗定时器将被清除，但是保持运行，PD位 (STATUS <3>) 清零，TO (STATUS <4>) 位置1，且振荡器驱动器为关掉。I/O端口保持它们的状态在SLEEP指令执行之前 (驱动高，低或高阻抗)。

为了在此模式下消耗最低电流，请放置全部在VDD或VSS上的I/O引脚，确保没有外部电路，cuiyry从I/O引脚吸取电流，掉电A/D并禁用外部时钟。拉出所有I/O引脚即高阻抗输入，外部高电平或低电平输入避免由浮动输入引起的开关电流。该T0CKI输入也应该在VDD或VSS最低目前的消费。片上贡献对PORTB的引脚也应该考虑。

MCLR引脚必须处于逻辑高电平 (VIHMC)。

12.14.1 睡眠唤醒

该器件可以通过SLEEP唤醒以下事件：

1. MCLR引脚上的外部复位输入。
2. 看家狗 计时器 醒来 (如果DT是启用)。
3. 从INT引脚中断，RB端口改变或a外设中断。

外部MCLR复位将导致器件复位。所有其他事件被认为是计划的延续执行并导致“唤醒”。TO和PD位在STATUS寄存器中可以用来确定设备复位的原因。设置的PD位上电，在SLEEP被调用时被清除。TO如果WDT超时发生并导致位清零醒来。

以下外设中断可唤醒器件来自睡眠：

1. PSP读取或写入 (仅限PIC16F74/77)。
2. TMR1中断。Timer1必须按照一个异步计数器。
3. CCP捕捉模式中断。
4. 特殊事件触发器 (Timer1在异步模式，使用外部时钟)。
5. SSP (START/STOP) 位检测中断。
6. SSP在从模式下发送或接收 (SPI/I2C)。
7. USART RX或TX (同步从模式)。
8. A/D转换 (当A/D时钟源为RC时)。

其他外设不能产生中断，因为在休眠期间，不存在片内时钟。

当执行SLEEP指令时，下一个指令 (PC + 1) 被预取。用于设备通过中断事件唤醒，相应的中断使能位必须置位 (使能)。醒来无论GIE位的状态如何。如果GIE位清零 (禁用)，设备将继续执行SLEEP指令之后的指令。如果GIE位置位 (使能) 时，器件执行该指令在SLEEP指令之后，然后分支到中断地址 (0004h)。如果执行 - 在SLEEP之后的指令是不可取的，用户在SLEEP指令后应该有一个NOP。

12.14.2 使用中断唤醒

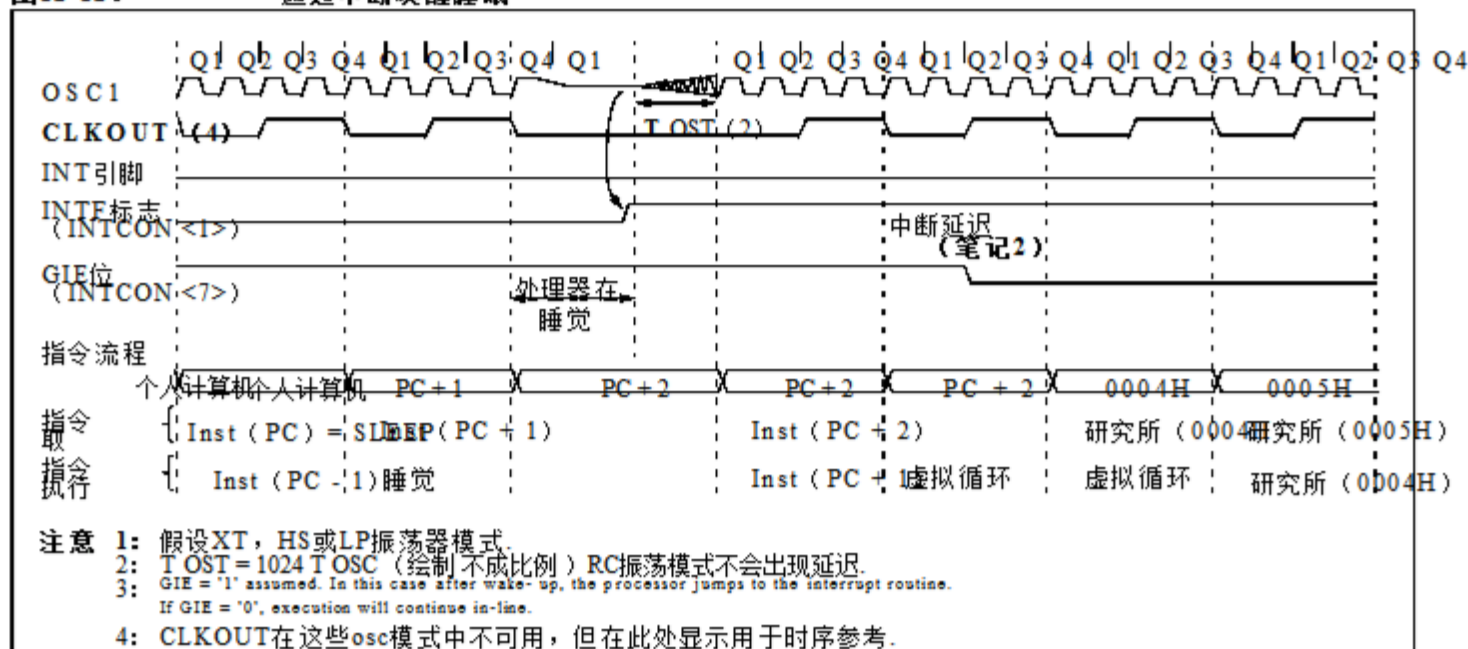
全局中断禁用时 (GIE清零) 和任何中断源都有其中断使能位并设置中断标志位，将发生以下情况之一：

- 如果中断发生在执行a之前
睡觉 指令，SLEEP指令将com-作为NOP完成。因此，WDT和WDT 后分频器不会被清零，TO位不会被置位，PD位不会被清零。
- 如果中断发生在执行期间或之后，
一个SLEEP指令，该设备将imme-从睡梦中醒来。睡觉指令将在完成之前完全执行醒来。因此，WDT和WDT 后分频器将被清零，TO位将被置位并且PD位将被清零。

即使在执行a之前检查了标志位睡觉 指令，标志位可能是可能的。在SLEEP指令完成之前变为置位状态。至确定是否执行了SLEEP指令，进行测试PD位。如果PD位置1，则为SLEEP指令作为NOP执行。

为确保WDT清零，CLRWDI指令应该在SLEEP指令之前执行。

图12-12: 通过中断唤醒睡眠



12.15 程序验证/代码保护

如果代码保护位没有被pro-
经过语法分析, 可以读取片上程序存储器
出于验证目的.

12.16 ID位置

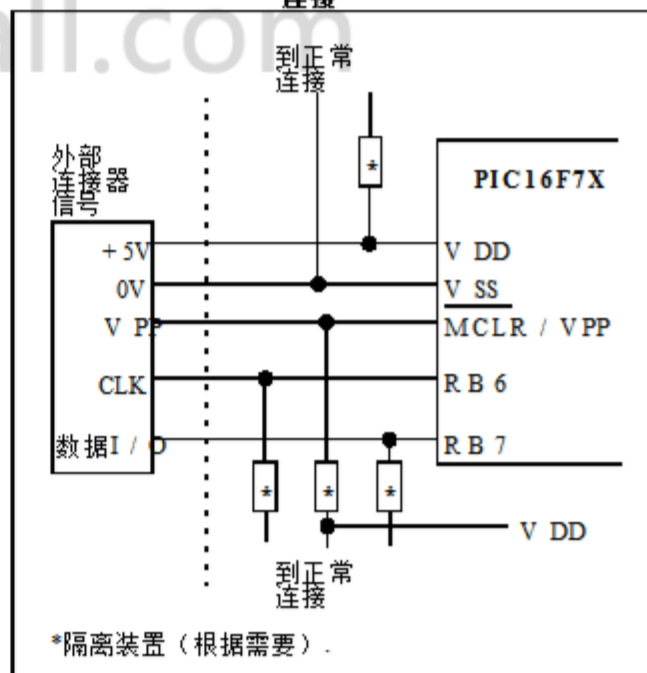
四个存储位置 (2000h - 2003h) 被指定
作为ID位置, 用户可以在其中存储校验和或
其他代码标识号码. 这些地点是
在正常执行期间不可访问,
能够在程序/验证期间写入和写入. 这是推荐,
只修改了ID的4个最低有效位
位置被使用.

12.17 在线串行编程

PIC16F7X 微控制器 能够是连续亲
在最终的应用电路中进行语法分析. 这是
简单的做, 用两条时钟和数据线和三条线
其他线路的权力, 地面和编程
电压 (例如, 参见图12-13). 这允许
客户制造未编程的电路板
设备, 然后对微控制器进行编程
在运送产品之前. 这也允许最多
最近的固件或自定义的固件将被pro-
程序性.

有关串行编程的一般信息, 请
请参考在线串行编程 (ICSP™)
指南 (DS30277). 有关编程的具体细节
PIC16F7X器件的命令和操作,
请参考最新版本的PIC16F7X
FLASH程序存储器编程规范
(DS30324).

图12-13: 典型的在线电路
串行编程
连接



笔记：



13.0 指令集摘要

PIC16指令集是高度正交的，并且是由三个基本类别组成：

- 面向字节的操作
- 位操作
- 文字和控制操作

每个PIC16指令都是一个14位的字，分成一个操作码，它指定指令类型和一个或更多的操作数，这些操作数进一步指定了操作指令。每个类别的格式如图13-1所示，而各种操作码表13-1总结了这些字段。

表13-2列出了可以识别的指令MPASM™汇编器。每个的完整描述指令也可在PICmicro™Mid-范围参考手册（DS33023）。

For byte-oriented instructions, 'f' represents a file register designator and 'd' represents a destination designator. 文件寄存器指定符指定哪个文件寄存器将被该指令使用。

目标指示符指定结果的位置 the operation is to be placed. If 'd' is zero, the result is placed in the W register. If 'd' is one, the result is placed in the file register designated by 'f'.

For bit-oriented instructions, 'b' represents a bit field designator, it selects the bit field to be operated on, while 'f' represents the address of the file in which the bit is located.

For literal and control operations, 'k' represents an 8-bit or 11-bit constant or text value.

一个指令周期由四个振荡器周期组成；对于4 MHz的振荡器频率，这给出了一个正常指令执行时间为1μs。所有说明都是在一个指令周期内执行，除非一个CON定里测试是真实的，或者程序计数器被改变作为指示的结果。当发生这种情况时，execution需要两个指令周期，第二个周期周期作为NOP执行。

注意： 保持向上兼容性
未来的PIC16F7X产品，请不要使用——
选项 和TRIS说明。

All instruction examples use the format '0xhh' to represent a hexadecimal number, where 'h' signifies a hexadecimal digit.

13.1 读 - 修改 - 写 营运

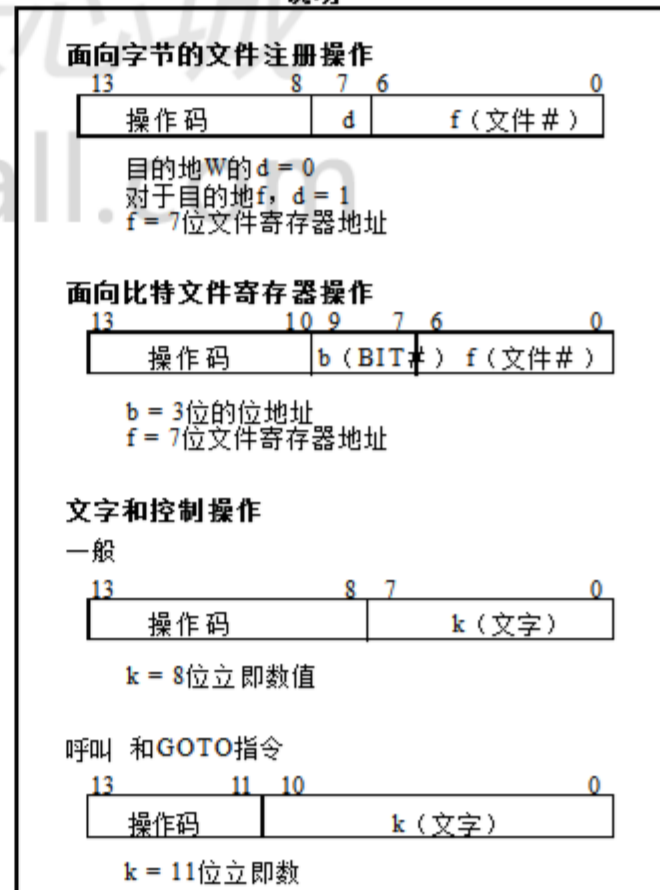
任何指定文件寄存器作为其一部分的指令该指令执行读 - 修改 - 写（RMW）操作。寄存器被读取，数据被修改，并根据指令存储结果，
tion, or the destination designator 'd'. A read operation 即使指令写入，也会在寄存器上执行到那个登记册。

例如，一个“clrf PORTB”指令将读取PORTB，清除所有数据位，然后写入结果回到PORTB。这个例子会让unin-结果表明设置RBIF标志的条件将针对配置为输入的引脚进行清零使用PORTB电平变化中断功能。

表13-1: 操作码字段 记述

领域	描述
F	寄存器文件地址（0x00至0x7F）
w^	工作寄存器（累加器）
b	8位文件寄存器中的位地址
k	文字字段，常里数据或标签
X	不在乎位置（= 0或1）。 汇编程序将生成x = 0的代码。 这是推荐使用的形式 与所有Microchip软件工具的兼容性。
d	目的地选择；d = 0：将结果存储在W中， d = 1：将结果存储在文件寄存器f中。 默认值是d = 1。
个人计算机	程序计数器
至	超时位
PD	掉电位

图13-1: 一般格式 说明



PIC16F7X

表13-2: PIC16F7X指令集

助记符， 操作数	描述	周期	14位操作码		状态 受影响	笔记
			最高位	最低位		
以字节为导向的文件注册操作						
ADDWF f, d	添加W和f	1	00	0111	DDFF FFFF	C, DC, Z1,2
ANDWF f, d	和W与f	1	00	0101	DDFF FFFF	ž 1,2
CLRF F	清除f	1	00	0001	1fff FFFF	ž 2
CLRW -	清除W	1	00	0001	0XX XXXXX	ž
COMF f, d	补充f	1	00	1001	DDFF FFFF	ž 1,2
DECF f, d	减少f	1	00	0011	DDFF FFFF	ž 1,2
DECFSZ f, d	递减f, 如果为0则跳过	1 (2)	00	1011	DDFF FFFF	1,2,3
INCF f, d	增量f	1	00	1010	DDFF FFFF	ž 1,2
INCFSZ f, d	递增f, 如果为0则跳过	1 (2)	00	1111	DDFF FFFF	1,2,3
IORWF f, d	包含或W与f	1	00	0100	DDFF FFFF	ž 1,2
MOVF f, d	移动f	1	00	1000	DDFF FFFF	ž 1,2
MOVWF F	将W移到f	1	00	0000	1fff FFFF	
NOP -	没有操作	1	00	0000	0xx0 0000	
RLF f, d	向左旋转f通过进位	1	00	1101	DDFF FFFF	C 1,2
RRF f, d	向右旋转f通过进位	1	00	1100	DDFF FFFF	C 1,2
SUBWF f, d	从f减去W	1	00	0010	DDFF FFFF	C, DC, Z1,2
SWAPF f, d	在f中交换小数点	1	00	1110	DDFF FFFF	1,2
XORWF f, d	与f独家或W	1	00	0110	DDFF FFFF	ž 1,2
面向位的文件寄存器操作						
BCF f, b	位清除f	1	01	00BB	BFFF FFFF	1,2
BSF f, b	位集f	1	01	01bb	BFFF FFFF	1,2
BTFSZ f, b	位测试f, 如果清除则跳过	1 (2)	01	10BB	BFFF FFFF	3
BTFSZ f, b	位测试f, 如果设置则跳过	1 (2)	01	11BB	BFFF FFFF	3
直接和控制操作						
ADDLW k	添加文字和W	1	11	111X	KKK KKKK	C, DC, Z
ANDLW k	与W字面意思一致	1	11	1001	KKK KKKK	ž
呼叫	调用子程序	2	10	0kkk	KKK KKKK	——
CLRWD T	清除看门狗定时器	1	00	0000	0110 0100	TO, PD
去	去寻址	2	10	1kkk	KKK KKKK	ž
IORLW k	包含或与W的文字	1	11	1000	KKK KKKK	ž
MOVLW k	将文字移至W	1	11	00XX	KKK KKKK	
RETFIE -	从中断返回	2	00	0000	0000 1001	
RETLW k	在W中返回文字	2	11	01XX	KKK KKKK	
返回	从子程序返回	2	00	0000	0000 1000	
睡觉	进入待机模式	1	00	0000	0110 0011	TO, PD
SUBLW k	从文字中减去W	1	11	110X	KKK KKKK	C, DC, Z
XORLW k	与W相异或	1	11	1010	KKK KKKK	ž

- 注意 1:** 当I/O寄存器根据其自身进行修改时(例如, MOVF PORTB, 1), 所使用的值将为该值在引脚上。例如, 如果配置为输入的引脚的数据锁存为“1”, 并且被外部驱动为低电平 device, the data will be written back with a '0'.
- 2:** 如果该指令在TMR0寄存器(以及适用的d = 1)上执行, 则预分频器将被清零分配给Timer0模块。
- 3:** 如果程序计数器(PC)被修改, 或者条件测试为真, 则该指令需要两个周期。第二个周期是作为NOP执行。

注意: 有关中档指令集的更多信息, 请参见PICmicro™中档MCU家庭参考手册(DS33023)。

13.2 指令说明

ADD LW 添加文字和W

句法: [标签] ADD LW k
 操作数: $0 \leq k \leq 255$
 操作: $(W) + k$
 受影响的状态: C, DC, Z
 描述: W寄存器的内容
 are added to the eight-bit literal 'k'
 结果放在W中
 寄存器。

ADD WF 添加W和f

句法: [标签] ADD WF 地址d
 操作数: $0 \leq f \leq 127$
 $d \in [0, 1]$
 操作: $(W) + (f)$ (目的地)
 受影响的状态: C, DC, Z
 描述: 添加W寄存器的内容
 with register 'f'. If 'd' is 0, the result
 is stored in the W register. If 'd' is
 1, 结果被存回
 register 'f'.

AND LW 和W一起立即

句法: [标签] AND LW k
 操作数: $0 \leq k \leq 255$
 操作: (根棒. (k) 的 (W)
 受影响的状态: Z
 描述: W寄存器的内容是
 与八位字面量相符
 'k'. The result is placed in the W
 寄存器。

AND WF 和W与f

句法: [标签] AND WF 地址d
 操作数: $0 \leq f \leq 127$
 $d \in [0, 1]$
 操作: (根棒. (F) $\rightarrow$ (目的地)
 受影响的状态: Z
 描述: W寄存器和寄存器
 'f'. If 'd' is 0, the result is stored in
 the W register. If 'd' is 1, the result
 is stored back in register 'f'.

BCF 位清除f

句法: [标签] BCF F, B
 操作数: $0 \leq f \leq 127$
 $0 \leq b \leq 7$
 操作: $0 \rightarrow (fb)$
 受影响的状态: 没有
 描述: Bit 'b' in register 'f' is cleared.

BSF 位集f

句法: BSF F, B
 操作数: $0 \leq f \leq 127$
 $0 \leq b \leq 7$
 操作: $1 \rightarrow (fb)$
 受影响的状态: 没有
 描述: Bit 'b' in register 'f' is set.

BTFSS 位测试f, 如果设置则跳过

句法: [标签] BTFSS f, b
 操作数: $0 \leq f \leq 127$
 $0 \leq b < 7$
 操作: 如果 $(f < b) = 1$, 则跳过
 受影响的状态: 没有
 描述: If bit 'b' in register 'f' is '0', the next
 指令被执行.
 If bit 'b' is '1', then the next instruc-
 废弃和NOP是
 执行, 而不是这个
 2T CY 指令.

BTFSC 位测试, 如果清除则跳过

句法: [标签] BTFSC f, b
 操作数: $0 \leq f \leq 127$
 $0 \leq b \leq 7$
 操作: 如果 $(f < b) = 0$, 则跳过
 受影响的状态: 没有
 描述: If bit 'b' in register 'f' is '1', the next
 指令被执行.
 If bit 'b', in register 'f', is '0', the
 下一条指令被丢弃, 并且
 一个NOP被执行, 而不是
 这是一个2T CY 指令.

呼叫	调用子程序
句法:	[标签] CALL k
操作数:	$0 \leq k \leq 2047$
操作:	$(PC) \rightarrow TOS,$ $k \rightarrow PC <10: 0>,$ $(PCLATH <4: 3> \rightarrow PC <12:11>$
受影响的状态:	没有
描述:	调用子程序.首先, 返回地址 (PC + 1) 被推入堆栈.十一位immedi-地址被加载到PC位中 <10: 0>. PC的高位从PCLATH加载. CALL是一个双周期指令.

CLRWD T	清除看门狗定时器
句法:	[标签] CLRWD T
操作数:	没有
操作:	$00H \rightarrow WDT$ $0 \rightarrow WDT$ 预分频器, $1 \rightarrow \overline{TO}$ $1 \rightarrow \overline{PD}$
受影响的状态:	$\overline{TO}, \overline{PD}$
描述:	CLRWD 指令重置看门狗定时器.它也重置了WDT的预分频器.状态位TO和PD被设置.

CLRF	清除 f
句法:	[标签] CLRF F
操作数:	$0 \leq f \leq 127$
操作:	$00H \rightarrow (f)$ $1 \rightarrow Z$
受影响的状态:	Z
描述:	The contents of register 'f' are cleared and the Z bit is set.

COMF	补充 f
句法:	[标签] COMF 地址 d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$\overline{(f)} \rightarrow (f)$ (目的地)
受影响的状态:	Z
描述:	The contents of register 'f' are complemented. If 'd' is 0, the result is stored in W. If 'd' is 1, the result is stored back in register 'f'.

CLR W	清除 W
句法:	[标签] CLRW
操作数:	没有
操作:	$00H \rightarrow (W)$ $1 \rightarrow Z$
受影响的状态:	Z
描述:	W寄存器被清除.零位 (Z) 已设置.

DECF	减少 f
句法:	[标签] DECF f, d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) - 1$ (目的地)
受影响的状态:	Z
描述:	Decrement register 'f'. If 'd' is 0, 结果存储在W中 register. If 'd' is 1, the result is stored back in register 'f'.

DECFSZ	递减f, 如果为0则跳过
句法:	[标签] DECFSZ f, d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) \leftarrow (f) - 1$ (目的地); 如果结果 = 0, 则跳过
受影响的状态:	没有
描述:	The contents of register 'f' are decremented. If 'd' is 0, the result is placed in the W register. If 'd' is 1, 结果放回 register 'f'. 如果结果是1, 则下一条指令执行. 如果结果为0, 然后执行NOP, 使其成为2T CY 指令.

INCFSZ	递增f, 如果为0则跳过
句法:	[标签] INCFSZ f, d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) \leftarrow (f) + 1$ (目的地); 如果结果 = 0, 则跳过
受影响的状态:	没有
描述:	The contents of register 'f' are incremented. If 'd' is 0, the result is placed in the W register. If 'd' is 1, 结果被放回 register 'f'. 如果结果是1, 则下一条指令执行. 如果结果为0, 一个NOP被执行, 而不是它是一个2T CY 指令.

去	无条件分支
句法:	[标签] GOTO k
操作数:	$0 \leq k \leq 2047$
操作:	$k \rightarrow PC <10: 0>$ $PCLATH <4: 3> \leftarrow PC <12:11>$
受影响的状态:	没有
描述:	去 是无条件的分支. 十一位立即值是 加载到PC位<10: 0>. 该 PC的高位被加载 $PCLATH <4: 3>$. GOTO是一款双面打印机, 循环指令.

IORLW	包含或字母W
句法:	[标签] IORLW k
操作数:	$0 \leq k \leq 255$
操作:	$(W) \leftarrow (W) \text{ OR } k$
受影响的状态:	Z
描述:	W寄存器的内容是 OR'ed with the eight-bit literal 'k'. 结果放在W中 寄存器.

INCF	增量f
句法:	[标签] INCF f, d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) \leftarrow (f) + 1$ (目的地)
受影响的状态:	Z
描述:	The contents of register 'f' are incremented. If 'd' is 0, the result is placed in the W register. If 'd' is 1, 结果放回 register 'f'.

IORWF	包含或W与f
句法:	[标签] IORWF 楼d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(W) \leftarrow (W) \text{ OR } (f)$ (目的地)
受影响的状态:	Z
描述:	包含或W寄存器 register 'f'. If 'd' is 0, the result is placed in the W register. If 'd' is 1, 结果被放回 register 'f'.

MOV F	移动 f
句法:	[标签] MOV F f, d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	(F) $\rightarrow$ (目的地)
受影响的状态:	Z
描述:	寄存器 f 的内容是 转移到目标依赖 根据 d 的状态. 如果 $d = 0$, 目的地是 W 寄存器. 如果 $d = 1$, 目的地是文件寄存器 f 本身. $d = 1$ 用于测试文件寄存器, 因为状态标志 Z 受到影响.

MOVLW	将文字移动到 W
句法:	[标签] MOVLW k
操作数:	$0 \leq k \leq 255$
操作:	$k \rightarrow (W)$
受影响的状态:	没有
描述:	The eight-bit literal 'k' is loaded 进入 W 寄存器. 不在乎 将组装为 0.

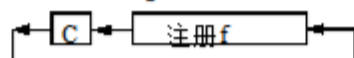
MOVWF	将 W 移到 f
句法:	[标签] MOVWF F
操作数:	$0 \leq f \leq 127$
操作:	(W) $\rightarrow$ (f)
受影响的状态:	没有
描述:	将数据从 W 寄存器移到 register 'f'.

NOP	没有操作
句法:	[标签] NOP
操作数:	没有
操作:	没有操作
受影响的状态:	没有
描述:	没有操作.

RET FIE	从中断返回
句法:	[标签] RET FIE
操作数:	没有
操作:	$TO S \rightarrow PC$, $1 \rightarrow GIE$
受影响的状态:	没有

RETLW	在 W 中以文字返回
句法:	[标签] RETLW k
操作数:	$0 \leq k \leq 255$
操作:	$k \rightarrow (W)$; $TO S \rightarrow PC$
受影响的状态:	没有
描述:	W 寄存器加载了 eight-bit literal 'k'. The program 计数器从顶部加载 堆栈 (返回地址). 这是一个双周期指令.

RLF	向左旋转f通过进位
句法:	[标签] RLF 寄存器d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	见下面的描述
受影响的状态:	C
描述:	The contents of register 'f' are rotated through Carry向左走一点 Flag. If 'd' is 0, the result is placed in the W register. If 'd' is 1, the result is stored back in register 'f'.

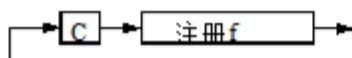


睡觉	
句法:	SLEEP
操作数:	没有
操作:	$00H \rightarrow WDT$, $0 \rightarrow WDT$ 预分频器, $1 \rightarrow \overline{TO}$, $0 \rightarrow \overline{PD}$
受影响的状态:	$\overline{TO}$, $\overline{PD}$
描述:	掉电状态位PD为清除. 超时状态位TO已设置. 看门狗定时器及其功能预分频器被清除. 处理器进入睡眠状态. 振荡器停止的模式.

返回	从子程序返回
句法:	[标签] 返回
操作数:	没有
操作:	$TOS \rightarrow PC$
受影响的状态:	没有
描述:	从子程序返回. 堆栈是POP和堆栈的顶部(TOS)加载到程序中计数器. 这是一个双循环指令.

SUBLW	从文字中减去W.
句法:	[标签] SUBLW k
操作数:	$0 \leq k \leq 255$
操作:	$k - (W) \rightarrow (W)$
受影响的状态:	C, DC, Z
描述:	W寄存器被减去(2补充方法) eight-bit literal 'k'. The result is 放在W寄存器中.

RRF	向右旋转f通过进位
句法:	[标签] RRF f, d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	见下面的描述
受影响的状态:	C
描述:	The contents of register 'f' are 向右旋转一点 the Carry Flag. If 'd' is 0, the result is placed in the W register. If 'd' is 1, 结果放回 register 'f'.



SUBWF	从f减去W
句法:	[标签] SUBWF f, d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) - (W) \rightarrow \text{目的地}$
受影响的状态:	C, DC, Z
描述:	减法(2的补码法) W register from register 'f'. If 'd' is 0, 结果存储在W中 register. If 'd' is 1, the result is stored back in register 'f'.

SWAPF 在f中交换半字节

句法: [标签] SWAPF f, d
操作数: $0 \leq f \leq 127$
 $d \in [0, 1]$
操作: $(F < 3: 0 \rangle \leftrightarrow \text{目标} < 7: 4 \rangle)$,
 $(F < 7: 4 \rangle \leftrightarrow \text{目标} < 3: 0 \rangle)$
受影响的状态: 没有
描述: 上半部分和下半部分
register 'f' are exchanged. If 'd' is
0, 结果放在W中
register. If 'd' is 1, the result is
placed in register 'f'.

XORWF 与f独家或W

句法: [标签] XORWF 寄存器d
操作数: $0 \leq f \leq 127$
 $d \in [0, 1]$
操作: $(W) \text{ .XOR. } \text{寄存器} < f \rangle \text{ (目的地)}$
受影响的状态: Z
描述: 独家OR的内容
W register with register 'f'. If 'd' is
0, 结果存储在W中
register. If 'd' is 1, the result is
stored back in register 'f'.

XORLW 与W相异或

句法: [标签] XORLW k
操作数: $0 \leq k \leq 255$
操作: $(W) \text{ .XOR. } \text{字} < k \rangle$
受影响的状态: Z
描述: W寄存器的内容
与8位XOR
literal 'k'. The result is placed in
W寄存器.

www.wxmall.com

14.0 开发支持

PICmicro® 单片机支持a

全套的硬件和软件开发工具：

- 集成开发环境
 - MPLAB®IDE 软件
- 汇编器/编译器/链接器
 - MPASM™汇编器
 - MPLAB C17和MPLAB C18 C编译器
 - MPLINK™目标链接器/
 - MPLIB™对象库管理器
- 模拟器
 - MPLAB SIM软件模拟器
- 仿真器
 - MPLAB ICE 2000在线仿真器
 - ICEPIC™在线仿真器
- 在线调试器
 - MPLAB ICD
- 设备程序员
 - PRO MATE®II 通用器件编程器
 - PICSTART®Plus 入门级开发程序员
- 低成本演示板
 - PICDEM™1演示板
 - PICDEM™2演示板
 - PICDEM™3演示板
 - PICDEM™17演示板
 - KEEL OQ®演示板

14.1 MPLAB集成开发环境软件

MPLAB IDE软件带来了轻松的软件以前在8位微控制器中看不到发展，troller市场。MPLAB IDE是基于Windows® 的应用程序包含：

- 调试工具的界面
 - 模拟器
 - 程序员（另售）
 - 仿真器（另售）
 - 在线调试器（单独销售）
- 全功能的编辑器
- 项目经理
- 可自定义的工具栏和键映射
- 状态栏
- 网上帮助

MPLAB IDE允许您：

- Edit your source files (either assembly or 'C')
- 一键式组装（或编译）并下载到PICmicro仿真器和仿真器工具（auto-matically更新所有项目信息）
- 调试使用：
 - 源文件
 - 绝对上市文件
 - 机器码

能够使用MPLAB IDE进行多种调试工具使用户能够轻松地低成本效益转换有效的模拟器与全功能模拟器配合使用最少的再培训。

14.2 MPASM汇编程序

MPASM汇编程序是一个全功能的通用程序所有PICmicro MCU的宏汇编器。

MPASM汇编器有一个命令行界面和一个Windows外壳。它可以作为独立使用应用程序在Windows 3.x或更高版本的系统上，或它可以通过MPLAB IDE使用。MPASM汇编器为MPLINK生成可重定位的对象文件目标链接器，英特尔®标准HEX文件，MAP文件详细的内存使用和符号参考，包含源代码行并生成的lute LST文件机器代码和COD文件进行调试。

MPASM汇编器功能包括：

- 集成到MPLAB IDE项目中。
- 用户定义的宏来简化装配码。
- 多用途来源的条件组装文件。
- 指令，允许完全控制装配过程。

14.3 MPLAB C17和MPLAB C18 C编译器

MPLAB C17和MPLAB C18代码开发系统是完成ANSI 'C' 编译器对于Microchip的PIC17CXXX和PIC18CXXX系列微控制器，分别。这些编译器提供强大的集成能力和易用性不是与其他编译器一起发现。

为了简化源代码级调试，编译器pro-提供符合信息的符号信息MPLAB IDE内存显示。

14.4 MPLINK对象链接器/ MPLIB对象库管理器

MPLINK对象链接器结合了可重定位由MPASM汇编程序创建的对象和MPLAB C17和MPLAB C18 C编译器.它也可以链接来自预编译库的可重定位对象,使用链接器脚本中的指令.

MPLIB目标图书馆员是图书管理员,编译后的代码将与MPLINK对象一起使用连接.从库中调用例程时,另一个源文件,只包含那些模块例程将与应用程序链接.这允许大型图书馆在许多不同的领域得到有效利用应用. MPLIB对象库管理器管理创建和修改库文件.

MPLINK对象链接器功能包括:

- 与MPASM汇编器和MPLAB集成C17和MPLAB C18 C编译器.
- 允许将所有内存区域定义为区域,提供链接时间的灵活性.

MPLIB对象库管理器功能包括:

- 更容易链接,因为单个库可以包括而不是许多较小的文件.
- 通过分组帮助保持代码可维护性,相关模块一起.
- 允许创建库和模块添加,列出,替换,删除或提取.

14.5 MPLAB SIM软件模拟器

MPLAB SIM软件模拟器允许代码开发,在PC托管的环境中通过模拟的方式进行选择PICmicro系列微控制器上的指令水平.在任何给定的指令上,数据区都可以审查或修改和刺激可以应用于一个文件或用户定义的按键,到任何一个引脚.该执行可以单步执行,执行直到中断或跟踪模式.

MPLAB SIM软件模拟器完全支持符号调试 - 使用MPLAB C17和MPLAB C18 C compilers和MPASM汇编程序.软件模拟器提供了开发和调试代码之外的灵活性实验室环境,项目软件开发工具.

14.6 MPLAB ICE高性能 通用在线仿真器 MPLAB IDE

MPLAB ICE通用在线仿真器的设计目的在于实现为产品开发工程师提供一个完整的用于PICmicro的微控制器设计工具.微控制器(MCU)软件控制MPLAB ICE在线仿真器由提供MPLAB集成开发环境(IDE),它允许编辑,建立,下载和来源从单个环境进行调试.

MPLAB ICE 2000是一款全功能的仿真器系统,具有增强的跟踪,触发和数据监测功能特征.可互换的处理器模块允许系统可轻松重新配置,ent处理器.该通用架构MPLAB ICE在线仿真器允许扩展支持新的PICmicro单片机.

MPLAB ICE在线仿真器系统已经完成设计为实时仿真系统,具有先进的功能,通常发现更多昂贵的开发工具. PC平台和Microsoft®Windows 环境选择最佳,使这些功能可供最终用户使用.

14.7 ICEPIC在线仿真器

ICEPIC低成本的在线仿真器是一种解决方案.对于Microchip Technology PIC16C5X, PIC16C6X, PIC16C7X和PIC16CXXX系列8位One-time可编程(OTP)微控制器. modular系统可以支持不同的PIC16C5X子集或PIC16CXXX产品通过使用inter-changeable的个性模块或女儿板.仿真器可以在没有目标的情况下仿真应用电路存在.

14.8 MPLAB ICD在线调试器

Microchip的在线调试器MPLAB ICD是一款功率在线调试器，有效的，低成本的运行时开发工具。这个工具是基于FLASH PICmicro MCU，可以使用为这个和其他PICmicro微控制器开发。MPLAB ICD利用在线调试功能，内置在FLASH设备中的功能。此功能沿着通过Microchip在线串行编程TM原型-col，提供经济高效的在线闪存调试来自MPLAB的图形用户界面集成开发环境。这使得一个设计师通过监视来开发和调试源代码，变量，单步和设置断点。全速运行可以实时测试硬件，时间。

14.9 PRO MATE II通用设备程序员

PRO MATE II通用设备编程器是一个功能全面的程序员，能够在中运行独立模式以及PC托管模式。该PRO MATE II器件编程器符合CE标准。

PRO MATE II设备编程器具有程序控制功能，mable VDD和VPP供应，允许它进行验证以VDDmin和VDDmax为单位编程的存储器，用于max-失去可靠性。它有一个液晶显示器的说明和错误消息，输入命令的键和a模块化可拆卸插座组件，支持各种包类型。在独立模式下，PRO MATE II设备程序员可以读取，验证或编程PICmicro器件。它也可以在此设置代码保护模式。

14.10 PICSTART Plus入门级开发程序员

PICSTART Plus开发编程器是一个易于使用，低成本的原型程序员。它连接通过COM(RS-232)端口连接到PC。MPLAB集成开发环境软件使用程序员简单高效。

PICSTART Plus开发编程器提供支持，将所有PICmicro器件连接到最多40个引脚。较大的针计数设备，这样如该PIC16C92X和PIC17C76X可能支持一个适配器插座。PICSTART Plus开发程序员是CE兼容。

14.11 PICDEM 1低成本PICmicro示范委员会

PICDEM 1演示板是一块简单的电路板。这证明了其中几个的功能。Microchip的微控制器。微控制器支持，移植的有：PIC16C5X(PIC16C54至PIC16C58A)，PIC16C61，PIC16C62X，PIC16C71，PIC16C8X，PIC17C42，PIC17C43和PIC17C44。所有必要的包含硬件和软件以运行基本演示程序。用户可以编写样本microcon-提供PICDEM 1演示的提供者PRO MATE II设备编程器上的板，或者PICSTART Plus开发编程器，并且很容易测试固件。用户也可以连接PICDEM 1演示板连接到MPLAB ICE in-电路仿真器并将固件下载到emu-lator进行测试。原型区域可用于用户建立一些额外的硬件并连接它到微控制器插座。一些功能包括一个RS-232接口，一个电位器，相关的模拟输入，按钮开关和八个连接到PORTB的LED。

14.12 PICDEM 2低成本PIC16CXX示范委员会

PICDEM 2演示板是一个简单的demonstration板。那支持该PIC16C62，PIC16C64，PIC16C65，PIC16C73和PIC16C74微控制器。所有必要的硬件和软件，包含的软件运行基本的演示程序，壳。该用户能够程序该样品随PICDEM 2提供的微控制器demon-在PRO MATE II设备程序员上的硬化板，或PICSTART Plus开发程序员，以及轻松测试固件。MPLAB ICE在线仿真-tor也可以与PICDEM 2演示一起使用板来测试固件。一个原型区域一直是pro-提供给用户添加额外的硬件和将其连接到微控制器插座。一些这些功能包括一个RS-232接口，按钮开关，一个用于模拟模拟输入的电位器，a串行EEPROM来演示I2CTM总线的用法并分开连接到LCD的标题模块和小键盘。

14.13 PICDEM 3低成本PIC16CXXX 示范委员会

PICDEM 3演示板是一个简单的dem-支持PIC16C923和PLCC封装中的PIC16C924.它也将支持未来的44引脚PLCC微控制器与LCD Module.所有必要的硬件和软件都是包括运行基本的演示程序.该用户可以编程示例微控制器pro-在PICDEM 3演示板上进行了演示PRO MATE II器件编程器或PICSTART Plus具有适配器套接字的开发程序员,以及轻松测试固件.MPLAB ICE在线仿真-tor也可以与PICDEM 3演示一起使用板来测试固件.一个原型区域一直是pro-提供给用户添加硬件并连接它到微控制器插座.一些功能包括一个RS-232接口,按钮开关,a模拟输入电位器,热敏电阻和单独的标题连接到外部LCD模块和一个键盘.也提供了PICDEM 3演示板是一块液晶面板,具有4个公共区域和12个区段,可以显示-时间,温度和星期几.该PICDEM 3演示板提供了额外的功能RS-232接口和Windows软件进行显示PC上的解复用LCD信号.一个简单的序列界面允许用户构建硬件用于LCD信号的解复用器.

14.14 PICDEM 17演示板

PICDEM 17演示板是一个评估演示了几种功能的主板微芯片 微控制器, 包含 PIC17C752, PIC17C756A, PIC17C762和PIC17C766.所有必需品 - 包含sary硬件以运行基本演示程序, 它们在3.5英寸的磁盘上提供.编程的包括样本, 用户可以删除它使用其他示例程序对其进行编程PRO MATE II设备编程器或PICSTART Plus开发程序员, 并且易于调试和测试示例代码.另外, PICDEM 17 dem-目录板支持程序的下载并在板上执行外部FLASH存储器.PICDEM 17演示板也可用使用MPLAB ICE在线仿真器或者PICMASTER仿真器和所有示例程序可以使用任一仿真器运行和修改.加成-盟友, 一个慷慨的原型区域可供用户使用硬件.

14.15 KEEL OQ 评估和评估 编程工具

KEELOQ 评估和编程工具支持Microchip的HCS安全数据产品. HCS eval-教学套件包括一个LCD显示器以显示变化码, 用于解码传输的解码器, 编程接口到程序测试发送器.

表14-1: MICROCHIP开发工具

Software Tools	PIC12CXX	PIC1400	PIC16C5X	PIC16C6X	PIC16CXX	PIC16F52X	PIC16C7X	PIC16C7XX	PIC16C8X	PIC16F8XX	PIC16C9XX	PIC17C4X	PIC17C7XX	PIC18CXX2	PIC18FXX	24CXX/ 25CXX/ 93CXX	HCSXX	MCRFXX	MCP2510
MPLAB® Integrated Development Environment	6																		
MPLAB® C17 C Compiler		6																	
MPLAB® C18 C Compiler																			
MPASM™ Assembler/ MPLINK™ Object Linker	6	6	6	6	6	**	6	6	6	6	6	6	6	6	6	6	6	6	6
MPLAB® ICE In-Circuit Emulator	6	6	6	6	6	6	6	6	6	6	6	6	6	6	6	6	6	6	6
ICEPIC™ In-Circuit Emulator	6		6	6	6		6	6	6	6	6	6	6	6	6	6	6	6	6
MPLAB® ICD In-Circuit Debugger				6	6		6	6	6	6	6	6	6	6	6	6	6	6	6
PICSTART® Plus Entry Level Development Programmer	6	6	6	6	6	**	6	6	6	6	6	6	6	6	6	6	6	6	6
PRO MATE® II Universal Device Programmer	6	6	6	6	6	**	6	6	6	6	6	6	6	6	6	6	6	6	6
PICDEM™ 1 Demonstration Board			6		6		6	6	6	6		6				6			
PICDEM™ 2 Demonstration Board				6	6		6	6	6	6				6					
PICDEM™ 3 Demonstration Board											6								
PICDEM™ 14A Demonstration Board		6																	
PICDEM™ 17 Demonstration Board													6						
KEELOD® Evaluation Kit																	6		
KEELOD® Transponder Kit																	6		
microID™ Programmer's Kit																	6		
125 kHz microID™ Developer's Kit																		6	
125 kHz Anticollision microID™ Developer's Kit																		6	
13.56 MHz Anticollision microID™ Developer's Kit																		6	
MCP2510 CAN Developer's Kit																		6	6

* Contact the Microchip Technology Inc. web site at www.microchip.com for information on how to use the MPLAB® ICD In-Circuit Debugger (DV184001) with PIC18C82, 83, 84, 85, 72, 73, 74, 76, 77.

** Contact Microchip Technology Inc. for availability data.

† Development tool is available on select devices.

笔记：



15.0 电气特性

绝对最大额定值†

偏压下的环境温度	-55至+ 125°C
储存温度	-65°C至+ 150°C
任何引脚上相对于V _{SS} 的电压 (除V _{DD} , MCLR和RA4外)	-0.3V至 (V _{DD} + 0.3V)
V _{DD} 相对于V _{SS} 的电压	-0.3至+ 6.5V
MCLR上的电压相对于V _{SS} (注2)	0至+ 13.5V
RA4上的V _{SS} 电压	0至+ 12V
总功耗 (注1)	1.0W
V _{SS} 引脚上的最大电流	300 mA
进入V _{DD} 引脚的最大电流	250毫安
输入钳位电流, I _{IK} (V _I < 0或V _I > V _{DD})	±20 mA
输出钳位电流I _{OK} (V _O < 0或V _O > V _{DD})	±20 mA
任何I / O引脚吸收的最大输出电流	25 mA
任何I / O引脚产生的最大输出电流	25 mA
由PORTA, PORTB和PORTE (合并) 产生的最大电流 (注3)	200 mA
由PORTA, PORTB和PORTE (合并) 产生的最大电流 (注3)	200 mA
PORTC和PORTD沉没的最大电流 (合并) (注3)	200 mA
PORTC和PORTD采购的最大电流 (合并) (注3)	200 mA

注1: 功耗计算如下: $P_{dis} = V_{DD} \times \{I_{DD} - \Sigma I_{OH}\} + \Sigma \{(V_{DD} - V_{OH}) \times I_{OH}\} + \Sigma (V_{OI} \times I_{OL})$

2: MCLR引脚上的电压尖峰可能会导致闭锁. 一个大于1 k的串联电阻应该使用Ω
将MCLR拉至V_{DD}, 而不是直接将引脚连接至V_{DD}.

3: PORTD和PORTE未在PIC16F73 / 76器件上实现.

†注意: 强调高于“绝对最大额定值”列出的可能会导致永久性损坏设备. 这是一个压力额定值和设备在这些或任何其他条件以上的功能操作. 在本说明书的操作清单中指定的内容并不是暗示的. 暴露于最大额定条件下延长期限可能会影响设备的可靠性.

PIC16F7X

图15-1: PIC16F7X电压频率图

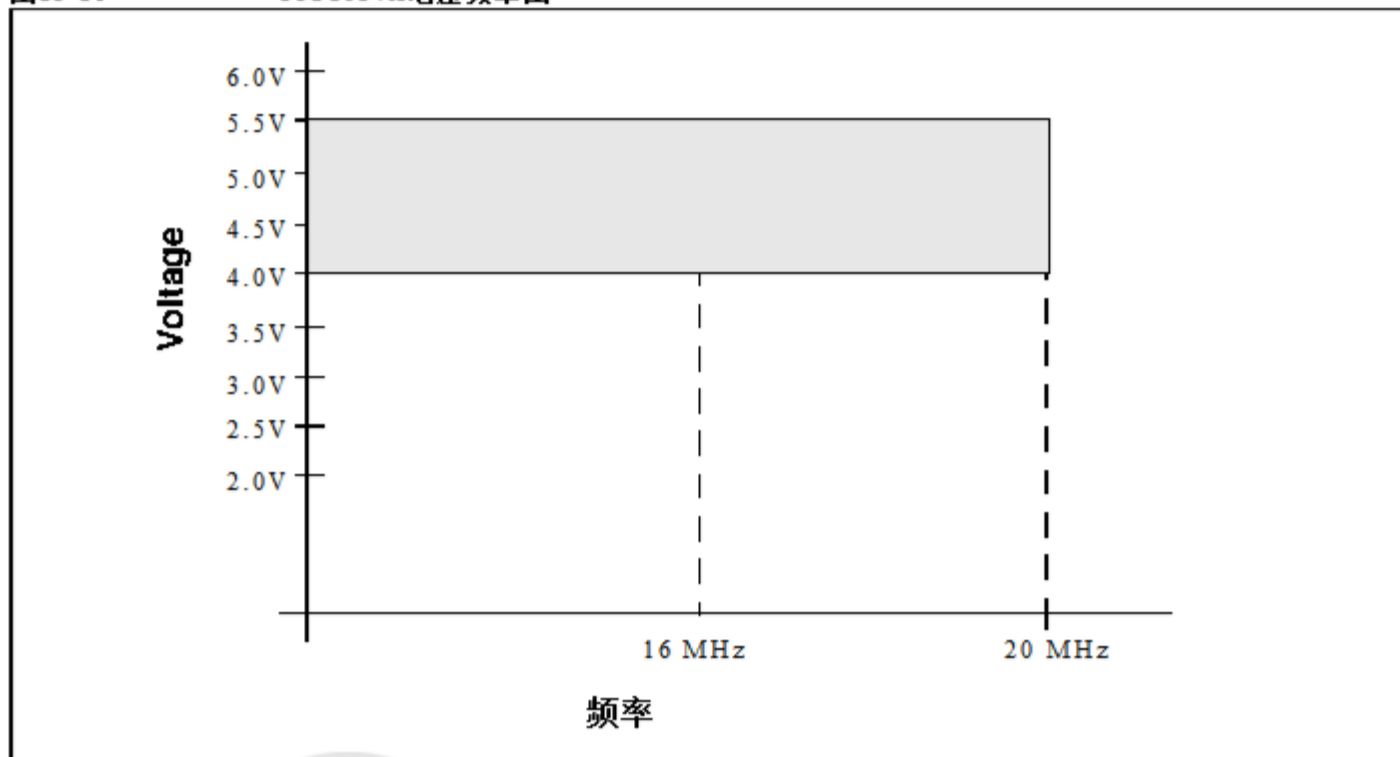
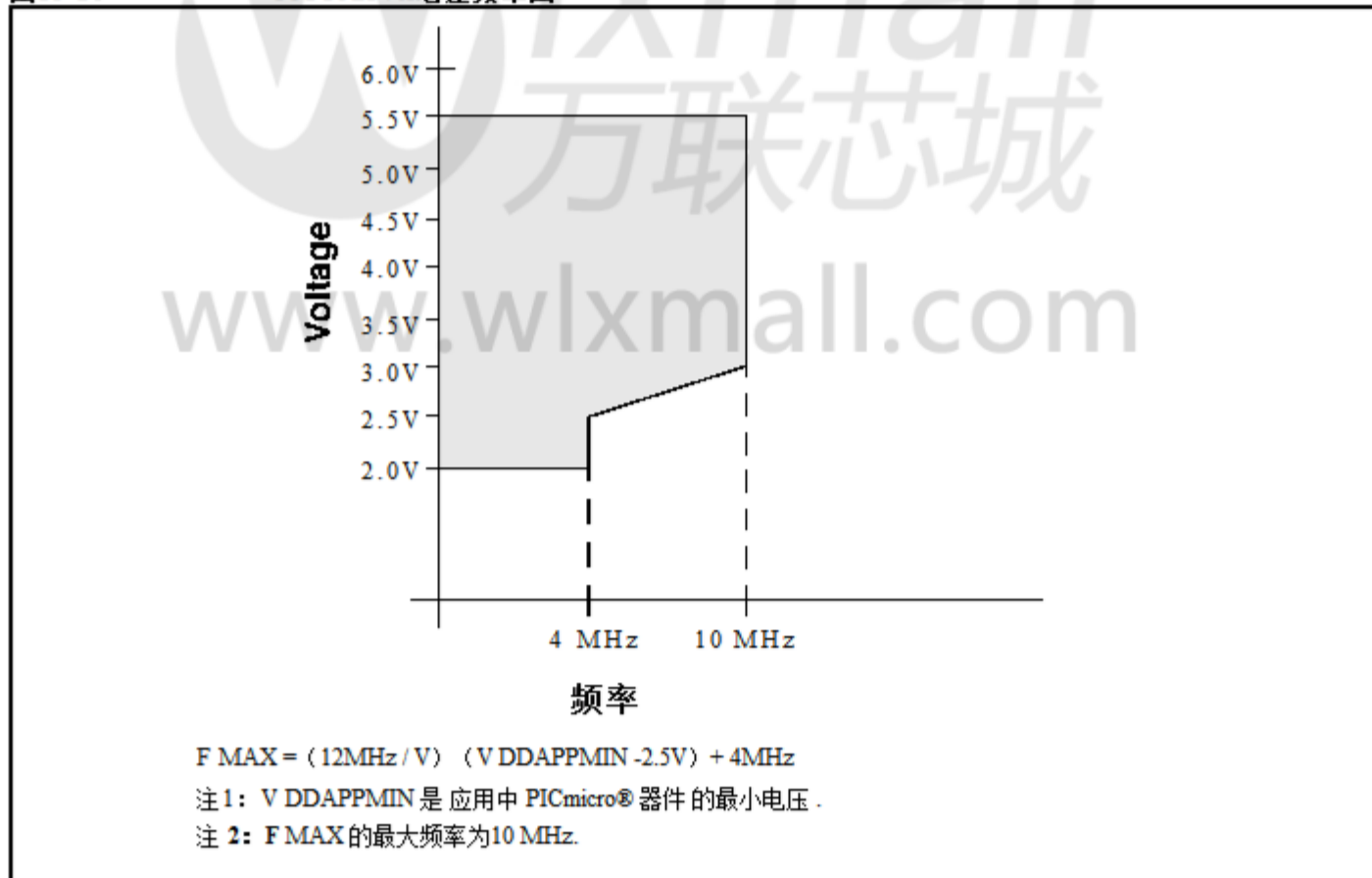


图15-2: PIC16LF7X电压频率图



15.1 直流特性：PIC16F73 / 74/76/77（工业，扩展）

PIC16LF73 / 74/76/77（工业）

PIC16LF73 / 74 /77分之76 (产业)			标准操作条件（除非另有说明） 工作温度-40°C工业用≤T A≤+ 85°C				
PIC16F73 / 74 /77分之76 (工业，扩展)			标准操作条件（除非另有说明） 工作温度-40°C工业用≤T A≤+ 85°C -40°C 延长时≤T A≤+ 125°C				
帕拉姆 没有	符号	特性	敏	Typ†	最大单位	条件	
D001	V DD	电源电压					
		PIC16LF7X	2.5	-	5.5	V	A / D使用中，-40°C至+ 85°C
			2.2	-	5.5	V	A / D在使用中，0°C至+ 85°C
			2.0	-	5.5	V	A / D未使用，-40°C至+ 85°C
D001		PIC16F7X	4	-	5.5	V	所有配置
D001A			V BOR *	-	5.5	V	启用BOR（注7）
D002 *	V DR	RAM数据保留 电压（注1）	- 1.5		-	V	
D003	V POR	V DD 启动电压至 确保内部开机 重置信号	- V SS		-	V	有关详细信息，请参见“开机重置”部分
D004 *	SV DD	V DD 上升率以确保 内部上电复位 信号	0.05	-	-	V / ms	有关详细信息，请参见“上电复位”一节
D005	V BOR	欠压复位电压	3.65	4	4.35	V	启用配置字中的BODEN位

图例：行的阴影是为了协助表格的可读性。

* 这些参数是特征值，但未经过测试。

† 除非另有说明，否则“典型值”栏中的数据均为5V，25°C。这些参数用于设计指导
只有和没有测试。

注1：这是在 不丢失RAM数据的情况下可以降低 V DD 的限制。

2：电源电流主要是工作电压和频率的函数。其他因素，例如I / O引脚
加载和切换速率，振荡器类型，内部代码执行模式和温度也都有
影响当前的消费。

主动运行模式下所有I DD 测量的测试条件为：

OSC1 = 外部方波，从轨到轨；所有I / O引脚三态，拉至V DD

MCLR = VDD；根据指定启用/禁用WDT。

3：休眠模式下的掉电电流不依赖于振荡器类型。掉电电流是
在SLEEP模式下进行测量，所有I / O引脚均处于高阻状态，并连接至V DD 和V SS。

4：对于RC osc配置，不包括通过R EXT 的电流。通过电阻的电流可以估算出来，
按公式 $I_r = V_{DD} / 2R_{EXT}$ (mA) 配合，R EXT 以kOhm为单位。

5：Timer1振荡器（启用时）增加约20 μA 到规格。该值来自character-
仅供设计参考。这没有经过测试。

6： Δ 电流是该外设使能时所消耗的额外电流。这个电流应该是
添加到基本I DD 或IPD 测量中。

7：当BOR使能时，器件将正常工作，直到达到V BOR 电压跳变点。

15.1 直流特性：PIC16F73 / 74/76/77（工业，扩展）

PIC16LF73 / 74/76/77（工业）（续）

PIC16LF73 / 74 / 77分之76 (产业)		标准操作条件（除非另有说明） 工作温度-40°C 工业用≤T A≤+ 85°C				
PIC16F73 / 74 / 77分之76 (工业，扩展)		标准操作条件（除非另有说明） 工作温度-40°C 工业用≤T A≤+ 85°C -40°C 延长时≤T A≤+ 125°C				
帕拉姆 没有	符号	特性	敏	Typ†	最大单位	条件
D010 D010A D010 D013	我 DD	电源电流（注2，5）				
		PIC16LF7X	-	0.4	2.0	嘛 XT, RC osc配置 F OSC = 4 MHz, V DD = 3.0V (注4)
			-	20	48	μA LP osc配置 F OSC = 32 kHz, V DD = 3.0V, 禁用WDT
		PIC16F7X	-	0.9	4	嘛 XT, RC osc配置 F OSC = 4 MHz, V DD = 5.5V (注4)
D015 *	ΔIBOR	掉电	-	25	200	μA使能 BOR, V DD = 5.0V
		复位电流（注6）				
D020 D021 D020 D021 D021A D023 *	我 PD	掉电电流（注3，5）				
		PIC16LF7X	-	2.0	三十	μA V DD = 3.0V, WDT使能, -40 °C至+ 85°C
			-	0.1	五	μA V DD = 3.0V, 禁用WDT, -40 °C至+ 85°C
		PIC16F7X	-	5	42	μA V DD = 4.0V, WDT使能, -40 °C至+ 85°C
			-	0.1	19	μA V DD = 4.0V, 禁用WDT, -40 °C至+ 85°C
			-	10.5	57	μA V DD = 4.0V, WDT使能, -40 °C至+ 125°C
			-	1.5	42	μA V DD = 4.0V, 禁用WDT, -40 °C至+ 125°C
D023 *	ΔIBOR	掉电	-	25	200	μA使能 BOR, V DD = 5.0V
		复位电流（注6）				

图例：行的阴影是为了协助表格的可读性。

* 这些参数是特征值，但未经过测试。

† 除非另有说明，否则“典型值”栏中的数据均为5V，25°C。这些参数用于设计指导
只有和没有测试。

注1：这是在 不丢失RAM数据的情况下可以降低 V DD的限制。

2：电源电流主要是工作电压和频率的函数。其他因素，例如I / O引脚
加载和切换速率，振荡器类型，内部代码执行模式和温度也都有
影响当前的消费。

主动运行模式下所有I DD 测量的测试条件为：

OSC1 =外部方波，从轨到轨；所有I / O引脚三态，拉至V DD

MCLR = V DD；根据指定启用/禁用WDT。

3：休眠模式下的掉电电流不依赖于振荡器类型。掉电电流是

在SLEEP模式下进行测量，所有I / O引脚均处于高阻状态，并连接至V DD和V SS。

4：对于RC osc配置，不包括通过R EXT的电流。通过电阻的电流可以估算出来，

按公式 $I_r = V_{DD} / 2R_{EXT}$ (mA) 配合，R EXT 以kOhm为单位。

5：Timer1振荡器（启用时）增加约20

μA到规格。该值来自character-

仅供设计参考。这没有经过测试。

6：Δ电流是该外设使能时所消耗的额外电流。这个电流应该是

添加到基本I DD 或I PD 测量中。

7：当BOR使能时，器件将正常工作，直到达到V BOR电压跳变点。

15.2 直流特性: PIC16F73 / 74/76/77 (工业, 扩展) PIC16LF73 / 74/76/77 (工业)

直流特性		标准操作条件 (除非另有说明)				
		工作温度 -40°C 工业用 $\leq T_A \leq +85^\circ\text{C}$ -40°C 延长时 $\leq T_A \leq +125^\circ\text{C}$				
		工作电压 V_{DD} 范围如DC规范中所述, 第15.1节.				
帕拉姆没有.	符号	特性	敏	典型值†	马克斯单位	条件
D030 D030A D031 D032 D033	V _{IL}	输入低电压				
		I/O端口:				
		与TTL缓冲区	V _{SS}	-	0.15 V _{DD}	V 对于整个V _{DD} 范围
			V _{SS}	-	0.8 V	V 4.5 V $\leq V_{DD} \leq 5.5$ V
		带施密特触发缓冲器	V _{SS}	-	0.2 V _{DD}	V
		MCLR, OSC1 (在RC模式下)	V _{SS}	-	0.2 V _{DD}	V (注1)
D040 D040A D041 D042 D042A D043	V _{IH}	输入高电压				
		I/O端口:				
		与TTL缓冲区	2.0	-	V _{DD}	V 4.5 V $\leq V_{DD} \leq 5.5$ V
			0.25 V _{DD}	-	V _{DD}	V 对于整个V _{DD} 范围
		+ 0.8 V				
		带施密特触发缓冲器	0.8 V _{DD}	-	V _{DD}	V 对于整个V _{DD} 范围
D041 D042 D042A D043		MCLR	0.8 V _{DD}	-	V _{DD}	V
		OSC1 (在XT和LP模式下)	1.6 V	-	V _{DD}	V
		OSC1 (HS模式)	0.7 V _{DD}	-	V _{DD}	V
		OSC1 (在RC模式下)	0.9 V _{DD}	-	V _{DD}	V (注1)
D070	I _{PURB}	PORTB弱上拉电流	50	250	400	μA V _{DD} = 5V, V _{PIN} = V _{SS}
D060 D061 D063	I _{IL}	输入漏电流 (注2, 3)				
		I/O端口	-		± 1	μA V _{SS} $\leq V_{PIN} \leq V_{DD}$, 引脚在高阻抗
		MCLR, RA4 / T0CKI	-		± 5	μA V _{SS} $\leq V_{PIN} \leq V_{DD}$
		OSC1	-		± 5	μA V _{SS} $\leq V_{PIN} \leq V_{DD}$, XT, HS和LP osc配置

* 这些参数是特征值, 但未经过测试.

† 除非另有说明, 否则“典型值”栏中的数据均为5V, 25°C. 这些参数用于设计指导只有和没有测试.

注1: 在RC振荡器配置中, OSC1 / CLKIN引脚是施密特触发器输入. 这是不建议的在RC模式下使用外部时钟驱动PIC16F7X.

2: MCLR引脚上的泄漏电流强烈依赖于施加的电压电平. 指定的级别代表正常的操作条件. 可以在不同的输入电压下测量更高的泄漏电流.

3: 负电流定义为由引脚产生的电流.

PIC16F7X

15.2 直流特性:

PIC16F73 / 74/76/77 (工业, 扩展)
PIC16LF73 / 74/76/77 (工业) (续)

直流特性		标准操作条件 (除非另有说明)					
		工作温度 -40°C 工业用 $\leq T_A \leq +85^\circ\text{C}$ -40°C 延长时 $\leq T_A \leq +125^\circ\text{C}$					
		工作电压 V_{DD} 范围如DC规范中所述, 第15.1节.					
帕拉姆没有.	符号	特性	敏	典型值†	马克斯	单位	条件
	V_{OL}	输出低电压					
D080		I/O 端口	-	0.6	V		$I_{OL} = 8.5\text{mA}$, $V_{DD} = 4.5\text{V}$, -40°C至+125°C
D083		OSC2 / CLKOUT (RC osc配置)	-	0.6	V		$I_{OL} = 1.6\text{mA}$, $V_{DD} = 4.5\text{V}$, -40°C至+125°C
			-	0.6	V		$I_{OL} = 1.2\text{mA}$, $V_{DD} = 4.5\text{V}$, -40°C至+125°C
	V_{OH}	输出高电压					
D090		I/O 端口 (注3)	$V_{DD} - 0.7$	-		$V_{IH} = -3.0\text{mA}$, $V_{DD} = 4.5\text{V}$, -40°C至+125°C	
D092		OSC2 / CLKOUT (RC振荡器配置)	$V_{DD} - 0.7$	-		$I_{OH} = -1.3\text{mA}$, $V_{DD} = 4.5\text{V}$, -40°C至+125°C	
			$V_{DD} - 0.7$	-		$I_{OH} = -1.0\text{mA}$, $V_{DD} = 4.5\text{V}$, -40°C至+125°C	
D150 *	V_{OD}	漏极开路高压	-	12	V		RA4引脚
		输出引脚上的容性负载规格					
D100	C OSC2	OSC2引脚	-	15	pF的		在XT, HS和LP模式下外部时钟用于驱动OSC1
D101	C IO	所有I/O引脚和OSC2 (在RC模式下)	-	50	pF的		
D102	CB	SCL, SDA在I2C模式下	-	400	pF的		
		编程FLASH存储器					
D130	EP	耐力	100	1000	-	E / W	25°C在5V
D131	V PR	V_{DD} 用于读取	2.0	-	5.5	V	

* 这些参数是特征值, 但未经过测试.

† 除非另有说明, 否则“典型值”栏中的数据均为5V, 25°C. 这些参数用于设计指导只有和没有测试.

- 注1: 在RC振荡器配置中, OSC1 / CLKIN引脚是施密特触发器输入. 这是不建议的在RC模式下使用外部时钟驱动PIC16F7X.
- 2: MCLR引脚上的泄漏电流强烈依赖于施加的电压电平. 指定的级别代表正常的操作条件. 可以在不同的输入电压下测量更高的泄漏电流.
- 3: 负电流定义为由引脚产生的电流.

15.3 时序参数符号

时序参数符号已创建

使用以下格式之一：

1. $T_{ppS2ppS}$

3. $T_{CC:ST}$ (仅限I2C规格)

2. T_{ppS}

4. T_s (仅限I2C规格)

$\dot{T}$		$\dot{T}$	
F	频率	$\dot{T}$	时间

小写字母 (pp) 及其含义：

PP			
CC	CCP1	OSC	OSC1
CK	CLKOUT	RD	RD
CS	CS	RW	RD或WR
迪	SDI	SC	SC K
做	SDO	SS	SS
DT	数据在	T0	T0CKI
IO	I/O端口	T1	T1CKI
MC	MCLR	WR	WR

大写字母及其含义：

小号			
FFall		P	期
HHigh		[R	上升
一世	无效 (高阻抗)	V	有效
大号	低	z	高阻
仅限I2C			
AA	输出访问	高	高
BUF	免费巴士	低	低

$T_{CC:ST}$ (仅限I2C规格)

CC			
HD	保持	SU	建立
ST		STO	停止条件
DAT	数据输入保持		
STA	START条件		

图15-3: 负载条件

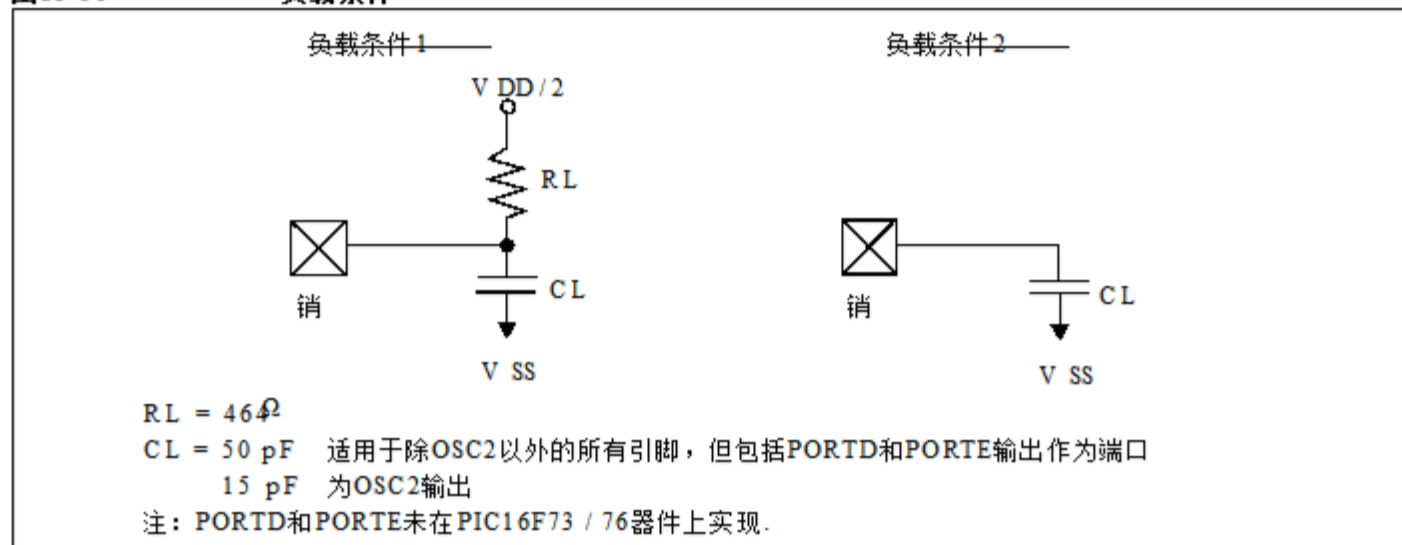


图15-4: 外部时钟时序

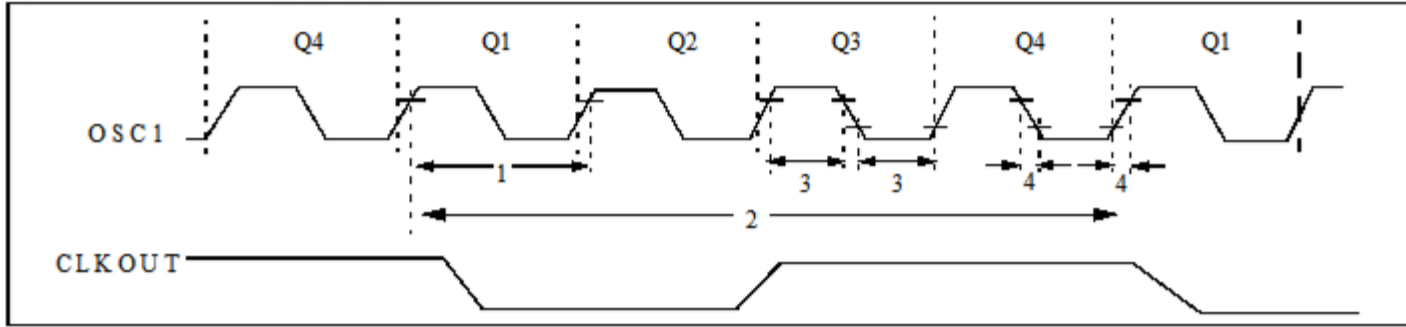


表15-1: 外部时钟时序要求

参数 没有.	符号	特性	敏	典型值†	马 克 斯单位	条件
	F OSC	外部CLKIN频率 (注1)	DC	-	1	MHz XT osc模式
			DC	-	20	MHz HS osc模式
			DC	-	32	千赫 LP osc模式
		振荡器频率 (注1)	DC	-	4	MHz RC osc模式
			0.1	-	4	MHz XT osc模式
			4	-	20	兆赫 HS osc模式
1	T OSC	外部CLKIN周期 (注1)	五	-	200	千赫 LP osc模式
			10 00	-		NS XT osc模式
			50	-		NS HS osc模式
		振荡器周期 (注1)	五	-		女士 LP osc模式
			2 5 0	-		NS RC osc模式
			2 5 0	-	万	NS XT osc模式
3	TOSL, 胡说	外部时钟输入 (OSC1) 高或低时间	50 0	-		NS XT振荡器
			2.5	-		女士 LP振荡器
			15	-		NS HS振荡器
4	TOSR, TOSF	外部时钟输入 (OSC1) 上升或下降时间	-	-	25	NS XT振荡器
			-	-	50	NS LP振荡器
			-	-	15	NS HS振荡器

† 除非另有说明，否则“典型值”栏中的数据均为5V，25°C.这些参数用于设计指导
只有和没有测试。

注1: 指令周期 (T CY) 等于输入振荡器时钟周期的四倍. 所有指定的值是
基于标准操作条件下特定振荡器类型的特征数据
该设备执行代码.超过这些指定限制可能会导致振荡器工作不稳定
和/或高于预期的电流消耗.所有设备都经过测试，以“最小”运行.值与一个
外部时钟应用于 OSC1 / CLKIN 引脚.当使用外部时钟输入时，“最大”周期
所有设备的限制为“DC” (无时钟)。

图15-5: CLKOUT和I/O时序

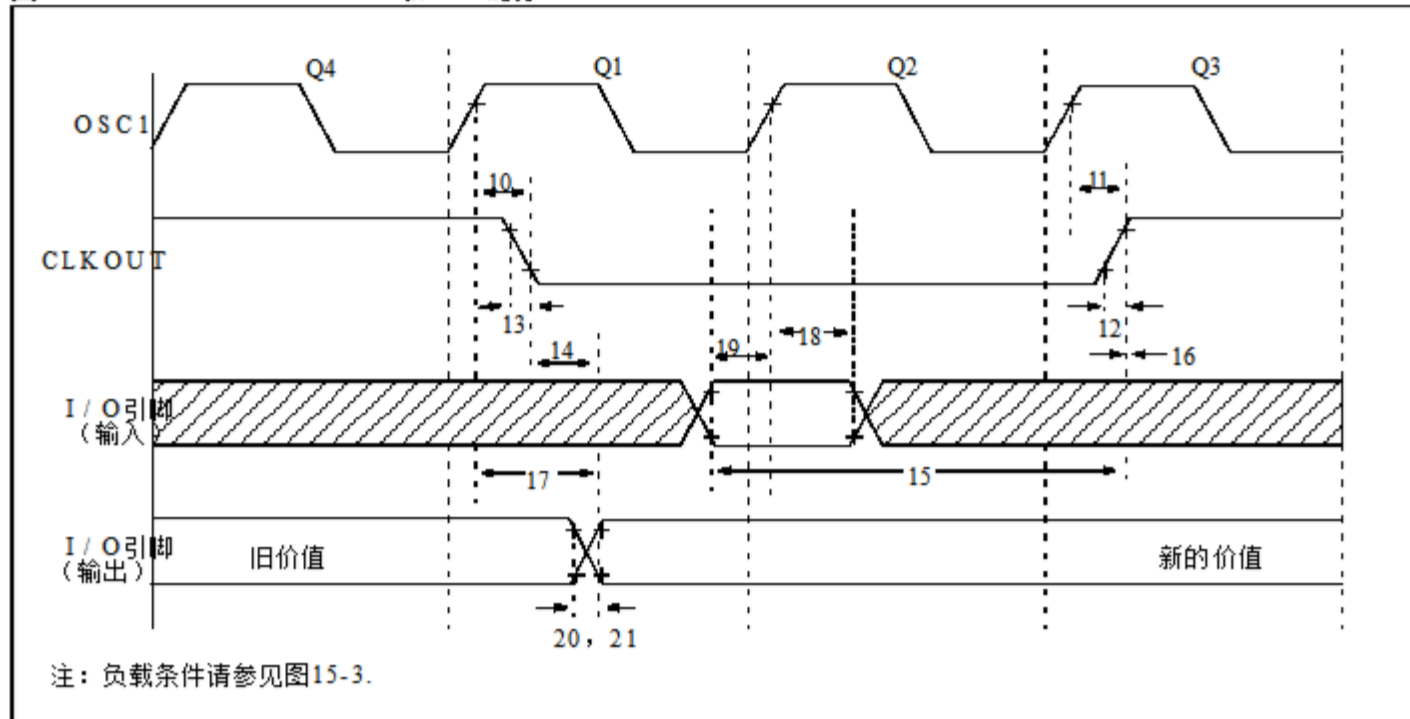


表15-2: CLKOUT和I/O时序要求

帕拉姆没有	符号	特性	敏	典型值†	马克斯	单位	条件
10*	TOSH2CK	OSC f至CLKOUT↓	-	75	200	NS	(注1)
11*	TosH2ckH	OSC f到CLKOUT↑	-	75	200	NS	(注1)
12*	TckR	CLKOUT上升时间	-	35	100	NS	(注1)
13*	TckF	CLKOUT下降时间	-	35	100	NS	(注1)
14*	TckL2ioV	CLKOUT出港有效	-		0.5 T CY + 20	NS	(注1)
15*	TioV2ckH	在CLKOUT之前端口处于有效状态	T OSC + 200	-		NS	(注1)
16*	TckH2ioI	在CLKOUT后, 端口处于保持状态	0	-		NS	(注1)
17*	TosH2ioV	OSC f (Q1周期) 到Port out有效	-	100	255	NS	
18*	TosH2ioI	OSC f (Q2周期) 至 端口输入无效 (I/O in 保持时间)	标准 (F) 100 扩展 (LF) 200	-		NS	
19*	TioV2osH	端口输入对OSC1有效 † (设置时间内的I/O)	0	-		NS	
20*	TIOR	端口输出上升时间	标准 (F) 扩展 (LF)	10 -	40 145	NS	
21*	TIOF	端口输出下降时间	标准 (F) 扩展 (LF)	10 -	40 145	NS	
22††*	TINP	INT引脚高电平或低电平时间	T CY	-		NS	
23††*	TRBP	RB7: RB4改变INT高电平或低电平时间	T CY	-		NS	

* 这些参数是特征值, 但未经过测试.

† 除非另有说明, 否则“典型值”栏中的数据均为5V, 25°C. 这些参数仅用于设计指导, 并且是未经测试.

†† 这些参数是异步事件, 与任何内部时钟边沿无关.

注意 1: 在RC模式下进行测量, 其中CLKOUT输出为4 x T OSC.

图15-6: 复位，看门狗定时器，振荡器启动定时器和上电定时器时序

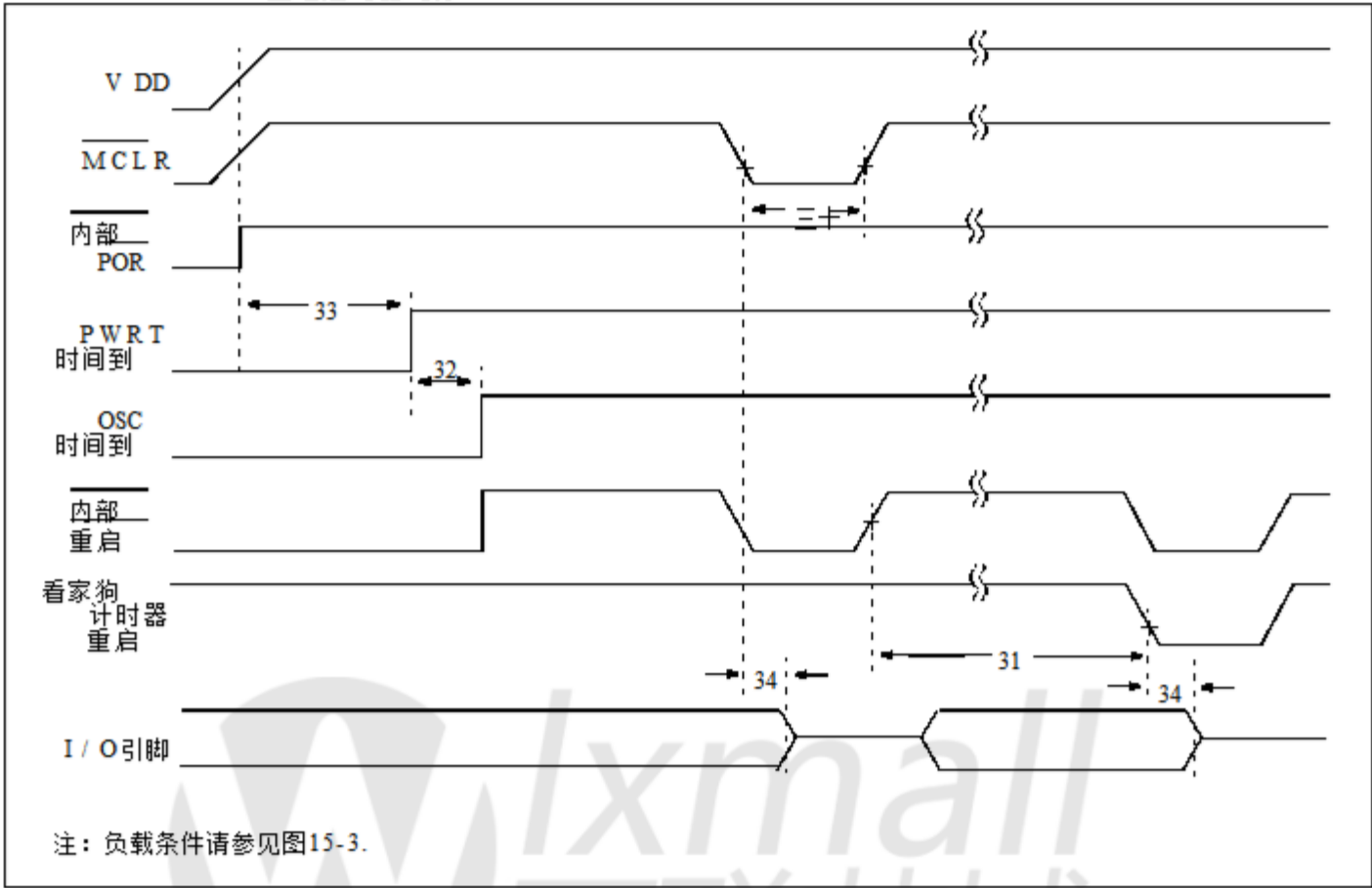


图15-7: 欠压复位时序

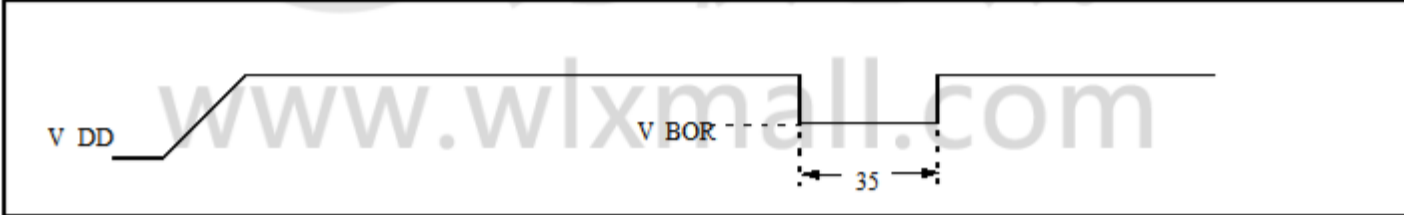


表15-3: 复位，看门狗定时器，振荡器起振定时器，上电定时器，和布朗值重置要求

参数没有	符号	特性	敏	典型值†	马克	单位	条件
三十	T MCLR	MCLR脉冲宽度（低）	2	-		μs	VDD = 5V, -40°C至+ 85°C
31 *	T WDT	看门狗定时器超时周期（没有Prescaler）	7 1 8	33	女士		VDD = 5V, -40°C至+ 85°C
32	T OST	振荡启动计时器周期	-	1024 T OSC	-		T OSC = OSC1期
33 *	T PWRT	上电计时器周期	28	72	132	女士	VDD = 5V, -40°C至+ 85°C
34	T IOZ	来自MCLR低电平的I / O高阻抗或看门狗定时器复位	-		2.1	微秒	
35	T BOR	欠压复位脉冲宽度	100	-		μs	VDD ≤ V BOR (D005)

* 这些参数是特征值，但未经过测试。
† 除非另有说明，否则“典型值”栏中的数据均为5V，25°C.这些参数用于设计指导
只有和没有测试。

图15-8: TIMER0和TIMER1外部时钟时序

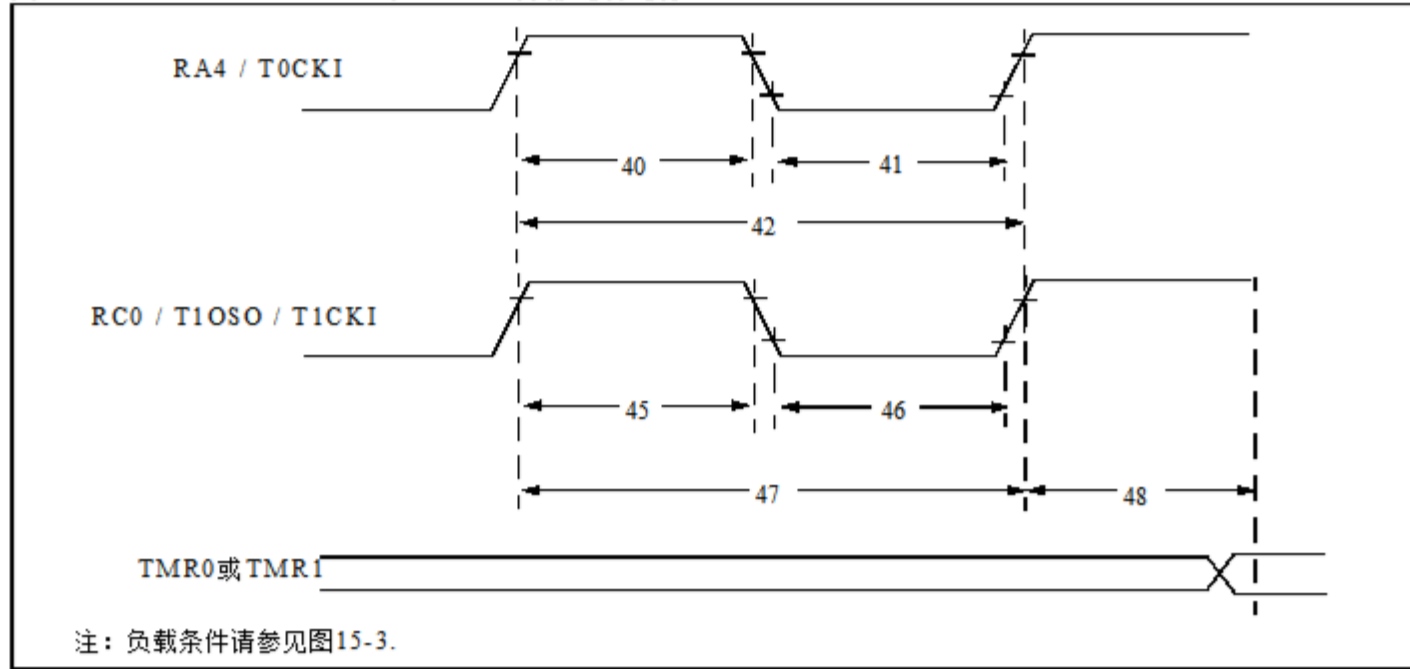


表15-4: TIMER0和TIMER1外部时钟要求

帕拉姆没有	符号	特性	敏	典型值	马克	单位	条件
40 *	Tt0H	T0CKI高脉冲宽度	没有Prescaler 与Prescaler	$0.5 T_{CY} + 20$ 10	-	NS	还必须见面 参数42
41 *	Tt0L	T0CKI低脉冲宽度	没有Prescaler 与Prescaler	$0.5 T_{CY} + 20$ 10	-	NS	还必须见面 参数42
42 *	Tt0P	T0CKI期间	没有Prescaler 与Prescaler	$T_{CY} + 40$ 更大的: 20 或 $T_{CY} + 40$ n	-	NS	N = 预分频值 (2, 4, ..., 256)
45 *	Tt1H	T1CKI高电平时间	同步, 预分频比 = 1 同步, 预分频器 = 2, 4, 8 异步	$0.5 T_{CY} + 20$ 标准 (F) 15 扩展 (LF) 25 标准 (F) 30 扩展 (LF) 50	-	NS	还必须见面 参数47
46 *	Tt1L	T1CKI低时间	同步, 预分频器 = 1 同步, 预分频器 = 2, 4, 8 异步	$0.5 T_{CY} + 20$ 标准 (F) 15 扩展 (LF) 25 标准 (F) 30 扩展 (LF) 50	-	NS	还必须见面 参数47
47 *	Tt1P	T1CKI输入期	同步	标准 (F) 更大的: 30 或 $T_{CY} + 40$ n 扩展 (LF) 更大的: 50 或 $T_{CY} + 40$ n 异步 标准 (F) 60 扩展 (LF) 100	-	NS	N = 预分频值 (1, 2, 4, 8)
	FT1	Timer1振荡器输入频率范围 (通过置位T1OSCEN使能振荡器)	DC	-	200	千赫	
48	TCKEZtmr1	从外部时钟边沿到定时器递增的延迟	$2 T_{OSC}$	-	$7 T_{OSC}$	-	

* 这些参数是特征值, 但未经过测试。

† 除非另有说明, 否则“典型值”栏中的数据均为5V, 25°C。这些参数仅用于设计指导, 并且是未经测试。

图15-9: CAPTURE / COMPARE / PWM时序 (CCP1和CCP2)

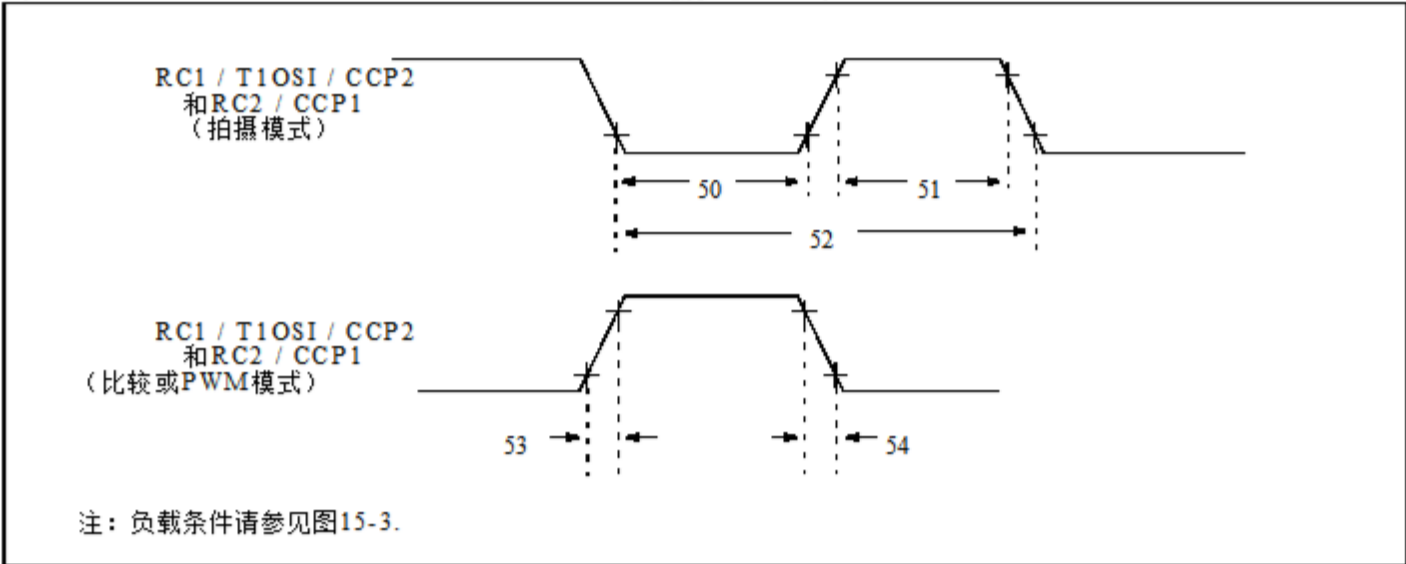


表15-5: CAPTURE / COMPARE / PWM要求 (CCP1和CCP2)

帕拉姆 没有.	符号	特性		敏	Typ†	最大单位	条件		
50 *	TCCL	CCP1和CCP2 输入低时间	没有Prescaler	0.5T CY+20	-		NS		
			与Prescaler	标准 (F) 10	-		NS		
				扩展 (LF) 20	-		NS		
51 *	TCCH	CCP1和CCP2 输入高时间	没有Prescaler	0.5T CY+20	-		NS		
			与Prescaler	标准 (F) 10	-		NS		
				扩展 (LF) 20	-		NS		
52 *	TCCP	CCP1和CCP2输入期间		$\frac{3T_{CY}+40}{n}$	-		NS	N = 预分频 值 (1,4或16)	
53 *	TCCR	CCP1和CCP2输出上升时间		标准 (F)	-	10	25	NS	
				扩展 (LF)	-	25	50	NS	
54 *	TCCF	CCP1和CCP2输出下降时间		标准 (F)	-	10	25	NS	
				扩展 (LF)	-	25	45	NS	

* 这些参数是特征值，但未经过测试。
† 除非另有说明，否则“典型值”栏中的数据均为5V，25°C。这些参数仅用于设计指导
并没有经过测试。

图15-10: 并行从端口时序 (仅适用于PIC16F74 / 77器件)

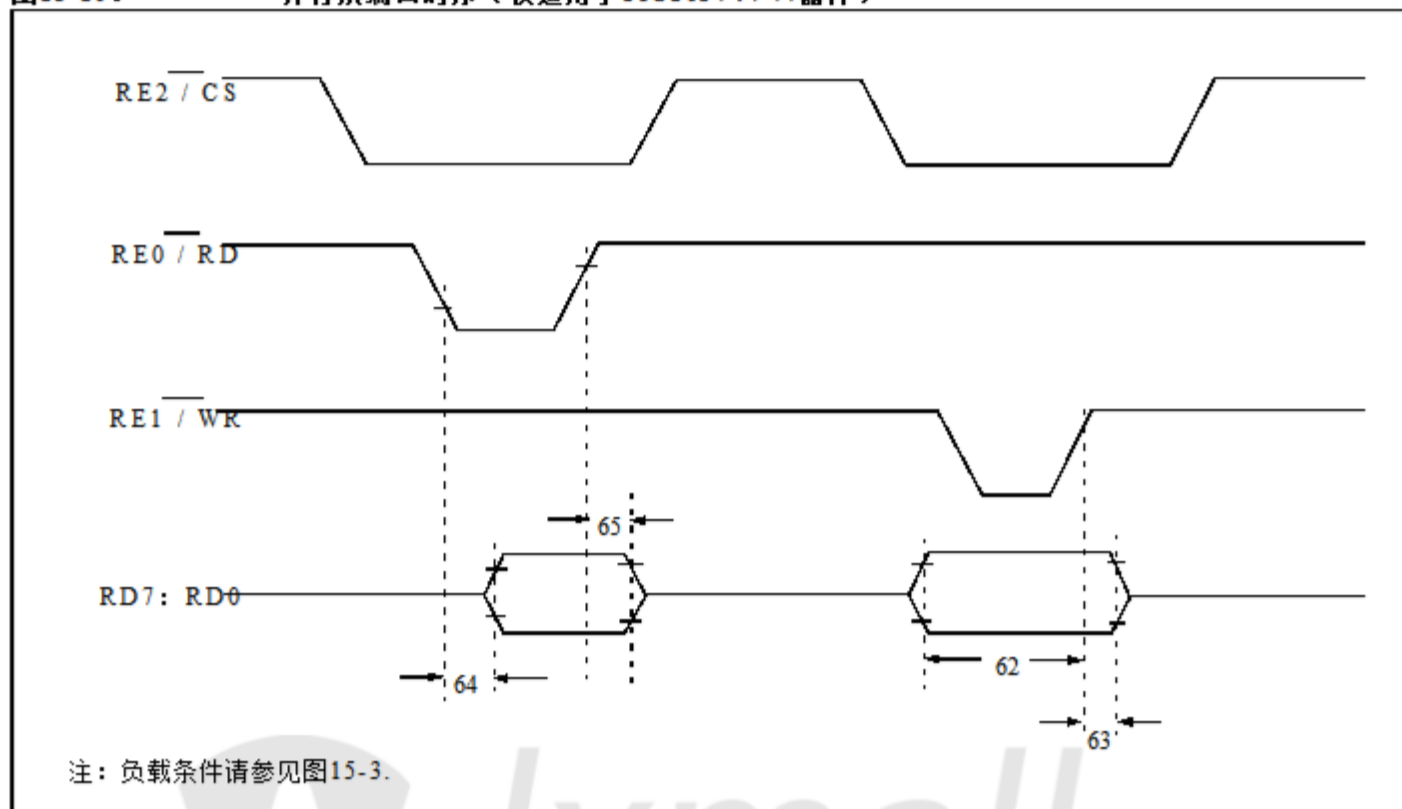


表15-6: 并行从端口要求 (仅适用于PIC16F74 / 77器件)

参数 没有.	符号	特性	最小值	典型值	最大值	单位	条件
62	$T_{dtV2wrH}$	数据在WR之前有效 $\overline{RD}\uparrow$ 或 $\overline{CS}\uparrow$ (设置时间)	20 25	- -	- -	NS NS	扩展范围 只要
63 *	$T_{wrH2dtI}$	$\overline{WR}\uparrow$ 或 $\overline{CS}\uparrow$ 数据无效 (保持时间)	标准 (F) 20 扩展 (LF) 35	- -	- -	NS NS	
64	$T_{rdL2dtV}$	$\overline{RD}\downarrow$ 和 $\overline{CS}\downarrow$ 使数据输出有效	- -	- -	80 90	NS NS	扩展范围 只要
65	$T_{rdH2dtI}$	$\overline{RD}\uparrow$ 或 $\overline{CS}\downarrow$ 数据输出无效	10	-	三十	NS	

* 这些参数是特征值, 但未经过测试.

† 除非另有说明, 否则“典型值”栏中的数据均为5V, 25°C. 这些参数用于设计指导
只有和没有测试.

图15-11: SPI主模式时序 (CKE = 0, SMP = 0)

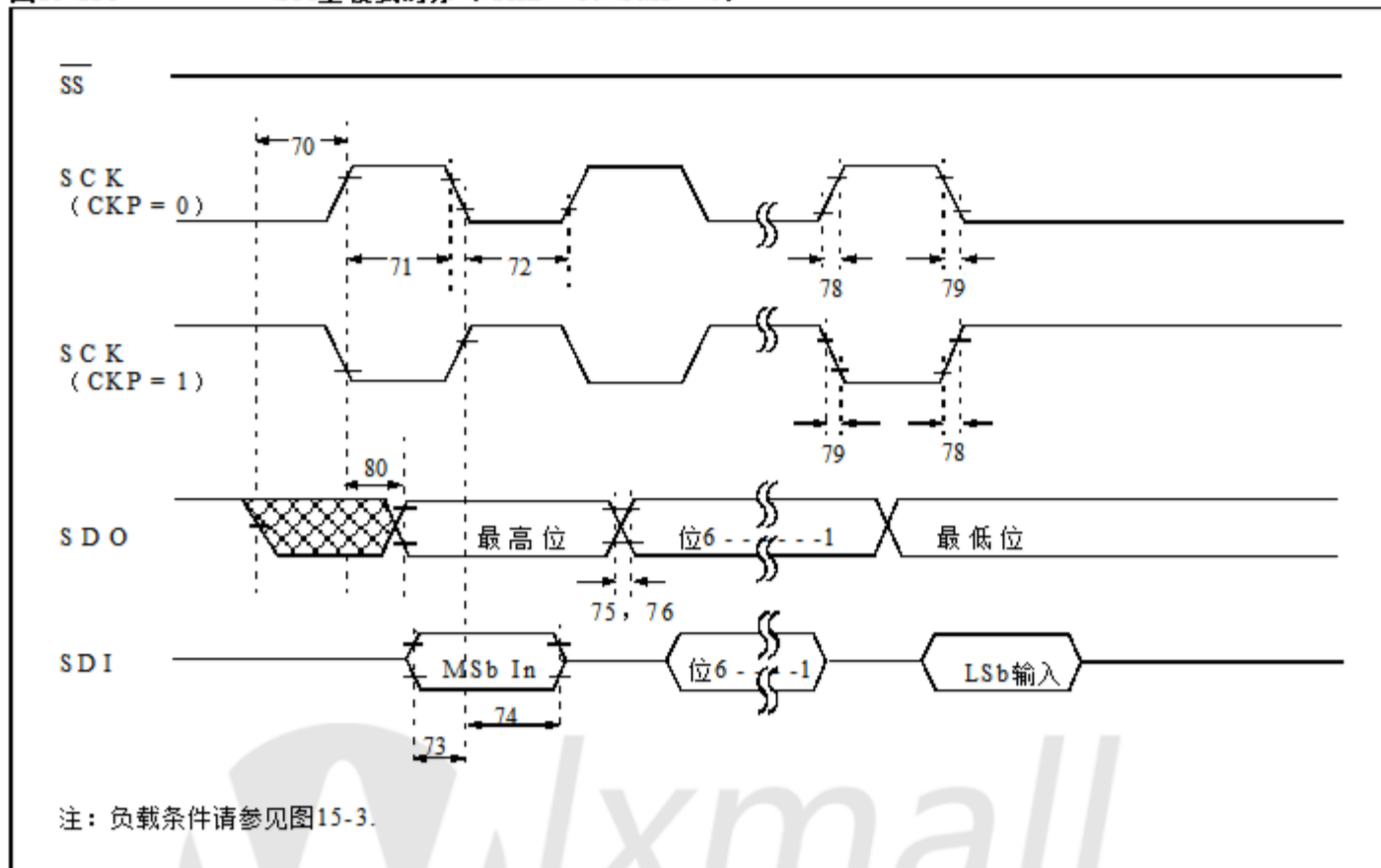


图15-12: SPI主模式时序 (CKE = 1, SMP = 1)

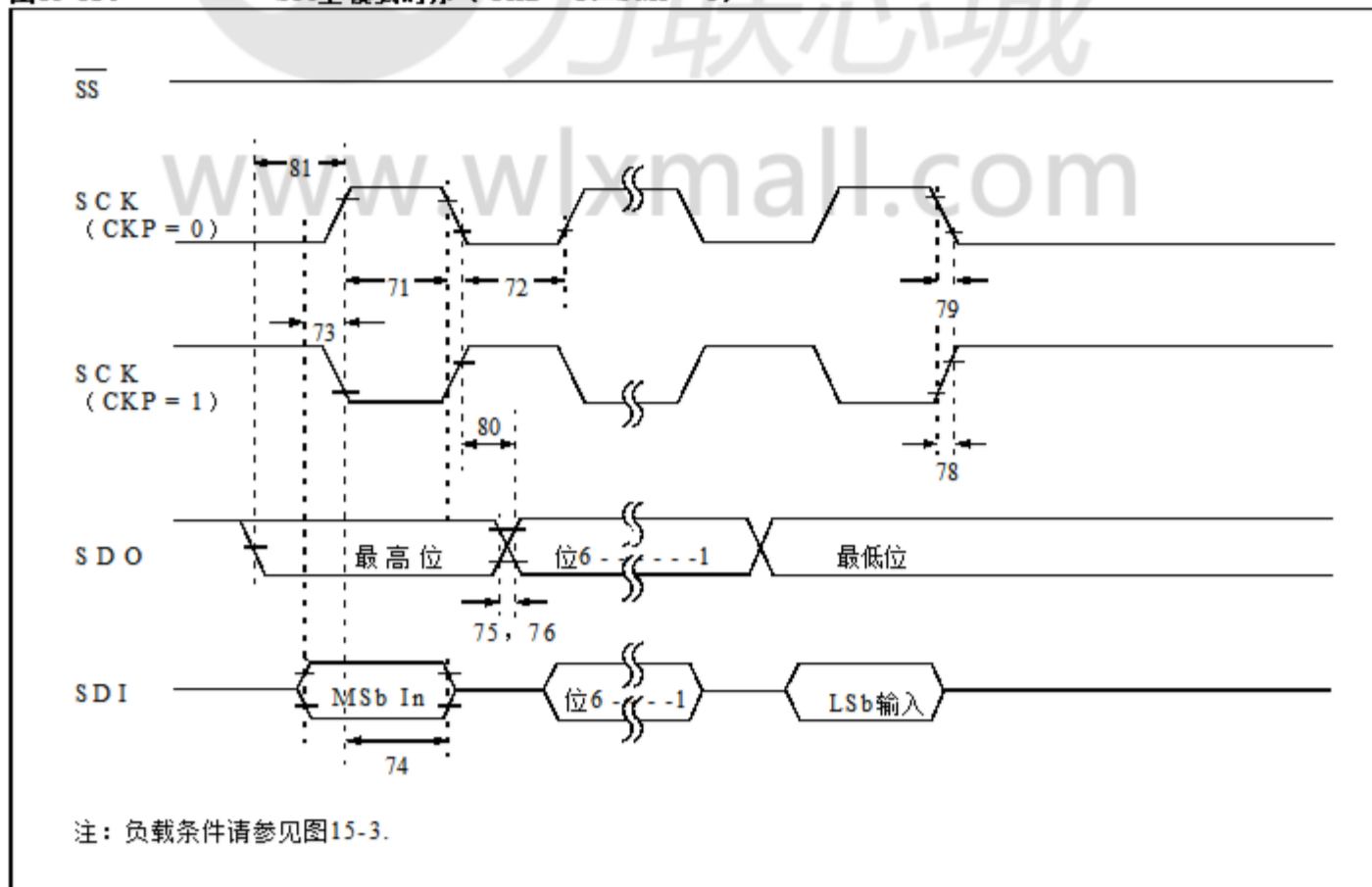


图15-13: SPI从模式时序 (CKE = 0)

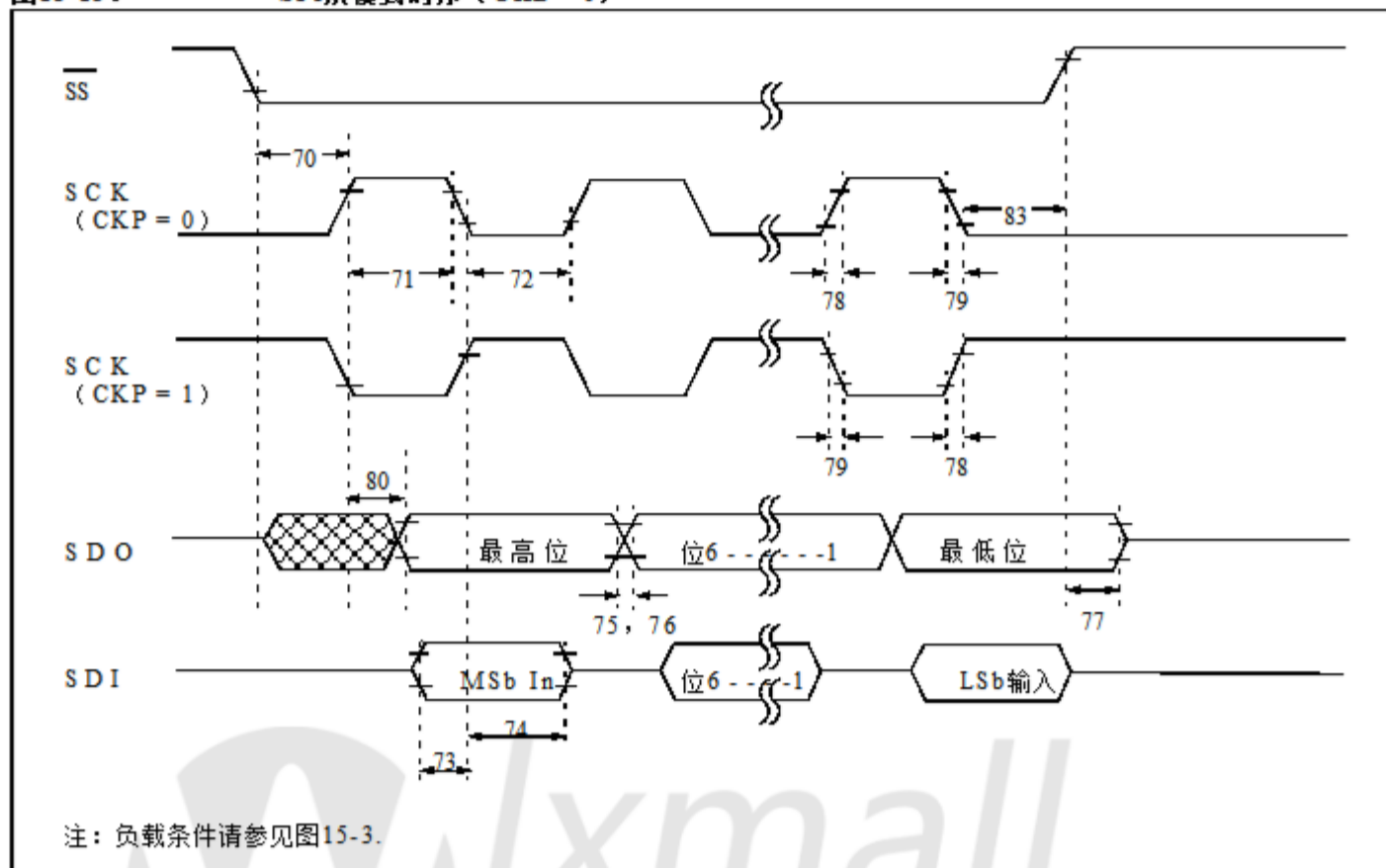
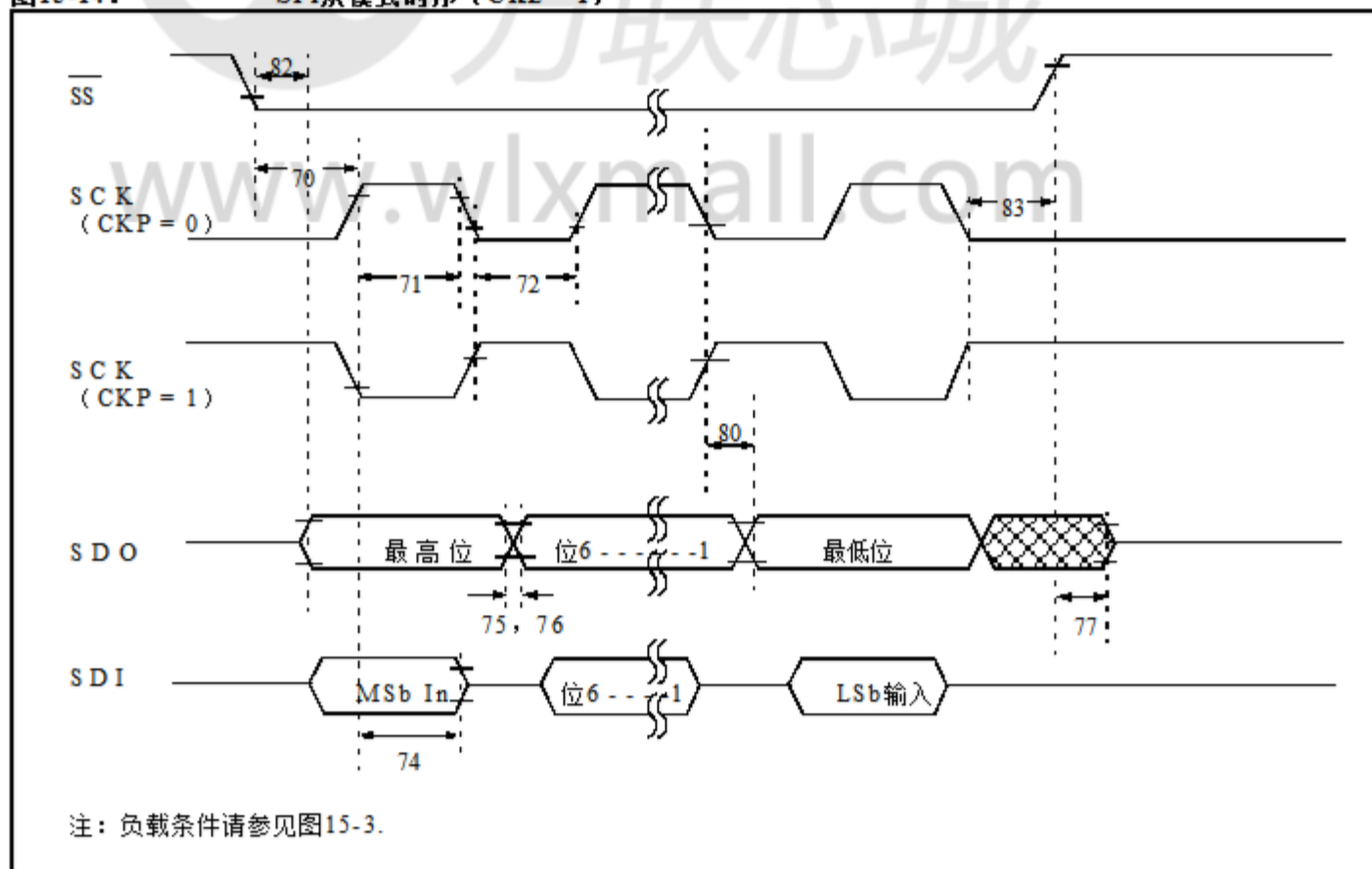


图15-14: SPI从模式时序 (CKE = 1)



PIC16F7X

表15-7: SPI模式要求

帕拉姆没有.	符号	特性	敏	典型值	最大	单位	条件
70 *	TSSL2SCH, TssL2scL	SS ↓输入到SCK↓或SCK↑	T CY	-		NS	
71 *	TSCH	SCK输入高电平时间 (从模式)	T CY + 20	-		NS	
72 *	TSCL	SCK输入低电平时间 (从模式)	T CY + 20	-		NS	
73 *	TdiV2scH, TdiV2scL	SDI数据输入到SCK边沿的建立时间	100	-		NS	
74 *	TSCH2DIL, TscL2diL	保持SDI数据输入到SCK边沿的时间	100	-		NS	
75 *	TDOR	SDO数据输出上升时间	标准 (F) 扩展 (LF)	10 25	25 50	NS NS	
76 *	TdoF	SDO数据输出下降时间	-	10	25	NS	
77 *	TssH2doZ	SS ↑到SDO输出高阻抗	10	-	50	NS	
78 *	薄板坯连铸连铸	SCK输出上升时间 (主模式)	标准 (F) 扩展 (LF)	10 25	25 50	NS NS	
79 *	TSCF	SCK输出下降时间 (主模式)	-	10	25	NS	
80 *	TscH2doV, TscL2doV	SDO数据输出后有效 SCK边沿	标准 (F) 扩展 (LF)	- -	50 145	NS NS	
81 *	TdoV2scH, TdoV2scL	SDO数据输出设置为SCK边沿	T CY	-		NS	
82 *	TssL2doV	SS后SDO数据输出有效 ↓边缘	-		50	NS	
83 *	TscH2ssH, TscL2ssH	SS ↑在SCK边缘之后	1.5 T CY + 40	-		NS	

* 这些参数是特征值, 但未经过测试.

† 除非另有说明, 否则“典型值”栏中的数据均为5V, 25°C. 这些参数用于设计指导只有和没有测试.

图15-15: I2C总线启动/停止位时序

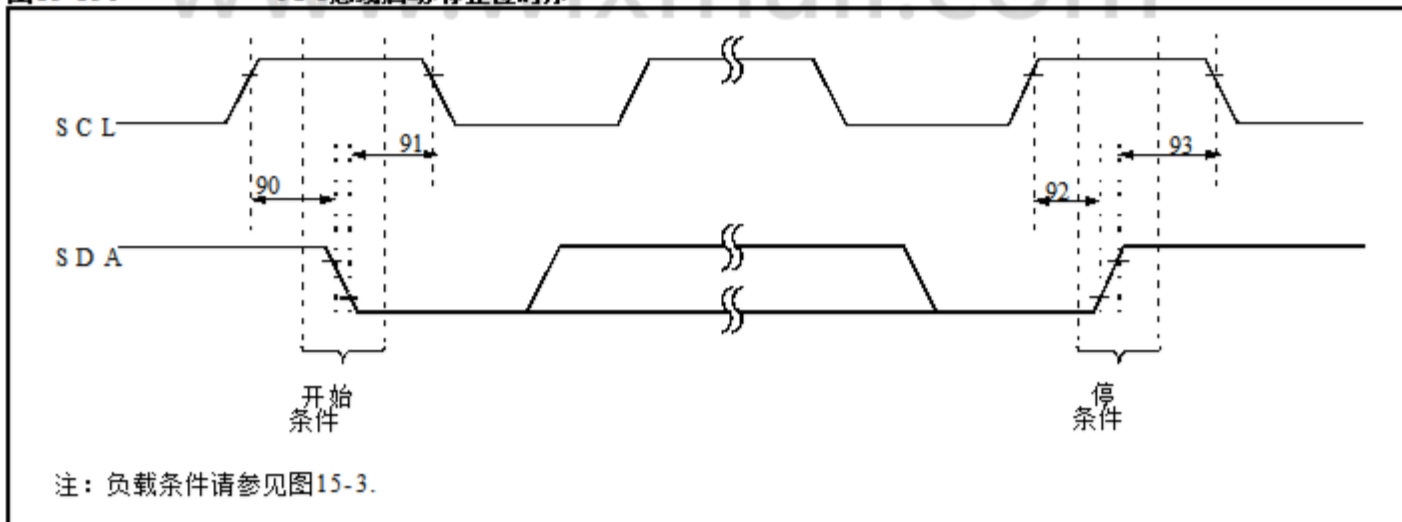


表15-8: I2C总线启动/停止位要求

帕拉姆没有.	符号	特性		敏	典型	最大单位	条件
90 *	T SU : START	START条件	100 kHz模式	4700	-	NS	仅与重复相关 START条件
		设置时间	400 kHz模式	600	-		
91 *	T HD : START	START条件	100 kHz模式	4000	-	NS	经过这段时间后，第一个时钟 产生脉冲
		保持时间	400 kHz模式	600	-		
92 *	T SU : STOP	停止条件	100 kHz模式	4700	-	NS	
		设置时间	400 kHz模式	600	-		
93	T HD : STOP	停止条件	100 kHz模式	4000	-	NS	
		保持时间	400 kHz模式	600	-		

* 这些参数是特征值，但未经过测试.

图15-16: I2C总线数据时序

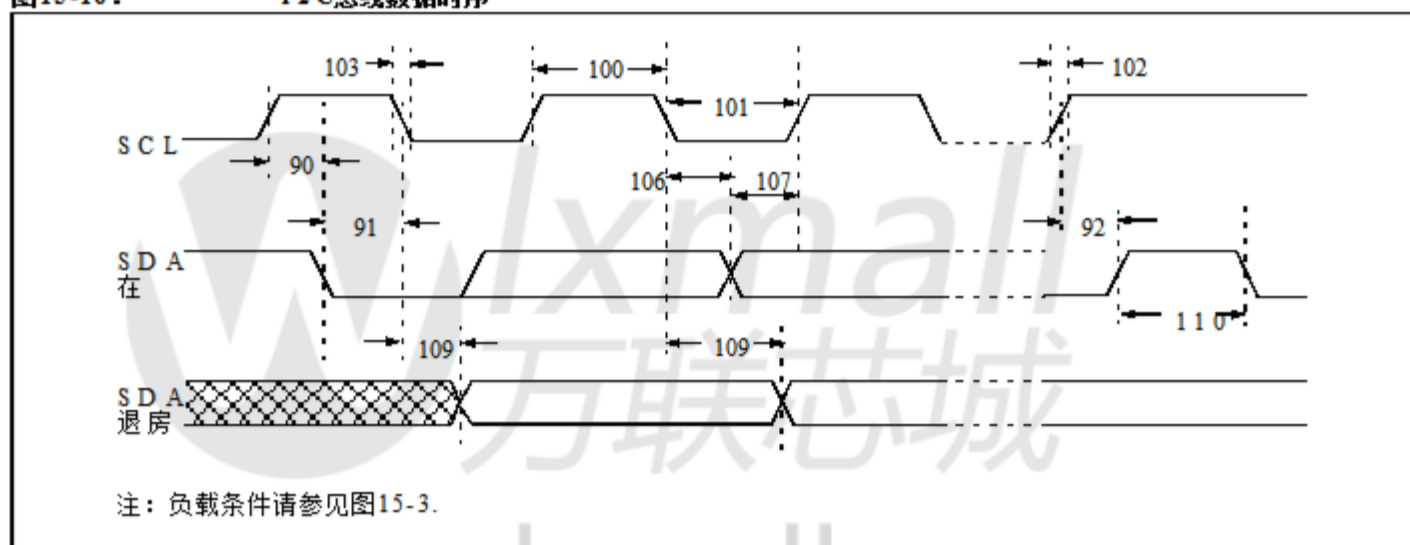


表15-9: I²C总线数据要求

帕拉姆. 没有.	符号	特性		敏	马克斯	新单位	条件
100 *	T高	时钟高时间	100 kHz模式	4	-	微秒	设备必须在a 最低为1.5 MHz
			400 kHz模式	0.6	-	微秒	设备必须在a 最低10 MHz
			SSP模块	1.5 T CY	-		
101 *	T LOW	时钟低时间	100 kHz模式	4.7	-	微秒	设备必须在a 最低为1.5 MHz
			400 kHz模式	1.3	-	微秒	设备必须在a 最低10 MHz
			SSP模块	1.5 T CY	-		
102 *	TR	SDA和SCL上升 时间	100 kHz模式	-	1000	NS	
			400 kHz模式	20 + 0.1CB	300	NS	CB被指定为来自 10 - 400 pF
103 *	TF	SDA和SCL下跌 时间	100 kHz模式	-	300	NS	
			400 kHz模式	20 + 0.1CB	300	NS	CB被指定为来自 10 - 400 pF
90 *	T SU : STA	START条件 设置时间	100 kHz模式	4.7	-	微秒	仅适用于 重复开始 条件
			400 kHz模式	0.6	-	微秒	
91 *	T HD : STA	START条件 保持时间	100 kHz模式	4	-	微秒	经过这段时间的第一次 时钟脉冲被生成
			400 kHz模式	0.6	-	微秒	
106 *	T HD : DAT	数据输入保持时间	100 kHz模式	0	-	NS	
			400 kHz模式	0	0.9	微秒	
107 *	T SU : DAT	数据输入设置 时间	100 kHz模式	250	-	NS	(笔记2)
			400 kHz模式	100	-	NS	
92 *	T SU : STO	停止条件 设置时间	100 kHz模式	4.7	-	微秒	
			400 kHz模式	0.6	-	微秒	
109 *	T AA	输出有效于 时钟	100 kHz模式	-	3500	NS	(注1)
			400 kHz模式	-		NS	
110 *	T BUF	巴士自由时间	100 kHz模式	4.7	-	微秒	巴士必须是免费的 在新的传输之前 可以开始
			400 kHz模式	1.3	-	微秒	
	CB	总线容性负载		-	400	pF的	

* 这些参数是特征值，但未经过测试。

注1: 作为发送器，器件必须提供此内部最小延迟时间以桥接未定义区域

(最小300 ns)的SCL下降沿，以避免无意中产生START或STOP条件。

2: 快速模式(400 kHz) I²C总线设备可用于标准模式(100 kHz) I²C总线系统，但
要求T_{SU: DAT} 然后必须满足≥250ns.如果设备没有，这将自动成为这种情况

延长SCL信号的低电平时间.如果这样的设备延长了SCL信号的低电平时间，

必须将下一个数据位输出到SDA线T_{R max} + T_{SU: DAT} = 1000 + 250 = 1250纳秒(根据
标准模式I²C总线规范)，在SCL线路释放之前。

图15-17: USART同步传输（主/从）时序

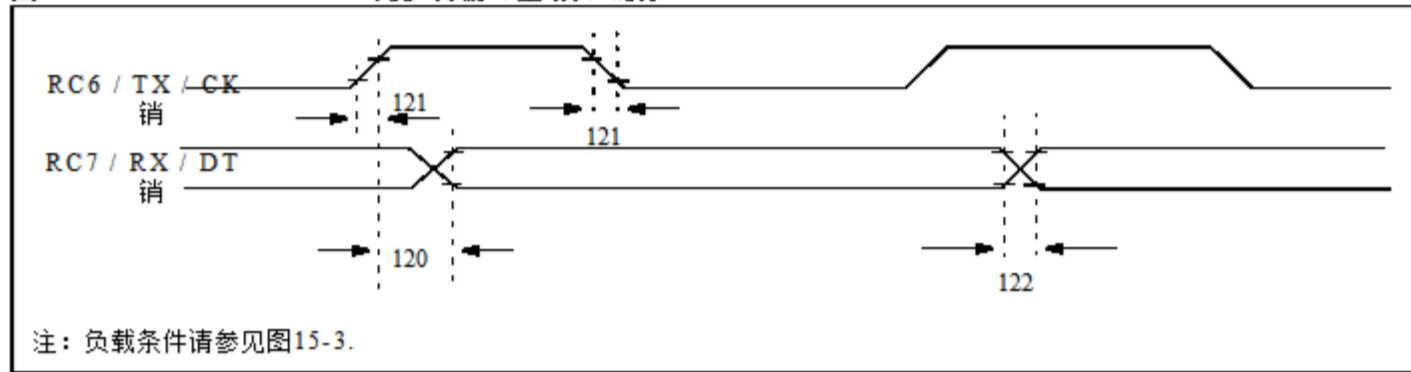


表15-10: USART同步传输要求

帕拉姆 没有.	符号	特性	敏	典型值	马克	单位	条件
120	TckH2dtV	SYNC XMIT (MASTER & 奴隶) 时钟高到数据输出有效	标准 (F)	-	80	NS	
			扩展 (LF)	-	100	NS	
121	TCKRF	时钟上升时间和下降 时间 (主模式)	标准 (F)	-	45	NS	
			扩展 (LF)	-	50	NS	
122	Tdtrf	数据出现上升时间和下降 时间	标准 (F)	-	45	NS	
			扩展 (LF)	-	50	NS	

† “典型值”栏中的数据为5V，25 °C除非另有说明.这些参数用于设计指导
只有和没有测试.

图15-18: USART同步接收（主/从）时序

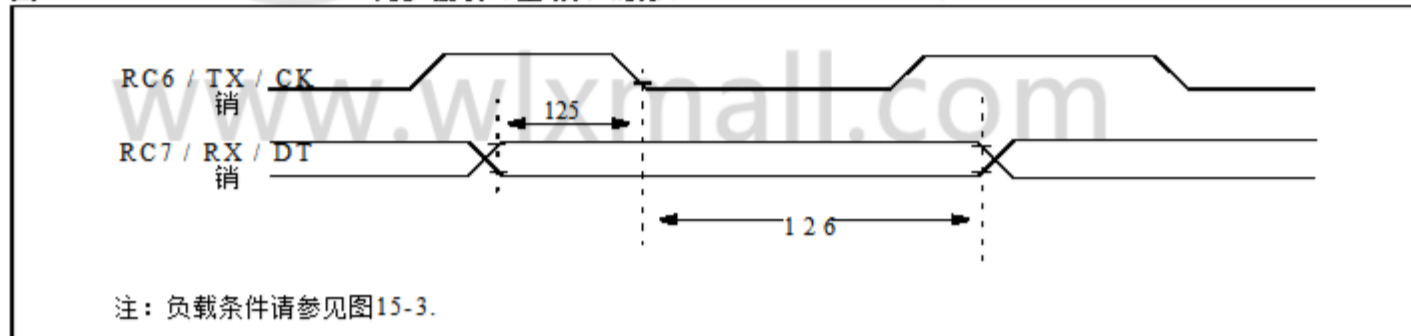


表15-11: USART同步接收要求

参数 没有.	符号	特性	敏	典型值	马克斯	单位	条件
125	TdtV2ckL	SYNC RCV (MASTER & SLAVE) 在CK之前设置数据 ↓ (DT建立时间)	15	-		NS	
126	TckL2dtl	数据持有后CK ↓ (DT保持时间)	15	-		NS	

† “典型值”栏中的数据为5V，25 °C除非另有说明.这些参数仅用于设计指导
并没有经过测试.

PIC16F7X

表15-12: A / D转换器特性: PIC16F7X (工业级, 扩展级)

PIC16LF7X (工业)

帕拉姆没有.	符号	特性	敏	典型值†	马克斯	单位	条件
A01	NR	解析度	PIC16F7X	-	8位	位	$V_{REF} = V_{DD} = 5.12V$, $V_{SS} \leq V_{AIN} \leq V_{REF}$
			PIC16LF7X	-	8位	位	$V_{REF} = V_{DD} = 2.2V$
A02	E ABS	总绝对误差	-		$\leq \pm 1$	LSb	$V_{REF} = V_{DD} = 5.12V$, $V_{SS} \leq V_{AIN} \leq V_{REF}$
A03	E IL	积分线性误差	-		$\leq \pm 1$	LSb	$V_{REF} = V_{DD} = 5.12V$, $V_{SS} \leq V_{AIN} \leq V_{REF}$
A04	E DL	微分线性误差	-		$\leq \pm 1$	LSb	$V_{REF} = V_{DD} = 5.12V$, $V_{SS} \leq V_{AIN} \leq V_{REF}$
A05	E FS	满量程错误	-		$\leq \pm 1$	LSb	$V_{REF} = V_{DD} = 5.12V$, $V_{SS} \leq V_{AIN} \leq V_{REF}$
A06	E 关闭	偏移错误	-		$\leq \pm 1$	LSb	$V_{REF} = V_{DD} = 5.12V$, $V_{SS} \leq V_{AIN} \leq V_{REF}$
A10	-	单调性 (注3)	-	保证	-		$V_{SS} \leq V_{AIN} \leq V_{REF}$
A20	V REF	参考电压	2.5 2.2	- -	5.5 5.5	V V	-40°C至+125°C 0°C至+125°C
A25	V AIN	模拟输入电压	$V_{SS} - 0.3$	-	$V_{REF} + 0.3$	V	
A30	Z AIN	推荐的阻抗 模拟电压源	-		10.0	kΩ	
A40	我是 ADA / D转换 电流 (V DD)	PIC16F7X PIC16LF7X	- -	180 90	- -	μA μA	平均电流 A / D时消耗 (注1)。
A50	我参考	V REF 输入电流 (注2)	N / A -	- -	±5 500	μA μA	在 V AIN 采集期间。 在 A / D 转换期间 周期。

* 这些参数是特征值, 但未经过测试。

† “典型值”栏中的数据为5V, 25°C除非另有说明。这些参数用于设计指导
只有和没有测试。

注1: 当A / D关闭时, 除了较小的泄漏电流外, 它不会消耗任何电流。掉电电流
规范包括A / D模块的任何此类泄漏。

2: V REF 电流来自RA3引脚或V DD 引脚, 取其中一个作为参考输入。

3: A / D转换结果不会随着输入电压的增加而下降, 并且没有丢失码。

图15-19: A/D转换时序

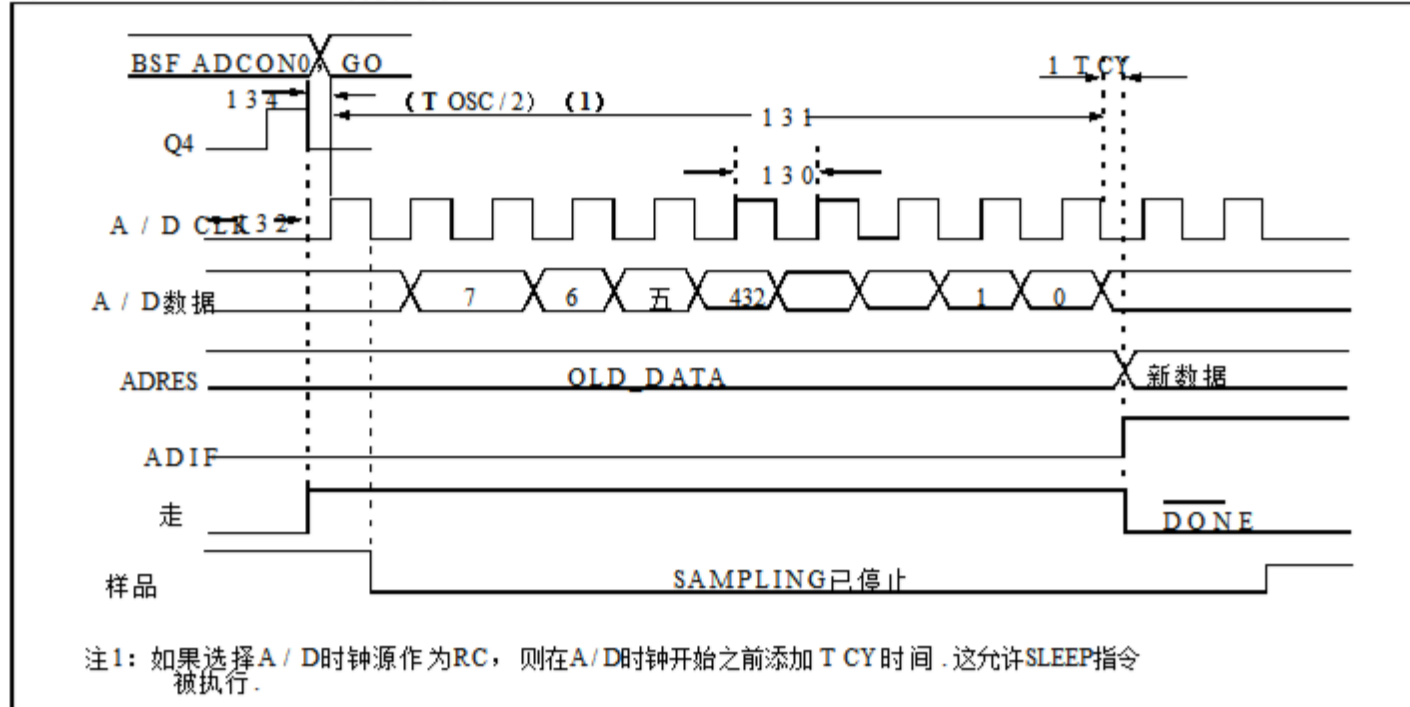


表15-13: A/D转换要求

帕拉姆没有	符号	特性		敏	典型值†	马克	单位	条件
130	T AD	A/D时钟周期	PIC16F7X	1.6	-		基于	μsTOSC, VREF≥3.0V
			PIC16LF7X	2.0	-		μsT	基于OSC, 2.0V≤VREF≤5.5V
			PIC16F7X	2.0	4	6	μsA	/D RC模式
			PIC16LF7X	3.0	6	9	μsA	/D RC模式
131	T CNV	转换时间 (不包括S/H时间) (注1)		9	-	9 T AD		
132	T ACQ	采集时间		5*	-		μs最	小时间是放大器稳定时间. 这个如果“新”输入可以使用电压没有改变超过1个LSb (即, 20.0 mV @ 5.12V) 最后采样电压 (如在C HOLD上表示)。
134	T GO	Q4至A/D时钟开始		-	T OSC/2	-		如果A/D时钟源是选作RC, 时间T CY在A/D时钟之前添加开始. 这允许睡眠要执行的指令。

* 这些参数是特征值, 但未经过测试。

† “典型值”栏中的数据为5V, 25 °C除非另有说明. 这些参数用于设计指导只有和没有测试。

注1: ADRES寄存器可以在以下T CY周期内读取。

2: 最低条件见第11.1节。

笔记：



16.0 直流和交流特性图表和表格

注意： 本说明后提供的图表是基于有限数量的统计汇总样本，仅供参考。这里列出的性能特点是
没有测试或保证。在一些图表中，所呈现的数据可能不在指定的操作范围内，
(例如，超出规定的电源范围)，因此不在担保范围内。

“典型”代表25日分布的平均值
分别在哪里

σ 是整个温度范围内的标准偏差。

C. “最大”或“最小”表示(平均值+3 σ)或(平均值-3 σ)

图16-1: 典型I_{DD}与V_{OSC} V_{DD} (HS模式)

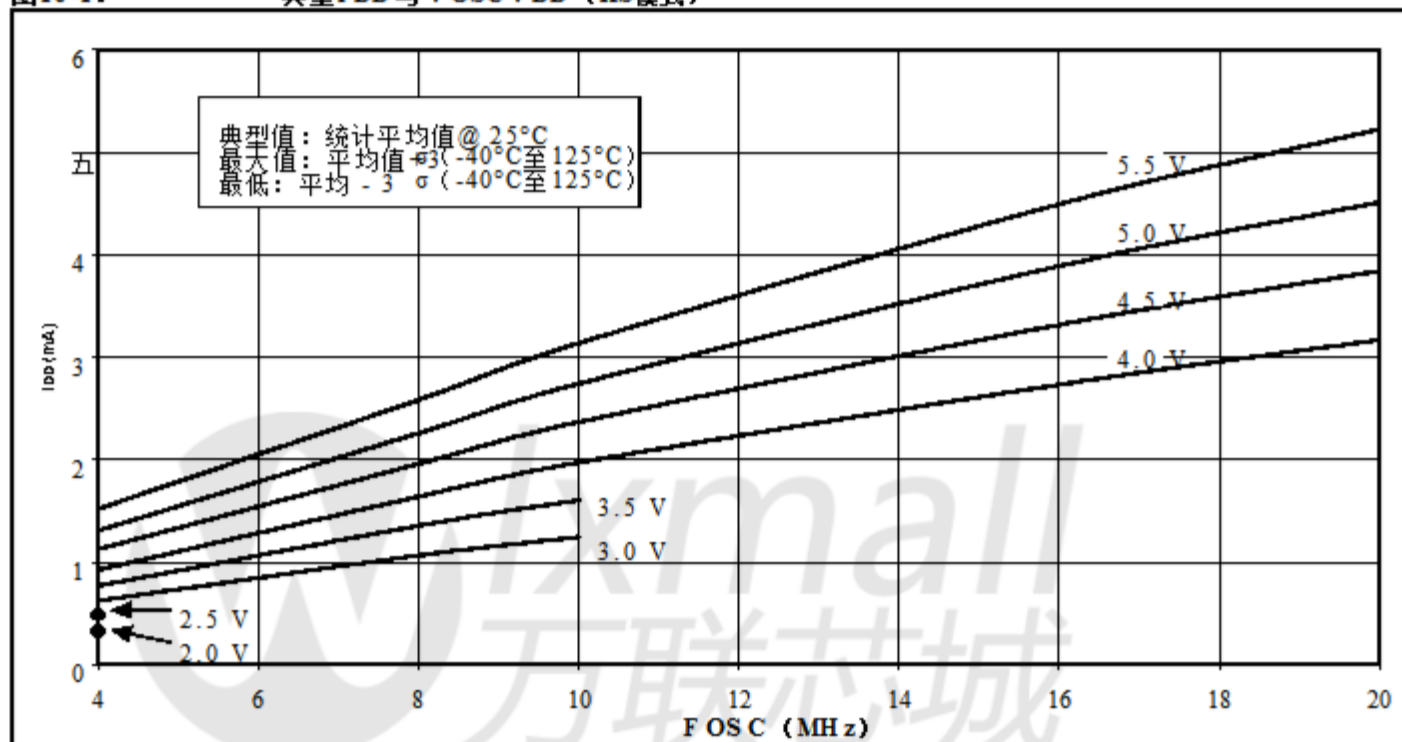


图16-2: V_{DD} (HS模式) 下的最大I_{DD}与F_{OSC}的最大值

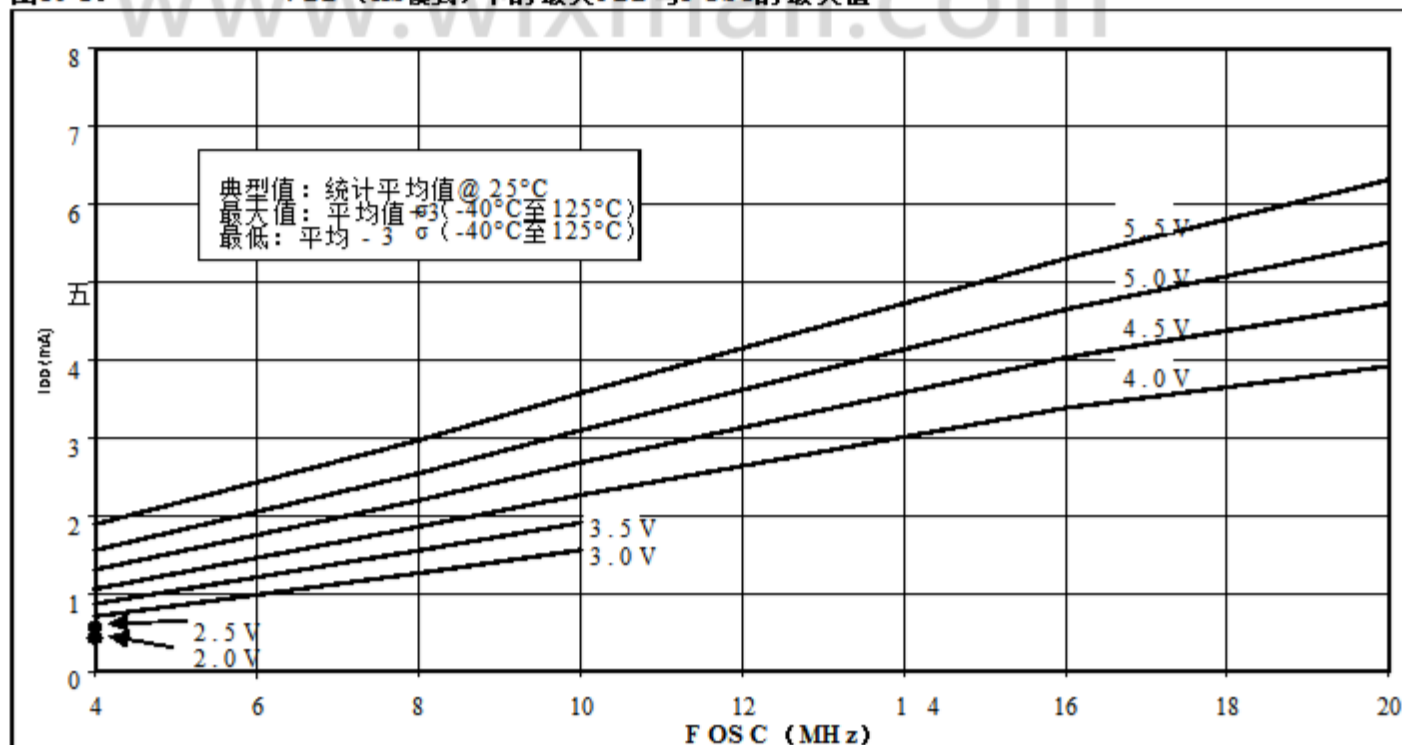


图16-3: 典型 I_{DD} 与 $F_{OSC} V_{DD}$ (XT模式)

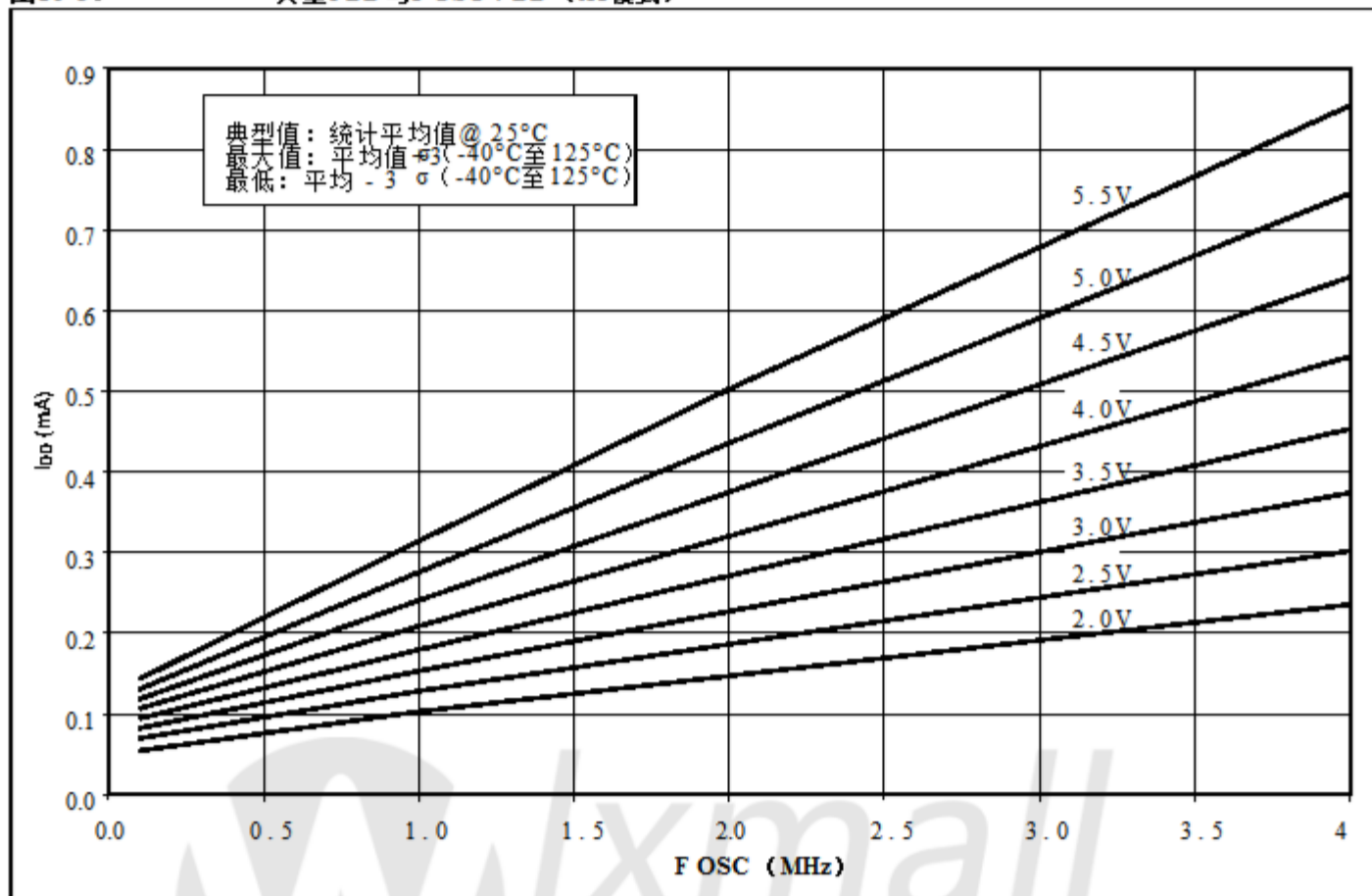


图16-4: 最大 I_{DD} 与 F_{OSC} 的最大 V_{DD} (XT模式)

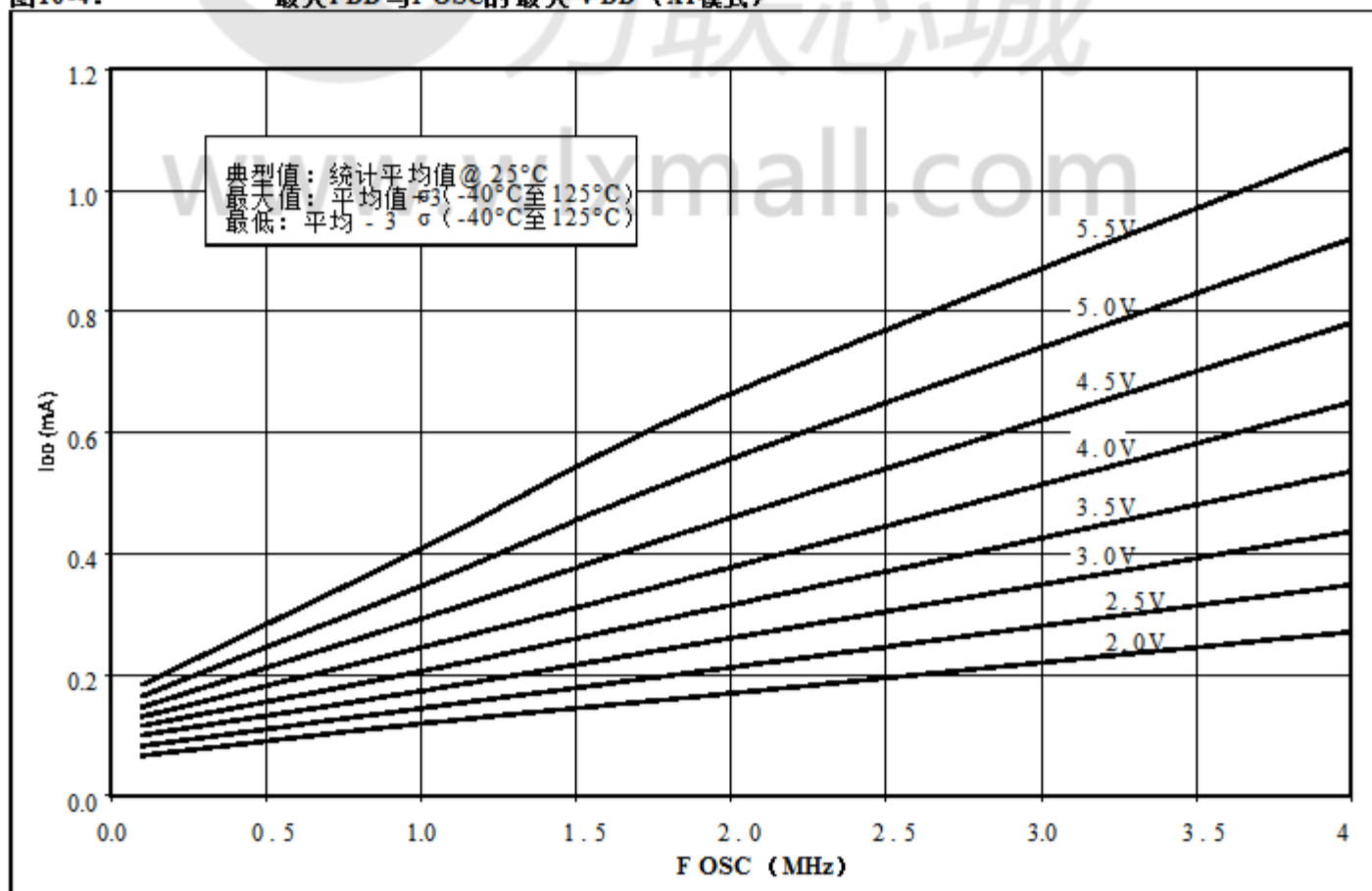


图16-5: 典型的 I_{DD} 与 V_{OS} 上的 V_{DD} (LP模式)

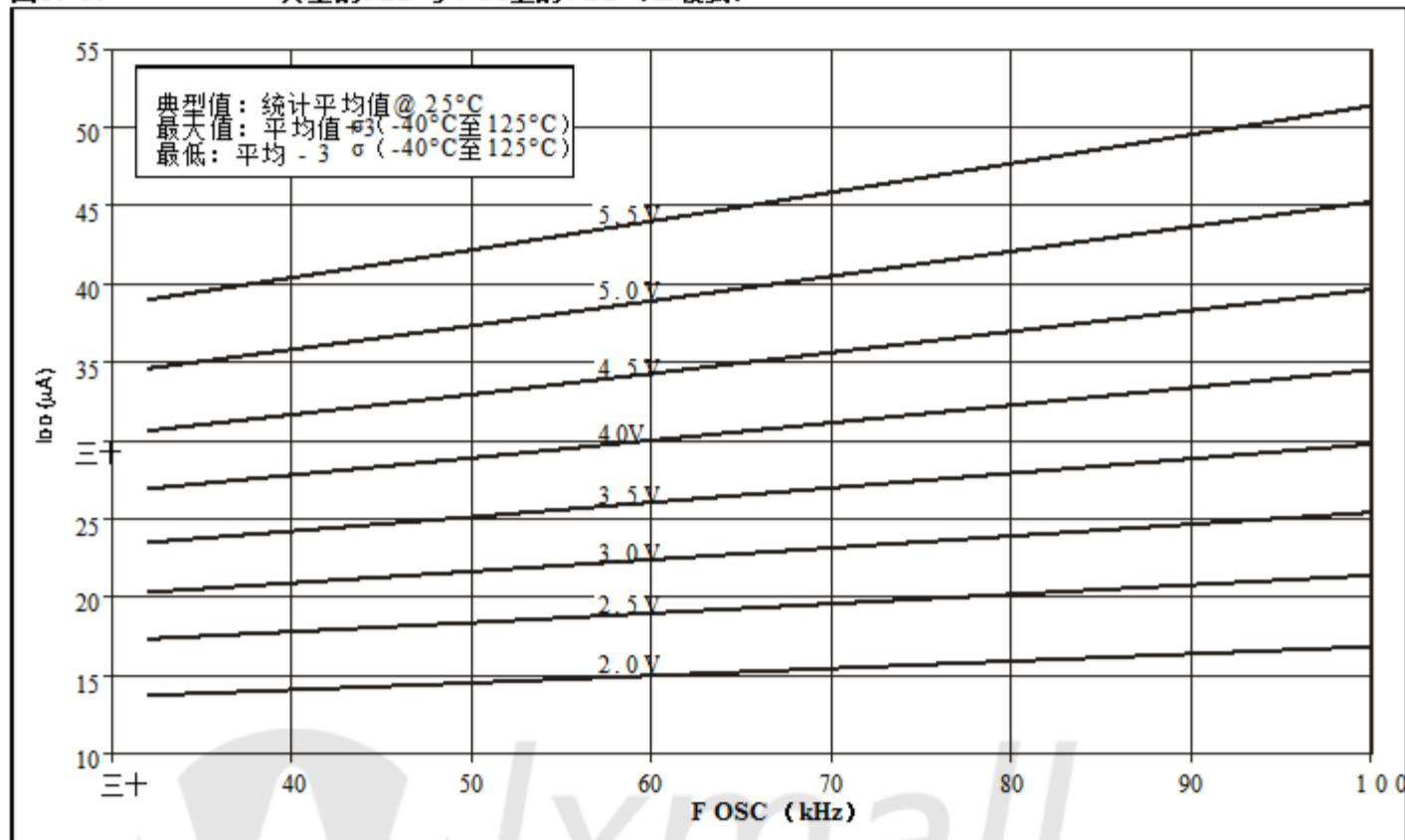


图16-6: V_{DD} (LP模式) 下的最大 I_{DD} 与 F_{OSC} 的最大值

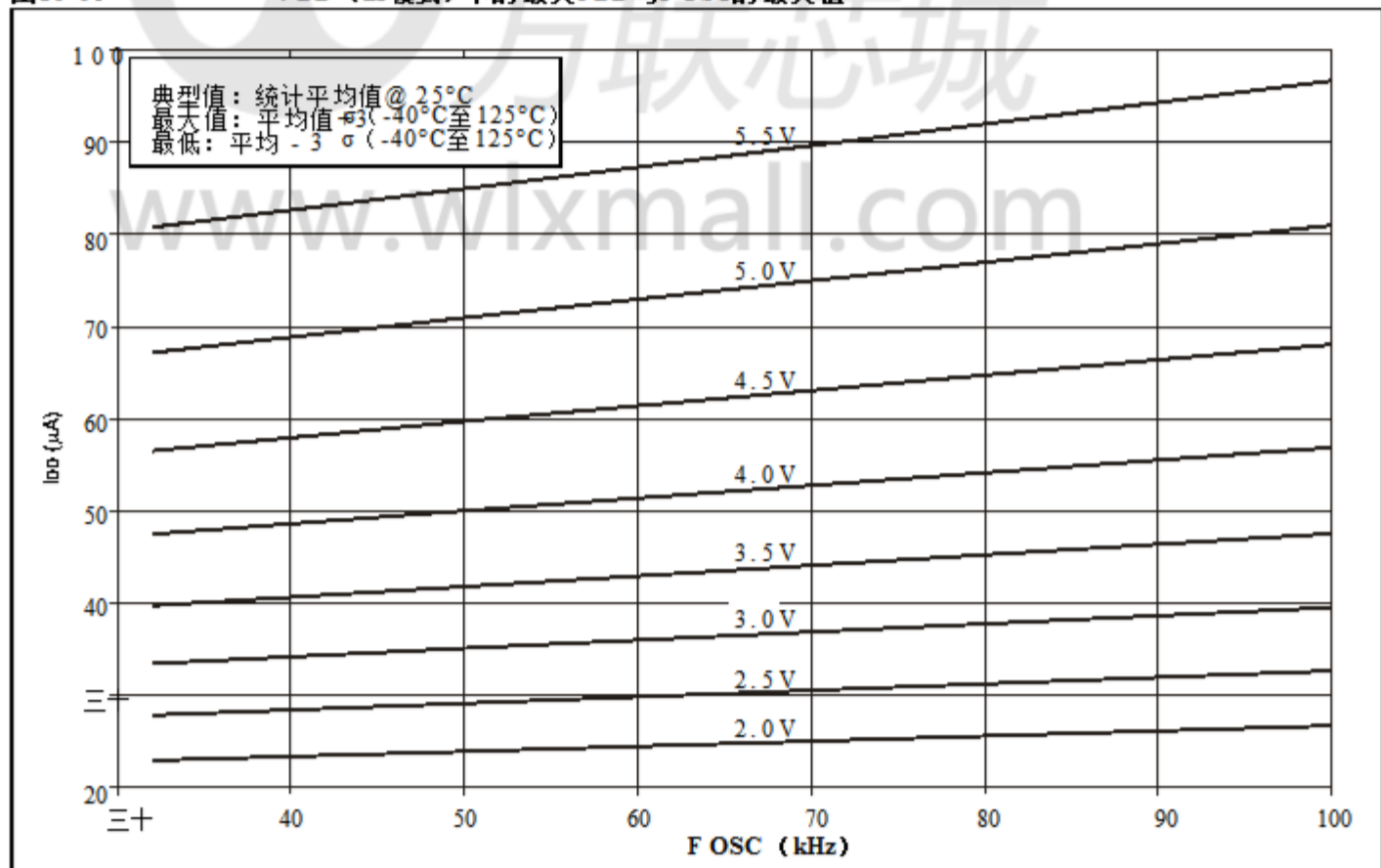


图16-7: 平均F_{OSC}与V_{DD}对于R的各种价值
(RC MODE, C = 20 pF, 25°C)

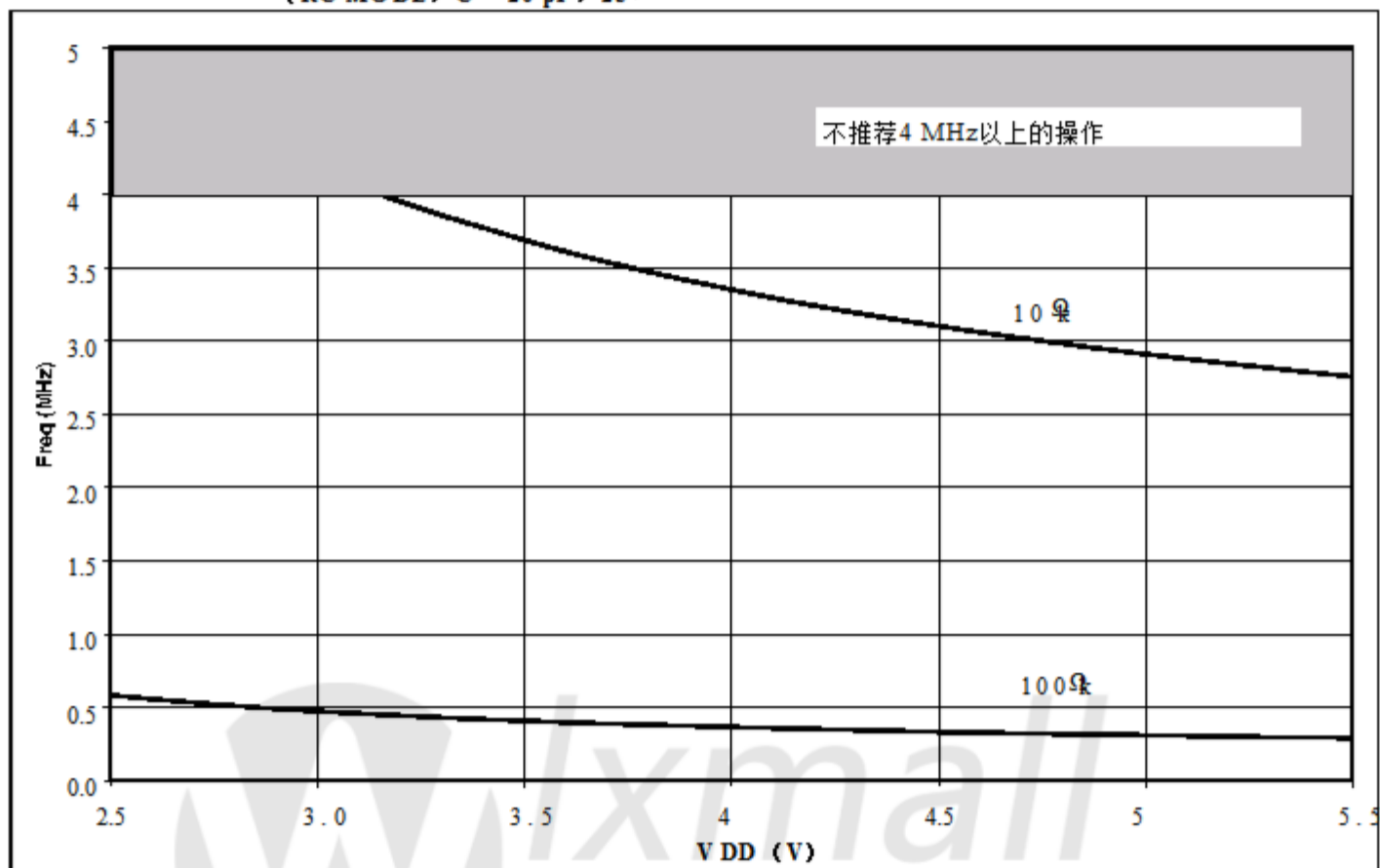


图16-8: 平均F_{OSC}与V_{DD}对于R的各种价值
(RC MODE, C = 100 pF, 25°C)

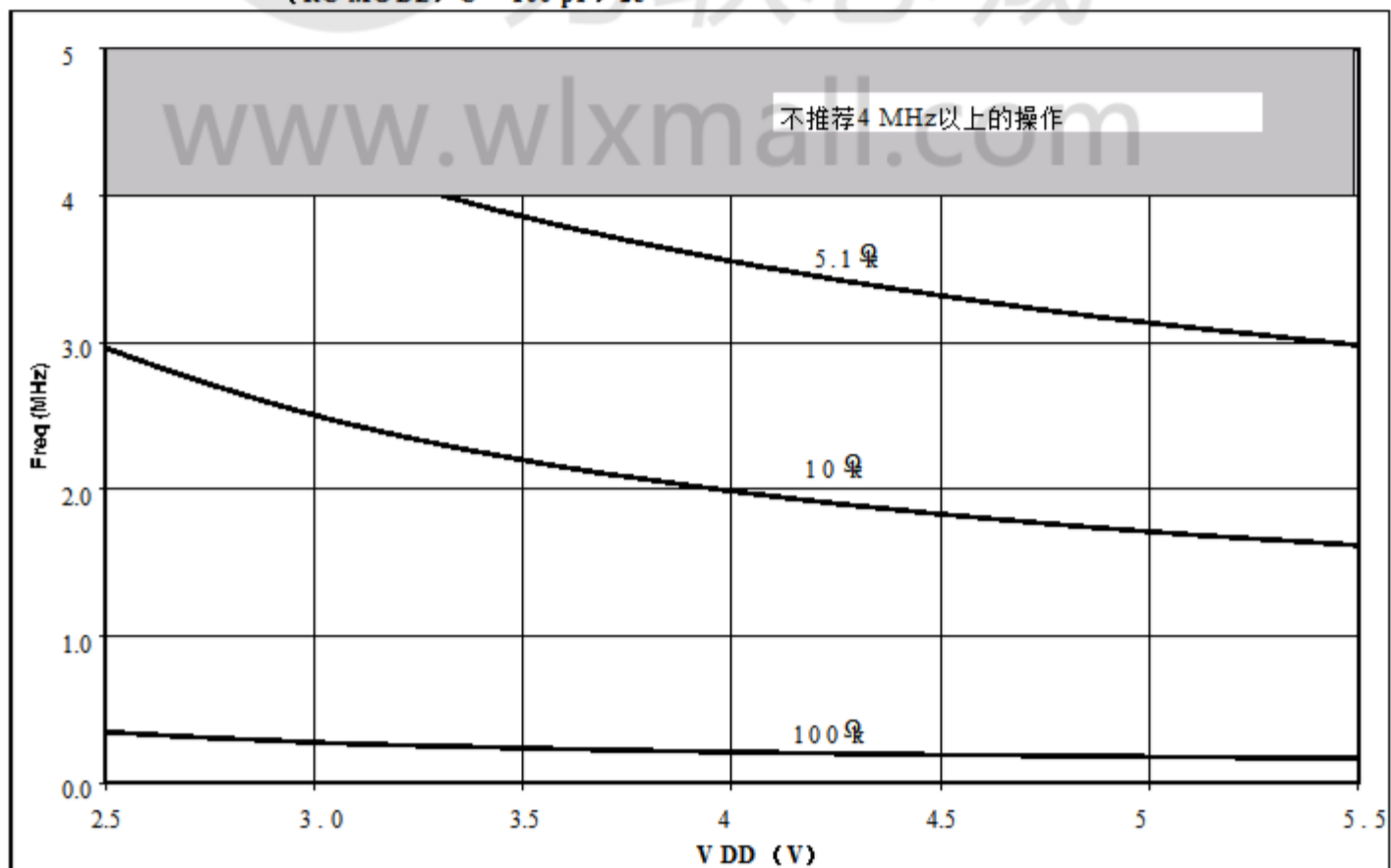


图16-9: 平均F_{OSC}与V_{DD}对于R的各种价值
(RC模式, C = 300pF, 25 °C)

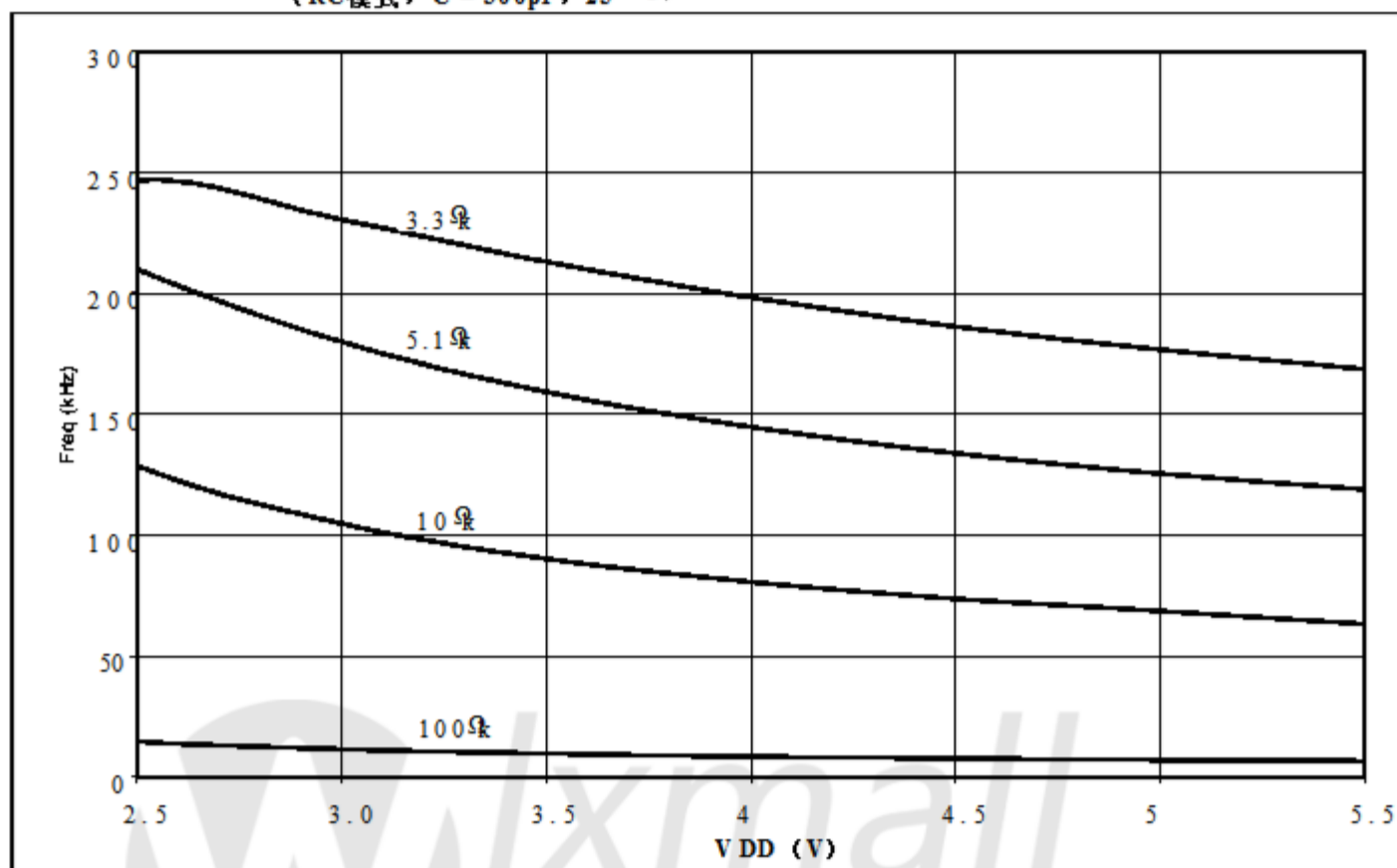


图16-10: I_{PD}与V_{DD} (睡眠模式, 所有外设禁用)

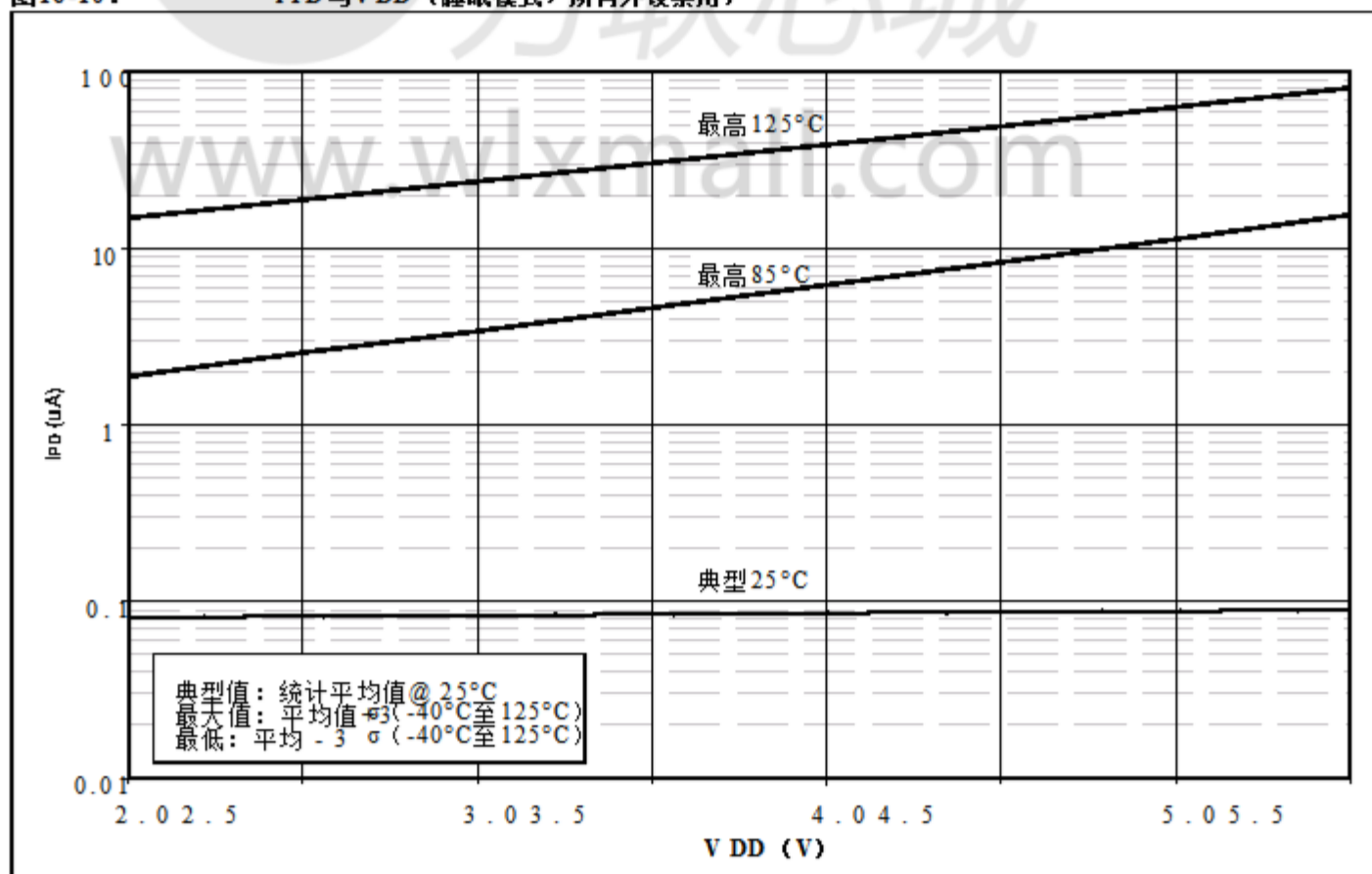


图16-11: AIBOR 与VDD 超过温度

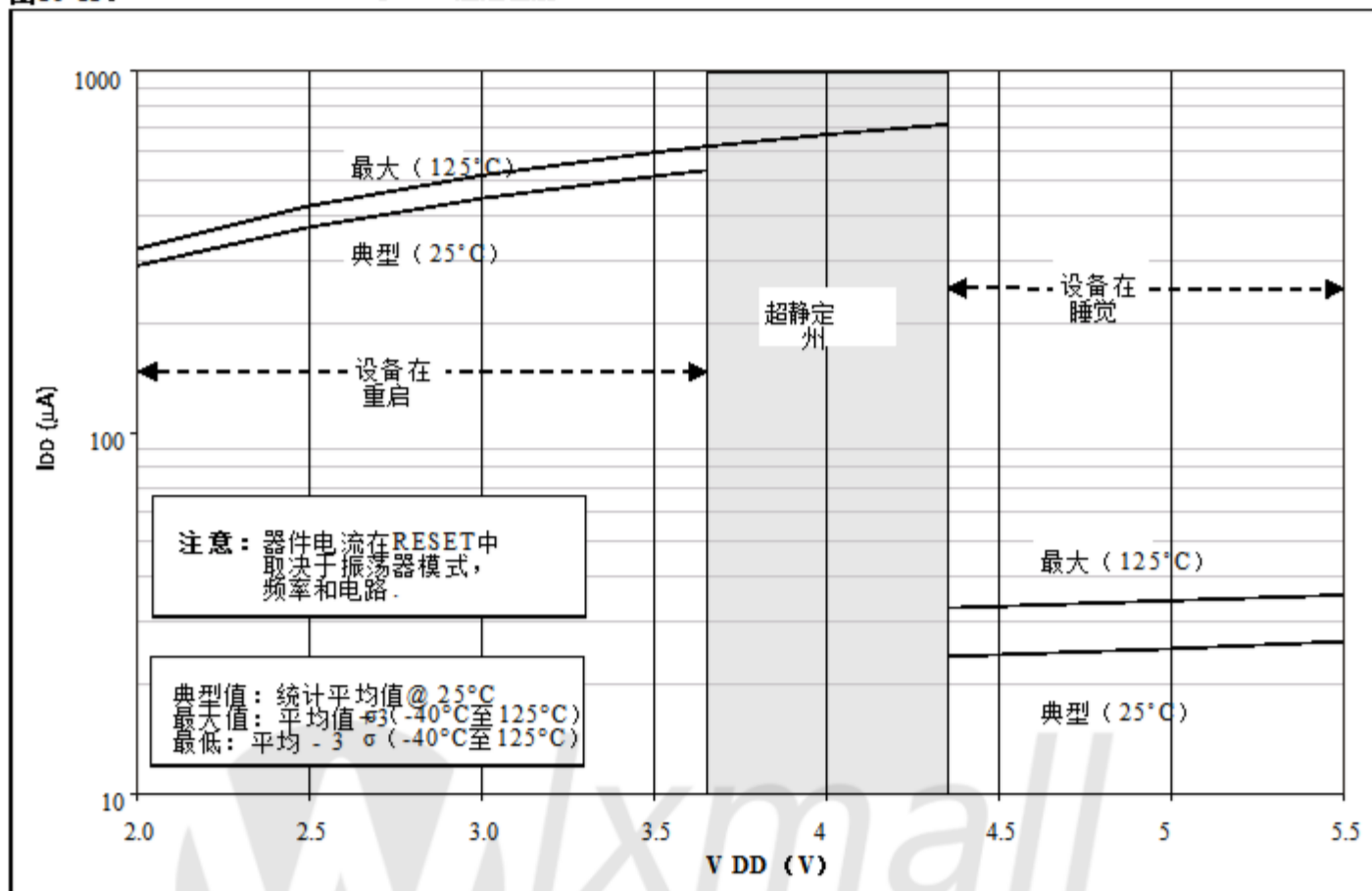


图16-12: 典型和最大值 ΔI_{WDT} 与VDD超温关系

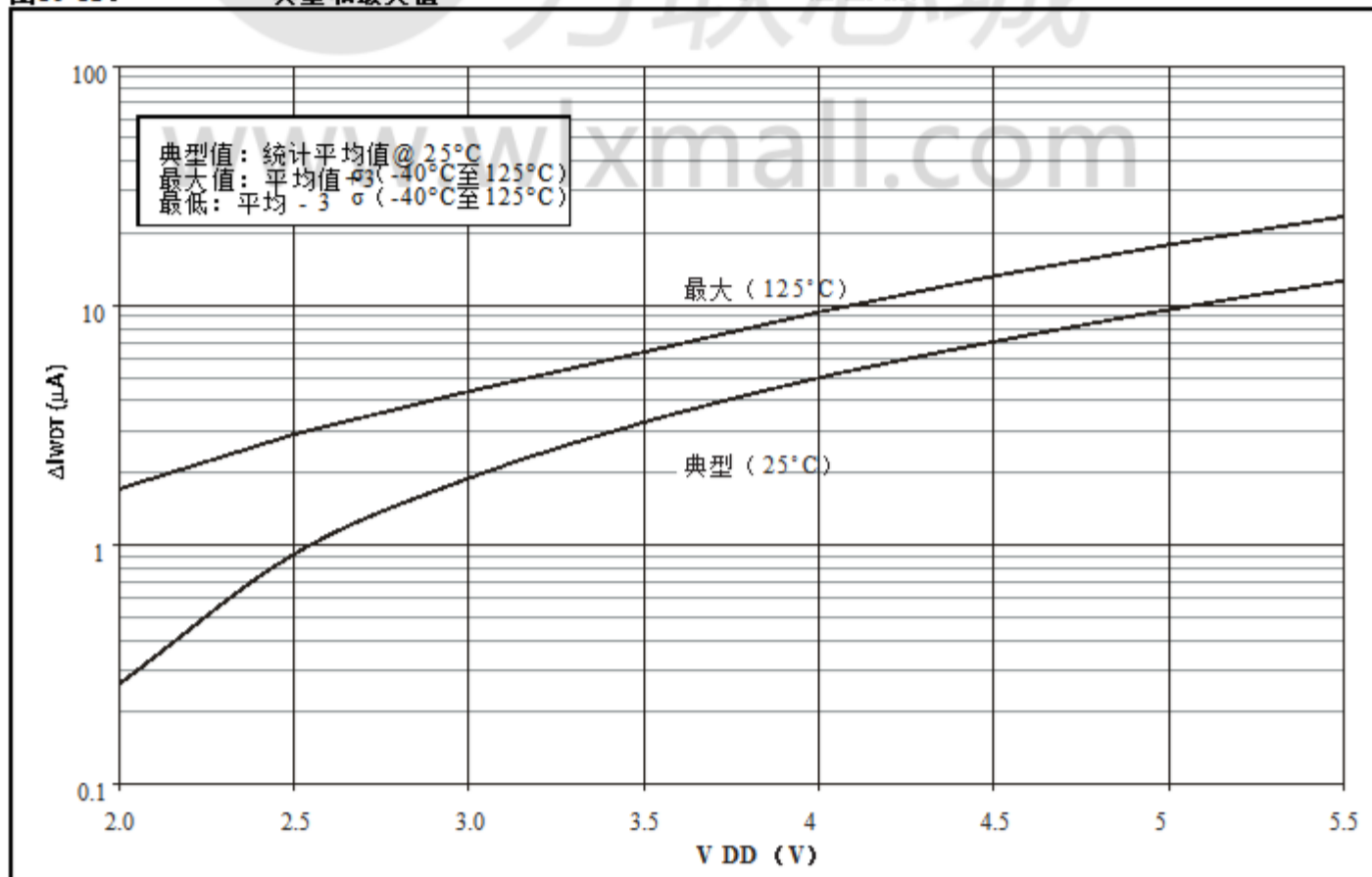


图16-13: 典型, 最小和最大 WDT 周期与 V_{DD} (-40 °C至125 °C)

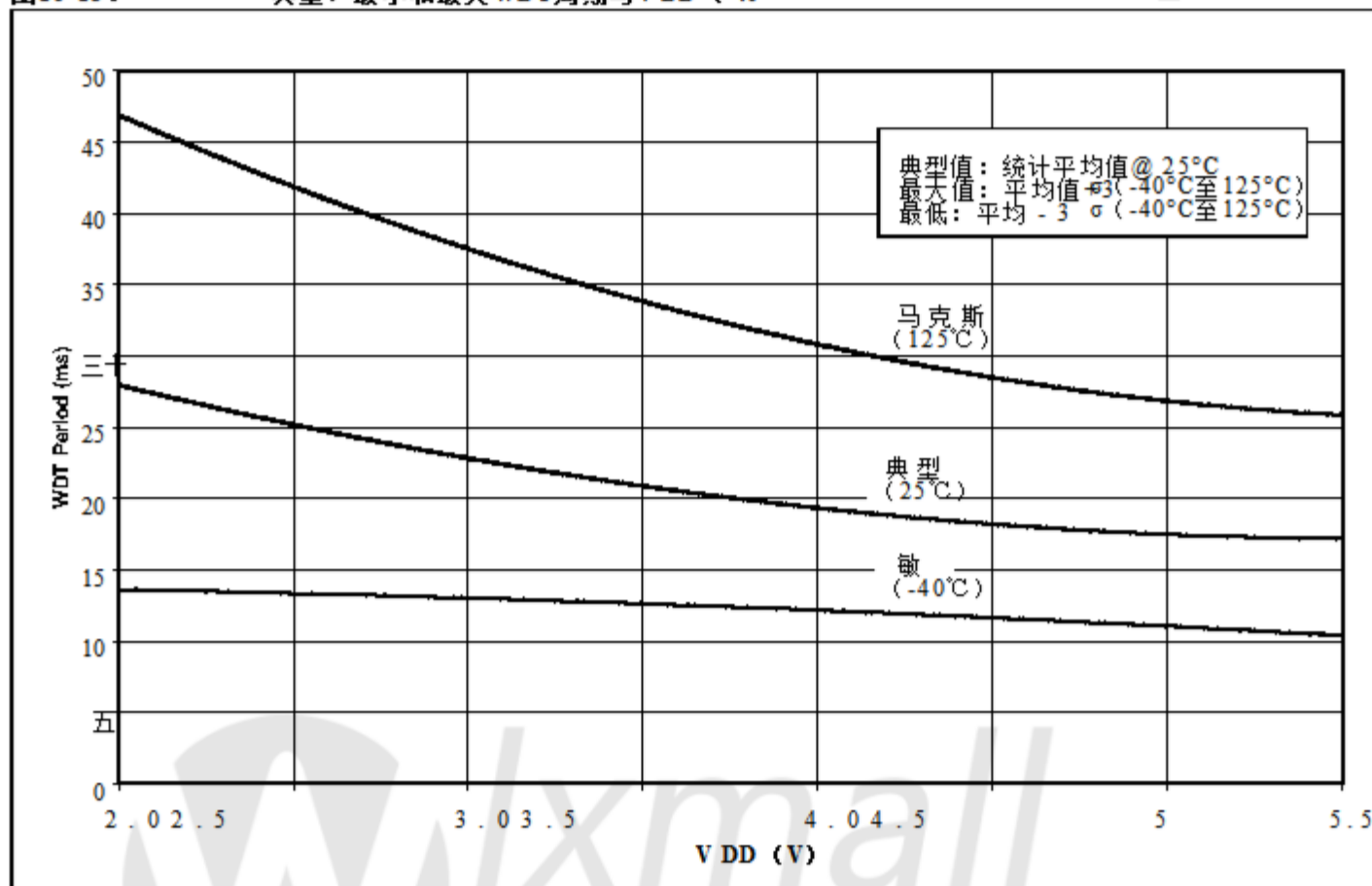


图16-14: 平均 WDT 周期与 V_{DD} 超温 (-40 °C至125 °C)

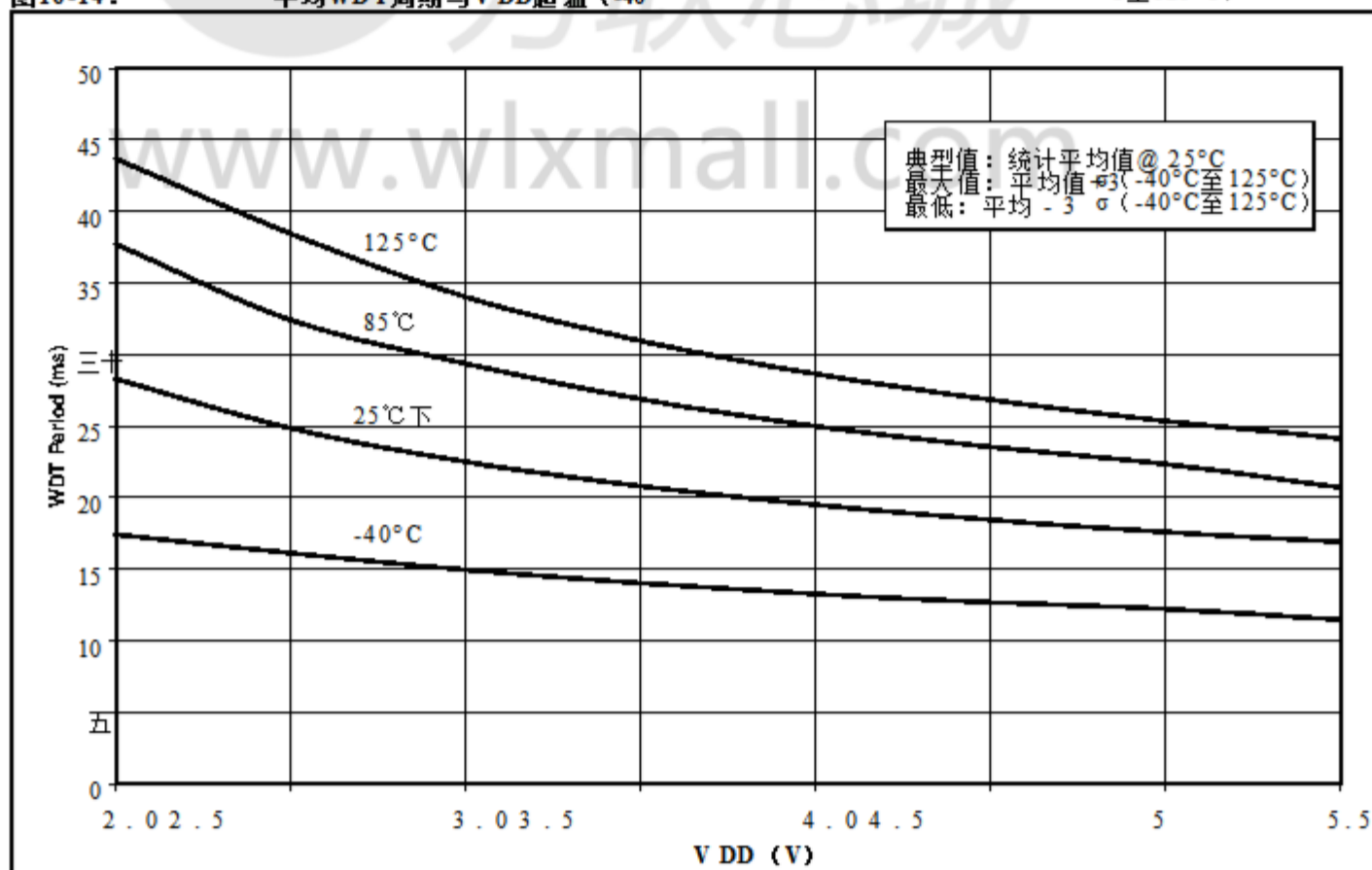


图16-15: 典型, 最小和最大 V_{OH} 对 I_{OH} ($V_{DD} = 5V$, $-40^{\circ}C$ 至 $125^{\circ}C$)

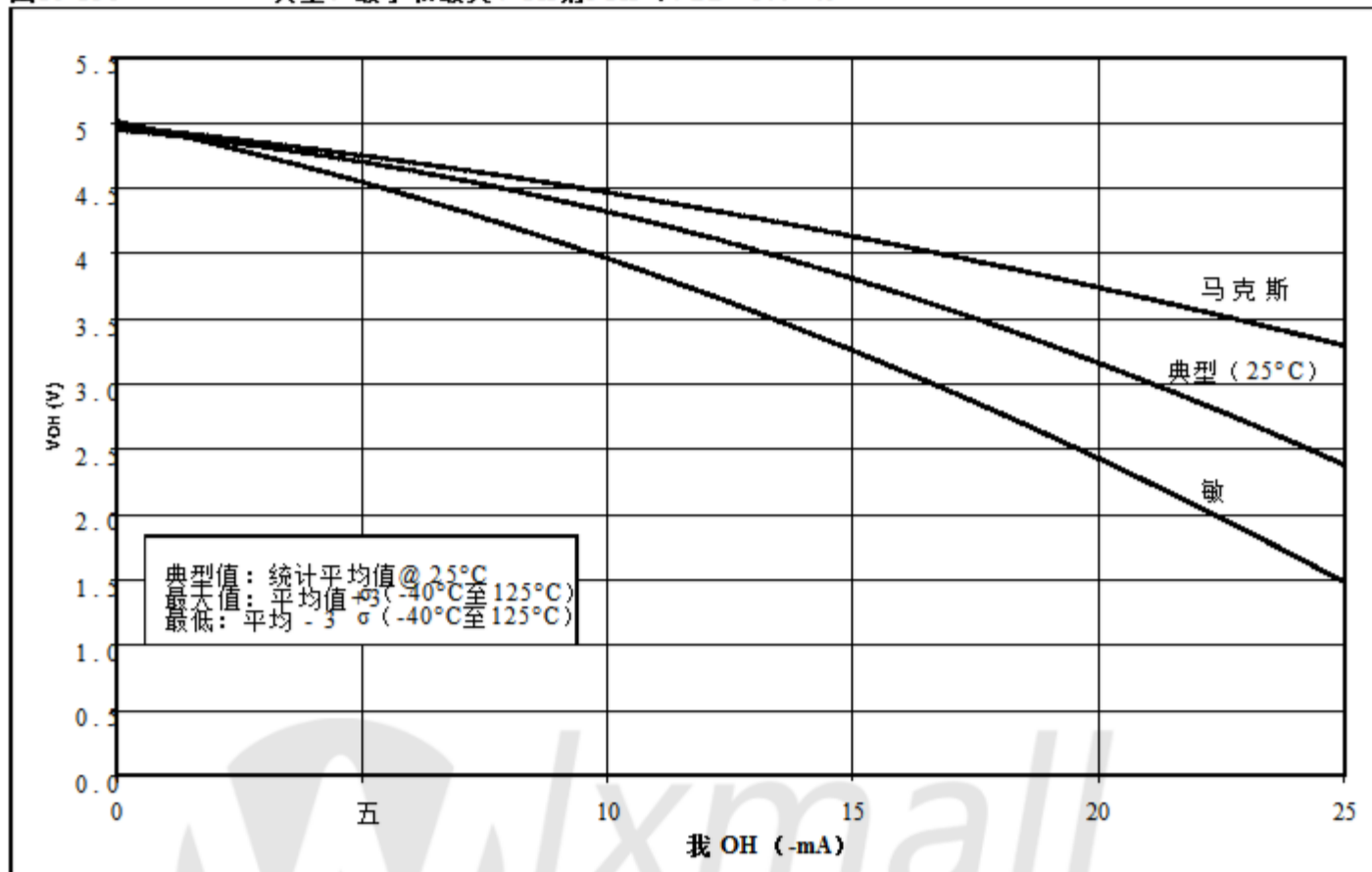


图16-16: 典型, 最小和最大 V_{OH} 对 I_{OH} ($V_{DD} = 3V$, $-40^{\circ}C$ 至 $125^{\circ}C$)

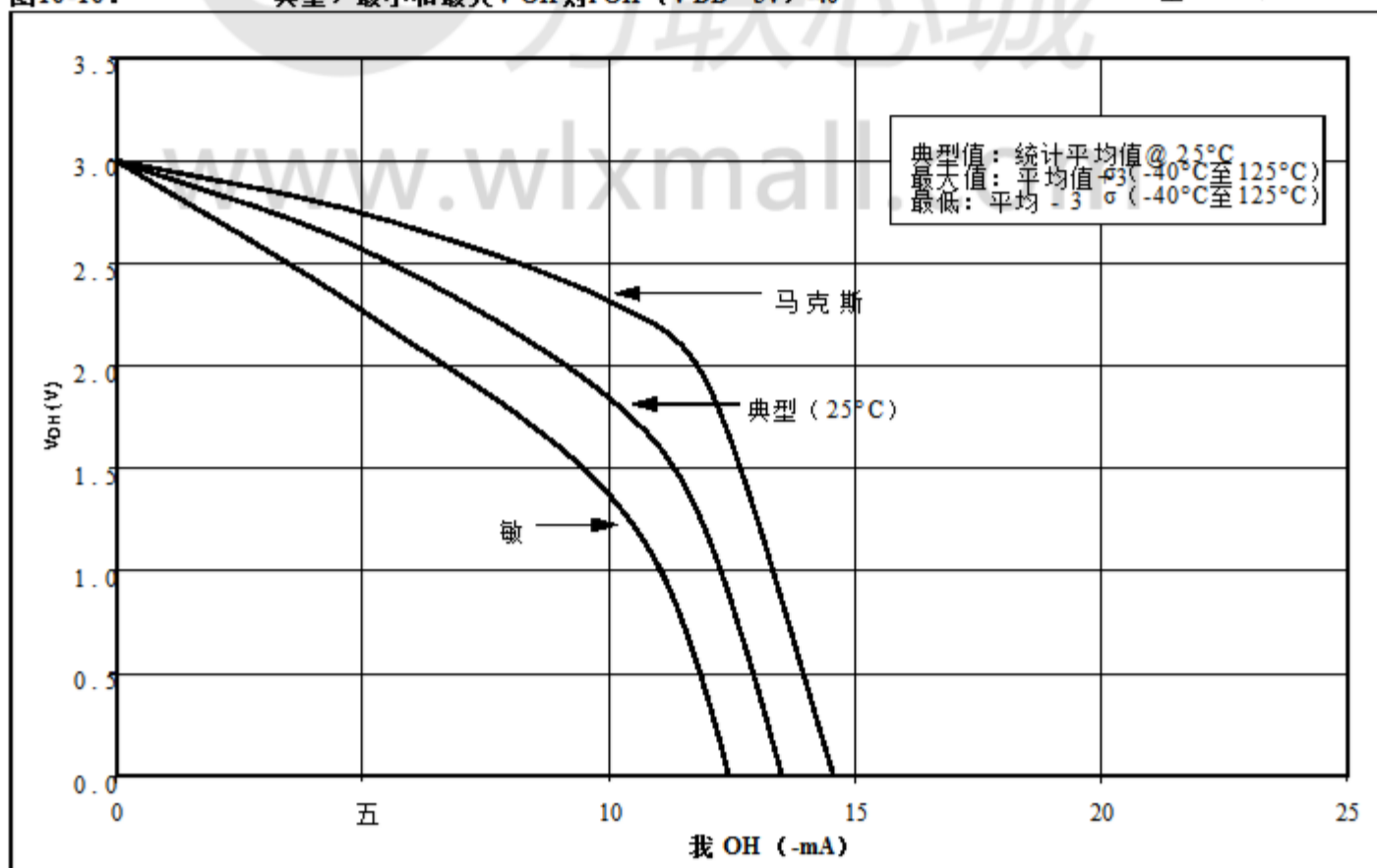


图16-17: 典型, 最小和最大 V_{OL} 与 I_{OL} ($V_{DD} = 5V$, $-40^{\circ}C$ 至 $125^{\circ}C$)

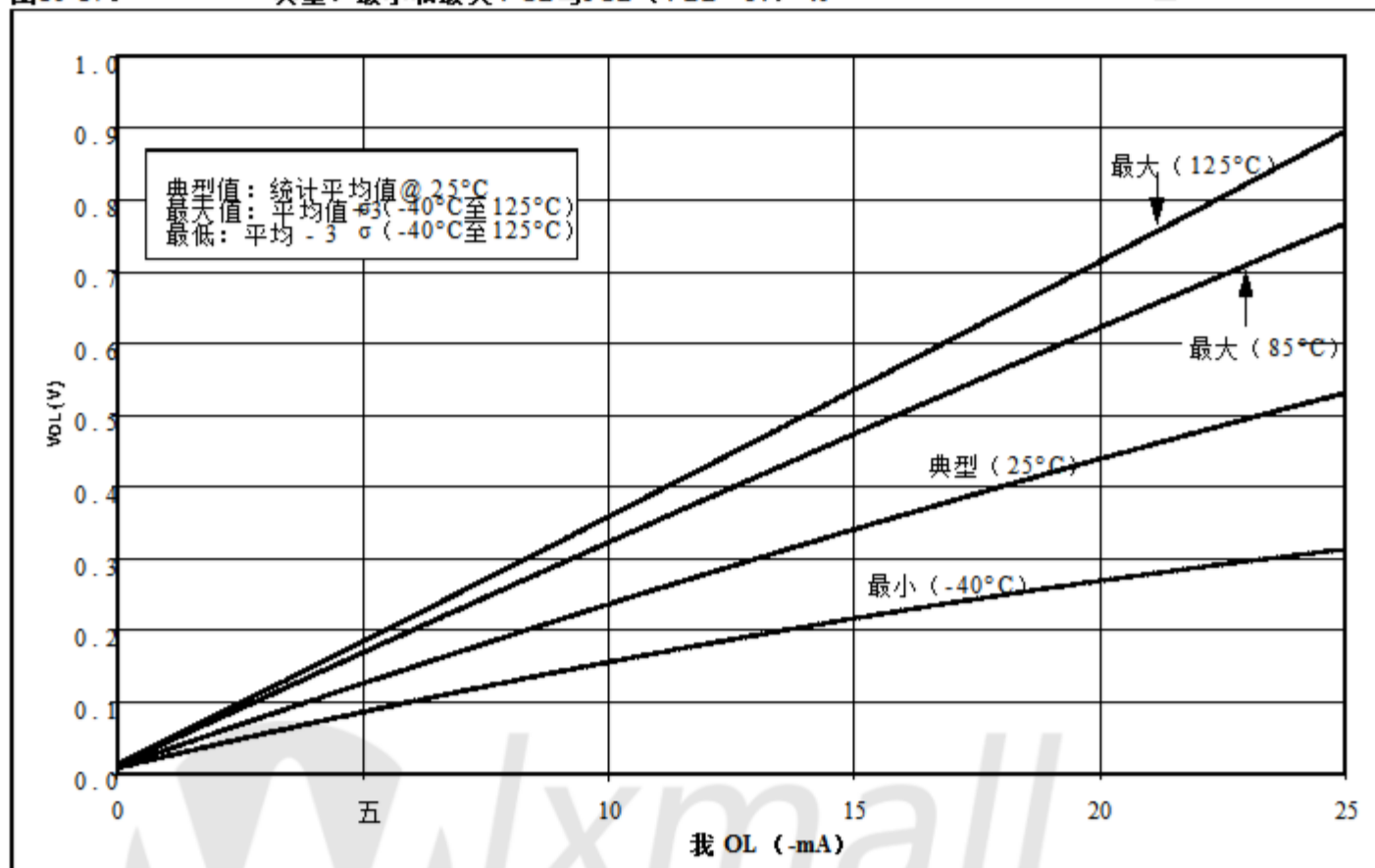


图16-18: 典型, 最小和最大 V_{OL} 与 I_{OL} ($V_{DD} = 3V$, $-40^{\circ}C$ 至 $125^{\circ}C$)

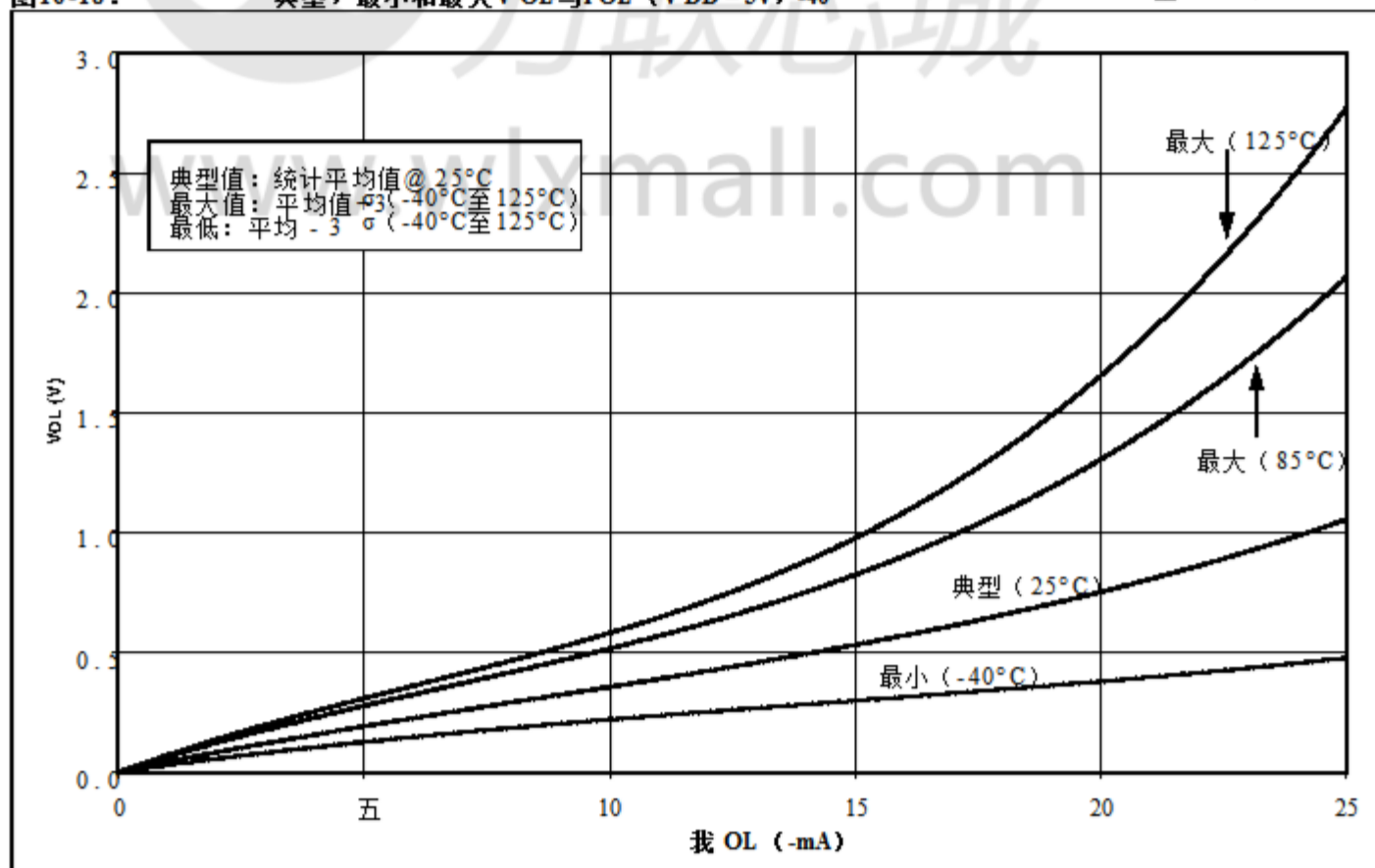


图16-19: 最小和最大 V_{IN} 与 V_{DD} (TTL输入, -40°C至125°C)

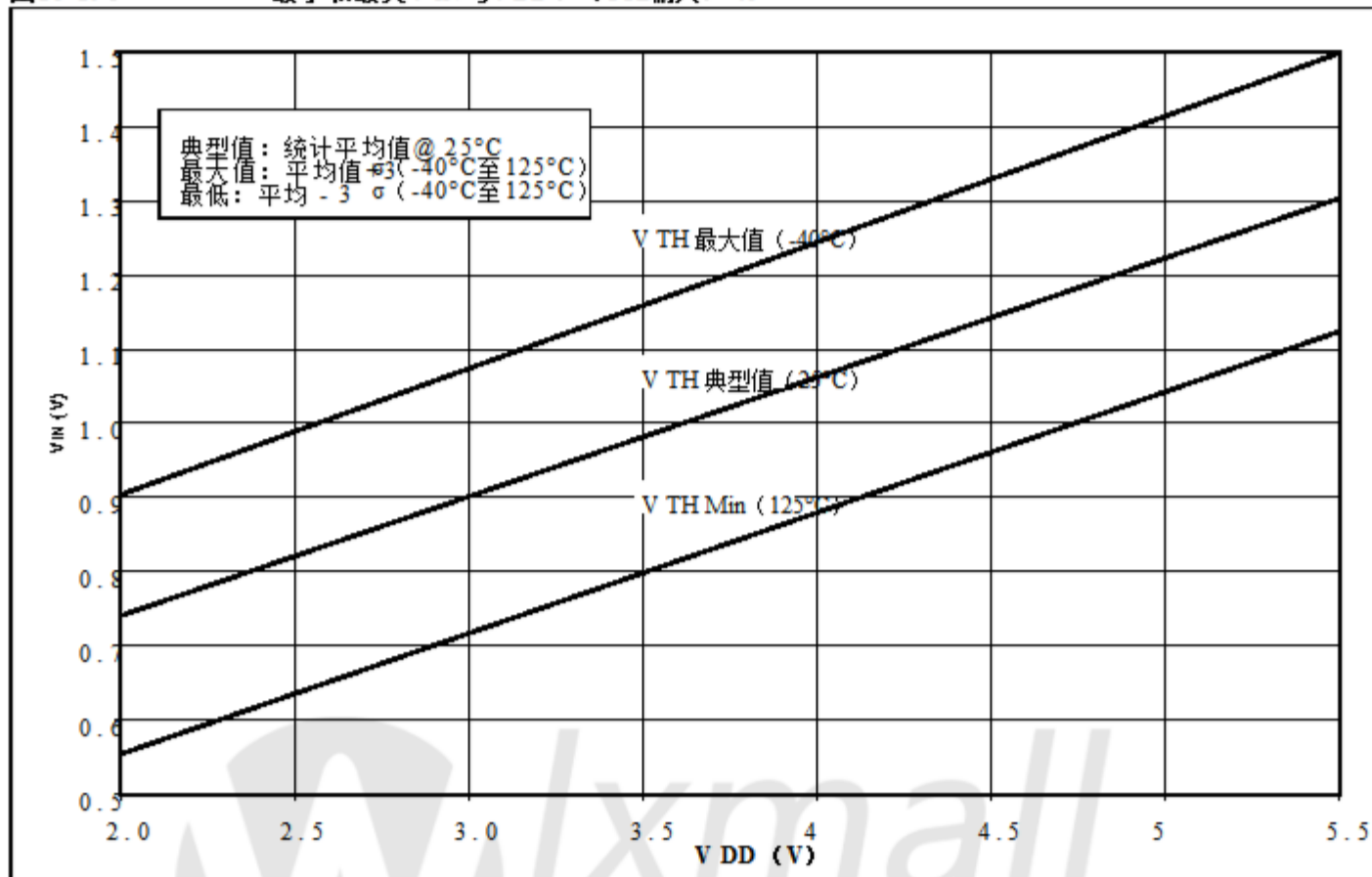
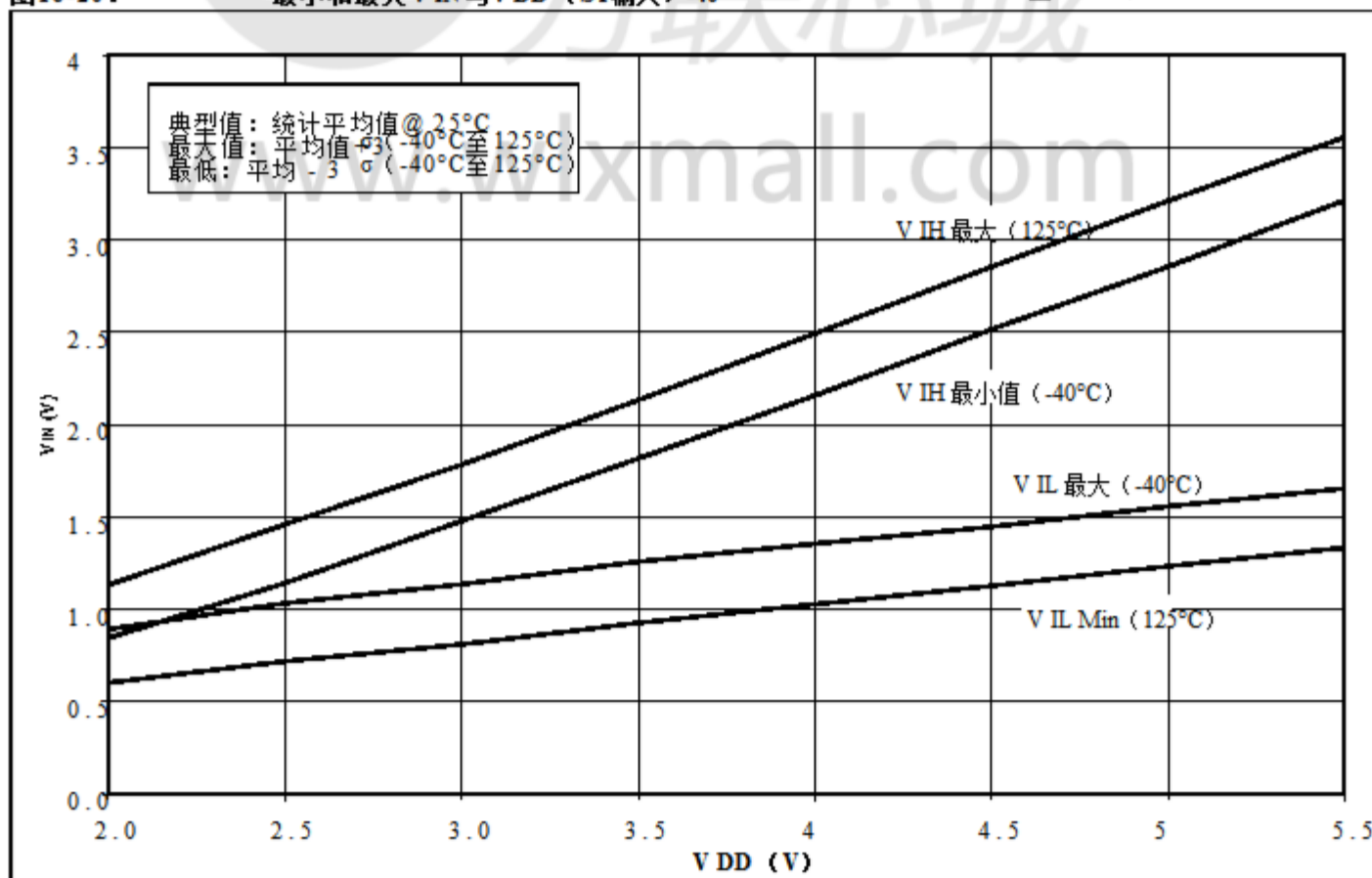


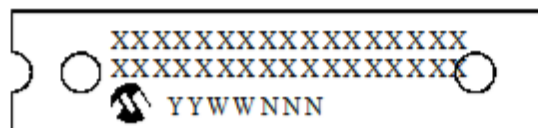
图16-20: 最小和最大 V_{IN} 与 V_{DD} (ST输入, -40°C至125°C)



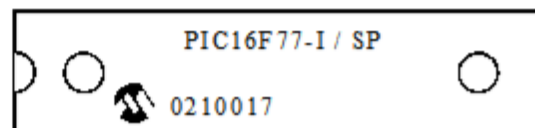
17.0 包装信息

17.1 包装标记信息

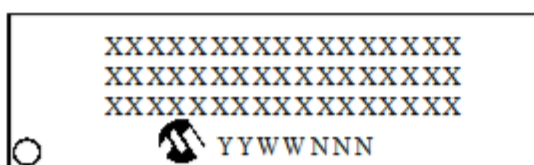
28引脚PDIP (Skinny DIP)



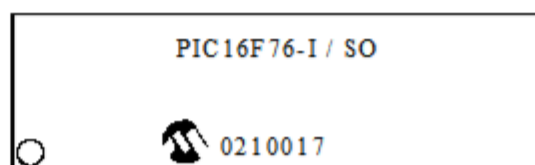
例



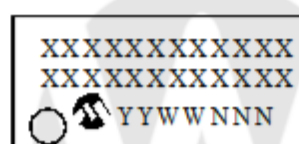
28引脚SOIC



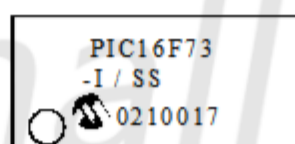
例



28引脚SSOP



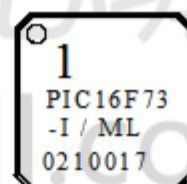
例



28引脚MLF



例



传说：

XX ... X	客户特定信息*
Y	年份代码 (日历年的最后一位数字)
YY	年份代码 (日历年的最后两位数字)
WW	Week code (week of January 1 is week '01')
NNN	字母数字追踪代码

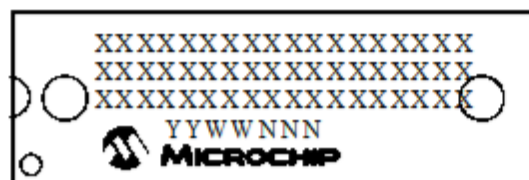
注意： Microchip 元器件编号如果无法在同一行上标记，将会发生结转到下一行，从而限制可用字符的数量。了解客户的具体信息。

* 标准PICmicro器件标记由Microchip器件型号，年代码，星期代码和追踪代码。对于超出此范围的PICmicro器件标记，适用某些价格添加器。请检查与您的Microchip销售办事处联系。对于QTP设备，任何特殊标记添加器都包含在QTP中价钱。

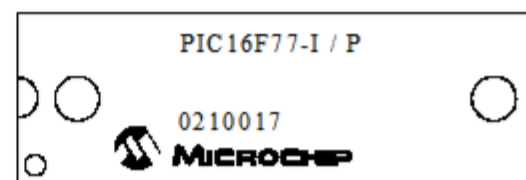
PIC16F7X

包装标记信息 (续)

40引脚PDIP



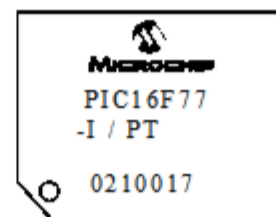
例



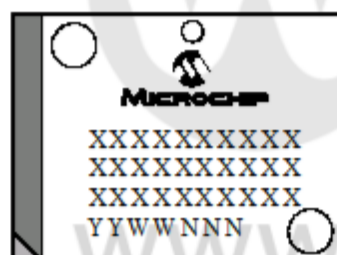
44引脚TQFP



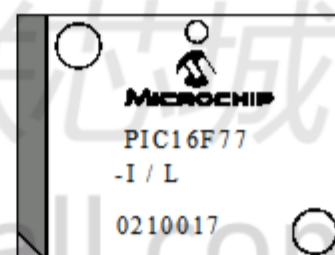
例



44引脚PLCC



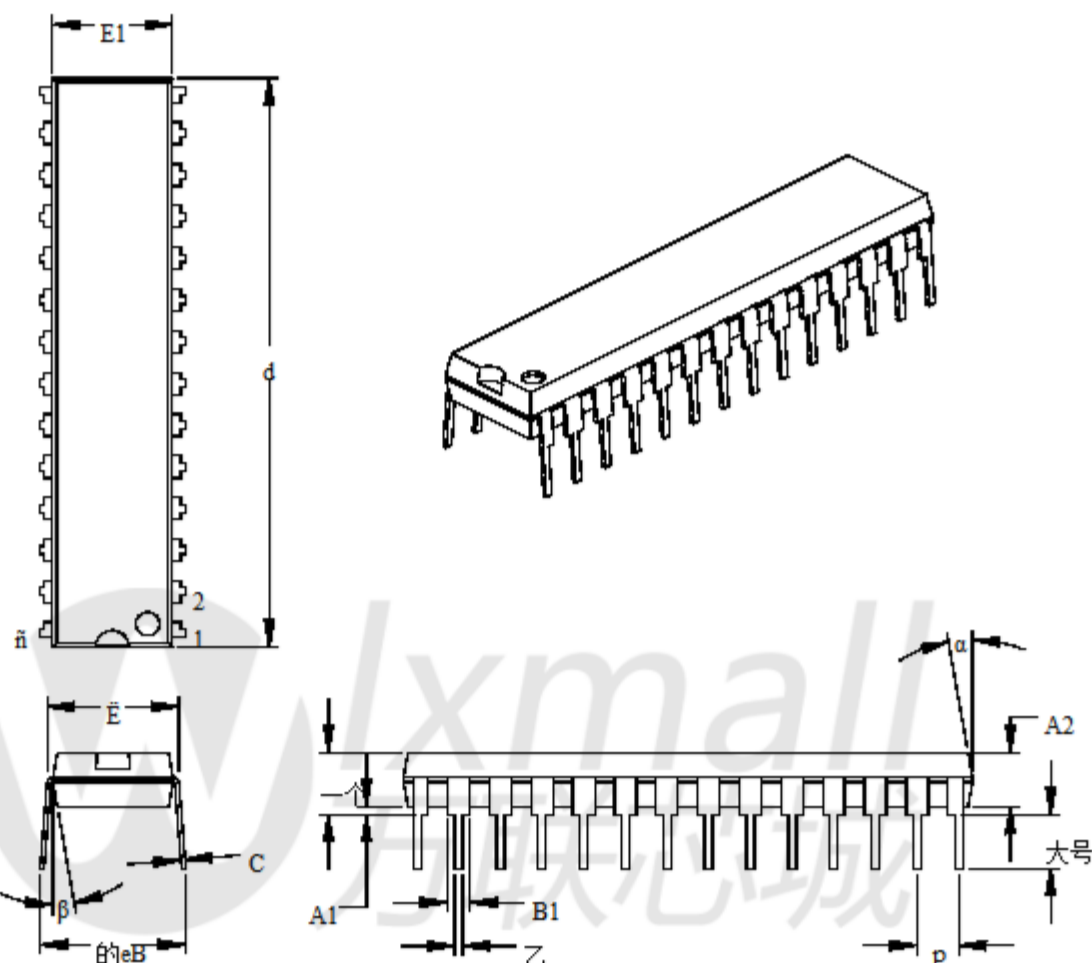
例



17.2 包详细信息

以下部分给出了软件包的技术细节。

28引脚紧身塑料双列直插式 (SP) - 300 mil (PDIP)



尺寸限制	单位	英寸*			单位为毫米		
		MIN	NOM	MAX	MIN	NOM	MAX
引脚数	n		28			28	
沥青	p		1.00			2.54	
座位飞机的顶部	一个	0.140	0.150	0.160	3.56	3.81	4.06
模制包装厚度	A2	1.25	0.130	0.135	3.18	3.30	3.43
座位到座位面	A1	0.015			0.38		
肩宽到肩宽	E	3.00	3.10	3.25	7.62	7.87	8.26
模制包装宽度	E1	0.275	.285	.295	6.99	7.24	7.49
总体长度	d	1.345	1.365	1.385	34.16	34.67	35.18
提示到座位面	大号	1.25	0.130	0.135	3.18	3.30	3.43
铅厚度	C	0.008	0.012	0.015	0.20	0.29	0.38
上部引线宽度	B1	0.040	0.053	0.065	1.02	1.33	1.65
较低的引线宽度	乙	0.016	0.019	0.22	0.41	0.48	0.56
总行间距	§ 的eB	0.320	0.350	0.430	8.13	8.89	10.92
模具拔模角度顶部	α	五	10	15	五	10	15
模具拔模角度底部	β	五	10	15	五	10	15

*控制参数

§重要特征

笔记:

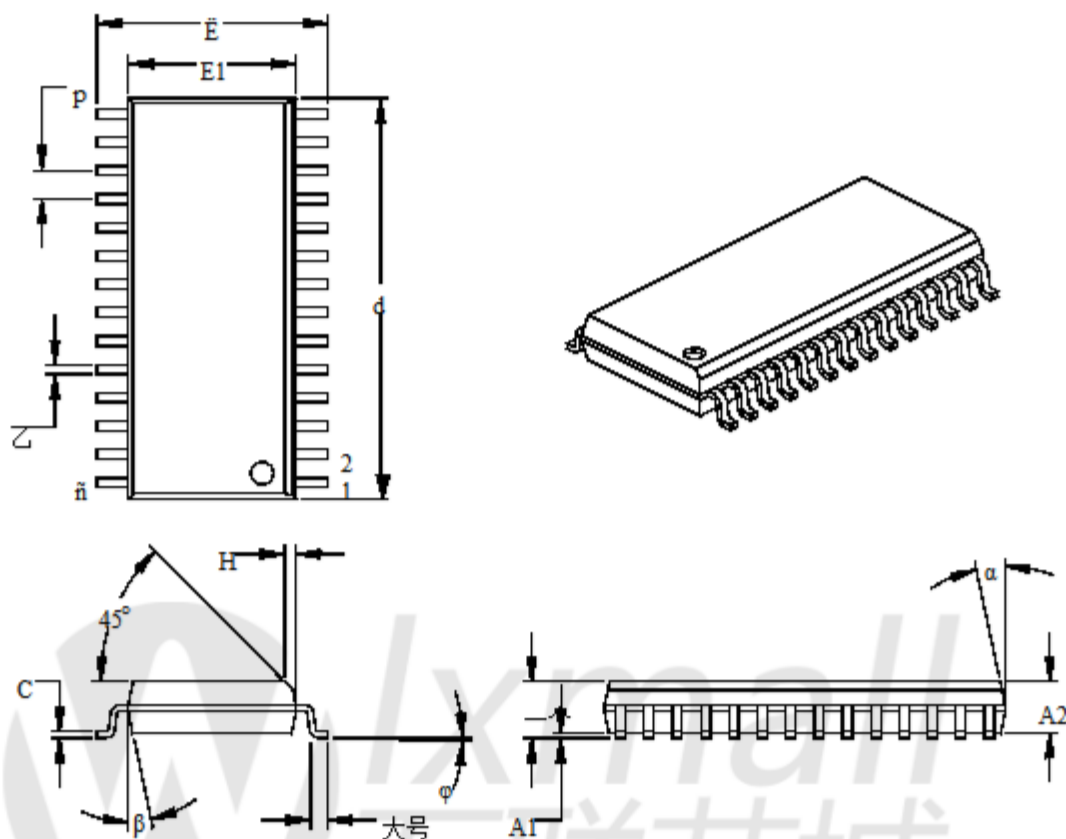
尺寸D和E1不包括模具闪光或突起. 模具的闪光或突起不得超过 .010" (0.254mm) 每面.

JEDEC相当于: MO-095

图号C04-070

PIC16F7X

28引脚塑料小外形 (SO) - 宽300 mil (SOIC)



单位		英寸 x			单位为毫米		
尺寸限制	单位	MIN	NOM	MAX	MIN	NOM	MAX
引脚数	n		28			28	
引脚间距	P		.050			1.27	
整体高度	—	0.93	0.99	0.104	2.36	2.50	2.64
模具包装厚度	A2	0.88	0.91	0.94	2.24	2.31	2.39
对崎 §	A1	0.004	0.008	0.012	0.10	0.20	0.30
总宽度	E	3.94	4.07	4.20	10.01	10.34	10.67
模具包装宽度	E1	0.288	2.95	0.299	7.32	7.49	7.59
总体长度	d	0.695	0.704	0.712	17.65	17.87	18.08
倒角距离	H	0.010	0.020	0.029	0.25	0.50	0.74
脚长	大号	0.016	0.33	0.50	0.41	0.84	1.27
脚角顶部	φ	0		804			8
铅厚度	C	0.009	0.011	0.013	0.23	0.28	0.33
引线宽度	乙	0.014	0.017	0.020	0.36	0.42	0.51
模具拔模角度顶部	α	0	12	15	0	12	15
模具拔模角度底部	β	0	12	15	0	12	15

*控制参数

§重要特征

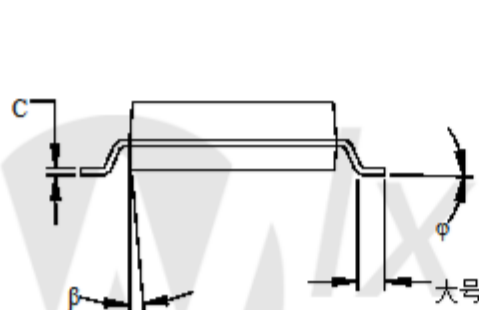
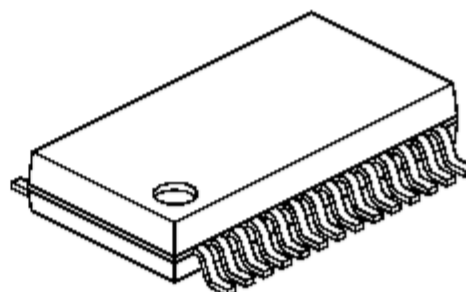
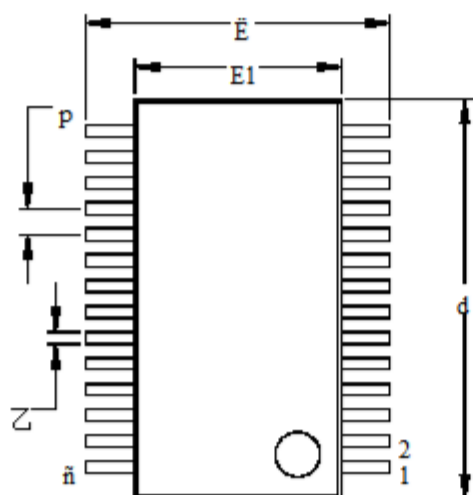
笔记:

尺寸D和E1不包括模具闪光或突起.模具的闪光或突起不得超过 .010" (0.254mm) 每面.

JEDEC相当于: MS-013

图号C04-052

28引线塑料收缩小外形 (SS) - 209 mil, 5.30 mm (SSOP)



尺寸限制	单位	英寸			单位为毫米*		
		MIN	NOM	MAX	MIN	NOM	MAX
引脚数	n		28			28	
沥青	p		0.026			0.65	
整体高度	一个	0.058	0.073	0.078	1.73	1.85	1.98
模制包装厚度	A2	0.054	0.068	0.072	1.63	1.73	1.83
对峙 §	A1	0.002	0.006	0.010	0.05	0.15	0.25
总宽度	E	0.209	0.309	0.319	7.50	7.85	8.10
模制包装宽度	E1	.201	0.207	.210	5.11	5.25	5.38
总体长度	d	3.95	0.402	4.07	10.05	10.20	10.34
脚长	大号	0.22	0.030	0.037	0.55	0.75	0.94
铅厚度	C	0.004	0.007	0.010	0.10	0.18	0.25
脚角	φ	0	4	8	0.00	101.60	203.20
引线宽度	乙	0.010	0.013	0.015	0.25	0.30	0.38
模具拔模角度顶部	α	0	五	10	0	五	10
模具拔模角度底部	β	0	五	10	0	五	10

*控制参数

§重要特征

笔记:

尺寸D和E1不包括模具闪光或突起. 模具的闪光或突起不得超过

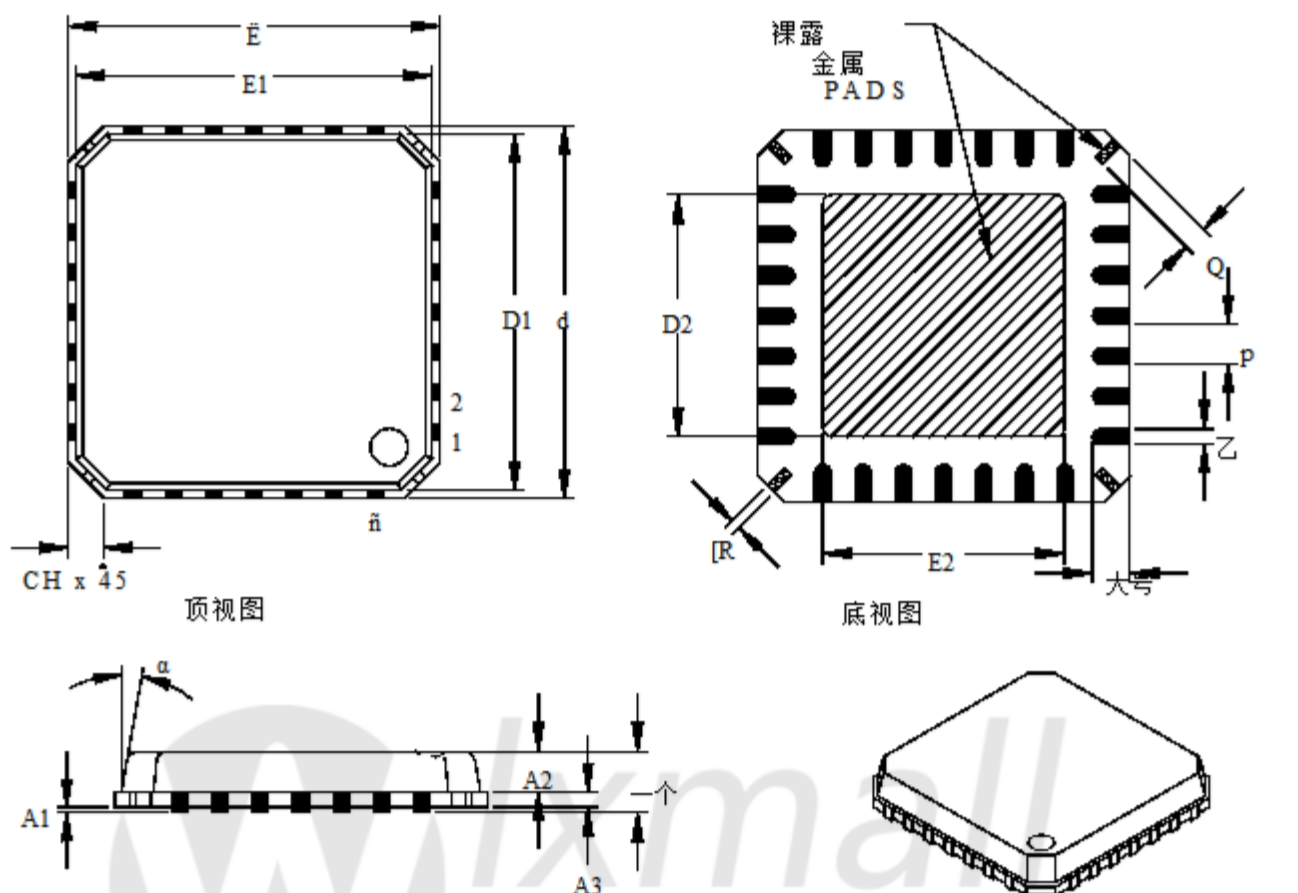
.010" (0.254mm) 每面.

JEDEC相当于: MS-150

图号C04-073

PIC16F7X

28引脚塑料微型引线框架封装（MF）6x6 mm主体（MLF）



尺寸限制	单位	英寸			单位为毫米*		
		MIN	NOM	MAX	MIN	NOM	MAX
引脚数	n		28			28	
沥青	p		2.66 BSC			0.65 BSC	
整体高度	一个		0.33	0.39		0.85	1.00
模制包装厚度	A2		0.026	0.31		0.65	0.80
对峙	A1	0.00	0.0004	0.002	0.00	0.01	0.05
底座厚度	A3		0.08 REF			0.20 REF	
总宽度	E		2.36 BSC			6.00 BSC	
模制包装宽度	E1		2.26 BSC			5.75 BSC	
裸露的焊盘宽度	E2	0.140	0.146	0.152	3.55	3.70	3.85
总体长度	d		2.36 BSC			6.00 BSC	
模制包装长度	D1		2.26 BSC			5.75 BSC	
裸露的焊盘长度	D2	0.140	0.146	0.152	3.55	3.70	3.85
引线宽度	Z	0.009	0.011	0.014	0.23	0.28	0.35
铅长度	大号	0.20	0.24	0.30	0.50	0.60	0.75
领带宽度	[R]	0.05	0.07	0.10	0.13	0.17	0.23
领带长度	Q	0.012	0.016	0.026	0.30	0.40	0.65
倒棱	CH	0.09	0.17	0.24	0.24	0.42	0.60
模具拔模角度顶部	α			12°			12°

*控制参数

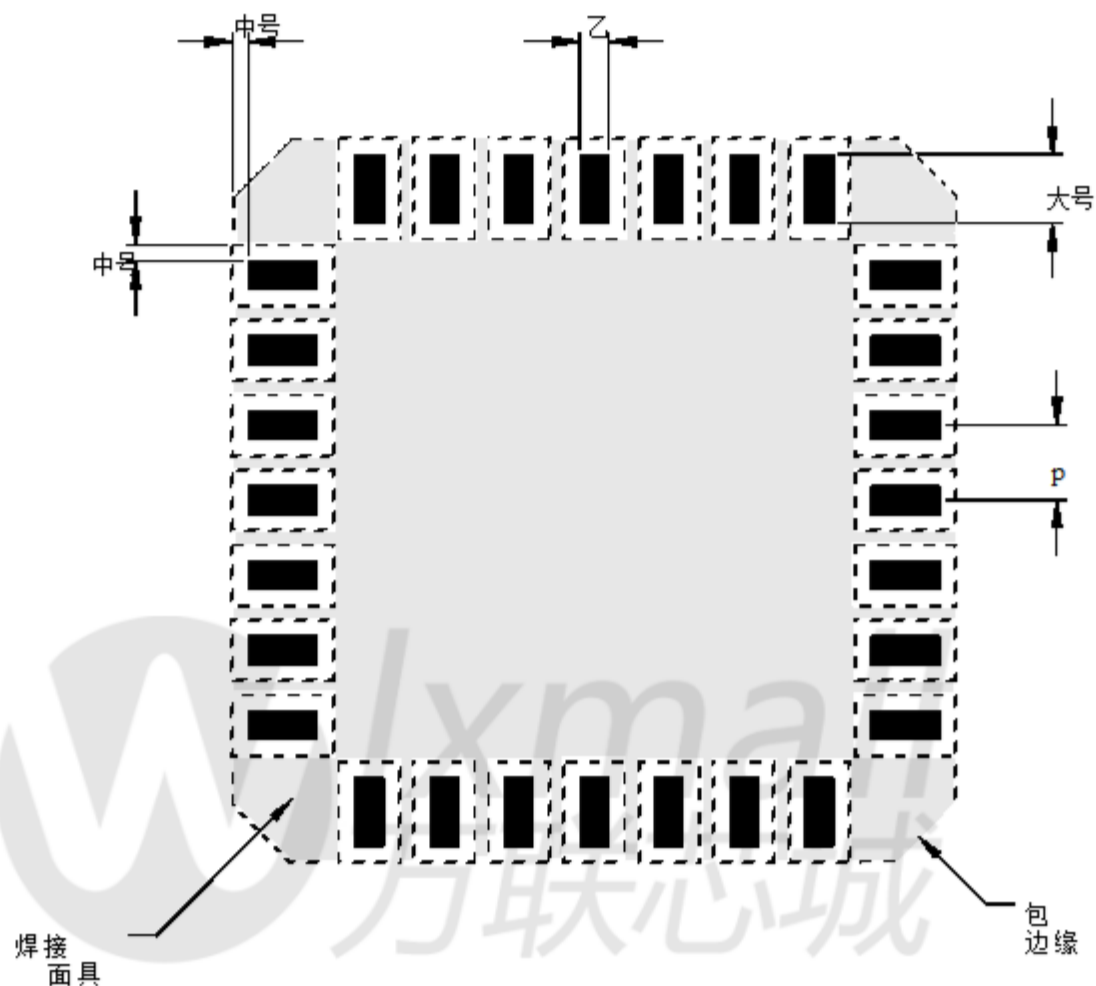
笔记：

尺寸D和E1不包括模具闪光或突起。每侧模具闪光或突起不得超过.010"（0.254mm）。

JEDEC相当于：等待中

图号C04-114

28引脚塑料微型引线框架封装（MF）6x6 mm主体（MLF）（续）



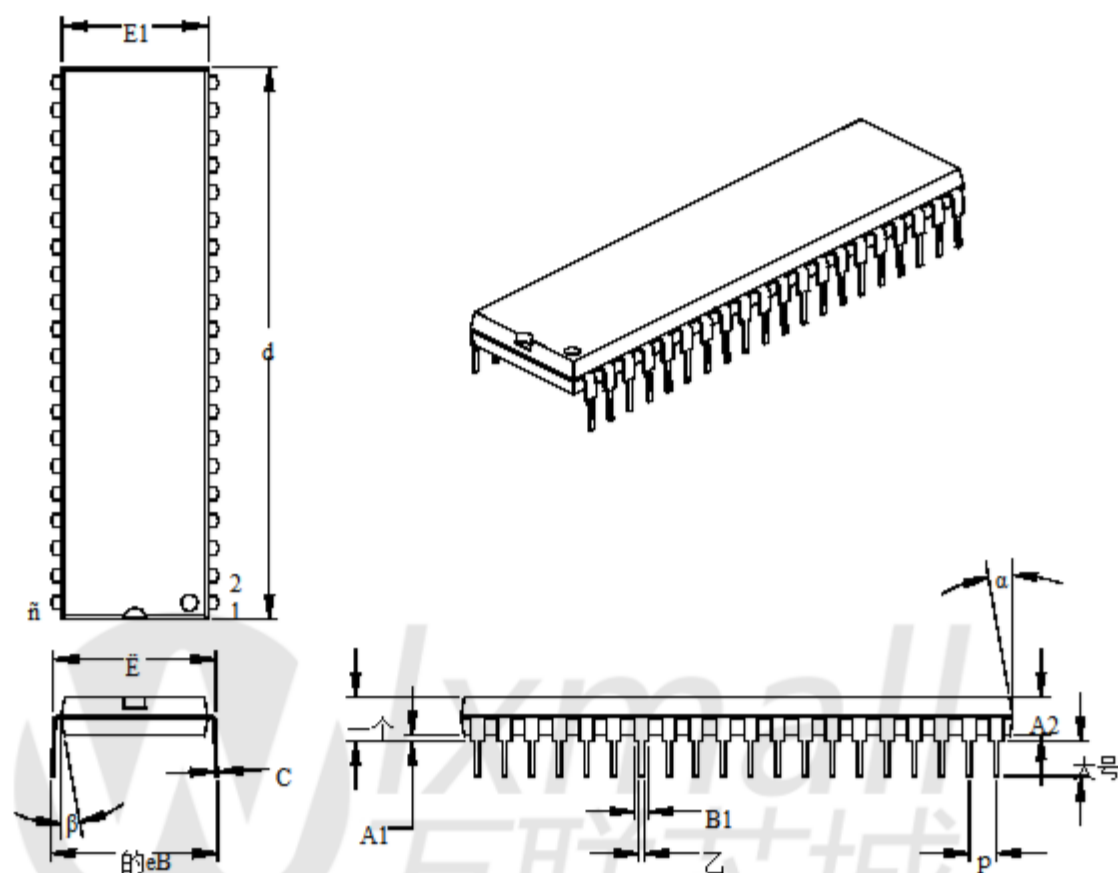
尺寸限制	单位	英寸			单位为毫米*		
		MIN	NOM	MAX	MIN	NOM	MAX
沥青	P	266 BSC			0.65 BSC		
焊盘宽度	乙	0.09	0.11	0.14	0.23	0.28	0.35
热长度	大号	0.020	0.024	0.030	0.50	0.60	0.75
垫到防毒面具	M	0.05		0.006	0.13		0.15

*控制参数

图号C04-2114

PIC16F7X

40引脚塑料双列直插式 (P) - 600 mil (PDIP)



尺寸限制	单位	英寸 x			单位为毫米		
		MIN	NOM	MAX	MIN	NOM	MAX
引脚数	n		40			40	
间距	p		.100			2.54	
座位到座位	一个	0.150	0.175	1.90	4.06	4.45	4.83
模制包装厚度	A2	0.140	0.150	0.160	3.56	3.81	4.06
座位到座位面	A1	0.015		0.38			
肩宽到肩宽	E	0.595	0.600	6.25	15.11	15.24	15.88
模制包装宽度	E1	0.510	0.545	0.560	13.46	13.84	14.22
总体长度	d	2.045	2.058	2.065	51.94	52.26	52.45
提示到座位面	大号	0.120	0.130	0.135	3.05	3.30	3.43
铅厚度	C	0.008	0.012	0.015	0.20	0.29	0.38
上部引线宽度	B1	0.030	.050	.070	0.76	1.27	1.78
较低的引线宽度	B2	0.014	0.018	.022	0.36	0.46	0.56
总行间距	§ 的 eB	0.620	.650	0.680	15.75	16.51	17.27
模具拔模角度顶部	α	五	10	15	五	10	15
模具拔模角度底部	β	五	10	15	五	10	15

*控制参数

§重要特征

笔记:

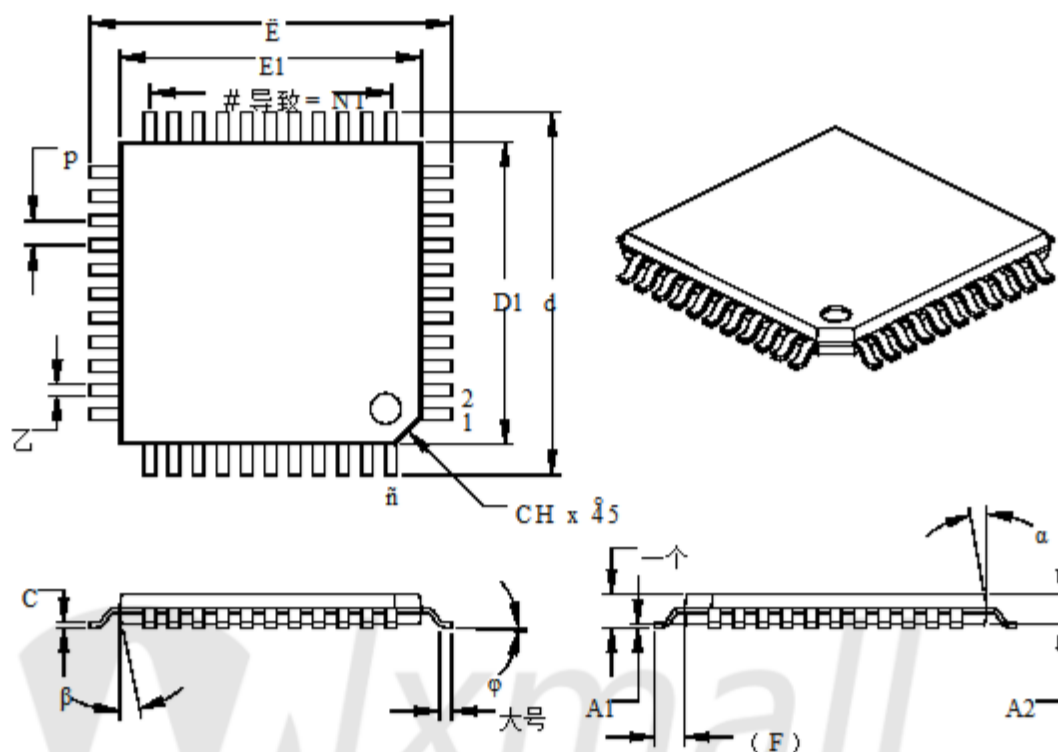
尺寸D和E1不包括模具闪光或突起. 模具的闪光或突起不得超过

.010" (0.254mm) 每面.

JEDEC相当于: MO-011

图号C04-016

44引脚塑料薄型四方扁平封装 (PT) 10x10x1 mm主体, 1.0 / 0.10 mm引脚形式 (TQFP)



尺寸限制	单位	英寸			单位为毫米*		
		MIN	NOM	MAX	MIN	NOM	MAX
引脚数	n		44			44	
间距	p		0.31			0.80	
每边的引脚	N1		11			11	
整体高度	一个	0.39	0.043	0.047	1.00	1.10	1.20
模制包装厚度	A2	0.037	0.39	0.041	0.95	1.00	1.05
对崎	A1	0.002	0.004	0.006	0.05	0.10	0.15
脚长	大号	0.018	0.024	0.030	0.45	0.60	0.75
足迹 (参考)	(F)		0.39		1.00		
脚角	Φ	0.3	5	7	0	3.5	7
总宽度	E	0.453	0.472	0.482	11.75	12.00	12.25
总体长度	d	0.453	0.472	0.482	11.75	12.00	12.25
模制包装宽度	E1	3.90	3.91	0.398	9.90	10.00	10.10
模制包装长度	D1	3.90	3.91	0.398	9.90	10.00	10.10
铅厚度	C	0.004	0.006	0.008	0.09	0.15	0.20
引线宽度	乙	0.012	0.015	0.017	0.30	0.38	0.44
Pin 1角倒角	CH	0.025	0.035	0.045	0.64	0.89	1.14
模具拔模角度顶部	α	5	× 1.0	1.5	五	10	15
模具拔模角度底部	β	5	× 1.0	1.5	五	10	15

*控制参数

§重要特征

笔记:

尺寸D1和E1不包括模具闪光或突起. 模具的闪光或突起不得超过

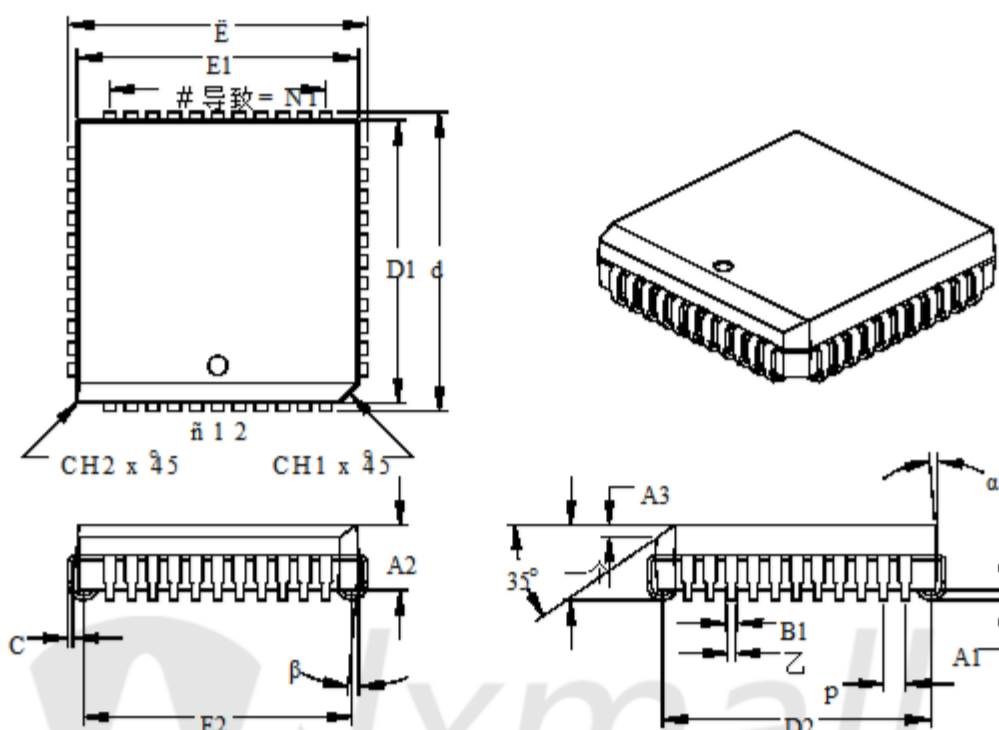
.010" (0.254mm) 每面.

JEDEC等效: MS-026

图号 C04-076

PIC16F7X

44引脚塑料引线芯片载体 (L) - 方形 (PLCC)



尺寸限制	单位	英寸 x			单位为毫米		
		MIN	NOM	MAX	MIN	NOM	MAX
引脚数	n		44			44	
沥青	p		.050			1.27	
每边的引脚	N1		11			11	
整体高度	—	0.155	0.173	0.180	4.19	4.39	4.57
模制包装厚度	A2	0.145	0.153	0.160	3.68	3.87	4.06
对峙	A1	0.020	0.028	0.035	0.51	0.71	0.89
边1倒角高度	A3	0.024	.029	0.034	0.61	0.74	0.86
角倒角1	CH1	0.040	0.045	.050	1.02	1.14	1.27
角倒角 (其他)	CH2	.000	0.005	0.010	0.00	0.13	0.25
总宽度	E	0.635	.690	0.695	17.40	17.53	17.65
总体长度	d	0.635	.690	0.695	17.40	17.53	17.65
模制包装宽度	E1	.650	0.653	0.656	16.51	16.59	16.66
模制包装长度	D1	.650	0.653	0.656	16.51	16.59	16.66
足迹宽度	E2	0.590	0.620	.630	14.99	15.75	16.00
足迹长度	D2	0.590	0.620	.630	14.99	15.75	16.00
铅厚度	C	0.008	0.011	0.013	0.20	0.27	0.33
上部引线宽度	B1	0.026	.029	.032	0.66	0.74	0.81
较低的引线宽度	乙	0.013	0.020	.021	0.33	0.51	0.53
模具拔模角度顶部	α	0	五	10	0	五	10
模具拔模角度底部	β	0	五	10	0	五	10

*控制参数

§重要特征

笔记:

尺寸D和E1不包括模具闪光或突起. 模具的闪光或突起不得超过

.010" (0.254mm) 每面.

JEDEC相当于: MO-047

图号C04-048

附录A: 修订记录

版	日期	修订说明
一个	2000	这是一个新的数据表. 怎么样-有史以来, 这些设备类似于在PIC16C7X器件中找到PIC16C7X数据手册 (DS30390) 或PIC16F87X设备 (DS30292) .
乙	2001	最终数据表. 包括设备表征数据. 外加的扩展温度设备. 添加28针MLF封装. 小印刷修订始终.

附录B: 设备差异

本数据手册中的器件之间的差异列于表B-1.

表B-1: 设备差异

区别	PIC16F73	PIC16F74	PIC16F76	PIC16F77
FLASH程序存储器 (14位字)	4K	4K	8K	8K
数据存储器 (字节)	192	192	368	368
I / O端口	3	五	3	五
广告	5个频道, 8位	8个频道, 8位	5个频道, 8位	8个频道, 8位
并行从端口	没有	是	没有	是
中断源	1 1 1 2	1 1 1 2		
包	28针 PDIP 28引脚SOIC 28引脚SSOP 28针 MLF	40针 PDIP 44引脚TQFP 44针 PLCC	28针 PDIP 28引脚SOIC 28引脚SSOP 28针 MLF	40针 PDIP 44引脚TQFP 44针 PLCC

附录C： 转换 注意事项

从以前的版本转换的注意事项
列出了本数据手册中列出的器件
在表C-1中。

表C-1： 转换考虑

特性	PIC16C7X	PIC16F87X	PIC16F7X
销	28/40	28/40	28/40
计时器	3	3	3
中断	11或12	13或14	11或12
通讯	PSP, USART, SSP (SPI, I2C从机)	PSP, USART, SSP (SPI, I2C主/从)	PSP, USART, SSP (SPI, I2C从机)
频率	20 MHz	20 MHz	20 MHz
广告	8位	10位	8位
CCP	2	2	2
程序存储器	4K, 8K EPROM	4K, 8K FLASH (1,000个E / W周期)	4K, 8K FLASH (典型的100个E / W周期)
内存	192, 368字节	192, 368字节	192, 368字节
EEPROM数据	没有	128,256字节	没有
其他	-	在线调试器, 低电压编程	-

指数

一个

广告

A / D转换状态 (GO / DONE位)	83
购置要求	86
ADCON0寄存器	83
ADCON1寄存器	83
ADRES注册	83
模拟端口引脚	8, 10, 12, 39
模数转换器	83
相关注册	88
配置模拟端口引脚	87
配置中断	85
配置模块	85
转换时钟	87
转换要求	139
转换	87
转换器特性	138
重置的影响	87
更快的转换 - 更低的分辨率	
交易	87
内部采样开关 (R _{ss}) 阻抗	86
睡眠期间的操作	87
源阻抗	86
使用CCP触发器	88
绝对最大额定值	119
ACK脉冲	666
ADCON0寄存器	83
GO / DONE位	83
ADCON1寄存器	83
ADRES注册	83
模拟端口引脚. 见 A / D	
应用笔记	
AN552 (在按键上实现唤醒 使用PIC16F7X)	33
AN556 (实施表格阅读)	26
AN578 (在I ² C中使用SSP模块 多硕士环境)	59
AN607 (加电故障排除)	94
汇编	
MPASM汇编程序	113
乙	
银行业务, 数据存储	13
BF位	60
方块图	
广告	85
模拟输入模型	86
拍摄模式操作	55
比较	55
晶体/陶瓷谐振器操作 (HS, XT 或LP Osc配置)	91
外部时钟输入操作 (HS Osc配置)	91
中断逻辑	99
PIC16F73和PIC16F76	6
PIC16F74和PIC16F77	7
PORTA	
RA3: RA0和RA5端口引脚	31
RA4 / T0CKI引脚	31
PORTB	
RB3: RB0端口引脚	33
RB7: RB4端口引脚	33
PORTC (外设输出改写)	35

PORTD (在I / O端口模式下)	36
PORTD和PORTE (并行从端口)	40
PORTE (在I / O端口模式下)	37
PWM模式	57
RC振荡器模式	92
推荐的MCLR电路	94
复位电路	93
SSP (I ² C模式)	65
SSP (SPI模式)	62
Timer0 / WDT预分频器	43
Timer1	48
Timer2	51
典型的在线串行编程 连线	103
USART	
接收	75
USART传输	73
看门狗定时器 (WDT)	101
BOR. 请参阅欠压复位	
BRGH位	71
欠压复位 (BOR)	89, 93, 94, 95, 96
C	
捕捉/比较/ PWM (CCP)	
相关注册	56, 58
捕捉模式	55
Prescaler	55
CCP引脚配置	55, 56
CCP1	
RC2 / CCP1引脚	11
CCP2	
RC1 / T1OSI / CCP2引脚	11, 9
比较模式	55
软件中断模式	56
特殊触发输出	56
Timer1模式选择	56
示例PWM频率和分辨率	58
两个CCP模块的相互作用	53
PWM占空比	57
PWM模式	57
PWM周期	57
PWM操作的设置	58
特殊事件触发器和A / D转换	56
计时器资源	53
CCP1模块	53
CCP2模块	53
CCPR1H注册	53
CCPR1L注册	53
CCPxM <3: 0>位	54
CCPxX和CCPxY位	54
CKE位	60
CKP位	61
代码示例	
从页面0调用第1页中的子程序	26
在捕捉预分频器之间切换	55
将预分频器分配给Timer0	45
将预分频器分配给WDT	45
FLASH程序读取	30
间接寻址	27
初始化PORTA	31
读取16位自由运行定时器	49
保存STATUS, W和PCLATH寄存器 在RAM中	100
编写一个16位自由运行定时器	49

PIC16F7X

代码保护.....	89 , 103	CLRWDT	108
计算GOTO	26	COMF	108
配置位.....	89	DECF	108
连续接收使能 (CREN位)	70	DECFSZ	109
转换考虑因素.....	162	去.....	109
d		INCF	109
D/A位.....	60	INCFSZ	109
数据存储.....	13	IORLW	109
Bank Select (RP1: RP0位)	13	IORWF	109
通用寄存器.....	13	MOVF	110
寄存器文件映射, PIC16F74 / 73	15	MOVLW	110
寄存器文件映射, PIC16F77 / 76	14	MOVWF	110
特殊功能注册.....	16	NOP	110
数据/地址位 (D/A)	60	RETFIE	110
直流和交流特性.....		RETLW	110
图表和表格.....	141	返回.....	111
直流特性.....	121	RLF	111
开发支持.....	113	RRF	111
设备差异.....	161	睡眠.....	111
设备概述.....	5	SUBLW	111
特征.....	5	SUBWF	111
直接寻址.....	27	SWAPF	112
E		XORLW	112
电气特性	119	XORWF	112
勘误.....	4	汇总表	106
外部时钟输入 (RA4 / T0CKI) 参见Timer0		INT中断 (RB0 / INT) 请参阅中断源	
外部中断输入 (RB0 / INT) 请参阅中断源		INTCON注册.....	21
F		GIE位.....	21
固件说明.....	105	INTE位.....	21
FSR注册.....	27	INTF位.....	21
一		RBIF位.....	23
I/O端口.....	31	TMR0IE位.....	21
I2C模式.....		内部集成电路 (I2C) 请参阅I2C模式	
解决.....	66	中断来源.....	89 , 99
相关注册.....	68	电平变化中断 (RB7: RB4)	33
主模式.....	68	RB0 / INT引脚, 外部.....	11, 100
模式选择.....	65	TMR0溢出.....	100
多主控模式.....	68	USART接收/发送完成.....	69
操作.....	65	中	
接待.....	66	中断.....	
从模式.....		同步串行端口中断.....	23
SCL和SDA引脚.....	65	中断, 上下文保存.....	100
传输.....	67	中断, 使能位.....	
ICEPIC在线仿真器.....	114	全局中断使能 (GIE位)	21 , 99
ID位置.....	103	电平变化中断 (RB7: RB4) 使能 (RBIE位) ..	100
在线串行编程 (ICSP)	103	RB0 / INT使能 (INTE位)	21
INDF注册.....	27	TMR0溢出使能 (TMR0IE位)	21
间接寻址.....	27	中	
FSR注册.....	13	中断, 标志位.....	
指令格式.....	105	中断更改 (RB7: RB4) 标志.....	21
指令系统.....	105	(RBIF位)	
ADDLW	107	电平变化中断 (RB7: RB4) 标志.....	33, 100
ADDWF	107	(RBIF位)	
ANDLW	107	RB0 / INT标志 (INTF位)	21
ANDWF	107	TMR0溢出标志 (TMR0IF位)	100
BCF	107	大	
BSF	107	负载条件.....	125
BTFSC	107	装载电脑.....	26
BTFSS	107		
致电.....	108		
CLRF	108		
CLRWF	108		

中号

主清除 (MCLR)	8 10
MCLR复位, 正常操作	93, 95, 96
MCLR复位, 休眠	93, 95, 96
操作和ESD保护	94
MCLR / VPP 引脚	8
MCLR / VPP 引脚	10
内存组织	13
数据存储器	13
程序存储器	13
程序存储器和堆栈映射	13
MPLAB C17和MPLAB C18 C编译器	113
MPLAB ICD在线调试器	115
MPLAB ICE高性能通用在线电路	
使用MPLAB IDE的仿真器	114
MPLAB集成开发	
环境软件	113
MPLINK对象链接器/ MPLIB对象库管理器	114

0

操作代码字段说明	105
OPTION_REG注册	20
INTEDG位	20
PS2: PS0位	20
PSA位	20
RBPU位	20
T0CS位	20
T0SE位	20
OSC1 / CLKI引脚	10 8
OSC2 / CLKO引脚	10 8
振荡器配置	89
振荡器配置	91
晶体振荡器/陶瓷谐振器	91
HS	95
LP	95
RC	92, 95
XT	95
振荡器, WDT	101

P

P (停止) 位	60
打包	151
分页, 程序存储器	26
并行从端口	
相关注册	41
并行从端口 (PSP)	36, 40
RE0 / RD / AN5引脚	39, 12
RE1 / WR / AN6引脚	39, 12
RE2 / CS / AN7引脚	39, 12
选择 (PSPMODE位)	36, 7
PCFG0位	84
PCFG1位	84
PCFG2位	84
PCL注册	26
PCLATH注册	26
PCON注册	25, 95
POR位	25
PICDEM 1低成本PICmicro	
示范委员会	115
PICDEM 17演示板	116
PICDEM 2低成本PIC16CXX	
示范委员会	115
PICDEM 3低成本PIC16CXXX	
示范委员会	116

PICSTART Plus入门级

开发程序员	115
PIE1注册	22
PIE2注册	24
引脚描述	
PIC16F73 / PIC16F76	9, 8
PIC16F74 / PIC16F77	12, 10
PIR1注册	23
PIR2注册	24
PMADR注册	29
PMADRH注册	29
POP	26
POR. 参见上电复位	
PORTA	10
模拟端口引脚	8, 10
相关注册	32
PORTA注册	31
RA4 / T0CKI引脚	10, 8
RA5 / SS / AN4引脚	8, 10
TRISA注册	31
PORTA注册	31
PORTB	1b
相关注册	34
PORTB注册	33
上拉使能 (RBPU位)	20
RB0 / INT边沿选择 (INTEDG位)	20
RB0 / INT引脚, 外部	1, 100
RB7: RB4电平变化中断	100
RB7: RB4电平变化中断使能 (RBIE位)	100
RB7: RB4电平变化中断标志 (RBIF位)	3b, 100
TRISB注册	33
PORTB注册	33
PORTC	1b
相关注册	35
PORTC注册	35
RC0 / T1OSO / T1CKI引脚	11, 9
RC1 / T1OSI / CCP2引脚	11, 9
RC2 / CCP1引脚	11, 9
RC3 / SCK / SCL引脚	1b
RC4 / SDI / SDA引脚	1b
RC5 / SDO引脚	11, 9
RC6 / TX / CK引脚	11, 70
RC7 / RX / DT引脚	11, 70, 71
TRISC注册	35
PORTC注册	35
PORTD	12
相关注册	36
并行从端口 (PSP) 功能	36
PORTD注册	36
TRISD注册	36
PORTD注册	36
PORTE	12
模拟端口引脚	12, 39
相关注册	39
输入缓冲器满状态 (IBF位)	38
输入缓冲区溢出 (IBOV位)	38
PORTE注册	37
PSP模式选择 (PSPMODE位)	36, 7
RE0 / RD / AN5引脚	39, 12
RE1 / WR / AN6引脚	39, 12
RE2 / CS / AN7引脚	39, 12
TRISE注册	37

PORTE注册.....	37	RCSTA注册.....	70
后分频器, WDT		CREN位.....	70
作业 (PSA位).....	20	OERR位.....	70
速率选择 (PS2: PS0位).....	20	SPEN位.....	69
掉电模式. 请参阅SLEEP		SREN位.....	70
上电复位 (POR).....	89, 93, 95, 96	RD0 / PSP0引脚.....	12
振荡器启动定时器 (OST).....	89, 94	RD1 / PSP1引脚.....	12
POR状态 (POR位).....	25	RD2 / PSP2引脚.....	12
电源控制 (PCON) 寄存器.....	95	RD3 / PSP3引脚.....	12
掉电 (PD位).....	93	RD4 / PSP4引脚.....	12
上电定时器 (PWRT).....	89, 94	RD5 / PSP5引脚.....	12
超时 (TO位).....	19, 93	RD6 / PSP6 Pin.....	12
PR2注册.....	51	RD7 / PSP7 Pin.....	12
预分频器, Timer0		RE0 / RD / AN5引脚.....	12
作业 (PSA位).....	20	RE1 / WR / AN6引脚.....	12
速率选择 (PS2: PS0位).....	20	RE2 / CS / AN7引脚.....	12
PRO MATE II通用器件编程.....	115	读 - 修改 - 写操作.....	105
程序计数器		接收溢出指示位 (SSPOV).....	61
重置条件.....	95	注册文件.....	13
程序存储器.....	29	寄存器	
相关注册.....	30	ADCON0 (A / D控制0).....	83
中断向量.....	13	ADCON0 (A / D控制0) 寄存器.....	83
内存和堆栈映射.....	13	ADCON1 (A / D控制1).....	83
代码保护期间的操作.....	30	ADCON1 (A / D控制1) 寄存器.....	84
组织.....	13	ADRES (A / D结果).....	83
寻址.....	26	CCP1CON / CCP2CON (CCP控制) 寄存器.....	54
PMADR注册.....	29	配置字寄存器.....	90
PMADRH注册.....	29	初始化条件 (表).....	96 - 97
阅读FLASH.....	30	INTCON (中断控制).....	21
阅读, PMADR注册.....	29	INTCON (中断控制) 寄存器.....	21
阅读, PMADRH注册.....	29	OPTION_REG.....	20
阅读, PMCON1注册.....	29	OPTION_REG注册.....	20, 44
阅读, PMDATA注册.....	29	PCON (电源控制).....	25
阅读, PMDATH注册.....	29	PCON (电源控制) 寄存器.....	25
RESET向量.....	13	PIE1 (外设中断使能1).....	22
程序验证.....	103	PIE1 (外设中断使能1) 寄存器.....	22
编程引脚 (VPP).....	8, 10	PIE2 (外设中断使能2).....	24
编程, 器件说明.....	105	PIE2 (外设中断使能2) 寄存器.....	24
推.....	26	PIR1 (外设中断请求1).....	23
R		PIR1 (外设中断请求1) 寄存器.....	23
R / W位.....	66, 67	PIR2 (外设中断请求2).....	24
RA0 / AN0引脚.....	10, 8	PIR2 (外设中断请求2) 寄存器.....	24
RA1 / AN1引脚.....	10, 8	PMCON1 (程序存储器控制1)	
RA2 / AN2引脚.....	10, 8	注册.....	29
RA3 / AN3 / VREF 引脚.....	8, 10	RCSTA (接收状态和控制) 寄存器.....	70
RA4 / T0CKI引脚.....	10, 8	特殊功能, 摘要.....	16 - 18
RA5 / SS / AN4引脚.....	10, 8	SSPCON (同步串行端口控制) 寄存器.....	61
内存. 见数据存储器		SSPSTAT (同步串行端口状态) 寄存器.....	60
RB0 / INT引脚.....	11, 9	状态寄存器.....	19
RB1引脚.....	11	T1CON (定时器1控制) 寄存器.....	47
RB2引脚.....	11	T2CON (Timer2控制) 寄存器.....	52
RB3 / PGM引脚.....	11, 9	TRISE注册.....	38
RB4引脚.....	11	TXSTA (发送状态和控制) 寄存器.....	69
RB5针.....	11	重启.....	89, 93
RB6 / PGC引脚.....	11, 9	欠压复位 (BOR). 请参阅欠压复位 (BOR)	
RB7 / PGD引脚.....	11, 9	MCLR重置. 见MCLR	
RC0 / T1OSO / T1CKI引脚.....	11, 9	上电复位 (POR). 参见上电复位 (POR)	
RC1 / T1OSI / CCP2引脚.....	11, 9	所有登记册的RESET条件.....	96
RC2 / CCP1引脚.....	11, 9	重置PCON寄存器的条件.....	95
RC3 / SCK / SCL引脚.....	11, 9	程序计数器的RESET条件.....	95
RC4 / SDI / SDA引脚.....	11, 9	重置状态寄存器的条件.....	95
RC5 / SDO引脚.....	11, 9	重启	
RC6 / TX / CK引脚.....	11, 9	WDT复位. 看看看门狗定时器 (WDT)	
RC7 / RX / DT引脚.....	11, 9	修订记录.....	161

小号

S (开始) 位	60
SCI 参见 USART	
SCL	65
串行通信接口 参见 USART	
睡眠	89, 93, 102
SMP 位	60
软件模拟器 (MPLAB SIM)	114
CPU 的特殊功能	89
特殊功能寄存器	16, 16-18
速度, 运行	1
SPI 模式	59
相关注册	64
串行时钟 (SCK 引脚)	59
串行数据输入 (SDI 引脚)	59
串行数据输出 (SDO 引脚)	59
从选择	59
SSP	
概观	
RA5 / SS / AN4 引脚	10, 8
RC3 / SCK / SCL 引脚	11, 9
RC4 / SDI / SDA 引脚	11, 9
RC5 / SDO 引脚	11, 9
SSP I2C 操作	65
从模式	65
SSPEN 位	61
SSPIF 位	23
SSPM <3: 0> 位	61
SSPOV 位	61
堆叠	26
溢出	26
下溢	26
状态寄存器	
DC 位	19
IRP 位	19
PD 位	93
TO 位	19, 93
Z 位	19
同步串行口使能位 (SSPEN)	61
同步串行口中断位 (SSPIF)	23
同步串行端口模式选择位 (SSPM <3: 0>)	61
同步串行端口 见 SSP	
I	
T1CKPS0 位	47
T1CKPS1 位	47
T1OSCEN 位	47
T1SYNC 位	47
T2CKPS0 位	52
T2CKPS1 位	52
TAD	87
超时序列	94
Timer0	43
相关注册	45
时钟源边沿选择 (T0SE 位)	20
时钟源选择 (T0CS 位)	20
外部时钟	44
打断	43
溢出使能 (TMR0IE 位)	21
溢出标志 (TMR0IF 位)	100
溢出中断	100
Prescaler	45
RA4 / T0CKI 引脚, 外部时钟	8, 10
T0CKI	44

Timer1	47
相关注册	50
异步计数器模式	49
电容选择	50
计数器操作	48
在定时器模式下操作	48
振荡器	50
Prescaler	50
RC0 / T1OSO / T1CKI 引脚	11, 9
RC1 / T1OSI / CCP2 引脚	11, 9
复位 Timer1 寄存器	50
使用 CCP 触发输出复位 Timer1	50
同步计数器模式	48
TMR1H 注册	49
TMR1L 注册	49
Timer2	51
相关注册	52
输出	51
后分频器	51
Prescaler	51
预分频器和后分频器	51
时序图	
A / D 转换	139
欠压复位	128
捕捉/比较/ PWM (CCP1 和 CCP2)	130
CLKOUT 和 I / O	127
外部时钟	126
I2C 总线数据	135
I2C 总线启动/停止位	134
I2C 接收 (7 位地址)	67
I2C 传输 (7 位地址)	67
并行从端口	131
并行从端口读波形	41
并行从端口写入波形	41
上电计时器	128
PWM 输出	57
重启	128
慢上升时间 (MCLR 连接到 VDD 通过 RC 网络)	98
SPI 主模式 (CKE = 0, SMP = 0)	132
SPI 主模式 (CKE = 1, SMP = 1)	132
SPI 模式 (主模式)	63
SPI 模式 (CKE = 0 的从模式)	63
SPI 模式 (CKE = 1 的从模式)	63
SPI 从模式 (CKE = 0)	133
SPI 从模式 (CKE = 1)	133
启动计时器	128
上电时超时序列 (MCLR 不是绑定到 VDD)	
情况 1	98
案例 2	98
上电时超时序列 (MCLR 连接至 VDD 通过 RC 网络)	97
Timer0	129
Timer1	129
USART 异步主传输	74
USART 异步主传输 (背靠背)	74
USART 异步接收	76
USART 同步接收 (主/从)	137
USART 同步接收 (主模式, SREN)	79
USART 同步传输	78
USART 同步传输 (主/从)	137

USART同步传输			
(通过TXEN)	78		
通过中断唤醒睡眠	103		
看门狗定时器	128		
时间参数符号体系	125		
时间要求			
捕捉/比较/PWM (CCP1和CCP2)	130		
CLKOUT和I/O	127		
外部时钟	126		
I2C总线数据	136		
I2C总线启动/停止位	135		
并行从端口	131		
RESET, 看门狗定时器, 振荡器			
启动定时器, 上电定时器			
和欠压复位	128		
SPI模式	134		
Timer0和Timer1外部时钟	129		
USART同步接收	137		
USART同步传输	137		
TMR1CS位	47		
TMR1ON位	47		
TMR2ON位	52		
TOUTPS <3:0>位	52		
TRISA注册	31		
TRISB注册	33		
TRISC注册	35		
TRISD注册	36		
TRISE注册	37		
IBF位	38		
IBOV位	38		
PSPMODE位	37		
TXSTA注册			
SYNC位	69		
TRMT位	69		
TX9位	69		
TX9D位	69		
TXEN位	69		
ü			
UA	60		
通用同步异步			
接收机/发射机. 参见USART			
更新地址位, UA	60		
USART	69		
异步模式	73		
异步接收器	75		
异步接收	76		
相关注册	76		
异步传输			
相关注册	74		
异步发射机	73		
波特率发生器 (BRG)	71		
波特率公式	71		
波特率, 异步模式			
(BRGH = 0)	72		
波特率, 异步模式			
(BRGH = 1)	72		
采样	71		
模式选择 (SYNC位)	69		
溢出错误 (OERR位)	70		
RC6 / TX / CK引脚	11, 9		
RC7 / RX / DT引脚	11, 9		
串行端口使能 (SPEN位)	69		
单个接收使能 (SREN位)	70		
同步主模式	77		
同步主接收	79		
相关注册	80		
同步主传输	77		
相关注册	78		
同步从模式	80		
同步从接收	81		
相关注册	81		
同步从站传输	80		
相关注册	81		
发送数据, 第9位 (TX9D)	69		
发送使能 (TXEN位)	69		
发送使能, 9位 (TX9位)	69		
发送移位寄存器状态 (TRMT位)	69		
W ^			
从睡眠中醒来	89, 102		
中断	95, 96		
MCLR重置	96		
WDT复位	96		
唤醒使用中断	102		
看门狗定时器 (WDT)	101		
相关注册	101		
启用 (WDTE位)	101		
分频器. 请参阅后分频器, WDT			
编程注意事项	101		
RC振荡器	101		
超时期	101		
WDT复位, 正常操作	93, 95, 96		
WDT复位, 休眠	93, 95, 96		
WCOL位	61		
写冲突检测位 (WCOL)	61		
WWW, 在线支持	4		

在线支持

Microchip为Microchip提供在线支持万维网（WWW）网站。

Microchip网站使用该网站作为制作手段。文件和信息很容易提供给客户。至查看该网站，用户必须能够访问互联网和一个网络浏览器，如Netscape或Microsoft资源管理器。文件也可用于FTP下载。来自我们的FTP站点。

连接到Microchip互联网网站

Microchip网站可通过使用您的喜爱的互联网浏览器附加到：

www.microchip.com

文件传输站点可通过使用FTP服务器连接到：

<ftp://ftp.microchip.com>

该网站和文件传输网站提供了各种各样的服务。用户可以下载最新的文件、开发工具，数据手册，应用笔记，用户指南，文章和示例程序。一个vari-Microchip的具体业务信息也是包括Microchip销售办事处的列表，分销商和工厂代表。其他数据可供考虑的是：

- 最新的Microchip新闻稿
- 经常提问的技术支持部门问题
- 设计技巧
- 设备勘误表
- 职位发布
- Microchip顾问计划成员列表
- 与其他有用网站的链接
- Microchip产品
- 产品，开发系统，技术信息等等
- 列出研讨会和活动

系统信息和升级热线

系统信息和升级行提供系统用户列出了所有的最新版本Microchip的开发系统软件产品。另外，这一行提供了有关客户的信息。可以接收任何目前可用的升级套件。热线号码是：

美国和加拿大大部分地区为1-800-755-2345

1-480-792-7302为世界其他地方。

013001

读者反应

我们打算为您提供最好的文档，以确保您的Microchip产品成功使用。

UCT.如果您希望提供您对组织，清晰度，主题以及我们文档的方式的评论

可以更好地为您服务，请将您的意见传真至（480）792-4150的技术出版物经理。

请列出以下信息，并使用此大纲向我们提供有关此数据表的意见。

至： 技术出版物经理

发送的总页数

回覆： 阅读器响应

来自名字

公司

地址

城市/州/邮编/国家

电话：（ ） -

传真：（ ） -

应用程序（可选）：

你想回复吗？ ☐ 是 ☐ 否

设备： PIC16F7X

文献编号：

DS30325B

问题：

1. 本文档的最佳功能是什么？

2. 本文档如何满足您的硬件和软件开发需求？

3. 你是否发现这个数据表的组织容易遵循？如果不是，为什么？

4. 你认为对数据表增加什么可以增强结构和主题？

5. 在不影响整体效用的情况下，可以从数据表中删除哪些内容？

6. 有什么不正确的或误导性的信息（什么和在哪里）？

7. 你将如何改进这个文件？

8. 你将如何改进我们的软件，系统和硅产品？

PIC16F7X产品标识系统

要订购或获取信息，例如定价或交货，请参考工厂或列出的销售办事处。

零件号	设备	温度范围	包	模式
例子:	一个 PIC16F77-I / P 301 = 工业温度, PDIP 封装, 正常 VDD 限制, QTP 模式 # 301. b) PIC16LF76-I / SO = 工业温度, SOIC 包, 扩展 VDD 限制. c) PIC16F74-E / P = 扩展温度, PDIP 封装, 正常 VDD 限制.			
注 1:	F = CMOS 闪存 LF = 低功耗 CMOS 闪存			
2:	T = 在磁带和卷轴 - SOIC, PLCC, SSOP, 仅限 TQFP 封装.			

销售和支

数据表

初步数据表支持的产品可能有勘误表，描述了较小的操作差异，
 修补的解决方法。要确定特定设备是否存在勘误表，请联系以下任一人员：

1. 您当地的Microchip销售办事处
2. Microchip公司文献中心美国传真：(480) 792-7277
3. Microchip全球网站 (www.microchip.com)

请说明您正在使用哪种器件，芯片版本和数据表（包括文献编号）。

新的客户通知系统

请登录我们的网站 (www.microchip.com/cn) 以获取有关我们产品的最新信息。

中号

WORLDWIDE SALES AND SERVICE

美洲

公司总部企业办公室

西钱德勒大道2355号
Chandler, AZ 85224-6199
电话: 480-792-7200 传真: 480-792-7277
技术支持: 480-792-7627
网址: <http://www.microchip.com>

落基山脉

西钱德勒大道2355号
Chandler, AZ 85224-6199
电话: 480-792-7966 传真: 480-792-7457

亚特兰大

500糖厂路, 200B套房
亚特兰大, GA 30350
电话: 770-640-0034 传真: 770-640-0307

波士顿

2 Lan Drive, 套房120
Westford, MA 01886
电话: 978-692-3848 传真: 978-692-3827

芝加哥

皮尔斯路333号180号套房
Itasca, IL 60143
电话: 630-285-0071 传真: 630-285-0077

达拉斯

4570 Westgrove Drive, Suite 160
Addison, TX 75001
电话: 972-818-7423 传真: 972-818-2927

底特律

三奥地利办公楼
3225西北公路, 套房190
Farmington Hills, MI 48334
电话: 248-538-2250 传真: 248-538-2260

科科莫

2766 S. 奥尔布赖特路
科科莫, 印第安纳州46902
电话: 765-864-8360 传真: 765-864-8388

洛杉矶

18201 Von Karman, 套房1090
Irvine, CA 92612
电话: 949-263-1888 传真: 949-263-1330

纽约

150 Motor Parkway, 202室
Hauppauge, NY 11788
电话: 631-273-5305 传真: 631-273-5330

圣荷西

Microchip Technology Inc.
北第一街2107号, 套房590
圣何塞, CA 95131
电话: 408-436-7950 传真: 408-436-7955

多伦多

6285 Northam Drive, Suite 108
密西沙加, 安大略省L4V 1X5, 加拿大
电话: 905-673-0699 传真: 905-673-6500

亚太

澳大利亚

Microchip Technology Australia Pty Ltd.
罗森街41号22号
Epping 2121, NSW
澳大利亚
电话: 61-2-9868-6733 传真: 61-2-9868-6155

中国 - 北京

Microchip技术咨询(上海)
有限公司, 北京联络处
615单元
北海湾大厦
朝阳门北大街6号
北京, 100027, 中国
电话: 86-10-85282100 传真: 86-10-85282100

中国 - 成都

Microchip技术咨询(上海)
有限公司, 成都联络处
R.M. 2401, 24楼,
明兴金融大厦
TIDU街88号
成都610016
电话: 86-28-6766200 传真: 86-28-6766200

中国 - 福州

Microchip技术咨询(上海)
有限公司, 福州联络处
世贸广场28楼
五四路71号
福州350001
电话: 86-591-7503506 传真: 86-591-7503506

中国 - 上海

Microchip技术咨询(上海)
有限公司
Bldg 701室, 乙
远东国际广场
仙霞路317号
上海, 200051
电话: 86-21-6275-5700 传真: 86-21-6275-5700

中国 - 深圳

Microchip技术咨询(上海)
有限公司, 深圳联络处
R.M. 深圳嘉里中心13楼1315室,
人民南路
深圳518001, 中国
电话: 86-755-2350361 传真: 86-755-2350361

香港

微芯科技香港有限公司
新都会广场2座901-6号
沙田路223号
繁芳, 新界, 香港
电话: 852-2401-1200 传真: 852-2401-3200

印度

Microchip Technology Inc.
印度联络处
Divyasree分座
A座1楼 (A3 / A4)
No. 11, O'Shaughnessy Road
班加罗尔, 560 025, 印度
电话: 91-80-2290061 传真: 91-80-2290061

日本

Microchip Technology Japan KK

Benex S-1 6F
新横滨3-18-20
横滨市港北区
神奈川县, 222-0033, 日本
电话: 81-45-471-6166 传真: 81-45-471-6122

韩国

Microchip Technology Korea
Youngbo大楼168-1号 3楼
Samsung-Dong, Kangnam-Ku
首尔, 韩国135-882
电话: 82-2-554-7200 传真: 82-2-558-5934

新加坡

Microchip Technology Singapore Pte Ltd.
200中路
07-02 Prime Center
新加坡, 188980
电话: 65-334-8870 传真: 65-334-8850

台湾

Microchip Technology台湾
11F-3号, 第207号
繁华北路
台北, 台湾105
电话: 886-2-2717-7175 传真: 886-2-2545-0139

欧洲

丹麦

Microchip Technology Nordic ApS
雷格斯商务中心
Lautrup hof 1-3
Ballerup DK-2750 丹麦
电话: 45 4420 9895 传真: 45 4420 9910

法国

Microchip Technology SARL
Parc d'Activite du Moulin de Massy
63 3060 du Saule Trapu
Batiment A - 1er Etage
91300 马西, 法国
电话: 33-1-69-53-63-20 传真: 33-1-69-30-90-79

德国

Microchip Technology GmbH
Gustav-Heinemann戒指125
D-84839 德国慕尼黑
电话: 49-89-627-144 0 传真: 49-89-627-144-44

意大利

Microchip Technology SRL
Centro Direzionale Colleoni
宫殿金牛座1 V. Le Colleoni 1
20041 Agrate Brianza
意大利米兰
电话: 39-039-65791-1 传真: 39-039-6899883

英国

Arizona Microchip Technology Ltd.
505 Eskdale路
Winnersh Triangle
沃金厄姆
伯克郡, 英格兰RG41 5TU
电话: 44 118 921 5869 传真: 44-118 921-5820

02年1月18日