

数据手册

Datasheet

APM32F003x4x6

基于 Arm[®] Cortex[®]-M0+ 内核的 32 位微控制器

版本：V1.9

1 产品特性

■ 系统与框架

- 32 位 Arm® Cortex®-M0+内核
- 最高工作频率 48MHz
- AHB 总线、APB 总线

■ 电源、时钟与复位

- 供电电压 2.0~5.5V
- 时钟：内置出厂校准的 48MHz 高速时钟，内置出厂校准的 128KHz 低速时钟，外接 1MHz-24MHz 晶振
- 复位：上电复位，掉电复位

■ 存储器

- 最高 32Kbytes Flash
- 最高 4Kbytes SRAM

■ 低功耗模式

- 支持 wait、active-halt、halt 三种低功耗模式

■ I/O

- 最多 16 个 I/O，所有 I/O 均可映射到外部中断控制器

■ 定时器及 PWM

- 2 个 16 位高级定时器，支持 4 通道的捕获比较功能，支持 PWM 互补输出、死区时间控制
- 1 个 16 位通用定时器，支持 PWM

模式，支持 3 通道的捕获比较功能

- 1 个 8 位基本定时器
- 2 个看门狗定时器
- 1 个系统嘀嗒定时器
- 1 个自动唤醒定时器

■ ADC

- 1 个，12bit 分辨率，8 个外部通道，支持差分输入

■ 通信接口

- 3 个 USART
- 1 个 I2C
- 1 个 SPI

■ 1 个 BUZZER

■ 串行调试 SWD 接口

■ 芯片封装

- TSSOP20/QFN20/SOP20

■ 96 位唯一 ID

■ 应用领域

- 智能家居
- 医疗设备
- 电机驱动
- 工业传感器
- 汽车配件

目录

1	产品特性	1
2	产品信息	5
3	引脚信息	6
3.1	引脚分布.....	6
3.2	引脚功能描述.....	7
4	功能描述	10
4.1	系统架构.....	10
4.1.1	系统框图.....	10
4.1.2	地址映射.....	11
4.2	内核.....	12
4.3	中断控制器.....	12
4.3.1	嵌套向量中断控制器（NVIC）.....	12
4.3.2	外部中断控制器(EINT).....	12
4.4	存储器.....	12
4.5	时钟.....	12
4.5.1	时钟树.....	13
4.6	电源管理.....	13
4.6.1	供电方案.....	13
4.6.2	供电监控器.....	14
4.7	低功耗模式.....	14
4.8	通用输入输出(GPIO).....	14
4.9	通信接口.....	15
4.9.1	通用异步收发器(USART).....	15

4.9.2 I2C 总线	15
4.9.3 串行外设接口(SPI)	16
4.10 模拟/数字转换器(ADC).....	16
4.11 定时器	17
4.11.1 高级控制定时器 (TMR1 和 TMR1A)	17
4.11.2 通用定时器(TMR2).....	17
4.11.3 基本定时器(TMR4).....	18
4.11.4 看门狗(WDT).....	18
4.11.5 系统嘀嗒定时器(SYSTICK).....	19
4.11.6 自动唤醒定时器(WUPT).....	19
4.12 蜂鸣器 (BUZZER)	19
5 电气特性.....	20
5.1 测试条件	20
5.1.1 最大值和最小值	20
5.1.2 典型值	20
5.1.3 典型曲线.....	20
5.1.4 负载电容	20
5.2 通用工作条件下的测试	21
5.3 绝对最大额定值	21
5.3.1 最大温度特性.....	21
5.3.2 最大额定电压特性	21
5.3.3 最大额定电流特性	22
5.3.4 最大静电特性.....	22
5.3.5 静态栓锁.....	22
5.4 FLASH 存储器特性.....	22

5.5	时钟	23
5.5.1	外部时钟源特性	23
5.5.2	内部时钟源特性	23
5.6	上电/掉电复位特性测试	24
5.7	功耗	24
5.8	I/O 端口特性	29
5.9	NRST 引脚特性	30
5.10	通信接口	30
5.10.1	I2C 接口特性	30
5.10.2	SPI 接口特性	31
5.11	ADC 特性	33
6	封装信息	35
7	包装信息	39
8	订货信息	43
9	常用功能模块命名	45
10	版本历史	46

2 产品信息

具体 APM32F003x4x6 产品功能和外设配置请参阅下表。

表格 1 APM32F003x4x6 产品功能和外设配置

产品		APM32F003x4x6					
		F4P6	F6P6	F4U6	F6U6	F4M6	F6M6
封装		TSSOP20	TSSOP20	QFN20	QFN20	SOP20	SOP20
Flash(Kbytes)		16	32	16	32	16	32
SRAM(Kbytes)		2	4	2	4	2	4
定时器	高级 (16bit)	2					
	通用 (16bit)	1					
	基本 (8bit)	1					
	SysTick (24bit)	1					
	WUPT	1					
	WDT	2					
通信 接口	USART	3					
	I2C	1					
	SPI	1					
12bit ADC	单元	1					
	通道	8					
GPIOs		16					
BUZZER		1					
内核		Arm® Cortex®-M0+					
主频		48MHz					
供电电压		2.0~5.5V					

3 引脚信息

3.1 引脚分布

图 1 QFN20 引脚配置图

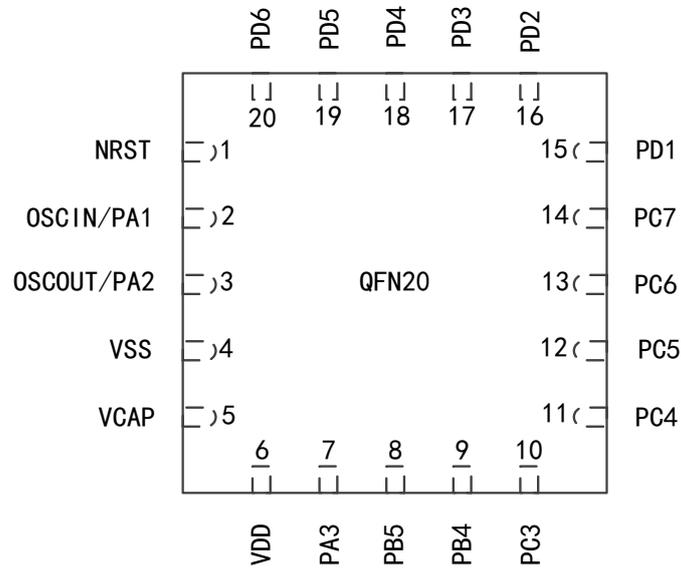
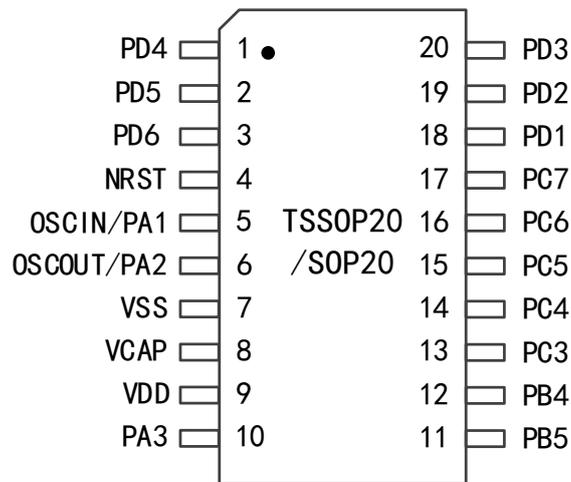


图 2 TSSOP20 和 SOP20 引脚配置图



3.2 引脚功能描述

表格 2 APM32F003x4x6 (20PIN) 引脚定义

引脚编号			引脚名称	类型	输入			输出				复位后功能	重定义功能
TSSOP20	SOP20	QFN20			floating	wpu	Ext.interrupt	High sink	Speed	OD	PP		
1	1	18	PD4 BUZZER TMR2_CH1 USART1_CK TMR1A_CH2	I/O	X	X	X	HS	O3	X	X	PD4	-
2	2	19	PD5 AIN5 USART1_TX TMR1A_CH3 VAIN2 [TMR1A_CH1N]	I/O	X	X	X	HS	O3	X	X	PD5	TMR1A_CH1N [AFR5]
3	3	20	PD6 AIN6 USART1_RX TMR1A_CH4 VAIP2 [TMR1A_CH2N]	I/O	X	X	X	HS	O3	X	X	PD6	TMR1A_CH2N [AFR5]
4	4	1	NRST	I/O	-	X	-	-	-	-	-	Reset	-
5	5	2	PA1 OSCIN ⁽²⁾	I/O	X	X	X	-	O1	X	X	PA1	-
6	6	3	PA2 OSCOU	I/O	X	X	X	-	O1	X	X	PA2	-
7	7	4	V _{SS}	S	-	-	-	-	-	-	-	-	-
8	8	5	V _{CAP}	S	-	-	-	-	-	-	-	1.5V regulat/ capacit or	-

引脚编号			引脚名称	类型	输入			输出				复位后功能	重定义功能
TSSOP20	SOP20	QFN20			floating	wpu	Ext.interrupt	High sink	Speed	OD	PP		
9	9	6	V _{DD}	S	-	-	-	-	-	-	-	-	-
10	10	7	PA3 TMR2_CH3 TMR1_ETR USART3_CK [SPI_NSS]	I/O	X	X	X	HS	O3	X	X	PA3	SPI_NSS [AFR1]
11	11	8	PB5 I2C_SDA USART3_RX [TMR1_BKIN]	I/O	X	-	X		O1	T	-	PB5	TMR1_BKIN [AFR4]
12	12	9	PB4 I2C_SCL USART3_TX [ADC_ETR]	I/O	X	-	X	-	O1	T	-	PB4	ADC_ETR [AFR4]
13	13	10	PC3 TMR1_CH3 AIN7 VAIN3 [TLI] [TMR1_CH1N]	I/O	X	X	X	HS	O3	X	X	PC3	TLI [AFR3] TMR1_CH1N [AFR7]
14	14	11	PC4 TMR1_CH4 CLK_CCO AIN2 VAIP1 [TMR1_CH2N]	I/O	X	X	X	HS	O3	X	X	PC4	TMR1_CH2N [AFR7]
15	15	12	PC5 SPI_SCK AIN0 VAIP0 [TMR2_CH1]	I/O	X	X	X	HS	O3	X	X	PC5	[TMR2_CH1] [AFR0]
16	16	13	PC6 SPI_MOSI AIN1 VAIN0 [TMR1_CH1]	I/O	X	X	X	HS	O3	X	X	PC6	TMR1_CH1 [AFR0]

引脚编号			引脚名称	类型	输入			输出				复位后功能	重定义功能
TSSOP20	SOP20	QFN20			floating	wpu	Ext.interrupt	High sink	Speed	OD	PP		
17	17	14	PC7 SPI_MISO [TMR1_CH2]	I/O	X	X	X	HS	O3	X	X	PC7	TMR1_CH2 [AFR0]
18	18	15	PD1 SWD USART2_CK TMR1A_CH1	I/O	X	X	X	HS	O4	X	X	PD1	-
19	19	16	PD2 AIN3 SWCLK USART2_RX TMR1A_BKIN VAIN1 [TMR2_CH3]	I/O	X	X	X	HS	O3	X	X	PD2	TMR2_CH3 [AFR1]
20	20	17	PD3 AIN4 TMR2_CH2 ADC_ETR USART2_TX TMR1A_ETR VAIP3	I/O	X	X	X	HS	O3	X	X	PD3	-

注:

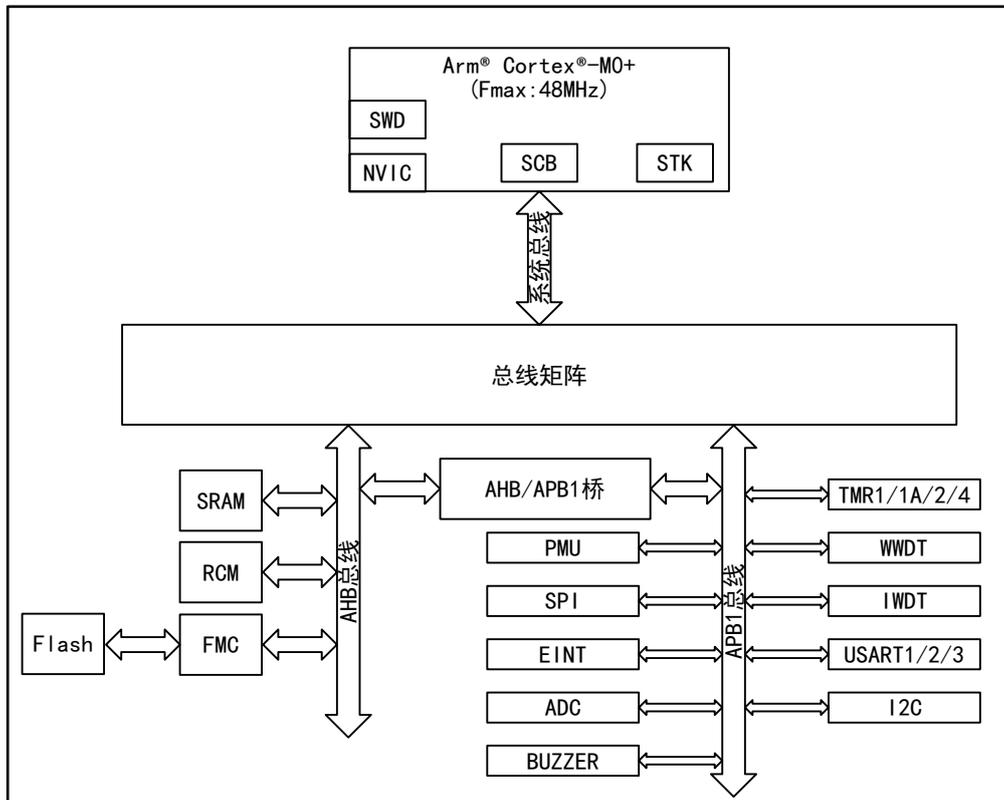
- (1) I=输入, O=输出, S=电源
- (2) X: 复位后的初始状态
- (3) T: 真正的开漏 I/O
- (4) floating=高阻, HS=最大灌电流, OD=开漏, PP=推挽, wpu=弱上拉
- (5) Speed: O1=低速, 最高 2M; O2=高速, 最高 10M; O3=兼容高低速, 启动时为低速; O4=兼容高低速, 启动时为高速
- (6) PA1 不支持 halt 模式和 active halt 模式下的唤醒功能
- (7) 在 halt 或 active halt 模式下, PA1 只可保持输入状态, 输出高/输出低无法保持, 建议在该模式下配置为输入状态。

4 功能描述

4.1 系统架构

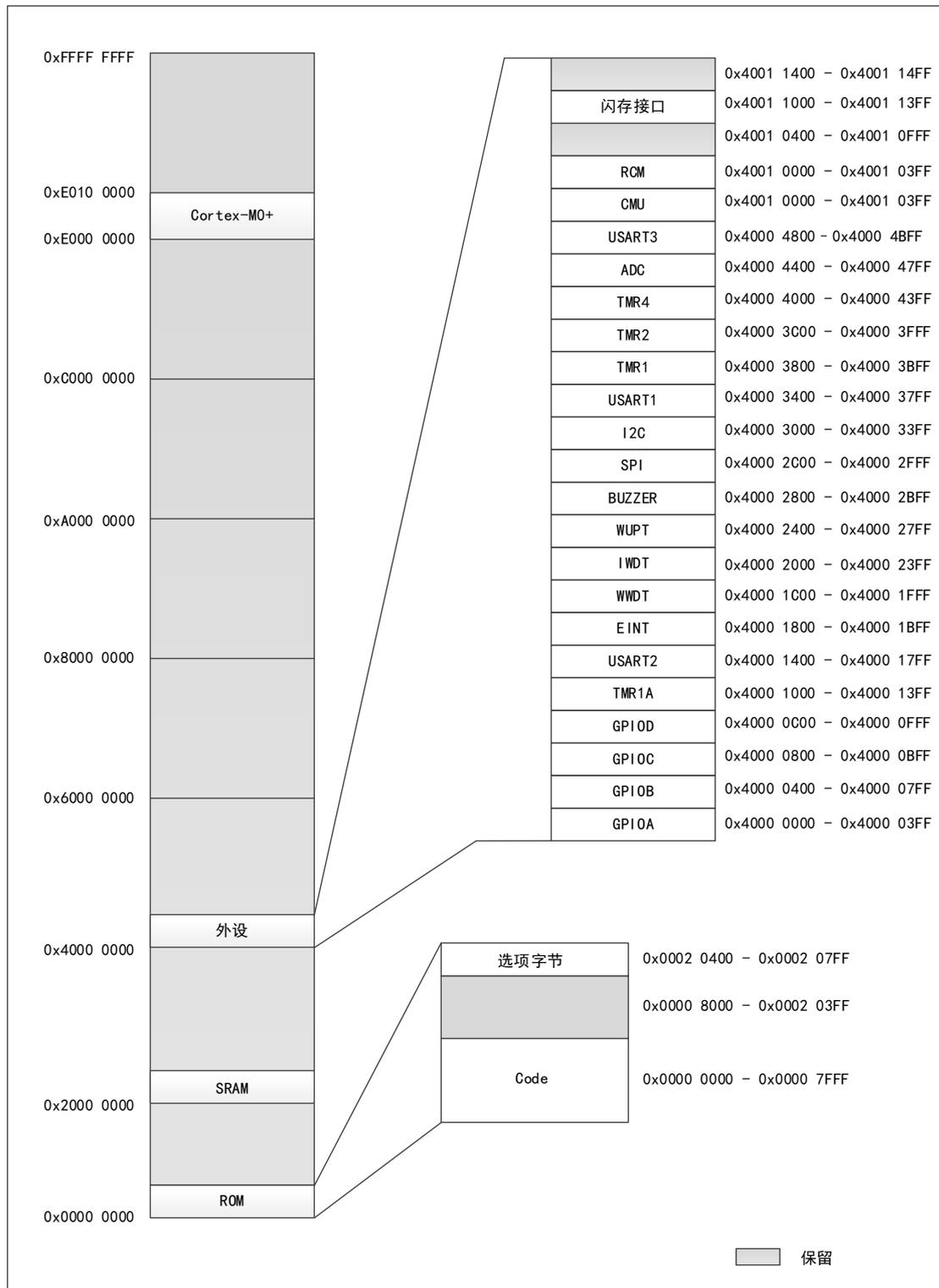
4.1.1 系统框图

图 3 APM32F003x4x6 系列系统框图



4.1.2 地址映射

图 4 APM32F003x4x6 系列地址映射图



4.2 内核

产品内置 Arm® Cortex®-M0+内核，工作频率为 24MHz，兼容主流 Arm 工具和软件。

APM32F003x4x6 系列芯片系统框图，如图 3 所示。

4.3 中断控制器

4.3.1 嵌套向量中断控制器 (NVIC)

APM32F003x4x6 系列芯片内嵌一个嵌套向量中断控制器，能够处理多达 23 个可屏蔽中断通道(不包含 16 个 Cortex®-M0+的中断线)和 4 个优先级。

嵌套的向量式中断控制器(NVIC)有紧耦合的 NVIC 接口，可直接向内核传递中断向量入口地址，能达到低延迟的中断响应处理。此外，它还能优先处理高优先级中断，能自动保存处理器状态，中断返回时自动恢复，无需额外指令开销。

该模块以最小的中断延迟提供灵活的中断管理功能。

4.3.2 外部中断控制器(EINT)

外部中断控制器包含 4 个边沿检测器，用于产生中断请求。每个中断线都可以独立地配置触发事件，都能够单独地被屏蔽。所有 I/O 引脚都有外部中断能力，每一个端口都有独立的中断向量。

4.4 存储器

存储器详情请参见下表:

表格 3 存储器说明

存储器	最大字节	功能
内置 Flash	32Kbytes	用于存放程序和数据。
内置 SRAM	4Kbytes	可以以字节，半字(16 位)或全字(32 位)访问。

4.5 时钟

HXT、HXT user-ext、HIRC 和 LIRC 这四种时钟源可以作主时钟，具体如下表:

表格 4 可用作主时钟的时钟源

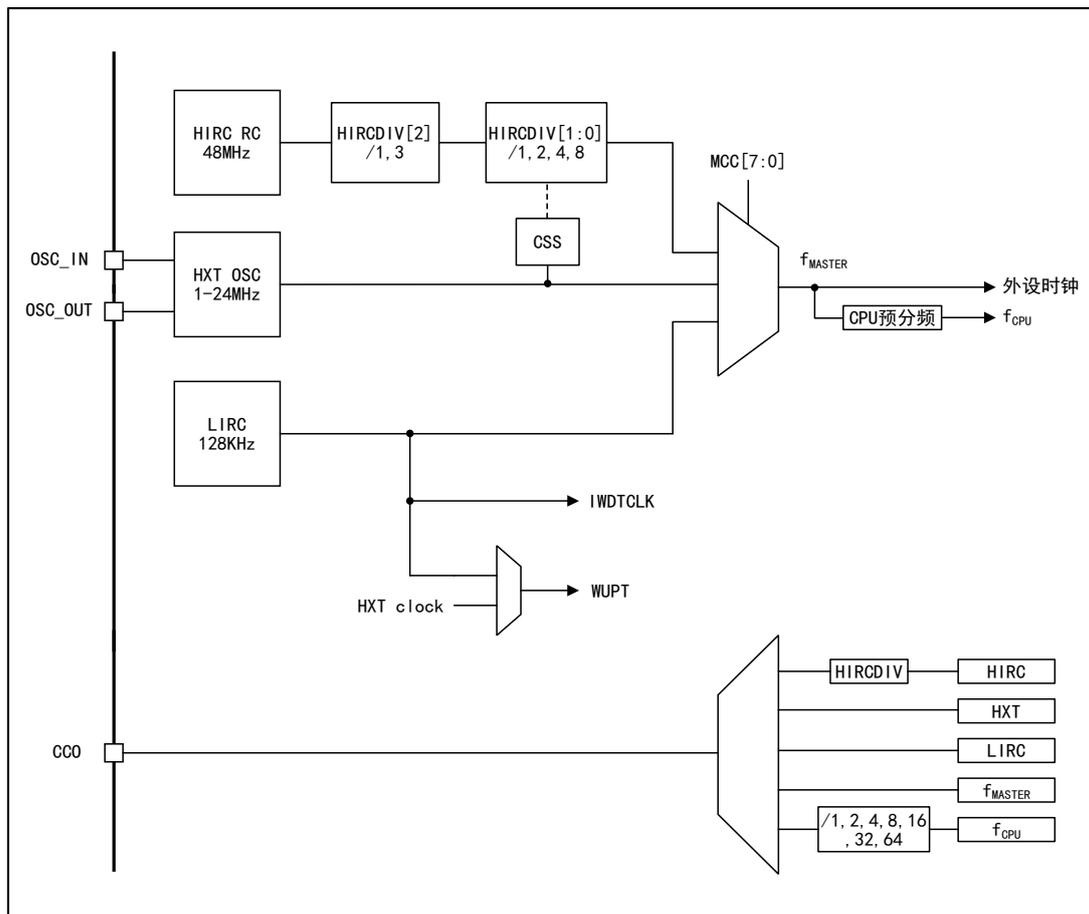
时钟源	说明
HXT	1-24MHz 高速外部晶体振荡器
HXT user-ext	最大 24MHz 高速外部时钟信号
HIRC	48MHz 高速内部 RC 振荡器

时钟源	说明
LIRC	128KHz 低速内部 RC 振荡器

各个时钟源可单独打开或关闭，从而优化功耗。为使系统快速启动，复位后时钟控制器自动使用 HIRC 的 8 分频(HIRC/8)作为主时钟。其原因为：HIRC 的稳定时间短，而 8 分频可保证系统在较差的 V_{DD} 条件下安全启动，一旦其它时钟源稳定，用户程序可将主时钟切换到另外的时钟源。

4.5.1 时钟树

图 5 APM32F003x4x6 系列时钟树



注：WUPT 的计数器不是由 f_{MASTER} 提供，因此，即使寄存器的时钟已被关掉，该外设依然可以继续运行。

4.6 电源管理

4.6.1 供电方案

表格 5 供电方案

名称	名称缩写	电压范围
主电源	V _{DD} /V _{SS}	2.0~5.5V

名称	名称缩写	电压范围
模拟部分供电电源	V _{DDA} /V _{SSA}	2.4~5.5V

V_{DD}/V_{SS} 引脚可以为内部主电压调节器(MVR)和内部低功耗电压(LPVR)调节器供电，这两个调节器的输出一起向内核、Flash、SRAM 提供 1.5V 电源。

4.6.2 供电监控器

产品内部集成了上电复位(POR)和掉电复位(PDR)两种电路。这两种电路始终处于工作状态，保证系统在供电超过 2V 时正常工作。当监测到电源电压低于规定的阈值 V_{POR/PDR} 时，系统保持复位状态而不需要外部复位电路。

关于 V_{POR/PDR} 的细节请参考 5 电气特性。

4.7 低功耗模式

产品支持等待(Wait)模式、停机(Halt)模式和活跃停机(Active Halt)模式这三种低功耗模式，通过设置可在这些模式间进行切换,如下表：

表格 6 低功耗模式

模式类型	说明
等待(Wait)模式	<ul style="list-style-type: none"> - 等待模式下，所有寄存器与 RAM 的内容保持不变，之前所定义的时钟(主时钟状态寄存器 CLK_CMSR)配置也保持不变。 - 当一个内部或外部中断请求产生时，CPU 从等待模式唤醒并恢复工作。
停机(Halt)模式	<ul style="list-style-type: none"> - 停机模式下，保持所有寄存器与 RAM 的内容不变，默认情况下时钟(主时钟状态寄存器 CLK_CMSR)配置也保持不变。 - 在这种模式下，为节省功耗，主电压调节器关闭，只有低电压调节器(及掉电复位)处于工作状态。 - HIRC 的启动速度比 HXT 快(参见数据手册中电特性参数)。因此，为了减少 MCU 的唤醒时间，建议在进入暂停模式前选择 HIRC 作为 fMASTER 的时钟源。
活跃停机模式 (Active Halt)模式	<ul style="list-style-type: none"> - 活跃停机模式与停机模式类似，但它不需要外部中断唤醒。它使用 WUPT，在一定的延时后产生一个内部唤醒事件，延迟时间可由用户编程设置。 - 默认情况下，主电压调节器处于激活状态，可从活跃停机模式快速唤醒，但其电流消耗是不可忽视的。 - 活跃停机模式下，快速唤醒可以减少 CPU 的响应时间，使 MCU 处于运行状态与低功耗模式之间的切换时间最短。

4.8 通用输入输出口(GPIO)

内嵌 16 个 GPIO 引脚，都可以在输入（上拉，浮空）、输出(推挽，开漏)或复用功

能间切换。多数 GPIO 引脚都与复用外设共用。此外，一些引脚具有重定义功能，如模拟输入、外部中断、芯片外围设备的输入/输出，但是在同一时刻仅有一个功能可以映射到引脚上。通过控制选项字节可实现复用功能的重映射，请参考数据手册关于选项字节的描述。

4.9 通信接口

4.9.1 通用异步收发器(USART)

内嵌 3 个 USART 通信接口，USART 接口可支持 2.5Mbit/s 的通信速率，它具有 SPI 仿真、高精度波特率发生器、智能卡仿真、IrDA SIR 编码解码器、LIN 主模式和单线半双工模式。

表格 7 通用异步收发器的通讯模式

通讯模式	说明
异步通信(USART 模式)	全双工 NRZ 标准格式通信(标记/空格)
	可编程传输和接收波特率高达 2.5Mbit/s，在输入频率能够遵循任何标准波特率
	发送和接收的独立启动位
	两种接收唤醒模式:地址位(MSB)和闲置线（中断）
	传输错误检测与中断生成
	奇偶校验控制
同步通讯	全双工同步传输
	SPI 主操作
	8 位数据通信
	最高速度:在 16MHz 时 1Mbit/s($f_{CPU}/16$)
LIN 主模式	发送：生成 13 位可同步中断帧
	接收：检测 11 位中断帧

4.9.2 I2C 总线

内嵌 1 个 I2C 接口，通过数据引脚(SDA)和时钟引脚(SCL)对外引出，可开启或禁止中断。可工作于多主模式或从模式，支持 7 位和 10 位寻址，允许连接到标准(最高 100kHz)或快速(最高 400kHz)的 I2C 总线。I2C 可以接收和发送数据，在接收时将串行数据转换成并行数据，在发送时将并行数据转换成串行数据。

I2C 总线功能如下表：

表格 8 I2C 总线功能

名称	说明
I2C 主功能	产生开始和结束时钟

名称	说明
I2C 从功能	可编程的 I2C 地址检测 停止位检测
I2C 其他功能	通用生成和检测 7 位/10 位寻址 支持不同的通信速率： 标准速度（高达 100KHz） 最快速度（高达 400KHz）

4.9.3 串行外设接口(SPI)

内嵌 1 个 SPI 接口，允许芯片与外部设备以半/全双工的串行方式通信。可配置为主模式或从模式，每帧 8 位。全双工和半双工的通信速率可支持 8Mbit/s。SPI 接口有唤醒功能。

表格 9 串行外设接口特点

特点	说明
最高速度	主从级 8Mbit/s($f_{MASTER/2}$)
全双工同步传输	同步传输在有或没有双向传输的两根数据线上传输
两种选择的主从操作	硬件或软件
CRC 计算	-
Tx 和 Rx 缓冲区	1 字节
从/主选择输入引脚	-

4.10 模拟/数字转换器(ADC)

ADC 是 12 位逐次比较型模拟数字转换器，可提供 8 个多功能的外部输入通道和 1 个内部通道，通道 AIN0~AIN7 来自 IO 通道，而通道 AIN8 来自片内的 VREF_BUFFER（比较稳定的 1.2V 标准电压）。ADC 除支持单端模式外，还支持差分输入模式，但是通道 AIN8 只支持单端输入模式。

模拟看门狗功能允许非常精准地监视一路、多路或所有选中的通道，当被监视的信号超出预置的阈值时，将产生中断。

由高级控制定时器(TMR1)产生的事件，可以分别级联触发 ADC，应用程序能使 AD 转换与时钟同步。

表格 10 ADC 产品特点

产品特点	说明
输入电压值	0 到 V_{DDA}
转换模式	单一、连续、带缓冲连续转换模式
缓冲区	大小（10x12 bits）

产品特点	说明
转换通道	9 个，可单次转换或连续转换
差分输入	4 对
模拟看门狗	可编程设置模拟看门狗上限和下限
模拟看门狗中断	方便处理模拟看门狗事件
外部触发输入	可以通过 ADC_ETR 引脚上的上升沿事件触发
从 TMR1 TRGO 触发	有
转换结束中断	可设置

4.11 定时器

产品包含 2 个高级控制定时器(TMR1 和 TMR1A)、1 个通用定时器(TMR2)、1 个基本型定时器(TMR4)、2 个看门狗定时器、1 个系统滴答定时器和 1 个自动唤醒定时器。

4.11.1 高级控制定时器 (TMR1 和 TMR1A)

高级定时器功能如下表：

表格 11 高级控制定时器

定时器类型	高级控制定时器	
	TMR1	TMR1A
定时器	TMR1	TMR1A
计数分辨率	16 位	16 位
计数器类型	向上, 向下, 向上/下	向上, 向下, 向上/下
预分频器系数	1~65536 之间的任意整数	1~65536 之间的任意整数
捕获/比较频道	4	4
互补输出	有	有
功能说明	<ul style="list-style-type: none"> - 用外部信号控制定时器的同步模式 - 刹车信号出现时，可强制定时器输出到特定的状态 - 两个互补的输出与软件可控的死区时间的通道 - 编码器模式 - 中断源:4 个输入捕获/输出比较，1 个增溢/更新，1 个刹车信号中断 <p>这是一款高端定时器，适用于各种控制应用。其互补的输出、死区控制和中心对准 PWM 功能，使其应用领域扩展到电机控制、照明和半桥驱动模式。</p>	

4.11.2 通用定时器(TMR2)

通用定时器功能如下表：

表格 12 通用定时器

定时器类型	通用定时器
定时器	TMR2
计数分辨率	16 位
计数器类型	向上
预分频器系数	1~32768 之间的 2 的指数幂
捕获/比较频道	3
互补输出	-
功能说明	使用外部信号控制定时器和定时器互连的同步电路 中断产生事件： <ul style="list-style-type: none"> - 更新：计数器向上溢出，计数器初始化(通过软件) - 输入捕获 - 输出比较

4.11.3 基本定时器(TMR4)

基本定时器功能如下表：

表格 13 基本定时器

定时器类型	基本定时器
定时器	TMR4
计数分辨率	8 位
计数器类型	向上
预分频器系数	从 1 到 128 的任何 2 的指数幂
捕获/比较频道	0
互补输出	-
功能说明	<ul style="list-style-type: none"> - 用于和外部信号相连或定时器级联。 - 中断产生。[在计数器更新时(计数器溢出)以及在触发信号输入时]

4.11.4 看门狗(WDT)

产品内嵌 2 个看门狗（独立看门狗和窗口看门狗），这两个看门狗可用来检测和解决由软件错误引起的故障，提高了系统安全性。下表为两个看门狗的对比数据。

表格 14 看门狗

名称	计数器分辨率	计数器类型	预分频系数	功能说明
独立看门狗 (IWDG)	8 位	向下	4~256 之间的任何 2 的指数幂	- 由内部独立的 128kHz 的 LIRC 阻容振荡器作为时钟源驱动，因此即使是主时钟失效时它仍然照常工作。

名称	计数器分辨率	计数器类型	预分频系数	功能说明
				<ul style="list-style-type: none"> - 在发生问题时可复位整个系统。 - 可以为应用程序提供超时管理。 - 可以配置成是软件或硬件启动看门狗。
窗口看门狗 (WWDT)	7 位	向下	-	<ul style="list-style-type: none"> - 用于检测软件故障由外部干扰或意外的逻辑条件产生发生时，导致应用程序放弃其正常序列。 - 由主时钟驱动，具有早期中断警告功能。 - 可以配置成是软件或硬件启动看门狗。

4.11.5 系统嘀嗒定时器(SysTick)

系统滴答定时器专用于实时操作系统，是一个标准的 24 位的向下计数器，具有自动重加载功能，当计数器为 0 时能产生一个可屏蔽系统中断。

4.11.6 自动唤醒定时器(WUPT)

当 MCU 进入低功耗活跃停机 (Active Halt) 模式时，WUPT 可提供一个内部的唤醒时间基准。该时间基准的时钟是由内部的低速 RC 振荡器时钟(LIRC)或者通过预分频的 HXT 晶振时钟来提供的。

4.12 蜂鸣器 (BUZZER)

内嵌 1 个蜂鸣器，当 LS 时钟工作在 128kHz 时可产生频率为 1kHz、2kHz 或者是 4kHz 的蜂鸣信号。

5 电气特性

5.1 测试条件

除非专门规定，所有电压参数都以 V_{SS} 为参照。

5.1.1 最大值和最小值

除非特别说明，所有产品是在 $T_A=25^\circ\text{C}$ 下在生产线上进行测试的。其最大和最小值可支持所定最恶劣的环境温度、供电电压和时钟频率。

在每个表格下方的注解中说明是通过综合评估、设计仿真或工艺特性得到的数据，没有在生产线上进行测试；在综合评估的基础上，通过样本测试后，取其平均值再加减三倍的标准差(平均 $\pm 3\Sigma$)得到最大和最小数值。

5.1.2 典型值

除非特别说明，典型数据是基于 $T_A=25^\circ\text{C}$ 和 $V_{DD}=3.3\text{V}$ 和 5V 。

5.1.3 典型曲线

除非特别说明，典型曲线仅用于设计指导。

5.1.4 负载电容

图 6 测量引脚参数时的负载条件

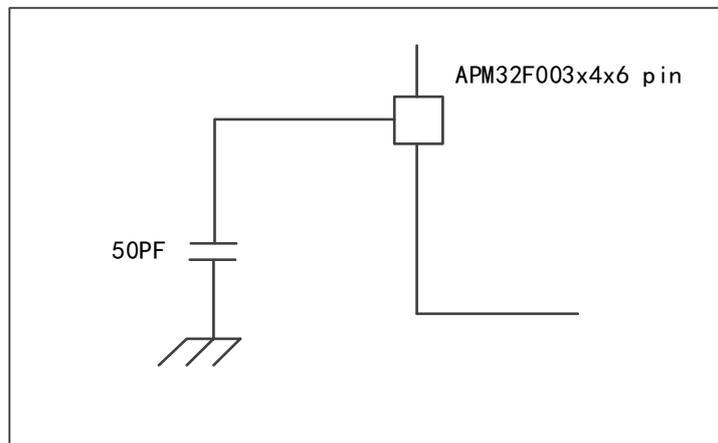
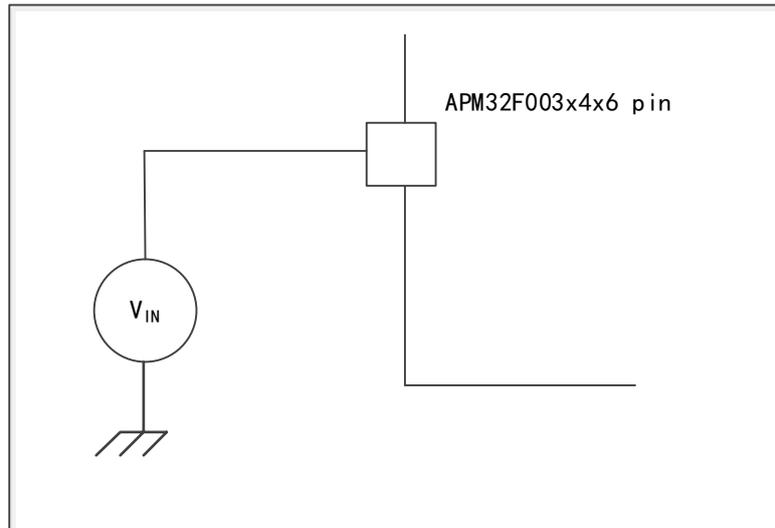


图 7 引脚输入电压测量方案



5.2 通用工作条件下的测试

表格 15 通用工作条件

符号	参数	条件	最小值	最大值	单位
f_{HCLK}	内部 AHB 时钟频率	-	-	48	MHz
V_{DD}	标准工作电压	-	2.0	5.5	V
V_{CAP}	V_{CORE} 外部电容	-	470	3300	nF

5.3 绝对最大额定值

器件上的载荷如果超过绝对最大额定值，会导致器件永久性的损坏。这里只是给出能承受的最大载荷，不保证在此条件下器件的功能运行正常。

5.3.1 最大温度特性

表格 16 温度特性

符号	描述	数值	单位
T_{STG}	储存温度范围	-65 ~ 150	°C
T_J	最大结温度	150	°C

5.3.2 最大额定电压特性

表格 17 最大额定电压特性

符号	描述	最小值	最大值	单位
$V_{DD}-V_{SS}$	外部主供电电压(包含 V_{DDA} 和 V_{DD})	0.3	-	V
V_{IN}	在真开漏引脚上的输入电压	$V_{SS}-0.3$	6.5	
	在其它引脚上的输入电压	$V_{SS}-0.3$	$V_{DD}+0.3$	
$ V_{DDx}-V_{DD} $	不同供电引脚之间的电压差	-	50	mV

符号	描述	最小值	最大值	单位
$ V_{SSx}-V_{SS} $	不同接地引脚之间的电压差	-	50	

5.3.3 最大额定电流特性

表格 18 最大额定电流特性

符号	描述	最大值	单位
I_{VDD}	经过 V_{DD}/V_{DDA} 电源线的总电流(供应电流)	100	mA
I_{VSS}	经过 V_{SS} 地线的总电流(流出电流)	80	
I_{IO}	任意 I/O 和控制引脚上的灌电流	20	
	任意 I/O 和控制引脚上的拉电流	-20	
$I_{INJ(PIN)}$	NRST 引脚的注入电流	± 4	
	HXT 的 OSC_IN 引脚和 LXT 的 OSC_IN 引脚的注入电流	± 4	
	其他引脚的注入电流	± 4	
$\Sigma I_{INJ(PIN)}$	所有 I/O 和控制引脚上的总注入电流	± 20	

5.3.4 最大静电特性

表格 19 静电放电 (ESD)⁽¹⁾

符号	参数	条件	最大值	单位
$V_{ESD(HBM)}$	静电放电电压(人体模型)	$T_A=+25^{\circ}\text{C}$	8000	V
$V_{ESD(CDM)}$	静电放电电压(充电设备模型)	$T_A=+25^{\circ}\text{C}$	2000	

注：样品由第三方测试机构测得，不在生产中测试。

5.3.5 静态栓锁

表格 20 静态栓锁

符号	参数	条件	类型
LU	静态栓锁类	$T_A=+25^{\circ}\text{C}/105^{\circ}\text{C}$	A

5.4 Flash 存储器特性

表格 21 Flash 存储器特性

符号	参数	条件	最小值	典型值	最大值	单位
t_{prog}	16 位编程时间	$T_A=-40\sim 105^{\circ}\text{C}$ $V_{DD}=2.95\sim 5.0\text{V}$	22.4	22.97	23.8	μs
t_{ERASE}	页(1K 字节)擦除时间	$T_A=-40\sim 105^{\circ}\text{C}$ $V_{DD}=2.95\sim 5.0\text{V}$	1.48	1.55	1.64	ms
t_{ME}	整片擦除时间	$T_A=25^{\circ}\text{C}$ $V_{DD}=3.3\text{V}$	6.32	6.57	6.96	ms
t_{RET}	数据保存时间	$T_A=55^{\circ}\text{C}$	20	-	-	years

符号	参数	条件	最小值	典型值	最大值	单位
N _{RW}	擦写周期	T _A =25℃	100K	-	-	cycles
V _{prog}	编程电压	T _A =-40~105℃	2	-	5.5	V

5.5 时钟

5.5.1 外部时钟源特性

晶体谐振器产生的高速外部时钟(HXT osc)

有关晶体谐振器的详细参数(频率、封装、精度等), 请咨询相应的生产厂商。

表格 22 HXT 1-48MHz 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单元
f _{HXT}	振荡器频率	-	1	-	48	MHz
R _F	反馈电阻	-	-	300	-	kΩ
C	推荐的负载电容	-	-	-	20	pF
I _{DD(HXT)}	HXT 振荡器功耗	C=20pF, f _{osc} =16MHz	-	-	6 (startup) 1.6 (stabilized)	mA
		C=10pF, f _{osc} =16MHz	-	-	6 (startup) 1.2 (stabilized)	
t _{SU(HXT)}	启动时间	V _{DD} 是稳定的	-	1	-	ms

5.5.2 内部时钟源特性

高速内部 (HIRC) 振荡器测试

表格 23 HIRC 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
f _{HIRC}	频率	-	-	48	-	MHz
ACC _{HIRC}	HIRC 振荡器的精度	用户校准 对于给定的 V _{DD} 和 T _A , 用户使用 CLK_HIRCTRIMR 寄存器校准。	-1	-	1	%
		工厂校准 V _{DD} =3.3-5V, -40℃ ≤ T _A ≤ 105℃	-5	-	5	%
t _{SU(HIRC)}	HIRC 振荡器启动时间 (含校准)	-	-	-	0.8	μs
I _{DD(HIRC)}	HIRC 振荡器功耗	-	-	120	-	μA

低速内部（LIRC）振荡器测试

表格 24 LIRC 振荡器特性

符号	参数	最小值	典型值	最大值	单位
f_{LIRC}	频率	-	128	-	KHz
ACC_{LIRC}	振荡器的精度 ($V_{DD}=3.3-5V, -40^{\circ}C \leq T_A \leq 105^{\circ}C$)	-5	-	5	%
$t_{SU(LIRC)}$	LIRC 振荡器启动时间	-	-	5	μs
$I_{DD(LIRC)}$	LIRC 振荡器功耗	-	5	-	μA

从低功耗模式唤醒的时间

唤醒时使用的时钟源采用 HIRC。

表格 25 低功耗模式唤醒时间

符号	参数	条件			典型值	最大值	单位
$t_{WU(WFI)}$	从等待到运行的 唤醒时间	$f_{CPU}=f_{MASTER}=48MHz$			0.61	-	us
		$f_{CPU}=f_{MASTER}=24MHz$			1.17	-	
		$f_{CPU}=f_{MASTER}=12MHz$			2.36	-	
		$f_{CPU}=f_{MASTER}=6MHz$			4.67	-	
$t_{WU(AH)}$	从活跃停机模式 到运行模式的唤 醒时间	MVR 开启	Flash 运行	唤醒后 HIRC	5.52	8.36	us
		MVR 关闭	Flash 运行	唤醒后 HIRC	53.13	55	
$t_{WU(H)}$	从停机到运行的 唤醒时间	Flash 运行模式			55.21	-	

5.6 上电/掉电复位特性测试

表格 26 上电/掉电复位工作条件 ($T_A=25^{\circ}C$)

符号	参数	条件	最小值	典型值	最大值	单位
t_{TEMP}	复位释放延时	V_{DD} 上升沿	0.58	0.79	0.92	ms
V_{IT+}	上电复位阈值	-	1.79	1.83	1.86	V
V_{IT-}	掉电复位阈值	-	1.70	1.73	1.76	V
$V_{HYS(PDR)}$	PDR 迟滞	-	-	100	-	mV

5.7 功耗

MCU 的电流消耗受多个参数影响，如电压、温度、IO 状态、内存中的程序位置、软件配置、频率等。本节中给出的运行模式下的电流值，都是通过执行 CRC 算法，编译环境为 Keil V5，编译优化等级为 L0 的条件下测得的。

微控制器处于下列条件:

- 所有的 I/O 引脚都处于输入模式,并连接到一个静态电平 V_{DD} 或 V_{SS} (无负载)。
- 除非特别说明, 所有的外设都处于关闭状态。
- 除非特别说明, 典型值都是在 25°C , 3.3V 或 5V 供电环境下测得的。
- 除非特别说明, 最大值都是在 105°C , 5.5V 供电环境下测得的。

表格 27 运行模式功耗典型值

符号	参数	条件	电压 ($T_A=25^{\circ}\text{C}$)		单位
			3.3V	5V	
I_{DD}	RAM 中运行模式下的供应电流	HXT=24MHz, $F_{CPU}=24\text{MHz}$	2.5	3.1	mA
		HXT=16MHz, $F_{CPU}=16\text{MHz}$	2	2.6	
		HIRC=48MHz, $F_{CPU}=48\text{MHz}$	3.2	3.2	
		HIRC=48MHz, $F_{CPU}=24\text{MHz}$	2.2	2.2	
		HIRC=48MHz, $F_{CPU}=375\text{KHz}$	0.94	0.96	
		HIRC=48MHz, $F_{CPU}=46.875\text{KHz}$	0.51	0.51	
		HIRC=16MHz, $F_{CPU}=16\text{MHz}$	1.4	1.4	
		HIRC=16MHz, $F_{CPU}=125\text{KHz}$	0.61	0.61	
		HIRC=16MHz, $F_{CPU}=15.625\text{MHz}$	0.47	0.47	
		LIRC=128KHz, $F_{CPU}=128\text{KHz}$	0.33	0.34	
	Flash 中运行模式下的供应电流	HXT=24MHz, $F_{CPU}=24\text{MHz}$	4.2	4.7	
		HXT=16MHz, $F_{CPU}=16\text{MHz}$	3.1	3.7	
		HIRC=48MHz, $F_{CPU}=48\text{MHz}$	4.8	4.8	
		HIRC=48MHz, $F_{CPU}=24\text{MHz}$	3.8	3.8	
		HIRC=48MHz, $F_{CPU}=375\text{KHz}$	0.97	0.97	
		HIRC=48MHz, $F_{CPU}=46.875\text{KHz}$	0.51	0.52	
		HIRC=16MHz, $F_{CPU}=16\text{MHz}$	2.5	2.6	
		HIRC=16MHz, $F_{CPU}=125\text{KHz}$	0.62	0.63	
		HIRC=16MHz, $F_{CPU}=15.625\text{KHz}$	0.47	0.47	
		LIRC=128KHz, $F_{CPU}=128\text{KHz}$	0.34	0.34	

表格 28 运行模式功耗最大值

符号	参数	条件	电压 (T _A =105°C)			单位
			3.3V	5V	5.5V	
I _{DD}	RAM 中运行模式下的供应电流	HXT=24MHz, F _{CPU} =24MHz	2.68	3.30	3.56	mA
		HXT=16MHz, F _{CPU} =16MHz	2.14	2.75	2.99	
		HIRC=48MHz, F _{CPU} =48MHz	3.63	3.70	3.75	
		HIRC=48MHz, F _{CPU} =24MHz	2.42	2.47	2.54	
		HIRC=48MHz, F _{CPU} =375KHz	1.11	1.13	1.22	
		HIRC=48MHz, F _{CPU} =46.875KHz	0.63	0.64	0.74	
		HIRC=16MHz, F _{CPU} =16MHz	1.57	1.58	1.68	
		HIRC=16MHz, F _{CPU} =125KHz	0.73	0.74	0.84	
		HIRC=16MHz, F _{CPU} =15.625MHz	0.58	0.58	0.68	
		LIRC=128KHz, F _{CPU} =128KHz	0.43	0.43	0.55	
	Flash 中运行模式下的供应电流	HXT=24MHz, F _{CPU} =24MHz	4.61	5.30	5.49	
		HXT=16MHz, F _{CPU} =16MHz	3.42	4.10	4.30	
		HIRC=48MHz, F _{CPU} =48MHz	5.47	5.62	5.64	
		HIRC=48MHz, F _{CPU} =24MHz	4.35	4.47	4.50	
		HIRC=48MHz, F _{CPU} =375KHz	1.14	1.25	1.28	
		HIRC=48MHz, F _{CPU} =46.875KHz	0.63	0.73	0.77	
		HIRC=16MHz, F _{CPU} =16MHz	2.85	2.86	2.96	
		HIRC=16MHz, F _{CPU} =125KHz	0.75	0.75	0.85	
		HIRC=16MHz, F _{CPU} =15.625KHz	0.58	0.58	0.68	
		LIRC=128KHz, F _{CPU} =128KHz	0.44	0.55	0.58	

表格 29 WAIT 模式功耗典型值

符号	参数	条件	电压 (TA=25°C)		单位
			3.3V	5V	
IDD	WAIT 模式下的 供应电流	HXT=24MHz, F _{CPU} =24MHz	1.5	2.04	mA
		HXT=16MHz, F _{CPU} =16MHz	1.32	1.9	
		HIRC=48MHz, F _{CPU} =48MHz	1.2	1.2	
		HIRC=48MHz, F _{CPU} =24MHz	1.1	1.1	
		HIRC=48MHz, F _{CPU} =375KHz	0.93	0.93	
		HIRC=48MHz, F _{CPU} =46.875KHz	0.51	0.51	
		HIRC=16MHz, F _{CPU} =16MHz	0.68	0.69	
		HIRC=16MHz, F _{CPU} =125KHz	0.60	0.61	
		HIRC=16MHz, F _{CPU} =15.625MHz	0.46	0.47	
		LIRC=128KHz, F _{CPU} =128KHz	0.33	0.33	

表格 30 WAIT 模式功耗最大值

符号	参数	条件	电压 (TA=105°C)			单位
			3.3V	5V	5.5V	
IDD	WAIT 模式 下的供应 电流	HXT=24MHz, F _{CPU} =24MHz	1.9	2.10	2.40	mA
		HXT=16MHz, F _{CPU} =16MHz	1.7	1.95	2.21	
		HIRC=48MHz, F _{CPU} =48MHz	1.36	1.36	1.45	
		HIRC=48MHz, F _{CPU} =24MHz	1.27	1.27	1.37	
		HIRC=48MHz, F _{CPU} =375KHz	1.09	1.09	1.18	
		HIRC=48MHz, F _{CPU} =46.875KHz	0.62	0.63	0.71	
		HIRC=16MHz, F _{CPU} =16MHz	0.82	0.83	0.90	
		HIRC=16MHz, F _{CPU} =125KHz	0.73	0.73	0.86	
		HIRC=16MHz, F _{CPU} =15.625MHz	0.58	0.58	0.71	
		LIRC=128KHz, F _{CPU} =128KHz	0.43	0.43	0.51	

表格 31 活跃停机模式功耗典型值

符号	参数	条件			电压 (TA=25°C)		单位
		MVR	Flash 模式	时钟源	3.3V	5V	
IDD	活跃停机 模式下的 供应电流	开启	操作	HXT=16MHz	780	1360	μA
		开启	操作	HXT=24MHz	800	1390	
		开启	掉电	HXT=16MHz	780	1360	
		开启	掉电	HXT=24MHz	800	1390	
		开启	操作	LIRC=128KHz	17.1	18.8	

符号	参数	条件			电压 (T _A =25℃)		单位
		MVR	Flash 模式	时钟源	3.3V	5V	
		开启	掉电	LIRC=128KHz	17.0	18.5	
		关闭	操作	LIRC=128KHz	4.9	6.6	
		关闭	掉电	LIRC=128KHz	4.8	6.4	

表格 32 活跃停机模式功耗最大值

符号	参数	条件			电压 (T _A =105℃)			单位
		MVR	Flash 模式	时钟源	3.3V	5V	5.5V	
I _{DD}	活跃停机模式下的供应电流	开启	操作	HXT=16MHz	1010	1350	1640	μA
		开启	操作	HXT=24MHz	1030	1380	1670	
		开启	掉电	HXT=16MHz	1000	1350	1630	
		开启	掉电	HXT=24MHz	1020	1380	1670	
		开启	操作	LIRC=128KHz	55.64	57.72	59.82	
		开启	掉电	LIRC=128KHz	48.24	50.98	52.42	
		关闭	操作	LIRC=128KHz	32.30	34.34	35.34	
		关闭	掉电	LIRC=128KHz	26.44	28.53	29.46	

表格 33 停机模式功耗典型值

符号	参数	条件	电压 (T _A =25℃)		单位
			3.3V	5V	
I _{DD}	停机模式下的供应电流	Flash 运行模式， 唤醒后 HIRC 做时钟源	3.53	5.2	μA
		Flash 掉电模式， 唤醒后 HIRC 做时钟源	3.43	5.0	

表格 34 停机模式功耗最大值

符号	参数	条件	电压 (T _A =105℃)			单位
			3.3V	5V	5.5V	
I _{DD}	停机模式下的供应电流	Flash 运行模式， 唤醒后 HIRC 做时钟源	30.65	32.39	33.77	μA
		Flash 掉电模式， 唤醒后 HIRC 做时钟源	24.70	26.72	27.44	

表格 35 外设功耗典型值 (V_{DD}=5V, T_A=25℃)

符号	参数	16Mhz	48Mhz	单位
I _{DD} (TMR1)	TMR1 供电电流	98	300	μA
I _{DD} (TMR1A)	TMR1A 供电电流	58	170	
I _{DD} (TMR2)	TMR2 供电电流	56	168	

符号	参数	16Mhz	48Mhz	单位
I _{DD} (TMR4)	TMR4 定时器供电电流	15	46	
I _{DD} (USART1)	USART1 供电电流	56	168	
I _{DD} (USART2)	USART2 供电电流	100	310	
I _{DD} (USART3)	USART3 供电电流	55	170	
I _{DD} (SPI)	SPI 供电电流	23	68	
I _{DD} (I2C)	I2C 供电电流	37	110	
I _{DD} (ADC1)	ADC1 转换时的供电电流	290	680	

5.8 I/O 端口特性

表格 36 I/O 静态特性及交流特性 (V_{DD}=2.0~5.5V, T_A=-40~105°C)

符号	参数	条件	最小值	典型值	最大值	单位
V _{IL}	输入低电平电压	V _{DD} =5V	-0.3	-	0.3xV _{DD}	V
V _{IH}	输入高电平电压		0.7xV _{DD}	-	V _{DD}	
V _{hys}	电压迟滞		-	700	-	mV
R _{pu}	上拉电阻	V _{DD} =5V, V _{IN} =V _{SS}	55	63	66	kΩ
t _R , t _F	上升和下降时间 (10%-90%)	快速 I/O 口, 负载电容 50pF	-	-	17	ns
		标准和高 sink I/O 口, 负载电容 50pF	-	-	17	
I _{lkg}	数字输入漏电流	V _{SS} ≤V _{IN} ≤V _{DD}	-	-	±1	μA

表格 37 输出驱动电流 (真开漏端口)

符号	参数	条件	最大值	单位
V _{OL}	输出低电平	I _{IO} =10mA, V _{DD} =5.0V	0.8	V
	输出低电平	I _{IO} =10mA, V _{DD} =3.3V	0.8	
	输出低电平	I _{IO} =20mA, V _{DD} =5.0V	1.2	V

表格 38 输出驱动电流 (高灌电流端口)

符号	参数	条件	最小值	最大值	单位
V _{OL}	输出低电平	I _{IO} =10mA, V _{DD} =5.0V	-	0.6	V
	输出低电平	I _{IO} =10mA, V _{DD} =3.3V	-	0.7	
	输出低电平	I _{IO} =20mA, V _{DD} =5.0V	-	0.9	
V _{OH}	输出高电平	I _{IO} =10mA, V _{DD} =5.0V	4.2	-	V
	输出高电平	I _{IO} =10mA, V _{DD} =3.3V	2.3	-	
	输出高电平	I _{IO} =20mA, V _{DD} =5.0V	3.8	-	

5.9 NRST 引脚特性

NRST 引脚输入驱动采用 CMOS 工艺，它连接了一个永久性上拉电阻 R_{PU} 。

表格 39 NRST 引脚特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{IL(NRST)}$	NRST 输入低电平电压	-	-0.3V	-	$0.3 \times V_{DD}$	V
$V_{IH(NRST)}$	NRST 输入高电平电压	-	$0.7 \times V_{DD}$	-	$V_{DD} + 0.3$	
$V_{OL(NRST)}$	NRST 输出低电平电压	$I_{OL} = 2\text{mA}$	-	-	0.5	V
$V_{hys(NRST)}$	NRST 施密特触发器电压迟滞	-	-	600	-	mV
R_{PU}	上拉电阻	-	30	60	80	k Ω
$V_{F(NRST)}$	NRST 输入滤波脉冲	-	-	-	75	ns
$V_{NF(NRST)}$	NRST 输入非滤波脉冲	-	500	-	-	ns
$t_{OP(NRST)}$	NRST 输出脉冲宽度	-	20	-	-	us

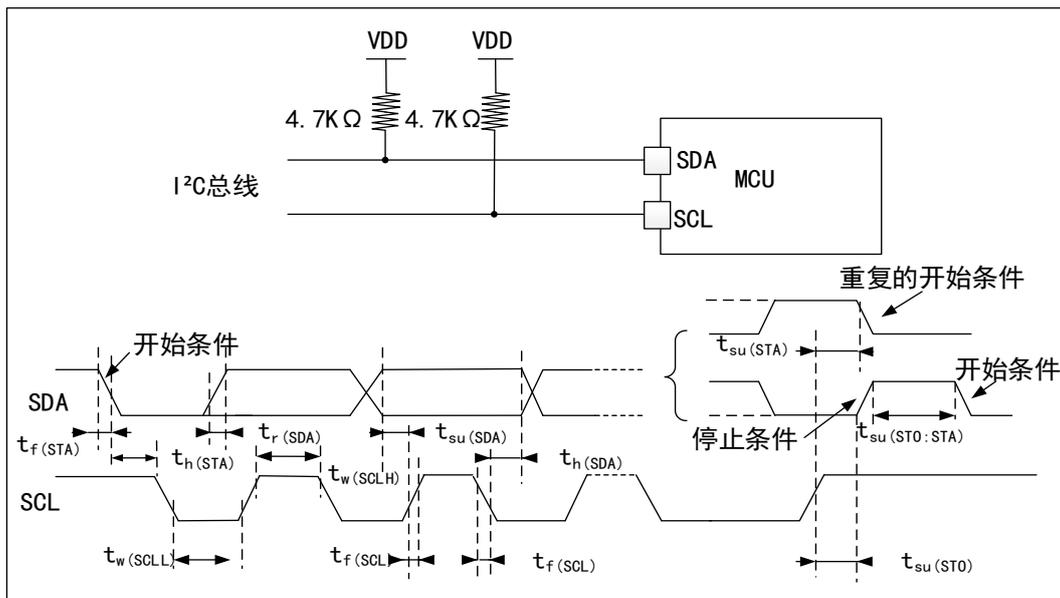
5.10 通信接口

5.10.1 I2C 接口特性

表格 40 I2C 接口特性

符号	参数	标准 I2C		快速 I2C		单位
		最小值	最大值	最小值	最大值	
$t_w(SCLL)$	SCL 时钟低时间	5.03	-	1.73	-	μs
$t_w(SCLH)$	SCL 时钟高时间	4.90	-	0.72	-	
$t_{su}(SDA)$	SDA 建立时间	4420	-	1120	-	ns
$t_h(SDA)$	SDA 数据保持时间	0	313.09	0	335.97	
$t_r(SDA)$ $t_r(SCL)$	SDA 和 SCL 上升时间	-	300.12	-	301.24	
$t_f(SDA)$ $t_f(SCL)$	SDA 和 SCL 下降时间	-	21.3	-	21.51	μs
$t_h(STA)$	开始条件保持时间	4.98	-	0.82	-	
$t_{su}(STA)$	重复的开始条件建立时间	4.95	-	0.87	-	μs
$t_{su}(STO)$	停止条件建立时间	4.94	-	0.84	-	μs
$t_w(STO:STA)$	停止条件至开始条件的时间(总线空闲)	5.4	-	2.08	-	μs

图 8 总线交流波形和测试电路



5.10.2 SPI 接口特性

表格 41 SPI 特性

符号	参数	条件	最小值	最大值	单位
f_{SCK} $1/t_c(SCK)$	SPI 时钟频率	主模式	-	8	MHz
		从模式	-	8	
$t_r(SCK)$ $t_f(SCK)$	SPI 时钟上升和下降时间	负载电容: C=30pF	-	16.854	ns
$t_{su}(NSS)$	NSS 建立时间	从模式	433.33	-	
$t_h(NSS)$	NSS 保持时间	从模式	115.43	-	
$t_w(SCKH)$ $t_w(SCKL)$	SCK 高和低的时间	主模式	54.592	57.4723	
$t_{su}(MI)$ $t_{su}(SI)$	数据输入建立时间	主模式	30.304	-	
		从模式	50.889	-	
$t_h(MI)$ $t_h(SI)$	数据输入保持时间	主模式	64.746	-	
		从模式	52.22	-	
$t_a(SO)$	数据输出访问时间	从模式	2.530	12.272	
$t_{dis}(SO)$	数据输出禁止时间	从模式	25.235	-	
$t_v(SO)$	数据输出有效时间	从模式(使能边沿之后)	-	29.605	
$t_v(MO)$	数据输出有效时间	主模式(使能边沿之后)	-	7.220	
$t_h(SO)$ $t_h(MO)$	数据输出保持时间	从模式(使能边沿之后)	16.222	-	
		主模式(使能边沿之后)	8.356	-	

图 9 SPI 时序图—从模式和 CPHA=0

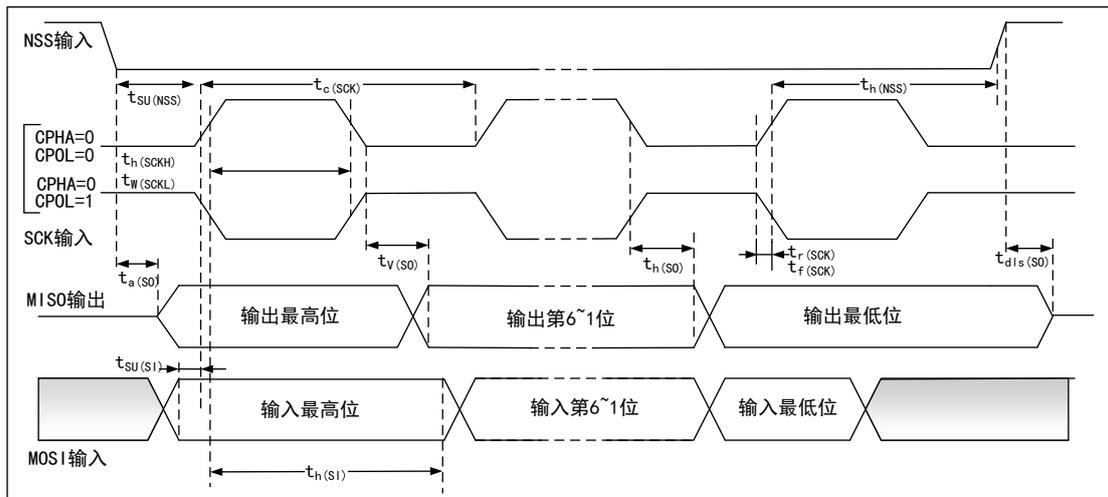
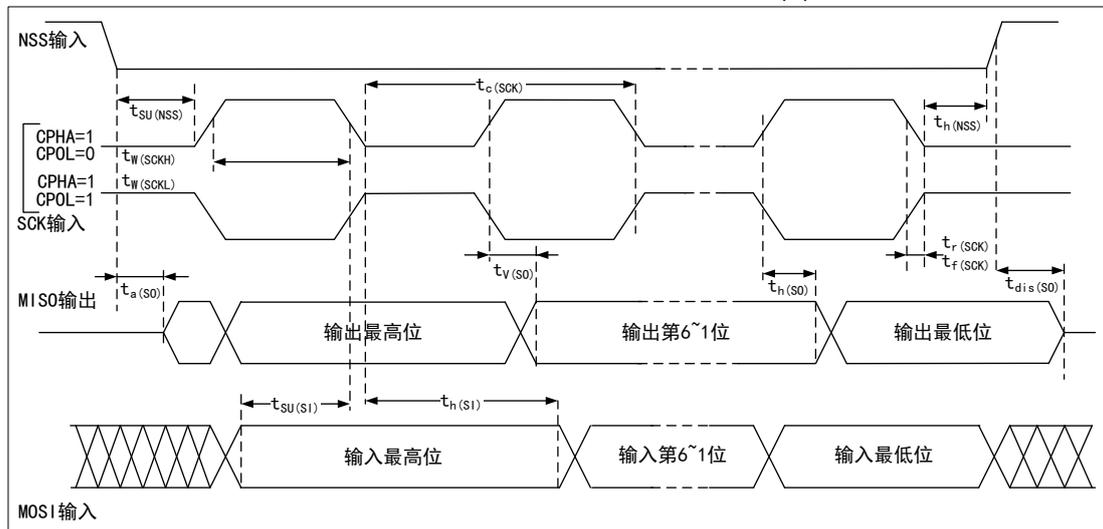
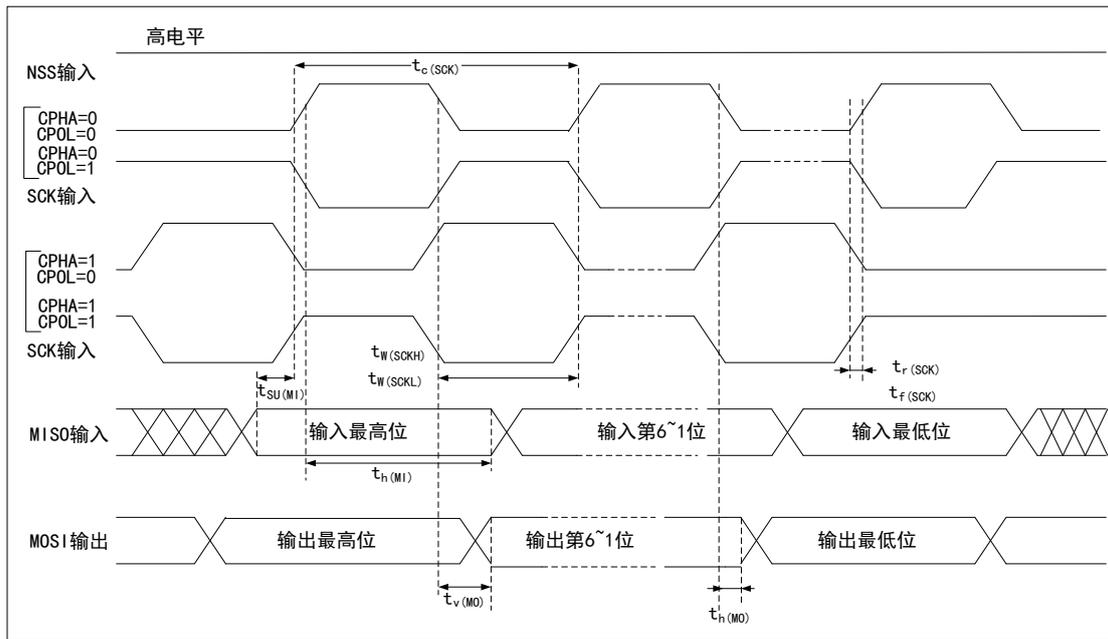


图 10 SPI 时序图—从模式和 CPHA=1(1)



注：测量点设置于 CMOS 电平：0.3V_{DD} 和 0.7V_{DD}。

图 11 SPI 时序图—主模式(1)



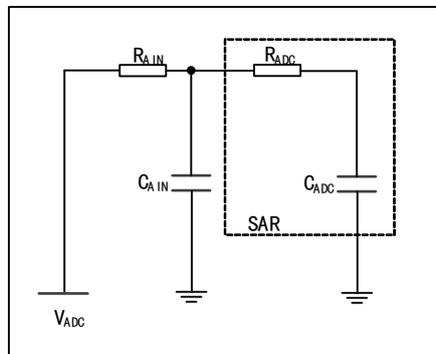
注：测量点设置于 CMOS 电平：0.3V_{DD} 和 0.7V_{DD}

5.11 ADC 特性

表格 42 12-bit ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{DDA}	供电电压	-	2.4	-	5.5	V
f _{ADC}	ADC 频率	-	0.6	-	14	MHz
C _{ADC}	内部采样和保持电容	-	-	-	5	pF
R _{ADC}	采样电阻	-	-	-	1000	ohm
t _s	采样时间	f _{ADC} =14MHz	0.107	-	17.1	μs
T _{CONV}	采样和转换时间	f _{ADC} =14MHz	1	-	18	μs

图 12 ADC 的典型应用



注：用户可根据实际应用选择是否增加寄生电容 C_{AIN}（电容值按需选择）。

外部输入阻抗的最大值计算公式如下：

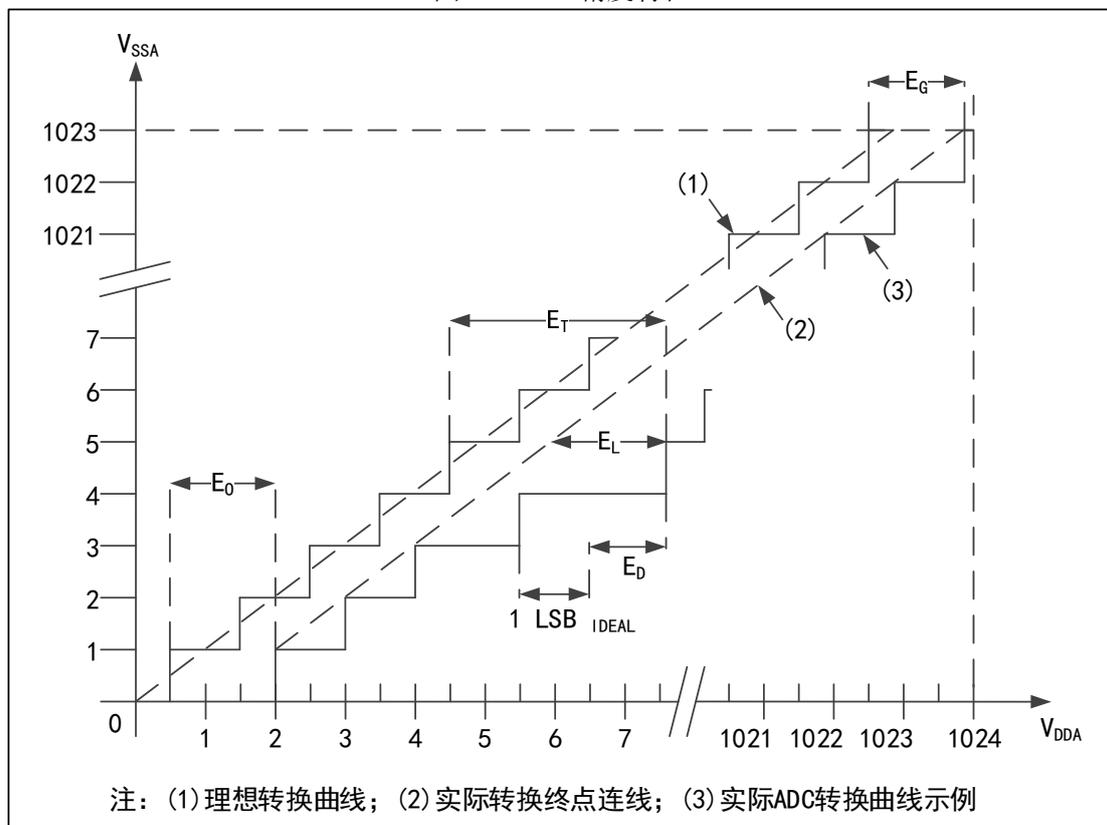
公式 1: 最大 R_{AIN} 公式

$$R_{AIN} < \frac{T_S}{C_{ADC} \times \ln(2^{N+2})} - R_{ADC}$$

表格 43 12-bit ADC 精度

符号	参数	条件	典型值	最大值	单位
$ E_T $	总的未校正误差	3.3V~5V	6.5	-	LSB
$ E_O $	偏移误差	3.3V~5V	2	-	
$ E_G $	增益误差	3.3V~5V	4.5	-	
$ E_D $	微分线性误差	3.3V~5V	1.5	-	
$ E_L $	积分线性误差	3.3V~5V	2.8	-	

图 13 ADC 精度特性



$1LSB_{IDEAL}$ 公式: $1LSB_{IDEAL} = (V_{DDA} - V_{SSA}) / 1024$

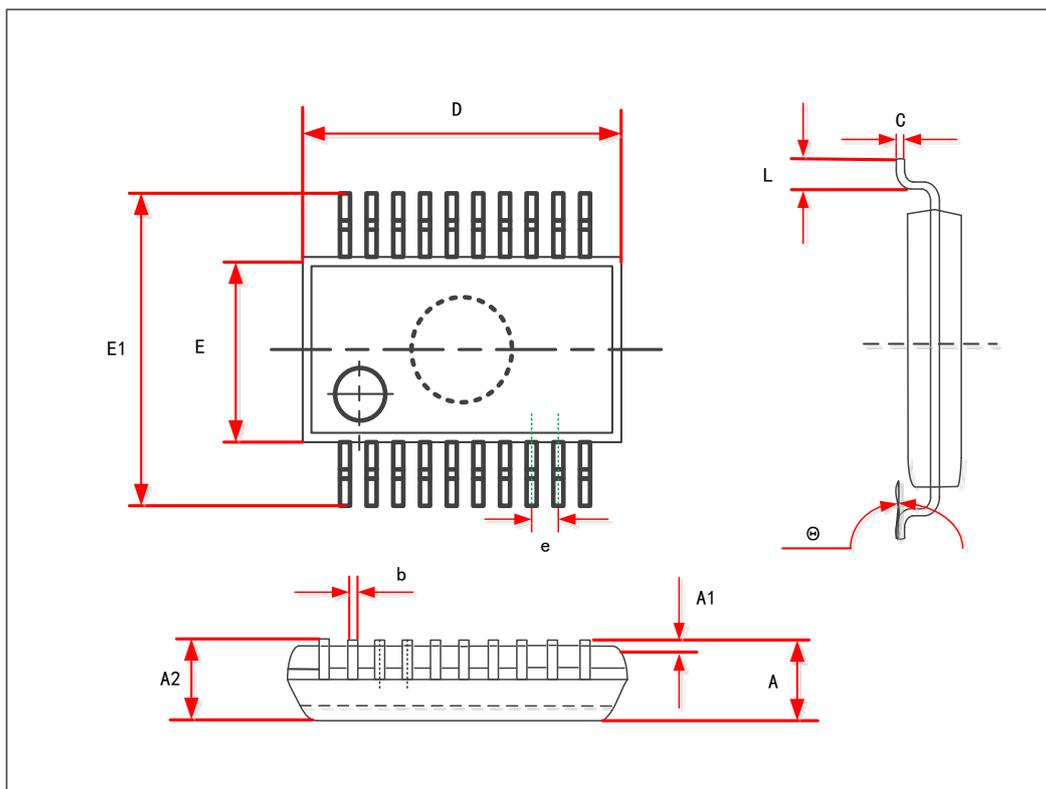
表格 44 ADC 精度特性的参数含义说明

符号	参数	描述
E_T	总的未校正误差	实际与理想转移曲线之间的最大偏差
E_O	偏移误差	第一次实际转移与第一次理想转移之间的最大偏差
E_G	增益误差	最后一个理想跃迁与最后一个实际跃迁之间的偏差
E_D	微分线性误差	实际步距与理想步距的最大偏差
E_L	积分线性误差	任何实际跃迁与终点相关线之间的最大偏差

SYMBOL	Dimensions IN Millimeters		Dimensions IN Inches	
	MIN	MAX	MIN	MAX
c	0.090	0.200	0.004	0.008
E1	6.250	6.550	0.246	0.258
A	-	1.200	-	0.047
A2	0.800	1.000	0.031	0.039
A1	0.050	0.150	0.002	0.006
e	0.65(BSC)		0.026(BSC)	
L	0.500	0.700	0.020	0.028
H	0.25(TYP)		0.01(TYP)	
θ	1°	7°	1°	7°

- (1) 尺寸以毫米表示
- (2) BSC 为没有误差的单位，此处指毫米

图 15 SOP20 封装图



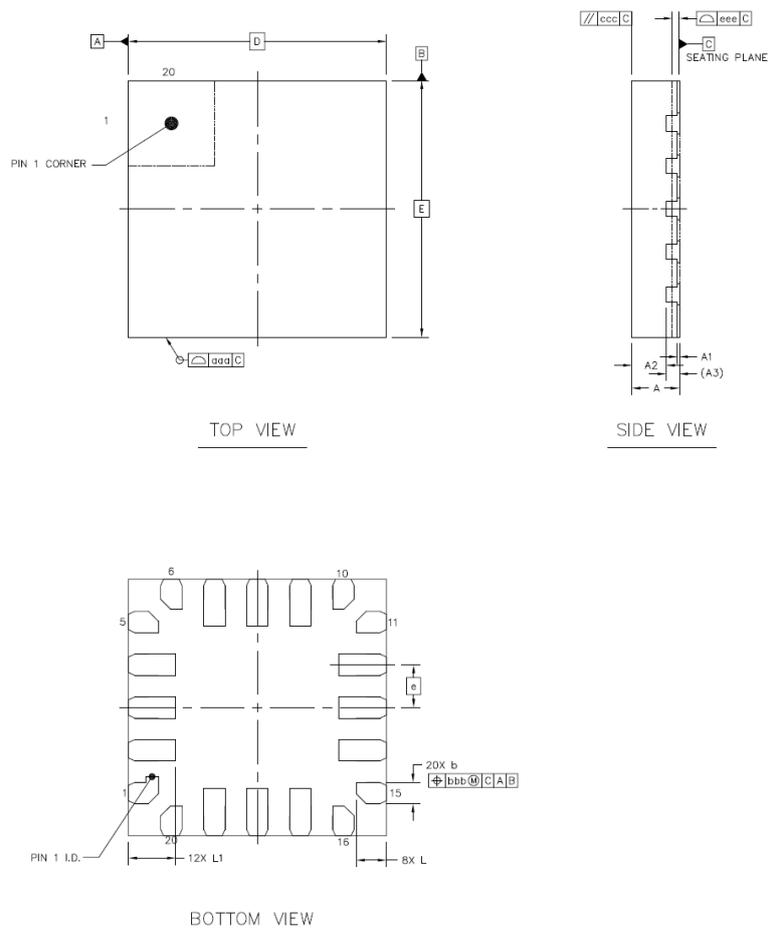
表格 47 SOP20 封装数据

SYMBOL	Dimensions IN Millimeters		Dimensions IN Inches	
	MIN	MAX	MIN	MAX
A	2.350	2.650	0.093	0.104

SYMBOL	Dimensions IN Millimeters		Dimensions IN Inches	
	MIN	MAX	MIN	MAX
A1	0.100	0.300	0.004	0.012
A2	2.100	2.500	0.083	0.098
b	0.330	0.510	0.013	0.020
c	0.204	0.330	0.008	0.013
D	12.520	13.000	0.493	0.512
E	7.400	7.600	0.291	0.299
E1	10.210	10.610	0.402	0.418
e	1.270(BSC)		0.050(BSC)	
L	0.400	1.270	0.016	0.050
θ	0°			8°

- (1) 尺寸以毫米表示
- (2) BSC 为没有误差的单位，此处指毫米

图 16 QFN20 封装图



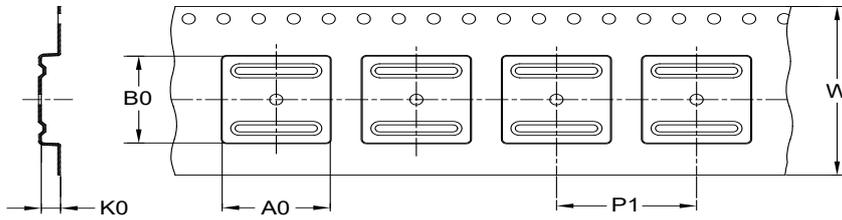
表格 48 QFN20 封装数据

-		SYMBOL	MIN	NOM	MAX
TOTAL THICKNESS		A	0.50	0.55	0.60
STAND OFF		A1	0	0.02	0.05
LEAD WIDTH		b	0.20	0.25	0.30
BODY SIZE	X	D	2.90	3.00	3.10
	Y	E	2.90	3.00	3.10
LEAD PITCH		e	0.50BSC		
LEAD LENGTH		L	0.30	0.35	0.40
		L1	0.50	0.55	0.60

- (1) 尺寸以毫米表示
- (2) BSC 为没有误差的单位，此处指毫米

7 包装信息

图 17 带状包装规格图



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
P1	Dimension designed to accommodate the component pitch
W	Overall width of the carrier tape

图 18 卷带中 PIN1 方向的象限分配

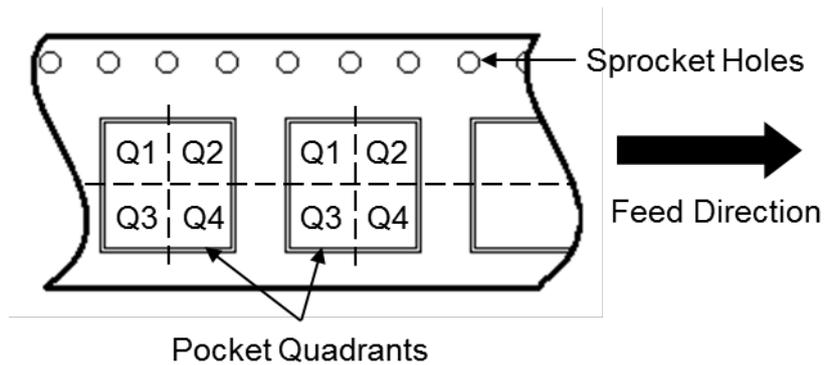
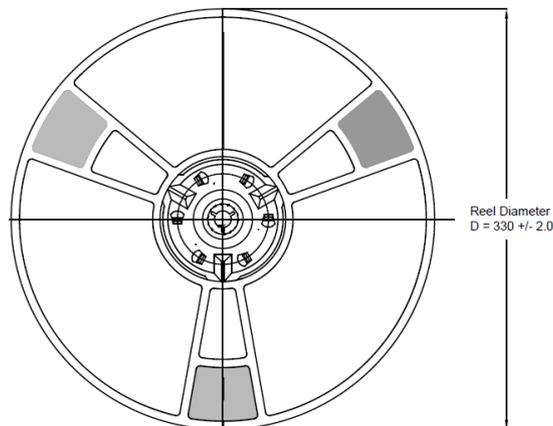


图 19 卷盘尺寸



表格 49 带状包装参数规格表

Device	Package Type	Pins	SPQ	Reel Diameter (mm)	A0 (mm)	B0 (mm)	P1 (mm)	K0 (mm)	W (mm)	Pin1 Quadrant
APM32F003F6P7	TSSOP	20	4000	330	6.7	6.9	8	1.3	16	Q1
APM32F003F6P6	TSSOP	20	4000	330	6.7	6.9	8	1.3	16	Q1
APM32F003F4P6	TSSOP	20	4000	330	6.7	6.9	8	1.3	16	Q1

图 20 托盘包装示意图

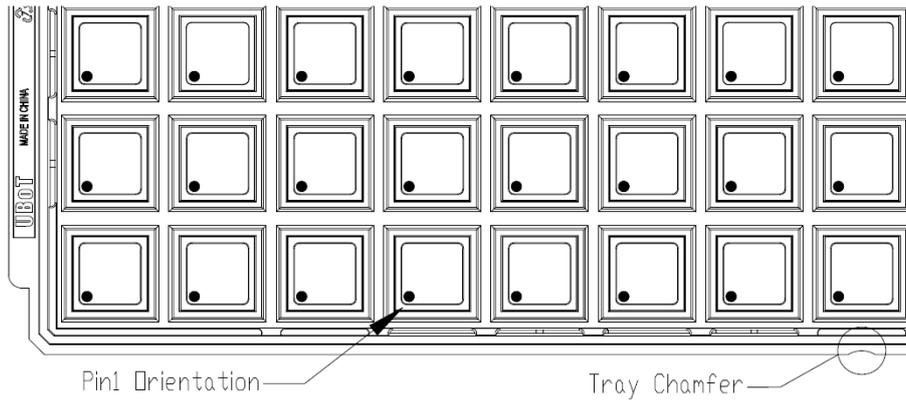
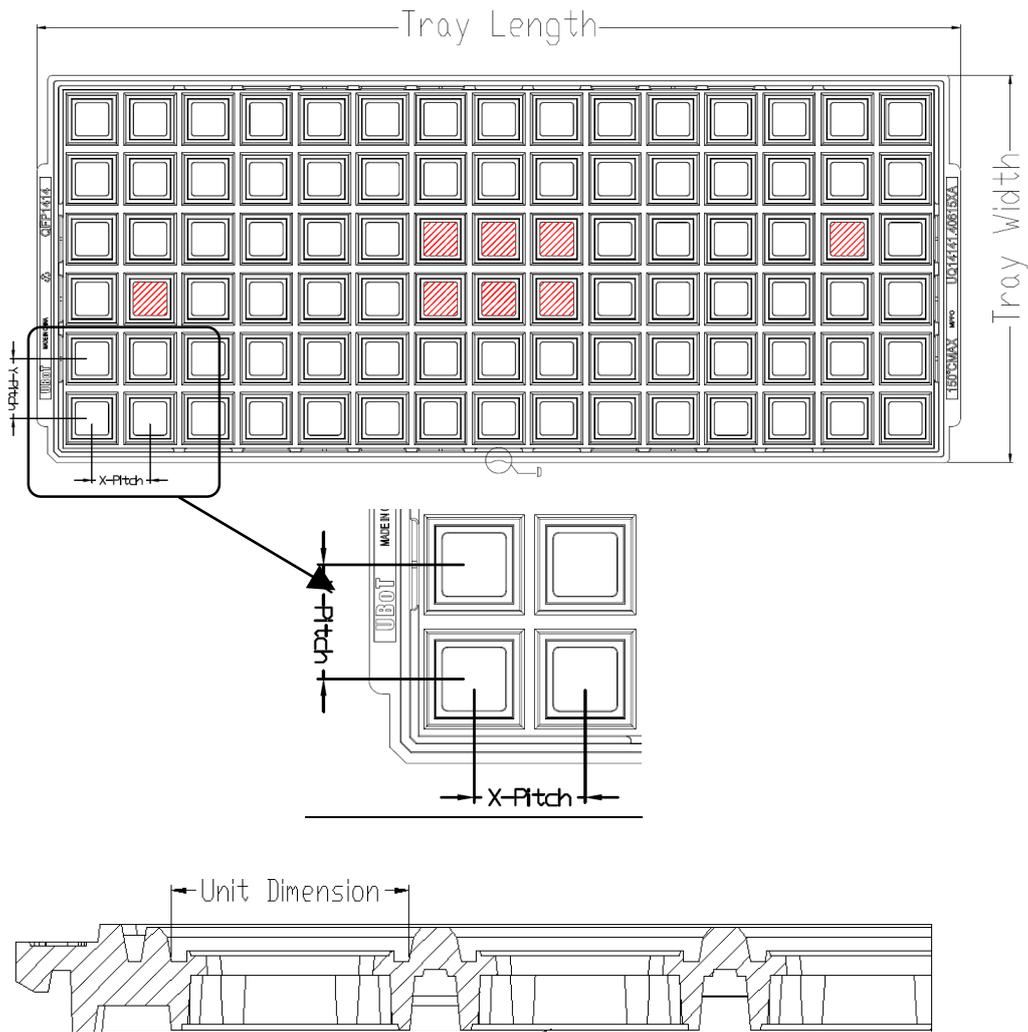


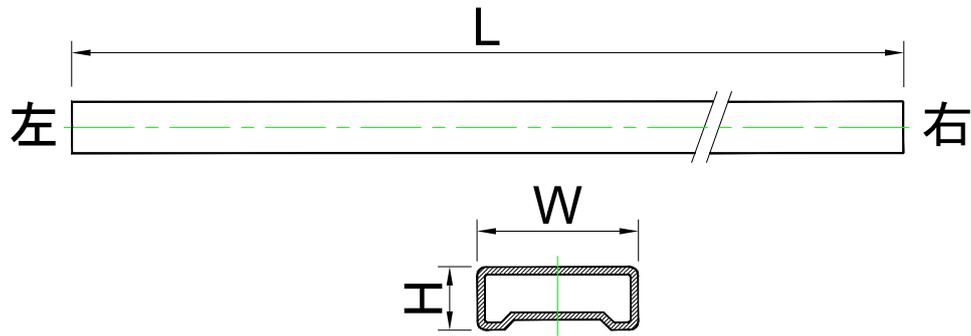
图 21 纸盘尺寸



表格 50 托盘包装参数规格表

Device	Package Type	Pins	SPQ	X-Dimension (mm)	Y-Dimension (mm)	X-Pitch (mm)	Y-Pitch (mm)	Tray Length (mm)	Tray Width (mm)
APM32F003F6U6	QFN	20	6240	3.2	3.2	7.5	7.5	322.6	135.9
APM32F003F4U6	QFN	20	6240	3.2	3.2	7.5	7.5	322.6	135.9

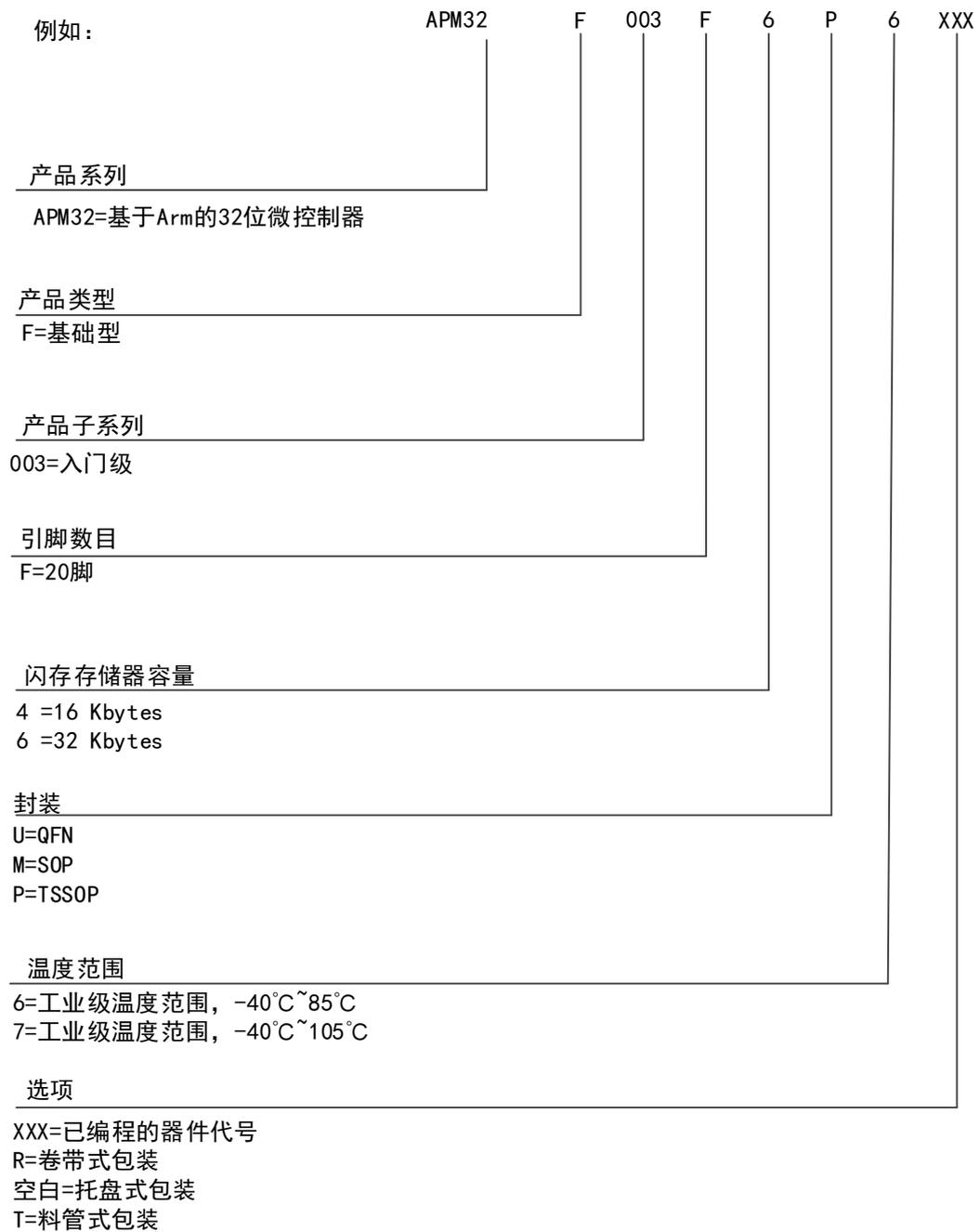
图 22 SOP&TSSOP 料管包装图



表格 51 SOP&TSSOP 料管包装参数规格表

Device	Package Type	Pins	Qty Per Tube	SPQ	L (mm)	W (mm)	H (mm)
APM32F003F6P6	TSSOP	20	46	14720	327	8.5	3.2
APM32F003F4P6	TSSOP	20	46	14720	327	8.5	3.2
APM32F003F6M6	SOP	20	35	11200	516	12.7	5
APM32F003F4M6	SOP	20	35	11200	516	12.7	5

8 订货信息



表格 52 订货信息列表

订货编码	Flash(KB)	SRAM(KB)	封装	SPQ	温度范围
APM32F003F4P6-T	16	2	TSSOP20	14720	工业级 -40°C~85°C
APM32F003F6P6-T	32	4	TSSOP20	14720	工业级 -40°C~85°C
APM32F003F4P6-R	16	2	TSSOP 20	4000	工业级 -40°C~85°C
APM32F003F4U6	16	2	QFN20	6240	工业级 -40°C~85°C

订货编码	Flash(KB)	SRAM(KB)	封装	SPQ	温度范围
APM32F003F6P6-R	32	4	TSSOP20	4000	工业级 -40℃~85℃
APM32F003F6P7-R	32	4	TSSOP20	4000	工业级-40℃~105℃
APM32F003F6U6	32	4	QFN20	6240	工业级 -40℃~85℃
APM32F003F4M6-T	16	2	SOP20	11200	工业级 -40℃~85℃
APM32F003F6M6-T	32	4	SOP20	11200	工业级 -40℃~85℃

注：SPQ=最小包装数量

9 常用功能模块命名

表格 53 常用功能模块命名

常用功能模块命名	
中文描述	简称
复位和时钟管理单元	RCM
外部中断	EINT
通用 IO	GPIO
唤醒控制器	WUPT
蜂鸣器	BUZZER
定时器	TMR
电源管理单元	PMU
模拟数字转换器	ADC
I2C 接口	I2C
串行外设接口	SPI
通用异步同步收发器	USART
闪存接口控制单元	FMC

10 版本历史

表格 54 文件版本历史

日期	版本	变更历史
2019.12.27	V1.0.0	新建
2020.6.19	V1.0.1	删除“表 49 带状包装参数规格表”的 P1 信息
2020.7.6	V1.0.2	(1) 修改偏移地址错误 (2) 修改了封面格式，目录格式
2020.9.4	V1.1	(1) 修改“表 14 APM32F003x4x6 (20PIN) 引脚定义”中的错误信息 (2) 调整文档字体 (3) 修改订货信息中的命名规则 (4) 修改“表 48 订货信息列表”中的订货编码，增加了最小包装数
2021.6.22	V1.2	修改封装页眉、封面封底及封装 logo
2021.7.20	V1.3	修改“表 14 APM32F003x4x6 (20PIN) 引脚定义”中 PC4 的引脚定义
2021.11.9	V1.4	新增 PA1 引脚功能描述
2021.12.1	V1.5	新增 TSSOP20 编带包装
2022.3.9	V1.6	(1) 调整文档整体结构 (2) 新增 PA1 引脚功能描述
2022.6.22	V1.7	(1) 修改 Arm 商标 (2) 增加版权说明 (3) 修改产品命名规则图
2023.2.16	V1.8	(1) 增加封装尺寸说明 (2) 修改 SysTick 的时钟源描述 (3) 修改系统框图 (4) 修改 QFN20 封装信息、增加 BSC 注释
2023.6.21	V1.9	(1) 新增 ADC 典型应用、外部输入阻抗最大值计算公式以及 ADC 精度特性说明 (2) 修改表格、图片格式

声明

本手册由珠海极海半导体有限公司（以下简称“极海”）制订并发布，所列内容均受商标、著作权、软件著作权相关法律法规保护，极海保留随时更正、修改本手册的权利。使用极海产品前请仔细阅读本手册，一旦使用产品则表明您（以下称“用户”）已知悉并接受本手册的所有内容。用户必须按照相关法律法规和本手册的要求使用极海产品。

1、权利所有

本手册仅应当被用于与极海所提供的对应型号的芯片产品、软件产品搭配使用，未经极海许可，任何单位或个人均不得以任何理由或方式对本手册的全部或部分内容进行复制、抄录、修改、编辑或传播。

本手册中所列带有“®”或“™”的“极海”或“Geehy”字样或图形均为极海的商标，其他在极海产品上显示的产品或服务名称均为其各自所有者的财产。

2、无知识产权许可

极海拥有本手册所涉及的全部权利、所有权及知识产权。

极海不应因销售、分发极海产品及本手册而被视为将任何知识产权的许可或权利明示或默示地授予用户。

如果本手册中涉及任何第三方的产品、服务或知识产权，不应被视为极海授权用户使用前述第三方产品、服务或知识产权，除非在极海销售订单或销售合同中另有约定。

3、版本更新

用户在下单购买极海产品时可获取相应产品的最新版的手册。

如果本手册中所述的内容与极海产品不一致的，应以极海销售订单或销售合同中的约定为准。

4、信息可靠性

本手册相关数据经极海实验室或合作的第三方测试机构批量测试获得，但本手册相关数据难免会出现校正笔误或因测试环境差异所导致的误差，因此用户应当理解，极海对本手册中可能出现的该等错误无需承担任何责任。本手册相关数据仅用于指导用户作为性能参数参照，不构成极海对任何产品性能方面的保证。

用户应根据自身需求选择合适的极海产品，并对极海产品的应用适用性进行有效验证和测试，以确认极海产品满足用户自身的需求、相应标准、安全或其它可靠性要求；若因用户

未充分对极海产品进行有效验证和测试而致使用户损失的，极海不承担任何责任。

5、合规要求

用户在使用本手册及所搭配的极海产品时，应遵守当地所适用的所有法律法规。用户应了解产品可能受到产品供应商、极海、极海经销商及用户所在地等各国有关出口、再出口或其它法律的限制，用户（代表其本身、子公司及关联企业）应同意并保证遵守所有关于取得极海产品及 / 或技术与直接产品的出口和再出口适用法律与法规。

6、免责声明

本手册由极海“按原样”（as is）提供，在适用法律所允许的范围内，极海不提供任何形式的明示或暗示担保，包括但不限于对产品适销性和特定用途适用性的担保。

对于用户后续在针对极海产品进行设计、使用的过程中所引起的任何纠纷，极海概不承担责任。

7、责任限制

在任何情况下，除非适用法律要求或书面同意，否则极海和/或以“按原样”形式提供本手册的任何第三方均不承担损害赔偿 responsibility，包括任何一般、特殊因使用或无法使用本手册相关信息而产生的直接、间接或附带损害（包括但不限于数据丢失或数据不准确，或用户或第三方遭受的损失）。

8、适用范围

本手册的信息用以取代本手册所有早期版本所提供的信息。

©2019-2023 珠海极海半导体有限公司 – 保留所有权利