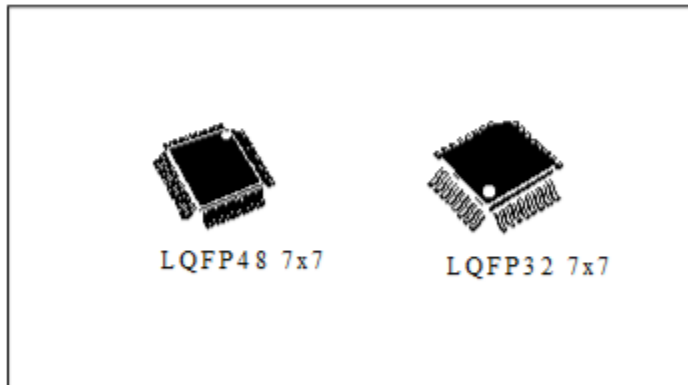




STM8S005K6 STM8S005C6

价值线，16 MHz STM8S 8位MCU，32 KB闪存数据

EEPROM，10位ADC，定时器，UART，SPI，I²C



LQFP48 7x7

LQFP32 7x7

特征

核心

- 16 MHz先进的STM8内核与哈佛建筑和三级管道
- 扩展指令集

回忆

- 中密度闪存/EEPROM:
 - 程序存储器：32 KB闪存
 - 记忆：数据保留20年，55°C经过100个循环
 - 数据存储：128字节的真实数据
- EEPROM：耐力高达100 k写/擦周期
- RAM：2 KB

时钟，复位和电源管理

- 2.95 V至5.5 V工作电压
- 灵活的时钟控制，4个主时钟源：
 - 低功耗晶体振荡器
 - 外部时钟输入
 - 内部用户可调整16 MHz RC
 - 内部低功耗128 kHz RC
- 带时钟监视器的时钟安全系统
- 电源管理：
 - 低功耗模式（等待，主动停止，停止）
 - 分别 关闭外设时钟

- 永久性，低功耗能力和掉电复位

中断管理

- 嵌套中断控制器，具有32个中断
- 6个矢量上最多可以有37个外部中断

计时器

- 2个16位通用定时器，带2+3 CAPCOM通道（IC，OC或PWM）
- 高级控制定时器：16位，4 CAPCOM通道，3个互补输出，死区时间插入和灵活同步
- 8位基本定时器，带8位预分频器
- 自动唤醒定时器
- 窗口和独立看门狗定时器

通讯接口

- UART同步时钟输出操作，智能卡，IrDA，LIN
- SPI接口高达8 Mbit/s
- I²C接口高达400 Kbit/s

模数转换器（ADC）

- 10位，±1 LSB ADC，多达10路复用通道，扫描模式和模拟看门狗

I/O的

- 48引脚封装上最多38个I/O，包括16个高输出输出
- Highly robust I/O design，immunagainst current 注射

开发支持

- 嵌入式单线接口模块（SWIM）用于快速的片上编程和非侵入性调试

内容

1简介.....	7
2说明.....	8
3框图.....	9
4产品概述.....	10
4.1中央处理单元STM8	10
4.2单线接口模块（SWIM）和调试模块（DM）	10
4.3中断控制器.....	11
4.4闪存程序和数据EEPROM存储器.....	11
4.5时钟控制器.....	12
4.6电源管理.....	13
4.7看门狗定时器.....	14
4.8自动唤醒计数器.....	14
4.9蜂鸣器.....	14
4.10 TIM1 - 16位高级控制定时器.....	15
4.11 TIM2，TIM3 - 16位通用定时器.....	15
4.12 TIM4 - 8位基本定时器.....	15
4.13模数转换器（ADC1）	16
4.14通讯接口	16
4.14.1 UART2	16
4.14.2 SPI	17
4.14.3 I ² C	18
5引脚分配和引脚说明.....	19
5.1 STM8S005引脚和引脚说明.....	20
5.1.1备用功能重映射.....	24
6存储器和寄存器映射.....	25
6.1记忆图.....	25
6.2注册地图.....	26
6.2.1 I/O端口硬件寄存器映射.....	26
6.2.2通用硬件寄存器映射.....	29
6.2.3 CPU / SWIM /调试模块/中断控制器寄存器.....	39
7中断向量映射.....	42
8个选项字节.....	44
9电气特性.....	49
9.1参数条件.....	49
9.1.1最小和最大值.....	49
9.1.2典型值.....	49
9.1.3典型曲线.....	49

9.1.4 典型电流消耗	49
9.1.5 加载电容器	50
9.1.6 引脚输入电压	50
9.2 绝对最大额定值	50
9.3 操作条件	52
9.3.1 VCAP 外部电容	54
9.3.2 电源电流特性	55
9.3.3 外部时钟源和时序特性	66
9.3.4 内部时钟源和时序特性	68
9.3.5 记忆特性	70
9.3.6 I/O 端口引脚特性	72
9.3.7 典型输出电平曲线	75
9.3.8 复位引脚特性	79
9.3.9 SPI 串行外设接口	81
9.3.10 I ² C 界面特性	84
9.3.11 10 位 ADC 特性	86
9.3.12 EMC 特性	89
10 包装信息	93
10.1 48 引脚 LQFP 封装机械数据	93
10.2 32 针 LQFP 封装机械数据	95
11 热特性	97
11.1 参考文件	97
11.2 选择产品温度范围	97
12 订购信息	99
13 STM8 开发工具	100
13.1 仿真和在线调试工具	100
13.2 软件工具	100
13.2.1 STM8 工具箱	101
13.2.2 C 和组装机具链	101
13.3 编程工具	0.101
14 修订历史	102

表格清单

表1. STM8S005xx值行功能.....	8
表2. CLK_PCKENR1 / 2寄存器中的外设时钟选通位分配.....	13
表3. TIM定时器功能.....	15
表4. 针脚表的图例/缩写.....	19
表5. STM8S005微控制器的引脚说明.....	21
闪存，数据EEPROM和RAM边界地址.....	26
表7. I / O端口硬件寄存器映射.....	26
表8. 通用硬件寄存器映射.....	29
表9. CPU / SWIM / 调试模块/中断控制器寄存器.....	39
表10. 中断映射.....	42
表11. 选项字节.....	44
表12. 选项字节说明.....	45
表13. OPT2的备用功能重映射位[7：0]的说明.....	47
表14. 电压特性.....	50
表15. 电流特性.....	51
表16. 热特性.....	52
表17. 一般运行状况.....	53
表18. 上电/掉电时的运行状况.....	54
表19. VDD = 5 V时运行模式下执行代码的总电流消耗.....	55
表20. VDD = 3.3 V时运行模式下执行代码的总电流消耗.....	66
表21. VDD = 5 V时等待模式下的总电流消耗.....	58
表22. VDD = 3.3 V时等待模式下的总电流消耗.....	58
表23. VDD = 5 V时有效停止模式下的总电流消耗.....	59
表24. VDD = 3.3 V时有效停止模式下的总电流消耗.....	60
表25. VDD = 5 V时停止模式下的总电流消耗.....	61
表26. VDD = 3.3 V时停止模式下的总电流消耗.....	61
表27. 唤醒时间.....	61
表28. 强制复位状态下的总电流消耗和时序.....	92
表29. 外围电流消耗.....	63
表30. HSE用户外部时钟特性.....	66
表31. HSE振荡器特性.....	67
表32. HSI振荡器特性.....	68
表33. LSI振荡器特性.....	70
表34. RAM和硬件寄存器.....	70
表35. 闪存程序存储器/数据EEPROM存储器.....	71
表36. I / O静态特性.....	72
表37. 输出驱动电流（标准端口）.....	74
表38. 输出驱动电流（真开漏口）.....	74
表39. 输出驱动电流（高端口）.....	74
表40. NRST引脚特性.....	79
表41. SPI特性.....	81
表42. I ² C特性.....	84
表43. ADC特性.....	86
表44. 具有RAIN < 10k Ω ，VDDA = 5 V的ADC精度.....	87
表45. 具有RAIN < 10k Ω RAIN，VDDA = 3.3 V的ADC精度.....	88
表46. EMS数据.....	90
表47. EMI数据.....	91

表48. ESD绝对最大额定值.....	92
表49. 电敏性.....	92
表50. 48针低剖面四边形扁平封装机械数据.....	93
表51. 32针低频四边形扁平封装机械数据.....	102
表52. 热特性 (1)	97
表53. 文件修订历史	102



数字列表

图1. STM8S005xx值线框图	9
图2. 闪存组织	12
图3. LQFP 48引脚引脚排列	20
图4. LQFP 32引脚引脚排列	21
图5. 记忆图	25
图6. 电源电流测量条件	49
图7. 引脚装载条件	50
图8. 引脚输入电压	50
图9. fCPU _{max} 与VDD	54
图10. 外部电容器CEXT	55
图11. Typ. IDD (RUN) 与VDD, HSE用户外部时钟, fCPU = 16 MHz	64
图12. Typ. IDD (RUN) 与fCPU, HSE用户外部时钟, VDD = 5 V	64
图13. Typ. IDD (RUN) 与VDD, HSI RC osc, fCPU = 16 MHz	65
图14. Typ. IDD (WFI) 与VDD, HSE用户外部时钟, fCPU = 16 MHz	65
图15. Typ. IDD (WFI) 与fCPU, HSE用户外部时钟VDD = 5 V	65
图16. Typ. IDD (WFI) 与VDD, HSI RC osc, fCPU = 16 MHz	66
图17. HSE外部时钟源	67
图18. HSE振荡器电路图	68
图19. 典型的HSI频率变化vs VDD @ 3温度	69
图20. 典型的LSI频率变化vs VDD @ 3温度	70
图21. 典型VIL和VIH与VDD @ 3温度的关系	73
图22. 典型上拉电阻vs VDD @ 3温度	73
图23. 典型上拉电流与VDD @ 3温度的关系	73
图24. Typ. VOL @ VDD = 5 V (标准端口)	75
图25. Typ. VOL @ VDD = 3.3 V (标准端口)	76
图26. Typ. VOL @ VDD = 5 V (真开漏口)	76
图27. Typ. VOL @ VDD = 3.3 V (真开漏口)	76
图28. Typ. VOL @ VDD = 5 V (高吸收端口)	77
图29. Typ. VOL @ VDD = 3.3 V (高接收端口)	77
图30. Typ. VDD - VOH @ VDD = 5 V (标准端口)	77
图31. Typ. VDD - VOH @ VDD = 3.3 V (标准端口)	78
图32. Typ. VDD - VOH @ VDD = 5 V (高端口)	78
图33. Typ. VDD - VOH @ VDD = 3.3 V (高端口)	78
图34. 典型的NRST VIL和VIH与VDD @ 3温度	80
图35. 典型NRST上拉电阻vs VDD @ 3温度	80
图36. 典型NRST上拉电流vs VDD @ 3温度	80
图37. 推荐的复位引脚保护	81
图38. SPI时序图 - 从模式和CPHA = 0	83
图39. SPI时序图 - 从模式和CPHA = 1	(1) 83
图40. SPI时序图 - 主模式	(1) 84
图41. 典型应用与I ² C总线	和时序图 (1) 85
图42. ADC精度特性	0.89
图43. ADC的典型应用	89
图44. 48针低剖面四边形扁平封装 (7 x 7)	93
图45. 32针扁平四边形扁平封装 (7 x 7)	95
图46. STM8S005xx值行订购信息方案	99

1 介绍

本数据手册包含器件特性，引脚分布，电气特性，机械数据和订购信息。

•通过 **STM8**微控制器，寄存器和外设，

请参考**STM8S**微控制器系列参考手册（**RM0016**）。

•有关编程，擦除和保护内部闪存的信息

请参考**STM8S Flash**编程手册（**PM0051**）。

•有关调试和**SWIM**（单线接口模块）的信息，请参见**STM8**

SWIM通信协议和调试模块用户手册（**UM0470**）。

•有关**STM8**内核的信息，请参考**STM8 CPU**编程手册

（**PM0044**）。



2 描述

STM8S005xx数据线8位微控制器提供32 KB闪存程序存储器，加上128字节的数据EEPROM。它们被称为中密度器件。STM8S微控制器系列参考手册（RM0016）。STM8S005xx的所有设备价值线提供以下好处：性能，鲁棒性，降低的系统成本，以及发展周期短。

设备性能和鲁棒性由真正的数据EEPROM保证高达100个000个写入/擦除周期，先进的核心和外设采用最先进的技术，16 MHz时钟频率，鲁棒I/O，具有独立时钟源的独立看门狗，和时钟安全系统。

由于内部时钟的系统集成度高，系统成本降低振荡器，看门狗和欠压复位。

普通家庭产品架构，兼容引脚，内存映射和模块化外设允许应用程序的可扩展性和缩短的开发周期。

所有产品的工作电压为2.95至5.5 V。

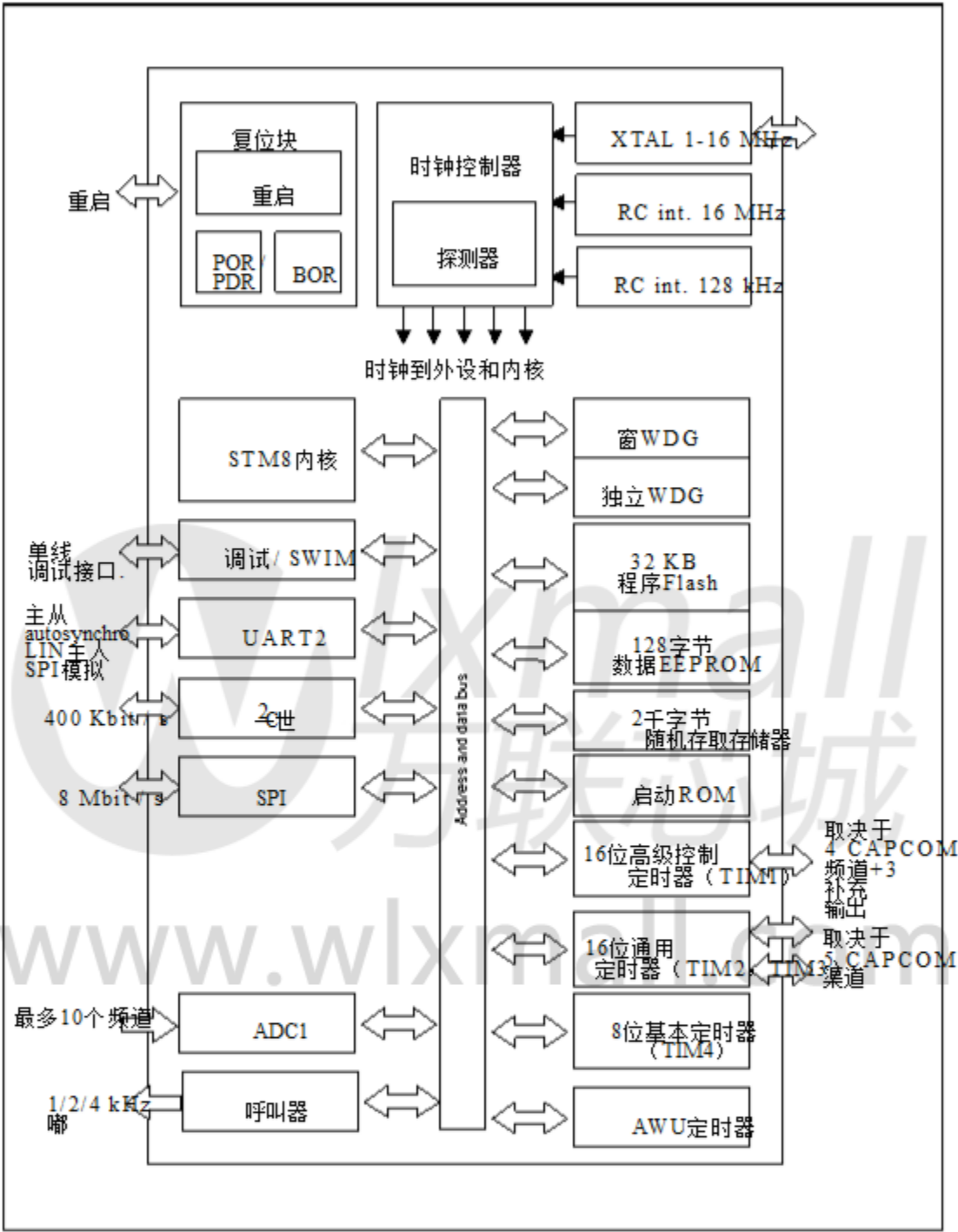
提供完整的文档以及各种开发工具。

表1：STM8S005xx值行功能

设备	STM8S005C6	STM8S005K6
针数	48	32
GPIO的最大数量	38	25
分机.中断引脚	35	23
定时器CAPCOM通道	9	8
定时器互补输出	3	3
A/D转换器通道	10	7
高接收器I/O	16	12
中密度闪存程序存储器（字节）	32K	32K
数据EEPROM（字节）	128	128
RAM（字节）	2K	2K
外设	高级控制定时器（TIM1），通用定时器（TIM2和TIM3），基本定时器（TIM4）SPI，UART，WDG，独立WDG，ADC	

3 框图

图1：STM8S005xx值线框图



4 产品概述

以下部分将概述设备功能的基本功能模块和外设。

有关详细信息，请参阅相应的系列参考手册（RM0016）。

4.1 中央处理单元STM8

8位STM8内核专为代码效率和性能而设计。

它包含6个内部寄存器，可在每个执行环境中直接寻址20寻址模式，包括间接和相对寻址索引以及80条指令。

架构和注册

- 哈佛建筑
- 3级管道
- 32位宽的程序存储器总线 - 大多数指令的单周期取样
- X和Y 16位索引寄存器 - 启用具有或不具有偏移量的索引寻址模式
 - 和读 - 修改 - 写类型的数据操作
- 8位累加器
- 24位程序计数器 - 16 MB的线性内存空间
- 16位堆栈指针 - 访问64 K级堆栈
- 8位条件代码寄存器 - 最后一条指令结果的7个条件标志

解决

- 20个寻址模式
- 位于地址任何地方的查找表的索引间接寻址模式
 - 空间
- 堆栈指针相对寻址模式，用于局部变量和参数传递

指令系统

- 80个指令，具有2个字节的平均指令大小
- 标准数据移动和逻辑/算术功能
- 8位乘8位乘法
- 16位乘8位和16位乘16位除法
- 位操作
- 堆栈和累加器之间的数据传输（push/pop），直接进行堆栈访问
- 使用X和Y寄存器或直接存储器到存储器传输的数据传输

4.2 单线接口模块（SWIM）和调试模块（DM）

单线接口模块和调试模块允许非侵入式，实时在线调试和快速记忆编程。

游泳

单线接口模块，用于直接访问调试模块和存储器编程。该接口可以在所有设备操作模式下激活。最大数据传输速度为145字节/ms。

调试模块

非侵入式调试模块具有接近全功能仿真器的性能。除了内存和外设之外，还可以通过手段实时监控CPU的运行影子寄存器。

- 实时向RAM和外设寄存器R/W
- 通过停止CPU对所有资源进行R/W访问
- 所有程序存储器指令的断点（软件断点）
- 两个高级断点，23个预定义的配置

4.3 中断控制器

- 具有三个软件优先级的嵌套中断
- 32个具有硬件优先级的中断向量
- 包括TLI在内的6个矢量上最多可以有37个外部中断
- 陷阱和复位中断

4.4 闪存程序和数据EEPROM存储器

- 32 KB闪存程序单电压闪存
- 128字节真数据EEPROM
- 阅读时间：在编程程序中记录编写代码
- 用户选项字节区

写保护（WP）

提供Flash程序存储器和数据EEPROM的写保护，以避免意外覆盖可能由用户软件故障引起的内存。

有两个级别的写保护。第一级称为MASS（内存访问保安系统）。MASS始终启用并保护主Flash程序存储器，数据EEPROM和选项字节。

要执行应用程序内编程（IAP），可以通过写入来删除此写保护控制寄存器中的MASS密钥序列。这允许应用程序写入数据EEPROM，修改主程序存储器或设备选项字节的内容。

第二级写保护，可以启用进一步保护特定的内存区域称为UBC（用户启动代码）。参见下图。

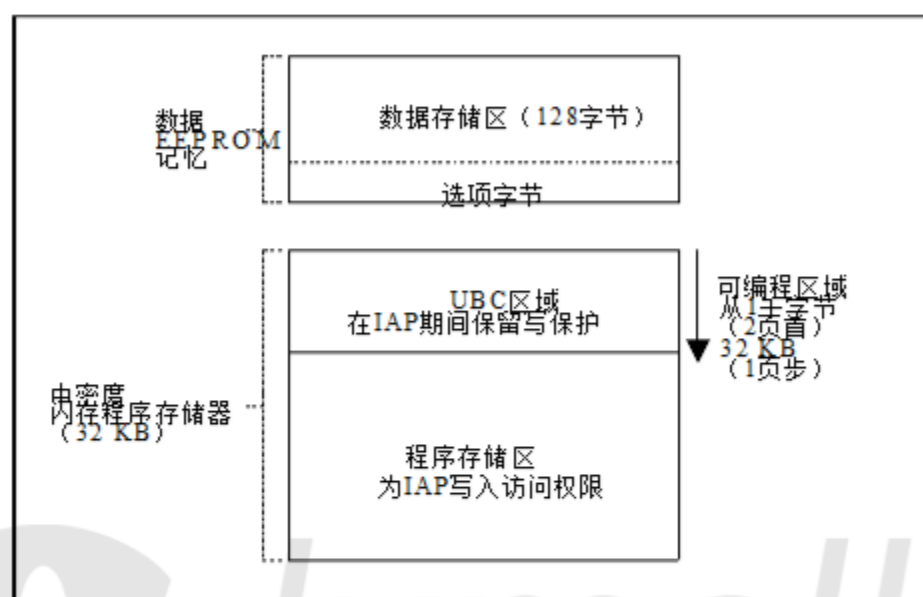
UBC的大小可以通过UBC选项字节来编程，以1页为增量（512字节）通过在ICP模式下编程UBC选项字节。

这将程序内存分为两个方面：

- 主程序存储器：32 KB减UBC
- 用户特定引导代码（UBC）：可配置高达32 KB

在应用程序编程期间，UBC区域保持写保护。这意味着**MASS**键不解锁UBC区域。它保护用于存储引导的内存程序，特定代码库，复位和中断向量，复位程序和通常的IAP和通信程序。

图2：闪存组织



读取保护（ROP）

读出保护块读取和写入Flash程序存储器和数据ICP模式下的EEPROM存储器（和调试模式）。一旦读出保护被激活，任何切换其状态的尝试触发程序和数据存储器的全局擦除。甚至如果没有保护可以被认为是完全不可破坏的，该功能提供了非常高的通用微控制器的保护级别。

4.5 时钟控制器

时钟控制器分配来自不同振荡器的系统时钟（f_{MASTER}）到核心和外设。它还管理低功耗模式的时钟门控，并确保时钟稳健性。

特征

- **时钟预分频器：**获得速度和电流消耗之间的最佳折中

CPU和外设的时钟频率可以通过可编程调节预分频器。

- **安全时钟切换：**可以在运行模式下，即时更新安全的时钟源

通过配置寄存器，时钟信号不会切换到新的时钟源准备好了。该设计保证无毛刺切换。

- **时钟管理：**为了降低功耗，时钟控制器可以停止

时钟到核心，个别外设或内存。

- **主时钟源：**可以使用四个不同的时钟源来驱动主机

时钟：

- 1-16 MHz高速外部晶振（HSE）
- 高达16 MHz的高速用户外部时钟（HSE用户外部）

- 16 MHz高速内部RC振荡器（HSI）
- 128 kHz低速内部RC（LSI）
- **启动时钟：**复位后，微控制器默认情况下重新启动，内部为2 MHz
时钟（HSI / 8）.预分频比和时钟源可以通过应用程序进行更改
程序一旦代码执行开始.
- **时钟安全系统（CSS）：**可以通过软件启用此功能.如果是HSE时钟
发生故障，内部RC（16 MHz / 8）由CSS和a自动选择
可以选择生成中断.
- **可配置的主时钟输出（CCO）：**输出外部时钟以供使用
应用.

表2：CLK_PCKENR1 / 2寄存器中的外设时钟选通位分配

位	外围设备 时钟	位	外围设备 时钟	位	外围设备 时钟	位	外围设备 时钟
PCKEN1 7	TIM1	PCKEN1 3	UART2	PCKEN2 7	保留的	PCKEN2 3	ADC
PCKEN1 6	TIM3	PCKEN1 2	保留的	PCKEN2 6	保留的	PCKEN2 2	AWU
PCKEN1 5	TIM2	PCKEN1 1	SPI	PCKEN2 5	保留的	PCKEN2 1	保留的
PCKEN1 4	TIM4	PCKEN1 0	2@	PCKEN2 4	保留的	PCKEN2 0	保留的

4.6 能源管理

- 为了有效的电源管理，应用程序可以放在四种不同的低功耗之一中
模式.您可以配置每个模式，以获得最低功耗之间的最佳折中
消耗，最快的启动时间和可用的唤醒源.
- **等待模式：**在此模式下，CPU停止，但外围设备仍在运行.该
唤醒由内部或外部中断或复位执行.
 - **带稳压器的主动停止模式：**在此模式下，CPU和外设时钟为
停止.通过自动唤醒以可编程的间隔产生内部唤醒
单位（AWU）.主电压调节器保持通电，所以电流消耗是
高于主动停止模式，调节器关闭，但唤醒时间更快.醒来
由内部AWU中断触发，外部中断或复位.
 - **主动停止模式，调节器关闭：**此模式与使用调节器的主动停止相同
除了主电压调节器关闭，所以唤醒时间较慢.
 - **暂停模式：**在此模式下，微控制器使用的功率最小.CPU和外设
时钟停止，主电压调节器关闭.唤醒触发
外部事件或重置.

4.7 看门狗定时器

看门狗系统基于两个独立的定时器，提供最大的安全性应用程序。

看门狗定时器的激活由选项字节或软件控制。一旦激活，看门狗不能被用户程序禁用而不执行复位。

窗口看门狗定时器

窗口看门狗用于检测通常产生的软件故障的发生通过外部干扰或意外的逻辑条件导致应用程序程序放弃其正常顺序。

窗口函数可用于修剪看门狗行为以匹配应用程序完美。

应用软件必须在超时之前和限时内刷新计数器窗口。

在两种情况下会产生复位：

1. 超时：在16 MHz CPU时钟，超时时间可以在75 μ s之前调整64毫秒
2. 刷新窗口：下载计数器在其值低于该值之前刷新一个存储在窗口寄存器中。

独立看门狗定时器

独立的看门狗外设可以用来解决处理器故障硬件或软件故障。

它由128 kHz LSI内部RC时钟源提供时钟，因此即使在这种情况下也保持有效的CPU时钟故障

IWDG时基从60 μ s延长到1s。

4.8 自动唤醒计数器

- 用于从主动停止模式自动唤醒
- 时钟源：内部128 kHz内部低频RC振荡器或外部时钟
- LSI时钟可以内部连接到TIM3输入捕捉通道1进行校准

4.9 呼叫器

蜂鸣器功能在BEEP引脚上输出信号以产生声音。信号在范围为1,2或4 kHz。

蜂鸣器输出端口仅可通过备用功能重映射选项位AFR7使用。

4.10 TIM1 - 16位高级控制定时器

- 这是一款适用于各种控制应用的高端计时器.有了它
互补输出，死区时间控制和中心对准PWM功能，领域
应用范围扩展到电机控制，照明和半桥驱动
- 带16位预分频器的16位向上，向下和向上/向下自动加载计数器
 - 四个独立的捕获/比较通道（CAPCOM）可配置为输入捕捉，
输出比较，PWM生成（边沿和中心对齐模式）和单脉冲模式
产生
 - 同步模块，用外部信号控制定时器
 - 中断输入以强制定时器输出进入定义状态
 - 具有可调死区时间的三个互补输出
 - 编码器模式
 - 中断源：3 x输入捕捉/输出比较，1 x溢出/更新，1 x中断

4.11 TIM2，TIM3 - 16位通用定时器

- 16位自动加载（AR）递增计数器
- 15位预分频器可调整为2比例1 ... 32768的固定功率
- 具有3或2个可单独配置的捕获/比较通道的定时器
- PWM模式
- 中断源：2或3 x输入捕捉/输出比较，1 x溢出/更新

4.12 TIM4 - 8位基本定时器

- 8位自动重装，可调预分频比为2到1的任何功率
- 时钟源：CPU时钟
- 中断源：1 x溢出/更新

表3：TIM定时器功能

计时器	计数器 尺寸 (比特)	预分频器	数数 模式	CAPCOM 渠道	COMPLEM. 输出	分机. 触发	计时器 同步/ 链接
TIM1	16	从1到 65536	向上/ 下	4	3	是	没有
TIM2	16	任何2的力量 1到32768	向上	3	0	没有	
TIM3	16	任何2的力量 1到32768	向上	2	0	没有	



计时器	计数器尺寸 (比特)	预分频器	数数模式	CAPCOM 渠道	COMPLEM. 输出	分机. 触发	计时器 同步/ 链接
TIM4	8	任何2的力里 1到128	向上	0	0	没有	

4.13 模数转换器（ADC1）

STM8S105xx产品包含10位逐次逼近A / D转换器（ADC1）
多达10个多路复用输入通道和以下主要功能：

- 输入电压范围：0到VDDA
- 转换时间：14个时钟周期
- 单次连续和缓冲连续转换模式
- 缓冲区大小（nx 10位），其中n=输入通道数
- 扫描模式，用于单次和连续转换一系列通道
- 具有可编程上限和下限阈值的模拟看门狗功能
- 模拟看门狗中断
- 外部触发输入
- 从TIM1 TRGO触发
- 转换结束（EOC）中断

注意：在ADC扫描模式或模拟里模式下，不能选择附加的AIN12模拟输入看门狗.从AIN12转换的值仅存储在ADC_DRH / ADC_DRL中寄存器.

4.14 通讯接口

- 实现以下通信接口：
- UART2：全功能UART，同步模式，SPI主模式，智能卡模式，IrDA模式，LIN2.1主/从功能
 - SPI：全双工和半双工，8 Mbit / s
 - I²C：高达400 Kbit / s

4.14.1 UART2

- 主要特点
- 1 Mbit / s全双工SCI
 - SPI仿真
 - 高精度波特率发生器
 - 智能卡仿真
 - IrDA SIR编码器解码器



- LIN主模式
- LIN从站模式

异步通信 (UART 模式)

- 全双工通信 - NRZ标准格式 (标记/空格)
- 可编程的发送和接收波特率高达1 Mbit/s ($f_{CPU}/16$) 并且能够实现遵循任何标准波特率, 无论输入频率如何
- 发送器和接收器的独立使能位
- 两种接收机唤醒模式:
 - 地址位 (MSB)
 - 空闲线 (中断)
- 中断产生传输错误检测
- 奇偶校验控制

同步通讯

- 全双工同步传输
- SPI主站操作
- 8位数据通信
- 最大速度: 16 MHz时为1 Mbit/s ($f_{CPU}/16$)

LIN主模式

- 发射: 产生13位同步中断帧
- 接收: 检测11位中断帧

LIN从模式

- 自动标题处理 - 每个有效消息标题一个中断
- 自动波特率同步 - 最大容许初始时钟偏差 $\pm 15\%$
- 同步分隔符检查
- 11位LIN同步中断检测 - 断点检测始终处于活动状态
- LIN标识符字段的奇偶校验
- LIN错误管理
- 热插拔支持

4.14.2**SPI**

- 主机和从机的最大速度: 8 Mbit/s ($f_{MASTER}/2$)
- 全双工同步传输
- 使用可能的双向数据线在两条线上进行单工同步传输
- 主或从操作 - 可由硬件或软件选择
- CRC计算
- 1个字节的Tx和Rx缓冲区
- 从机/主机选择输入引脚

4.14.3

I²C

- I²C主控功能：
 - 时钟生成
 - 开始和停止生成
- I²C从站功能：
 - 可编程I²C地址检测
 - 停止位检测
- 产生和检测7位/10位寻址和一般呼叫
- 支持不同的通信速度：
 - 标准速度（高达100 kHz）
 - 快速（高达400 kHz）



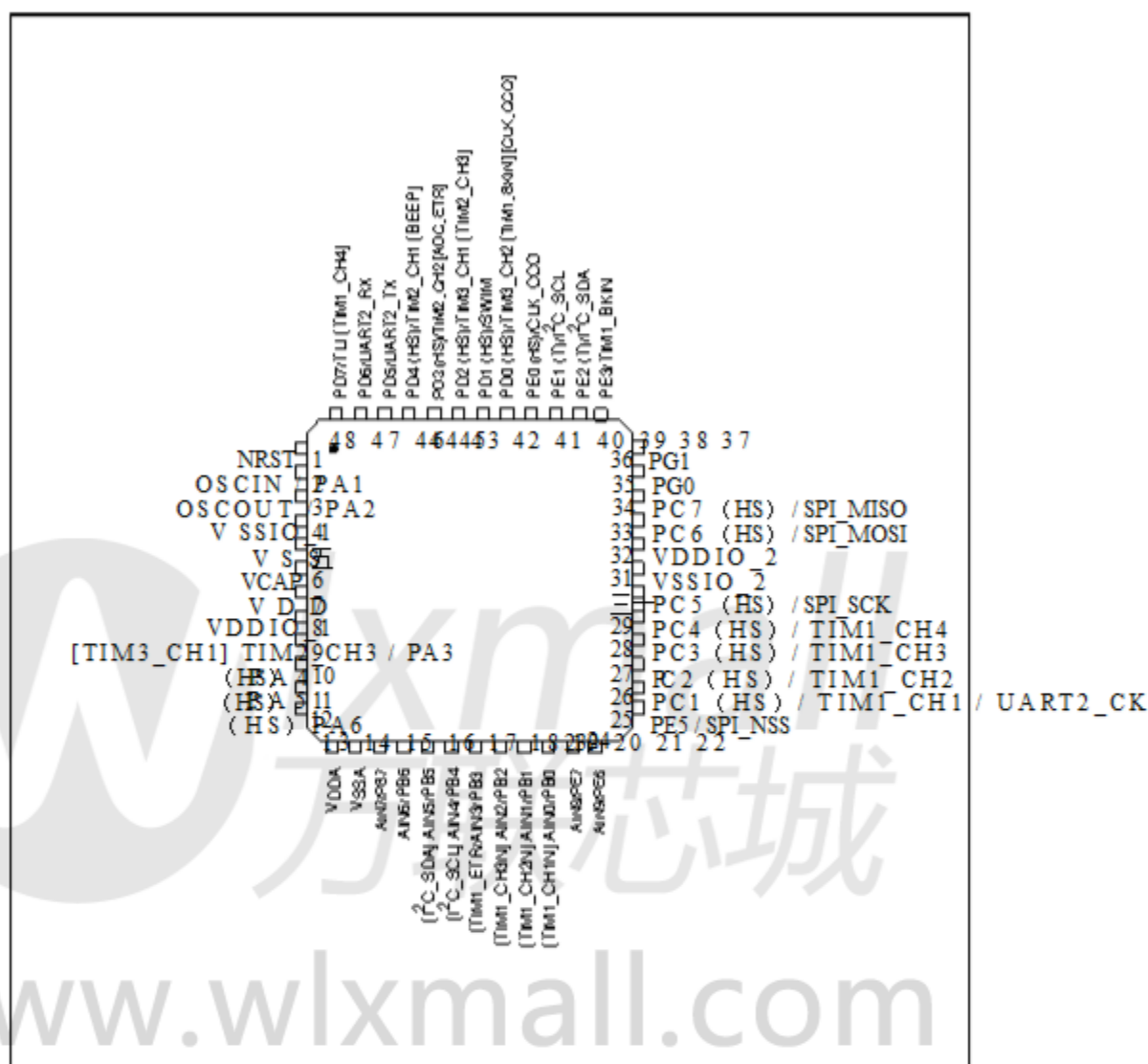
五 引脚分配和引脚描述

表4： 引脚分配表的图例/缩写

类型	I = 输入， O = 输出， S = 电源	
水平	输入	CM = CMOS
	产里	HS =高水槽
输出速度	O1 =慢（高达2 MHz） O2 =快速（高达10 MHz） O3 =快/慢可编程性，复位后默认状态较慢 O4 =快/慢可编程，复位后具有快速的默认状态	
港口和控制 组态	输入	float = floating， wpu = weak pull-up
	产里	T =真开漏， OD =开漏， PP = 推拉
复位状态	粗体X（内部复位释放后的引脚状态）。 除非另有说明，否则引脚状态在复位期间相同 相和内部复位释放后。	

5.1 STM8S005引脚和引脚描述

图3: LQFP 48引脚引脚排列

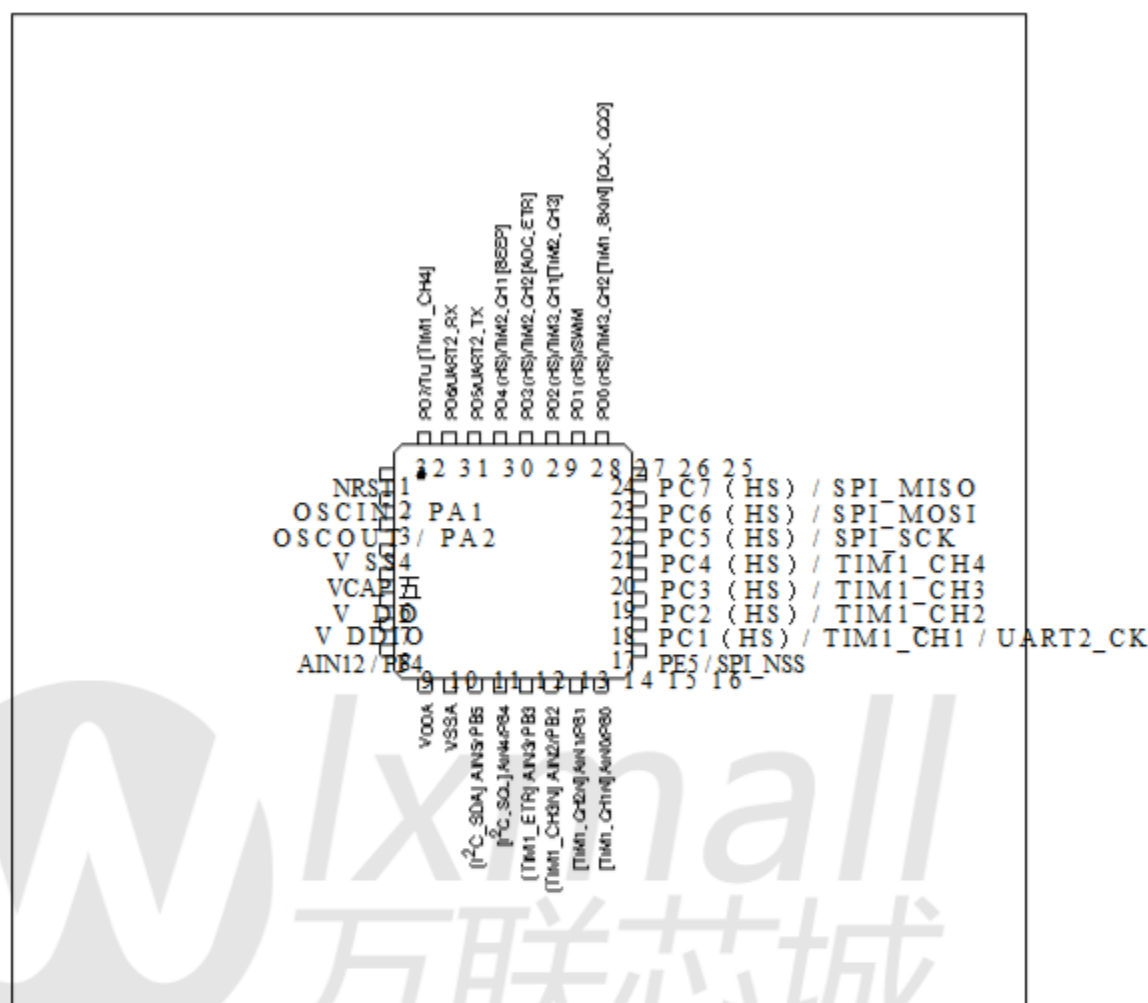


(HS) 高水槽能力

2. (T) 真开路漏极 (P缓冲器和保护二极管至V_{DD}未实现)

3. ☐ 备用功能重新映射选项（如果同一个备用功能显示两次，那么表示独占选择，而不是功能的重复）。

图4: LOFP 32引脚引脚排列



(HS) 高水槽能力

2. ☐ 替代功能重新映射选项（如果相同的备用功能显示两次，则表示独占选择，而不是功能的重复）。

表5：STM8S005微控制器的引脚说明

针号		引脚名称	类型	输入			产里				主功能 (复位后)	默认备用 功能	备用功能 之顺序 [选项]
LQFP48	LQFP32			漂浮的	WPU 打斷	分机	高 水槽	速度	OD	PP			
1	1	NRST	I/O		X						重启		
2	2	PA1 / OSC 在	OSC	X	X			O1	X	X	端口 A1	谐振器/ 水晶入	
3	3	PA2 / OSC OUT	OSC	X	X	X		O1	X	X	端口 A2	谐振器/ 水晶出来	
4	-	VSSIO_	小号								I / O地		
五	4	VSS	小号								数字地面		

针号		引脚名称	类型	输入			产里				主功能后 (复位后)	默认备用 功能	备用功能 [选项]
LQFP48	LQFP32			漂浮的	WPU	分机 打断	高 水槽	速度	OD	PP			
6	五	VCAP	小号								1.8 V稳压电容		
7	6	V D D	小号								数字电源		
8	7	VDDIO	小号								I / O电源		
9	-	PA 3 / TIM3 CH3 [TIM3 _CH1]		X	X	X		O1	X	X	A3端口	计时器2 - 频道3	TIM3 CH1 [AFR1]
10	-	PA 4	I / O	X	X	X	HS	O3	X	X	端口 A4		
11	-	PA 5	I / O	X	X	X	HS	O3	X	X	港 A5		
12	-	PA 6	I / O	X	X	X	HS	O3	X	X	A6口		
-	8	PF4 / AIN12	I / O	X	X			O1	X	X	端口 F4	模拟输入 12 (2)	
13	9	VDDA	小号								模拟电源		
14	10	VSSA	小号								模拟地		
15	-	PB 7 / AIN7		X	X	X		O1	X	X	港口 B7	模拟输入 7	
16	-	PB 6 / AIN6		X	X	X		O1	X	X	港口 B6	模拟输入 6	
17	11	PB 5 / AIN5 [2 ^{CH} SDA]		X	X	X		O1	X	X	港口 B5	模拟输入 5	2 ^{CH} SDA [AFR6]
18	12	PB 4 / AIN4 [2 ^{CH} SCL]		X	X	X		O1	X	X	端口 B4	模拟输入 4	2 ^{CH} SCL [AFR6]
19	13	PB 3 / AIN3 [TIM1 ETR]		X	X	X		O1	X	X	B3端口	模拟输入 3	TIM1 ETR [AFR5]
20	14	PB 2 / AIN2 [TIM1 CH3N]		X	X	X		O1	X	X	港 B2	模拟输入 2	TIM1 CH3N [AFR5]
21	15	PB 1 / AIN1 [TIM1 CH2N]		X	X	X		O1	X	X	B1口	模拟输入 1	TIM1 CH2N [AFR5]
22	16	PB 0 / AIN0 [TIM1 CH1N]		X	X	X		O1	X	X	端口 B0	模拟输入 0	TIM1 CH1N [AFR5]
23	-	PE 7 / AIN8		X	X	X		O1	X	X	E7港	模拟输入 8	
24	-	PE 6 / AIN9		X	X	X		O1	X	X	E6港	模拟输入 9	



针号		引脚名称	类型	输入			产里				主功能 (复位后)	默认备用 功能	备用功能 [选项]
LQFP48	LQFP32			漂浮的	WPU	分机 打断	高 水槽	速度	OD	PP			
25	17	PE5 / SPI NSS	I/O	X	X	X		O1	X	X	E5 港	SPI 主/从 选择	
26	18	PC1 / TIM1 CH1 / UART2 _CK	I/O	X	X	X	HS	O3	X	X	端口 C1	定时器 1 - 通道 1 / UART2 同步时钟	
27	19	PC2 / TIM1 CH2	I/O	X	X	X	HS	O3	X	X	端口 C2	定时器 1 - 通道 2	
28	20	PC3 / TIM1 CH3	I/O	X	X	X	HS	O3	X	X	端口 C3	定时器 1 - 通道 3	
29	21	PC4 / TIM1 CH4	I/O	X	X	X	HS	O3	X	X	端口 C4	定时器 1 - 通道 4	
三十	22	PC5 / SPI SCK	I/O	X	X	X	HS	O3	X	X	端口 C5	SPI 时钟	
31	-	VSSIO_2 小号									I/O 地		
32	-	VDDIO_4 小号									I/O 电源		
33	23	PC6 / SPI MOSI	I/O	X	X	X	HS	O3	X	X	端口 C6	SPI 主机输出/从机 在	
34	24	PC7 / SPI _MISO	I/O	X	X	X	HS	O3	X	X	端口 C7	SPI 主站在/从站 出	
35	-	PG0	I/O	X	X			O1	X	X	端口 G0		
36	-	PG1	I/O	X	X			O1	X	X	端口 G1		
37	-	PE3 / TIM1 BKIN	I/O	X	X	X		O1	X	X	E3 端口	定时器 1 - 中断输入	
38	-	PE2 ² CI SDA	I/O	X		X		O1	† (3)		港 E2	2 ² 数据	
39	-	PE1 ² CI SCL	I/O	X		X		O1	† (3)		端口 E1	2 ² 时钟	
40	-	PE0 / CLK CCO	I/O	X	X	X	HS	O3	X	X	端口 E0	可配置时钟 产里	
41	25	PD0 / TIM3 CH2 [TIM1 BKIN] [CLK CCO]	I/O	X	X	X	HS	O3	X	X	端口 D0	定时器 3 - 通道 2	TIM1 BKIN [AFR3] / CLK CCO [AFR2]

针号		引脚名称	类型	输入			产里				主功能 (复位后)	默认备用 功能	备用功能重映射 [选项]
LQFP48	LQFP32			漂浮的	WPU	分机 打断	高 水槽	速度	OD	PP			
42	26	PD1 / 游泳 (4)	I / O	X	X	X	HS	O4	X	X	端口 D1	SWIM数据接口	
43	27	PD2 / TIM3 CH1 - [TIM2 CH3]	I / O	X	X	X	HS	O3	X	X	端口 D2	定时器3 - 频道1	TIM2 CH3 [AFR1]
44	28	PD3 / TIM2 CH2 - [ADC ETR]	I / O	X	X	X	HS	O3	X	X	端口 D3	计时器2 - 频道2	ADC ETR [AFR0]
45	29	PD4 / TIM2 CH1 - [哔]	I / O	X	X	X	HS	O3	X	X	D4端口	计时器2 - 频道1	BEEP输出 [AFR7]
46	三十	PD5 / UART2 TX	I / O	X	X	X		O1	X	X	端口 D5	UART2数据传输	
47	31	PD6 / UART2 RX	I / O	X	X	X		O1	X	X	端口 D6	UART2数据接收	
48	32	PD7 / TIM1 CH4	I / O	X	X	X		O1	X	X	港口 D7	顶级中断	TIM1 CH4 [AFR4]

- (1) 在复位阶段，PF4上拉。该引脚在复位释放后输入浮置。
(2) AIN12在ADC扫描模式或模拟看门狗模式下不能选择。
(3) 在漏极开路输出列中，“T”定义了一个真实的漏极开路I / O（P缓冲器，弱上拉电阻，VDD保护二极管未实现）。
(4) 在复位阶段和内部复位释放之后，PD1引脚处于输入上拉电路。

5.1.1 备用功能重映射

如引脚描述表的最右列所示，一些备用功能可以通过编程八个AFR之一（备用功能），在不同的I / O端口重新映射重映射）选项位。当重新映射选项处于活动状态时，默认的备用功能是否更长的可用。

要使用备用功能，必须在外设中启用相应的外设寄存器。

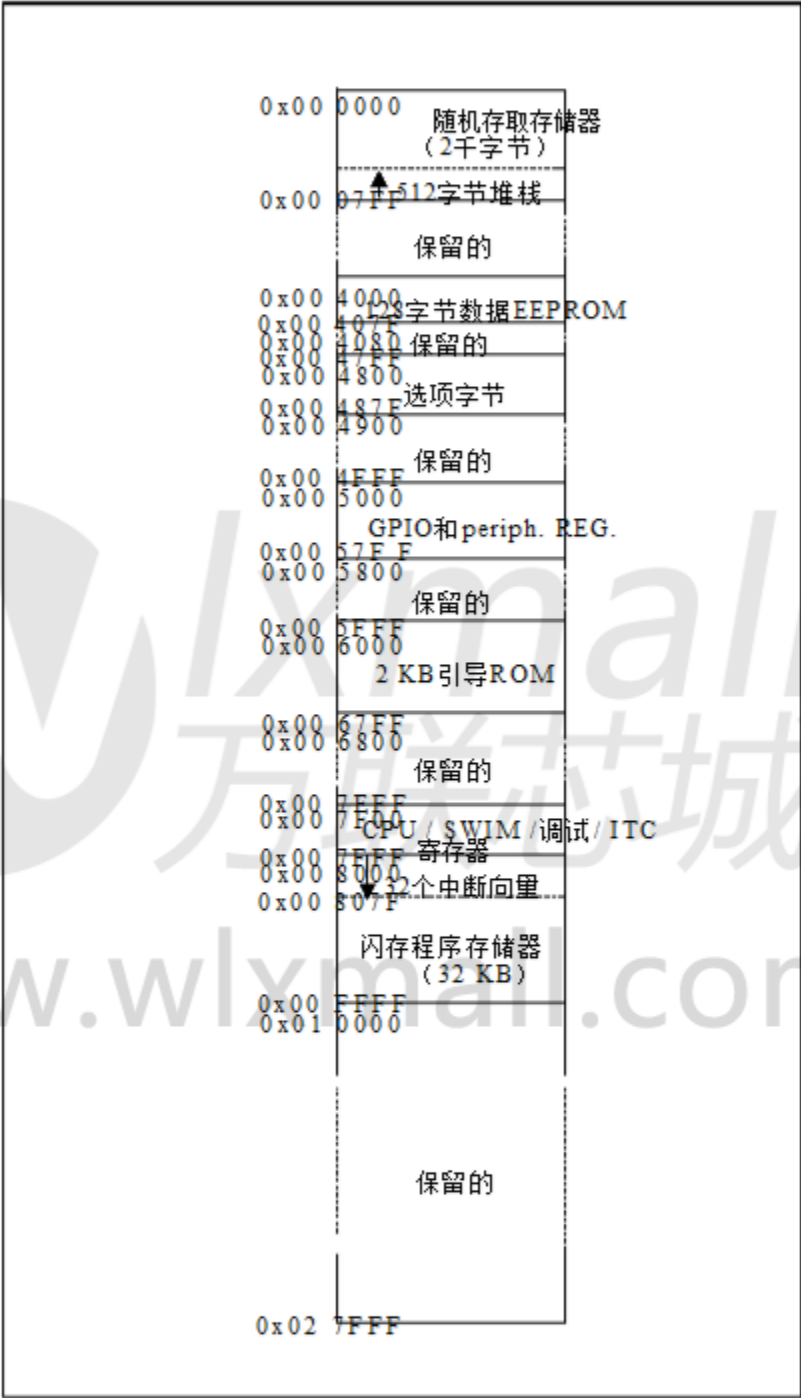
备用功能重映射不影响I / O端口的GPIO功能（请参阅GPIO家庭参考手册，RM0016）。



6 内存和注册表

6.1 记忆图

图5：存储器映射



下表列出了每个内存大小的边界地址.堆栈的顶部在每种情况下都在RAM结束地址.

表6：闪存，数据EEPROM和RAM边界地址

记忆区	大小（字节）	开始地址	结束地址
闪存程序存储器	32K	0x00 8000	0x00 FFFF
随机存取存储器	2K	0x00 0000	0x00 07FF
数据EEPROM	128	0x00 4000	0x00 407F

6.2 注册地图

6.2.1 I / O端口硬件寄存器映射

表7：I / O端口硬件寄存器映射

地址	块	注册标签	注册名称	重启状态
0x00 5000	港口A	PA_ODR	端口A数据输出锁存寄存器	为0x00
0x00 5001		PA_IDR	端口A输入引脚值寄存器	0XXX (1)
0x00 5002		PA_DDR	端口A数据方向寄存器	为0x00
0x00 5003		PA_CR1	端口A控制寄存器1	为0x00
0x00 5004		PA_CR2	端口A控制寄存器2	为0x00
0x00 5005	港B	PB_ODR	端口B数据输出锁存寄存器	为0x00
0x00 5006		PB_IDR	端口B输入引脚值寄存器	0XXX (1)
0x00 5007		PB_DDR	端口B数据方向寄存器	为0x00
0x00 5008		PB_CR1	端口B控制寄存器1	为0x00
0x00 5009		PB_CR2	端口B控制寄存器2	为0x00
0x00 500A	C端口	PC_ODR	端口C数据输出锁存寄存器	为0x00



地址	块	注册标签	注册名称	重启状态
0x00 500B		PC_IDR	端口C输入引脚值寄存器	0XXX (1)
0x00 500C		PC_DDR	端口C数据方向寄存器	为0x00
0x00 500D		PC_CR1	端口C控制寄存器1	为0x00
0x00 500E		PC_CR2	端口C控制寄存器2	为0x00
0x00 500F	港口D	PD_ODR	端口D数据输出锁存寄存器	为0x00
0x00 5010		PD_IDR	端口D输入引脚值寄存器	0XXX (1)
0x00 5011		PD_DDR	端口D数据方向寄存器	为0x00
0x00 5012		PD_CR1	端口D控制寄存器1	0x02
0x00 5013		PD_CR2	端口D控制寄存器2	为0x00
0x00 5014	港口E	PE_ODR	端口E数据输出锁存寄存器	为0x00
0x00 5015		PE_IDR	端口E输入引脚值寄存器	0XXX (1)
0x00 5016		PE_DDR	端口E数据方向寄存器	为0x00
0x00 5017		PE_CR1	端口E控制寄存器1	为0x00
0x00 5018		PE_CR2	端口E控制寄存器2	为0x00
0x00 5019	港口F	PF_ODR	端口F数据输出锁存寄存器	为0x00
0x00 501A		PF_IDR	端口F输入引脚值寄存器	0XXX (1)
0x00 501B		PF_DDR	端口F数据方向寄存器	为0x00
0x00 501C		PF_CR1	端口F控制寄存器1	为0x00
0x00 501D		PF_CR2	端口F控制寄存器2	为0x00

地址	块	注册标签	注册名称	重启状态
0x00 501E	港口G	PG_ODR	端口G数据输出锁存寄存器	为0x00
0x00 501F		PG_IDR	端口G输入引脚值寄存器	0XXX (1)
0x00 5020		PG_DDR	端口G数据方向寄存器	为0x00
0x00 5021		PG_CR1	端口G控制寄存器1	为0x00
0x00 5022		PG_CR2	端口G控制寄存器2	为0x00
0x00 5023	港口H	PH_ODR	端口H数据输出锁存寄存器	为0x00
0x00 5024		PH_IDR	端口H输入引脚值寄存器	0XXX (1)
0x00 5025		PH_DDR	端口H数据方向寄存器	为0x00
0x00 5026		PH_CR1	端口H控制寄存器1	为0x00
0x00 5027		PH_CR2	端口H控制寄存器2	为0x00
0x00 5028	港口I	PI_ODR	端口I数据输出锁存寄存器	为0x00
0x00 5029		PI_IDR	端口I输入引脚值寄存器	0XXX (1)
0x00 502A		PI_DDR	端口I数据方向寄存器	为0x00
0x00 502B		PI_CR1	端口I控制寄存器1	为0x00
0x00 502C		PI_CR2	端口I控制寄存器2	为0x00

(1) 取决于外部电路。

6.2.2 通用硬件注册表

表8：通用硬件寄存器映射

地址	块	注册标签	注册名称	复位状态
0x00 5050到 0x00 5059	保留区（10字节）			
0x00 505A	闪存	FLASH_CR1	闪存控制寄存器1	为0x00
0x00 505B		FLASH_CR2	闪存控制寄存器2	为0x00
0x00 505C		FLASH_NCR2	闪存互补控制 寄存器2	为0xFF
0x00 505D		FLASH_FPR	闪存保护寄存器	为0x00
0x00 505E		FLASH_NFPR	闪存互补保护寄存器	为0xFF
0x00 505F		FLASH_IAPSR	闪存存在应用程序编程状态 寄存器	为0x00
0x00 5060到 0x00 5061	保留区（2字节）			
0x00 5062	闪存	FLASH_PUKR	闪存程序存储器不保护 寄存器	为0x00
0x00 5063	保留区（1字节）			
0x00 5064	闪存	FLASH_DUKR	数据EEPROM保护寄存器	为0x00
0x00 5065到 0x00 509F	保留区（59字节）			
0x00 50A0	ITC	EXTI_CR1	外部中断控制寄存器1	为0x00
0x00 50A1		EXTI_CR2	外部中断控制寄存器2	为0x00
0x00 50A2到 0x00 50B2	保留区（17字节）			

地址	块	注册标签	注册名称	复位状态
0x00 50B3	RST	RST_SR	复位状态寄存器	0XXX (1)
0x00 50B4到 0x00 50BF	保留区 (12字节)			
0x00 50C0	CLK	CLK_ICKR	内部时钟控制寄存器	0x01
0x00 50C1		CLK_ECKR	外部时钟控制寄存器	为0x00
0x00 50C2	保留区 (1字节)			
0x00 50C3	CLK	CLK_CMSR	时钟主机状态寄存器	0xE1
0x00 50C4		CLK_SWR	时钟主开关寄存器	0xE1
0x00 50C5		CLK_SWCR	时钟开关控制寄存器	0XXX
0x00 50C6		CLK_CKDIVR	时钟分频器寄存器	为0x18
0x00 50C7		CLK_PCKENR1	外设时钟门控寄存器1	为0xFF
0x00 50C8		CLK_CSSR	时钟安全系统寄存器	为0x00
0x00 50C9		CLK_CCOR	可配置时钟控制寄存器	为0x00
0x00 50CA		CLK_PCKENR2	外设时钟门控寄存器2	为0xFF
0x00 50CC		CLK_HSI TRIMR	HSI时钟校准修改寄存器	为0x00
0x00 50CD		CLK_SWIMCCR	SWIM时钟控制寄存器	0bXXXXX XXX0
0x00 50CE到 0x00 50D0	保留区 (3字节)			
0x00 50D1	WWDG	WWDG_CR	WWDG控制寄存器	0x7F的
0x00 50D2		WWDG_WR	WWDG窗口寄存器	0x7F的

地址	块	注册标签	注册名称	复位状态
0x00 50D3到 0x00 50DF	保留区 (13字节)			
0x00 50E0	IWDG	IWDG_KR	IWDG密钥寄存器	0XXX (2)
0x00 50E1		IWDG_PR	IWDG预分频器寄存器	为0x00
0x00 50E2		IWDG_RLR	IWDG重载寄存器	为0xFF
0x00 50E3到 0x00 50EF	保留区 (13字节)			
0x00 50F0	AWU	AWU_CSR1	AWU控制/状态寄存器1	为0x00
0x00 50F1		AWU_APR	AWU异步预分频缓冲器寄存器	0x3F的
0x00 50F2		AWU_TBR	AWU时基选择寄存器	为0x00
0x00 50F3	嘟	BEEP_CSR	BEEP控制/状态寄存器	为0x1F
0x00 50F4到 0x00 50FF	保留区 (12字节)			
0x00 5200	SPI	SPI_CR1	SPI控制寄存器1	为0x00
0x00 5201		SPI_CR2	SPI控制寄存器2	为0x00
0x00 5202		SPI_ICR	SPI中断控制寄存器	为0x00
0x00 5203		SPI_SR	SPI状态寄存器	0x02
0x00 5204		SPI_DR	SPI数据寄存器	为0x00
0x00 5205		SPI_CRCPR	SPI CRC多项式寄存器	0x07
0x00 5206		SPI_RXCR	SPI Rx CRC寄存器	为0xFF
0x00 5207		SPI_TXCR	SPI Tx CRC寄存器	为0xFF

地址	块	注册标签	注册名称	复位状态
0x00 5208到 0x00 520F	保留区（8字节）			
0x00 5210	2 ^Q ₀	I2C_CR1	2 ^Q ₀ 控制寄存器1	为0x00
0x00 5211		I2C_CR2	2 ^Q ₀ 控制寄存器2	为0x00
0x00 5212		I2C_FREQR	2 ^Q ₀ 频率寄存器	为0x00
0x00 5213		I2C_OARL	2 ^Q ₀ 拥有地址寄存器低	为0x00
0x00 5214		I2C_OARH	2 ^Q ₀ 自己的地址寄存器高	为0x00
0x00 5215		保留的		
0x00 5216		I2C_DR	2 ^Q ₀ 数据寄存器	为0x00
0x00 5217		I2C_SR1	2 ^Q ₀ 状态寄存器1	为0x00
0x00 5218		I2C_SR2	2 ^Q ₀ 状态寄存器2	为0x00
0x00 5219		I2C_SR3	2 ^Q ₀ 状态寄存器3	为0x00
0x00 521A		I2C_ITR	2 ^Q ₀ 中断控制寄存器	为0x00
0x00 521B		I2C_CCRL	2 ^Q ₀ 时钟控制寄存器为低电平	为0x00
0x00 521C		I2C_CCRH	2 ^Q ₀ 时钟控制寄存器为高电平	为0x00
0x00 521D		I2C_TRISER	2 ^Q ₀ TRISE寄存器	0x02
0x00 521E		I2C_PECR	2 ^Q ₀ 包错误检查寄存器	为0x00
0x00 521F到 0x00 522F	保留区（17字节）			
0x00 5230到 0x00 523F	保留区（6字节）			

地址	块	注册标签	注册名称	复位状态
0x00 5240	UART2	UART2_SR	UART2状态寄存器	将0xC0
0x00 5241		UART2_DR	UART2数据寄存器	0XXX
0x00 5242		UART2_BRR1	UART2波特率寄存器1	为0x00
0x00 5243		UART2_BRR2	UART2波特率寄存器2	为0x00
0x00 5244		UART2_CR1	UART2控制寄存器1	为0x00
0x00 5245		UART2_CR2	UART2控制寄存器2	为0x00
0x00 5246		UART2_CR3	UART2控制寄存器3	为0x00
0x00 5247		UART2_CR4	UART2控制寄存器4	为0x00
0x00 5248		UART2_CR5	UART2控制寄存器5	为0x00
0x00 5249		UART2_CR6	UART2控制寄存器6	为0x00
0x00 524A		UART2_GTR	UART2保护时间寄存器	为0x00
0x00 524B		UART2_PSCR	UART2预分频器寄存器	为0x00
0x00 524C到 0x00 524F	保留区（4字节）			
0x00 5250	TIM1	TIM1_CR1	TIM1控制寄存器1	为0x00
0x00 5251		TIM1_CR2	TIM1控制寄存器2	为0x00
0x00 5252		TIM1_SMCR	TIM1从模式控制寄存器	为0x00
0x00 5253		TIM1_ETR	TIM1外部触发寄存器	为0x00
0x00 5254		TIM1_IER	TIM1中断使能寄存器	为0x00
0x00 5255		TIM1_SR1	TIM1状态寄存器1	为0x00

地址	块	注册标签	注册名称	复位状态
0x00 5256		TIM1_SR2	TIM1状态寄存器2	为0x00
0x00 5257		TIM1_EGR	TIM1事件生成寄存器	为0x00
0x00 5258		TIM1_CCMR1	TIM1捕获/比较模式 注册1	为0x00
0x00 5259		TIM1_CCMR2	TIM1捕获/比较模式 注册2	为0x00
0x00 525A		TIM1_CCMR3	TIM1捕获/比较模式 注册3	为0x00
0x00 525B		TIM1_CCMR4	TIM1捕获/比较模式 注册4	为0x00
0x00 525C		TIM1_CCER1	TIM1捕获/比较使能 注册1	为0x00
0x00 525D		TIM1_CCER2	TIM1捕获/比较使能 注册2	为0x00
0x00 525E		TIM1_CNTRH	TIM1计数器高	为0x00
0x00 525F		TIM1_CNTRL	TIM1计数器低	为0x00
0x00 5260		TIM1_PSCRH	TIM1预分频器寄存器为高电平	为0x00
0x00 5261		TIM1_PSCRL	TIM1预分频器寄存器为低电平	为0x00
0x00 5262		TIM1_ARRH	TIM1自动重新加载寄存器为高电平	为0xFF
0x00 5263		TIM1_ARRL	TIM1自动重新加载寄存器为低电平	为0xFF
0x00 5264		TIM1_RCR	TIM1重复计数器寄存器	为0x00
0x00 5265		TIM1_CCR1H	TIM1捕捉/比较寄存器1为高电平	为0x00

地址	块	注册标签	注册名称	复位状态
0x00 5266		TIM1_CCR1L	TIM1捕捉/比较寄存器1为低电平	为0x00
0x00 5267		TIM1_CCR2H	TIM1捕捉/比较寄存器2高	为0x00
0x00 5268		TIM1_CCR2L	TIM1捕捉/比较寄存器2为低电平	为0x00
0x00 5269		TIM1_CCR3H	TIM1捕捉/比较寄存器3高	为0x00
0x00 526A		TIM1_CCR3L	TIM1捕捉/比较寄存器3为低电平	为0x00
0x00 526B		TIM1_CCR4H	TIM1捕捉/比较寄存器4高	为0x00
0x00 526C		TIM1_CCR4L	TIM1捕捉/比较寄存器4为低电平	为0x00
0x00 526D		TIM1_BKR	TIM1中断寄存器	为0x00
0x00 526E		TIM1_DTR	TIM1死区寄存器	为0x00
0x00 526F		TIM1_OISR	TIM1输出空闲状态寄存器	为0x00
0x00 5270到 0x00 52FF	保留区 (147字节)			
0x00 5300	TIM2	TIM2_CR1	TIM2控制寄存器1	为0x00
0x00 5301		TIM2_IER	TIM2中断使能寄存器	为0x00
0x00 5302		TIM2_SR1	TIM2状态寄存器1	为0x00
0x00 5303		TIM2_SR2	TIM2状态寄存器2	为0x00
0x00 5304		TIM2_EGR	TIM2事件生成寄存器	为0x00
0x00 5305		TIM2_CCMR1	TIM2捕捉/比较模式 注册1	为0x00
0x00 5306		TIM2_CCMR2	TIM2捕捉/比较模式 注册2	为0x00

地址	块	注册标签	注册名称	复位状态
0x00 5307		TIM2_CCMR3	TIM2捕获/比较模式 注册3	为0x00
0x00 5308		TIM2_CCER1	TIM2捕捉/比较使能寄存器 1	为0x00
0x00 5309		TIM2_CCER2	TIM2捕捉/比较使能寄存器 2	为0x00
0x00 530A		TIM2_CNTRH	TIM2计数器高	为0x00
0x00 530B		TIM2_CNTRL	TIM2计数器低	为0x00
0x00 530C		TIM2_PSCR	TIM2预分频器寄存器	为0x00
0x00 530D		TIM2_ARRH	TIM2自动重新加载寄存器为高电平	为0xFF
0x00 530E		TIM2_ARRL	TIM2自动重新加载寄存器为低电平	为0xFF
0x00 530F		TIM2_CCR1H	TIM2捕获/比较寄存器1高	为0x00
0x00 5310		TIM2_CCR1L	TIM2捕捉/比较寄存器1为低电平	为0x00
0x00 5311		TIM2_CCR2H	TIM2捕获/比较reg. 2高	为0x00
0x00 5312		TIM2_CCR2L	TIM2捕捉/比较寄存器2为低电平	为0x00
0x00 5313		TIM2_CCR3H	TIM2捕获/比较寄存器3高	为0x00
0x00 5314		TIM2_CCR3L	TIM2捕捉/比较寄存器3为低电平	为0x00
0x00 5315到 0x00 531F	保留区（11字节）			
0x00 5320	TIM3	TIM3_CR1	TIM3控制寄存器1	为0x00
0x00 5321		TIM3_IER	TIM3中断使能寄存器	为0x00
0x00 5322		TIM3_SR1	TIM3状态寄存器1	为0x00

地址	块	注册标签	注册名称	复位状态
0x00 5323		TIM3_SR2	TIM3状态寄存器2	为0x00
0x00 5324		TIM3_EGR	TIM3事件生成寄存器	为0x00
0x00 5325		TIM3_CCMR1	TIM3捕捉/比较模式 注册1	为0x00
0x00 5326		TIM3_CCMR2	TIM3捕捉/比较模式 注册2	为0x00
0x00 5327		TIM3_CCER1	TIM3捕捉/比较使能寄存器 1	为0x00
0x00 5328		TIM3_CNTRH	TIM3计数器高	为0x00
0x00 5329		TIM3_CNTRL	TIM3计数器低	为0x00
0x00 532A		TIM3_PSCR	TIM3预分频器寄存器	为0x00
0x00 532B		TIM3_ARRH	TIM3自动重新加载寄存器为高电平	为0xFF
0x00 532C		TIM3_ARRL	TIM3自动重新加载寄存器为低电平	为0xFF
0x00 532D		TIM3_CCR1H	TIM3捕捉/比较寄存器1高	为0x00
0x00 532E		TIM3_CCR1L	TIM3捕捉/比较寄存器1为低电平	为0x00
0x00 532F		TIM3_CCR2H	TIM3捕捉/比较寄存器2高	为0x00
0x00 5330		TIM3_CCR2L	TIM3捕捉/比较寄存器2为低电平	为0x00
0x00 5331到 0x00 533F	保留区（15字节）			
0x00 5340	TIM4	TIM4_CR1	TIM4控制寄存器1	为0x00
0x00 5341		TIM4_IER	TIM4中断使能寄存器	为0x00
0x00 5342		TIM4_SR	TIM4状态寄存器	为0x00

地址	块	注册标签	注册名称	复位状态
0x00 5343		TIM4_EGR	TIM4事件生成寄存器	为0x00
0x00 5344		TIM4_CNTR	TIM4计数器	为0x00
0x00 5345		TIM4_PSCR	TIM4预分频器寄存器	为0x00
0x00 5346		TIM4_ARR	TIM4自动重载寄存器	为0xFF
0x00 5347到 0x00 53DF	保留区（153字节）			
0x00 53E0到 0x00 53F3	ADC1	ADC_DBxR	ADC数据缓冲寄存器	为0x00
0x00 53F4到 0x00 53FF	保留区（12字节）			
0x00 5400	ADC1	ADC_CSR	ADC控制/状态寄存器	为0x00
0x00 5401		ADC_CR1	ADC配置寄存器1	为0x00
0x00 5402		ADC_CR2	ADC配置寄存器2	为0x00
0x00 5403		ADC_CR3	ADC配置寄存器3	为0x00
0x00 5404		ADC_DRH	ADC数据寄存器高	0XXX
0x00 5405		ADC_DRL	ADC数据寄存器低	0XXX
0x00 5406		ADC_TDRH	ADC施密特触发器禁用 注册高	为0x00
0x00 5407		ADC_TDRL	ADC施密特触发器禁用 注册低	为0x00
0x00 5408		ADC_HTRH	ADC高门限寄存器高	×03
0x00 5409		ADC_HTRL	ADC高阈值寄存器为低电平	为0xFF

地址	块	注册标签	注册名称	复位状态
0x00 540A		ADC_LTRH	ADC低门限寄存器为高电平	为0x00
0x00 540B		ADC_LTRL	ADC低阈值寄存器为低电平	为0x00
0x00 540C		ADC_AWSRH	ADC模拟看门狗状态 注册高	为0x00
0x00 540D		ADC_AWSRL	ADC模拟看门狗状态 注册低	为0x00
0x00 540E		ADC_AWCRH	ADC模拟看门狗控制 注册高	为0x00
0x00 540F		ADC_AWCRL	ADC模拟看门狗控制 注册低	为0x00
0x00 5410到 0x00 57F F	保留区（1008字节）			

- （1）取决于以前的复位源。
- （2）只写注册。

6.2.3 CPU / SWIM /调试模块/中断控制寄存器

表9：CPU / SWIM /调试模块/中断控制器寄存器

地址	块	注册标签	注册名称	重启状态
0x00 7F00	中央处理器一个		累加器	为0x00
0x00 7F01		PCE	程序柜台扩展	为0x00
0x00 7F02		PCH	程序柜台高	为0x00
0x00 7F03		PCL	程序计数器低	为0x00
0x00 7F04		XH	X索引寄存器高	为0x00



地址	块	注册标签	注册名称	重启状态
0x00 7F05		XL	X指数寄存器为低	为0x00
0x00 7F06		YH	Y指数高	为0x00
0x00 7F07		YL	Y指数低	为0x00
0x00 7F08		SPH	堆栈指针高	0x07
0x00 7F09		SPL	堆栈指针低	为0xFF
0x00 7F0A		CCR	条件码寄存器	0x28
0x00 7F0B到 0x00 7F5F	保留区（85字节）			
0x00 7F60	中央处理器	CFG_GCR	全局配置寄存器	为0x00
0x00 7F70	ITC	ITC_SPR1	中断软件优先级寄存器1	为0xFF
0x00 7F71		ITC_SPR2	中断软件优先级寄存器2	为0xFF
0x00 7F72		ITC_SPR3	中断软件优先级寄存器3	为0xFF
0x00 7F73		ITC_SPR4	中断软件优先级寄存器4	为0xFF
0x00 7F74		ITC_SPR5	中断软件优先级寄存器5	为0xFF
0x00 7F75		ITC_SPR6	中断软件优先级寄存器6	为0xFF
0x00 7F76		ITC_SPR7	中断软件优先级寄存器7	为0xFF
0x00 7F77		ITC_SPR8	中断软件优先级寄存器8	为0xFF
0x00 7F78到 0x00 7F79	保留区（2字节）			
0x00 7F80	游泳	SWIM_CSR	SWIM控制状态寄存器	为0x00

地址	块	注册标签	注册名称	重启状态
0x00 7F81到 0x00 7F8F	保留区（15字节）			
0x00 7F90	DM	DM_BK1RE	DM断点1寄存器扩展 字节	为0xFF
0x00 7F91		DM_BK1RH	DM断点1寄存器高字节	为0xFF
0x00 7F92		DM_BK1RL	DM断点1寄存器为低字节	为0xFF
0x00 7F93		DM_BK2RE	DM断点2寄存器扩展 字节	为0xFF
0x00 7F94		DM_BK2RH	DM断点2寄存器高字节	为0xFF
0x00 7F95		DM_BK2RL	DM断点2寄存器为低字节	为0xFF
0x00 7F96		DM_CR1	DM调试模块控制寄存器1	为0x00
0x00 7F97		DM_CR2	DM调试模块控制寄存器2	为0x00
0x00 7F98		DM_CSR1	DM调试模块控制/状态 注册1	为0x10
0x00 7F99		DM_CSR2	DM调试模块控制/状态 注册2	为0x00
0x00 7F9A		DM_ENFCTR	DM使能功能寄存器	为0xFF
0x00 7F9B到 0x00 7F9F	保留区（5字节）			

（1）只能由调试模块访问

7 中断向量映射

表10：中断映射

IRQ 没有.	资源 块	描述	醒来 从停止 模式	唤醒 主动叫停 模式	向量 地址
	重启	重启	是	是	0x00 8000
	陷阱	软件中断	-	-	0x00 8004
0	TLI	外部顶级中断	-	-	0x00 8008
1	A W U	自动唤醒从停止	-	是	0x00 800C
2	CLK	时钟控制器	-	-	0x00 8010
3	EXTI0	端口A外部中断	是 (1)	是 (1)	0x00 8014
4	EXTI1	端口B外部中断	是	是	0x00 8018
五	EXTI2	端口C外部中断	是	是	0x00 801C
6	EXTI3	端口D外部中断	是	是	0x00 8020
7	EXTI4	端口E外部中断	是	是	0x00 8024
8					0x00 8028
9		保留的	-	-	0x00 802C
10	SPI	转让结束	是	是	0x00 8030
11	TIM1	TIM1更新/溢出/ 下溢/触发/中断	-	-	0x00 8034
12	TIM1	TIM1捕获/比较	-	-	0x00 8038
13	TIM	TIM更新/溢出	-	-	0x00 803C
14	TIM	TIM捕获/比较	-	-	0x00 8040



IRQ 没有.	资源 块	描述	醒来 从停止 模式	唤醒 主动叫停 模式	向量 地址
15	TIM3	更新/溢出	-	-	0x00 8044
16	TIM3	捕获/比较	-	-	0x00 8048
17		保留的	-	-	0x00 804C
18		保留的	-	-	0x00 8050
19	2 ⁰ 2 ¹	2 ⁰ 2 ¹ 中断	是	是	0x00 8054
20	UART2	Tx完成	-	-	0x00 8058
21	UART2	接收寄存器DATA 充分	-	-	0x00 805C
22	ADC1	ADC1转换结束/ 模拟看门狗中断	-	-	0x00 8060
23	TIM	TIM更新/溢出	-	-	0x00 8064
24	闪存	EOP / WR_PG_DIS	-	-	0x00 8068
保留的					0x00 806C 到0x00 807C

(1) 除PA1外

8 选项字节

选项字节包含设备硬件功能以及内存的配置保护设备.它们存储在存储器的专用块中.除了ROP（读出保护）字节，每个选项字节必须以规则形式存储两次（OPTx）和补码（NOPTx）用于冗余.

通过访问EEPROM地址，可以通过ICP模式（通过SWIM）修改选项字节如下表所示.

选项字节也可以通过应用程序在IAP模式下“即时”修改，除了ROP选项，只能在ICP模式下（通过SWIM）进行修改.

请参考STM8S Flash编程手册（PM0051）和STM8 SWIM通讯协议和调试模块用户手册（UM0470），了解有关SWIM编程的信息程序.

表11：选项字节

地址.	选项名称	选项字节号	选项位								厂默认设置
			7	6	五	4	3	2	1	0	
0x4800	读出保护 (ROP)	OPT0	ROP [7: 0]								00H
0x4801	用户启动代码 (UBC)	OPT1	UBC [7: 0]								00H
0x4802		NOPT1	NUBC [7: 0]								FFH
0x4803	备用功能重映射 (AFR)	OPT2	AFR7	AFR6	AFR5	AFR4	AFR3	AFR2	AFR1	AFR0	00H
0x4804		NOPT2	NAFR7	NAFR6	NAFR5	NAFR4	NAFR3	NAFR2	NAFR1	NAFR0	FFH
0x4805h	Miscell. 选项	OPT3	保留的			HSI 修剪	LSI_EN	IWDG_HW	WWDG_HW	WWDG_停	00H
0x4806		NOPT3	保留的			NHSI 修剪	NLSI_EN	NIWDG_HW	NWWDG_HW	北西西 G_HALT	FFH
0x4807	时钟选项	OPT4	保留的				EXT CLK SEL	CKAW	UPRS C1	PRS C0	00H
0x4808		NOPT4	保留的				下一个 CLK	NCKA WUSEL	NPRSC1	美国国家公共电台 SC0	00H
0x4809	HSE时钟启动	OPT5	HSECNT [7: 0]								00H
0x480A		NOPT5	NHSECNT [7: 0]								FFH
0x480B	保留的	OPT6	保留的								00H



地址	选项名称	选项字节号	选项位								厂默认设置
			7	6	五	4	3	2	1	0	
0x480C		NOPT6	保留的								FFH
0x480D	保留的	OPT7	保留的								00H
0x480E		NOPT7	保留的								FFH
0x487E	引导程序	OPTBL	BL [7: 0]								00H
0x487F		NOPTBL	NBL [7: 0]								FFH

表12：选项字节描述

选项字节号	描述
OPT0	ROP [7: 0]存储读出保护（ROP） AAh：使能读出保护（通过SWIM协议写入访问） <i>注意：请参阅家庭参考手册（RM0016）部分闪存/EEPROM存储器读出保护的细节。</i>
OPT1	UBC [7: 0]用户启动代码区 0x00：没有UBC，没有写保护 0x01：第0到1位定义为UBC，内存写保护 0x02：第0页到第3页定义为UBC，内存写保护 0x03：第0到4页定义为UBC，内存写保护 ... 0x3E：第0到63页定义为UBC，内存写保护 其他值：保留 <i>注意：请参阅家庭参考手册（RM0016）部分Flash写保护更多细节。</i>
OPT2	AER [7: 0] 有关替代功能重新映射，请参见下表比特的判断[7: 2].
OPT3	HSITRIM：高速内部时钟微调寄存器大小 0：CLK_HSITRIMR寄存器支持3位微调 1：在CLK_HSITRIMR寄存器中支持4位微调

选项字节号	描述
	LSI_EN：低速内部时钟使能 0：LSI时钟不可用作CPU时钟源 1：LSI时钟可用作CPU时钟源
	IWDG_HW：独立看门狗 0：IWDG独立看门狗由软件激活 1：IWDG独立看门狗由硬件激活
	WWDG_HW：窗口看门狗激活 0：WWDG窗口看门狗由软件激活 1：WWDG窗口看门狗由硬件激活
	WWDG_HALT：停止时看门狗复位 0：如果WWDG处于活动状态，则不会复位 1：如果WWDG处于活动状态，则在停止时产生复位
OPT4	EXTCLK：外部时钟选择 0：外部晶体连接到OSCIN / OSCOUT 1：OSCIN上的外部时钟信号
	CKAWUSEL：自动唤醒单元/时钟 0：为AWU选择LSI时钟源 1：HSE时钟，预分频器被选为AWU的时钟源
	PRSC [1: 0] AWU时钟预分频器 0x：16 MHz至128 kHz预分频器 10：8 MHz至128 kHz预分频器 11：4 MHz至128 kHz预分频器
OPT5	HSECNT [7: 0]：HSE晶体振荡器稳定时间 0x00：2048 HSE周期 0xB4：128个HSE周期 0xD2：8个HSE周期 0xE1：0.5 HSE周期



选项字节号	描述
OPT6	保留的
OPT7	保留的
OPTBL	BL [7: 0] Bootloader选项字节 对于STM8S产品，此选项由引导ROM代码检查复位后.根据地址0x487E，0x487F的内容，和0x8000（复位向量），CPU跳转到引导加载程序或复位向量.请参见UM0560（STM8L / S引导加载程序手册）更多细节. 对于STM8L产品，引导加载程序选项字节在地址上0xFFFF和0xFFFF + 1（2字节）.这些选项字节控制引导加载程序是否处于活动状态.有关详细信息，请参阅UM0560（STM8L / S bootloader手册）了解更多详细信息.

表13：OPT2的备用功能重映射位[7: 0]的说明

选项字节号	描述 (1)
OPT2	AFR7备用功能重新映射选项7 0: AFR7重新映射选项无效：默认备用功能 (2) 1: 端口D4交替功能= BEEP. AFR6备用功能重新映射选项6 0: AFR6重新映射选项无效：默认备用功能 (2) 1: 端口B5交替功能= I2C_SDA; 端口B4交替功能= I2C_SCL. AFR5备用功能重新映射选项5 0: AFR5重新映射选项无效：默认备用功能 (2) 1: 端口B3交替功能= TIM1_ETR; 端口B2备用功能= TIM1_NCC3; 端口B1交替功能= TIM1_CH2N; 端口B0交替功能= TIM1_CH1N. AFR4备用功能重新映射选项4 0: AFR4重新映射选项无效：默认备用功能 (2) 1: 端口D7交替功能= TIM1_CH4. AFR3备用功能重新映射选项3 0: AFR3重新映射选项无效：默认备用功能 (2) 1: 端口D0交替功能= TIM1_BKIN. AFR2备用功能重新映射选项2

选项字节号	描述 (1)
	0: AFR2重新映射选项无效：默认备用功能 (2) 1: 端口D0交替功能= CLK_CCO.注意：AFR2选项有如果两者都被激活，优先于AFR3. AFR1备用功能重新映射选项1 0: AFR1重新映射选项无效：默认备用功能 (2) 1: 端口A3交替功能= TIM3_CH1;端口D2备用功能TIM2_CH3. AFR0备用功能重新映射选项0 0: AFR0重新映射选项无效：默认备用功能 (2) 1: 端口D3交替功能= ADC_ETR.

- (1) 不要在同一个端口使用多个重新映射选项.
- (2) 请参阅引脚分配说明.



9 电气特性

9.1 参数条件

除非另有规定，否则所有电压均为V_{SS}。

9.1.1 最小值和最大值

除非另有规定，否则最坏和最大值都得到保证
环境温度条件，供电电压和频率通过生产测试
100%的环境温度在T_A = 25°C，T_A = T_{Amax}（由
所选温度范围）。

基于表征结果的数据，设计模拟和/或技术特征
在表脚注中指出，并没有在生产中进行测试。基于特征，
最小值和最大值是指样本测试，代表平均值加
或减去标准偏差的三倍（平均值 $\pm 3\sigma$ ）。

9.1.2 典型值

除非另有说明，典型数据基于T_A = 25°C，V_{DD} = 5 V给出
仅作为设计指南，未经测试。

典型的ADC精度值通过一批样品的表征来确定
在整个温度范围内的标准扩散批次，其中95%的器件具有
误差小于或等于指示值（平均值 $\pm 2\sigma$ ）。

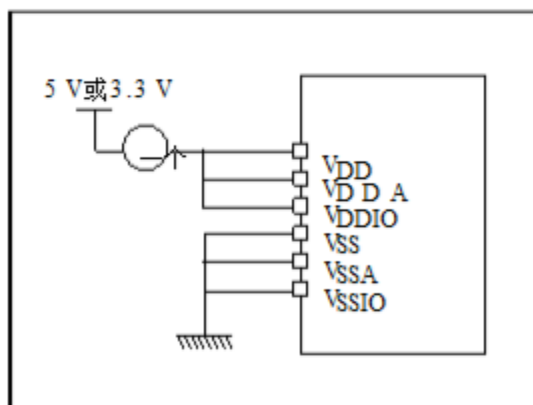
9.1.3 典型曲线

除非另有规定，所有典型曲线仅作为设计指南给出，而不是
测试。

9.1.4 典型电流消耗

对于典型的电流消耗测量，V_{DD}，V_{DDIO}和V_{DDA}连接在一起
在如下图所示的配置中。

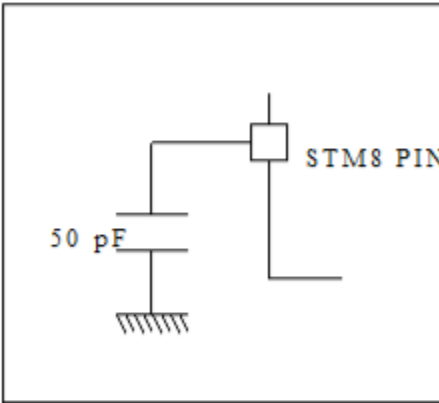
图6：电源电流测量条件



9.1.5 加载电容

用于引脚参数测量的负载条件如下图所示。

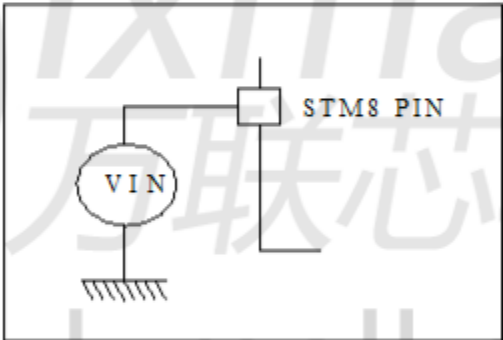
图7：引脚负载条件



9.1.6 引脚输入电压

器件引脚上的输入电压测量如下图所示。

图8：引脚输入电压



9.2 绝对最大额定值

强调超过“绝对最大额定值”可能会导致永久性损坏到设备.这只是一个压力额定值，而这些设备的功能操作条件不是隐含的.长时间暴露于最大评级条件可能影响设备的可靠性.

表14：电压特性

符号	评级	敏	马克斯	单元
V DDx - V SS	电源电压（包括V DDA和V DDIO ） <i>(1)</i>	-0.3	6.5	V
V IN	真正开漏引脚上的输入电压（PE1，PE2） <i>(2)</i>	V SS - 0.3	6.5	

符号	评级	敏	马克斯	单元
	任何其他引脚上的输入电压 (2)	V SS - 0.3	V DD + 0.3	
V DDx - V DD	不同电源引脚之间的变化		50	毫伏
V SSx - V SS	所有不同接地引脚之间的变化		50	
V ESD	静电放电电压	见绝对最大值 额定值 (电敏感度)		

(1) 所有电源 (V DD , V DDIO , V DDA) 和地 (V SS , V SSIO , V SSA) 引脚必须始终为连接到外部电源

(2) 我 不得超出 I NJ (PIN) . 如果遵守 V IN 最大值, 则隐含保险.
如果 不能遵守 V IN 最大值, 注入电流必须在外部限制
I IN (PIN) 值. 当引发负注射时, 由 V IN > V DD 诱导正注射
通过 V IN < V SS . 对于真正的开漏焊盘, 没有正的注入电流,
必须始终 尊重相应的 V IN 最大值

表15：电流特性

符号	评级	最大. ⁽¹⁾	单元
我 VDD	V DD 电源线的总电流 (电源) ⁽²⁾	60	嘛
我 VSS	V SS 地线 (sink) 的总电流 ⁽²⁾	60	
我 IO	任何 I / O 和控制引脚输出电流下降	20	
	任何 I / O 和控制引脚输出电流源	20	
Σ I IO	总输出电流来源 (所有 I / O 和控制的总和 引脚) 用于具有两个 V DDIO 引脚的器件 ⁽³⁾	200	
	总输出电流来源 (所有 I / O 和控制的总和 引脚) 用于具有一个 V DDIO 引脚的器件 ⁽³⁾	100	
	总输出电流沉没 (所有 I / O 和控制的总和 引脚) 用于具有两个 V SSIO 引脚的器件 ⁽³⁾	160	
	总输出电流沉没 (所有 I / O 和控制的总和 引脚) 用于具有一个 V SSIO 引脚的器件 ⁽³⁾	80	

符号	评级	最大. (1)	单元
我 INJ (PIN) ⁽⁴⁾ (5)	NRST 引脚上的注入电流	±4	
	在 OSCIN 引脚上注入电流	±4	
	任何其他引脚上的注入电流 (6)	±4	
ΣIINJ (PIN) ⁽⁴⁾	总注入电流 (所有 I / O 和控制引脚的总和)	(6) ±20	

(1) 基于表征结果的数据，未在生产中测试。

(2) 所有电源 (V_{DD} , V_{DDIO} , V_{DDA}) 和地 (V_{SS} , V_{SSIO} , V_{SSA}) 引脚必须始终为连接到外部电源。

(3) 同时用于高电流源/汇的 I / O 引脚必须均匀间隔围绕 V_{DDIO} / V_{SSIO} 引脚之间的封装。

(4) 我不得超出 INJ (PIN) 。如果遵守 V_{IN} 最大值，则隐含保险。如果不能遵守 V_{IN} 最大值，注入电流必须在外部限制 IIN (PIN) 值。当引发负注射时，由 V_{IN} > V_{DD} 诱导正注射通过 V_{IN} < V_{SS} 。对于真正的开漏焊盘，没有正的注入电流，必须始终尊重相应的 V_{IN} 最大值

(5) 负注入会扰乱设备的模拟性能。请参见 I2C 接口中的说明

特点。

(6) 当多次输入提交到当前注入时，最大 ΣIINJ (PIN) 是正，负注入电流的绝对值（瞬时值）。这些结果基于在四个 I / O 上的 ΣIINJ (PIN) 最大电流注入的表征设备的端口引脚。

表16：热特性

符号	评级	值	单元
T STG	存储温度范围	-65至150	C
T J	最大结温	150	

9.3 运行条件

必须在符合表中参数的操作条件下使用该设备
下面。此外，必须充分考虑所有物理电容特性
公差。



表17：一般操作条件

符号	参数	条件	敏	马克斯	单元
f CPU	内部CPU时钟频率		0	16	兆赫
V DD / V DD_IO	标准操作电压		2.95	5.5	V
VCAP (1)	C EXT：电容外部电容		470	3300	nF的
	外部ESR电容器	在1MHz (4)		0.3	欧姆
	外部ESL电容器			15	nH的
P D (2)	功耗在TA = 85°C后繼6	48针设备，带输出八标准端口，两个高端口和两个开放排水口同时 (3)		443	毫瓦
		32针封装，带输出八标准港口和两个高水槽端口同时 (3)		360	
T A	环境温度6个后繼版本	最大功率耗散	-40	85	C
T J	结温范围	6后繼版本	-40	105	

(1) 选择电容器时，由于其容差以及参数依赖于温度，直流偏压和频率等因素。参数最大值必须符合整个应用范围。

(2) 计算 $P_{Dmax}(T_A)$ ，使用公式 $P_{Dmax} = (T_{Jmax} - T_A) / \theta_{JA}$ （参见Thermal特征）与当前表中给出的 T_{Jmax} 的值以及 θ_{JA} 的值给出了热特性。

(3) 参考热特性。

(4) 1MHz的频率作为V的条件

CAP 参数由设计给出内部调节器

图9：f CPUmax 对V DD

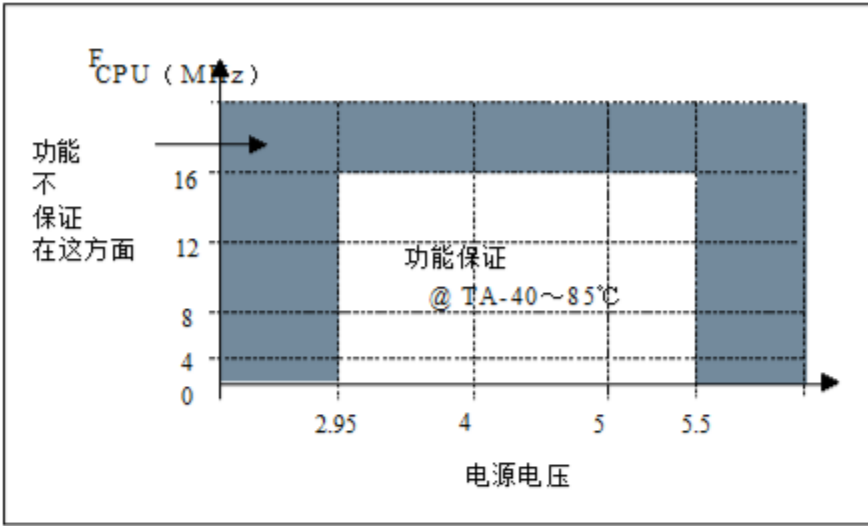


表18：上电/掉电时的工作条件

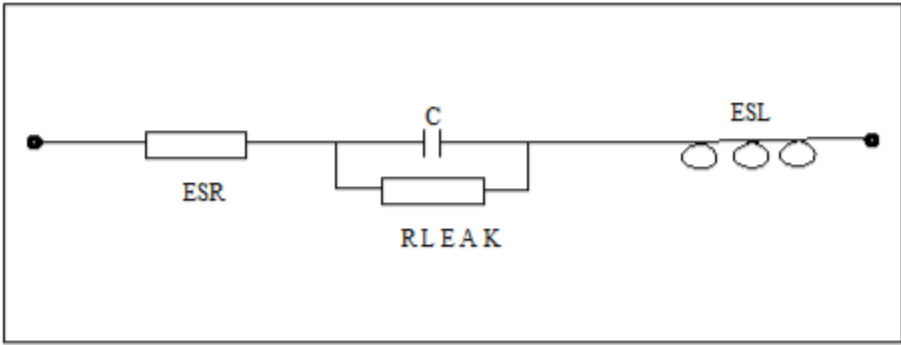
符号	参数	条件	敏	典 型	马克斯	单元
t VDD	V DD 上升时间率		2.0 (1)		∞	微秒/V
	V DD 下降时间率		2.0 (1)		∞	
t TEMP	重新发布	V DD 上升			1.7 (1)	女士
V IT +	上电复位 阈		2.65	2.8	2.95	V
V IT -	欠压复位 阈		2.58	2.7	2.88	
V HYS (BOR)	欠压复位 滞后			70		毫伏

(1) 设计保证，未经生产测试。

9.3.1 VCAP外部电容

主调节器的稳定性是将外部电容器C EXT 连接到 VCAP 引脚。C EXT 在操作条件部分中指定。应注意限制串联电感小于15 nH。

图10：外部电容C EXT



1. ESR是等效串联电阻，ESL是等效电感。

9.3.2 供电电流特性

电流消耗量按照Pin输入电压的描述进行测量。

9.3.2.1 运行模式下的总电流消耗

表19：VDD=5V时运行模式下执行代码的总电流消耗

符号	参数	条件	典型	马克斯	单元
I _{DD} (CPU)	当前在运行模式，代码执行从RAM	f _{CPU} = f _{MASTER} = 16MHz	HSE晶振 (16MHz)	3.2	mA
			HSE用户分机时钟 (16MHz)	2.6	
			HSI RC振荡器 (16MHz)	2.5	
		f _{CPU} = f _{MASTER} / 128 = 125 kHz	HSE用户分机时钟 (16MHz)	1.6	
			HSI RC振荡器 (16MHz)	1.3	
		f _{CPU} = f _{MASTER} / 128 = 15.625 kHz	HSI RC振荡器 (16 MHz / 8)	0.75	
		f _{CPU} = f _{MASTER} = 128 kHz	LSI RC振荡器 (128 kHz)	0.55	

符号	参数	条件		典型	马克斯	单元
我 DD (RUN)	供应 当前在运行 模式，代码 执行 fromFlash	f CPU = f MASTER = 16MHz	HSE晶振 (16MHz)	7.7		
			HSE用户分机时钟 (16MHz)	7	8	
			HSI RC振荡器 (16MHz)	7	8	
		f CPU = f MASTER = 2MHz	HSI RC振荡器 (16 MHz / 8 ⁽²⁾)	1.5		
		f CPU = f MASTER / 128 = 125 kHz	HSI RC振荡器 (16MHz)	1.35	2.0	
		f CPU = f MASTER / 128 = 15.625 kHz	HSI RC振荡器 (16 MHz / 8)	0.75		
		f CPU = f MASTER = 128 kHz	LSI RC振荡器 (128 kHz)	0.6		

(1) 基于表征结果的数据，未在生产中测试.

(2) 关闭所有外设测量的默认时钟配置.

表20：V DD = 3.3 V 时运行模式下执行代码的总电流消耗

符号	参数	条件		典型	马克斯	单元
我 DD (RUN)	供应 当前在运行 模式，代码 执行 从 随机存取存储器	f CPU = f MASTER = 16 MHz	HSE晶振 (16MHz)	2.8		嘛
			HSE用户分机时钟 (16MHz)	2.6	3.2	
			HSI RC振荡器 (16MHz)	2.5	3.2	

符号	参数	条件	典型	最大值	单元
		$f_{CPU} = f_{MASTER} / 128 = 125 \text{ kHz}$	HSE用户分机时钟 (16MHz)	1.6	2.2
			HSI RC振荡器 (16MHz)	1.3	2.0
		$f_{CPU} = f_{MASTER} / 128 = 15.625 \text{ kHz}$	HSI RC振荡器 (16 MHz / 8) ⁽²⁾	0.75	
		$f_{CPU} = f_{MASTER} = 128 \text{ kHz}$	LSI RC振荡器 (128 kHz)	0.55	
	供应当前在运行模式，码执行从闪存	$f_{CPU} = f_{MASTER} = 16 \text{ MHz}$	HSE晶振 (16MHz)	7.3	
			HSE用户分机时钟 (16MHz)	7	8
			HSI RC振荡器 (16MHz)	7	8
		$f_{CPU} = f_{MASTER} = 2 \text{ MHz}$	HSI RC振荡器 (16 MHz / 8) ⁽²⁾	1.5	
		$f_{CPU} = f_{MASTER} / 128 = 125 \text{ kHz}$	HSI RC振荡器 (16MHz)	1.35	2.0
		$f_{CPU} = f_{MASTER} / 128 = 15.625 \text{ kHz}$	HSI RC振荡器 (16 MHz / 8)	0.75	
		$f_{CPU} = f_{MASTER} = 128 \text{ kHz}$	LSI RC振荡器 (128 kHz)	0.6	

- (1) 基于表征结果的数据，未在生产中测试。
- (2) 关闭所有外设测量的默认时钟配置。

9.3.2.2 等待模式下的总电流消耗

表21：VDD=5V时等待模式下的总电流消耗

符号	参数	条件		典型	马克斯 ⁽¹⁾	单元
I _{DD} (V _{DD})	供应 目前在 等待模式	f _{CPU} = f _{MASTER} = 16 兆赫	HSE晶振 (16MHz)	2.15		嘛
			HSE用户分机时钟 (16MHz)	1.55	2.0	
			HSI RC振荡器 (16MHz)	1.5	1.9	
		f _{CPU} = f _{MASTER} / 128 = 125 kHz	HSI RC振荡器 (16MHz)	1.3		
		f _{CPU} = f _{MASTER} / 128 = 15.625 kHz	HSI RC振荡器 (16 MHz / 8 ⁽²⁾)	0.7		
		f _{CPU} = f _{MASTER} = 128 千赫	LSI RC振荡器 (128 kHz)	0.5		

(1) 基于表征结果的数据，未在生产中测试。

(2) 关闭所有外设测量的默认时钟配置。

表22：VDD=3.3V时等待模式下的总电流消耗

符号	参数	条件		典型	马克斯 ⁽¹⁾	单元
I _{DD} (V _{DD})	供应 目前在 等待模式	f _{CPU} = f _{MASTER} = 16 兆赫	HSE晶振 (16MHz)	1.75		嘛
			HSE用户分机时钟 (16MHz)	1.55	2.0	
			HSI RC振荡器 (16MHz)	1.5	1.9	



符号	参数	条件		典型	马克斯	单元
		$f_{CPU} = f_{MASTER} / 128$ $= 125\text{ kHz}$	HSI RC振荡器 (16MHz)	1.3		
		$f_{CPU} = f_{MASTER} / 128$ $= 15.625\text{ kHz}$	HSI RC振荡器 (16 MHz / 8 ⁽²⁾)	0.7		
		$f_{CPU} = f_{MASTER} =$ 128 kHz	LSI RC振荡器 (128 kHz)	0.5		

- (1) 基于表征结果的数据，未在生产中测试。
(2) 关闭所有外设测量的默认时钟配置。

9.3.2.3 主动停止模式下的总电流消耗

表23：VDD=5V时主动停止模式下的总电流消耗

符号	参数	条件			典型	马克斯 85 C (1)	单元
		主要 电压 调节器 (MVR) (2)	闪存模式 (3)	时钟源			
我 DD (AH 供应 目前在 主动停止 模式		上	操作模式	HSE晶体 OSC. (16MHz)	1080		μA
				LSI RC振荡器 (128 kHz)	200	320	
			掉电 模式	HSE晶体 OSC. (16MHz)	1030		
				LSI RC振荡器 (128 kHz)	140	270	



符号	参数	条件			典型	最大值 85°C (1)	单元
		主要电压调节器 (MVR) (2)	闪存模式 (3)	时钟源			
		离	操作模式	LSI RC振荡器 (128 kHz)	68	120	
			掉电模式		12	60	

- (1) 基于表征结果的数据，未在生产中测试。
- (2) 由CLK_ICR寄存器中的REGAH位配置。
- (3) 由FLASH_CR1寄存器的AHALT位配置。

表24：VDD=3.3 V时主动停止模式下的总电流消耗

符号	参数	条件			典型	最大值 85°C (1)	单元
		主要电压调节器 (MVR) (2)	闪存模式 (3)	时钟源			
I _{DD} (AH) I _{DD} (AH) 供应 目前在 主动停止 模式		上	操作模式	HSE晶振 (16MHz)	680		μA
				LSI RC振荡器 (128 kHz)	200	320	
			掉电模式	HSE晶振 (16MHz)	630		
				LSI RC振荡器 (128 kHz)	140	270	
		离	操作模式	LSI RC振荡器 (128 kHz)	66	120	
			掉电模式		10	60	



- (1) 基于表征结果的数据，未在生产中测试。
- (2) 由CLK_ICR寄存器中的REGAH位配置。
- (3) 由FLASH_CR1寄存器的AHALT位配置。

9.3.2.4 停止模式下的总电流消耗

表25：V_{DD} = 5 V时停止模式下的总电流消耗

符号	参数	条件	典型	马克斯在85°C (1)	单元
I _{DD} (H)	电源电流 停止模式	闪存处于运行模式，恒指 唤醒后的时钟	62	90	μA
		闪电在掉电模式下，恒指 唤醒后的时钟	6.5	25	

- (1) 基于表征结果的数据，未在生产中测试。

表26：V_{DD} = 3.3 V时停止模式下的总电流消耗

符号	参数	条件	典型	马克斯在85°C (1)	单元
I _{DD} (H)	电源电流 停止模式	闪存处于运行模式，恒指 唤醒后的时钟	60	90	μA
		闪电在掉电模式下，恒指 唤醒后的时钟	4.5	20	

- (1) 基于表征结果的数据，未在生产中测试。

9.3.2.5 低功耗模式唤醒时间

表27：唤醒时间

符号	参数	条件	典型	马克斯 ⁽¹⁾	单元
t _{WU} (WFI)	唤醒时间从 等待模式运行 模式 (3)	0~16MHz		看到 注意 (2)	微秒
		f _{CPU} = f _{MASTER} = 16 MHz	0.56		



符号	参数	条件			典型	马克斯 ⁽¹⁾	单元
t WU (AH)	唤醒时间有效 停止运行模式 模式 (3)	MVR电压 调节器 上 (4)	闪光灯在操作 模式 (5)	HSI (后 醒来)	1 (6)	2 (6)	
	唤醒时间有效 停止运行模式 模式 (3)	MVR电压 调节器 上 (4)	闪光 掉电 模式 (5)	HSI (后 醒来)	3 (6)		
	唤醒时间有效 停止运行模式 模式 (3)	MVR电压 调节器 离 (4)	闪光灯在操作 模式 (5)	HSI (后 醒来)	48 (6)		
	唤醒时间有效 停止运行模式 模式 (3)	MVR电压 调节器 离 (4)	闪光 掉电 模式 (5)	HSI (后 醒来)	50 (6)		
t WU (H)	唤醒时间从 停止运行模式 模式 (3)	闪存处于工作模式 (5)			52		
		在掉电模式下闪烁 (5)			54		

(1) 设计保证的数据，未经生产测试。

(2) $t_{WU(WFI)} = 2 \times 1 / f_{\text{主机}} + x 1 / f_{\text{CPU}}$

(3) 从中断事件到中断向量获取测量。

(4) 由CLK_ICR寄存器中的REGAH位配置。

(5) 由FLASH_CR1寄存器中的AHALT位配置。

(6) 加1LSI时钟取决于同步。

9.3.2.6 强制复位状态下的总电流消耗和时序

表28：强制复位状态下的总电流消耗和时序

符号	参数	条件	典型	马克斯 ⁽¹⁾	单元
我 DD (R)	供电电流复位 州 (2)	V DD = 5 V	500		μA
		V DD = 3.3 V	400		



符号	参数	条件	典型	马克斯 ⁽¹⁾	单元
t RESETBL	复位引脚释放到 向里提取			150	微秒

(1) 设计保证的数据，未经生产测试。

(2) 所有与V相关的I/O的特征

SS .

9.3.2.7 片上外设的电流消耗

根据V DD 和T A的一般操作条件 .

HSI内部RC / f CPU = f MASTER = 16 MHz.

表29： 外围电流消耗

符号	参数	典型.	单元
I DD (TIM1)	TIM1供电电流 ⁽¹⁾	230	μA
I DD (TIM2)	TIM2供电电流 ⁽¹⁾	115	
I DD (TIM3)	TIM3定时器供电 ⁽¹⁾	90	
I DD (TIM4)	TIM4定时器供电 ⁽¹⁾	三十	
I DD (UART2)	UART2供电 ⁽²⁾	110	
I DD (SPI)	SPI供电电流 ⁽²⁾	45	
I DD (I _C)	2.0电源电流 (2)	65	
I DD (ADC1)	ADC1转换时供电 ⁽³⁾	955	

(1) 基于差分I的数据

复位配置和定时器之间的 DD 测量
计数器运行在16 MHz.没有IC / OC编程（没有I / O焊盘切换）.没有测试
生产.

(2) 基于差分I的数据

保持片上外设之间的 DD 测量
下复位而不是时钟和片上外设时钟并且不保持在下
重启.没有I / O焊盘切换.未经生产测试.

(3) 基于差分I的数据

复位配置与连续 DD 之间的 DD 测量
A / D转换.未经生产测试.



9.3.2.8 电流消耗曲线

下图显示了使用代码执行测量的典型电流消耗
随机存取存储器。

图11: Typ. I_{DD} (RUN) 与V_{DD}, HSE用户外部时钟, f_{CPU} = 16 MHz

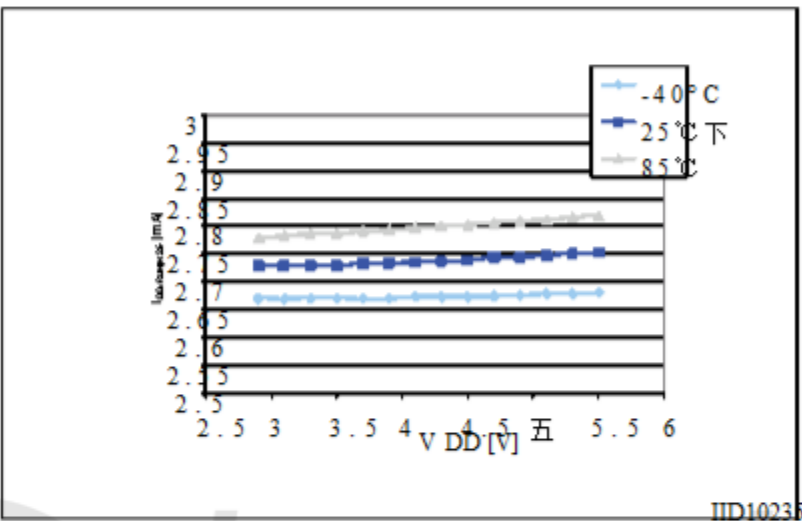


图12: I_{DD} (RUN) 与f_{CPU}, HSE用户外部时钟, V_{DD} = 5 V

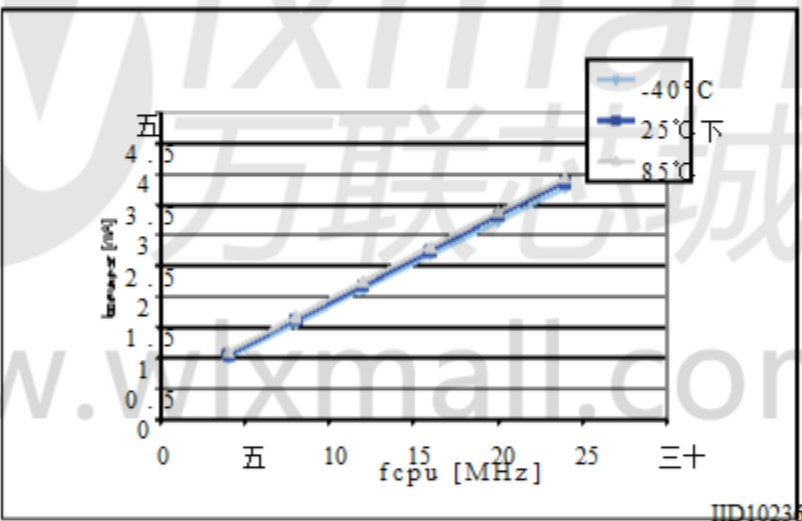


图13: Typ. I_{DD} (RUN) 与V_{DD}, HSI RC osc, f_{CPU} = 16 MHz

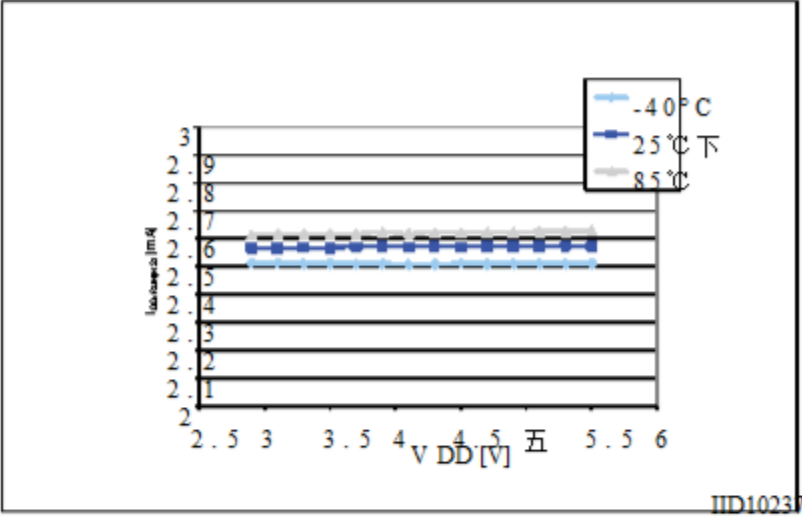


图14: Typ. I_{DD} (WFI) 与V_{DD}, HSE用户外部时钟, f_{CPU} = 16 MHz

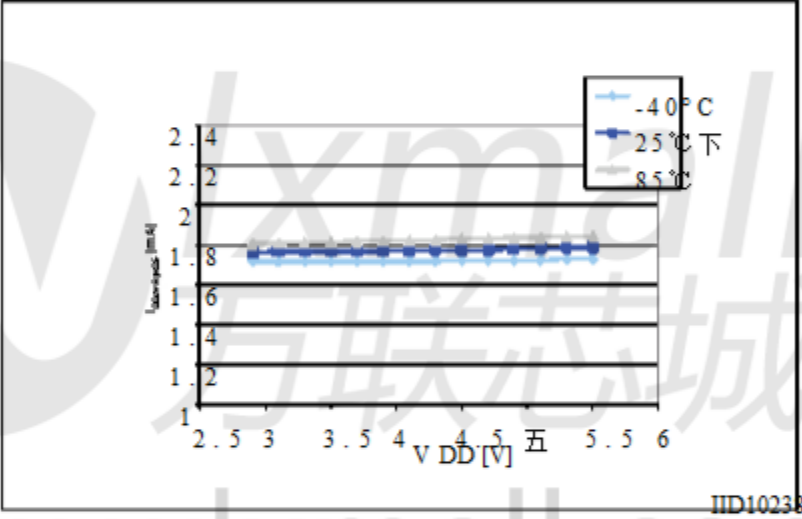


图15: Typ. I_{DD} (WFI) 与f_{CPU}, HSE用户外部时钟V_{DD} = 5 V

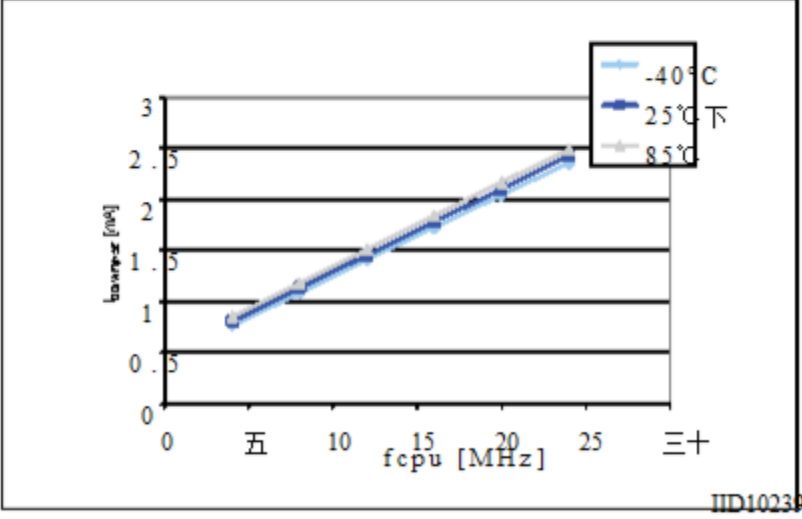
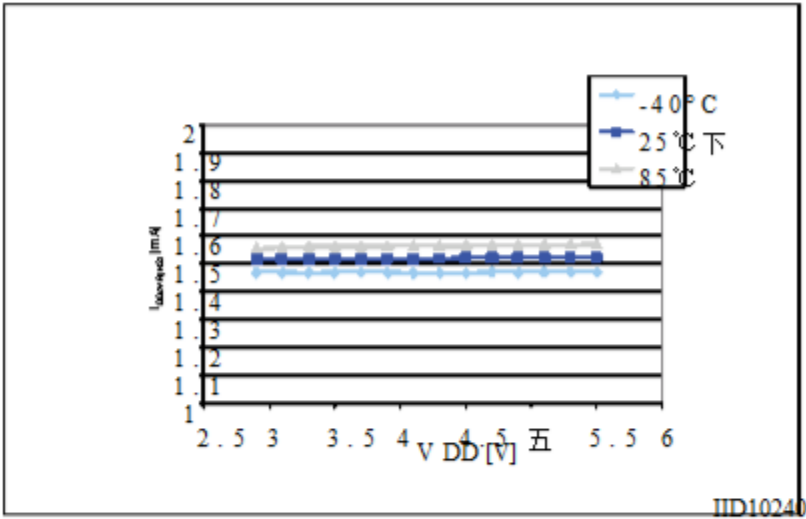


图16：Typ. I_{DD} (WFI) 与V_{DD}，HSIRC_{osc}，f_{CPU} = 16 MHz



9.3.3 外部时钟源和时序特性

HSE用户外部时钟

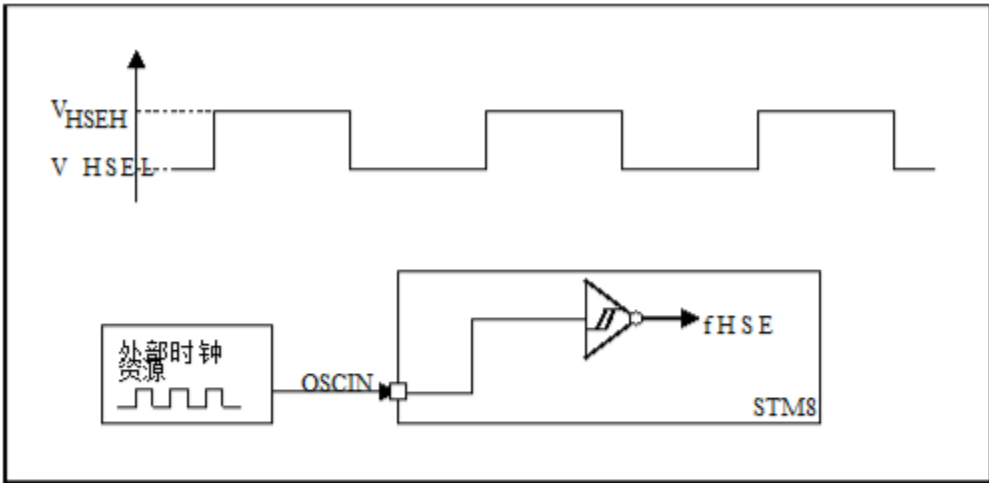
根据V_{DD}和T_A的一般操作条件。

表30：HSE用户外部时钟特性

符号	参数	条件	敏	马克斯	单元
f HSE_ext	用户外部时钟源频率		0	16	兆赫
V HSEH ⁽¹⁾	OSCIN输入引脚为高电平电压		0.7 x V DD	V DD + 0.3 V	V
V HSEL ⁽¹⁾	OSCIN输入引脚为低电平电压		V SS	0.3 x V DD	
我 LEAK_HSE	OSCIN输入漏电流	V SS < V IN < V DD	-1	+1	μA

(1) 基于表征结果的数据，未在生产中测试。

图17：HSE外部时钟源



HSE晶体/陶瓷谐振器

HSE时钟可提供1至16 MHz晶体/陶瓷谐振器.所有本段中给出的信息是基于指定的表征结果.典型的外部组件.在应用中，谐振器和负载电容器具有以尽可能靠近振荡器引脚放置，以最小化输出失真和启动稳定时间.有关详细信息，请参见晶体振荡器制造商（频率，封装，精度...）.

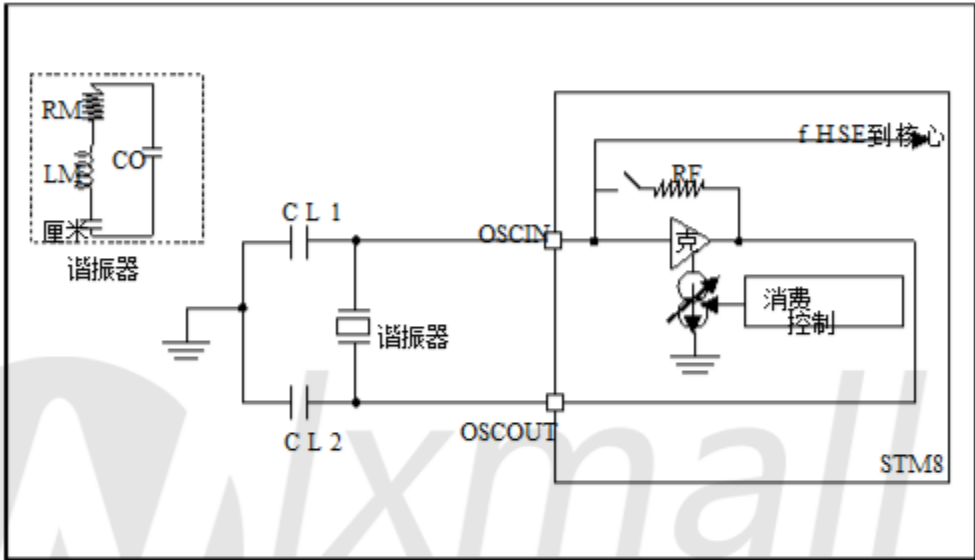
表31：HSE振荡器特性

符号	参数	条件	敏	典型	马克斯	单元
f HSE	外部高速振荡器频率		1		16	兆赫
R F	反馈电阻			220		千欧
C (1)	推荐负载电容 (2)				20	pF的
我 DD (HSE)	HSE振荡器功率消费	C = 20pF， f OSC = 16 MHz			6（启动） 1.6（稳定） (3)	嘛
		C = 10 pF， f OSC = 16 MHz			6（启动） 1.2（稳定） (3)	
g m	振荡器跨导		五			毫安/V
t SU (HSE)(4)	启动时间	V DD 稳定		1		女士

(1) C大约相当于2×晶体负载.

- (2) 振荡器选择可以使用高质量谐振器在电源电流方面进行优化
小R_m值. 有关详细信息, 请参阅晶体制造商
- (3) 基于表征结果的数据, 未在生产中测试.
- (4) t_{SU(HSE)}是从启用(通过软件)到稳定的16测量的启动时间
达到MHz振荡.该值是针对标准晶体谐振器测量的, 它可以变化
显著与晶体制造商.

图18：HSE振荡器电路图



HSE振荡器关键g_m方程

$$g_{mcrit} = \frac{(2 \times \pi \times f_{HSE})^2 \times R_m}{(2C_o + C)^2}$$

R_m：名义电阻（见晶体规格）
L_m：概念电感（见晶体规格）
C_m：概念电容（见晶体规格）
C_o：分流电容（见晶体规格）
CL1 = CL2 = C：接地的外部电容
g_m >> g_{mcrit}

9.3.4 内部时钟源和时序特性

根据V_{DD}和T_A的一般操作条件 .
高速内部RC振荡器（HSI）

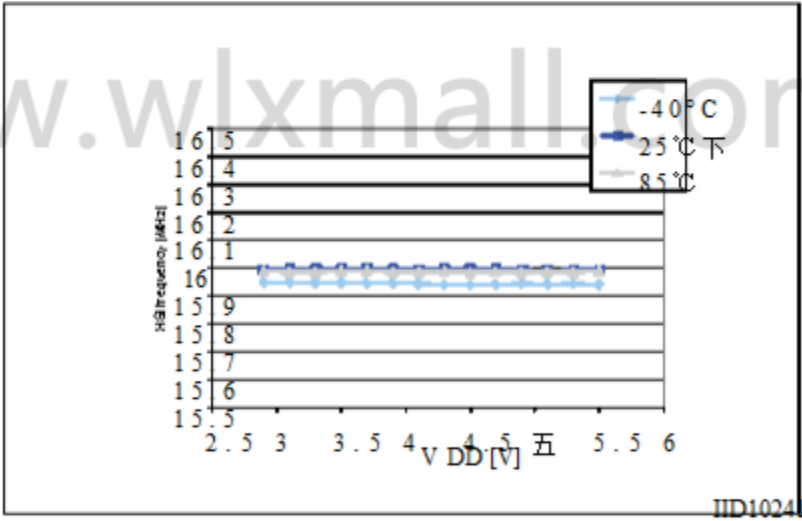
表32：HSI振荡器特性

符号	参数	条件	敏	典 型	马克斯	单元
f _{恒指}	频率			16		兆赫

符号	参数	条件	敏	典 型	马 克 斯	单 元
ACC 恒指精准振荡器	恒指精准振荡器	用户修剪 CLK_HSITRIMR寄存器 给定V DD 和T A 条件 (1)			1.0 (2)	%
	恒指精准振荡器（工厂校准）	V DD = 5 V，T A = 25°C (3)		5		
		V DD = 5 V， -40° C≤T A≤85°C	-5.0		5	
t su (HSI)	HSI振荡器唤醒时间 包括校准				1.0 (2)	微秒
我 DD (HSI)	HSI振荡器功率 消费			170	250 (3)	μA

- (1) 参考应用手册。
(2) 设计保证，未经生产测试。
(3) 基于表征结果的数据，未在生产中测试。

图19：典型的HSI频率变化与V DD @ 3温度的关系



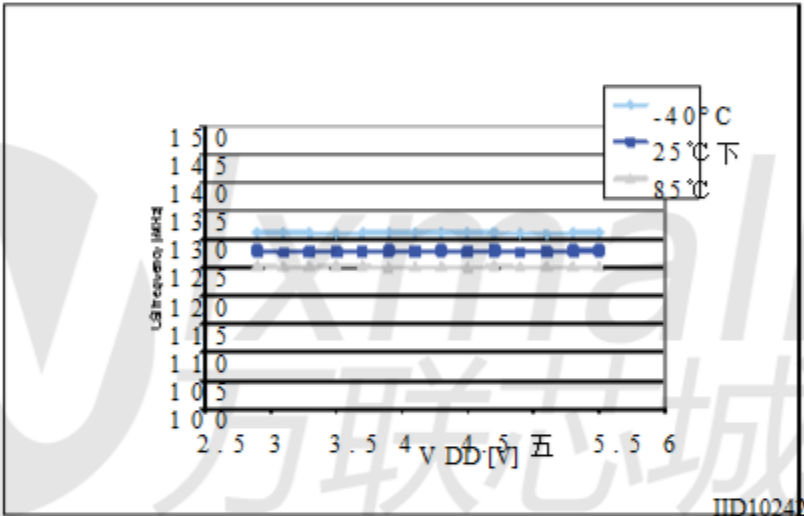
低速内部RC振荡器（LSI）
根据V DD 和T A 的一般操作条件。

表33：LSI振荡器特性

符号	参数	敏	典 型	马克斯	单元
f LSI	频率		128		千赫
t su (LSI)	LSI振荡器唤醒时间			7 (1)	微秒
IDD (LSI)	LSI振荡器功耗		五		μA

(1) 设计保证，未经生产测试.

图20：典型的LSI频率变化vs V DD @ 3温度



9.3.5 记忆特征

RAM和硬件寄存器

表34：RAM和硬件寄存器

符号	参数	条件	敏	单元
V RM	数据保留模式 (1)	暂停模式（或复位）	V IT-max (2) V	

(1) 最小电源电压，不会丢失存储在RAM中的数据（停止模式或复位状态）或硬件寄存器（仅在停止模式下）.保证设计，未经生产测试.
请参阅V IT-max 值的工作条件

(2) 有关V值的信息，请参考“工作条件”部分

IT-MAX

闪存程序存储器/数据EEPROM存储器

一般条件：T A = -40至85℃.

表35：闪存程序存储器/数据EEPROM存储器

符号	参数	条件	敏 (1)	典 型	马克斯	单元
V DD	工作电压（所有模式， 执行/写/擦除）	f CPU≤16 MHz	2.95		5.5	V
t 程序	标准编程时间 （包括擦除） 字节/字/块（1字节/4 字节/ 128字节）			6	6.6	女士
	快速编程时间1块 （128字节）			3.0	3.3	女士
t 擦除	擦除时间为1个块（128字节）			3.0	3.3	女士
N RW	擦除/写入周期 (2)（程序 记忆）	T A = 85°C	100			周期
	擦除/写入周期（数据存储器） (2)	T A = 85°C	100 k			
t RET	数据保留（程序存储器） 在T A的100次擦除/写入周期之后 = 85°C	T RET = 55°C	20			年份
	数据保留（数据存储）之后 在T A = 85时，擦除/写入周期为10 k C		20			
	数据保留（数据存储）之后 100 k擦除/写周期T A = 85 C	T RET = 85°C	1			
我 DD	电源电流（Flash 编程或擦除1到 128字节）			2.0		嘛

（1）基于表征结果的数据，未在生产中测试。

（2）存储器的物理粒度为4字节，因此循环执行4字节
即使写/擦除操作寻址单个字节。

9.3.6 I / O端口引脚特性

一般特点

根据V_{DD}和T_A的一般操作条件，除非另有规定，全部未使用引脚必须保持在固定电压：使用I / O的输出模式或者例如外部上拉或下拉电阻。

表36：I / O静态特性

符号	参数	条件	敏	典 型	马 克 斯	单 元
V _{IL}	输入低电平电压	V _{DD} = 5 V	-0.3		0.3 x V _{DD}	V
V _{IH}	输入高电平电压		0.7 x V _{DD}		V _{DD} + 0.3 V	V
嗯	滞后 (1)			700		毫伏
R _{pu}	上拉电阻	V _{DD} = 5 V，V _{IN} = V _{SS}	三十	55	80	千欧
t _R ，t _F	升起和降落时间（10%~90%）	快速I / O负载= 50 pF			35 (3)	NS
		标准和高水槽 I / OsLoad = 50 pF			125 (3)	NS
我 _{lkg}	输入漏电流，模拟和数字	V _{SS} ≤ V _{IN} ≤ V _{DD}			±1.0 (2)	μA
我 _{lkg ana}	模拟输入漏电流	V _{SS} ≤ V _{IN} ≤ V _{DD}			±250 (2)	nA的
我 _{lkg} (注)	泄漏电流 相邻I / O (2)	注射电流±4 mA			±1.0 (2)	μA

- (1) 施密特触发开关电平之间的滞后电压，基于特征结果，未在生产中测试。
- (2) 基于表征结果的数据，未在生产中测试。
- (3) 设计保证的数据，未经生产测试。



图21：典型的V_{IL}和V_{IH}对V_{DD} @ 3温度

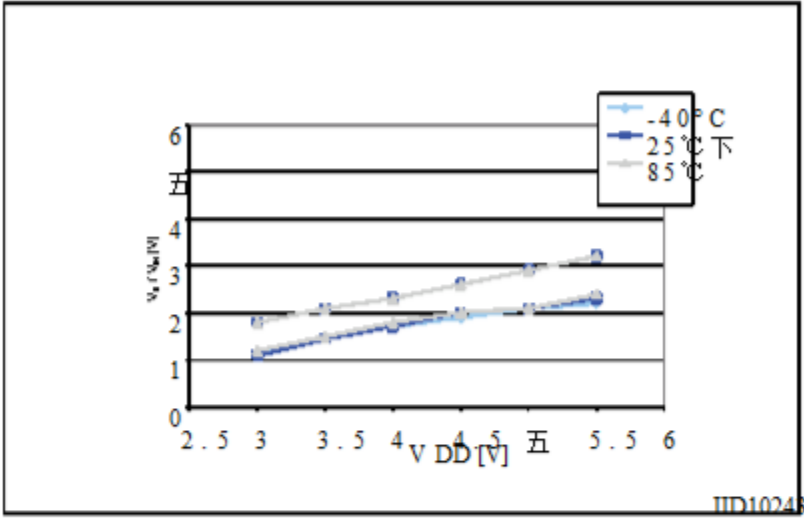


图22：典型的上拉电阻vs V_{DD} @ 3温度

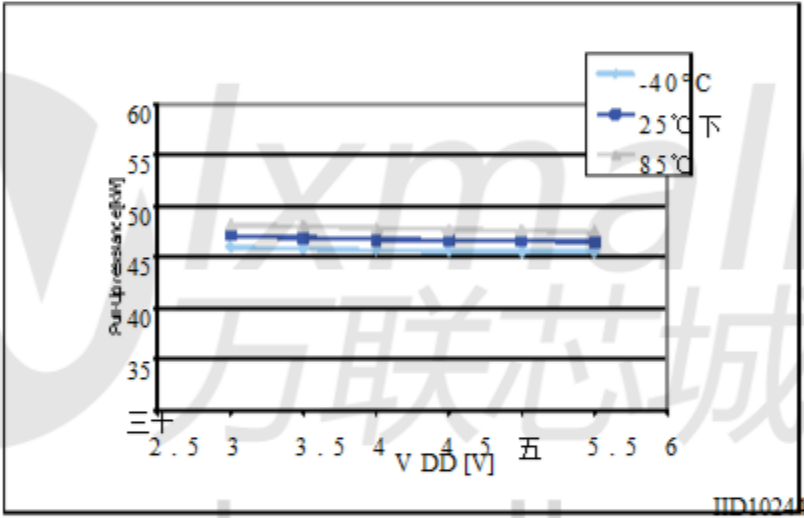
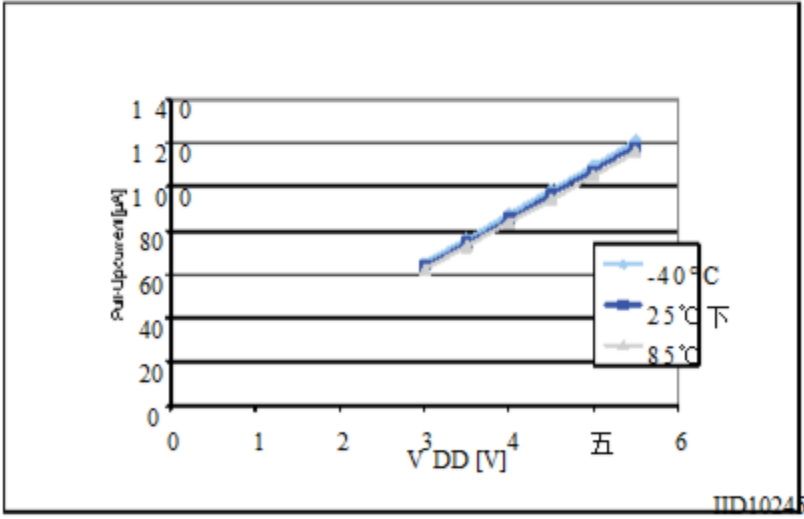


图23：典型上拉电流与V_{DD} @ 3温度的关系



上拉是一个纯电阻（斜率通过0）。

表37：输出驱动电流（标准端口）

符号	参数	条件	敏	马克斯	单元
V OL	输出低电平，四个引脚 沉没	I IO = 4mA， V DD = 3.3 V		1.0 (1)	V
	输出低电平八 针沉没	I IO = 10mA， V DD = 5 V		2.0	
V OH	输出高电平与四 引脚来源	I IO = 4mA， V DD = 3.3 V	2.0 (1)		V
	输出高电平八 引脚来源	I IO = 10mA， V DD = 5 V	2.4		

(1) 基于表征结果的数据，未在生产中测试

表38：输出驱动电流（真开漏口）

符号	参数	条件	马克斯	单元
V OL	输出低电平，两个引脚 沉没	I IO = 10mA，V DD = 3.3V	1.5 (1)	V
		I IO = 10mA，V DD = 5V	1.0	
		I IO = 20mA，V DD = 5V	2.0 (1)	

(1) 基于表征结果的数据，未在生产中测试

表39：输出驱动电流（高端口）

符号	参数	条件	敏	马克斯	单元
V OL	输出低电平，四个引脚 沉没	I IO = 10mA， V DD = 3.3 V		1.1 (1)	V
	输出低电平有8个引脚 沉没	I IO = 10mA， V DD = 5 V		0.9	



符号	参数	条件	敏	马克斯	单元
	输出低电平，四个引脚 沉没	$I_{IO} = 20\text{mA}$ ， $V_{DD} = 5\text{V}$		1.6 ⁽¹⁾	
V OH	输出高电平有四个引脚 来源	$I_{IO} = 10\text{mA}$ ， $V_{DD} = 3.3\text{V}$	1.9 ⁽¹⁾		
	输出高电平有8个引脚 来源	$I_{IO} = 10\text{mA}$ ， $V_{DD} = 5\text{V}$	3.8		
	输出高电平有四个引脚 来源	$I_{IO} = 20\text{mA}$ ， $V_{DD} = 5\text{V}$	2.9 ⁽¹⁾		

(1) 基于表征结果的数据，未在生产中测试

9.3.7 典型输出电平曲线

下图显示了通过单个引脚输出测得的典型输出电平曲线。

图24：Typ. V OL @ VDD = 5 V（标准端口）

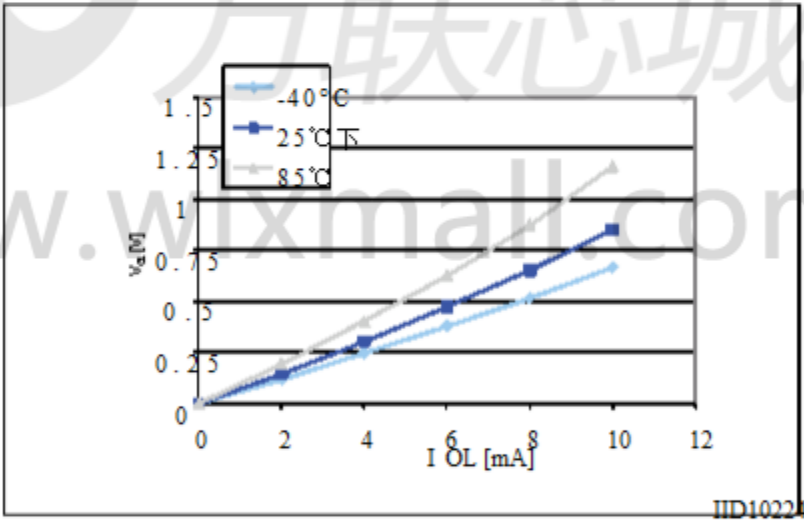


图25: Typ. V_{OL} @ $V_{DD} = 3.3\text{ V}$ (标准端口)

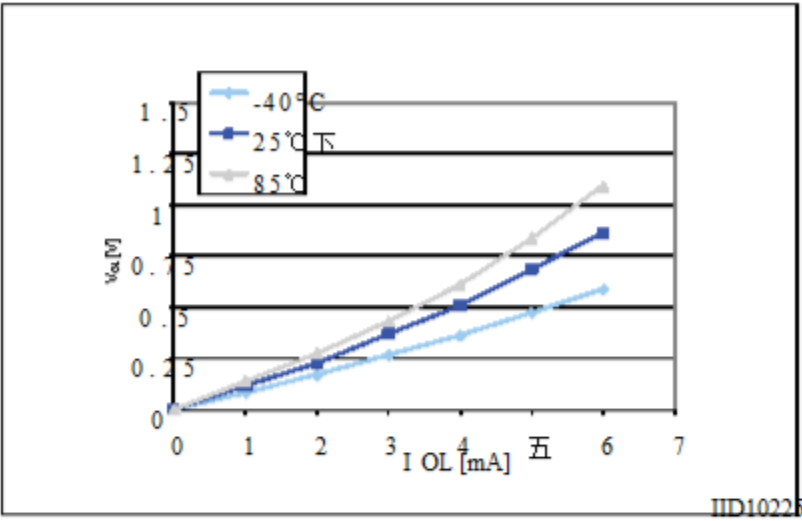


图26: Typ. V_{OL} @ $V_{DD} = 5\text{ V}$ (真开漏口)

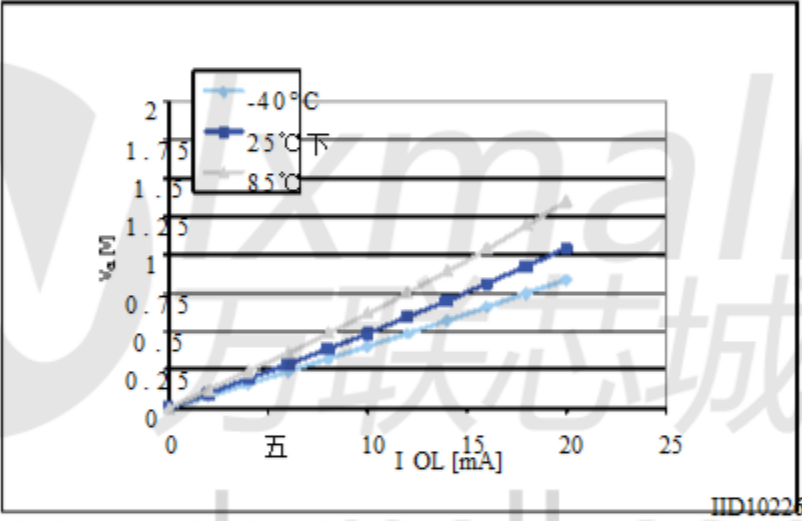


图27: Typ. V_{OL} @ $V_{DD} = 3.3\text{ V}$ (真开漏口)

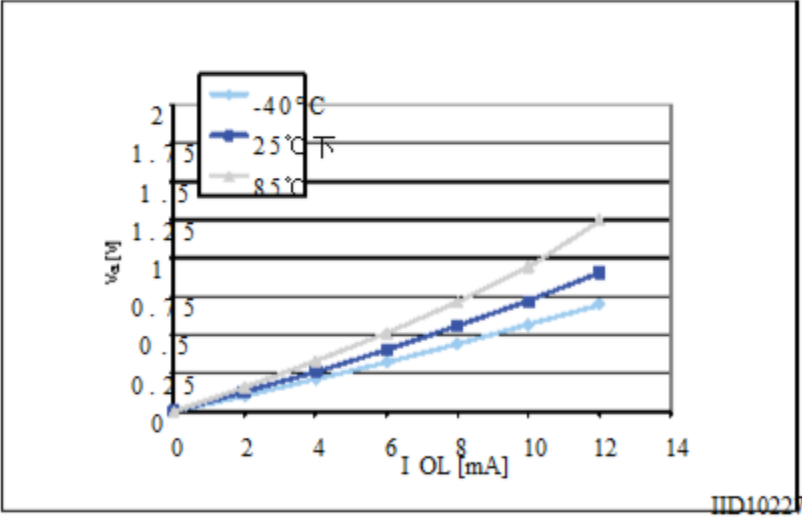


图28：Typ. V_{OL} @ $V_{DD} = 5\text{ V}$ （高接收端口）

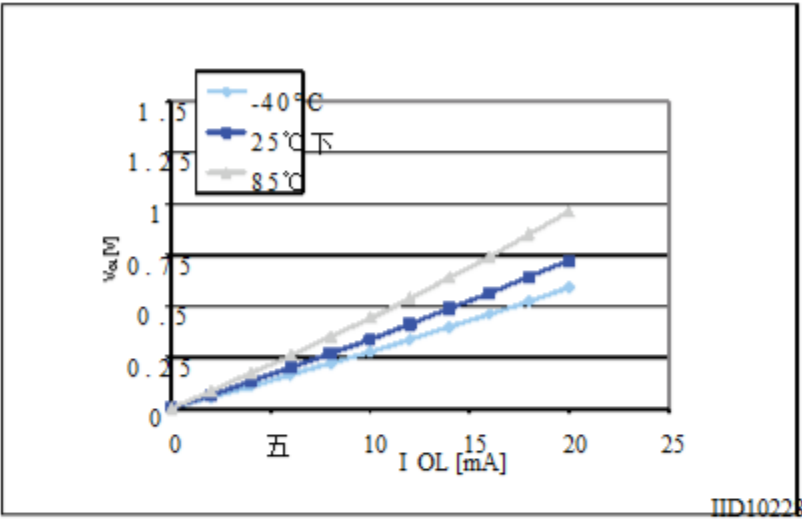


图29：Typ. V_{OL} @ $V_{DD} = 3.3\text{ V}$ （高接收端口）

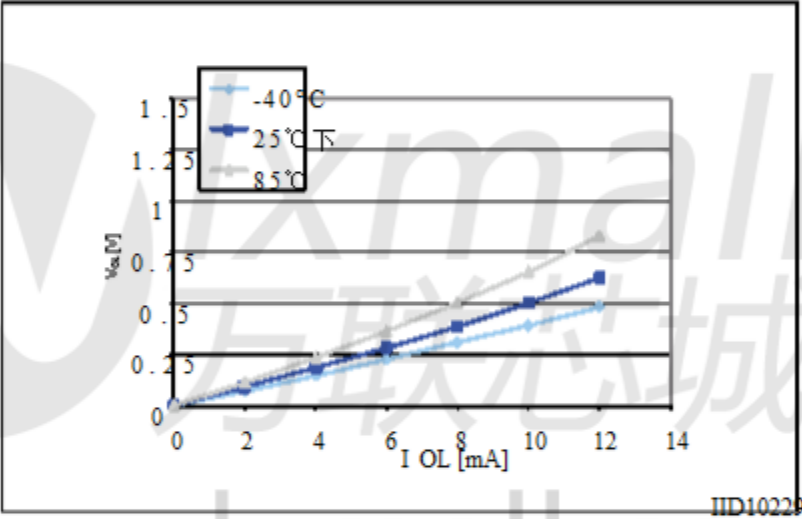


图30：Typ. $V_{DD} - V_{OH}$ @ $V_{DD} = 5\text{ V}$ （标准端口）

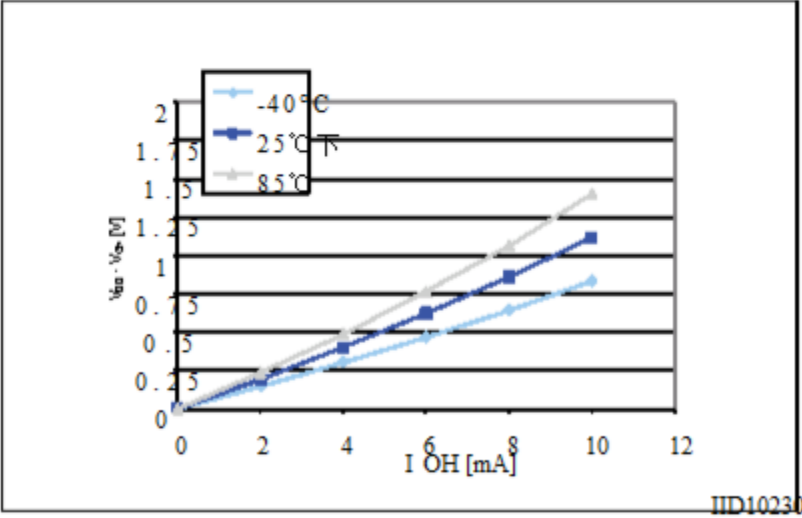


图31：Typ. $V_{DD} - V_{OH}$ @ $V_{DD} = 3.3\text{ V}$ （标准端口）

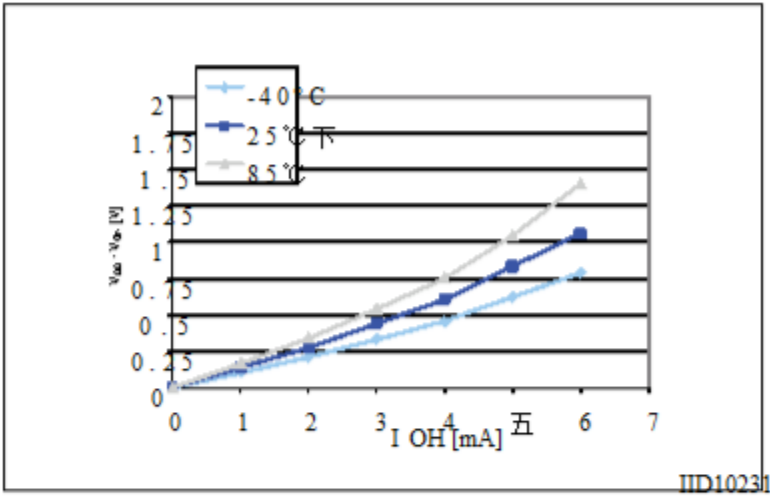


图32：Typ. $V_{DD} - V_{OH}$ @ $V_{DD} = 5\text{ V}$ （高接收端口）

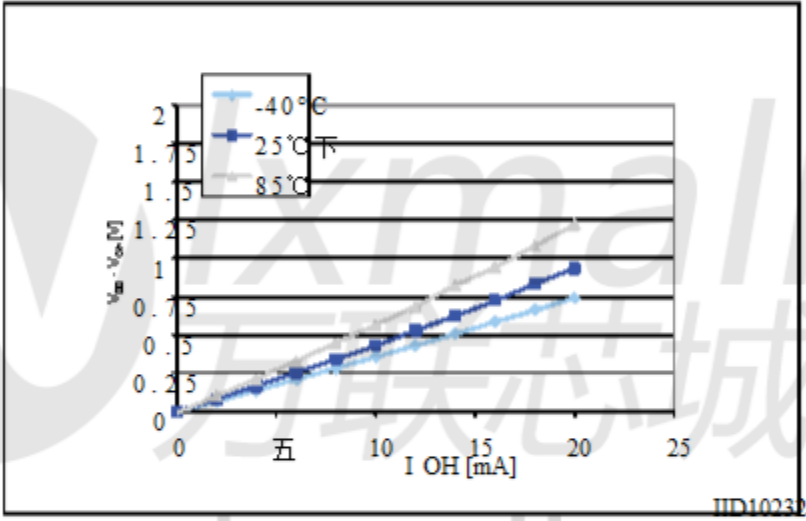
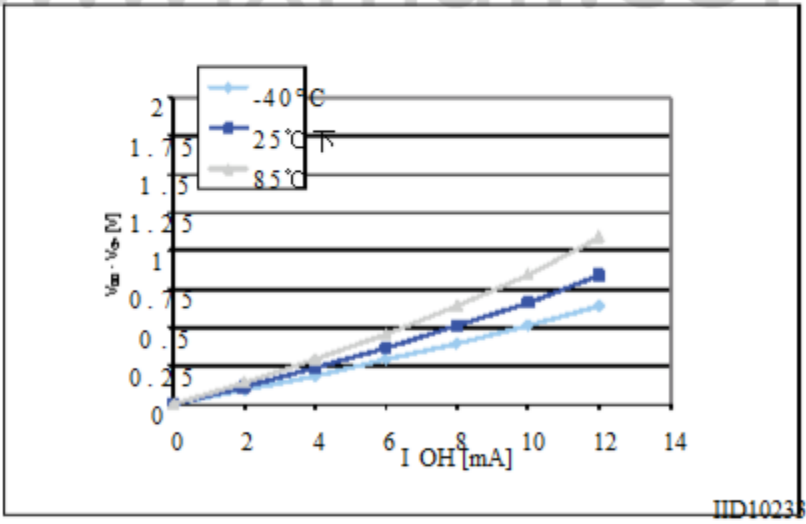


图33：Typ. $V_{DD} - V_{OH}$ @ $V_{DD} = 3.3\text{ V}$ （高接收端口）



9.3.8 复位引脚特性

根据V DD 和T A的一般操作条件， 除非另有规定。

表40：NRST引脚特性

符号	参数	条件	敏	典 型	马克斯	单元
V IL (NRST)	NRST输入低电平 电平电压 (1)		-0.3		0.3 x V DD	V
V IH (NRST)	NRST输入高电平 电平电压 (1)	I OL = 2 mA	0.7 x V DD		V DD + 0.3	
V OL (NRST)	NRST输出低电平 电平电压 (1)				0.5	
R PU (NRST)	NRST上拉 电阻 (2)		三十	55	80	千欧
t IFP (NRST)	NRST输入过滤 脉冲 (3)				75	NS
t IN FP (NRST)	NRST输入不 滤波脉冲 (3)		500			
t OP (NRST)	NRST输出 脉冲 (3)		15			微秒

(1) 基于表征结果的数据，未在生产中测试。

(2) PU 上拉等效电阻基于电阻晶体管

(3) 设计保证的数据，未经生产测试。

图34：典型的NRST V_{IL} 和 V_{IH} 对 V_{DD} @ 3温度

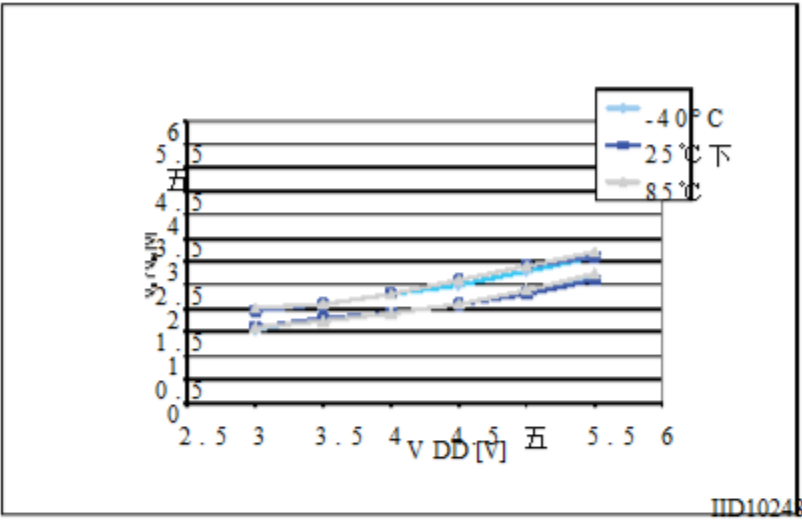


图35：典型NRST上拉电阻与 V_{DD} @ 3温度

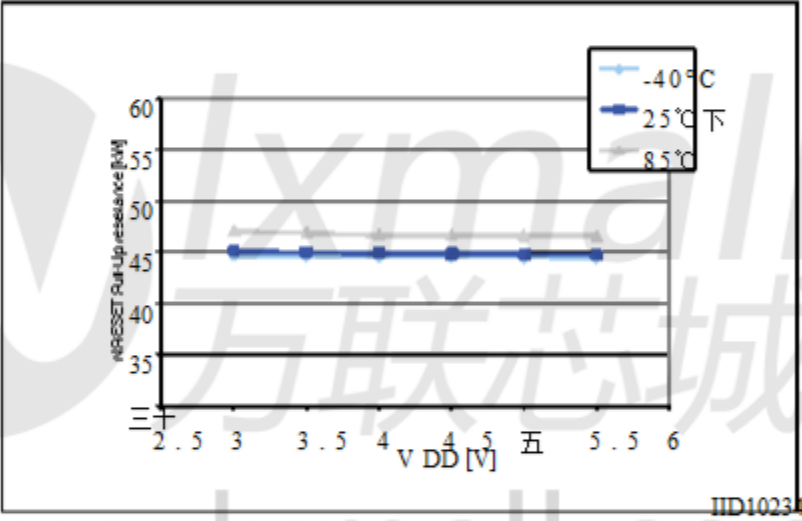
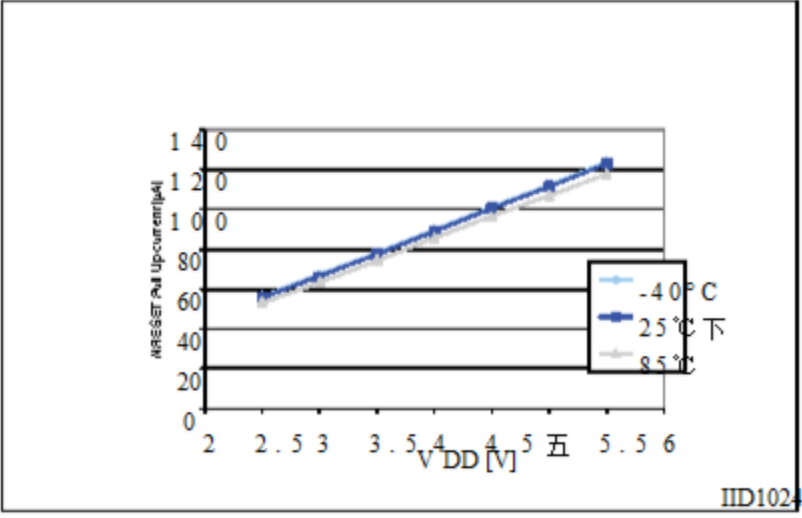


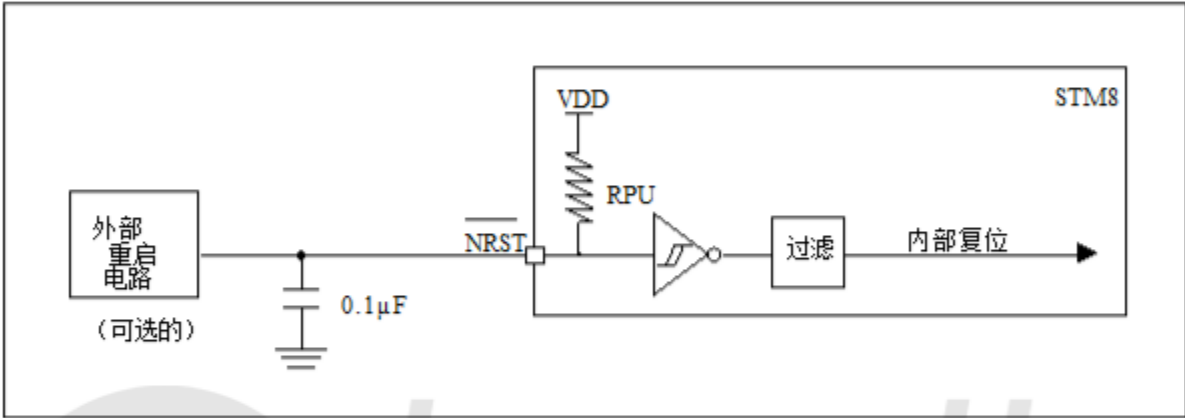
图36：典型NRST上拉电流与 V_{DD} @ 3温度



如下图所示的复位网络保护器件免受寄生复位。
用户必须确保NRST引脚上的电平可以低于VIL (NRST) 最大值。（见表40：NRST引脚特性），否则在内部不考虑复位。

对于功耗敏感的应用，外部复位电容值可以是减少以限制充放电电流.如果NRST信号用于复位外部电路，必须注意外部电容器的充电/放电时间来实现外部设备复位时序条件.最小推荐容量为100 nF.

图37：推荐的复位引脚保护



9.3.9 SPI串行外设接口

除非另有说明，否则下表中给出的参数来自测试
在环境温度下执行，fMASTER 频率和VDD 电源电压条件。
 $t_{MASTER} = 1 / f_{MASTER}$ 。
有关输入/输出备用功能的更多详细信息，请参阅I/O端口特性
特征（NSS，SCK，MOSI，MISO）。

表41：SPI特性

符号	参数	条件	敏	马克斯	单元
f SCK 1 t c (SCK)	SPI时钟 频率	主模式	0	8	兆赫
		从模式	0	6	
t r (SCK) t f (SCK)	SPI时钟上升 和下降时间	电容负载：C = 30 pF		25	NS
t su (NSS) ⁽¹⁾	NSS建立时间	从模式	4 x t MASTER		NS
t (NSS) ⁽¹⁾	NSS持有时间	从模式	70		NS

符号	参数	条件	敏	马克斯	单元
$t_w(SCKH)^{(1)}$ $t_w(SCKL)^{(1)}$	SCK高和低时间	主模式	$t_{SCK}/2 - 15$	$t_{SCK}/2 + 15$	NS
$t_{su}(MI)^{(1)}$ $t_{su}(SI)^{(1)}$	数据输入 设置时间	主模式	五		NS
	数据输入 设置时间	从模式	五		NS
$t(MI)^{(1)}$ $t_h(SI)^{(1)}$	数据输入保持 时间	主模式	7		NS
	数据输入保持 时间	从模式	10		NS
$t(SO)^{(1)} (2)$	数据输出 访问时间	从模式		$3 \times t_{MASTER}$	NS
$t_{dis}(SO)^{(1)} (3)$	数据输出 禁用时间	从模式	25		NS
$t_v(SO)^{(1)}$	数据输出 有效时间	从模式 (使能边沿后)		73	NS
$t_v(MO)^{(1)}$	数据输出 有效时间	主模式 (使能边沿后)		36	NS
$t(SO)^{(1)}$	数据输出 保持时间	从模式 (使能边沿后)	28		NS
$t(MO)^{(1)}$		主模式 (使能边沿后)	12		NS

(1) 基于设计模拟和/或表征结果的值，未经测试生产。

(2) 最小时间是驱动输出的最短时间，最大时间为最大时间来验证数据。

(3) 最小时间为最小时间使输出无效，最大时间为将数据放入Hi-Z的最大时间。

图38：SPI时序图 - 从模式和CPHA = 0

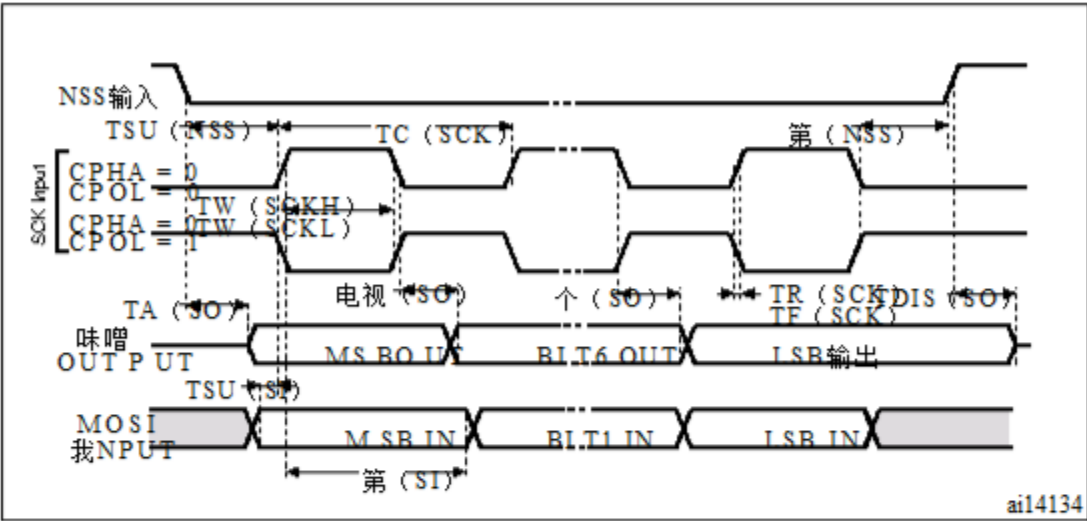
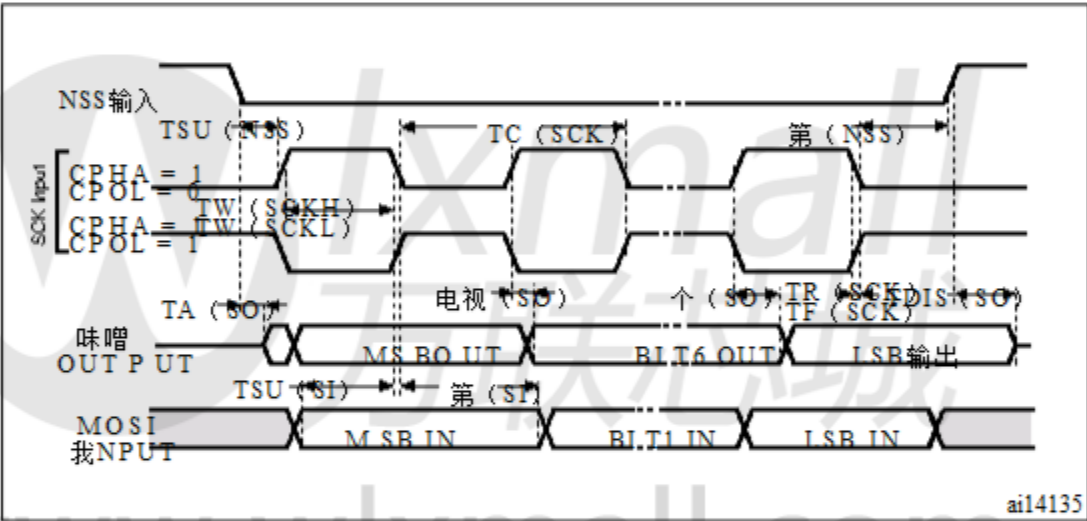


图39：SPI时序图 - 从模式和CPHA = 1

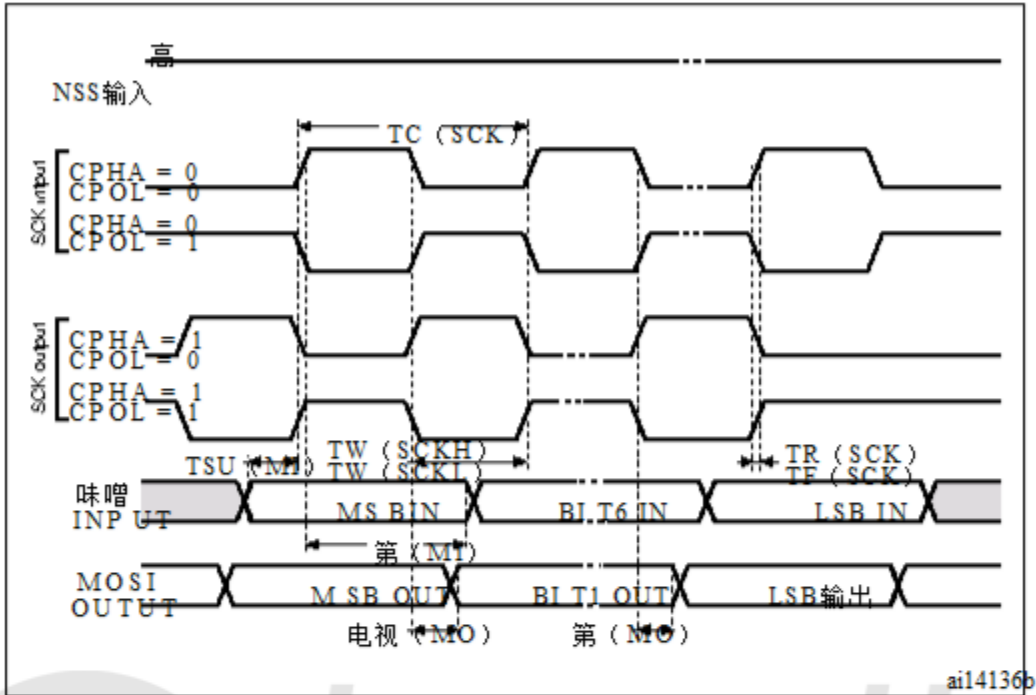
(1)



1. 测量点在CMOS级别：0.3 VDD 和0.7 VDD。

图40：SPI时序图 - 主模式

(1)



1.测量点在CMOS级别：0.3 VDD 和0.7 VDD。

9.3.10

2C接口特性

表 42：I²C 特性

符号	参数	标准模式I ² C		快速模式我 ² C (1)		单元
		敏 ⁽²⁾	马克斯 ⁽²⁾	敏 ⁽²⁾	马克斯 ⁽²⁾	
t _w (SCLL)	SCL时钟低电平	4.7		1.3		微秒
t _w (SCLH)	SCL时钟高电平	4		0.6		微秒
t _{su} (SDA)	SDA设置时间	250		100		NS
t _d (SDA)	SDA数据保持时间	0 ⁽³⁾		0 ⁽⁴⁾	900 ⁽³⁾	NS
t _d (SDA) t _d (SCL)	SDA和SCL上升时间		1000		300	NS
t _f (SDA) t _f (SCL)	SDA和SCL下降时间		300		300	NS

符号	参数	标准模式I ² C		快速模式I ² C (1)		单元
		敏 (2)	马克斯 (2)	敏 (2)	马克斯 (2)	
t _h (STA)	启动条件保持时间	4		0.6		微秒
t _{su} (STA)	重复START条件 设置时间	4.7		0.6		微秒
t _{su} (STO)	停止条件建立时间	4		0.6		微秒
t _w (STO: STA)	STOP到START条件时间 (巴士免费)	4.7		1.3		微秒
C _b	每条总线的容性负载		400		400	pF的

(1) f_{MASTER}，必须至少8 MHz才能达到最大速度I²C速度 (400kHz)。

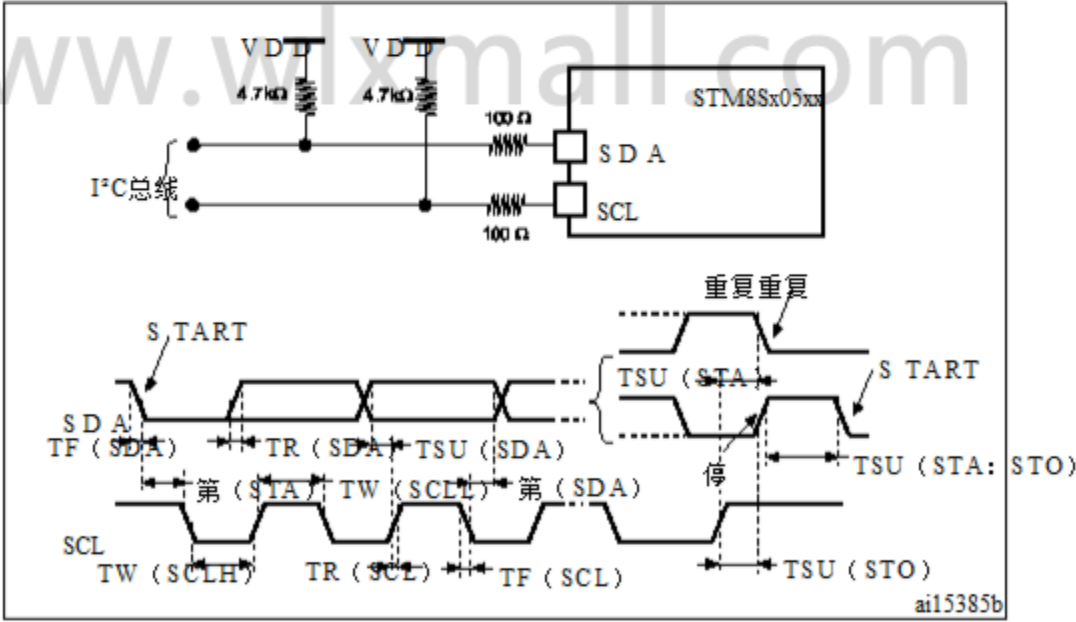
(2) 基于标准I²C协议要求的数据，未在生产中测试。

(3) 如果接口没有拉伸，则只能满足起始条件的最大保持时间
低时间

(4) 为了桥接，器件必须内部为SDA信号提供至少300 ns的保持时间
SCL的下降沿的未定义区域。

图41：I²C的典型应用

I²C总线时序图 (1)



测量点采用CMOS级别：0.3 x VDD 和0.7 x VDD

9.3.11 10位ADC特性

根据V_{DDA}，f_{MASTER}和T_A的一般操作条件，除非另有规定。

表43：ADC特性

符号	参数	条件	敏	典 型	马克斯	单元
f _{ADC}	ADC时钟频率	V _{DDA} = 2.95至5.5 V	1.0		4	兆赫
		V _{DDA} = 4.5至5.5 V	1.0		6	
V _{DDA}	模拟电源		3.0		5.5	V
V _{REF+}	正参考电压		2.75 ⁽¹⁾		V _{DDA}	V
V _{REF-}	负参考电压		V _{SSA}		0.5 ⁽¹⁾	V
V _{AIN}	转换电压范围 ⁽²⁾		V _{SSA}		V _{DDA}	V
		设备与外部 V _{REF+} / V _{REF-} 引脚	V _{REF-}		V _{REF+}	
C _{ADC}	内部采样和保持电容器			3.0		pF的
t _S ⁽²⁾	抽样时间	f _{ADC} = 4 MHz	0.75			微秒
		f _{ADC} = 6 MHz	0.5			
t _{STAB}	待机唤醒时间			7		微秒
t _{CONV}	总转换时间 (含采样时间， 10位分辨率)	f _{ADC} = 4 MHz	3.5			微秒
		f _{ADC} = 6 MHz	2.33			微秒
			14			1 / f _{ADC}

(1) 设计保证的数据，未在生产中测试。

(2) 在采样时间内，输入电容C

由外部来源.模拟源的内阻必须允许

电容达到t_S内的最终电压电平.在采样时间t_S结束后，

A_{IN}（最大3 pF）可以充电/放电



模拟输入电压的变化对转换结果没有影响. 的价值观
采样时钟 t_s 取决于编程.

表44: $R_{AIN} < 10k\Omega$, $V_{DDA} = 5V$ 时的 ADC精度

符号	参数	条件	典型	马克斯 ⁽¹⁾	单元
ET	总未调整错误 ⁽²⁾	f ADC = 2 MHz	1.0	2.5	LSB
		f ADC = 4 MHz	1.4	3.0	
		f ADC = 6 MHz	1.6	3.5	
EO	偏移误差 ⁽²⁾	f ADC = 2 MHz	0.6	2.0	
		f ADC = 4 MHz	1.1	2.5	
		f ADC = 6 MHz	1.2	2.5	
EG	增益错误 ⁽²⁾	f ADC = 2 MHz	0.2	2.0	
		f ADC = 4 MHz	0.6	2.5	
		f ADC = 6 MHz	0.8	2.5	
ED	差分线性误差 ⁽²⁾	f ADC = 2 MHz	0.7	1.5	
		f ADC = 4 MHz	0.7	1.5	
		f ADC = 6 MHz	0.8	1.5	
EL	积分线性误差 ⁽²⁾	f ADC = 2 MHz	0.6	1.5	
		f ADC = 4 MHz	0.6	1.5	
		f ADC = 6 MHz	0.6	1.5	

(1) 基于表征结果的数据，未在生产中测试.

(2) ADC精度与负注入电流：任何一个注入负电流
应避免模拟输入引脚，因为这显著降低了其精度
对另一个模拟输入进行转换. 建议添加肖特基
二极管（针对地）到可能注入负电流的标准模拟引脚.

在I/O中 为I INJ (PIN) 和 Σ IINJ (PIN) 指定的限制内的任何正向注入电流
端口引脚特性部分不影响ADC精度。

表45：R AIN <10k Ω R AIN，VDDA = 3.3 V时的 ADC精度

符号	参数	条件	典型	马克斯 ⁽¹⁾	单元
ET	总未调整错误 ⁽²⁾	f ADC = 2 MHz	1.1	2.0	LSB
		f ADC = 4 MHz	1.6	2.5	
EO	偏移误差 ⁽²⁾	f ADC = 2 MHz	0.7	1.5	
		f ADC = 4 MHz	1.3	2.0	
EG	增益错误 ⁽²⁾	f ADC = 2 MHz	0.2	1.5	
		f ADC = 4 MHz	0.5	2.0	
ED	差分线性误差 ⁽²⁾	f ADC = 2 MHz	0.7	1.0	
		f ADC = 4 MHz	0.7	1.0	
EL	积分线性误差 ⁽²⁾	f ADC = 2 MHz	0.6	1.5	
		f ADC = 4 MHz	0.6	1.5	

(1) 基于表征结果的数据，未在生产中测试。

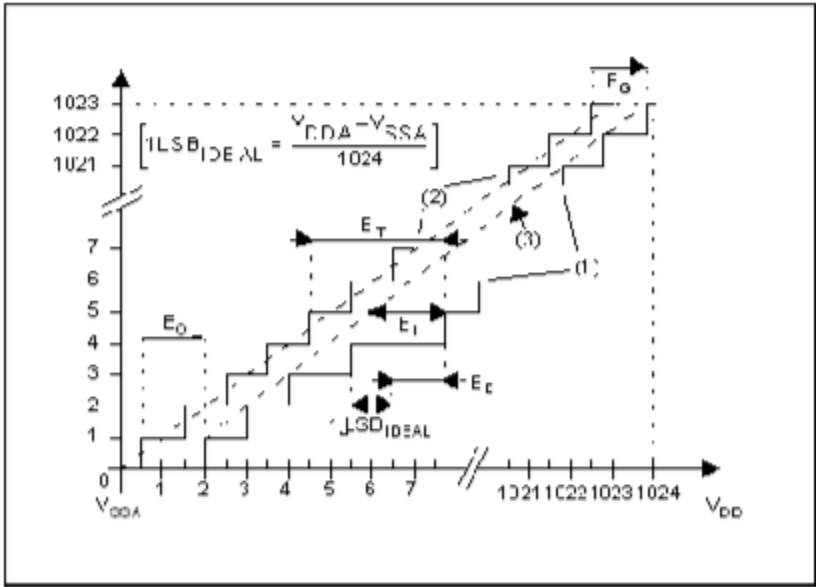
(2) ADC精度与负注入电流：任何一个注入负电流

应避免模拟输入引脚，因为这显著降低了其精度
对另一个模拟输入进行转换.建议添加肖特基
二极管（针对地）到可能注入负电流的标准模拟引脚。

在I/O端口中 为I INJ (PIN) 和 Σ IINJ (PIN) 指定的限制内的任何正向注入电流
引脚特性不影响ADC精度。



图42：ADC精度特性



1.实际传输曲线示例.

理想的传输曲线

终点相关线

ET=总未校正误差：实际和理想传输之间的最大偏差曲线.

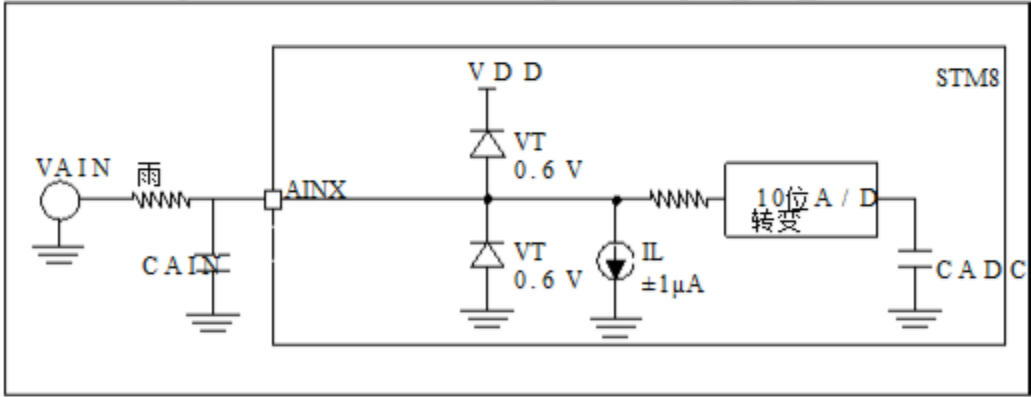
EO=偏移误差：第一个实际转换与第一个理想转换之间的偏差.

EG=增益误差：最后一次理想转换与最后一次实际转换之间的偏差.

ED=微分线性误差：实际步长与理想值之间的最大偏差一.

EL=积分线性误差：任何实际转换和结束之间的最大偏差点相关线.

图43：ADC的典型应用



9.3.12 EMC特性

在产品表征期间，以样品为基础进行易感性测试.

9.3.12.1 功能性EMS（电磁敏感性）

在执行简单的应用程序（通过I/O端口切换2个LED）时，产品是由两个电磁事件强调，直到发生故障（由LED指示）。

- FESD：功能性静电放电（正极和负极）施加在所有引脚上

该装置直到发生功能障碍.该测试符合IEC 61000-4-2标准

- FTB：快速瞬态电压（正和负）突发施加到VDD和VSS

通过100 pF电容，直到发生功能障碍.这个测试符合IEC 61000-4-4标准。

器件复位允许恢复正常操作.测试结果在表中给出
以下根据应用笔记AN1709（EMC设计）中定义的EMS级别和类别STMicrocontrollers指南）。

9.3.12.2 设计硬化软件以避免噪音问题

在典型的组件级别进行EMC表征和优化
应用环境和简化的MCU软件.应该注意的是良好的EMC性能高度依赖用户应用程序和软件。

因此建议用户应用EMC软件优化
与他申请的EMC级别相关的资格预审测试。

软件建议

- 软件流程图必须包括失控条件的管理，如：
- 程序计数器损坏
 - 意外重置
 - 严重的数据损坏（控制寄存器...）

资格预审试验

大多数常见故障（意外重置和程序计数器损坏）都可以通过在NRST引脚或振荡器引脚上施加低电平恢复1秒钟。

为了完成这些试验，ESD应力可以直接应用于器件上规格值.当检测到意外行为时，软件可以硬化以防止发生不可恢复的错误.见应用笔记AN1015（软件技术用于提高微控制器的EMC性能）。

表46：EMS数据

符号	参数	条件	水平/班级
VFESD	施加电压限制 任何I/O引脚引起 功能紊乱	VDD = 5 V，TA = 25°C，fMASTER = 16 MHz， 符合IEC 1000-4-2标准	2/B (1)
VEFTB	快速瞬态电压突发 通过100应用的限制 pF在VDD和VSS引脚上 引起功能障碍	VDD = 5 V，TA = 25°C，fMASTER = 16 MHz，符合IEC 1000-4-4	4/A (1)



(1) 使用HSI时钟配置获得的数据，应用AN2860（EMC STM8S微控制器指南）。

9.3.12.3 电磁干扰（EMI）

排放测试符合IEC61967-2标准的测试软件，电路板布局 and 引脚加载。

表47：EMI数据

符号	参数	条件				单元
		一般 条件	监控 频率 带	Max fHSE / fCPU (1)		
				8 MHz / 8 兆赫	8 MHz / 16 兆赫	
S EMI	峰值水平	V DD = 5 V， T A = + 25℃， LQFP48 包 符合 IEC61967-2	0.1 MHz至 30 MHz	13	14	平dBμV
			30 MHz至 130 MHz	23	19	
			130 MHz至1 千兆赫	-4.0	-4.0	
	SAE EMI 水平		2.0	1.5	-	

(1) 基于表征结果的数据，未在生产中测试。

9.3.12.4 绝对最大额定值（电气灵敏度）

基于两种不同的测试（ESD和LU），使用特定的测量方法，产品被强调以确定其在电敏感性方面的性能.更多详情请参考应用笔记AN1181.

9.3.12.5 静电放电（ESD）

施加静电放电（3个正，然后3个负脉冲分开1秒）
根据每个针组合到每个样品的针脚.样本大小取决于设备中的电源引脚数（3个*（n+1）个引脚）.这个测试符合JESD22-A114A / A115A标准.有关详细信息，请参见应用笔记AN1181.

表48：ESD绝对最大额定值

符号	评级	条件	类	最大值 值 (1)	单元
V ESD (HBM)	静电放电 电压 (人体模型)	T A = + 25°C， 符合 JESD22-A114	一个	2000	V
V ESD (CDM)	静电放电 电压 (充电器 模型)	T A = + 25°C，符合要求 到JESD22-C101	IV	1000	V

(1) 基于表征结果的数据，未在生产中测试

9.3.12.6 静态门锁

需要对10个部件进行两次互补的静态测试来评估闭锁性能：

- 电源过压 (适用于每个电源引脚)
 - 执行 电流注入 (应用于每个输入，输出和可配置的I/O引脚)
- 在每个样品上。

该测试符合EIA / JESD 78 IC门锁标准.有关详细信息，请参阅
应用笔记AN1181.

表49：电气灵敏度

符号	参数	条件	类 (1)
鲁	静态锁定类	T A = + 25°C	一个
		T A = + 85°C	一个

(1) 类别描述：A Class是STMicroelectronics的内部规范. 一切限制

高于JEDEC规格，这意味着设备属于A类
超过JEDEC标准. B级严格涵盖所有JEDEC标准 (国际)
标准)。



10 包装信息

为了满足环保要求，ST为不同等级的这些设备提供这些设备
ECOPACK® 包装，取决于其环境符合程度。ECOPACK
 规格，等级定义和产品状态可从以下网址获取：www.st.com。ECOPACK
 是ST商标。

10.1 48引脚LQFP封装机械数据

图44: 48引脚低配置四边形扁平封装(7x7)

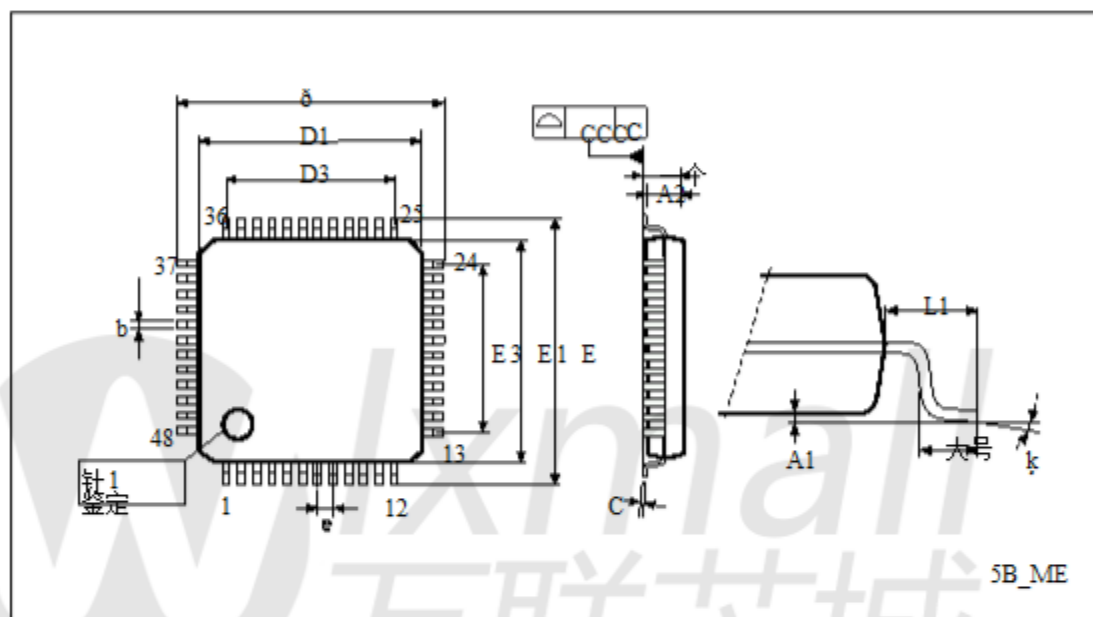


表50：48针低剖面四方扁平封装机械数据

暗淡.	毫米			英寸 (1)		
	敏	典 型	马克斯	敏	典 型	马克斯
一个			1.600			0.0630
A1	0.050		0.150	0.0020		0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.170	0.220	0.270	0.0067	0.0087	0.0106
C	0.090		0.200	0.0035		0.0079
δ	8.800	9.000	9.200	0.3465	0.3543	0.3622

描述	毫米			英寸 (1)		
	值	典型	最大值	值	典型	最大值
D1	6.800	7.000	7.200	0.2677	0.2756	0.2835
D3		5.500			0.2165	
E	8.800	9.000	9.200	0.3465	0.3543	0.3622
E1	6.800	7.000	7.200	0.2677	0.2756	0.2835
E3		5.500			0.2165	
E		0.500			0.0197	
大号	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1		1.000			0.0394	
α	0°	3.5°	7.0°	0°	3.5°	7.0°
CCC			0.080			0.0031

(1) 以英寸为单位的值将从mm转换为四位小数

www.wlxmall.com

10.2 32针LQFP封装机械数据

图45： 32引脚扁平扁平封装（7 x 7）

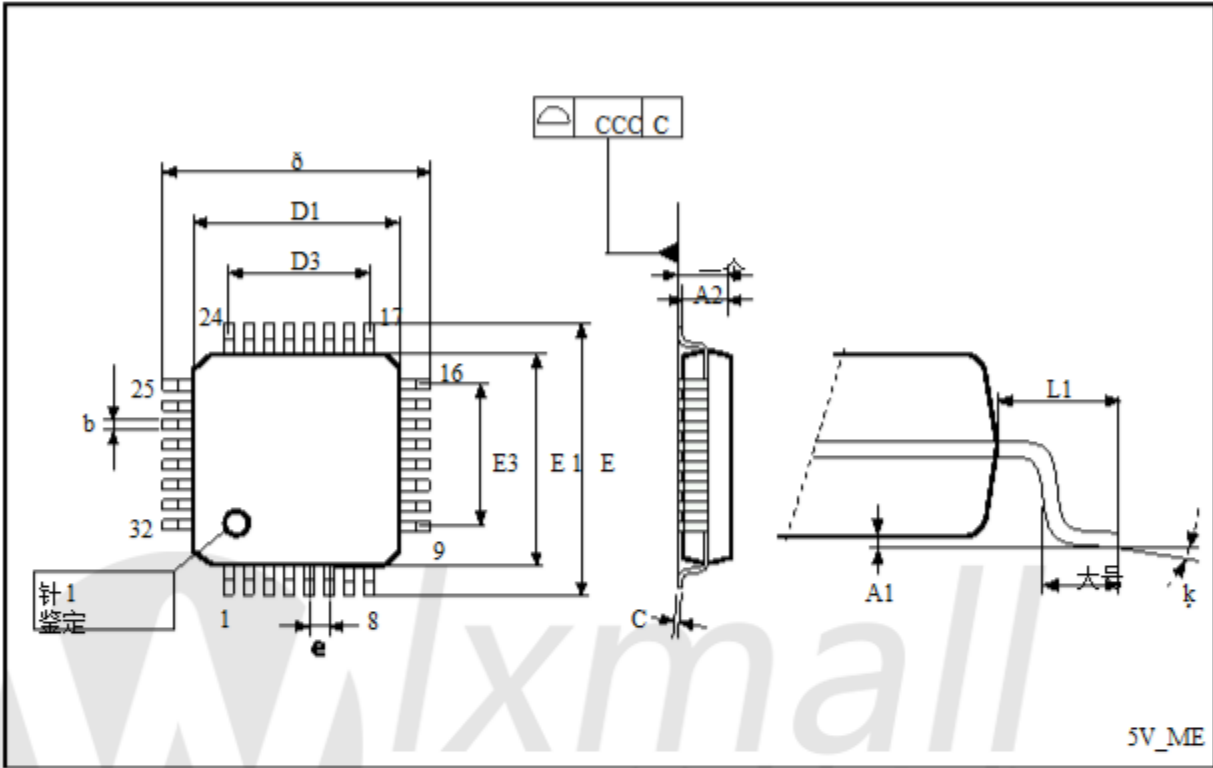


表51： 32引脚低频四边形扁平封装机械数据

暗淡.	毫米			英寸 (1)		
	敏	典 型	马克斯	敏	典 型	马克斯
一个			1.600			0.0630
A1	0.050		0.150	0.0020		0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.300	0.370	0.450	0.0118	0.0146	0.0177
C	0.090		0.200	0.0035		0.0079
δ	8.800	9.000	9.200	0.3465	0.3543	0.3622
D1	6.800	7.000	7.200	0.2677	0.2756	0.2835
D3		5.600			0.2205	
E	8.800	9.000	9.200	0.3465	0.3543	0.3622
E1	6.800	7.000	7.200	0.2677	0.2756	0.2835

描述	毫米			英寸 ⁽¹⁾		
	值	典型	最大值	值	典型	最大值
E3		5.600			0.2205	
E		0.800			0.0315	
大号	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1		1.000			0.0394	
κ	0°	3.5°	7.0°	0°	3.5°	7.0°
CCC			0.100			0.0039

(1) 以英寸为单位的值将从mm转换为四位小数



11 热特性

最大芯片结温（ T_{Jmax} ）不能超过给定值
[运行条件](#)

最大芯片结温 T_{Jmax} ，以摄氏度计，可以使用
以下等式：

$$T_{Jmax} = T_{Amax} + (P_{Dmax} \times \theta_{JA})$$

哪里：

- T_{Amax} 是最高环境温度，单位 $^{\circ}C$
- θ_{JA} 是以 $^{\circ}C/W$ 表示的封装结到环境热阻
- P_{Dmax} 是 P_{INTmax} 和 $P_{I/Omax}$ 之和（ $P_{Dmax} = P_{INTmax} + P_{I/Omax}$ ）
- P_{INTmax} 是 I_{DD} 和 V_{DD} 的 乘积，用瓦特表示. 这是内部最大的芯片功率.
- $P_{I/Omax}$ 表示最大功率耗散输出点： $P_{I/Omax} = \Sigma (V_{OL} \times I_{OL}) + \Sigma ((V_{DD} - V_{OH}) \times I_{OH})$ ，考虑到 低 I/O 的实际 V_{OL}/I_{OL} 和 V_{OH}/I_{OH} 和高水平的应用.

表52：热特性 (1)

符号	参数	值	单元
θ_{JA}	热阻结环境 LQFP 48 - 7 x 7 mm	57	$^{\circ}C/W$
θ_{JA}	热阻结环境 LQFP 32 - 7 x 7 mm	60	$^{\circ}C/W$

1.耐热性基于JEDEC JESD51-2，其中4层PCB是自然的
对流环境.

11.1 参考文件

JESD51-2集成电路热测试方法环境条件 - 自然对流
(仍然空气). 可从www.jedec.org获得.

11.2 选择产品温度范围

订购微控制器时，温度范围在订单代码中指定.

以下示例显示了如何计算给定值所需的温度范围
应用.

假设以下应用条件：

- 最高环境温度 $T_{Amax} = 82^{\circ}C$ （根据JESD51-2测量）
- $I_{DDmax} = 15\text{ mA}$ ， $V_{DD} = 5.5\text{ V}$

- 在低电平下同时使用最多8个标准I/O， $I_{OL} = 10\text{ mA}$ ，

$$V_{OL} = 2\text{ V}$$

- 在低电平下同时使用最多4个高吸收I/O， $I_{OL} = 20\text{ mA}$ ，

$$V_{OL} = 1.5\text{ V}$$

- 最大2个真开漏I/O同时在低电平输出使用， $I_{OL} =$

$$20\text{ mA}, V_{OL} = 2\text{ V}$$

$$P_{INTmax} = 15\text{ mA} \times 5.5\text{ V} = 82.5\text{ mW}$$

$$P_{IOmax} = (10\text{ mA} \times 2\text{ V} \times 8) + (20\text{ mA} \times 2\text{ V} \times 2) + (20\text{ mA} \times 1.5\text{ V} \times 4) = 360\text{ mW}$$

这给出： $P_{INTmax} = 82.5\text{ mW}$ ， $P_{IOmax} = 360\text{ mW}$ ：

$$P_{Dmax} = 82.5\text{ mW} + 360\text{ mW}$$

$$\text{因此：} P_{Dmax} = 443\text{ mW}$$

LQFP32的 T_{Jmax} 可以如下计算，使用热阻 Θ_{JA} ：

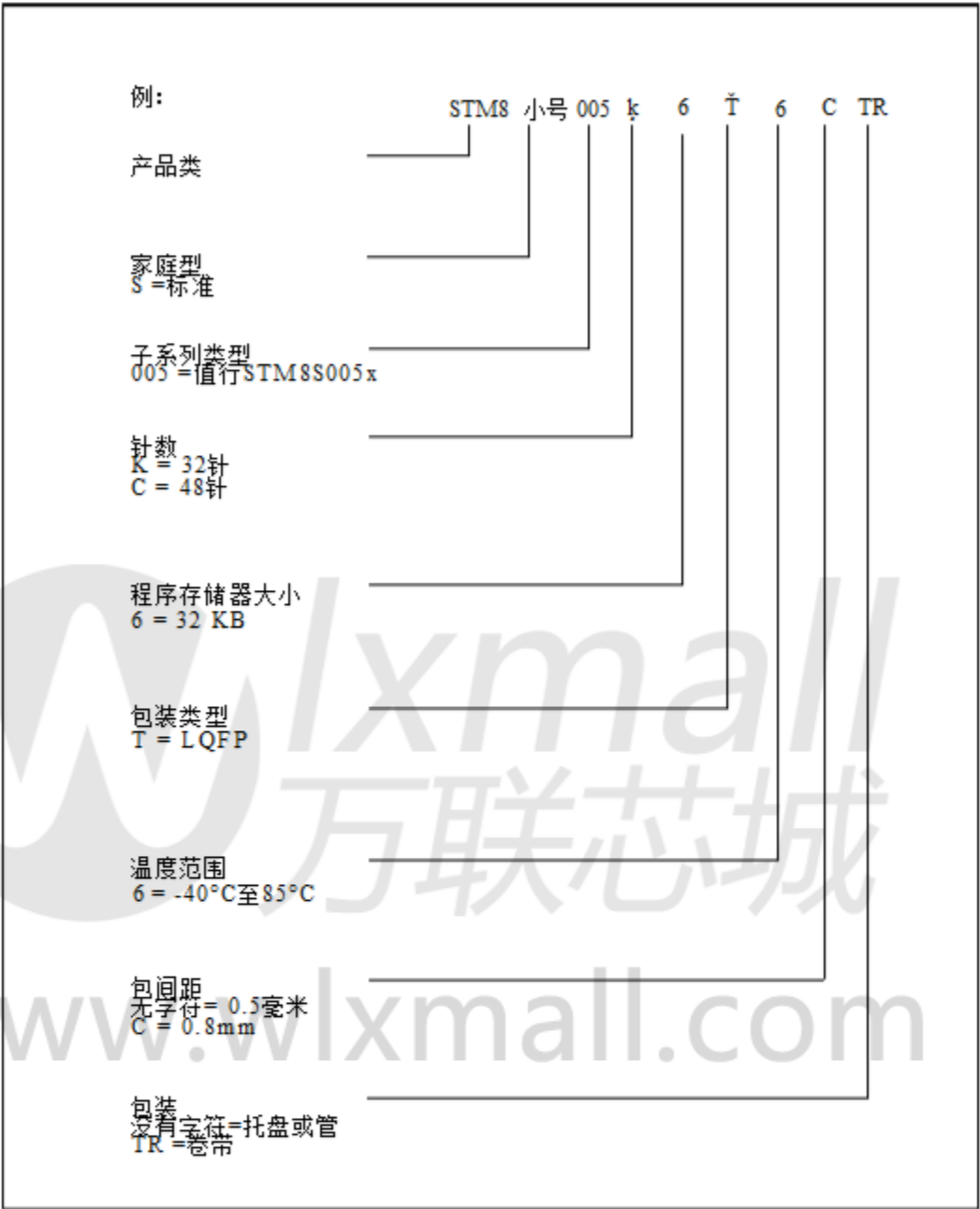
$$T_{Jmax} = 75^{\circ}\text{C} + (59^{\circ}\text{C/W} \times 464\text{ mW}) = 75^{\circ}\text{C} + 27^{\circ}\text{C} = 102^{\circ}\text{C}$$

这在后繼6版本部分（ $-40 < T_J < 106^{\circ}\text{C}$ ）的范围内. 在这种情况下，零件必须至少订购温度范围后繼6.



12 订购信息

图46：STM8S005xx值行订货信息方案



- 1.有关可用选项的列表（例如内存大小，包装）和可订购的部件号或有关本设备任何方面的更多信息，请访问www.st.com或联系最靠近您的ST销售处。

13 STM8开发工具

STM8微控制器的开发工具包括全功能的STICE仿真系统由完整的软件工具包支持，包括C编译器，汇编器和集成开发环境与高级语言调试器。另外，STM8将由一系列工具支持，包括入门工具包，评估板和一个低成本的在线调试器/编程器。

13.1 仿真和在线调试工具

STICE仿真系统提供全面的仿真和在线调试功能在一个专为多功能性和成本效益而设计的平台上。另外，STM8低成本的在线调试器/编程器支持应用开发。

STICE是意法半导体的第四代全功能仿真器。它提供新的高级调试功能，包括分析和覆盖，以帮助检测和消除应用程序执行中的瓶颈和精细调整应用程序时的死代码。

此外，STICE还提供STM8微控制器的在线调试和编程STM8单线接口模块（SWIM），允许非侵入式调试应用程序，而它在目标微控制器上运行。

为了提高成本效益，STICE基于模块化设计，允许您订购正是您需要满足您的开发要求并适应您的仿真系统支持现有和未来的ST微控制器。

STICE主要功能

- 发生和时间分析和代码覆盖（新功能）
- 具有高达4级条件的高级断点
- 数据断点
- 程序和数据跟踪记录高达128 KB的记录
- 在仿真期间内存中读/写
- 通过SWIM协议进行在线调试/编程
- 8位探针分析仪
- 1个输入和2个输出触发
- 电源跟随器管理1.62至5.5 V之间的施加电压
- 模块化，允许您指定满足开发需要的组件

- 要求并适应未来的要求
- 由包含集成开发环境（IDE）的免费软件工具支持，STM8的编程软件接口和汇编器。

13.2 软件工具

STM8开发工具由完整的免费软件包支持。意法半导体包括ST Visual Develop（STVD）IDE和ST Visual程序员（STVP）软件界面。STVD提供了Cosmic的无缝集成和用于STM8的Raisonance C编译器，它们以免费版本输出到16 KB的代码。

13.2.1 STM8工具集

STM8工具集与STVD集成开发环境和STVP编程软件可从www.st.com/mcu免费下载.此包包括:

ST视觉开发 - ST的全功能集成开发环境, 特色

- C和ASM工具集的无缝集成

- 全功能调试器
- 项目管理
- 语法高亮编辑器
- 集成编程接口
- 支持STICE的高级仿真功能, 如代码分析和覆盖

ST可视程序员 (STVP) - 易于使用, 无限制的图形界面, 允许读取, 写入和验证您的STM8微控制器的闪存程序存储器, 数据EEPROM和选项字节. STVP还提供用于节省编程配置的项目模式自动编程序列.

13.2.2 C和装配工具链

C和组装工具链的控制无缝集成到STVD集成开发环境中, 使您可以配置和控制您的建设应用程序直接从易于使用的图形界面.

可用的工具链包括:

- **用于STM8的Cosmic C编译器** - 可以输出高达16 KB的免费版本的代码. 有关更多信息, 请访问www.cosmic-software.com.
- **用于STM8的Raisonance C编译器** - 可在免费版本中输出16 KB的代码. 有关更多信息, 请访问www.raisonance.com.
- **STM8汇编器链接器** - 包含在STVD工具集中的免费汇编工具链

允许您组合和链接您的应用程序源代码.

13.3 编程工具

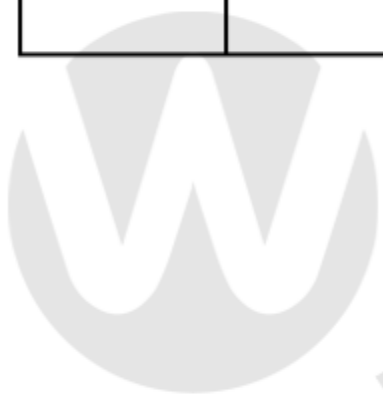
在开发周期中, STICE提供STM8 Flash的在线编程微控制器通过SWIM协议在应用板上.附加工具包括一个低成本的在线编程器以及ST插座板, 专门提供带有插槽的编程平台, 用于编程您的STM8.

对于生产环境, 程序员将包括一整套帮派和已经提供的第三方工具开发人员的自动编程解决方案STM8系列的程序员.

14 修订记录

表53：文件修订历史

日期	调整	变化
10月14日，2011	1	初始发行。
09-JAN-2012	2	表35中 更新了t_{RET} ：闪存程序存储器/数据 EEPROM存储器 。 表40中 更新了R_{PU} ：NRST引脚特性和表 36：I/O静态特性 。 有关操作条件下V_{CAP}的更新说明 。
6月13日2012	3	工厂校准的ACC HSI的温度条件更新 在表32中：HSI振荡器特性 。 将SCK输入更改为SCK输出，如图40所示：SPI时序图 - 主模式（1） 。

 **Wlxmall**
万联芯城
www.wlxmall.com

请仔细阅读

本文档中的信息仅供ST产品使用.意法半导体NV及其子公司
 (“ST”)保留对本文档和产品进行更改,更正,修改或改进的权利
 和本服务所描述的服务,恕不另行通知.

所有ST产品均按照ST的销售条款和条件出售.

购买者对本文所述的ST产品和服务的选择,选择和使用负全部责任,
 ST不对所选择的ST产品和服务的选择,选择或使用承担任何责任
 于此.

根据本文件,不得以禁止反言或其他方式明示或默示任何知识产权.
 如果本文件的任何部分是指任何第三方产品或服务,则不得视为ST的许可证授予
 使用此类第三方产品或服务,或其中包含的任何知识产权或被视为保修
 涵盖以任何方式使用此类第三方产品或服务或任何知识产权
 在其中.

除非另有规定,ST的条款和条件销售ST不承担任何明示
 或关于使用和/或出售ST产品的默示担保,包括无
 限制适销性,适用于特定用途的默示(和
 他们根据任何司法管辖区的法律),或侵犯任何专利,
 版权或其他知识产权.

除非由两个授权的ST代表ST ST产品书面批准
 不推荐,授权或保证在军事,空运,空间,生活中使用
 节省或生命持续应用,或在产品或系统中发生故障或
 故障可能导致人身伤害,死亡或严重财产或环境
 损伤.不能用作“汽车级”的ST产品仅可用于
 汽车应用程序由用户自己承担风险.

转售ST产品,其规定与本文件所述的陈述和/或技术特性不同
 对于本文所述的ST产品或服务,ST将立即免除ST的保修,不得创建或
 以任何方式延伸,ST的任何责任.

ST和ST标志是ST在各地的商标或注册商标.

本文件中的信息取代了以前提供的所有信息.

ST标志是意法半导体的注册商标.所有其他名称均为其各自所有者的财产.

© 2011 STMicroelectronics - 保留所有权利

意法半导体集团公司

澳大利亚 - 比利时 - 巴西 - 加拿大 - 中国 - 捷克共和国 - 芬兰 - 法国 - 德国 - 香港 - 印度 - 以色列
 - 意大利 - 日本 - 马来西亚 - 马耳他 - 摩洛哥 - 菲律宾 - 新加坡 - 西班牙 - 瑞典 - 瑞士 - 英国 -
 美国

www.st.com