

特征

无滤波器，数字输入D类放大器
串行数字音频接口支持通用格式
I2S，左对齐，右对齐，TDM-16和PCM
2通道×2瓦为4Ω和2通道×1.4瓦为8Ω
当使用5 V电源时，THD + N为1%
I2C控制接口或独立操作
满量程时效率为91%，进入8Ω负载
97 dB信噪比（SNR），A加权
在217 Hz时80 dB电源抑制比（PSRR）
数字音量控制：-13.25 dB至+24 dB，步进0.375 dB
支持从8 kHz到96 kHz的各种采样率
自动采样率检测
可以使用64×fS BCLK作为MCLK源
2.5 V至5.5 V扬声器电源电压（PVDD）
数字电源电压1.62 V至3.6 V（DVDD）
弹出式单击抑制
可编程的短路和热保护
自动复原
当没有检测到输入信号时智能关机
上电复位
低功耗模式用于性能/功耗的权衡
用户可选的超低EMI发射模式
可编程动态范围压缩（DRC）
噪声门，膨胀机，压缩机和限制器
有两种包装
16-bump，2.2 mm×2.2 mm，间距为0.5 mm的WLCSP
20引脚，4.0 mm×4.0 mm LFCSP

应用

手机
便携式媒体播放器
笔记本电脑
无线扬声器
便携式游戏
小液晶电视
导航系统

一般描述

SSM2518是一款数字输入，D类功率放大器，数字-模拟转换器（DAC）和Σ-Δ（Σ-Δ）D类调制器。这种独特的架构使能来自数字的实际功耗极低。
具有出色音频性能的音频源 - SSM2518
非常适合功率敏感的应用，如手机和便携式媒体播放器，其中的系统噪音可能会损坏小型模拟信号，如发送到模拟输入音频的信号放大器。

使用SSM2518，音频数据可以传送到放大器通过标准的数字音频串行接口，从而显著减少GSM干扰等噪声源的影响。发送音频上的其他数字信号。闭环数字输入设计保留了全数字放大器的优点，而且能够实现非常好的PSRR和音频性能。他们三个级，Σ-Δ型D类调制器的设计最少EMI干扰里，最低静态功耗，并且在牺牲的情况下提供最高的音频效率。音频质量。

输入通过串行音频接口提供，可编程设置为接受所有常见的音频格式，包括I2S和TDM。控制的IC通过I2C控制接口提供。SSM2518可以接受各种输入MCLK频率并可以使用BCLK作为某些配置中的时钟源。

其他功能还包括软数字音量控制，重点和可编程数字动态范围压缩机。

SSM2518的架构提供了一个解决方案。更低的功率和更高的性能比现有的DAC加D类解决方案。它的数字接口也提供了一个更好的系统。针对其唯一音频源为数字的其他产品的解决方案，如无线音箱，笔记本电脑，便携式数字电视，和导航系统。

Rev. A

ADI公司提供的信息被认为是准确和可靠的，但是没有使用模拟器件的责任，专利或其他方面的损害。ADI公司的任何专利或专利权均以暗示或其他方式授予许可。Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
电话: 781.329.4700
传真: 781.461.3113
©2011 Analog Devices, Inc. 保留所有权利。
www.analog.com

目录

特征	1	数字音频格式	20
应用	1	立体声模式	20
一般说明	1	TDM, 50% 占空比模式	20
修订记录	3	TDM, 脉冲模式	20
功能框图	4	PCM, 多声道模式	21
规格	5	PCM单声道模式	21
性能规格	5	I2C配置接口	22
电源要求	6	概述	22
数字输入/输出	6	注册摘要 (REG_MAP)	25
数字插值滤波器	6	注册 (REG_MAP) 详细信息	26
数字时钟	7	软件复位和主软件掉电控制 注册	26
绝对最大额定值	8	边沿速度和时钟控制寄存器	27
热阻	8	串行音频接口和采样率控制寄存器	28
ESD警告	8	串行音频接口控制寄存器	29
引脚配置和功能描述	9	通道映射控制寄存器	30
典型性能特点	11	左声道音量控制寄存器	31
操作理论	14	右声道音量控制寄存器	32
电源	14	音量和静音控制寄存器	33
掉电模式	14	故障控制1注册	34
上电复位/电压监控	14	电源和故障控制寄存器	35
主人和位时钟	14	DRC控制1注册	36
典型应用电路	16	DRC控制2注册	37
数字音频接口	17	DRC控制3注册	38
频道映射	17	DRC控制4注册	40
采样率检测	17	DRC控制5注册	41
独立模式	17	DRC Control 6注册	42
低功耗模式	17	DRC Control 7注册	44
动态范围控制	17	DRC Control 8注册	45
静音选项	18	DRC Control 9注册	46
音量控制	18	包装和订购信息	47
去加重滤波器	18	外形尺寸	47
模拟增益	18	订购指南	48
故障检测和恢复	19		

修订记录

12/11-REV. 0至Rev. A

新增LFCSP	普遍
功能部分的更改	1
表1电源电流参数的变化	5
表3, 输入电压参数的变化	6
表7的变更	8
增加了图5和表9, 按顺序重新编号	10
掉电模式的变化部分	14
主和比特时钟部分的变化	14
采样率检测部分的变化	17

10/11 - 版本0: 初始版本



功能框图

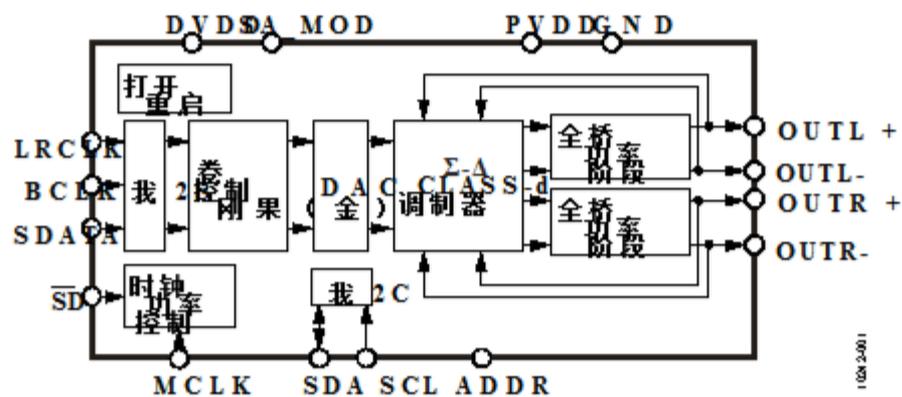


图1.



规格

在PVDD = 5.0V, DVDD = 1.8V, fS = 48kHz, MCLK = 128×fS, TA = 25°C, RL = 8Ω+15μH, LP_MODE = 0, 音量
除非另有说明, 控制= 0 dB.

性能规格

表格1.

参数	符号	测试条件/评论	敏	典型	马克斯	单元
器件特性						
输出功率	PO	f = 1kHz, BW = 20kHz RL = 4Ω, THD = 1%, PVDD = 5.0V RL = 4Ω, THD = 10%, PVDD = 5.0V RL = 8Ω, THD = 1%, PVDD = 5.0V RL = 8Ω, THD = 10%, PVDD = 5.0V RL = 4Ω, THD = 1%, PVDD = 3.6V RL = 4Ω, THD = 10%, PVDD = 3.6V RL = 8Ω, THD = 1%, PVDD = 3.6V RL = 8Ω, THD = 10%, PVDD = 3.6V RL = 4Ω, THD = 1%, PVDD = 2.5V RL = 4Ω, THD = 10%, PVDD = 2.5V RL = 8Ω, THD = 1%, PVDD = 2.5V RL = 8Ω, THD = 10%, PVDD = 2.5V		2 2.5 1.42 1.8 1.3 1.7 0.75 0.94 0.4 0.45 0.275 0.35		w^ w^ w^ w^ w^ w^ w^ w^ w^ w^ w^ w^
效率	η	PO = 1.4 W, 8Ω, PVDD = 5.0 V, 正常工作 PO = 1.4 W, 8Ω, PVDD = 5.0 V, 超低EMI操作		91 86		% %
总谐波失真 加上噪音	THD + N	PO = 0.5 W, 每通道8Ω, f = 1 kHz, PVDD = 5 V. PO = 0.25 W, 每通道8Ω, f = 1 kHz, PVDD = 3.6 V.		0.04 0.03		% %
频道分离	X 说话	PO = 1W, f = 1kHz, PVDD = 5V		108		Db
平均开关频率	f SW			280		千赫
差分输出偏移	V OOS			2.0		毫伏
电源抑制比	PSRR DC	PVDD = 2.5V至5.0V	70	80		Db
	PSRR GSM	V RIPPLE = 217 Hz时100 mV rms, 抖动输入		80		Db
	PSRR GSM	V 纹波 = 217毫赫兹, 100毫伏均方根, 无输入		100		Db
电源电流 PVDD	我 PVDD	抖动输入, 无负载, PVDD = 5.0 V		4.7		嘛
		抖动输入, 无负载, PVDD = 3.6 V		4.4		嘛
		抖动输入, 无负载, PVDD = 2.5 V		3.8		嘛
		软件掉电, SD = 1.8 V, SPWDN = 1, PVDD = 3.6 V.		4		μA
		硬件掉电, SD = 0 V, PVDD = 3.6 V		100		nA的
DVDD	我 DVDD	抖动输入, 空载, DVDD = 3.3 V		3.0		嘛
		抖动输入, 空载, DVDD = 1.8V		1.5		嘛
		抖动输入, 空载, DVDD = 1.8 V, fS = 8 kHz		0.25		嘛
		软件掉电, SD = 1.8 V, SPWDN = 1, DVDD = 1.8 V		2.5		μA
		硬件掉电, SD = 0 V, DVDD = 1.8 V		100		nA的
输出噪声电压	e	PVDD = 5 V, f = 20 Hz至20 kHz, 抖动输入, A加权 PVDD = 3.6V, f = 20Hz至20kHz, 抖动输入, A加权		50 40		μV μV
信噪比	SNR	A权重, 以0 dBFS表示, PVDD = 3.6 V		97		Db
静音衰减		软静音		100		Db

电源要求

表2

参数	敏	典型	马克斯	单元
PVDD	2.5	3.6	5.5	V
DVDD	1.62	1.8	3.6	V

数字输入/输出

表3.

参数	敏	典型	马克斯	单元	测试条件/评论
输入电压					
高 (V _{IH})	0.7×DVDD	3.6		V	ADDR, MCLK, BCLK, LRCLK, SDATA, SAMOD
	1.35	5.5		V	SD, SDA, SCL
低 (V _{IL})	-0.3	+0.3×DVDD		V	ADDR, MCLK, BCLK, LRCLK, SDATA, SAMOD
	-0.3	+0.35		V	SD, SDA, SCL
输入泄漏电流					
高 (I _{IH})		1		μA	不包括MCLK
低 (I _{IL})		1		μA	不包括MCLK和双向引脚
MCLK输入泄漏电流					
高 (I _{IH})		3		μA	
低 (I _{IL})		3		μA	
输入电容			五	pF的	

数字插值滤波器

表4

参数	因子	敏	TYP1	马克斯	单元
PASS BAND					
-3分贝	0.4535×f _S		22		千赫
波纹				±0.01	Db
过渡带	0.5×f _S		24		千赫
停止带	0.5465×f _S		26		千赫
衰减		70			Db
集团延迟	25 / f _S		521		微秒

1.48 kHz采样率的典型值.

数字时间

所有时序规格都是针对串行输入端口的默认设置（I2S模式）给出的。

表5

参数	限制		单元	描述
	敏	马克斯		
主时钟				
MP	74	136	NS	MCLK周期，256×fS模式（MCS = b0010）
MP	148	271	NS	MCLK周期，128×fS模式（MCS = b0001）
串行端口				
t BIL	40		NS	BCLK低脉冲宽度
t BIH	40		NS	BCLK高脉冲宽度
LIS	10		NS	从LRCLK或SDATA边沿到BCLK上升沿的建立时间
T LIH	10		NS	保持从BCLK上升沿到LRCLK或SDATA边沿的时间
SIS	10		NS	SDATA建立时间到BCLK上升
SIH	10		NS	SDATA从BCLK上涨持有时间
I2C端口				
f SCL		400	千赫	SCL频率
t SCLH	0.6		微秒	SCL高
t SCLL	1.3		微秒	SCL低
t SCS	0.6		微秒	设置时间;与重复启动条件有关
SCH	0.6		微秒	保持时间;在此期间之后，生成第一个时钟
t DS	100		NS	数据建立时间
t SCR		300	NS	SCL上涨时间
t SCF		300	NS	SCL下降时间
t SDR		300	NS	SDA上升时间
t SDF		300	NS	SDA下降时间
t BFT	0.6		微秒	免费巴士时间（从停止到开始的时间）

数字时序图

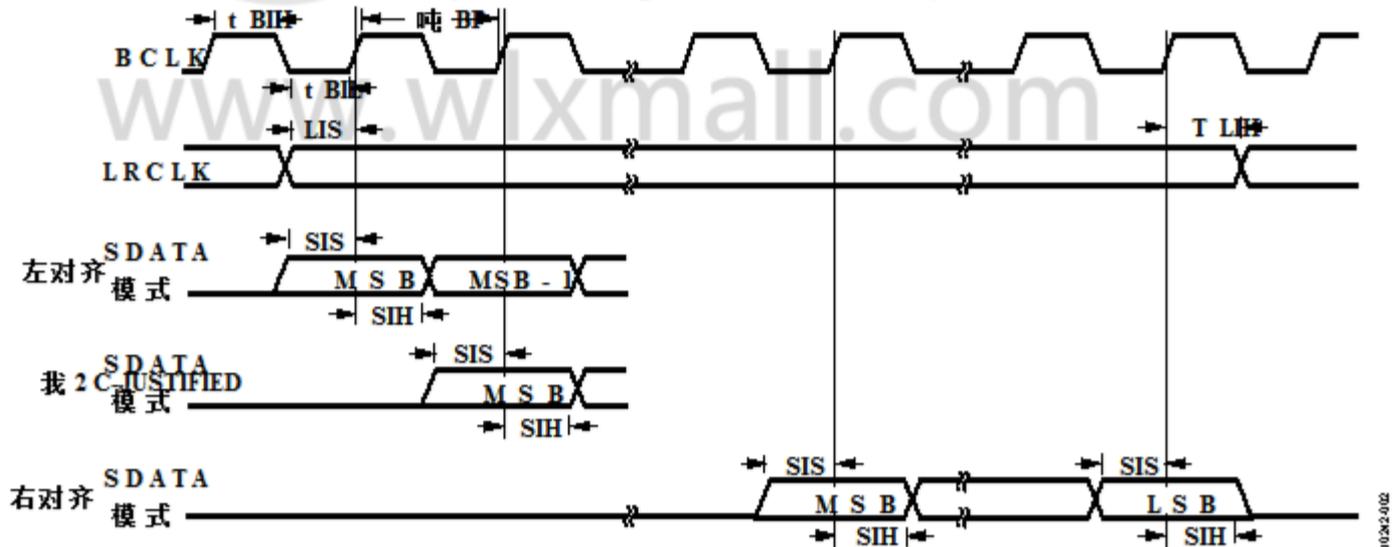


图2. 串行输入端口时序

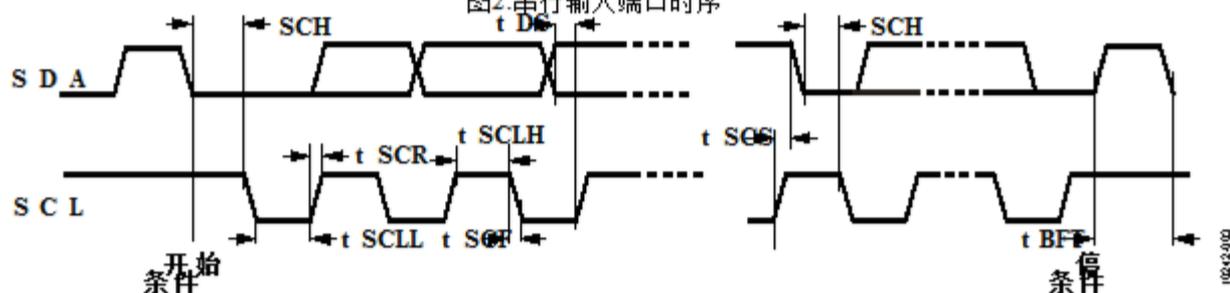


图3. I2C端口时序

绝对最大额定值

除非另有说明，绝对最大额定值适用于25°C。

表6

参数	评分
PVDD电源电压	-0.3 V至+6 V
DVDD电源电压	-0.3V至+ 3.6V
输入电压 (ADDR, MCLK, BCLK, LRCLK, SDATA, SAMOD引脚)	-0.3V至+ 3.6V
输入电压 (SD, SDA和SCL引脚)	-0.3 V至+6 V
ESD易感性	4千伏
存储温度范围	-65°C至+ 150°C
工作温度范围	-40°C至+ 85°C
结温范围	-65°C至+ 165°C
引线温度 (焊接, 60秒)	300°C

强调以上列出的绝对最大额定值可能会导致设备永久性损坏.这是一个压力只有评级;在这些或任何设备的功能操作其他情况超出业务指标不是暗示本规范的一部分.接触绝对延长期限的最大额定条件可能会影响设备可靠性.

热阻

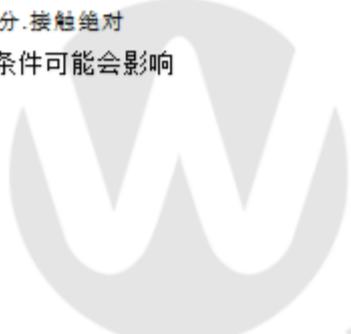
θ_{JA} 是针对最差条件 (即器件) 而规定的焊接在表面贴装封装的电路板上.

表7.热阻

包装类型	θ_{JA}	单元
16球, 2毫米×2毫米WLCSP	56	°C/W
20引脚, 4.0 mm×4.0 mm LFCSP	54	°C/W

ESD警告

ESD (electrostatic discharge) sensitive device. Charged devices and circuit boards can discharge without detection. Although this product features patented or proprietary protection circuitry, damage may occur on devices subjected to high energy ESD. Therefore, proper ESD precautions should be taken to avoid performance degradation or loss of functionality.


Lxmall
 万联芯城
www.wxmall.com

引脚配置和功能说明

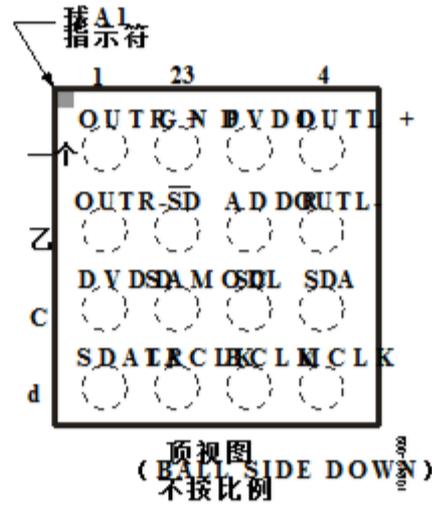
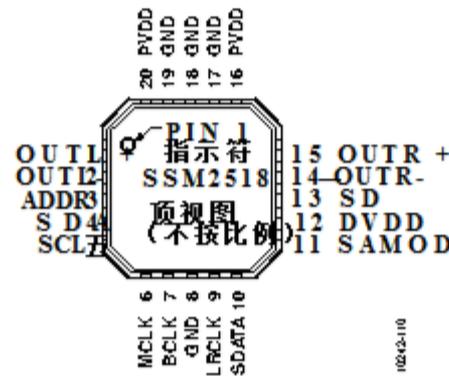


图4. WLCSP引脚配置

表8. 引脚功能描述, WLCSP

销号	助记符	功能1	描述
A1	OUTR+	O	右声道输出正极.
B1	OUTR-	O	右声道输出为负.
A4	OUTL+	O	左声道输出正向.
B4	OUTL-	O	左声道输出为负.
A3	PVDD	P	2.5 V至5.5 V放大器功率.
A2	GND	P	放大器地面.
C1	DVDD	P	1.62 V至3.6 V数字和模拟电源.
B2	SD	—世	掉电控制, 低电平有效.
C3	SCL	—世	我 2 C时钟.
C4	SDA	I/O	I 2 C数据.
D4	MCLK	—世	串行音频接口主时钟.
D2	LRCLK	—世	我 2 S字时钟.
D3	BCLK	—世	我 2 S位时钟.
D1	SDATA	—世	I 2 S串行数据.
C2	SAMOD	—世	独立 / I 2 C模式选择. 高=独立模式, 低=I 2 C模式.
B3	ADDR	—世	I 2 C地址选择.

1 I输入, O输出, I/O输入/输出, P是电源.



笔记
1. 将暴露的焊盘连接到GND.

图5. LFCSP引脚配置

表9. 引脚功能描述, LFCSP

引脚号	助记符	功能1	描述
1	OUTL+	Ø	左声道输出正向.
2	OUTL-	Ø	左声道输出为负.
3	ADDR	—世	I ² C地址选择.
4	SD A	I/O	I ² C数据.
5	SCL	—世	我 ² C时钟.
6	MCLK	—世	串行音频接口主时钟.
7	BCLK	—世	我 ² S位时钟.
8	GND	P	放大器地面.
9	LRCLK	—世	我 ² S字时钟.
10	SDATA	—世	I ² S串行数据.
11	SAMOD	—世	独立/I ² C模式选择. 高=独立模式, 低=I ² C模式.
12	DVDD	P	1.62 V至3.6 V数字和模拟电源.
13	SD	—世	掉电控制, 低电平有效.
14	OUTR-	Ø	右声道输出为负.
15	OUTR+	Ø	右声道输出正极.
16	PVDD	P	2.5 V至5.5 V放大器功率.
17	GND	P	放大器地面.
18	GND	P	放大器地面.
19	GND	P	放大器地面.
20	PVDD	P	2.5 V至5.5 V放大器功率.

1 I输入, O输出, I/O输入/输出, P是电源.

典型的性能特征

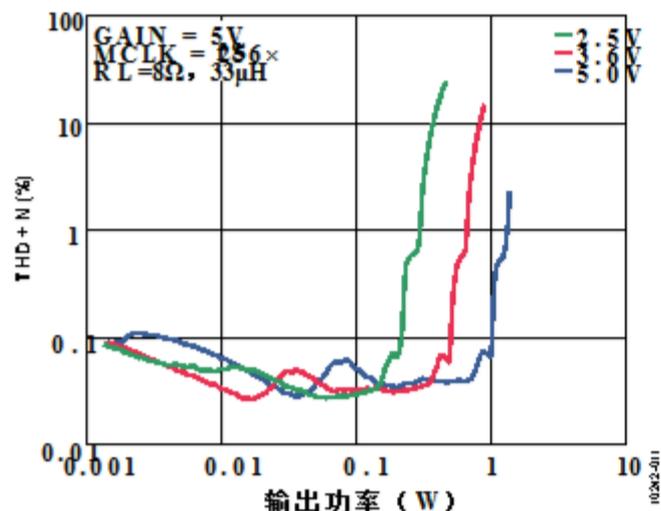


图6. THD + N与8Ω, 5.0 V增益设置的输出功率的关系

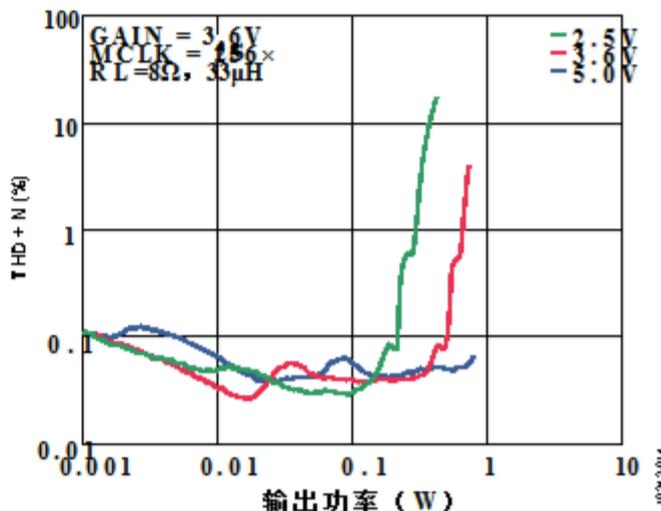


图9. THD + N与8Ω, 3.6 V增益设置的输出功率

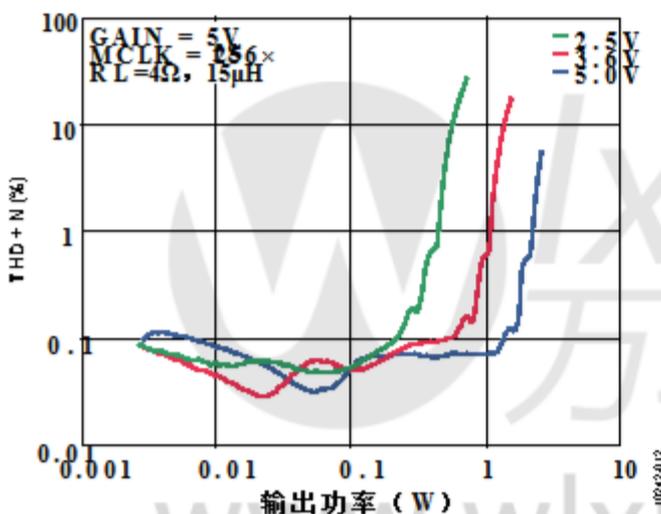


图7. THD + N与4Ω, 5.0 V增益设置的输出功率的关系

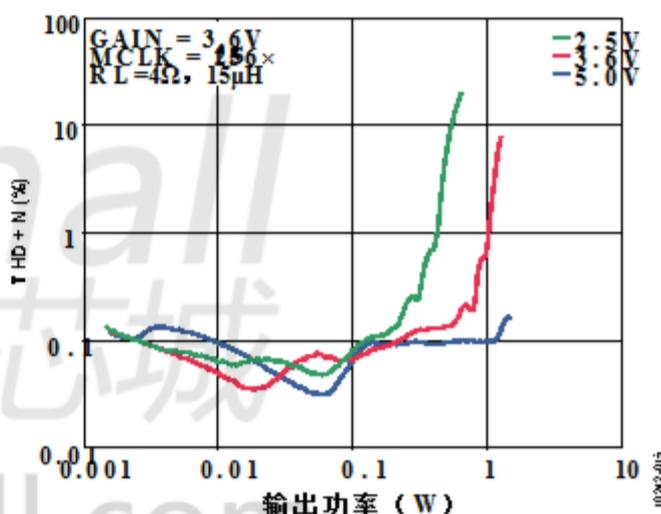


图10. THD + N与4Ω, 3.6 V增益设置的输出功率的关系

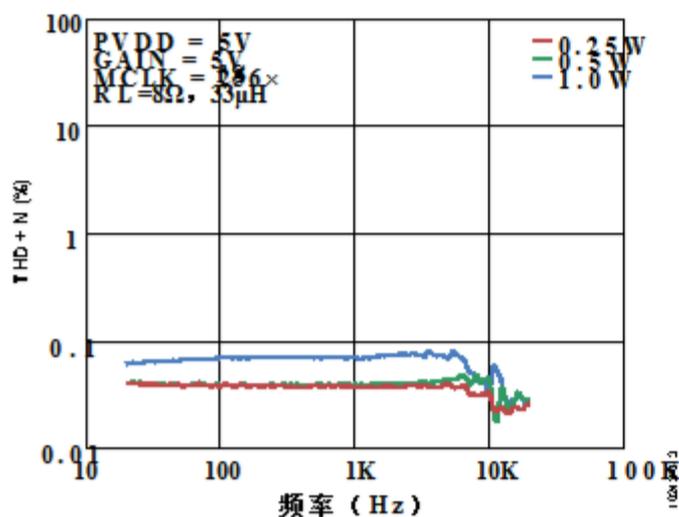


图8. THD + N与频率的关系, PVDD = 5 V, R L = 8Ω

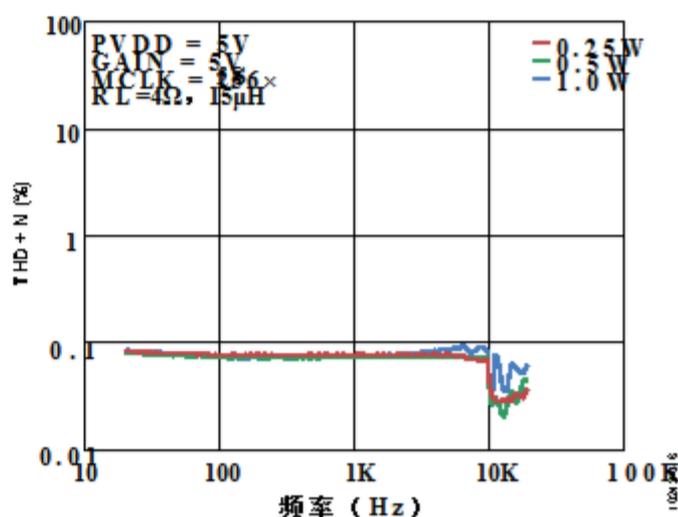


图11. THD + N与频率的关系, PVDD = 5 V, R L = 4Ω

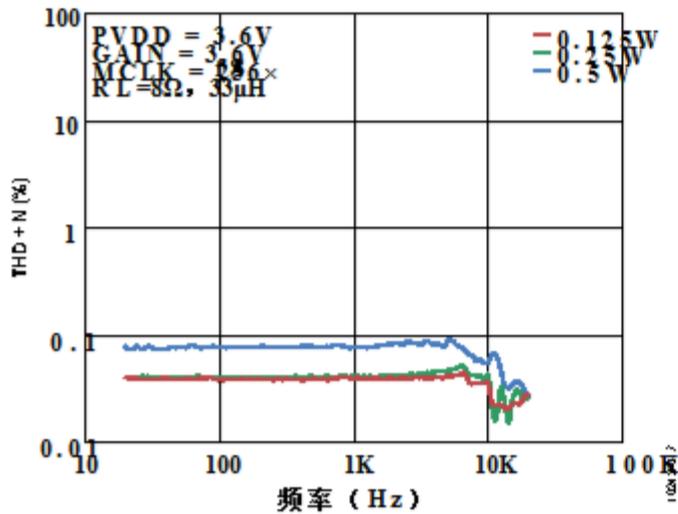


图12. THD + N与频率的关系, PVDD = 3.6 V, RL = 8Ω

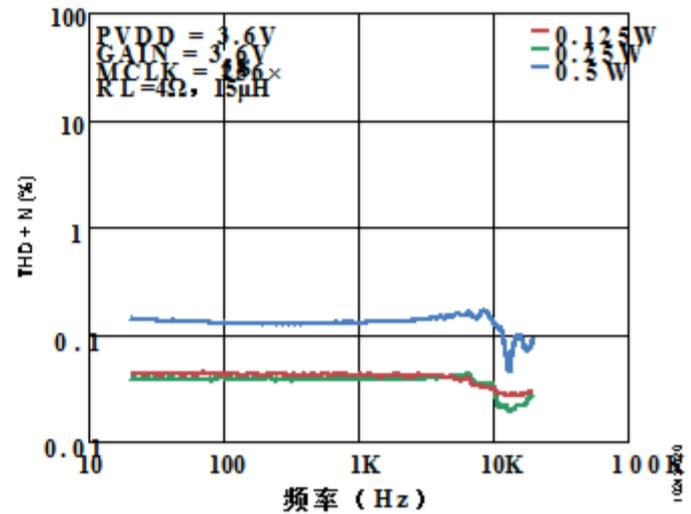


图15. THD + N与频率的关系, PVDD = 3.6 V, RL = 4Ω

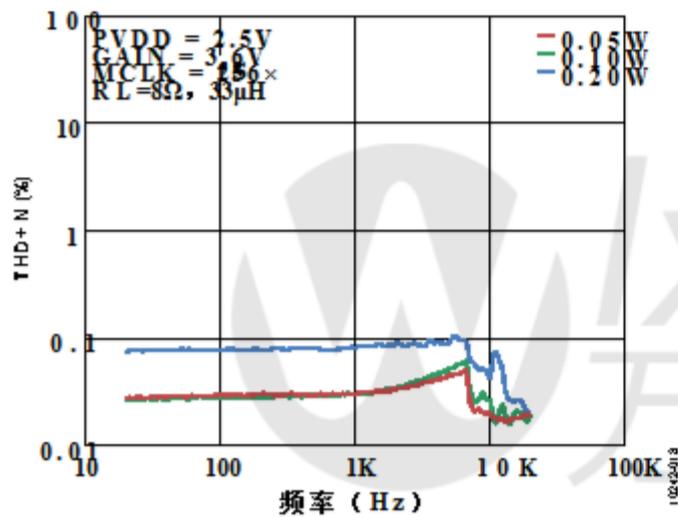


图13. THD + N与频率的关系, PVDD = 2.5 V, RL = 8Ω

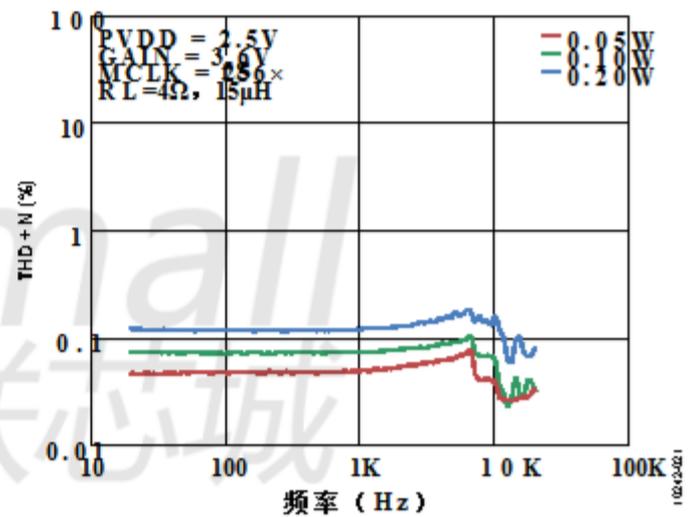


图16. THD + N与频率的关系, PVDD = 2.5 V, RL = 4Ω

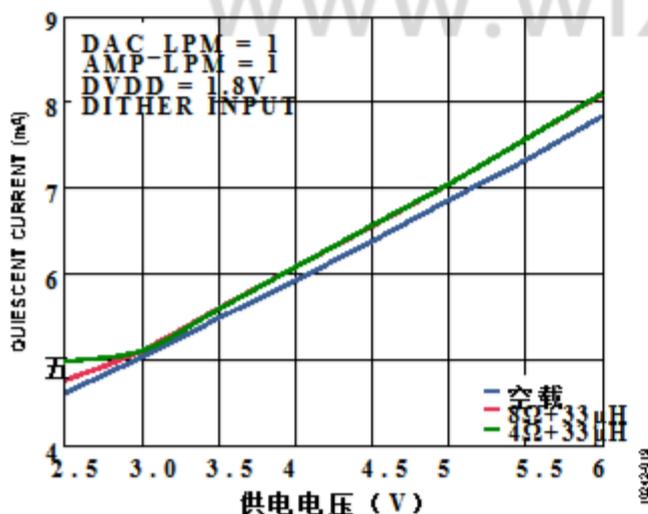


图14. 静态电流 (功率级) 与电源电压

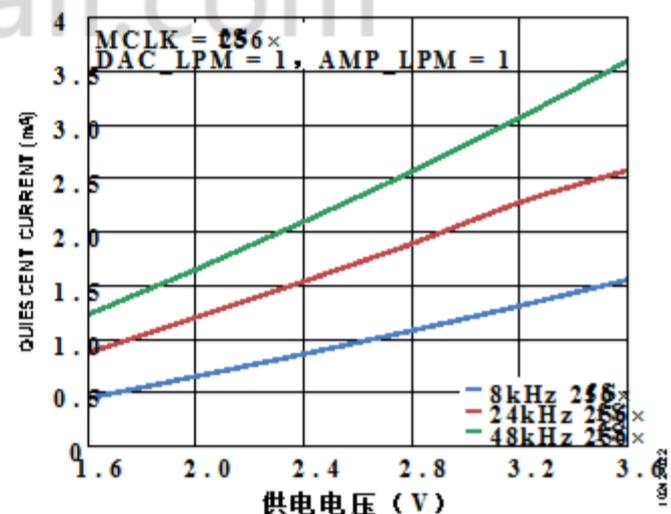


图17. 静态电流 (数字内核) 与电源电压的关系

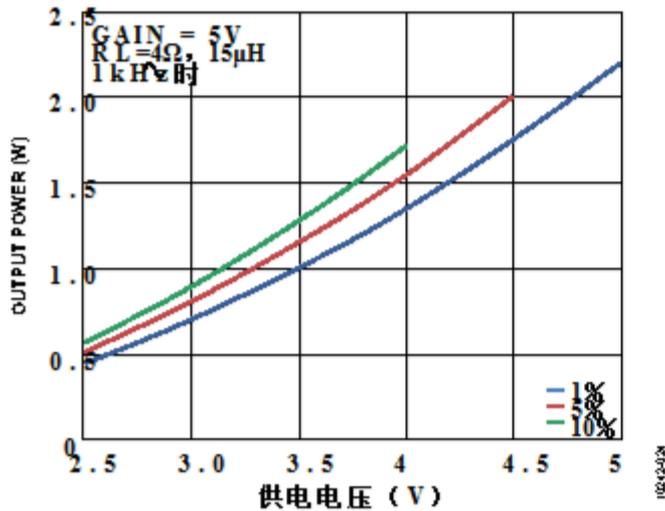


图18.最大输出功率与电源电压的关系, $R_L = 4\Omega$

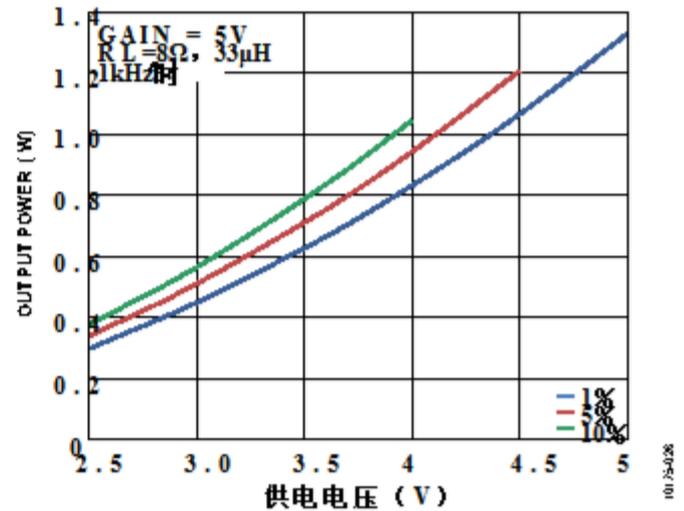


图21.最大输出功率与电源电压的关系, $R_L = 8\Omega$

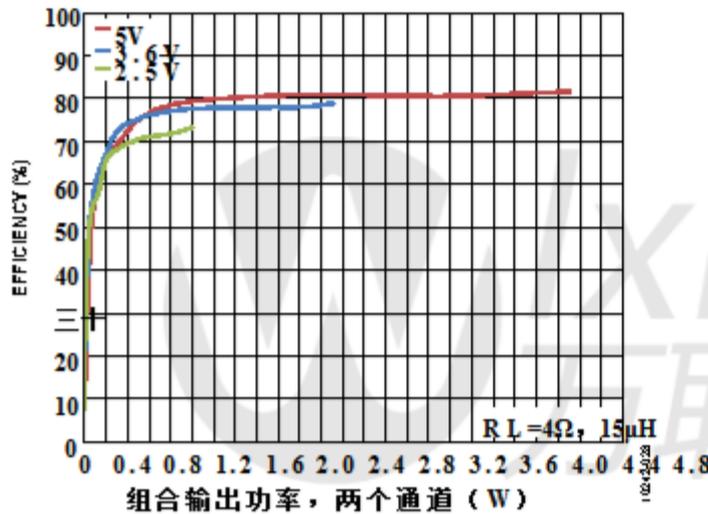


图19.效率与输出功率成 4Ω

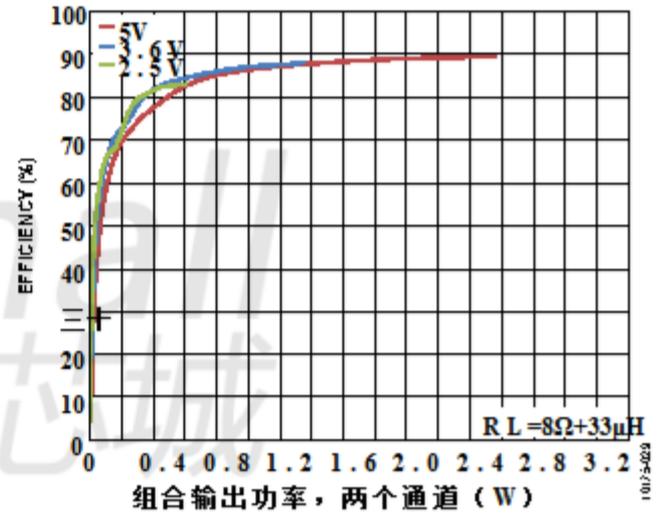


图22.效率与 8Ω 输出功率的关系

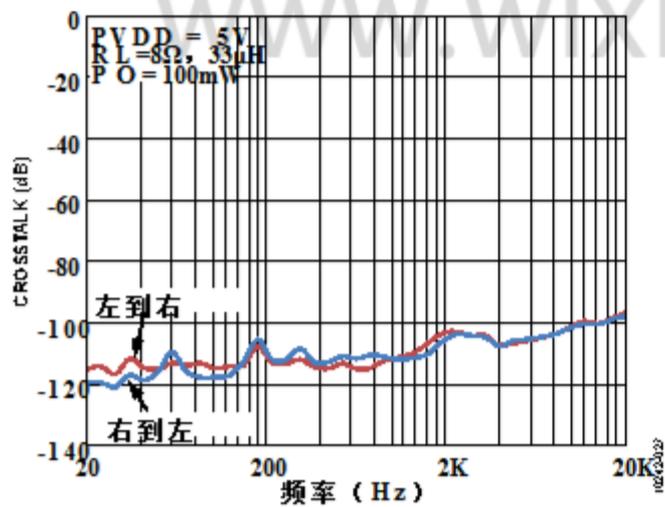


图20.串扰与频率

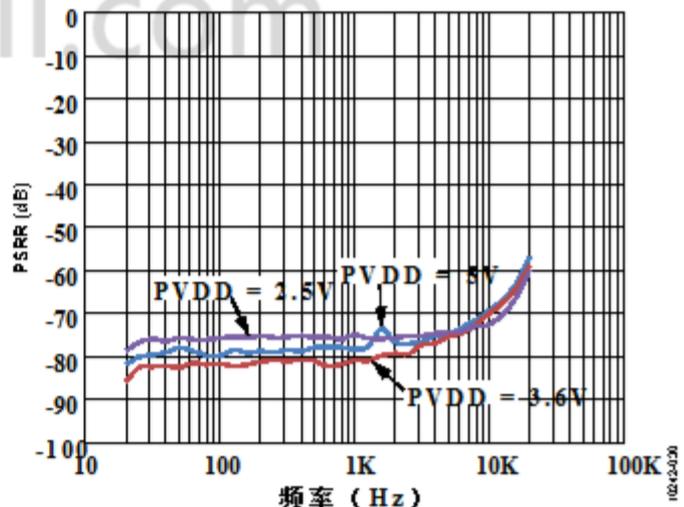


图23. PSRR与频率的关系

操作理论

SSM2518是完全集成的2通道数字输入，D类输出音频放大器。SSM2518接收数字音频输入并使用其产生PDM差分开关输出。内部权力阶段。该部分已经建立了过度保护的保护，温度以及过电流条件。SSM2518还内置了软启动和软关机功能抑制。该部分通过可编程寄存器控制我2C接口。

电源

SSM2518需要两个电源：PVDD和DVDD。这些供应的描述如下。

PVDD

PVDD引脚为全桥功率级供电的MOSFET及其相关的驱动，控制和保护电路。PVDD可以在2.5 V至5.5 V的电压下工作。目前获得音频输出。降低供应PVDD导致较低的输出功率，并且相应地较低功耗，但不会降低音频性能。

DVDD

DVDD引脚为数字逻辑电路提供电源。确定输入跳闸点。DVDD可以在1.62V下工作到3.6 V并且必须存在才能获得音频输出。降低DVDD的电源电压导致较低的功耗，但不影响音频性能。

省电模式

SSM2518提供一个硬件关断引脚SD，可以用于将IC设置为所有模块的最低功耗状态。禁用。这个硬件关机模式是启用的。SD引脚拉低。

当硬件关闭被移除时，IC开始软件掉电模式，其中所有模块除外的2C接口被禁用。要完全启动放大器，清除S_RST（寄存器0x00的第7位）。除了软件掉电时，软件主控静音在最初启用放大器的状态。因此，直到第0位都没有音频输出。寄存器0x07被清除。

左右声道可以独立关闭。通过设置L_PWDN和R_PWDN（位1和位2，分别在寄存器0x09中）。禁用通道关闭。通道专用数字处理，DAC，D类调制器，和功率级。

SSM2518还包含一个智能省电功能。是默认启用的。这个功能可以通过清除来禁用。APWDN_EN（寄存器0x09的位0）。当激活时，这个功能

监视输入的数字音频信号。如果这是零。1024个连续采样，不管采样率如何，IC处于智能掉电状态，其中所有模块除外的2S和I2C端口处于低功耗状态。一次一个在I2S接口上接收非零输入，SSM2518离开此状态并恢复正常操作。

上电复位/电压监视器

SSM2518包含一个内部上电复位和电压监督电路。该电路为所有人提供内部复位电路，只要PVDD或DVDD大大低于标称操作阈值。这个电路简化了供应在初次开机时排序。

该电路还监视SSM2518的电源。如果电源电压低于标称工作阈值，该电路停止输出并发出复位。这确保了由于低电压操作而没有损坏，并且没有爆音。几乎可以在任何电力移除条件下发生。

大师和位时钟

SSM2518需要一个内部主时钟来操作。这个时钟必须在2.048MHz和6.144MHz之间的频率上运行，取决于输入采样率，它必须完全同步。与传入的音频数据。这个时钟信号可以来自MCLK或BCLK引脚，取决于使用的配置。

如果使用MCLK引脚，则内部时钟由任一引脚产生分频，通过或加倍外部时钟信号。按要求。提供给MCLK引脚的时钟范围可以从2.048 MHz至38.864 MHz。在这种情况下，外部MCLK引脚信号可以以音频采样率（fS）的各种倍数运行。MCLK率和音频样本之间的关系。速率由主时钟选择（MCS）寄存器设置决定，寄存器0x00的位[4: 1]。表11提供了一个总结可用选项。

另外，一个位时钟必须以与来话相同的速率运行。音频数据在SDATA引脚上。这个时钟可以提供给BCLK引脚，或者可以通过划分MCLK在内部生成。在这种情况下，当BCLK_GEN（寄存器0x03的位7）置位时，BCLK引脚的逻辑电平用于选择音频接口。BCLK率。将BCLK引脚连接到DVDD，每个时钟周期为16个时钟周期。渠道。将其连接到每个通道32个周期的地面。

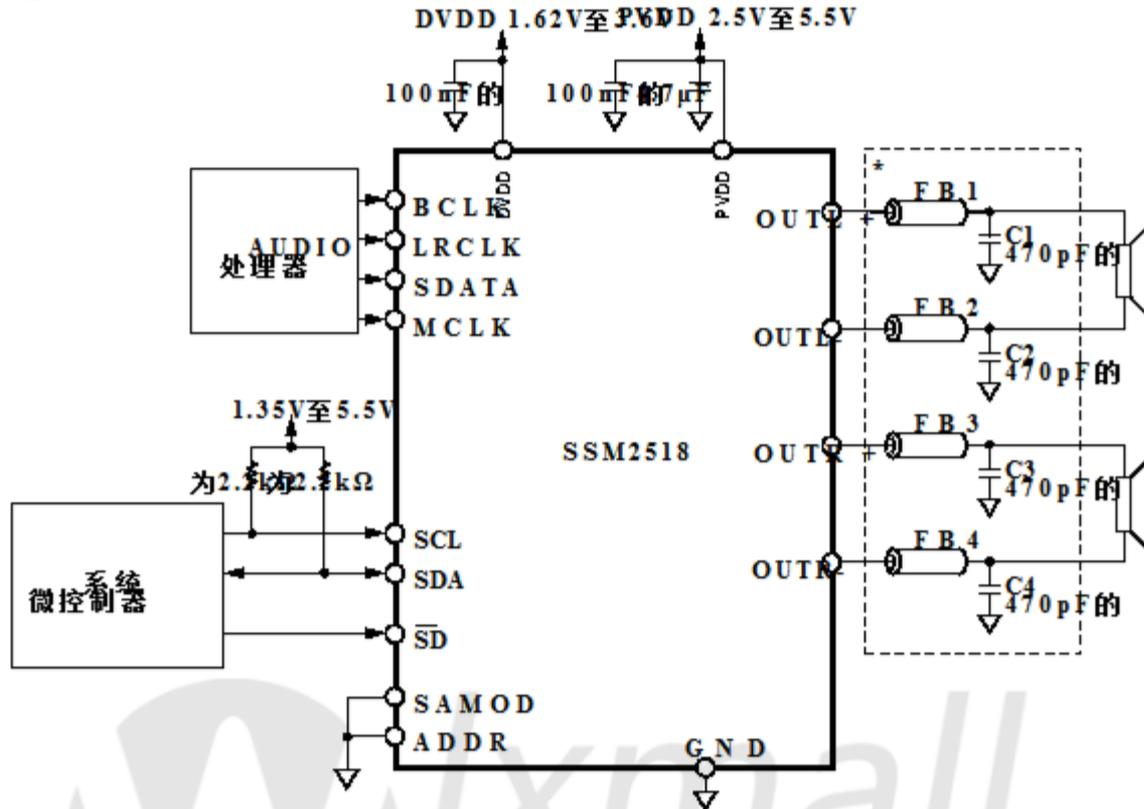
如果系统位时钟在可接受的内部范围内。主时钟频率（在2.048MHz和6.144MHz之间），那么它可以作为主时钟和位时钟。设置NO_BCLK（寄存器0x00的第5位）路由信号

MCLK引脚也用作内部位时钟.在这种情况下,将BCLK引脚接地.

一旦SSM2518进入掉电状态,就是可能打开时钟来节省系统电源.但是,音频放大器必须有有效的主时钟操作.最好使用低抖动时钟(小于1 ns的峰-峰)以确保指定的音频性能.



典型应用电路



*可选的应用与 > 20 厘米扬声器电缆。

图24.使用I2C配置的典型应用电路

10042-0-28

www.wlxmall.com

数字音频接口

SSM2518在串行音频接口上作为从机工作。它能够接收立体声I 2 S样式，左对齐或右对齐有理由的数据。单声道，立体声和多声道PCM / TDM接口格式可用。数据格式和界面风格通过调整SDATA_FMT和SAI字段来选择。在寄存器0x02。请注意，在正确操作时模式，必须选择正确的数据宽度。功能LRCLK引脚根据数据格式而变化。参见图26。通过图30为各种预期的音频格式配置。

通道映射

立体声音频格式和TDM格式，2,4,8或16通道可用。在这些模式下，放大器离开和正确的音频可以从任何一个独立的选择可用通道使用寄存器0x04中的两个字段。对于大多数数字接口格式，其中很多选项都不是当下。例如，在立体声模式下，只有通道0和通道1有效，仅在四插槽TDM模式下有效。通道0，通道1，通道2和通道3有效。

样本速率检测

SSM2518可以配置为自动检测采样率，或采样率可手动输入FS字段（寄存器0x02的位1和位0）的选择自动或手动采样率检测通过设置进行ASR位（寄存器0x01的位0）。采样率检测仅当MCS（寄存器0x00的位[4: 1]）正常工作时，设置正确。

独立模式

当SAMOD引脚拉高时，SSM2518可以工作在几个常见的立体声格式没有任何I 2 C控制。一些串口音频接口的细节可以通过搭配进行配置。未使用的I 2 C引脚接地或DVDD，如表10所示。另外，放大器增益可以通过ADDR引脚控制。

表10.独立模式引脚功能

引脚	独立功能	引脚选项
SCL	格式	低：I 2 S 高：左对齐
SDA	MCLK_SEL	低：MCLK = 256×fS 高：MCLK = 384×fS
SD	SD	低：关机/静音 高：正常操作
ADDR	获得	低：+12 dB数字增益 高：0 dB数字增益

在独立模式下，音量控制，动态范围控制，并且EMI控制功能被禁用。自动采样率检测和智能关机功能。所有其他设置被设置为它们的默认值。

低功耗模式

两种低功耗模式可供选择。如果DAC_LPM（位3）寄存器0x09）置位，数模转换器（DAC）以一半的速度运行，减少静态电流。这一半当MCS设置（位[4: 1]）时，高速模式也处于激活状态。寄存器0x00）被设置为其最低值（MCS = 0000），因为最慢的可接受的MCLK率只能支持一半的速度DAC操作。

如果AMP_LPM（寄存器0x09的第4位）置1，Σ-Δ调制器运行在一个特殊的模式，提供较低的静态电流时输出功率很小，代价是略有降低音频性能。

动态范围控制

动态范围控制（或DRC）可用于减少音频信号的动态范围。一个共同的DRC计划涉及将增益减少应用于大输出信号。中度至小型信号净收益增长。该定性结果是适度输出的扬声器输出更响亮。没有放大器削波的不良影响。扬声器在高水平的过载。

为了计算增益调整，有效值检波器给出输入信号的平均水平，基于平均时间设置。通过RMS_TAV（寄存器0x12的位[3: 0]）。基于这个时间平均水平，整体增益是调整，使输入/输出特性与指定的压缩曲线相匹配。这条曲线可以用五个对数图表来表示不同的地区，如图25所示。

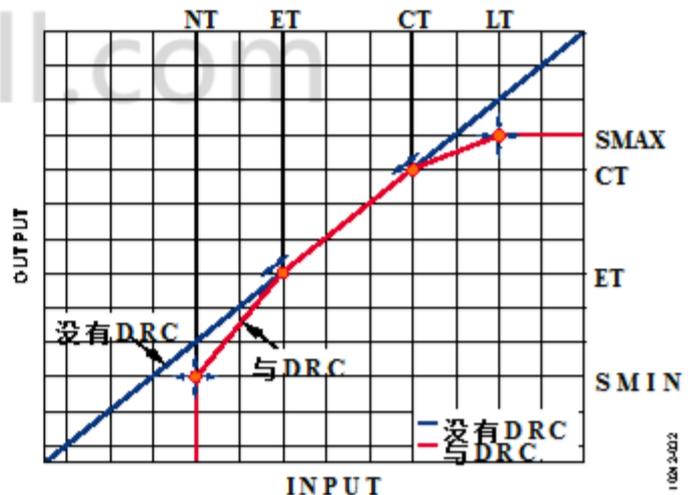


图25. DRC压缩曲线：DRC的Log-to-Log表示输出水平与输入水平

从左下角到右上角，这些区域（以红色显示）是噪声门，膨胀机，线性区域，压缩机和限制器。这些区域之间的控制点可以使用

DRC控制寄存器（寄存器0x0A到寄存器0x12）使用变量名称（CT，ET等等）如图所示。绘制图25中的坐标轴。可以单独启用每个元素使用中的LIM_EN，COMP_EN，EXP_EN和NG_EN位

寄存器0x0A.整个DRC功能可以启用或
使用DRC_EN（寄存器0x0A的位[1: 0]）禁用。

线性区域

对于DRC_ET和DRC_CT之间的输入幅度
阈值，DRC衰减被设置为零，也就是输入
直接通过输出.这是在这个地区
压缩曲线的中心（见图25）以1: 1的斜率，
输入和输出幅度相同。

压缩机

在由DRC_CT设置的输入电平之上（Reg-1的位[3: 0]
ister 0x0C），输出幅度不会像上升那么快
输入.这提供了一个平滑过渡到限制器
在输入端输出停止增加的区域
电平由DRC_LT（寄存器0x0C的位[7: 4]）设置.在此刻，
输出电平为DRC_SMAX（寄存器0x0E的位[7: 4]）。

限制器

当输入电平高于DRC_LT设置的输入电平时，
输出电平不会超过DRC_SMAX给出的电平
（寄存器0x0E的位[7: 4]）。相反，整体收益会减少
保持这个水平没有削减。

扩展

当扩展器被启用并且输入电平低于
由DRC_ET设置的电平（寄存器0x0D的位[7: 4]）输出
水平开始下降比输入更快.这个
提供了一个平稳过渡到噪声门的地方
足够小的信号被完全阻断。

输入信号下降到DRC_NT设定的电平时
（寄存器0x0D的位[3: 0]），输出电平由设置
DRC_SMIN（寄存器0x0E的位[3: 0]）。

噪声门

当噪声门启用且输入信号电平下降时
低于DRC_NT设定的一段时间的阈值
输出设置为零.将其设置在比所有信号低的电平
在沉默期间阻止产出的兴趣。

输入级别必须保持的时间段
低于输出设置为之前的噪声门限阈值
零由HDT_NG寄存器0x10的位[3: 0]决定。

攻击和衰退率

为了防止增益变化时听得见的失真效应，
时间常数的攻击（增益减少）和衰减（增益
增加）是可调整的.攻击时间由DRC_ATT设置
（寄存器0x0F的位[7: 4]），衰减时间由设置
DRC_DEC（寄存器0x0F的位[3: 0]）。

在攻击和衰减之间，保持时间用于防止快速
在增加增益和降低增益之间切换.持有
时间由HDT_NOR（寄存器0x10的位[7: 4]）设置。

后DRC收益

因为DRC功能可能对整体效果有影响
系统增益，提供了一个单独的数字增益选项

用户要补偿这个效应.这个数字增益选项是
独立于音量控制功能，允许一个整体
增益调整与音量设置保持分开.
该级别由DRC_POST_G（寄存器0x11的位[5: 2]）设置。

根据应用情况，可以放置整个DRC块
音量控制之前或之后（L_VOL和R_VOL）。这个
选项由PRE_VOL（寄存器0x0A的位6）设置。

静音选项

几个静音选项可用.每个通道都可以静音
独立使用左声道静音（L_MUTE，Bit 1）
寄存器0x07）或右声道静音（R_MUTE，位2）
寄存器0x07）。或者，两个通道都可以静音
同时使用主静音选项（M_MUTE，位0）
的寄存器0x07）。

主静音在系统启动时启用.因此，它必须
在任何音频产生之前被禁用。

SSM2518还包含一个自动静音功能.这个
功能通过设置AMUTE（寄存器0x07的位7）来使能。
处于活动状态时，此功能会监视传入的数字音频
信号.当数据流为零时连续2048
（1024个立体声采样），输出被静音.当一个
在I2S接口上接收单个非零输入
SSM2518解除静音并恢复正常操作。

音量控制

SSM2518具有数字音量控制功能，
通过寄存器0x05控制左右声道
和0x06，分别.255个级别可用，提供一个
范围从+24 dB到-71.25 dB，增量为0.375 dB.这是
软音量控制，意味着增益被调整，
从一个价值到另一个价值.这不断调整
增益防止瞬间出现的可听见的流行音乐
增益调整。

当VOL_LINK（寄存器0x07的位3）被置位时，两个通道
链接到左声道音量设置。

强调过滤器

提供数字去加重滤波器来补偿
标准光盘风格预加重，这在一些发生
音频系统.此滤波器设计用于44.1 kHz
采样率.只要启用去加重滤镜，请设置
DEEMP_EN（寄存器0x07的位4）。

模拟增益

SSM2518放大器的模拟增益由ANA_GAIN设置
（寄存器0x07的位5）。每个增益设置都是为了匹配
一个指定的PVDD电压所需的比例，
数字满量程值对应于剪切点
放大器在那个电压。

如果PVDD大于该寄存器中指定的电压，
数字标尺不能填满输出电压范围和最大值
输出功率降低.同样，如果PVDD小于

在这个寄存器中指定，可能会发生模拟限幅可能的数字代码的范围。

故障检测与恢复

SSM2518故障检测到三种故障状态

检测系统：左声道过流，右声道过电流和过热。当其中任何一个检测到放大器关闭，并设置只读I2C位指出关机的原因。OC_L，OC_R和OT故障指示器分别是位7，位6和位5（分别）寄存器0x08。

自动恢复功能可以启用温度故障，电流故障或两者，取决于ARCV的状态（位1）和寄存器0x08的位0）。

如果启用了自动恢复功能，则放大器会等待很短时间（10毫秒，20毫秒，40毫秒或80毫秒）并尝试恢复。该恢复延迟由AR_TIME（寄存器0x09的位7和位6）设置。连续恢复尝试的最大次数可以是设定为一次，三次，七次或无限制的尝试。这个数字是由MAX_AR（寄存器0x08的位3和位2）设置。

如果自动恢复功能被禁用或最大数量的尝试已经达到，放大器仍然关闭直到发生软件重置或手动故障恢复尝试。通过设置只写来触发手动故障恢复位，MRCV（寄存器0x08的第4位）。



数字音频格式

立体声模式

SAI = 0

SDATA_FMT = 0 (I2S), 1 (LJ), 2 (RJ 24位), 3 (RJ 16位)

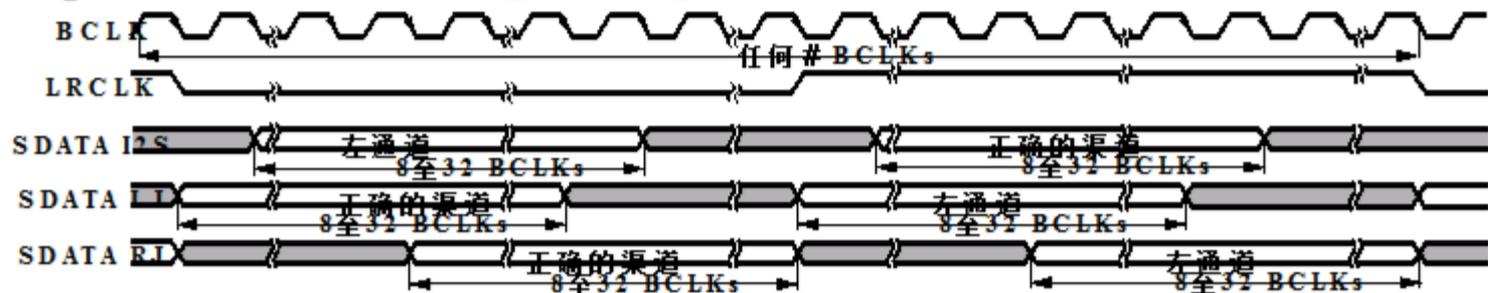


图26. 立体声模式: I2S, 左对齐, 右对齐

TDM, 50%占空比模式

SAI = 1 (2时隙), 2 (4时隙), 3 (8时隙), 4 (16时隙)

SDATA_FMT = 0 (I2S), 1 (LJ), 2 (RJ 24位), 3 (RJ 16位)

BCLK_EDGE = 0

LRCLK_MODE = 0

SLOT_WIDTH = 0 (32个BCLK), 1个 (24个BCLK), 2个 (16个BCLK)

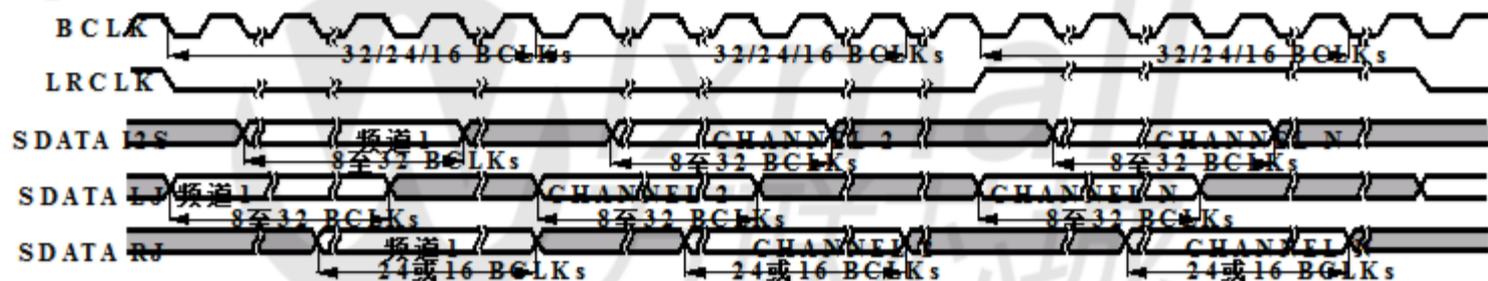


图27. 占空比为50%的TDM模式LRCLK

TDM, 脉冲模式

SAI = 1 (2时隙), 2 (4时隙), 3 (8时隙), 4 (16时隙)

SDATA_FMT = 0 (I2S), 1 (LJ), 2 (RJ 24位), 3 (RJ 16位)

BCLK_EDGE = 0

LRCLK_MODE = 1

SLOT_WIDTH = 0 (32个BCLK), 1个 (24个BCLK), 2个 (16个BCLK)

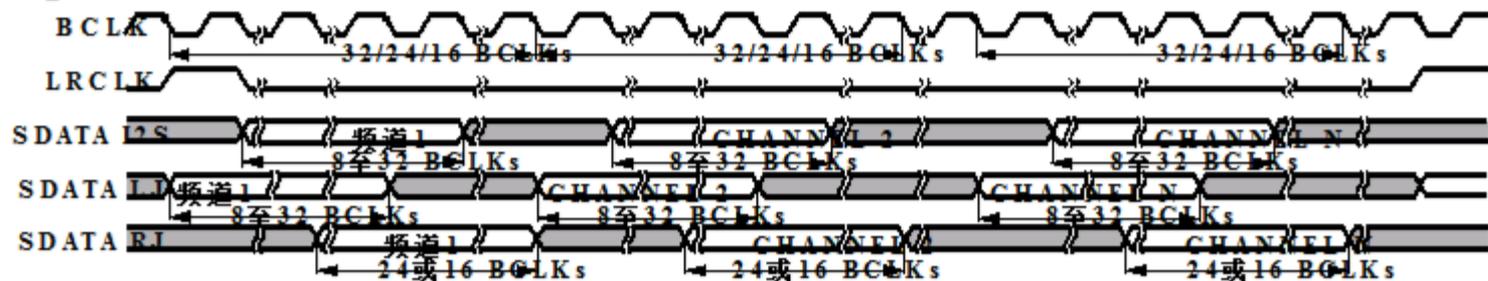


图28. 具有脉冲模式LRCLK的TDM模式

PCM, 多通道模式

SAI = 1 (2个通道), 2个 (4个通道), 3个 (8个通道), 4个 (16个通道)

SDATA_FMT = 0 (I2S), 1 (LJ), 2 (RJ24位), 3 (RJ16位)

BCLK_EDGE = 1

LRCLK_MODE = 1

SLOT_WIDTH = 0 (32个BCLK), 1个 (24个BCLK), 2个 (16个BCLK)

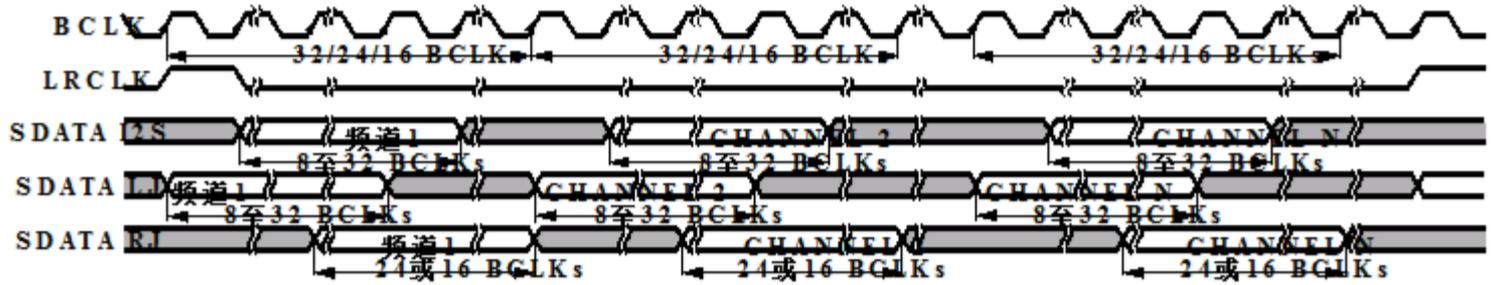


图29.多声道PCM模式

PCM单声道模式

SAI = 5

SDATA_FMT = 0 (I2S), 1 (LJ), 2 (RJ24位), 3 (RJ16位)

BCLK_EDGE = 1

LRCLK_MODE = 1

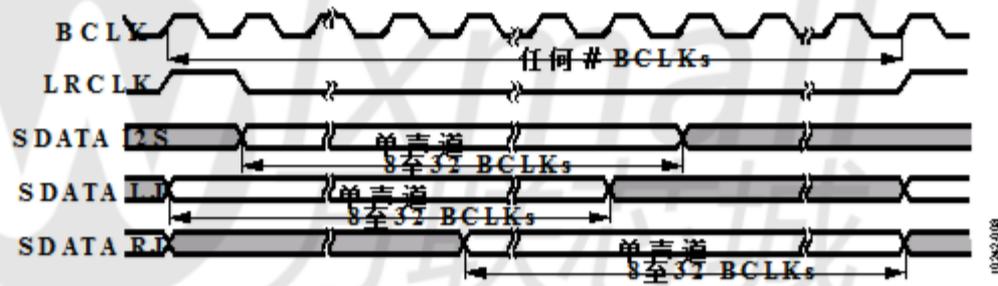


图30.单声道PCM模式

www.wlxml.com

I²C配置界面

概述

SSM2518支持2线串行（I²C兼容）

处理器总线驱动多个外设.两个引脚，串行数据（SDA）和串行时钟（SCL）之间携带信息

SSM2518和系统I²C主控制器. SSM2518

在总线上总是一个奴隶，这意味着它不能启动一个数据转让.每个从属设备都被独特的设备识别地址.器件地址字节格式如图31所示.

地址位于I²C写入的前七位.该

该字节的LSB设置读或写操作.

逻辑电平1对应于读取操作，逻辑电平0

对应于写入操作.完整的字节地址是

如图3所示，子地址是自动的

在单词边界递增，可用于写作

大量的数据到连续的内存位置.这个

单字写后自动增加

除非遇到停止条件.数据传输总是

由停止条件终止.

SDA和SCL上都应该有一个2.2kΩ的上拉电阻线连接到他们.

位0	BIT 1	2BIT	3BIT	4BIT	5位6	BIT 7
01		101		ADDR0		R / W

图31. I²C设备地址字节格式

解决

最初，I²C总线上的每个设备都处于空闲状态，

监视SDA和SCL线路的启动条件和

正确的地址. I²C主机通过.启动数据传输

建立一个由高到低的转换定义的起始条件

在SDA上保持高位.这表明一个

地址/数据流如下.总线上的所有设备都响应

开始条件并移位下一个8位（7位）

地址加上R / W位）MSB先.识别的设备

发送的地址通过拉低数据线来响应

在第九个时钟脉冲期间.设备地址已确定

由ADDR引脚的状态.这第九位被称为一个

确认位.所有其他设备退出巴士

这一点，并返回到闲置状态. R / W位

确定数据的方向.一个LSB上的逻辑0

第一个字节意味着主人写信息给

外设，而逻辑1表示主读取

在写入子地址之后从外设发送信息

并重复开始地址.数据传输直到

遇到停止条件.停止条件发生时

当SCL保持高电平时，SDA从低电平转换到高电平.该

I²C端口的时序 如图所示

图3

停止和启动条件可以在任何阶段检测到

数据传输.如果这些条件被断言与失序

正常的读写操作，立即SSM2518

跳转到空闲状态.在特定的SCL高期间，

用户只能发出一个起始条件，一个停止条件，

或者单个停止条件，然后是单个启动条件.如果

一个无效的子地址由用户发出，SSM2518

不发出确认并返回空闲状态.如果

用户在自动增量时超过最高的子地址

模式，采取两个动作之一.在读取模式下，SSM2518

输出最高的子地址寄存器内容，直到主机

设备发出不确认信号，表示读取结束.一个

没有确认条件是不拉SDA线

低于SCL的第九个时钟脉冲.如果最高的子地址

在写入模式下达到位置，数据为无效

字节不加载到任何子地址寄存器中，一个无应答

由SSM2518发出，零件返回空闲状态

条件.

I²C读写操作

图33显示了单字写操作的时序.

每9个钟，SSM2518就会发出一个确认

拉低SDA.

图34显示了突发模式写入序列的时序.

该图显示了目标目标的示例

寄存器是两个字节. SSM2518知道增加它的

子地址注册每个字节，因为请求的子地址

对应于具有字节字的寄存器或存储区域

长度.

单字读取操作的时序如图所示

图35.注意第一个R / W位是0，表示写入

操作.这是因为子地址仍然需要

写成设置内部地址.之后

承认收到子地址，主人必须

发出一个重复的启动命令，然后是芯片地址

字节与R / W位设置为1（读）.这导致了

SDA反转并开始将数据传回给主站.该

主人然后回应每9个脉冲与承认

脉搏向 SSM2518

图36显示了突发模式读取序列的时序.这个

图显示了目标目标寄存器的示例

是两个字节. SSM2518知道增加其子地址

注册每个字节，因为请求的子地址对应

到字节字长的寄存器或存储区.

SSM2518

SSM2518

MCLK频率设置

表11. MCS位字段设置：MCLK，比率和频率

输入 采样率		设置0 b00001	设置1 B0001	设置2 B0010	设置3 b0011	设置4 b0100	设置5 b0101	设置6 b0110	设置7 b0111	设置8 B1000
8 kHz	比	256×fS	512×fS	1024×fS	1536×fS	2048×fS	3072×fS	400×fS	800×fS	1600×fS
	MCLK	2.048 MHz	4.096 MHz	8.192 MHz	12.288 MHz	16.384 MHz	24.576 MHz	3.20 MHz	6.40 MHz	12.80 MHz
11.025 kHz	比	256×fS	512×fS	1024×fS	1536×fS	2048×fS	3072×fS	400×fS	800×fS	1600×fS
	MCLK	2.822 MHz	5.644 MHz	11.2896 MHz	16.9344 MHz	22.5792 MHz	33.8688 MHz	4.41 MHz	8.82 MHz	17.64 MHz
12千赫	比	256×fS	512×fS	1024×fS	1536×fS	2048×fS	3072×fS	400×fS	800×fS	1600×fS
	MCLK	3.072 MHz	6.144 MHz	12.288 MHz	18.432 MHz	24.576 MHz	38.864 MHz	4.80 MHz	9.60兆赫	19.20 MHz
16 kHz	比	128×fS	256×fS	384×fS	768×fS	1024×fS	1536×fS	200×fS	400×fS	800×fS
	MCLK	2.048 MHz	4.096 MHz	8.192 MHz	12.288 MHz	16.384 MHz	24.576 MHz	3.20 MHz	6.40 MHz	12.80 MHz
22.05千赫	比	128×fS	256×fS	512×fS	768×fS	1024×fS	1536×fS	200×fS	400×fS	800×fS
	MCLK	2.822 MHz	5.644 MHz	11.2896 MHz	16.9344 MHz	22.5792 MHz	33.8688 MHz	4.41 MHz	8.82 MHz	17.64 MHz
24 kHz	比	128×fS	256×fS	512×fS	768×fS	1024×fS	1536×fS	200×fS	400×fS	800×fS
	MCLK	3.072 MHz	6.144 MHz	12.288 MHz	18.432 MHz	24.576 MHz	38.864 MHz	4.80 MHz	9.60兆赫	19.20 MHz
32 kHz	比	64×fS	128×fS	256×fS	384×fS	512×fS	768×fS	100×fS	200×fS	400×fS
	MCLK	2.048 MHz	4.096 MHz	8.192 MHz	12.288 MHz	16.384 MHz	24.576 MHz	3.20 MHz	6.40 MHz	12.80 MHz
44.1千赫	比	64×fS	128×fS	256×fS	384×fS	512×fS	768×fS	100×fS	200×fS	400×fS
	MCLK	2.822 MHz	5.644 MHz	11.2896 MHz	16.9344 MHz	22.5792 MHz	33.8688 MHz	4.41 MHz	8.82 MHz	17.64 MHz
48千赫	比	64×fS	128×fS	256×fS	384×fS	512×fS	768×fS	100×fS	200×fS	400×fS
	MCLK	3.072 MHz	6.144 MHz	12.288 MHz	18.432 MHz	24.576 MHz	38.864 MHz	4.80 MHz	9.60兆赫	19.20 MHz
96千赫	比	64×fS	64×fS	128×fS	192×fS	256×fS	384×fS	50×fS	100×fS	200×fS
	MCLK	3.072 MHz	6.144 MHz	12.288 MHz	18.432 MHz	24.576 MHz	38.864 MHz	4.80 MHz	9.60兆赫	19.20 MHz

1 当使用MCS = 0000时，芯片自动在低功耗模式下工作。

注册摘要 (REG_MAP)

表12. REG_MAP寄存器摘要

注册	名称	位7	位6	位5	位4	位3	位2	位1	位0	重置	RW
0x00	Reset_Power_Control	[7: 0]	S_RST	RESERVED	NO_BCLK	MCS			SPWDN	0x05	RW
0x01	Edge_Clock_Control	[7: 0]	保留				边缘		ASR	0x00	RW
0x02	Serial_Interface_Sample_Rate_Control	[7: 0]	保留	SDATA_FMT	SAI			FS		0x02	RW
0x03	Serial_Interface_Control	[7: 0]	BCLK_GEN	LRCLK_MODE	LRCLK	PILOST	WMSBH	BCLK_EDGE	保留	0x00	RW
0x04	Channel_Mapping_Control	[7: 0]	CH_SEL_R				CH_SEL_L			0x10	RW
0x05	Left_Volume_Control	[7: 0]	L_VOL							0x40	RW
0x06	Right_Volume_Control	[7: 0]	R_VOL							0x40	RW
0x07	Volume_Mute_Control	[7: 0]	AMUTE	RESERVED	ANA_GAIN	DEEMP_EN	VOL_LINK	R_MUTE	L_MUTE	0x81	RW
0x08	Fault_Control_1	[7: 0]	OC_L	IOC_R	OT	MRCV	MAX_AR	ARCV		0x00	RW
0x09	Power_Fault_Control	[7: 0]	AR_TIME		RESERVED	BMP_LP	MAC_L	M_R_PWDN	L_PWDN	0x99	RW
0x0A	DRC_Control_1	[7: 0]	保留	PRE_VOL	LIM_EN	COMP_EN	EXP_EN	NG_EN	DRC_EN	0x70	RW
0x0B	DRC_Control_2	[7: 0]	PEAK_ATT				PEAK_REL			0x5E	RW
0x0C	DRC_Control_3	[7: 0]	DRC_LT				DRC_CT			0x57	RW
0x0D	DRC_Control_4	[7: 0]	DRC_ET				DRC_NT			0x89	RW
0x0E	DRC_Control_5	[7: 0]	DRC_SMAX				DRC_SMIN			0x80	RW
0x0F	DRC_Control_6	[7: 0]	DRC_ATT				DRC_DEC			0x77	RW
0x10	DRC_Control_7	[7: 0]	HDT_NOR				HDT_NG			0x26	RW
0x11	DRC_Control_8	[7: 0]	保留		DRC_POST_G			RESERVED		0x10	RW
0x12	DRC_Control_9	[7: 0]	保留				RMS_TAV			0x07	RW



注册 (REG_MAP) 详情

软件复位和主软件掉电控制寄存器

地址: 0x00, 复位: 0x05, 名称: Reset_Power_Control

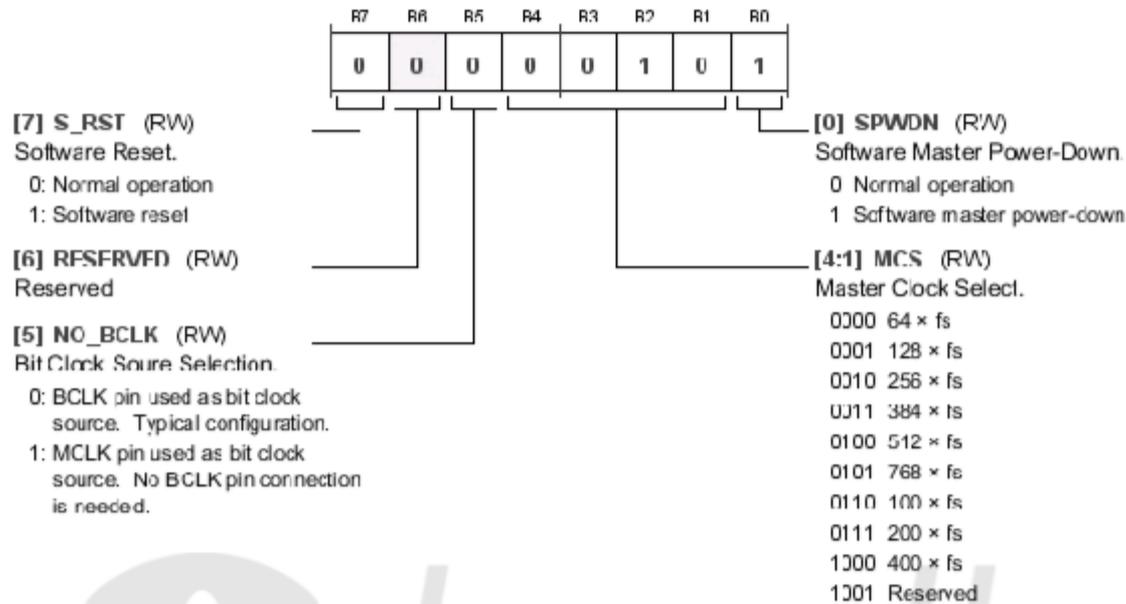


表13. Reset Power Control的位描述

位	位名称	设置	描述	重启	访问
7	S_RST	0 1	软件重置. 写1重置所有内部块, 包括I2C寄存器, 到他们的初始状态. 普通手术 软件重置	为0x0	RW
6	RESERVED		保留.	为0x0	RW
五	NO_BCLK	0 1	位时钟源选择. 可以路由MCLK或BCLK引脚内部的位时钟. BCLK引脚用作位时钟源. 典型配置. MCLK引脚用作位时钟源. 不需要BCLK引脚连接.	为0x0	RW
[4: 1]	MCS	0000 0001 0010 0011 0100 0101 0110 0111 1000 1001	主时钟选择. 这必须匹配输入MCLK之间的比率频率和音频采样率, 如表11所示. 64×fS 128×fS 256×fS 384×fS 512×fS 768×fS 100×fS 200×fS 400×fS 保留的	0x2	RW
0	SPWDN	0 1	软件主电源关闭. 除了I2C之外, 这个地方是所有的地方接口进入低功耗状态. 普通手术 软件主电源关闭	为0x1	RW

EDGE速度和时钟控制寄存器

地址：0x01，复位：0x00，名称：Edge_Clock_Control

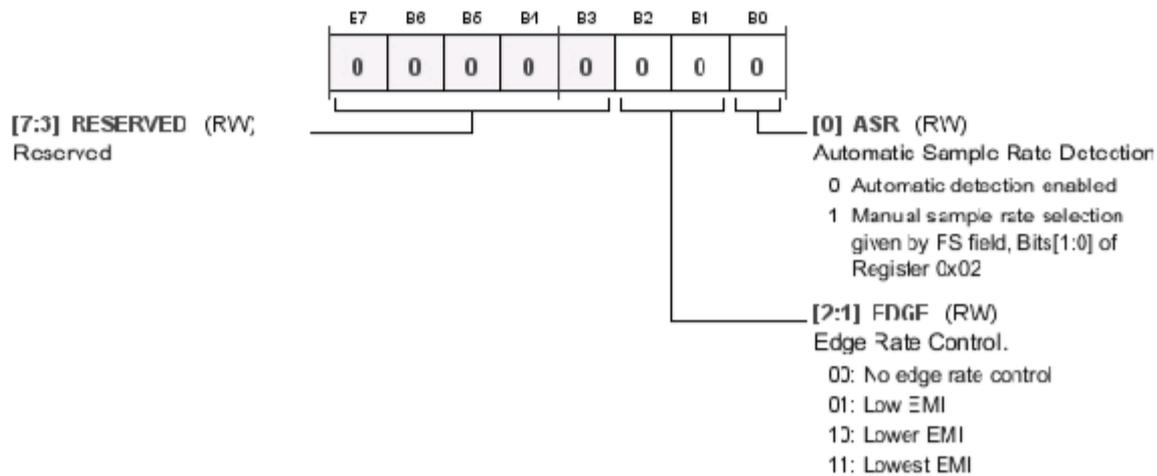


表14. Edge_Clock_Control的位说明

位	位名称	设置	描述	重启	访问
[7: 3]	RESERVED		保留。	为0x00	RW
[2: 1]	边缘	00 01 10 11	边缘速率控制.这限制了开关输出级的边沿速率.低EMI操作模式降低了边缘速度,降低了EMI电源效率. 没有边缘速率控制 低EMI 更低的EMI 最低的EMI	为0x0	RW
0	ASR	0 1	自动采样率检测. 自动检测启用 FS字段给出手动采样速率选择,寄存器0x02的位[1: 0]	为0x0	RW

www.wlxmall.com

串行音频接口和采样率控制寄存器

地址：0x02，复位：0x02，名称：Serial_Interface_Sample_Rate_Control

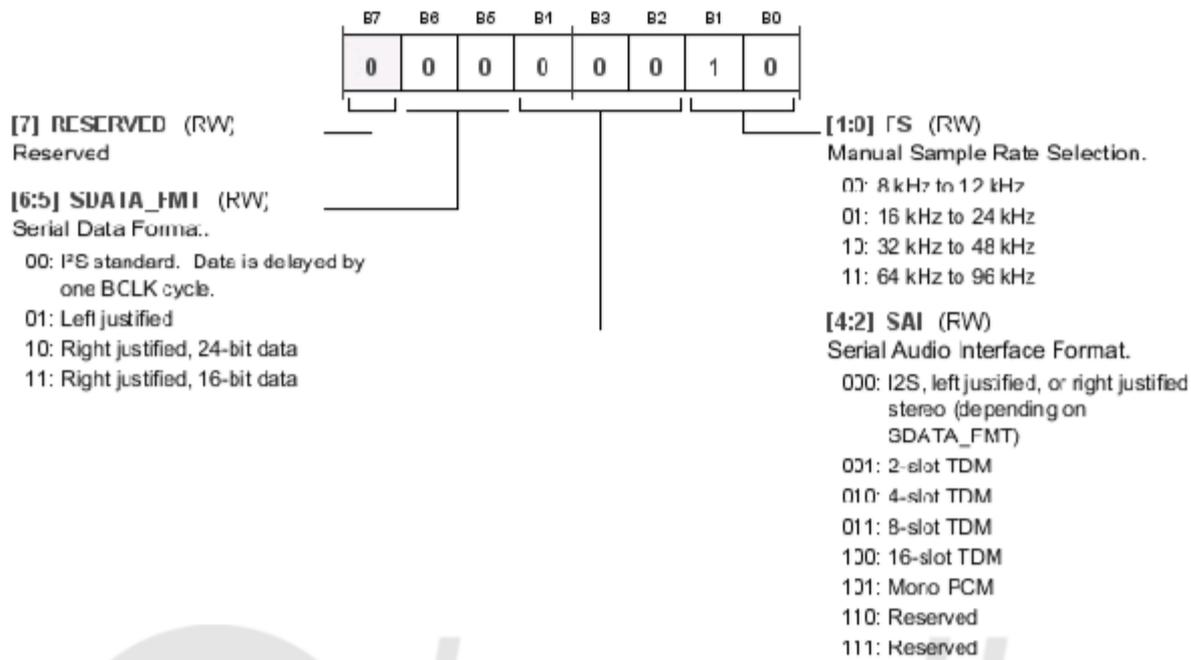


表15. Serial_Interface_Sample_Rate_Control的位说明

位	位名称	设置	描述	重启	访问
7	RESERVED		保留。	为0x0	RW
[6: 5]	SDATA_FMT	00 01 10 11	串行数据格式.只有在SAI = 000时才需要. IFS标准,数据被延迟一个BCLK周期 左对齐 右对齐, 24位数据 右对齐, 16位数据	为0x0	RW
[4: 2]	SAI	000 001 010 011 100 101 110 111	串行音频接口格式. I2S, 左对齐或右对齐立体声 (取决于SDATA_FMT) 2时隙TDM 4时隙TDM 8插槽TDM 16插槽TDM 单声道PCM 保留的 保留的	为0x0	RW
[1: 0]	FS	00 01 10 11	手动采样率选择.只有当寄存器0x01中的ASR = 1时才需要. 8 kHz至12 kHz 16 kHz至24 kHz 32 kHz至48 kHz 64 kHz至96 kHz	0x2	RW

串行音频接口控制寄存器

地址：0x03，复位：0x00，名称：Serial_Interface_Control

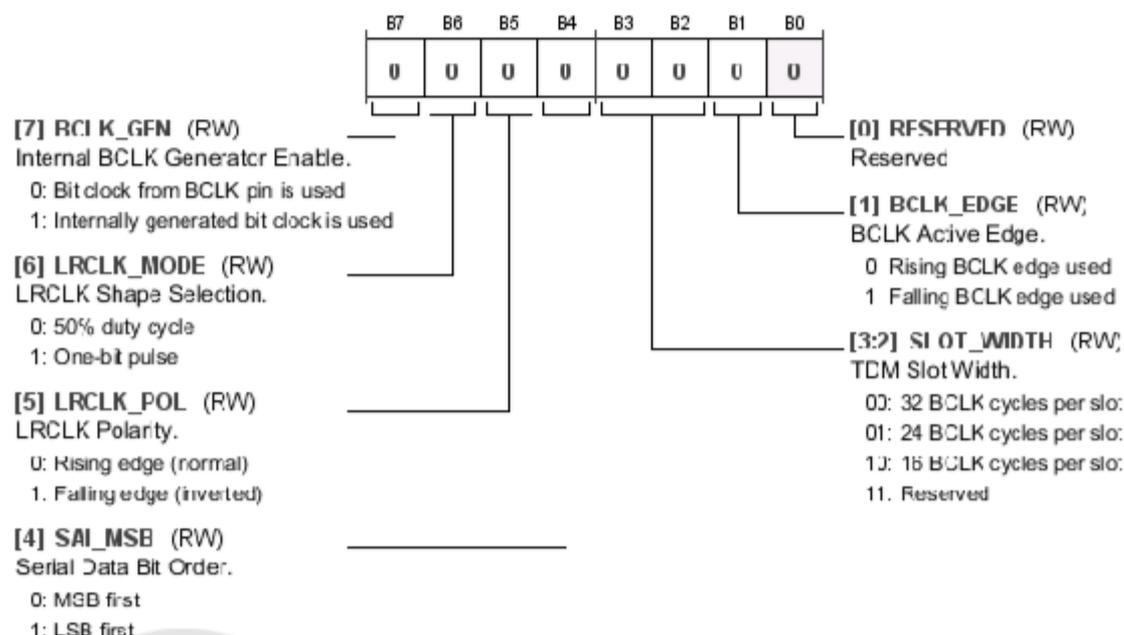


表16. Serial_Interface_Control的位说明

位	位名称	设置	描述	重启	访问
7	BCLK_GEN	0 1	内部BCLK发生器启用。 使用来自BCLK引脚的位时钟 使用内部生成的位时钟	为0x0	RW
6	LRCLK_MODE	0 1	LRCLK形状选择.仅对于TDM模式是必需的。 50%的占空比 1位脉冲	为0x0	RW
五	LRCLK_POL	0 1	LRCLK极性。 上升（正常） 下降沿（倒置）	为0x0	RW
4	SAI_MSB	0 1	串行数据位顺序。 MSB先 先LSB	为0x0	RW
[3: 2]	SLOT_WIDTH	00 01 10 11	TDM槽宽.仅对于TDM模式是必需的。 每个插槽32个BCLK周期 每个插槽24个BCLK周期 每个插槽16个BCLK周期 保留的	为0x0	RW
1	BCLK_EDGE	0 1	BCLK主动边缘。 不断上升的BCLK边缘 下降的BCLK边缘使用	为0x0	RW
0	RESERVED		保留。	为0x0	RW

通道映射控制寄存器

地址：0x04，复位：0x10，名称：Channel_Mapping_Control

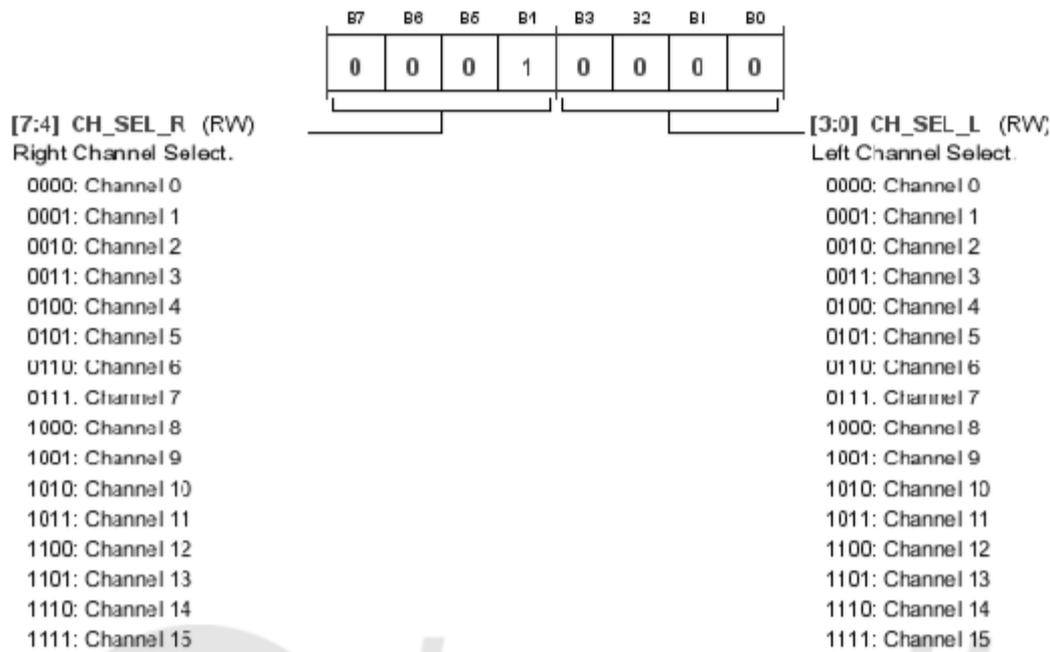


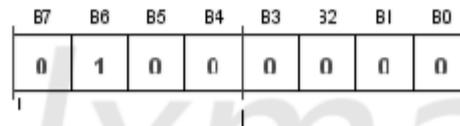
表17. Channel_Mapping_Control的位描述

位	位名称	设置	描述	重启	访问
[7: 4]	CH_SEL_R	0000 频道0 0001 频道1 0010 频道2 0011 频道3 0100 频道4 0101 频道5 0110 频道6 0111 第七频道 1000 频道8 1001 第九频道 1010 第十频道 1011 第十一频道 1100 第十二频道 1101 第十三频道 1110 第十四频道 1111 第十五频道	右声道选择.通道0在单声道（PCM）中运行时有效模式. 通道0到通道1在立体声和2插槽TDM中运行时有效模式. 通道0到通道3在4插槽TDM模式下运行时有效. 通道0至通道7在8插槽TDM模式下运行时有效. 通道0到通道15在16插槽TDM模式下运行时有效.	为0x1	RW
[3: 0]	CH_SEL_L	0000 频道0 0001 频道1	左声道选择.通道0在单声道（PCM）模式下运行时有效. 通道0到通道1在立体声和2插槽TDM中运行时有效模式. 通道0到通道3在4插槽TDM模式下运行时有效. 通道0至通道7在8插槽TDM模式下运行时有效. 通道0到通道15在16插槽TDM模式下运行时有效.	为0x0	RW

位	位名称	设置	描述	重启	访问
		0010	频道2		
		0011	频道3		
		0100	频道4		
		0101	频道5		
		0110	频道6		
		0111	第七频道		
		1000	频道8		
		1001	第9频道		
		1010	第十频道		
		1011	第11频道		
		1100	第12频道		
		1101	第13频道		
		1110	第14频道		
		1111	第15频道		

左声道音量控制寄存器

地址：0x05，重置：0x40，名称：Left_Volume_Control



[7:0] L_VOL (RW)

Left Channel Volume Control.

00000000: +24 dB
 00000001: +23.625 dB
 00000010: +23.35 dB
 00000011: +22.875 dB
 00000100: +22.5 dB
 00000101: ...
 00111111: +0.375 dB
 01000000: 0 dB
 01000001: -0.375 dB
 01000010: ...
 11111101: -70.875 dB
 11111110: -71.25 dB
 11111111: Mute

表18. Left_Volume_Control的位描述

位	位名称	设置	描述	重启	访问
[7: 0]	L_VOL		左声道音量控制.调整0.375 dB的数字增益增量.	0x40的	RW
		00000000	+24分贝		
		00000001	+23.625分贝		
		00000010	+23.35分贝		
		00000011	+22.875分贝		
		00000100	+22.5分贝		
		00000101	+22.125分贝		
			
		00111111	+0.375分贝		
		01000000	0分贝		
		01000001	-0.375分贝		
		01000010	-0.750分贝		
			
		11111101	-70.875分贝		
		11111110	-71.25分贝		
		11111111	静音		

右声道音量控制寄存器

地址：0x06，重置：0x40，名称：Right_Volume_Control

B7	B6	B5	B4	B3	B2	B1	B0
0	1	0	0	0	0	0	0

[7:0] R_VOL (RW)
Right Channel Volume Control

00000000: +24 dB
00000001: +23.625 dB
00000010: +23.35 dB
00000011: +22.875 dB
00000100: +22.5 dB
00000101: ...
00111111: +0.375 dB
01000000: 0 dB
01000001: -0.375 dB
01000010: ...
11111101: -70.875 dB
11111110: -71.25 dB
11111111: Mute

表19. Right_Volume_Control的位描述

位	位名称	设置	描述	重启	访问
[7: 0]	R_VOL		右声道音量控制.调整0.375 dB的数字增益增量.	0x40的	RW
		00000000	+24分贝		
		00000001	+23.625分贝		
		00000010	+23.35分贝		
		00000011	+22.875分贝		
		00000100	+22.5分贝		
		00000101	+22.125分贝		
			
		00111111	+0.375分贝		
		01000000	0分贝		
		01000001	-0.375分贝		
		01000010	-0.750分贝		
			
		11111101	-70.875分贝		
		11111110	-71.25分贝		
		11111111	静音		

音量和静音控制寄存器

地址：0x07，重置：0x81，名称：Volume_Mute_Control

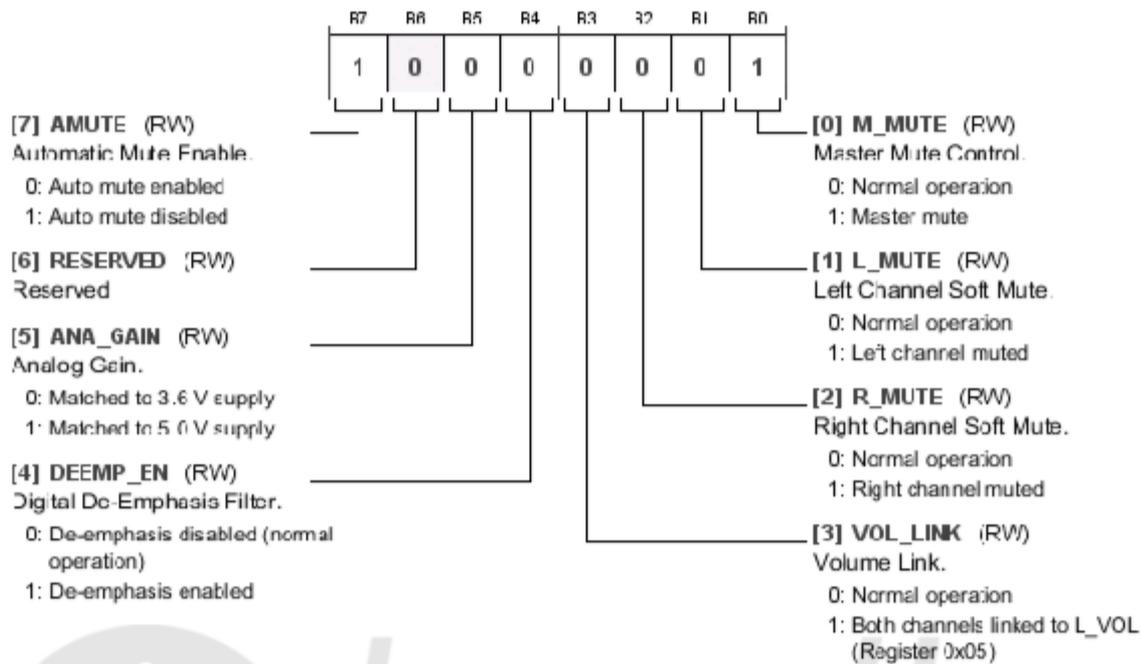


表20. Volume_Mute_Control的位描述

位	位名称	设置	描述	重启	访问
7	AMUTE	0 1	自动静音启用.在2048个插槽(1024个立体声样本)之后接收零数据,输出静音,直到非零数据到达. 启用了Automute Automute已禁用	为0x1	RW
6	RESERVED		保留.	为0x0	RW
5	ANA_GAIN	0 1	模拟增益.这设置放大器的满量程输出电平.他们俩3.6 V和5.0 V标称电源适当调整设置电压. 匹配3.6 V电源 匹配5.0 V电源	为0x0	RW
4	DEEMP_EN	0 1	数字去加重滤波器. 去加重禁用(正常操作) 启用去加重	为0x0	RW
3	VOL_LINK	0 1	音量链接.当这个位被使能时,两个通道都响应左边频道音量寄存器. 普通手术 这两个通道链接到L_VOL(寄存器0x05)	为0x0	RW
2	R_MUTE	0 1	右声道软静音. 普通手术 右声道静音	为0x0	RW
1	L_MUTE	0 1	左声道软静音. 普通手术 左声道静音	为0x0	RW
0	M_MUTE	0 1	主静音控制.这个软位将两个通道静音. 普通手术 主人静音	为0x1	RW

故障控制1注册

地址：0x08，复位：0x0C，名称：Fault_Control_1

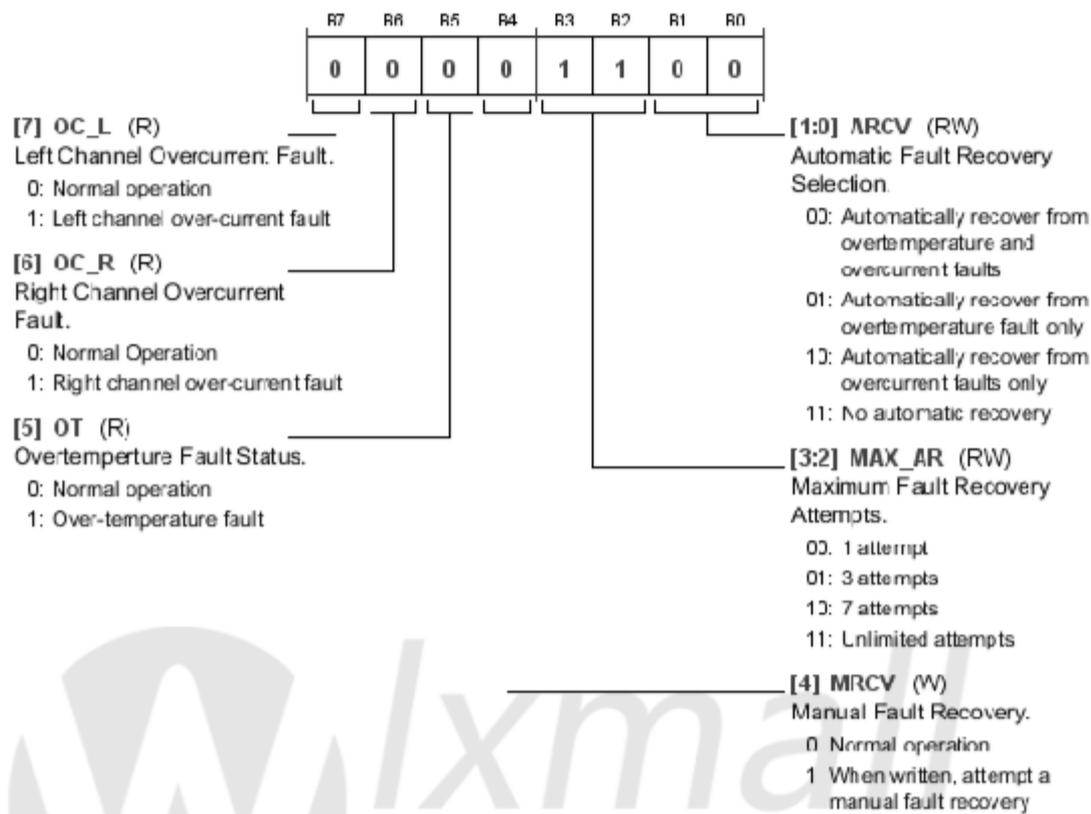


表21. Fault_Control_1的位描述

位	位名称	设置	描述	重启	访问
7	OC_L	0 1	左声道过流故障.只读. 普通手术 左声道过流故障	为0x0	[R]
6	OC_R	0 1	右声道过流故障.只读. 普通手术 右声道过流故障	为0x0	[R]
五	OT	0 1	过温故障状态.只读. 普通手术 超温故障	为0x0	[R]
4	MRCV	0 1	手动故障恢复.仅在ARCV = 11时可用.只能写入. 普通手术 写入时, 尝试手动故障恢复	为0x0	w ^
[3: 2]	MAX_AR	00 01 10 11	最大错误恢复尝试. 一次尝试 三次尝试 七次尝试 无限的尝试	0x3	RW
[1: 0]	ARCV	00 01 10 11	自动故障恢复选择. 自动恢复过温和过流故障 仅自动从超温故障恢复 仅自动从过流故障恢复 没有自动恢复	为0x0	RW

电源和故障控制寄存器

地址：0x09，重置：0x99，名称：Power_Fault_Control

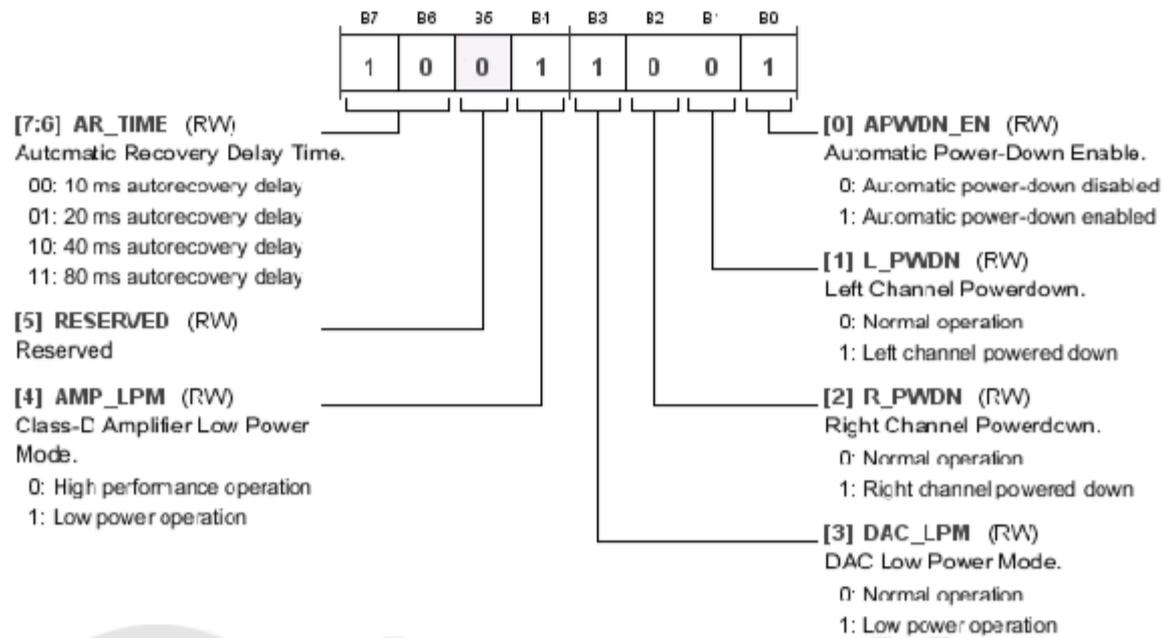


表22. Power Fault Control的位描述

位	位名称	设置	描述	重启	访问
[7: 6]	AR_TIME	00 01 10 11	自动恢复延迟时间.这决定了时间里在故障检测和自动恢复尝试之间的延迟. 10 ms自动恢复延迟 20 ms自动恢复延迟 40 ms自动恢复延迟 80毫秒自动恢复延迟	0x2	RW
五	RESERVED		保留.	为0x0	RW
4	AMP_LPM	0 1	D类放大器低功耗模式. 0 高性能操作 1 低功耗运行	为0x1	RW
3	DAC_LPM	0 1	DAC低功耗模式.在低功耗模式下，DAC以半速运行. 0 普通手术 1 低功耗运行	为0x1	RW
2	R_PWDN	0 1	右声道掉电. 0 普通手术 1 右声道断电	为0x0	RW
1	L_PWDN	0 1	左声道关断. 0 普通手术 1 左声道断电	为0x0	RW
0	APWDN_EN	0 1	自动关机使能.自动关机 当连续2048输入时，IC将进入低功耗状态 样品已经收到. 0 自动关机禁用 1 启用自动关机	为0x1	RW

DRC控制1注册

地址：0x0A，复位：0x7C，名称：DRC_Control_1

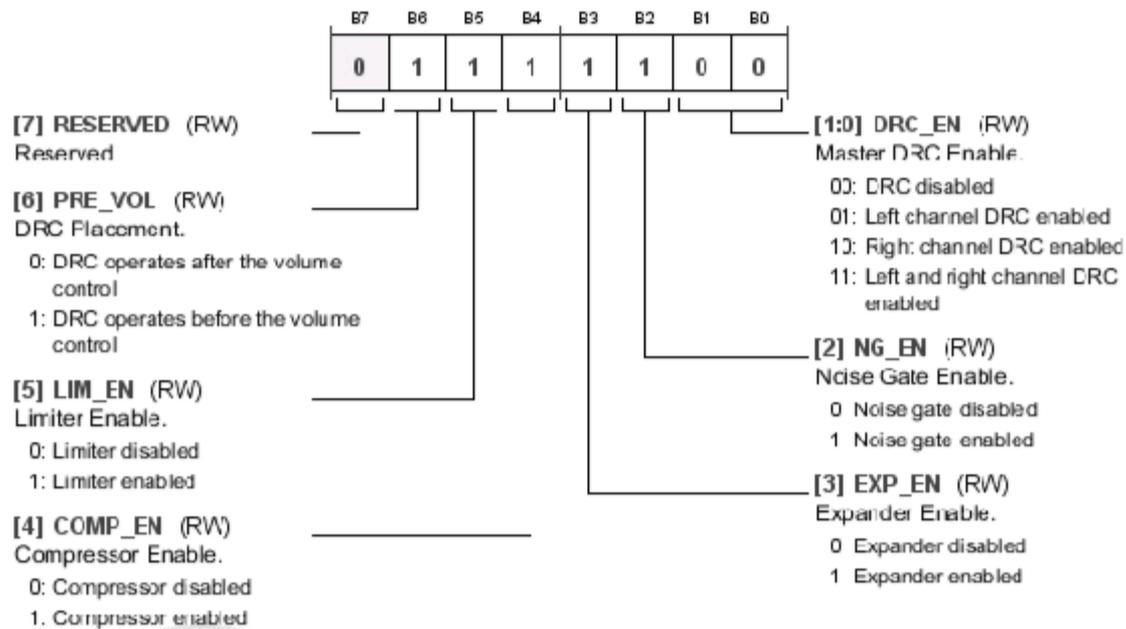


表23. DRC_Control_1的位描述

位	位名称	设置	描述	重启	访问
7	RESERVED		保留。	为0x0	RW
6	PRE_VOL	0 1	DRC安置.这决定了DRC块的位置信号链.放置在音量控制之前时,阈值是相对于输入信号.当放在音量控制之后时,阈值是相对于输出信号电平的.所有阈值都是6 dB放在音量控制之后抬高. 0 DRC在音量控制之后运行 1 DRC在音量控制之前运行	为0x1	RW
5	LIM_EN	0 1	限制器启用.启用限制器后,DRC_LT阈值(位[7:4]寄存器0x0C)必须被设置. 0 限制器禁用 1 限制器启用	为0x1	RW
4	COMP_EN	0 1	压缩机启用.随着压缩机启用,DRC_CT和DRC_SMAX阈值(寄存器0x0C的位[3:0]和位[7:4]中的位)寄存器0x0E)必须被设置. 0 压缩机禁用 1 压缩机启用	为0x1	RW
3	EXP_EN	0 1	扩展器启用.随着扩展器启用,DRC_ET和DRC_SMIN阈值(寄存器0x0D的位[7:4]和寄存器0x0E的位[3:0])必须设置. 0 扩展器被禁用 1 扩展器启用	为0x1	RW
2	NG_EN	0 1	噪声门启用.噪声门启用时,DRC_NT阈值(寄存器0x0D的位[3:0])必须置1. 0 噪声门禁用 1 噪声门启用	为0x1	RW
[1:0]	DRC_EN	00 01 10 11	主DRC启用.必须为任何DRC功能启用此功能. 00 DRC禁用 01 启用左声道DRC 10 启用右声道DRC 11 启用左右声道DRC	为0x0	RW

DRC控制2注册

地址：0x0B，复位：0x5B，名称：DRC_Control_2

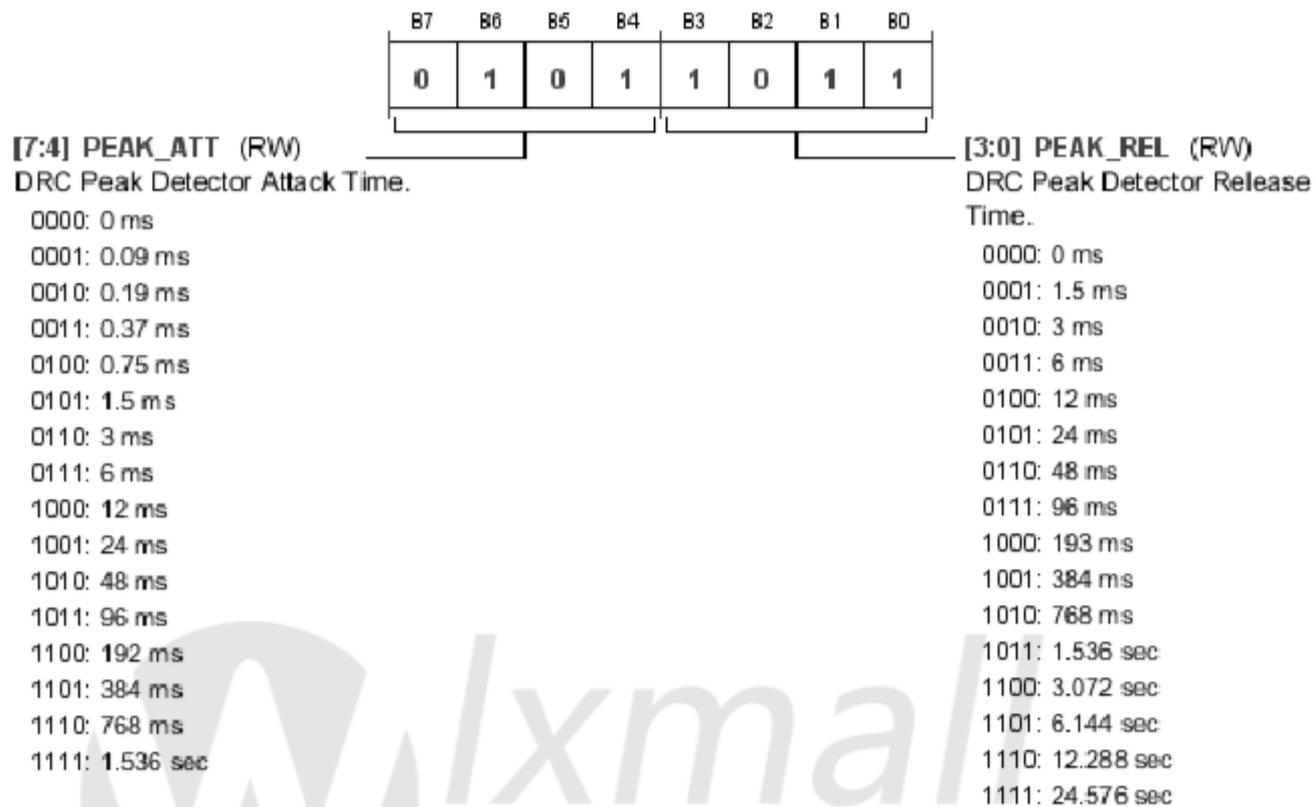


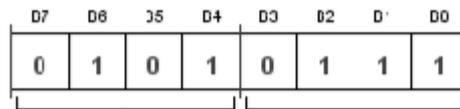
表24. DRC Control 2的位描述

位	位名称	设置	描述	重启	访问
[7: 4]	PEAK_ATT	0000 0001 0010 0011 0100 0101 0110 0111 1000 1001 1010 1011 1100 1101 1110 1111	DRC峰值检测器攻击时间。 0毫秒 0.09毫秒 0.19毫秒 0.37毫秒 0.75毫秒 1.5毫秒 3毫秒 6毫秒 12毫秒 24毫秒 48毫秒 96毫秒 192毫秒 384毫秒 768毫秒 1.536秒	0x5的	RW
[3: 0]	PEAK_REL	0000 0001 0010 0011 0100 0101 0110 0111	DRC峰值检测器释放时间。 0毫秒 1.5毫秒 3毫秒 6毫秒 12毫秒 24毫秒 48毫秒 96毫秒	0XB	RW

位	位名称	设置	描述	重启	访问
		1000	193毫秒		
		1001	384毫秒		
		1010	768毫秒		
		1011	1.536秒		
		1100	3.072秒		
		1101	6.144秒		
		1110	12.288秒		
		1111	24.576秒		

DRC控制3注册

地址：0x0C，复位：0x57，名称：DRC_Control_3



[7:4] DRC_LT (RW)

DRC Limiter Threshold Setting

0000: 0 dB
 0001: -1 dB
 0010: -2 dB
 0011: -3 dB
 0100: -4 dB
 0101: -5 dB
 0110: -6 dB
 0111: -7 dB
 1000: -8 dB
 1001: -10 dB
 1010: -12 dB
 1011: -14 dB
 1100: -16 dB
 1101: -18 dB
 1110: -20 dB
 1111: -22 dB

[3:0] DRC_CT (RW)

DRC Compressor Lower Threshold Setting

0000: -4 dB
 0001: -6 dB
 0010: -8 dB
 0011: -10 dB
 0100: -12 dB
 0101: -14 dB
 0110: -16 dB
 0111: -18 dB
 1000: -20 dB
 1001: -22 dB
 1010: -24 dB
 1011: -26 dB
 1100: -28 dB
 1101: -30 dB
 1110: -32 dB
 1111: -34 dB

表25. DRC_Control_3的位描述

位	位名称	设置	描述	重启	访问
[7: 4]	DRC_LT		DRC限制器阈值设置.相对于输入.	0x5的	RW
		0000	0分贝		
		0001	-1分贝		
		0010	-2 dB		
		0011	-3分贝		
		0100	-4分贝		
		0101	-5分贝		
		0110	-6分贝		
		0111	-7分贝		
		1000	-8分贝		
		1001	-10分贝		
		1010	-12 dB		
		1011	-14 dB		
		1100	-16分贝		
		1101	-18分贝		
		1110	-20分贝		
		1111	-22分贝		

位	位名称	设置	描述	重启	访问
[3: 0]	DRC_CT		DRC压缩机下限设置. 相对于输入.	为0x7	RW
		0000	-4分贝		
		0001	-6分贝		
		0010	-8分贝		
		0011	-10分贝		
		0100	-12 dB		
		0101	-14 dB		
		0110	-16分贝		
		0111	-18分贝		
		1000	-20分贝		
		1001	-22分贝		
		1010	-24分贝		
		1011	-26分贝		
		1100	-28分贝		
		1101	-30分贝		
		1110	-32分贝		
		1111	-34分贝		



DRC控制4注册

地址: 0x0D, 复位: 0x89, 名称: DRC_Control_4

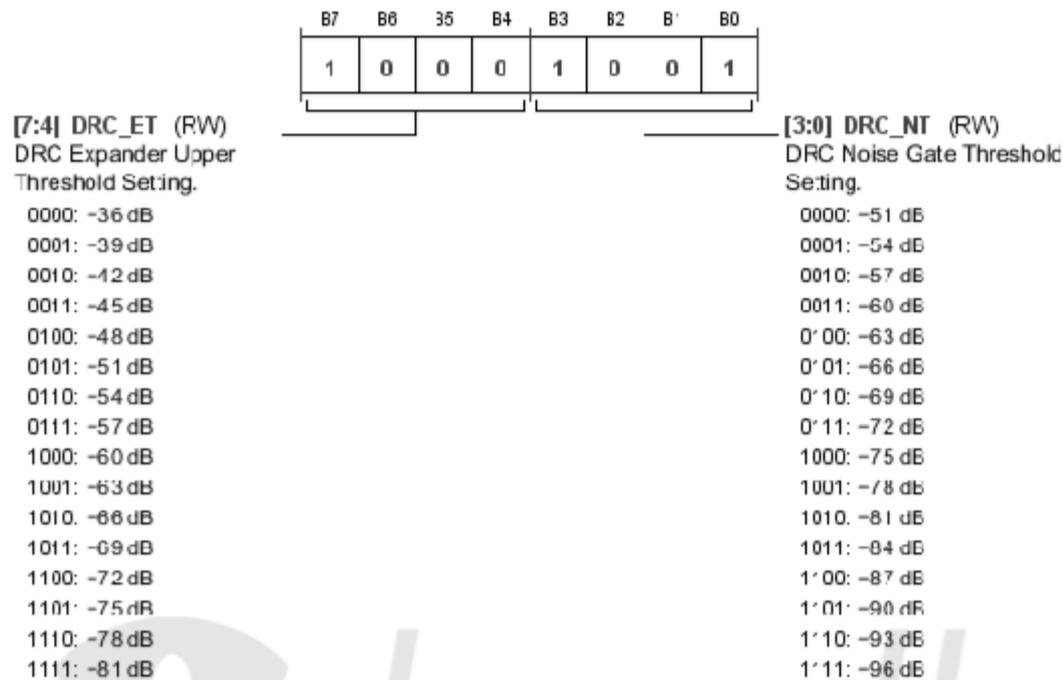


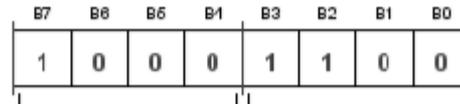
表26. DRC_Control_4的位描述

位	位名称	设置	描述	重启	访问
[7: 4]	DRC_ET		DRC扩展上限设置. 相对于输入.	0x8 中	RW
		0000	-36分贝		
		0001	-39分贝		
		0010	-42分贝		
		0011	-45分贝		
		0100	-48分贝		
		0101	-51分贝		
		0110	-54分贝		
		0111	-57分贝		
		1000	-60分贝		
		1001	-63分贝		
		1010	-66分贝		
		1011	-69分贝		
		1100	-72分贝		
		1101	-75分贝		
		1110	-78分贝		
		1111	-81分贝		
[3: 0]	DRC_NT		DRC噪声门限设置. 相对于输入.	0x9	RW
		0000	-51分贝		
		0001	-54分贝		
		0010	-57分贝		
		0011	-60分贝		
		0100	-63分贝		
		0101	-66分贝		
		0110	-69分贝		
		0111	-72分贝		
		1000	-75分贝		
		1001	-78分贝		
		1010	-81分贝		
		1011	-84分贝		

位	位名称	设置	描述	重启	访问
		1100	-87分贝		
		1101	-90分贝		
		1110	-93分贝		
		1111	-96分贝		

DRC控制5注册

地址：0x0E，复位：0x8C，名称：DRC_Control_5



[7:4] DRC_SMAX (RW)

DRC Limiter Threshold Setting.

0000: 0 dB
 0001: -1 dB
 0010: -2 dB
 0011: -3 dB
 0100: -4 dB
 0101: -5 dB
 0110: -6 dB
 0111: -7 dB
 1000: -8 dB
 1001: -10 dB
 1010: -12 dB
 1011: -14 dB
 1100: -16 dB
 1101: -18 dB
 1110: -20 dB
 1111: -22 dB

[3:0] DRC_SMIN (RW)

DRC Minimum Output Signal Amplitude Setting

0000 -51 dB
 0001 -54 dB
 0010 -57 dB
 0011 -60 dB
 0100 -63 dB
 0101 -66 dB
 0110 -69 dB
 0111 -72 dB
 1000 -75 dB
 1001 -78 dB
 1010 -81 dB
 1011 -84 dB
 1100 -87 dB
 1101 -90 dB
 1110 -93 dB
 1111 -96 dB

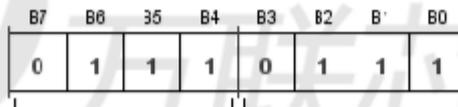
表27. DRC_Control_5的位描述

位	位名称	设置	描述	重启	访问
[7: 4]	DRC_SMAX		DRC限制器阈值设置. 相对于输入.	0x8中	RW
		0000	0分贝		
		0001	-1分贝		
		0010	-2 dB		
		0011	-3分贝		
		0100	-4分贝		
		0101	-5分贝		
		0110	-6分贝		
		0111	-7分贝		
		1000	-8分贝		
		1001	-10分贝		
		1010	-12 dB		
		1011	-14 dB		
		1100	-16分贝		
		1101	-18分贝		
		1110	-20分贝		
		1111	-22分贝		

位	位名称	设置	描述	重启	访问
[3: 0]	DRC_SMIN		DRC最小输出信号幅度设置.这是最小的输出电平由DRC产生,用来指示扩展器较低的门槛,或输出信号的水平,当输入上升超过噪声门限.	位于0xC	RW
		0000	-51分贝		
		0001	-54分贝		
		0010	-57分贝		
		0011	-60分贝		
		0100	-63分贝		
		0101	-66分贝		
		0110	-69分贝		
		0111	-72分贝		
		1000	-75分贝		
		1001	-78分贝		
		1010	-81分贝		
		1011	-84分贝		
		1100	-87分贝		
		1101	-90分贝		
		1110	-93分贝		
		1111	-96分贝		

DRC控制 6注册

地址: 0x0F, 复位: 0x77, 名称: DRC_Control_6



[7:4] DRC_ATT (RW)

DRC Attack Time.

C00C: 0 ms
C001: 0.1 ms
C01C: 0.19 ms
C011: 0.37 ms
C10C: 0.75 ms
C101: 1.5 ms
C11C: 3 ms
C111: 6 ms
100C: 12 ms
1001: 24 ms
101C: 48 ms
1011: 96 ms
110C: 192 ms
1101: 384 ms
111C: 768 ms
1111: 1.536 sec

[3:0] DRC_DEC (RW)

DRC Decay Time.

0000: 0 ms
0001: 1.5 ms
0010: 3 ms
0011: 6 ms
0100: 12 ms
0101: 24 ms
0110: 48 ms
0111: 96 ms
1000: 192 ms
1001: 384 ms
1010: 768 ms
1011: 1.536 sec
1100: 3.072 sec
1101: 6.144 sec
1110: 12.286 sec
1111: 24.576 sec

表28. DRC_Control_6的位说明

位	位名称	设置	描述	重启	访问
[7: 4]	DRC_ATT		DRC攻击时间.用于在阈值(膝盖)处平滑增益曲线的每个DRC功能.	为0x7	RW
		0000	0毫秒		
		0001	0.1毫秒		
		0010	0.19毫秒		
		0011	0.37毫秒		
		0100	0.75毫秒		
		0101	1.5毫秒		

位	位名称	设置	描述	重启	访问
		0110	3毫秒		
		0111	6毫秒		
		1000	12毫秒		
		1001	24毫秒		
		1010	48毫秒		
		1011	96毫秒		
		1100	192毫秒		
		1101	384毫秒		
		1110	768毫秒		
		1111	1.536秒		
[3: 0]	DRC_DEC		DRC衰退时间,用于在阈值(膝盖)处平滑增益曲线的每个DRC功能。	为0x7	RW
		0000	0毫秒		
		0001	1.5毫秒		
		0010	3毫秒		
		0011	6毫秒		
		0100	12毫秒		
		0101	24毫秒		
		0110	48毫秒		
		0111	96毫秒		
		1000	192毫秒		
		1001	384毫秒		
		1010	768毫秒		
		1011	1.536秒		
		1100	3.072秒		
		1101	6.144秒		
		1110	12.288秒		
		1111	24.576秒		

www.wxmall.com

DRC控制7注册

地址：0x10，复位：0x26，名称：DRC_Control_7

R7	R6	R5	R4	R3	R2	R1	R0
0	0	1	0	0	1	1	0

[7:4] HDT_NOR (RW)
DRC Normal Operation Hold
Time.
0000: 0 ms
0001: 0.67 ms
0010: 1.33 ms
0011: 2.67 ms
0100: 5.33 ms
0101: 10.66 ms
0110: 21.32 ms
0111: 42.64 ms
1000: 85.28 ms
1001: 170.56 ms
1010: 341.12 ms
1011: 682.24 ms
1100: 1.364 sec
1101: Reserved
1110: Reserved
1111: Reserved

[3:0] HDT_NG (RW)
DRC Noise Gate Hold Time.
0000 0 ms
0001 0.67 ms
0010 1.33 ms
0011 2.67 ms
0100 5.33 ms
0101 10.66 ms
0110 21.32 ms
0111 42.64 ms
1000 85.28 ms
1001 170.56 ms
1010 341.12 ms
1011 682.24 ms
1100 1.364 sec
1101 Reserved
1110 Reserved
1111 Reserved

表29. DRC_Control_7的位描述

位	位名称	设置	描述	重启	访问
[7: 4]	HDT_NOR		DRC正常操作保持时间.用于防止增益曲线计算增加太快.	0x2	RW
		0000	0毫秒		
		0001	0.67毫秒		
		0010	1.33毫秒		
		0011	2.67毫秒		
		0100	5.33毫秒		
		0101	10.66毫秒		
		0110	21.32毫秒		
		0111	42.64毫秒		
		1000	85.28毫秒		
		1001	170.56毫秒		
		1010	341.12毫秒		
		1011	682.24毫秒		
		1100	1.364秒		
		1101	保留的		
		1110	保留的		
		1111	保留的		
[3: 0]	HDT_NG		DRC噪声门保持时间.用于防止DRC进入噪音门太快了.	为0x6	RW
		0000	0毫秒		
		0001	0.67毫秒		
		0010	1.33毫秒		
		0011	2.67毫秒		
		0100	5.33毫秒		
		0101	10.66毫秒		
		0110	21.32毫秒		
		0111	42.64毫秒		
		1000	85.28毫秒		
		1001	170.56毫秒		

位	位名称	设置	描述	重启	访问
		1010	341.12毫秒		
		1011	682.24毫秒		
		1100	1.364秒		
		1101	保留的		
		1110	保留的		
		1111	保留的		

DRC控制8注册

地址：0x11，复位：0x1C，名称：DRC_Control_8

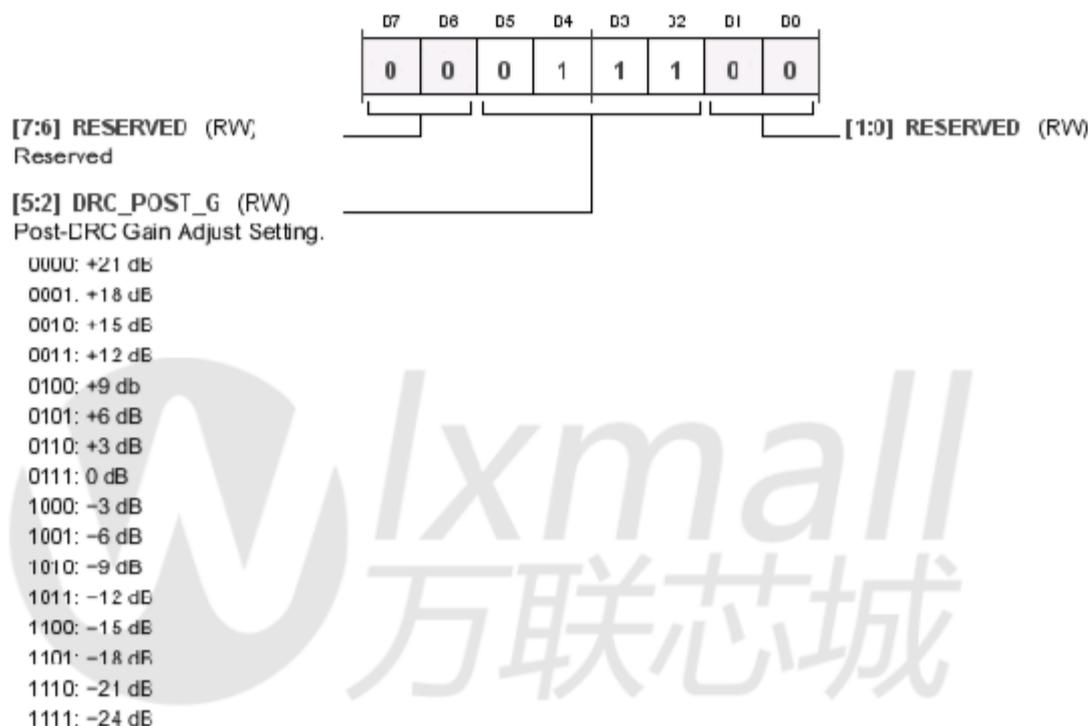


表30. DRC_Control_8的位说明

位	位名称	设置	描述	重启	访问
[7: 6]	RESERVED		保留。	为0x0	RW
[5: 2]	DRC_POST_G		DRC后增益调整设置.这可以用来增加额外的收益经过DRC功能来补偿整个系统的减少由于刚果(金)的收益.	为0x7	RW
		0000	+ 21dB		
		0001	+18分贝		
		0010	+15分贝		
		0011	+12分贝		
		0100	+9分贝		
		0101	+6 dB		
		0110	+ 3 dB		
		0111	0分贝		
		1000	-3分贝		
		1001	-6分贝		
		1010	-9分贝		
		1011	-12 dB		
		1100	-15分贝		
		1101	-18分贝		
		1110	-21 dB		
		1111	-24分贝		
[1: 0]	RESERVED		保留。	为0x0	RW

DRC控制9注册

地址：0x12，复位：0x07，名称：DRC_Control_9

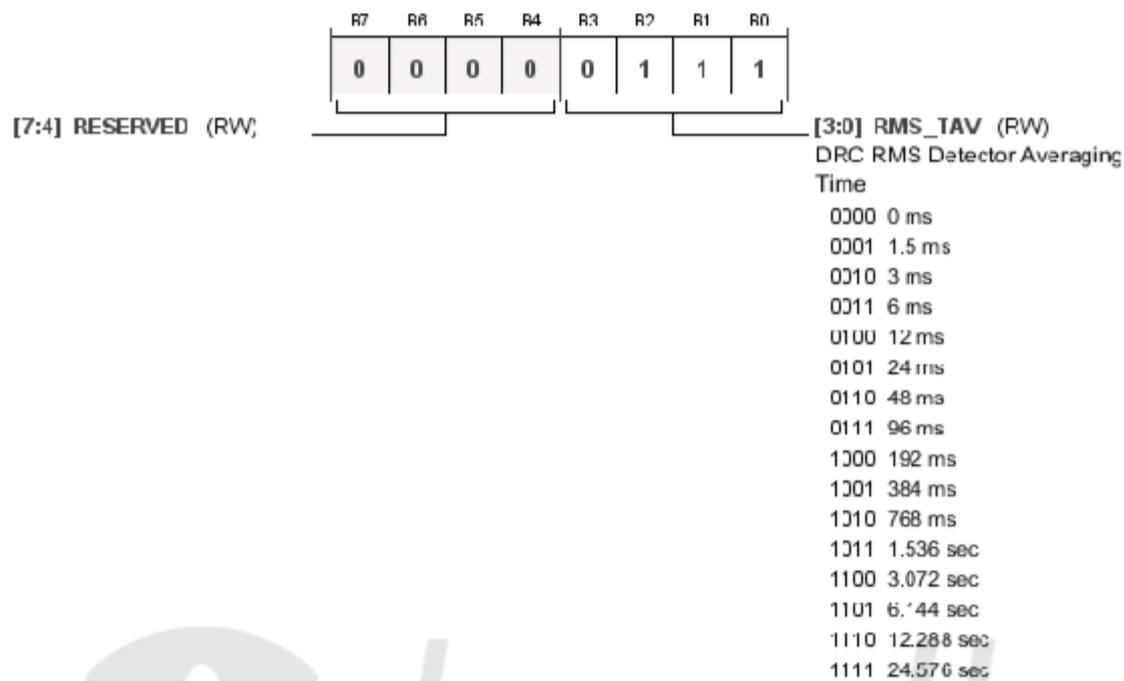


表31. DRC_Control_9的位描述

位	位名称	设置	描述	重启	访问
[7: 4]	RESERVED		保留。	为0x0	RW
[3: 0]	RMS_TAV		DRC RMS检测器平均时间.这是公司的平均时间水平与DRC阈值进行比较.	为0x7	RW
		0000	0毫秒		
		0001	1.5毫秒		
		0010	3毫秒		
		0011	6毫秒		
		0100	12毫秒		
		0101	24毫秒		
		0110	48毫秒		
		0111	96毫秒		
		1000	192毫秒		
		1001	384毫秒		
		1010	768毫秒		
		1011	1.536秒		
		1100	3.072秒		
		1101	6.144秒		
		1110	12.288秒		
		1111	24.576秒		

包装和订购信息

外形尺寸

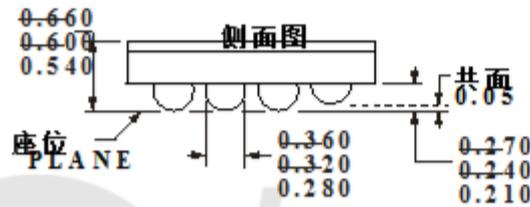
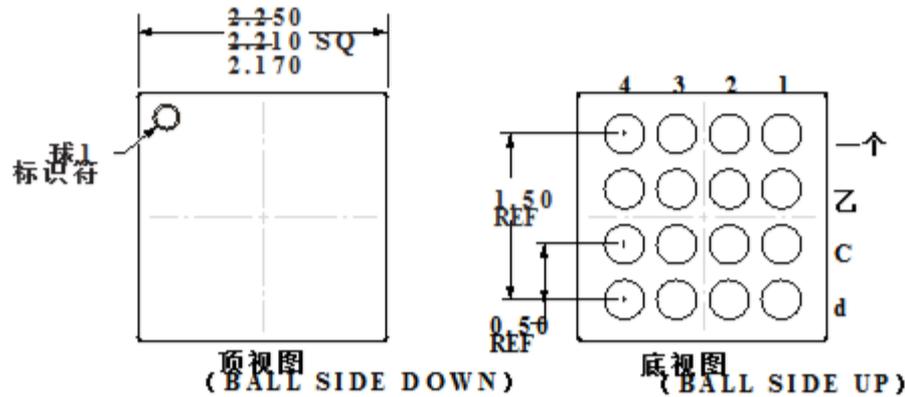
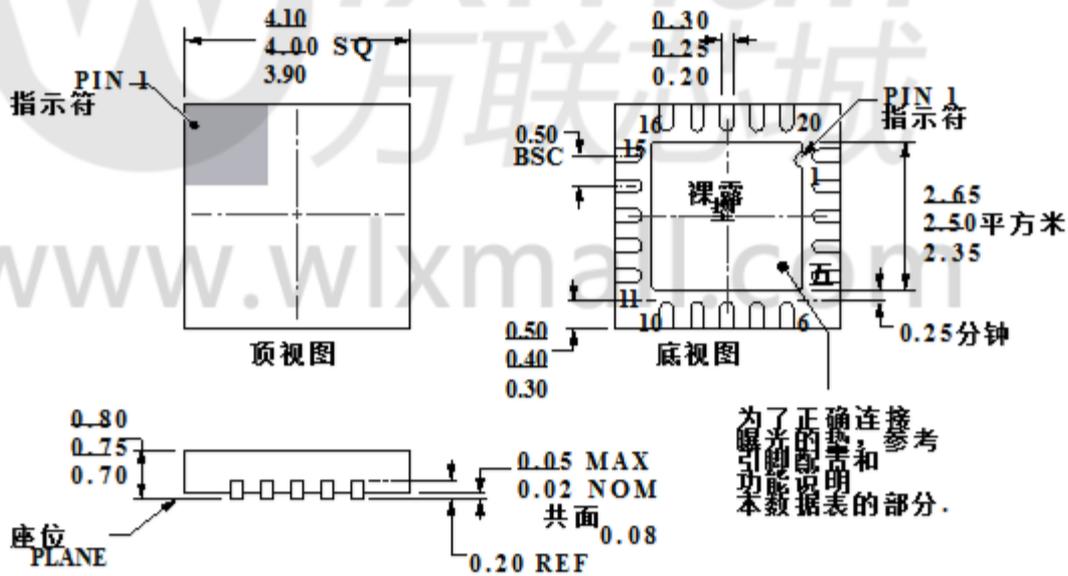


图37.16-球形晶圆级芯片尺寸封装[WLCSP]
(CB-16-13)
尺寸以毫米为单位显示



柔顺 致JEDEC标准MO-220-WGGD.

图38. 20引脚引线框架芯片级封装[LFCSP_WQ]
4毫米×4毫米的身体，非常非常薄的方形 (CP-20-10)
尺寸以毫米为单位显示

为了正确连接参考
引脚的配管和
功能说明的部分。
本数据表

订购指南

型号 ¹	温度范围	包装说明	包装选项
SSM2518CBZ-RL	-40°C至+ 85°C	16球, 2.2毫米×2.2毫米WLCSP	CB-16-13
SSM2518CBZ-R7	-40°C至+ 85°C	16球, 2.2毫米×2.2毫米WLCSP	CB-16-13
SSM2518CPZ	-40°C至+ 85°C	20引脚4 mm×4 mm LFCSP	CP-20-10
SSM2518CPZ-R7	-40°C至+ 85°C	20引脚4 mm×4 mm LFCSP	CP-20-10
SSM2518CPZ-RL	-40°C至+ 85°C	20引脚4 mm×4 mm LFCSP	CP-20-10
EVAL-SSM2518Z		评估板	

¹ Z =符合RoHS的部分.

