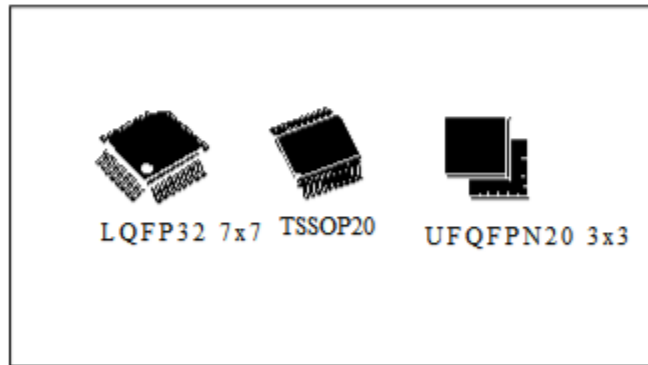




STM8S003K3 STM8S003F3

值线, 16 MHz STM8S 8位MCU, 8 KB闪存, 128字节

数据EEPROM, 10位ADC, 3个定时器, UART, SPI, I²C



特征

核心

- 16 MHz先进的STM8内核与哈佛
建筑和三级管道
- 扩展指令集

内存

- 程序内存: 8K字节闪存; data retention
经过100个循环, 在55°C下20年
- RAM: 1 KB
- 数据存储: 128字节的真数据EEPROM;
耐久性高达100 000次写入/擦除周期

时钟, 复位和电源管理

- 2.95至5.5 V工作电压
- 灵活的时钟控制, 4个主时钟源:
 - 低功耗晶体振荡器
 - 外部时钟输入
 - 内部用户可调整16 MHz RC
 - 内部低功耗128 kHz RC
- 带时钟监视器的时钟安全系统
- 电源管理:
 - 低功耗模式(等待, 主动停止, 停止)
 - 分别 关闭外设时钟
- 永久性, 低消耗能力
和掉电复位

中断管理

- 嵌套中断控制器, 具有32个中断
- 6个矢量上最多可以有27个外部中断

计时器

- 高级控制定时器: 16位, 4 CAPCOM
通道, 3个互补输出, 死区时间
插入和灵活同步
- 16位通用定时器, 带3个CAPCOM
通道(IC, OC或PWM)
- 8位基本定时器, 带8位预分频器
- 自动唤醒定时器
- 窗口看门狗和独立看门狗

计时器

通讯接口

- UART同步时钟输出
操作, 智能卡, IrDA, LIN主模式
- SPI接口高达8 Mbit/s
- I²C接口高达400 Kbit/s

模数转换器(ADC)

- 10位, ± 1 LSB ADC, 最多5路复用
通道, 扫描模式和模拟看门狗

I/O的

- 32引脚封装上最多28个I/O, 包括21个
高输出输出
- Highly robust I/O design, immun against current
注射

开发支持

- 嵌入式单线接口模块(SWIM)
用于快速的片上编程和非侵入性
调试

内容

1简介.....	7
2说明.....	8
3框图.....	9
4产品概述.....	10
4.1中央处理单元STM8	10
4.2单线接口模块（SWIM）和调试模块（DM）	10
4.3中断控制器.....	11
4.4闪存程序存储器和数据EEPROM	11
4.5时钟控制器.....	12
4.6电源管理.....	13
4.7看门狗定时器.....	13
4.8自动唤醒计数器.....	14
4.9蜂鸣器.....	14
4.10 TIM1 - 16位高级控制定时器.....	14
4.11 TIM2 - 16位通用定时器.....	15
4.12 TIM4 - 8位基本定时器.....	15
4.13模数转换器（ADC1）	15
4.14通讯接口.....	16
4.14.1 UART1	16
4.14.2 SPI	17
4.14.3 I ² C.....	17
5引脚分配和引脚说明.....	18
5.1 STM8S003K3 LQFP32引脚分配和引脚说明.....	18
5.2 STM8S003F3 TSSOP20 / UFQFPN20引脚分配和引脚说明.....	21
5.2.1 STM8S003F3 TSSOP20引脚分配和引脚说明.....	21
5.2.2 STM8S003F3 UFQFPN20引脚分配.....	22
5.2.3 STM8S003F3 TSSOP20 / UFQFPN20引脚说明.....	22
5.3备用功能重映射	24
6存储器和寄存器映射.....	25
6.1记忆图.....	25
6.2注册地图.....	26
6.2.1 I/O端口硬件寄存器映射.....	26
6.2.2通用硬件寄存器映射	27
6.2.3 CPU / SWIM / 调试模块/中断控制器寄存器	36
7中断向量映射.....	39
8个选项字节.....	41
8.1替代功能重映射位.....	43

9 电气特性	46
9.1 参数条件	46
9.1.1 最小和最大值	46
9.1.2 典型值	46
9.1.3 典型曲线	46
9.1.4 加载电容器	46
9.1.5 引脚输入电压	46
9.2 绝对最大额定值	47
9.3 操作条件	49
9.3.1 VCAP 外部电容	50
9.3.2 电源电流特性	51
9.3.3 外部时钟源和时序特性	60
9.3.4 内部时钟源和定时特性	62
9.3.5 记忆特性	64
9.3.6 I/O 端口引脚特性	66
9.3.7 复位引脚特性	74
9.3.8 SPI 串行外设接口	77
9.3.9 I ² C 界面特性	80
9.3.10 10 位 ADC 特性	81
9.3.11 EMC 特性	85
10 包装信息	89
10.1 32 针 LQFP 封装机械数据	89
10.2 20 针 TSSOP 封装机械数据	90
10.3 20 引脚 UFQFPN 封装机械数据	92
11 热特性	94
11.1 参考文件	94
11.2 选择产品温度范围	94
12 订购信息	96
13 STM8 开发工具	97
13.1 仿真和在线调试工具	97
13.2 软件工具	97
13.2.1 STM8 工具集	98
13.2.2 C 和组装机具链	98
13.3 编程工具	98
14 修订历史	99

表格清单

表1. STM8S003xx值行功能.....	8
表2. CLK_PCKENR1 / 2寄存器中的外设时钟选通位分配.....	13
表3. TIM定时器功能.....	15
表4. 引脚表的图例/缩写.....	18
表5. LQFP32引脚描述.....	19
表6. STM8S003F3引脚说明.....	22
表7. I / O端口硬件寄存器映射.....	26
表8. 一般硬件寄存器映射.....	27
表9. CPU / SWIM / 调试模块/中断控制器寄存器.....	36
表10. 中断映射.....	39
表11. 选项字节.....	99
表12. 选项字节说明.....	41
表13. 用于32引脚器件的STM8S003K3交替功能重映射位.....	0.43
表14. 20引脚器件的STM8S003F3交替功能重映射位.....	0.44
表15. 电压特性.....	47
表16. 电流特性.....	47
表17. 热特性.....	48
表18. 一般运行状况.....	49
表19. 上电/掉电时的运行状况.....	50
表20. 在VDD = 5 V时运行模式下执行代码的总电流消耗.....	51
表21. 在VDD = 3.3 V时运行模式下执行代码的总电流消耗.....	52
表22. VDD = 5 V时等待模式下的总电流消耗.....	53
表23. VDD = 3.3 V时等待模式下的总电流消耗.....	53
表24. VDD = 5 V时主动停止模式下的总电流消耗.....	54
表25. VDD = 3.3 V时有效停止模式下的总电流消耗.....	54
表26. VDD = 5 V时停电模式下的总电流消耗.....	55
表27. VDD = 3.3 V时停止模式下的总电流消耗.....	55
表28. 唤醒时间.....	56
表29. 强制复位状态下的总电流消耗和时序.....	57
表30. 周边电流消耗.....	57
表31. HSE用户外部时钟特性.....	60
表32. HSE振荡器特性.....	61
表33. HSI振荡器特性.....	62
表34. LSI振荡器特性.....	64
表35. RAM和硬件寄存器.....	64
表36. 闪存程序存储器和数据EEPROM.....	65
表37. I / O静态特性.....	66
表38. 输出驱动电流（标准端口）.....	68
表39. 输出驱动电流（真开漏口）.....	68
表40. 输出驱动电流（高端口）.....	69
表41. NRST引脚特性.....	74
表42. SPI特性.....	78
表43. I ² C特性.....	80
表44. ADC特性.....	82
表45. 具有RAIN < 10kΩ, VDD = 5 V的ADC精度.....	82
表46. 具有RAIN < 10kΩRAIN, VDD = 3.3 V的ADC精度.....	83
表47. EMS数据.....	86

表48. EMI数据.....	86
表49. ESD绝对最大额定值.....	87
表50. 电敏性.....	88
表51. 32针 低频四边形扁平封装机械数据.....	89
表52. 20针，4.40 mm机身，0.65 mm间距机械数据.....	91
表53. 20引脚超薄细间距四边形无引线封装（3x3）机械数据.....	92
表54. 热特性.....	94
表55. 文件修订历史.....	99



数字列表

图1.框图.....	9
图2.闪存组织.....	12
图3. STM8S003K3 LQFP32引脚排列.....	18
图4. STM8S003F3 TSSOP20引脚排列.....	21
图5. STM8S003F3 UFQFPN20引脚排列.....	22
图6.记忆图.....	25
图7.引脚装载条件.....	46
图8.引脚输入电压.....	47
图9. fCPU _{max} 与VDD	50
图10.外部电容器CEXT	50
图11. Typ IDD (RUN) 与VDD HSE用户外部时钟, fCPU = 16 MHz	58
图12. Typ IDD (RUN) 与fCPU HSE用户外部时钟, VDD = 5 V	58
图13. Typ IDD (RUN) 对VDD HSI RC _{osc} , fCPU = 16 MHz	59
图14. Typ IDD (WFI) 与VDD HSE用户外部时钟, fCPU = 16 MHz	59
图15. Typ IDD (WFI) 与fCPU HSE用户外部时钟, VDD = 5 V	60
图16. Typ IDD (WFI) 与VDD的关系HSI RC _{osc} , fCPU = 16 MHz	60
图17. HSE外部时钟源.....	61
图18. HSE振荡器电路图.....	62
图19.典型的HSI频率变化vs VDD @ 4温度.....	63
图20.典型的LSI频率变化vs VDD @ 4温度.....	64
图21.典型VIL和VIH对VDD @ 4温度.....	67
图22.典型上拉电阻vs VDD @ 4温度.....	67
图23.典型上拉电流vs VDD @ 4温度.....	68
图24. Typ. VOL @ VDD = 5 V (标准端口)	70
图25. Typ. VOL @ VDD = 3.3 V (标准端口)	70
图26. Typ. VOL @ VDD = 5 V (真开漏口)	71
图27. Typ. VOL @ VDD = 3.3 V (真开漏口)	71
图28. Typ. VOL @ VDD = 5 V (高吸收端口)	72
图29. Typ. VOL @ VDD = 3.3 V (高接收端口)	72
图30. Typ. VDD - VOH @ VDD = 5 V (标准端口)	73
图31. Typ. VDD - VOH @ VDD = 3.3 V (标准端口)	73
图32. Typ. VDD - VOH @ VDD = 5 V (高端口)	74
图33. Typ. VDD - VOH @ VDD = 3.3 V (高端口)	74
图34.典型NRST VIL和VIH对VDD @ 4温度.....	76
图35.典型NRST上拉电阻vs VDD @ 4温度.....	76
图36.典型NRST上拉电流vs VDD @ 4温度.....	77
图37.推荐的复位引脚保护.....	77
图38. SPI时序图 - 从模式和CPHA = 0	79
图39. SPI时序图 - 从模式和CPHA = 1	79
图40. SPI时序图 - 主模式 (1)	80
图41.典型应用与I ² C总线时序图.....	84
图42. ADC精度特性.....	84
图43. ADC的典型应用.....	85
图44. 32针扁平四边形扁平封装 (7 x 7)	89
图45. 20针, 4.40毫米体, 0.65毫米间距.....	90
图46. 20引脚超薄细间距四边形无引线封装外形 (3x3)	92
图47. STM8S003x值订购信息方案.....	96

1 介绍

本数据手册包含器件特性，引脚分布，电气特性，机械数据和订购信息。

•通过 **STM8**微控制器，寄存器和外设，

请参考**STM8S**微控制器系列参考手册（**RM0016**）。

•有关编程，擦除和保护内部闪存的信息

请参考**STM8S Flash**编程手册（**PM0051**）。

•有关调试和**SWIM**（单线接口模块）的信息，请参见**STM8**

SWIM通信协议和调试模块用户手册（**UM0470**）。

•有关**STM8**内核的信息，请参考**STM8 CPU**编程手册

（**PM0044**）。



2 描述

STM8S003x值行8位微控制器具有8 KB闪存程序存储器，加上真正的数据EEPROM。STM8S微控制器系列参考手册（RM0016）是指这个家族中的设备是低密度的。它们提供以下好处：性能，鲁棒性和系统成本降低。

通过集成的真实数据EEPROM支持确保器件性能和稳定性高达100000个写/擦除周期，先进的核心和外设在最先进的技术，16 MHz时钟频率，强大的I / O，独立的看门狗时钟源和时钟安全系统。

由于内部时钟的系统集成度高，系统成本降低振荡器，看门狗和欠压复位。

提供完整的文档以及各种开发工具。

表1：STM8S003xx值行特征

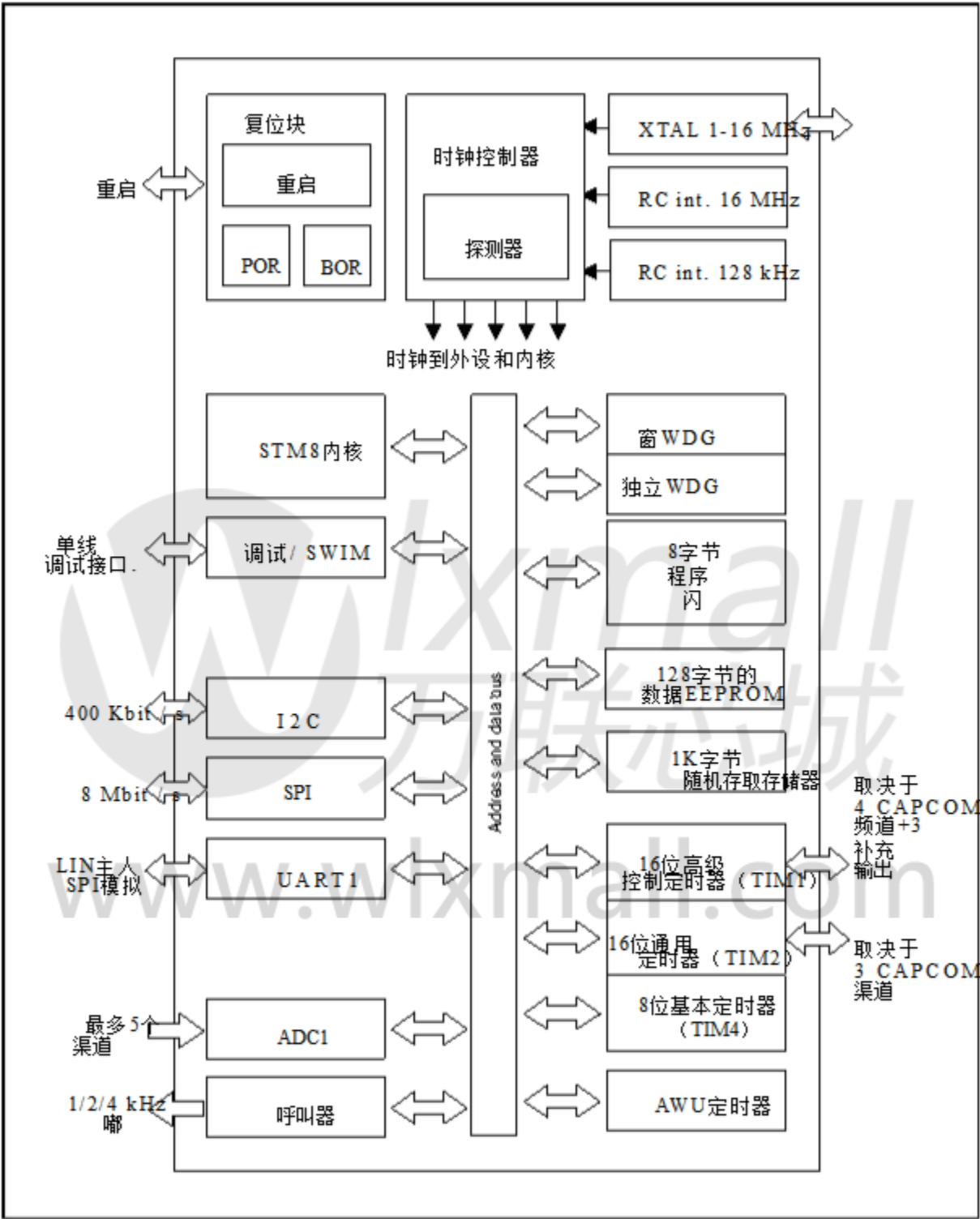
设备	STM8S003K3	STM8S003F3
针数	32	20
GPIO的最大数量（I / O）	28	16
分机.中断引脚	27	16
定时器CAPCOM通道	7	7
定时器互补输出	3	2
A / D转换器通道	4	五
高接收器I / O	21	12
低密度闪存程序存储器（字节）	8K	8K
RAM（字节）	1K	1K
真数据EEPROM（字节）	128 ⁽¹⁾	128 ⁽¹⁾
外设	多功能定时器（TIM1），SPI，I ² C，UART WDG，独立WDG，ADC，PWM 定时器（TIM2），8位定时器（TIM4）	

(1) 无读写能力。



3 框图

图1：框图



4 产品概述

以下部分将概述设备功能的基本功能模块和外设。

有关详细信息，请参阅相应的系列参考手册（RM0016）。

4.1 中央处理单元STM8

8位STM8内核专为代码效率和性能而设计。

它包含6个内部寄存器，可在每个执行环境中直接寻址20寻址模式，包括间接和相对寻址索引以及80条指令。

架构和注册

- 哈佛建筑
- 3级管道
- 32位宽的程序存储器总线 - 大多数指令的单周期取样
- X和Y 16位索引寄存器 - 启用具有或不具有偏移量的索引寻址模式
 - 和读 - 修改 - 写类型的数据操作
- 8位累加器
- 24位程序计数器 - 16 MB的线性内存空间
- 16位堆栈指针 - 访问64 K级堆栈
- 8位条件代码寄存器 - 最后一条指令结果的7个条件标志

解决

- 20个寻址模式
- 位于地址任何地方的查找表的索引间接寻址模式
 - 空间
- 堆栈指针相对寻址模式，用于局部变量和参数传递

指令系统

- 80个指令，具有2个字节的平均指令大小
- 标准数据移动和逻辑/算术功能
- 8位乘8位乘法
- 16位乘8位和16位乘16位除法
- 位操作
- 堆栈和累加器之间的数据传输（push/pop），直接进行堆栈访问
- 使用X和Y寄存器或直接存储器到存储器传输的数据传输

4.2 单线接口模块（SWIM）和调试模块（DM）

单线接口模块和调试模块允许非侵入式，实时在线调试和快速记忆编程。

游泳

单线接口模块，用于直接访问调试模块和存储器编程。该接口可以在所有设备操作模式下激活。最大数据传输速度为145字节/ms。

调试模块

非侵入式调试模块具有接近全功能仿真器的性能。除了内存和外设之外，还可以通过手段实时监控CPU的运行影子寄存器。

- 实时向RAM和外设寄存器R/W
- 通过停止CPU对所有资源进行R/W访问
- 所有程序存储器指令的断点（软件断点）
- 两个高级断点，23个预定义的配置

4.3 中断控制器

- 具有三个软件优先级的嵌套中断
- 32个具有硬件优先级的中断向量
- 包括TLI在内的6个矢量上最多可以有27个外部中断
- 陷阱和复位中断

4.4 闪存程序存储器和数据EEPROM

- 8 KB闪存程序单电压闪存
- 128字节的真实数据EEPROM
- 用户选项字节区

写保护（WP）

提供Flash程序存储器和数据EEPROM的写保护，以避免意外覆盖可能由用户软件故障引起的内存。

有两个级别的写保护。第一级称为MASS（内存访问）保安系统）。MASS始终启用并保护主Flash程序存储器，数据EEPROM和选项字节。

要执行应用程序内编程（IAP），可以通过写入来删除此写保护控制寄存器中的MASS密钥序列。这允许应用程序修改内容的主程序存储器和数据EEPROM，或重新编程器件选项字节。

第二级写保护，可以启用进一步保护特定的内存区域称为UBC（用户启动代码）。参见下图。

UBC的大小可以通过UBC选项字节来编程，以1页为增量（64字节块）通过在ICP模式下编程UBC选项字节。

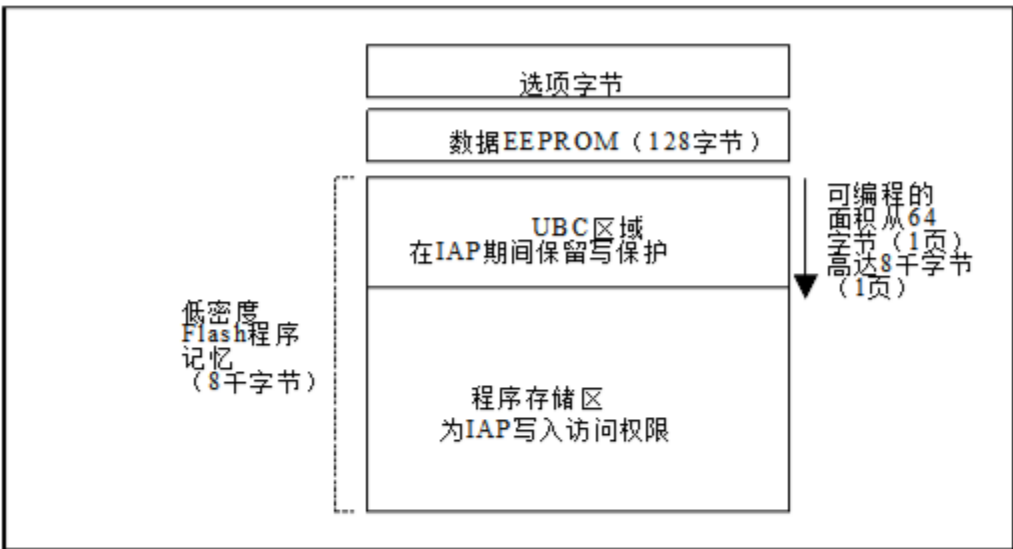
这将程序内存分为两个方面：

- 主程序存储器：8 KB减UBC
- 用户特定引导代码（UBC）：可配置高达8 KB

在应用程序编程期间，UBC区域保持写保护。这意味着MASS键不解锁UBC区域。它保护用于存储引导的内存。

程序，特定代码库，复位和中断向量，复位程序和通常的IAP和通信程序。

图2：闪存组织



读取保护 (ROP)

读出保护块可以从Flash程序存储器读取和写入数据ICP模式下的数据EEPROM (和调试模式)。一旦读出保护被激活，任何切换其状态的尝试触发程序存储器的全局擦除。即使没有保护可以被认为是完全不可破坏的，该功能提供了非常高的水平为通用微控制器提供保护。

4.5 时钟控制器

时钟控制器分配来自不同振荡器的系统时钟 (f_{MASTER}) 到核心和外设。它还管理低功耗模式的时钟门控，并确保时钟稳健性。

特征

- **时钟预分频器：**获得速度和电流消耗之间的最佳折中
CPU和外设的时钟频率可以通过可编程调节预分频器。
- **安全时钟切换：**可以在运行模式下，即时更新安全的时钟源
通过配置寄存器，时钟信号不会切换到新的时钟源准备好了。该设计保证无毛刺切换。
- **时钟管理：**为了降低功耗，时钟控制器可以停止时钟到核心，个别外设或内存。
- **主时钟源：**可以使用四个不同的时钟源来驱动主机
时钟：
 - 1-16 MHz高速外部晶振 (HSE)
 - 高达16 MHz的高速用户外部时钟 (HSE用户外部)
 - 16 MHz高速内部RC振荡器 (HSI)
 - 128 kHz低速内部RC (LSI)

- **启动时钟：**复位后，微控制器默认情况下重新启动，内部为2 MHz
时钟（HSI / 8）.预分频比和时钟源可以通过应用程序进行更改
程序一旦代码执行开始.
- **时钟安全系统（CSS）：**可以通过软件启用此功能.如果是HSE时钟
发生故障，内部RC（16 MHz / 8）由CSS和a自动选择
可以选择生成中断.
- **可配置的主时钟输出（CCO）：**输出外部时钟以供使用
应用.

表2：CLK_PCKENR1 / 2寄存器中的外设时钟选通位分配

位	外围设备 时钟	位	外围设备 时钟	位	外围设备 时钟	位	外围设备 时钟
PCKEN17	TIM1	PCKEN13	U A R T 1	PCKEN27	保留的	PCKEN23	ADC
PCKEN16	保留的	PCKEN12	保留的	PCKEN26	保留的	PCKEN22	A W U
PCKEN15	TIM2	PCKEN11	SPI	PCKEN25	保留的	PCKEN21	保留的
PCKEN14	TIM4	PCKEN10	2 @	PCKEN24	保留的	PCKEN20	保留的

4.6 能源管理

为了有效的电源管理，应用程序可以放在四种不同的低功耗之一中
模式.您可以配置每个模式，以获得最低功耗之间的最佳折中
消耗，最快的启动时间和可用的唤醒源.

- **等待模式：**在此模式下，CPU停止，但外围设备仍在运行.该
唤醒由内部或外部中断或复位执行.
- **带稳压器的主动停止模式：**在此模式下，CPU和外设时钟为
停止.通过自动唤醒以可编程的间隔产生内部唤醒
单位（AWU）.主电压调节器保持通电，所以电流消耗是
高于主动停止模式，调节器关闭，但唤醒时间更快.醒来
由内部AWU中断触发，外部中断或复位.
- **主动停止模式，调节器关闭：**此模式与使用调节器的主动停止相同
除了主电压调节器关闭，所以唤醒时间较慢.
- **暂停模式：**在此模式下，微控制器使用的功率最小.CPU和外设
时钟停止，主电压调节器关闭.唤醒触发
外部事件或重置.

4.7 看门狗定时器

看门狗系统基于两个独立的定时器，提供最大的安全性
应用程序.

看门狗定时器的激活由选项字节或软件控制.一旦激活，
看门狗不能被用户程序禁用而不执行复位.

窗口看门狗定时器

窗口看门狗用于检测通常产生的软件故障的发生通过外部干扰或意外的逻辑条件导致应用程序程序放弃其正常顺序。

窗口函数可用于修剪看门狗行为以匹配应用程序完美。

应用软件必须在超时之前和限时内刷新计数器窗口。

在两种情况下会产生复位：

1. 超时：在16 MHz CPU时钟，超时时间可以在75 μ s之前调整64毫秒
2. 刷新窗口：下载计数器在其值低于该值之前刷新一个存储在窗口寄存器中。

独立看门狗定时器

独立的看门狗外设可以用来解决处理器故障硬件或软件故障。

它由128 kHz LSI内部RC时钟源提供时钟，因此即使在这种情况下也保持有效的CPU时钟故障

IWDG时基从60 μ s延长到1s。

4.8 自动唤醒计数器

- 用于从主动停止模式自动唤醒
- 时钟源：内部128 kHz内部低频RC振荡器或外部时钟
- LSI时钟可以内部连接到TIM1输入捕获通道1进行校准

4.9 呼叫器

蜂鸣器功能在BEEP引脚上输出信号以产生声音。信号在范围为1,2或4 kHz。

蜂鸣器输出端口仅可通过备用功能重映射选项位AFR7使用。

4.10 TIM1 - 16位高级控制定时器

这是一款适用于各种控制应用的高端计时器。有了它互补输出，死区时间控制和中心对准PWM功能，领域应用范围扩展到电机控制，照明和半桥驱动

- 带16位预分频器的16位向上，向下和向上/向下自动加载计数器
- 四个独立的捕获/比较通道（CAPCOM）可配置为输入捕捉，输出比较，PWM生成（边沿和中心对齐模式）和单脉冲模式产生
- 同步模块，用外部信号控制定时器
- 中断输入以强制定时器输出进入定义状态
- 具有可调死区时间的三个互补输出

- 编码器模式
- 中断源：3 x 输入捕捉/输出比较，1 x 溢出/更新，1 x 中断

4.11 TIM2 - 16位通用定时器

- 16位自动加载 (AR) 递增计数器
- 15位预分频器可调整为2比例1 ... 32768的固定功率
- 3个可单独配置的捕获/比较通道
- PWM模式
- 中断源：3 x 输入捕捉/输出比较，1 x 溢出/更新

4.12 TIM4 - 8位基本定时器

- 8位自动重装，可调预分频比为2到1的任何功率
- 时钟源：CPU时钟
- 中断源：1 x 溢出/更新

表3：TIM定时器功能

计时器	计数器大小 (位)	预分频器	计数模式	CAPCOM 渠道	COMPLEM. 输出	分机. 触发	计时器同步/ 链接
TIM1	16	任何整数 从1到 65536	上/下	4	3	是	没有
TIM2	16	任何权力 2从1到 32768	向上	3	0	没有	
TIM4	8	任何权力 2从1到 128	向上	0	0	没有	

4.13 模数转换器 (ADC1)

- STM8S003xx产品包含10位逐次逼近A / D转换器 (ADC1)
- 具有多达5个外部多路复用输入通道和以下功能：
- 输入电压范围：0~VDD
 - 转换时间：14个时钟周期
 - 单次连续和缓冲连续转换模式
 - 缓冲区大小 (nx 10位)，其中n=输入通道数
 - 扫描模式，用于单次和连续转换一系列通道
 - 具有可编程上限和下限阈值的模拟看门狗功能
 - 模拟看门狗中断

- 外部触发输入
- 从TIM1 TRGO触发
- 转换结束 (EOC) 中断

4.14 通讯接口

实现以下通信接口：

- **UART1**：全功能UART，同步模式，SPI主模式，智能卡模式，IrDA模式，单线模式，LIN2.1主控能力
- **SPI**：全双工和半双工，8 Mbit / s
- **PC**：高达400 Kbit / s

4.14.1 UART1

主要特点

- 1 Mbit / s全双工SCI
- SPI仿真
- 高精度波特率发生器
- 智能卡仿真
- IrDA SIR编码器解码器
- LIN主模式
- 单线半双工模式

异步通信 (UART模式)

- 全双工通信 - NRZ标准格式 (标记/空格)
- 可编程的发送和接收波特率高达1 Mbit / s ($f_{CPU} / 16$) 并且能够实现遵循任何标准波特率，无论输入频率如何
- 发送器和接收器的独立使能位
- 两种接收机唤醒模式：
 - 地址位 (MSB)
 - 空闲线 (中断)
- 中断产生传输错误检测
- 奇偶校验控制

同步通讯

- 全双工同步传输
- SPI主站操作
- 8位数据通信
- 最大速度：16 MHz时为1 Mbit / s ($f_{CPU} / 16$)

LIN主模式

- 发射：产生13位同步中断帧
- 接收：检测11位中断帧

4.14.2 SPI

- 主机和从机的 最大速度：8 Mbit / s ($f_{MASTER}/2$)
- 全双工同步传输
- 使用可能的双向数据线在两条线上进行单工同步传输
- 主或从操作 - 可由硬件或软件选择
- CRC计算
- 1个字节的Tx和Rx缓冲区
- 从机/主机选择输入引脚

4.14.3 I²C

- I²C主控功能：
 - 时钟生成
 - 开始和停止生成
- I²C从站功能：
 - 可编程I²C地址检测
 - 停止位检测
- 产生和检测7位/ 10位寻址和一般呼叫
- 支持不同的通信速度：
 - 标准速度（高达100 kHz）
 - 快速（高达400 kHz）

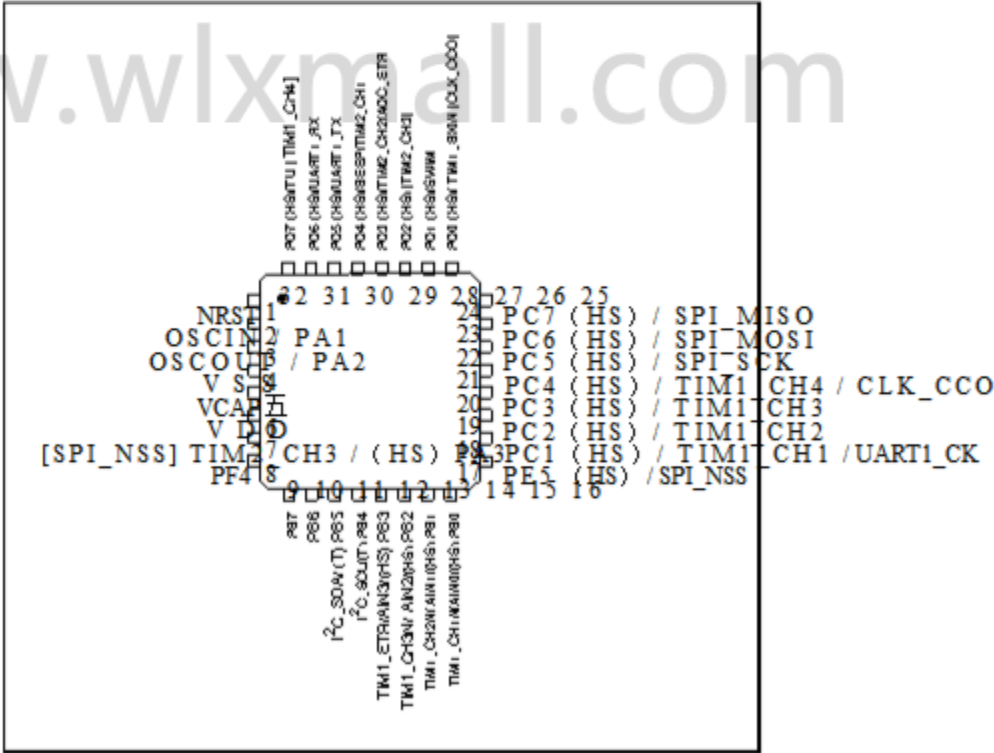
五 引脚分配和引脚描述

表4： 引脚分配表的图例/缩写

类型	I = 输入， O = 输出， S = 电源	
水平	输入	CM = CMOS
	产里	HS =高水槽
输出速度	O1 =慢（高达2 MHz） O2 =快速（高达10 MHz） O3 =快/慢可编程性，复位后默认状态较慢 O4 =快/慢可编程，复位后具有快速的默认状态	
港口和控制组态	输入	float = floating， wpu = weak pull-up
	产里	T =真开漏， OD =开漏， PP = 推拉
复位状态	粗体X（内部复位释放后的引脚状态）。 除非另有说明，否则引脚状态在复位期间相同相和内部复位释放后。	

5.1 STM8S003K3引脚配置和引脚说明

图3： STM8S003K3 LQFP32引脚排列



- (HS) 高水槽能力.
2. (T) 真开路漏极 (P缓冲器和保护二极管至VDD未实现).
3. []备用功能重新映射选项 (如果同一个备用功能显示两次, 那么表示独占选择, 而不是功能的重复).

表5: LQFP32引脚描述

销 没有	销 名称	类型	输入			产里				主要 功能 (复位后)	默认 备用 功能	备用 功能 后重映射 [选项位]
			漂浮的	WPU	分机 打断	高 水槽	速度	OD	PP			
1	NRST	I/O		X						重启		
2	PA1 / OSC1 ⁽²⁾	I/O	X	X	X		O1	X	X	端口A1	谐振器/ 水晶入	
3	PA2 / OSCOUT ⁽²⁾	I/O	X	X	X		O1	X	X	端口A2	谐振器/ 水晶出来	
4	VSS	小号								数字地面		
五	VCAP	小号								1.8 V稳压电容		
6	VDD	小号								数字电源		
7	PA3 / TIM2_CH3 [SPI_NSS]	I/O	X	X	X	HS	O3	X	X	A3端口	定时器2 频道3	SPI主/ 从选择 [AFR1]
8	PF4	I/O	X	X			O1	X	X	端口F4		
9	PB7	I/O	X	X	X		O1	X	X	港口B7		
10	PB6	I/O	X	X	X		O1	X	X	港口B6		
11	PB5 I ² C_SDA	I/O	X		X		O1	T ⁽³⁾		港口B5	I ² C数据	
12	PB4 I ² C_SCL	I/O	X		X		O1	T ⁽³⁾		端口B4	I ² C时钟	
13	PB3 / AIN3 / TIM1_ETR	I/O	X	X	X	HS	O3	X	X	B3端口	模拟输入3 / 定时器1 外部触发	
14	PB2 / AIN2 / TIM1_CH3N	I/O	X	X	X	HS	O3	X	X	港B2	模拟输入2 / 定时器1 - 倒 频道3	

销 没有	销 名称	类型	输入			产里				主要 功能 (复位后)	默认 备用 功能	备用 功能 后重映射 [选项位]
			漂浮的	WPU	分机 打断	高 水槽	速度	OD	PP			
15	PB1 / AIN1 / TIM1_CH2N	I/O	X	X	X	HS	O3	X	X	B1口	模拟输入1 / 定时器1 - 倒 频道2	
16	PB0 / AIN0 / TIM1_CH1N	I/O	X	X	X	HS	O3	X	X	端口B0	模拟输入0 / 定时器1 - 倒 频道1	
17	PE5 / SPI_NSS	I/O	X	X	X	HS	O3	X	X	E5港	SPI 主从 选择	
18	PC1 / TIM1_CH1 / UART1_CK	I/O	X	X	X	HS	O3	X	X	端口C1	定时器1 - 频道1 UART1时钟	
19	PC2 / TIM1_CH2	I/O	X	X	X	HS	O3	X	X	端口C2	定时器1 - 频道2	
20	PC3 / TIM1_CH3	I/O	X	X	X	HS	O3	X	X	端口C3	定时器1 - 频道3	
21	PC4 / TIM1_CH4 / CLK_CCO	I/O	X	X	X	HS	O3	X	X	端口C4	定时器1 - 频道4 配置 时钟输出	
22	PC5 / SPI_SCKI/O	I/O	X	X	X	HS	O3	X	X	端口C5	SPI时钟	
23	PC6 / PI_MOSII/O	I/O	X	X	X	HS	O3	X	X	端口C6	SPI主控 出/奴	
24	PC7 / PI_MISOI/O	I/O	X	X	X	HS	O3	X	X	端口C7	SPI主/ 奴隶出来	
25	PD0 / TIM1_BKIN [CLK_CCO]	I/O	X	X	X	HS	O3	X	X	端口D0	定时器1 - 中断 输入	配置 时钟输出 [AFR5]
26	PD1 / SWIM (4)	I/O	X	X	X	HS	O4	X	X	端口D1	SWIM数据 接口	
27	PD2 [TIM2_CH3]	I/O	X	X	X	HS	O3	X	X	端口D2		计时器2 - 渠道 3 [AFR1]

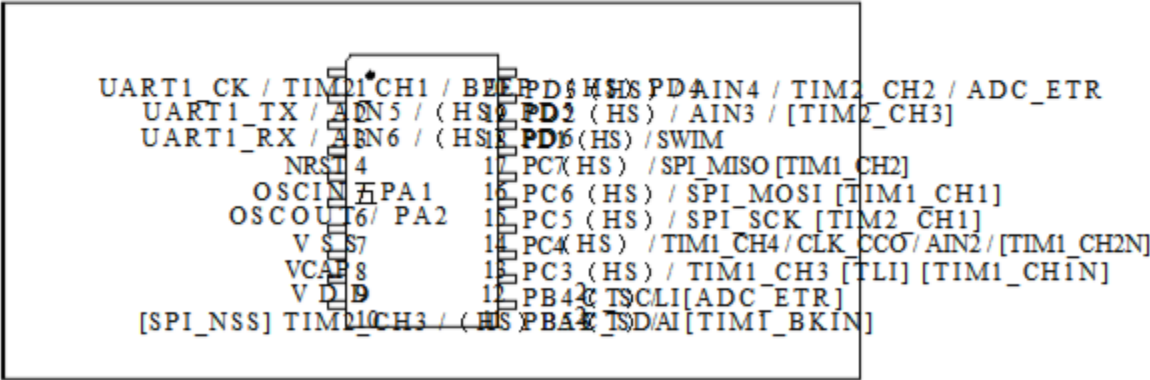
销没有	销名称	类型	输入			产里				主要功能 (复位后)	默认 备用功能	备用 功能后重映射 [选项位]
			漂浮的	WPU	分机 打断	高 水槽	速度	OD	PP			
28	PD3 / TIM2_CH2 / ADC_ETR	I/O	X	X	X	HS	O3	X	X	端口D3	计时器2 - 通道2 / ADC 外部触发	
29	PD4 /提示音/ TIM2_CH1	I/O	X	X	X	HS	O3	X	X	D4端口	计时器2 - 渠道 1 / BEEP输出	
三十	PD5 / UART1_TX	I/O	X	X	X	HS	O3	X	X	端口D5	UART1数据 发送	
31	PD6 / UART1_RX	I/O	X	X	X	HS	O3	X	X	端口D6	UART1数据 接收	
32	PD7 / TLI [TIM1_CH4]	I/O	X	X	X	HS	O3	X	X	港口D7	顶层 打断	定时器1 - 频道4 [AFR6]

- (1) 同时用于高电流源/汇的I / O引脚必须在封装周围均匀间隔.另外，总计
驱动电流必须遵守绝对最大额定值（见电气特性）。
- (2) 当MCU处于暂停/主动停止模式时，PA1自动配置为输入弱上拉，不能用于唤醒
装置.在此模式下，PA1的输出状态不被驱动.如果停止/主动停止，建议仅在输入模式下使用PA1
在应用程序中使用。
- (3) 在漏极开路输出列中，“T”定义了真正的漏极开路I / O（P缓冲器，弱上拉电阻和VDD的保护二极管）
实现）。
- (4) 在复位阶段和内部复位释放之后，PD1引脚处于输入上拉电路。

5.2 STM8S003F3 TSSOP20 / UFQFPN20引脚分配和引脚说明

5.2.1 STM8S003F3 TSSOP20引脚分配和引脚描述

图4：STM8S003F3 TSSOP20引脚排列



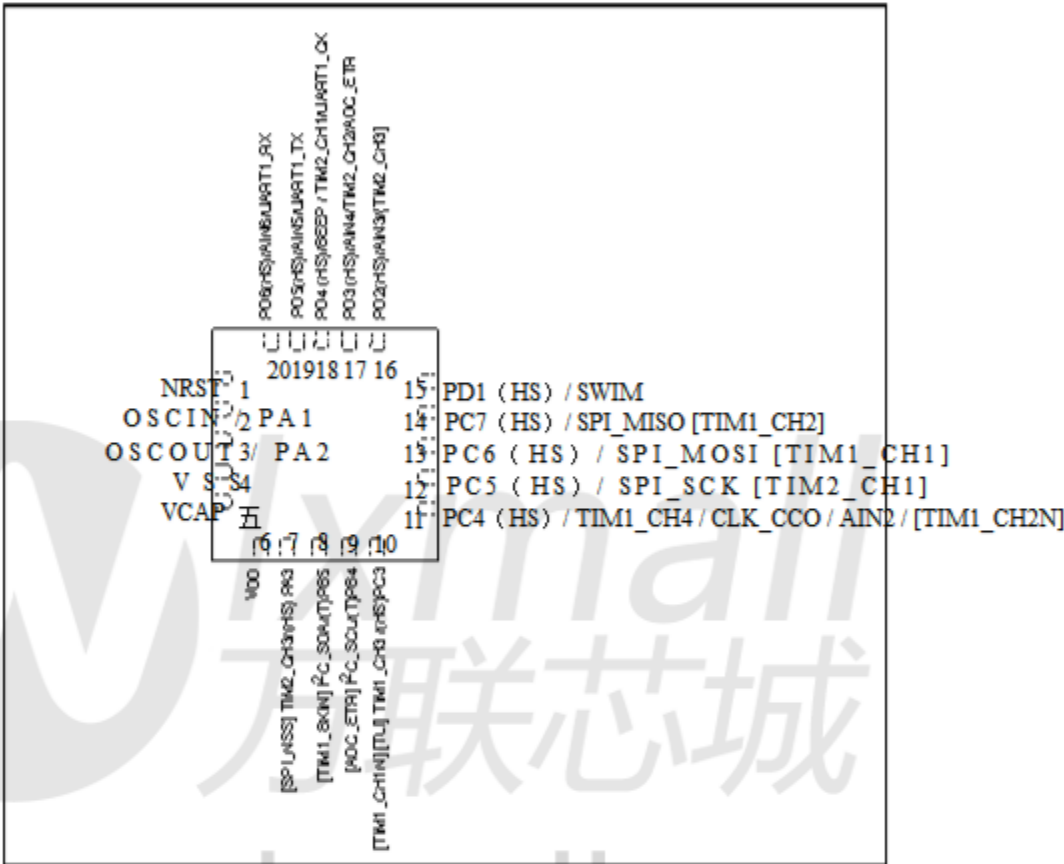
HS高接收能力。



2. (T) 真开路漏极 (P缓冲器和保护二极管至V DD 未实现) .
3. []备用功能重新映射选项 (如果同一个备用功能显示两次, 那么表示独占选择, 而不是功能的重复) .

5.2.2 STM8S003F3 UFQFPN20引脚分配

图5：STM8S003F3 UFQFPN20 引脚引脚



- HS高接收能力.
2. (T) 真开路漏极 (P缓冲器和保护二极管至V DD 未实现) .
3. []备用功能重新映射选项 (如果同一个备用功能显示两次, 那么表示独占选择, 而不是功能的重复) .

5.2.3 STM8S003F3 TSSOP20 / UFQFPN20引脚描述

表6：STM8S003F3引脚说明

针号		引脚名称	类型	输入			产里				主要功能 (后重启)	默认备用功能	备用功能之后重新映射[选项位]
TSSOP20	UFQFPN20			漂浮的	WPU	分机-INTER	高水糖	速度	OD	PP			
1	18	PD4 / BEEP TIM2_CH1 UART1_CK	I/O	X	X	X	HS	O3	X	X	港口D4	计时器2 - 渠道1 / BEEP 输出/	

针号		引脚名称	类型	输入			产里				主要功能 (后重启)	默认 备用 功能	备用 功能之后 重新映射[选项 位]
TSSOP20	UFQFPN20			漂浮的	WPU	分机 INTER	高 水 槽	速度	OD	PP			
												UART1 时钟	
2	19	PD5 / AIN5 / UART1_TX	I/O	X	X	X	HS	O3	X	X	港口 D5	类似物 输入5 / UART1 数据 发送	
3	20	PD6 / AIN6 / UART1_RX	I/O	X	X	X	HS	O3	X	X	港口 D6	类似物 输入6 / UART1 数据 接收	
4	1	NRST	I/O		X						重启		
五	2	PA1 / OSCIN (2)	I/O	X	X	X		O1	X	X	港口 A1	谐振器/ 水晶入	
6	3	PA2 / OSCOU	I/O	X	X	X		O1	X	X	港口 A2	谐振器/ 水晶出来	
7	4	VSS	小号								数字地面		
8	五	VCAP	小号								1.8 V稳压器 电容器		
9	6	VDD	小号								数字电源		
10	7	PA3 / TIM2_ CH3 [SPI_ NSS]	I/O	X	X	X	HS	O3	X	X	港口 A3	定时器2 频道3	SPI主/ 从选择 [AFR1]
11	8	PB5 / $\frac{2}{T}$ SDA [TIM1_ BKIN]	I/O	X		X		O1	$\frac{2}{T}$ (3)		港口 B5	$\frac{2}{T}$ 数据	定时器1 - 打破输入 [AFR4]
12	9	PB4 / $\frac{2}{T}$ SCL	I/O	X		X		O1	$\frac{2}{T}$ (2)		港口 B4	$\frac{2}{T}$ 时钟	ADC外部 触发[AFR4]
13	10	PC3 / TIM1_CH3 [TLI] [TIM1_ CHIN]	I/O	X	X	X	HS	O3	X	X	港口 C3	定时器1 - 频道3	顶层 打断 [AFR3]定时器 1 - 倒置 频道1 [AFR7]
14	11	PC4 / CLK_CCO / TIM1_ CH4 / AIN2 / [TIM1_ CH2N]	I/O	X	X	X	HS	O3	X	X	港口 C4	配置 时钟 输出/定时器 1通道 4/模拟 输入2	定时器1 - 倒 频道2 [AFR7]
15	12	PC5 / SPI_SCK [TIM2_CH1]	I/O	X	X	X	HS	O3	X	X	港口 C5	SPI时钟	计器2 - 频道1 [AFR0]

针号		引脚名称	类型	输入			产里				主要功能 (后重启)	默认 备用 功能	备用 功能之后 重新映射[选项 位]
TSSOP20	UFQFPN20			漂浮的	WPU	分机 INTER	高 水 槽 (1)	速度	OD	PP			
16	13	PC6 / SPI_MOSI [TIM1_ CH1]	I/O	X	X	X	HS	O3	X	X	港口 C6	SPI主控 出/奴	定时器1 - 频道1 [AFR0]
17	14	PC7 / SPI_MISO [TIM1_ CH2]	I/O	X	X	X	HS	O3	X	X	港口 C7	SPI主控 in / slave 出	定时器1 - 频道2 [AFR0]
18	15	PD1 / 游泳 (4)	I/O	X	X	X	HS	O4	X	X	港口 D1	SWIM数据 接口	
19	16	PD2 / AIN3 / [TIM2_ CH3]	I/O	X	X	X	HS	O3	X	X	港口 D2	类似物 输入3	计时器2 - 频道3 [AFR1]
20	17	PD3 / AIN4 / TIM2_ CH2 / ADC_ ETR	I/O	X	X	X	HS	O3	X	X	港口 D3	类似物 输入4 / 计时器2 - 渠道 2 / ADC 外部 触发	

- (1) 同时用于高电流源/汇的I / O引脚必须在封装周围均匀间隔.另外，总计驱动电流必须遵守绝对最大额定值.
- (2) 当MCU处于停止/主动停止模式时，PA1自动配置为输入弱上拉，不能用于唤醒装置.在此模式下，PA1的输出状态不被驱动.如果停止/主动停止，建议仅在输入模式下使用PA1在应用程序中使用.
- (3) 在开漏输出列中，“T”定义了一个真正的漏极开路I / O（P缓冲器，弱上拉电阻和VDD的保护二极管）未实现）.
- (4) 在复位阶段和内部复位释放之后，PD1引脚处于输入上拉电路.

5.3 备用功能重映射

如引脚描述表的最右列所示，一些备用功能可以通过编程八个AFR之一（备用功能），在不同的I / O端口重新映射（重新映射）选项位.当重新映射选项处于活动状态时，默认的备用功能是否更长的可用.

要使用备用功能，必须在外设中启用相应的外设寄存器.

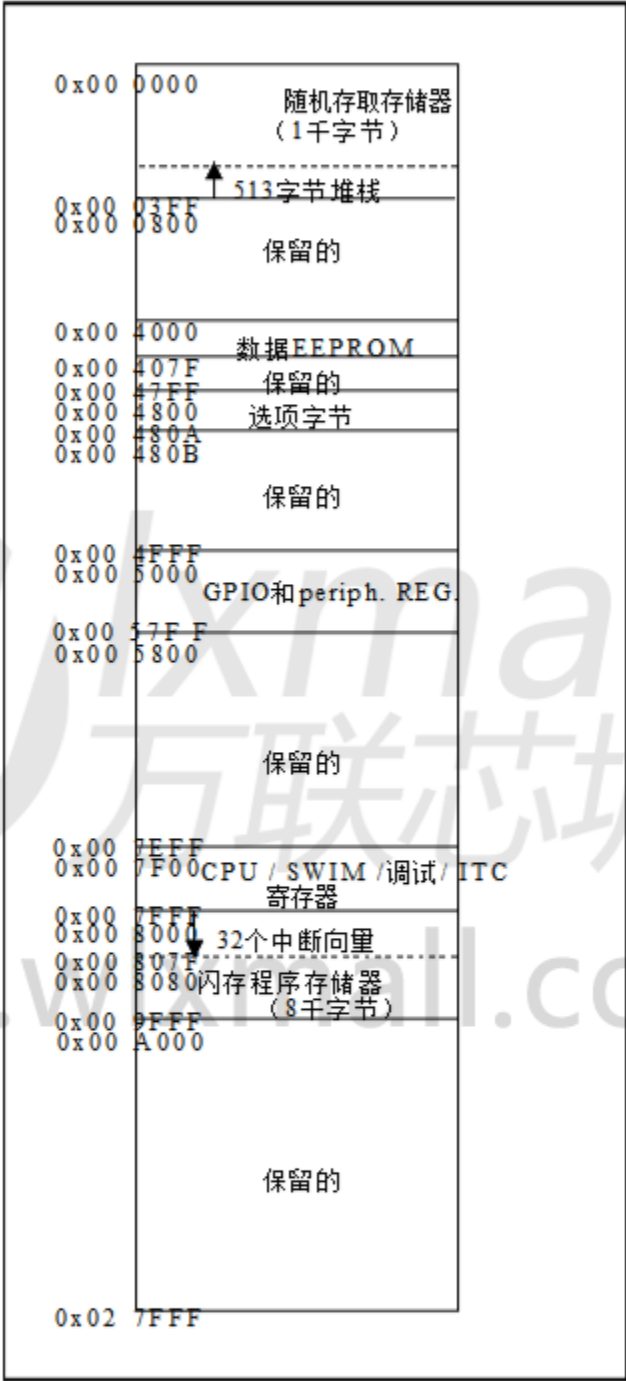
备用功能重映射不影响I / O端口的GPIO功能（请参阅GPIO家庭参考手册，RM0016）.



6 内存和注册表

6.1 记忆图

图6：存储器映射



6.2 注册地图

6.2.1 I/O端口硬件寄存器映射

表7: I/O端口硬件寄存器映射

地址	块	注册标签	注册名称	重启状态
0x00 5000	港口A	PA_ODR	端口A数据输出锁存寄存器	为0x00
0x00 5001		PA_IDR	端口A输入引脚值寄存器	0XXX ⁽¹⁾
0x00 5002		PA_DDR	端口A数据方向寄存器	为0x00
0x00 5003		PA_CR1	端口A控制寄存器1	为0x00
0x00 5004		PA_CR2	端口A控制寄存器2	为0x00
0x00 5005	港口B	PB_ODR	端口B数据输出锁存寄存器	为0x00
0x00 5006		PB_IDR	端口B输入引脚值寄存器	0XXX ⁽¹⁾
0x00 5007		PB_DDR	端口B数据方向寄存器	为0x00
0x00 5008		PB_CR1	端口B控制寄存器1	为0x00
0x00 5009		PB_CR2	端口B控制寄存器2	为0x00
0x00 500A	C端口	PC_ODR	端口C数据输出锁存寄存器	为0x00
0x00 500B		PC_IDR	端口C输入引脚值寄存器	0XXX ⁽¹⁾
0x00 500C		PC_DDR	端口C数据方向寄存器	为0x00
0x00 500D		PC_CR1	端口C控制寄存器1	为0x00
0x00 500E		PC_CR2	端口C控制寄存器2	为0x00
0x00 500F	港口D	PD_ODR	端口D数据输出锁存寄存器	为0x00
0x00 5010		PD_IDR	端口D输入引脚值寄存器	0XXX ⁽¹⁾
0x00 5011		PD_DDR	端口D数据方向寄存器	为0x00
0x00 5012		PD_CR1	端口D控制寄存器1	0x02
0x00 5013		PD_CR2	端口D控制寄存器2	为0x00
0x00 5014	港口E	PE_ODR	端口E数据输出锁存寄存器	为0x00
0x00 5015		PE_IDR	端口E输入引脚值寄存器	0XXX ⁽¹⁾
0x00 5016		PE_DDR	端口E数据方向寄存器	为0x00
0x00 5017		PE_CR1	端口E控制寄存器1	为0x00

地址	块	注册标签	注册名称	重启状态
0x00 5018	港口E	PE_CR2	端口E控制寄存器2	为0x00
0x00 5019	港口F	PF_ODR	端口F数据输出锁存寄存器	为0x00
0x00 501A		PF_IDR	端口F输入引脚值寄存器	0XXX (1)
0x00 501B		PF_DDR	端口F数据方向寄存器	为0x00
0x00 501C		PF_CR1	端口F控制寄存器1	为0x00
0x00 501D		PF_CR2	端口F控制寄存器2	为0x00

(1) 取决于外部电路。

6.2.2 通用硬件注册表

表8：通用硬件寄存器映射

地址	块	注册标签	注册名称	重启状态
0x00 501E到 0x00 5059	保留区（60字节）			
0x00 505A	闪	FLASH_CR1	闪存控制寄存器1	为0x00
0x00 505B		FLASH_CR2	闪存控制寄存器2	为0x00
0x00 505C		FLASH_NCR2	闪存互补控制寄存器2	为0xFF
0x00 505D		FLASH_FPR	闪存保护寄存器	为0x00
0x00 505E		FLASH_NFPR	闪存互补保护寄存器	为0xFF
0x00 505F		FLASH_IAPSR	闪存在应用程序编程状态寄存器	为0x00
0x00 5060到 0x00 5061	保留区（2字节）			
0x00 5062	闪	FLASH_PUKR	闪存程序存储器不保护寄存器	为0x00



地址	块	注册标签	注册名称	重启状态
0x00 5063	保留区 (1字节)			
0x00 5064	闪存	FLASH_DUKR	数据EEPROM保护寄存器	为0x00
0x00 5065到 0x00 509F	保留区 (59字节)			
0x00 50A0	ITC	EXTI_CR1	外部中断控制寄存器1	为0x00
0x00 50A1		EXTI_CR2	外部中断控制寄存器2	为0x00
0x00 50A2到 0x00 50B2	保留区 (17字节)			
0x00 50B3	RST	RST_SR	复位状态寄存器	0XXX (1)
0x00 50B4到 0x00 50BF	保留区 (12字节)			
0x00 50C0	CLK	CLK_IICKR	内部时钟控制寄存器	0x01
0x00 50C1		CLK_ECKR	外部时钟控制寄存器	为0x00
0x00 50C2	保留区 (1字节)			
0x00 50C3	CLK	CLK_CMSR	时钟主机状态寄存器	0xE1
0x00 50C4		CLK_SWR	时钟主开关寄存器	0xE1
0x00 50C5		CLK_SWCR	时钟开关控制寄存器	0XXX
0x00 50C6		CLK_CKDIVR	时钟分频器寄存器	为0x18
0x00 50C7		CLK_PCKENR1	外设时钟门控寄存器1	为0xFF
0x00 50C8		CLK_CSSR	时钟安全系统寄存器	为0x00
0x00 50C9		CLK_CCOR	可配置时钟控制寄存器	为0x00
0x00 50CA		CLK_PCKENR2	外设时钟门控寄存器2	为0xFF

地址	块	注册标签	注册名称	重启状态
0x00 50CC		CLK_HSITRIMR	HSI时钟校准修改寄存器	为0x00
0x00 50CD		CLK_SWIMCCR	SWIM时钟控制寄存器	0bXXXX XXX0
0x00 50CE到 0x00 50D0	ReservLK区域（3字节）			
0x00 50D1	WWDG	WWDG_CR	WWDG控制寄存器	0x7F的
0x00 50D2		WWDG_WR	WWDR窗口寄存器	0x7F的
0x00 50D3至00 50DF	保留区（13字节）			
0x00 50E0	IWDG	IWDG_KR	IWDG密钥寄存器	0XXX ⁽²⁾
0x00 50E1		IWDG_PR	IWDG预分频器寄存器	为0x00
0x00 50E2		IWDG_RLR	IWDG重载寄存器	为0xFF
0x00 50E3到 0x00 50EF	保留区（13字节）			
0x00 50F0	AWU	AWU_CSR1	AWU控制/状态寄存器1	为0x00
0x00 50F1		AWU_APR	AWU异步预分频缓冲器 寄存器	0x3F的
0x00 50F2		AWU_TBR	AWU时基选择寄存器	为0x00
0x00 50F3	嘟	BEEP_CSR	BEEP控制/状态寄存器	为0x1F
0x00 50F4到 0x00 50FF	保留区（12字节）			
0x00 5200	SPI	SPI_CR1	SPI控制寄存器1	为0x00
0x00 5201		SPI_CR2	SPI控制寄存器2	为0x00

地址	块	注册标签	注册名称	重启状态
0x00 5202		SPI_ICR	SPI中断控制寄存器	为0x00
0x00 5203		SPI_SR	SPI状态寄存器	0x02
0x00 5204		SPI_DR	SPI数据寄存器	为0x00
0x00 5205		SPI_CRCPR	SPI CRC多项式寄存器	0x07
0x00 5206		SPI_RXCR	SPI Rx CRC寄存器	为0xFF
0x00 5207		SPI_TXCR	SPI Tx CRC寄存器	为0xFF
0x00 5208到 0x00 520F	保留区（8字节）			
0x00 5210	2 ^Q	I2C_CR1	2 ^Q 控制寄存器1	为0x00
0x00 5211		I2C_CR2	2 ^Q 控制寄存器2	为0x00
0x00 5212		I2C_FREQR	2 ^Q 频率寄存器	为0x00
0x00 5213		I2C_OARL	2 ^Q 拥有地址寄存器低	为0x00
0x00 5214		I2C_OARH	2 ^Q 拥有地址寄存器高	为0x00
0x00 5215		保留的		
0x00 5216		I2C_DR	2 ^Q 数据寄存器	为0x00
0x00 5217		I2C_SR1	2 ^Q 状态寄存器1	为0x00
0x00 5218		I2C_SR2	2 ^Q 状态寄存器2	为0x00
0x00 5219		I2C_SR3	2 ^Q 状态寄存器3	0x0X
0x00 521A		I2C_ITR	2 ^Q 中断控制寄存器	为0x00
0x00 521B		I2C_CCRL	2 ^Q 时钟控制寄存器为低电平	为0x00

地址	块	注册标签	注册名称	重启状态
0x00 521C		I2C_CCRH	2 _Q 时钟控制寄存器为高电平	为0x00
0x00 521D		I2C_TRISER	2 _Q TRISE寄存器	0x02
0x00 521E		I2C_PECR	2 _Q 包错误检查寄存器	为0x00
0x00 521F到 0x00 522F	保留区（17字节）			
0x00 5230	UART1	UART1_SR	UART1状态寄存器	将0xC0
0x00 5231		UART1_DR	UART1数据寄存器	0XXX
0x00 5232		UART1_BRR1	UART1波特率寄存器1	为0x00
0x00 5233		UART1_BRR2	UART1波特率寄存器2	为0x00
0x00 5234		UART1_CR1	UART1控制寄存器1	为0x00
0x00 5235		UART1_CR2	UART1控制寄存器2	为0x00
0x00 5236		UART1_CR3	UART1控制寄存器3	为0x00
0x00 5237		UART1_CR4	UART1控制寄存器4	为0x00
0x00 5238		UART1_CR5	UART1控制寄存器5	为0x00
0x00 5239		UART1_GTR	UART1保护时间寄存器	为0x00
0x00 523A		UART1_PSCR	UART1预分频器寄存器	为0x00
0x00 523B到 0x00 523F	保留区（21字节）			
0x00 5250	TIM1	TIM1_CR1	TIM1控制寄存器1	为0x00
0x00 5251		TIM1_CR2	TIM1控制寄存器2	为0x00

地址	块	注册标签	注册名称	重启状态
0x00 5252		TIM1_SMCR	TIM1从模式控制寄存器	为0x00
0x00 5253		TIM1_ETR	TIM1外部触发寄存器	为0x00
0x00 5254		TIM1_IER	TIM1中断使能寄存器	为0x00
0x00 5255		TIM1_SR1	TIM1状态寄存器1	为0x00
0x00 5256		TIM1_SR2	TIM1状态寄存器2	为0x00
0x00 5257		TIM1_EGR	TIM1事件生成寄存器	为0x00
0x00 5258		TIM1_CCMR1	TIM1捕捉/比较模式寄存器1	为0x00
0x00 5259		TIM1_CCMR2	TIM1捕捉/比较模式寄存器2	为0x00
0x00 525A		TIM1_CCMR3	TIM1捕捉/比较模式寄存器3	为0x00
0x00 525B		TIM1_CCMR4	TIM1捕捉/比较模式寄存器4	为0x00
0x00 525C		TIM1_CCER1	TIM1捕捉/比较使能寄存器1	为0x00
0x00 525D		TIM1_CCER2	TIM1捕捉/比较使能寄存器2	为0x00
0x00 525E		TIM1_CNTRH	TIM1计数器高	为0x00
0x00 525F		TIM1_CNTRL	TIM1计数器低	为0x00
0x00 5260		TIM1_PSCRH	TIM1预分频器寄存器为高电平	为0x00
0x00 5261		TIM1_PSCRL	TIM1预分频器寄存器为低电平	为0x00
0x00 5262		TIM1_ARRH	TIM1自动重新加载寄存器为高电平	为0xFF
0x00 5263		TIM1_ARRL	TIM1自动重新加载寄存器为低电平	为0xFF
0x00 5264		TIM1_RCR	TIM1重复计数器寄存器	为0x00

地址	块	注册标签	注册名称	重启状态
0x00 5265		TIM1_CCR1H	TIM1捕捉/比较寄存器1为高电平	为0x00
0x00 5266		TIM1_CCR1L	TIM1捕捉/比较寄存器1为低电平	为0x00
0x00 5267		TIM1_CCR2H	TIM1捕捉/比较寄存器2高	为0x00
0x00 5268		TIM1_CCR2L	TIM1捕捉/比较寄存器2为低电平	为0x00
0x00 5269		TIM1_CCR3H	TIM1捕捉/比较寄存器3高	为0x00
0x00 526A		TIM1_CCR3L	TIM1捕捉/比较寄存器3为低电平	为0x00
0x00 526B		TIM1_CCR4H	TIM1捕捉/比较寄存器4高	为0x00
0x00 526C		TIM1_CCR4L	TIM1捕捉/比较寄存器4为低电平	为0x00
0x00 526D		TIM1_BKR	TIM1中断寄存器	为0x00
0x00 526E		TIM1_DTR	TIM1死区寄存器	为0x00
0x00 526F		TIM1_OISR	TIM1输出空闲状态寄存器	为0x00
0x00 5270到 0x00 52FF	保留区（147字节）			
0x00 5300	TIM2	TIM2_CR1	TIM2控制寄存器1	为0x00
0x00 5301		保留的		
0x00 5302		保留的		
0x00 5303		TIM2_IER	TIM2中断使能寄存器	为0x00
0x00 5304		TIM2_SR1	TIM2状态寄存器1	为0x00
0x00 5305		TIM2_SR2	TIM2状态寄存器2	为0x00
0x00 5306		TIM2_EGR	TIM2事件生成寄存器	为0x00

地址	块	注册标签	注册名称	重启状态
0x00 5307		TIM2_CCMR1	TIM2捕捉/比较模式寄存器1	为0x00
0x00 5308		TIM2_CCMR2	TIM2捕捉/比较模式寄存器2	为0x00
0x00 5309		TIM2_CCMR3	TIM2捕捉/比较模式寄存器3	为0x00
0x00 530A		TIM2_CCER1	TIM2捕捉/比较使能寄存器1	为0x00
0x00 530B		TIM2_CCER2	TIM2捕捉/比较使能寄存器2	为0x00
0x00 530C		TIM2_CNTRH	TIM2计数器高	为0x00
0x00 530D		TIM2_CNTRL	TIM2计数器低	为0x00
0x00 530E		TIM2_PSCR	TIM2预分频器寄存器	为0x00
0x00 530F		TIM2_ARRH	TIM2自动重新加载寄存器为高电平	为0xFF
0x00 5310		TIM2_ARRL	TIM2自动重新加载寄存器为低电平	为0xFF
0x00 5311		TIM2_CCR1H	TIM2捕获/比较寄存器1高	为0x00
0x00 5312		TIM2_CCR1L	TIM2捕捉/比较寄存器1为低电平	为0x00
0x00 5313		TIM2_CCR2H	TIM2捕获/比较reg. 2高	为0x00
0x00 5314		TIM2_CCR2L	TIM2捕捉/比较寄存器2为低电平	为0x00
0x00 5315		TIM2_CCR3H	TIM2捕获/比较寄存器3高	为0x00
0x00 5316		TIM2_CCR3L	TIM2捕捉/比较寄存器3为低电平	为0x00
0x00 5317到 0x00 533F	保留区（43字节）			
0x00 5340	TIM4	TIM4_CR1	TIM4控制寄存器1	为0x00
0x00 5341		保留的		

地址	块	注册标签	注册名称	重启状态
0x00 5342		保留的		
0x00 5343		TIM4_IER	TIM4中断使能寄存器	为0x00
0x00 5344		TIM4_SR	TIM4状态寄存器	为0x00
0x00 5345		TIM4_EGR	TIM4事件生成寄存器	为0x00
0x00 5346		TIM4_CNTR	TIM4计数器	为0x00
0x00 5347		TIM4_PSCR	TIM4预分频器寄存器	为0x00
0x00 5348		TIM4_ARR	TIM4自动重载寄存器	为0xFF
0x00 5349到 0x00 53DF	保留区（153字节）			
0x00 53E0到 0x00 53F3	ADC1	ADC_DBxR	ADC数据缓冲寄存器	为0x00
0x00 53F4到 0x00 53FF	保留区（12字节）			
0x00 5400	ADC1	ADC_CSR	ADC控制/状态寄存器	为0x00
0x00 5401		ADC_CR1	ADC配置寄存器1	为0x00
0x00 5402		ADC_CR2	ADC配置寄存器2	为0x00
0x00 5403		ADC_CR3	ADC配置寄存器3	为0x00
0x00 5404		ADC_DRH	ADC数据寄存器高	0XXX
0x00 5405		ADC_DRL	ADC数据寄存器低	0XXX
0x00 5406		ADC_TDRH	ADC施密特触发器禁止寄存器为高电平	为0x00
0x00 5407		ADC_TDRL	ADC施密特触发器禁止寄存器为低电平	为0x00

地址	块	注册标签	注册名称	重启状态
0x00 5408		ADC_HTRH	ADC高门限寄存器高	×03
0x00 5409		ADC_HTRL	ADC高阈值寄存器为低电平	为0xFF
0x00 540A		ADC_LTRH	ADC低门限寄存器为高电平	为0x00
0x00 540B		ADC_LTRL	ADC低阈值寄存器为低电平	为0x00
0x00 540C		ADC_AWSRH	ADC模拟看门狗状态寄存器高	为0x00
0x00 540D		ADC_AWSRL	ADC模拟看门狗状态寄存器为低电平	为0x00
0x00 540E		ADC_AWCRH	ADC模拟看门狗控制寄存器高	为0x00
0x00 540F		ADC_AWCRL	ADC模拟看门狗控制寄存器低	为0x00
0x00 5410到 0x00 57F F	保留区（1008字节）			

（1）取决于以前的复位源。

（2）只写注册。

6.2.3 CPU / SWIM /调试模块/中断控制寄存器

表9：CPU / SWIM /调试模块/中断控制器寄存器

地址	块	注册标签	注册名称	复位状态
0x00 7F00	中央处理器	一个	累加器	为0x00
0x00 7F01		PCE	程序柜台扩展	为0x00
0x00 7F02		PCH	程序柜台高	为0x00
0x00 7F03		PCL	程序计数器低	为0x00
0x00 7F04		XH	X索引寄存器高	为0x00
0x00 7F05		XL	X指数寄存器为低	为0x00



地址	块	注册标签	注册名称	复位状态
0x00 7F06		YH	Y指数高	为0x00
0x00 7F07		YL	Y指数低	为0x00
0x00 7F08		SPH	堆栈指针高	×03
0x00 7F09		SPL	堆栈指针低	为0xFF
0x00 7F0A		CCR	条件码寄存器	0×28
0x00 7F0B到 0x00 7F5F	保留区（85字节）			
0x00 7F60	中央处理器	CFG_GCR	全局配置寄存器	为0x00
0x00 7F70	ITC	ITC_SPR1	中断软件优先级寄存器1	为0xFF
0x00 7F71		ITC_SPR2	中断软件优先级寄存器2	为0xFF
0x00 7F72		ITC_SPR3	中断软件优先级寄存器3	为0xFF
0x00 7F73		ITC_SPR4	中断软件优先级寄存器4	为0xFF
0x00 7F74		ITC_SPR5	中断软件优先级寄存器5	为0xFF
0x00 7F75		ITC_SPR6	中断软件优先级寄存器6	为0xFF
0x00 7F76		ITC_SPR7	中断软件优先级寄存器7	为0xFF
0x00 7F77		ITC_SPR8	中断软件优先级寄存器8	为0xFF
0x00 7F78到 0x00 7F79	保留区（2字节）			
0x00 7F80	游泳	SWIM_CSR	SWIM控制状态寄存器	为0x00
0x00 7F81到 0x00 7F8F	保留区（15字节）			
0x00 7F90	DM	DM_BK1RE	DM断点1寄存器扩展 字节	为0xFF
0x00 7F91		DM_BK1RH	DM断点1寄存器高字节	为0xFF
0x00 7F92		DM_BK1RL	DM断点1寄存器为低字节	为0xFF
0x00 7F93		DM_BK2RE	DM断点2寄存器扩展 字节	为0xFF
0x00 7F94		DM_BK2RH	DM断点2寄存器高字节	为0xFF
0x00 7F95		DM_BK2RL	DM断点2寄存器为低字节	为0xFF
0x00 7F96		DM_CR1	DM调试模块控制寄存器1	为0x00
0x00 7F97		DM_CR2	DM调试模块控制寄存器2	为0x00

地址	块	注册标签	注册名称	复位状态
0x00 7F98		DM_CSR1	DM调试模块控制/状态注册1	为0x10
0x00 7F99		DM_CSR2	DM调试模块控制/状态注册2	为0x00
0x00 7F9A		DM_ENFCTR	DM使能功能寄存器	为0xFF
0x00 7F9B到 0x00 7F9F	保留区（5字节）			

（1）只能由调试模块访问



7 中断向量映射

表10：中断映射

IRQ 没有	资源 块	描述	唤醒 停止模式	唤醒 主动 - 停止模式	矢量地址
	重启	重启	是	是	0x00 8000
	陷阱	软件中断	-	-	0x00 8004
0	TLI	外部顶级中断	-	-	0x00 8008
1	AWU	自动唤醒从停止	-	是	0x00 800C
2	CLK	时钟控制器	-	-	0x00 8010
3	EXTI0	端口A外部中断	是 (1)	是 (1)	0x00 8014
4	EXTI1	端口B外部中断	是	是	0x00 8018
五	EXTI2	端口C外部中断	是	是	0x00 801C
6	EXTI3	端口D外部中断	是	是	0x00 8020
7	EXTI4	端口E外部中断	是	是	0x00 8024
8		保留的	-	-	0x00 8028
9		保留的	-	-	0x00 802C
10	SPI	转让结束	是	是	0x00 8030
11	TIM1	TIM1更新/溢出/下溢/ 触发/中断	-	-	0x00 8034
12	TIM1	TIM1捕获/比较	-	-	0x00 8038
13	TIM2	TIM2更新/溢出	-	-	0x00 803C
14	TIM2	TIM2捕获/比较	-	-	0x00 8040
15		保留的	-	-	0x00 8044
16		保留的	-	-	0x00 8048
17	UART1	Tx完成	-	-	0x00 804C
18	UART1	接收寄存器DATA FULL	-	-	0x00 8050
19	20	20中断	是	是	0x00 8054
20		保留的	-	-	0x00 8058
21		保留的	-	-	0x00 805C
22	ADC1	ADC1转换/模拟结束 看门狗中断	-	-	0x00 8060

IRQ 没有	资源 块	描述	唤醒 停止模式	唤醒 主动 - 停止模式	矢量地址
23	TIM4	TIM4更新/溢出	-	-	0x00 8064
24	闪存	EOP/WR_PG_DIS	-	-	0x00 8068
保留的					0x00 806C到 0x00 807C

(1) 除PA1外



8 选项字节

选项字节包含设备硬件功能以及内存的配置保护设备.它们存储在存储器的专用块中.除了ROP（读出保护）字节，每个选项字节必须以规则形式存储两次（OPTx）和补码（NOPTx）用于冗余.

通过访问EEPROM地址，可以通过ICP模式（通过SWIM）修改选项字节如下表所示.

选项字节也可以通过应用程序在IAP模式下“即时”修改，除了ROP选项，只能在ICP模式下（通过SWIM）进行修改.

请参考STM8S Flash编程手册（PM0051）和STM8 SWIM通讯协议和调试模块用户手册（UM0470），了解有关SWIM编程的信息程序.

表11：选项字节

地址.	选项名称	选项字节号	选项位								厂默认设置
			7	6	五	4	3	2	1	0	
0x4800	读出保护 (ROP)	OPT0	ROP [7: 0]								为0x00
0x4801	用户启动代码 (UBC)	OPT1	UBC [7: 0]								为0x00
0x4802		NOPT1	NUBC [7: 0]								为0xFF
0x4803	备用功能重映射 (AFR)	OPT2	AFR7	AFR6	AFR5	AFR4	AFR3	AFR2	AFR1	AFR0	为0x00
0x4804		NOPT2	NAFR7	NAFR6	NAFR5	NAFR4	NAFR3	NAFR2	NAFR1	NAFR0	为0xFF
0x4805h	Miscell. 选项	OPT3	保留的			HSI 修剪	LSI_EN	IWDG_HW	WWDG_HW	WWDG_停	为0x00
0x4806		NOPT3	保留的			NHSI 修剪	NLSI_EN	NIWDG_HW	NWWDG_HW	北西西 G_HALT	为0xFF
0x4807	时钟选项	OPT4	保留的				EXT CLK	CKAWSEL	UPRS C1	PRS C0	为0x00
0x4808		NOPT4	保留的				下一个 CLK	NCKA WUSEL	NPRSC1	美国国家公共电	为0xFF
0x4809	HSE时钟启动	OPT5	HSECNT [7: 0]								为0x00
0x480A		NOPT5	NHSECNT [7: 0]								为0xFF

表12：选项字节描述

选项字节号	描述
OPT0	ROP [7: 0]存储读出保护 (ROP) 0xAA：使能读出保护（通过SWIM协议写入访问）

选项字节号	描述
	<i>注意：请参阅家庭参考手册（RM0016）部分闪存/EEPROM存储器读出保护的细节。</i>
OPT1	UBC [7: 0]用户启动代码区 0x00：没有UBC，没有写保护 0x01：第0页定义为UBC，内存写保护 0x02：第0到1页定义为UBC，内存写保护。 第0页和第1页包含中断向量。 ... 0x7F：第0到126页定义为UBC，内存写保护 其他值：页0到127定义为UBC，内存写保护 <i>注意：请参阅家庭参考手册（RM0016）部分Flash写保护更多细节。</i>
OPT2	AFR [7: 0] 有关替代功能重新映射的说明，请参阅以下部分的位[7: 2]和[1: 0]。
OPT3	HSITRIM：高速内部时钟微调寄存器大小 0：CLK_HSITRIMR寄存器支持3位微调 1：在CLK_HSITRIMR寄存器中支持4位微调
	LSI_EN：低速内部时钟使能 0：LSI时钟不可用作CPU时钟源 1：LSI时钟可用作CPU时钟源
	IWDG_HW：独立看门狗 0：IWDG独立看门狗由软件激活 1：IWDG独立看门狗由硬件激活
	WWDG_HW：窗口看门狗激活 0：WWDG窗口看门狗由软件激活 1：WWDG窗口看门狗由硬件激活
	WWDG_HALT：停止时看门狗复位



选项字节号	描述
	0: 如果WWDG处于活动状态，则不会复位 1: 如果WWDG处于活动状态，则在停止时产生复位
OPT4	EXTCLK: 外部时钟选择 0: 外部晶体连接到OSCIN / OSCOUT 1: OSCIN上的外部时钟信号
	CKAWUSEL: 自动唤醒单元/时钟 0: 为AWU选择LSI时钟源 1: HSE时钟，预分频器被选为AWU的时钟源
	PRSC [1: 0] AWU时钟预分频器 0x: 16 MHz至128 kHz预分频器 10: 8 MHz至128 kHz预分频器 11: 4 MHz至128 kHz预分频器
OPT5	HSECNT [7: 0]: HSE晶体振荡器稳定时间 0x00: 2048 HSE周期 0xB4: 128个HSE周期 0xD2: 8个HSE周期 0xE1: 0.5 HSE周期

8.1 备用功能重映射位

表13：32引脚器件的STM8S003K3交替功能重映射位

选项字节号	描述 (1)
OPT2	AFR7备用功能重新映射选项7 保留.
	AFR6备用功能重新映射选项6 0: AFR6重新映射选项无效：默认备用功能 (2)
	1: 端口D7交替功能= TIM1_CH4.
	AFR5备用功能重新映射选项5 0: AFR5重新映射选项无效：默认备用功能 (2)



选项字节号	描述 (1)
	1: 端口D0交替功能= CLK_CCO. AFR [4: 2]备用功能重新映射选项4: 2 保留. AFR1备用功能重新映射选项1 0: AFR1重新映射选项无效: 默认备用功能 (2) 1: 端口A3交替功能= SPI_NSS;端口D2备用功能 = TIM2_CH3. AFR0备用功能重新映射选项0 保留.

(1) 不要在同一个端口使用多个重新映射选项. 禁止启用

AFR1和AFR0.

(2) 请参阅引脚分配说明.

表14: 20引脚器件的STM8S003F3交替功能重映射位

选项字节号	描述
OPT2	AFR7备用功能重新映射选项7 0: AFR7重新映射选项无效: 默认备用功能 (1) 1: 端口C3交替功能= TIM1_CH1N; 港C4 交替功能= TIM1_CH2N. AFR6备用功能重新映射选项6 保留. AFR5备用功能重新映射选项5 保留. AFR4备用功能重新映射选项4 0: AFR4重新映射选项无效: 默认备用功能 (1) 1: 端口B4交替功能= ADC_ETR; 港口B5 替代功能= TIM1_BKIN. AFR3备用功能重新映射选项3 0: AFR3重新映射选项无效: 默认备用功能 (1) 1: 端口C3交替功能= TLI. AFR2备用功能重新映射选项2



选项字节号	描述
	保留的
	AFR1备用功能重新映射选项1 (2)
	0: AFR1重新映射选项无效: 默认备用功能 (1) .
	1: 端口A3交替功能= SPI_NSS;端口D2交替功能= TIM2_CH3.
	AFR0备用功能重新映射选项0 (2)
	0: AFR0重新映射选项无效: 默认备用功能 (1) .
	1: 端口C5交替功能= TIM2_CH1;端口C6交替功能= TIM1_CH1;端口C7交替function = TIM1_CH2.

(1) 请参阅引脚分配说明.

(2) 不要在同一个端口使用多个重新映射选项. 禁止启用

AFR1和AFR0.



9 电气特性

9.1 参数条件

除非另有规定，否则所有电压均为 V_{SS} 。

9.1.1 最小值和最大值

除非另有规定，否则最坏和最大值都得到保证
环境温度条件，供电电压和频率通过生产测试
100%的环境温度在 $T_A = 25^{\circ}\text{C}$ ， $T_A = T_{Amax}$ （由
所选温度范围）。

基于表征结果的数据，设计模拟和/或技术特征
在表脚注中指出，并没有在生产中进行测试。基于特征，
最小值和最大值是指样本测试，代表平均值加
或减去标准偏差的三倍（平均值 $\pm 3\sigma$ ）。

9.1.2 典型值

除非另有说明，典型数据基于 $T_A = 25^{\circ}\text{C}$ ， $V_{DD} = 5\text{ V}$ 给出
仅作为设计指南，未经测试。

典型的ADC精度值通过一批样品的表征来确定
在整个温度范围内的标准扩散批次，其中95%的器件具有
误差小于或等于指示值（平均值 $\pm 2\sigma$ ）。

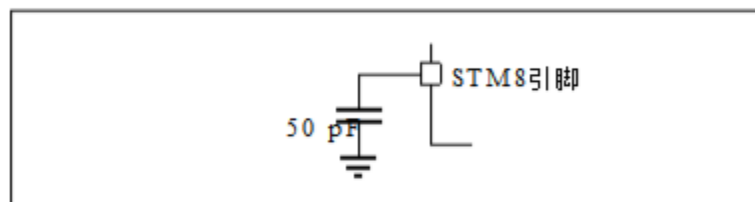
9.1.3 典型曲线

除非另有规定，所有典型曲线仅作为设计指南给出，而不是
测试。

9.1.4 加载电容

用于引脚参数测量的负载条件如下图所示。

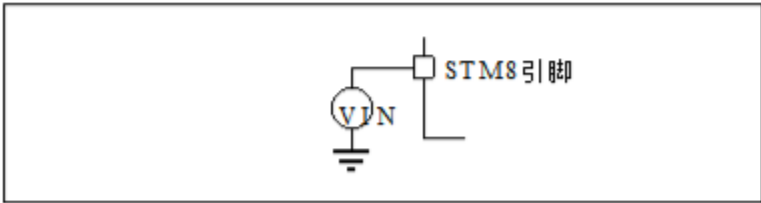
图7：引脚负载条件



9.1.5 引脚输入电压

器件引脚上的输入电压测量如下图所示。

图8：引脚输入电压



9.2 绝对最大额定值

强调超过“绝对最大额定值”可能会导致永久性损坏到设备.这只是个压力额定值，而这些设备的功能操作条件不是隐含的.长时间暴露于最大评级条件可能影响设备的可靠性.

表15：电压特性

符号	评级	敏	马克斯	单元
$V_{DDx} - V_{SS}$	电源电压 (1)	-0.3	6.5	V
V_{IN}	真正开漏引脚上的输入电压 (2)	$V_{SS} - 0.3$	6.5	
	任何其他引脚上的输入电压 (2)	$V_{SS} - 0.3$	$V_{DD} + 0.3$	
$ V_{DDx} - V_{DD} $	不同电源引脚之间的变化		50	毫伏
$ V_{SSx} - V_{SS} $	所有不同之处的差异 销		50	
V_{ESD}	静电放电电压	见“绝对 最高评分 (电敏感)”		

(1) 所有电源 (V_{DD}) 和地 (V_{SS}) 引脚必须始终连接到外部电源

(2) 我不得超出 I_{NJ} (PIN)。如果遵守 V_{IN} 最大值，则隐含保险. 如果 V_{IN} 最大不能遵守. 注入电流必须在 I_{NJ} (PIN) 值的外部限制. 积极的注入由 $V_{IN} > V_{DD}$ 引发，而 $V_{IN} < V_{SS}$ 引起负注入. 为了真正开放焊盘，没有正的注入电流，并且 必须始终 遵守相应的 V_{IN} 最大值

表16：电流特性

符号	评级	马克斯 (1)	单元
我 V_{DD}	V_{DD} 电源线的 总电流 (电源) (2)	100	嘛

符号	评级	马克斯 ⁽¹⁾	单元
我 VSS	VSS 地线 (sink) 的 总电流 ⁽²⁾	80	
我 IO	任何 I / O 和控制引脚输出电流下降	20	
	任何 I / O 和控制引脚输出电流源	- 20	
我 INJ (PIN) ⁽³⁾ ⁽⁴⁾	NRST 引脚上的注入电流	±4	
	在 OSCIN 引脚上注入电流	±4	
	任何其他引脚上的注入电流 ⁽⁵⁾	±4	
ΣIINJ (PIN) ⁽³⁾	总注入电流 (所有 I / O 和控制引脚的总和) ⁽⁵⁾	±20	

(1) 基于表征结果的数据，未在生产中测试.

(2) 所有电源 (V_{DD}) 和地 (V_{SS}) 引脚必须始终连接到外部电源.

(3) 我 ⁽³⁾ 不得超出 INJ (PIN) . 如果遵守 V_{IN} 最大值, 则隐含保险. 如果 V_{IN} 最大不能遵守注射电流必须在 I INJ (PIN) 值 的外部限制. 积极的注入由 V_{IN} > V_{DD} 引发, 而 V_{IN} < V_{SS} 引起负注入. 为了真正开放焊盘, 没有正的注入电流, 并且 必须始终 遵守相应的 V_{IN} 最大值

(4) ADC精度vs.负注入电流: 在任何模拟输入引脚上注入负电流应该避免, 因为这显著降低了执行转换的准确性
另一个模拟输入. 建议将肖特基二极管 (引脚对地) 添加到标准模拟引脚
这可能潜在地注入负电流. 任何正向注射电流在规定的限度内
I/O端口引脚特性部分中的 INJ (PIN) 和 ΣIINJ (PIN) 不影响ADC精度.

(5) 当多次输入提交到当前注入时, 最大ΣI INJ (PIN) 是绝对值的正, 负注入电流 (瞬时值). 这些结果是基于用 设备的四个 I/O 端口引脚上的 ΣIINJ (PIN) 最大电流注入表征.

表17: 热特性

符号	评级	值	单元
T STG	存储温度范围	-65至+150	C
T J	最大结温	150	



9.3 运行条件

表18：一般操作条件

符号	参数	条件	敏	马克斯	单元
f CPU	内部CPU时钟频率		0	16	兆赫
V DD	标准工作电压		2.95	5.5	V
VCAP ⁽¹⁾	C EXT：电容 外部电容		470	3300	nF的
	外部ESR 电容器	在1MHz ⁽²⁾	-	0.3	Ω
	外部ESL 电容器		-	15	nH的
P D ⁽³⁾	T A = 85°C时的 功耗 后缀6	TSSOP20	-	238	毫瓦
		UFQFPN20	-	220	
		LQFP32	-	330	
T A	环境温度为6个后缀 版	最大功耗	-40	85	C
T J	结温范围为 后缀6		-40	105	

(1) 选择电容时，由于其容差以及参数，应小心依赖于温度，直流偏压和频率等因素.参数最大值价值必须在整个应用范围内得到尊重.

(2) 作为VCAP参数条件的1 MHz频率由内部稳压器的设计给出.

(3) 计算 $P_{Dmax}(T_A)$ ，使用公式 $P_{Dmax} = (T_{Jmax} - T_A) / \theta_{JA}$ （见热特性）
在上表中给出 T_{Jmax} 的值和 在热特性中给出的 θ_{JA} 的值.

图9：f CPUmax 对V DD

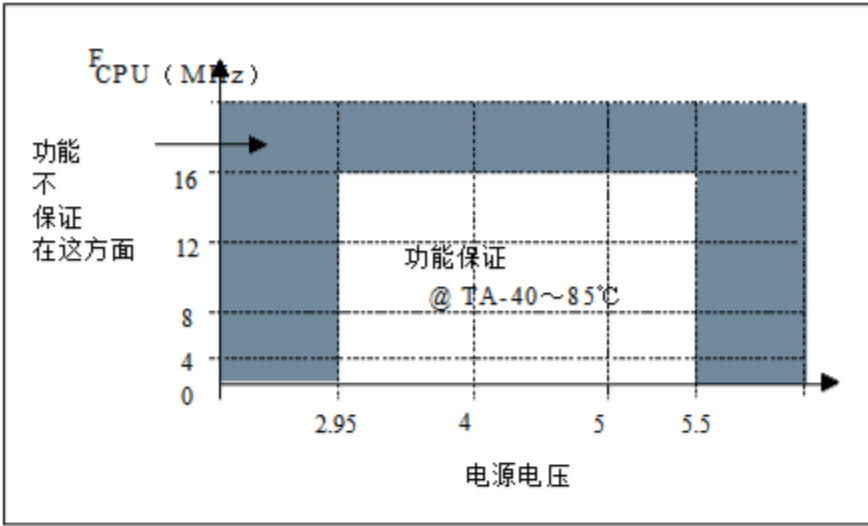


表19：上电/掉电时的工作条件

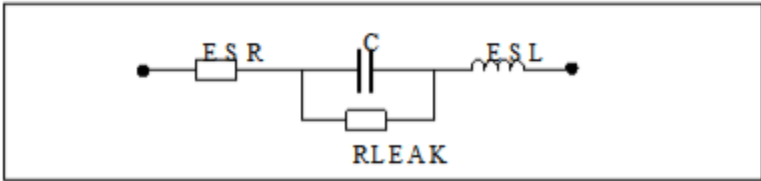
符号	参数	条件	敏	典型	马克斯	单元
t VDD	V DD 上升时间率		2		∞	微秒/V
	V DD 下降时间率 (1)		2		∞	
t TEMP	重置释放延迟	V DD 上升			1.7	女士
V IT +	上电复位阈值		2.6	2.7	2.85	V
V IT-	欠压复位阈值		2.5	2.65	2.8	
V HYS (BOR)	欠压复位滞后			70		毫伏

(1) at at后总是产生复位
当t TEMP 延迟已经过去时，最小工作电压 (V_{DDmin}) 应用程序必须确保V DD 仍然高于

9.3.1 VCAP外部电容

主调节器的稳定性是将外部电容器C EXT 连接到 VCAP 引脚. C EXT 在操作条件部分中指定. 应注意限制 串联电感小于15 nH.

图10：外部电容C EXT



1. ESR是等效串联电阻，ESL是等效电感.

9.3.2 供电电流特性

电流消耗量按照Pin输入电压的描述进行测量。

9.3.2.1 运行模式下的总电流消耗

MCU处于以下条件：

- 输入模式下的所有I/O引脚在V_{DD}或V_{SS}（无负载）下具有静态值
- 所有外设被禁止（时钟由外设时钟门控寄存器停止），除非明确提到。

根据V_{DD}和T_A的一般操作条件。

表20：V_{DD} = 5 V时运行模式下执行代码的总电流消耗

符号	参数	条件	典型	马克斯	单元
I _{DD} (RUN)	供电电流 在运行模式下， 执行代码 从RAM	f _{CPU} = f _{MASTER} = 16 MHz	HSE晶振（16MHz）	2.3	mA
			HSE用户分机时钟（16 MHz）	2	
			HSI RC振荡器（16MHz）	1.7	
		f _{CPU} = f _{MASTER} / 128 = 125 kHz	HSE用户分机时钟（16 MHz）	0.86	
			HSI RC振荡器（16MHz）	0.7	
		f _{CPU} = f _{MASTER} / 128 = 15.625 kHz	HSI RC振荡器（16 MHz / 8）	0.46	
	供电电流 在运行模式下， 执行代码 从Flash	f _{CPU} = f _{MASTER} = 128 kHz	LSI RC振荡器（128 kHz）	0.41	
		f _{CPU} = f _{MASTER} = 16 MHz	HSE晶振（16MHz）	4.5	
			HSE用户分机时钟（16 MHz）	4.3	
I _{DD} (RUN)	供电电流 在运行模式下， 执行代码 从Flash	f _{CPU} = f _{MASTER} = 2 MHz	HSI RC振荡器（16 MHz / 8） ⁽³⁾	0.84	mA
		f _{CPU} = f _{MASTER} / 128 = 125 kHz	HSI RC振荡器（16MHz）	0.72	
		f _{CPU} = f _{MASTER} / 128 = 15.625 kHz	HSI RC振荡器（16 MHz / 8）	0.46	
		f _{CPU} = f _{MASTER} = 128 kHz	LSI RC振荡器（128 kHz）	0.42	

- (1) 基于表征结果的数据，未在生产中测试。
- (2) 关闭所有外设测里的默认时钟配置。

表21：VDD=3.3 V时运行模式下执行代码的总电流消耗

符号	参数	条件		典型	马克斯	单元
我 DD (RUN)	供电电流 在运行模式下， 执行代码 从RAM	f CPU = f MASTER = 16 MHz	HSE晶振 (16MHz)	1.8		嘛
			HSE用户分机时钟 (16 MHz)	2	2.3	
			HSI RC振荡器 (16MHz)	1.5	2	
		f CPU = f MASTER / 128 = 125 kHz	HSE用户分机时钟 (16 MHz)	0.81		
			HSI RC振荡器 (16MHz)	0.7	0.87	
		f CPU = f MASTER / 128 = 15.625 kHz	HSI RC振荡器 (16 MHz / 8)	0.46	0.58	
		f CPU = f MASTER = 128 kHz	LSI RC振荡器 (128 kHz)	0.41	0.55	
	供电电流 在运行模式下， 执行代码 从Flash	f CPU = f MASTER = 16 MHz	HSE晶振 (16MHz)	4		
			HSE用户分机时钟 (16 MHz)	3.9	4.7	
			HSI RC振荡器 (16MHz)	3.7	4.5	
		f CPU = f MASTER = 2 MHz	HSI RC振荡器 (16 MHz / 8)	0.84	1.05	
		f CPU = f MASTER / 128 = 125 kHz	HSI RC振荡器 (16MHz)	0.72	0.9	
		f CPU = f MASTER / 128 = 15.625 kHz	HSI RC振荡器 (16 MHz / 8)	0.46	0.58	
		f CPU = f MASTER = 128 kHz	LSI RC振荡器 (128 kHz)	0.42	0.57	

- (1) 基于表征结果的数据，未在生产中测试。
- (2) 关闭所有外设测里的默认时钟配置。



9.3.2.2 等待模式下的总电流消耗

表22：V_{DD} = 5 V 时等待模式下的总电流消耗

符号	参数	条件	典型	马克斯 ⁽¹⁾	单元
I _{DD} (V _{DD})	供电 电压在 等待模式	f _{CPU} = f _{MASTER} = 16 MHz	HSE晶振 (16MHz)	1.6	mA
			HSE用户分机时钟 (16 MHz)	1.1	
			HSI RC振荡器 (16MHz)	0.89	
		f _{CPU} = f _{MASTER} / 128 = 125 kHz	HSI RC振荡器 (16MHz)	0.7	
		f _{CPU} = f _{MASTER} / 128 = 15.625 kHz	HSI RC振荡器 (16 MHz / 8 ⁽²⁾)	0.45	
		f _{CPU} = f _{MASTER} = 128 kHz	LSI RC振荡器 (128 kHz)	0.4	

(1) 基于表征结果的数据，未在生产中测试。

(2) 关闭所有外设测量的默认时钟配置。

表23：V_{DD} = 3.3 V 时等待模式下的总电流消耗

符号	参数	条件	典型	马克斯 ⁽¹⁾	单元
I _{DD} (V _{DD})	供电电压 在等待模式	f _{CPU} = f _{MASTER} = 16 MHz	HSE晶振 (16MHz)	1.1	mA
			HSE用户分机时钟 (16MHz)	1.1	
			HSI RC振荡器 (16MHz)	0.89	
		f _{CPU} = f _{MASTER} / 128 = 125 kHz	HSI RC振荡器 (16MHz)	0.7	
		f _{CPU} = f _{MASTER} / 128 = 15.625 kHz	HSI RC振荡器 (16 MHz / 8 ⁽²⁾)	0.45	
		f _{CPU} = f _{MASTER} = 128 kHz	LSI RC振荡器 (128 kHz)	0.4	

- (1) 基于表征结果的数据，未在生产中测试。
- (2) 关闭所有外设测里的默认时钟配置。

9.3.2.3 主动停止模式下的总电流消耗

表24：VDD=5V时有效停止模式下的总电流消耗

符号	参数	条件			典型	马克斯在85°C (1)	单元
		主要电压调节器 (MVR) (2)	闪光模式 (3)	时钟源			
我 DD (AH)	电源电流 主动停止模式	上	操作模式	HSE晶振 (16MHz)	1030		μA
我 DD (AH)	电源电流 主动停止模式	上	操作模式	LSI RC振荡器 (128 kHz)	200	260	
我 DD (AH)	电源电流 主动停止模式	上	掉电模式	HSE晶振 (16MHz)	970		
我 DD (AH)	电源电流 主动停止模式	上	掉电模式	LSI RC振荡器 (128 kHz)	150	200	
我 DD (AH)	电源电流 主动停止模式	离	操作模式	LSI RC振荡器 (128 kHz)	66	85	
我 DD (AH)	电源电流 主动停止模式		掉电模式	LSI RC振荡器 (128 kHz)	10	20	

- (1) 基于表征结果的数据，未在生产中测试
- (2) 由CLK_ICKR寄存器中的REGAH位配置。
- (3) 由FLASH_CR1寄存器的AHALT位配置。

表25：VDD=3.3V时主动停止模式下的总电流消耗

符号	参数	条件			典型	马克斯在85°C (1)	单元
		主电压调节器 (MVR) (2)	闪光模式 (3)	时钟源			
我 DD (AH)	电源电流 主动停止模式	上	操作模式	HSE晶振 (16MHz)	550		μA

符号	参数	条件			典型	马克斯在85°C (1)	单元
		主电压调节器 (MVR)(2)	闪光模式 (3)	时钟源			
我 DD (AH)	电源电流 主动停止模式	上	操作模式	LSI RC振荡器 (128 kHz)	200	260	μA
我 DD (AH)			掉电 模式	HSE晶振 (16MHz)	970		
我 DD (AH)	电源电流 主动停止模式			LSI RC振荡器 (128 kHz)	150	200	
我 DD (AH)	电源电流 主动停止模式	离	操作模式	LSI RC振荡器 (128 kHz)	66	80	
我 DD (AH)			掉电 模式		10	18	

(1) 基于表征结果的数据，未在生产中测试

(2) 由CLK_ICKR寄存器中的REGAH位配置.

(3) 由FLASH_CR1寄存器的AHALT位配置.

9.3.2.4 停止模式下的总电流消耗

表26：V DD = 5 V 时停止模式下的总电流消耗

符号	参数	条件	典型	马克斯在85°C (1)	单元
我 DD (H)	供电暂停 模式	闪存处于工作模式，HSI时钟 醒来后	63	75	μA
		闪电在掉电模式下，恒指 唤醒后的时钟	6	20	

(1) 基于表征结果的数据，未在生产中测试

表27：V DD = 3.3 V 时停电模式下的总电流消耗

符号	参数	条件	典型	马克斯在85°C (1)	单元
我 DD (H)	供电暂停 模式	闪存处于工作模式，HSI时钟 醒来后	60	75	μA



符号	参数	条件	典型	马克斯在85°C (1)	单元
		闪电在掉电模式下，恒指唤醒后的时钟	4.5	17	

(1) 基于表征结果的数据，未在生产中测试

9.3.2.5 低功耗模式唤醒时间

表28：唤醒时间

符号	参数	条件			典型	马克斯 (1)	单元
t WU (WFI)	唤醒时间从等待模式运行模式 (3)	0~16MHz				看到注意 (2)	微秒
		f CPU = f MASTER = 16 MHz			0.56		
t WU (AH)	唤醒时间有效停止运行模式模式 (3)	MVR电压调节器上 (4)	闪光灯在操作模式 (5)	HSI (后醒来)	1 (6)	2 (6)	
	唤醒时间有效停止运行模式模式 (3)	MVR电压调节器上 (4)	闪光掉电模式 (5)	HSI (后醒来)	3 (6)		
	唤醒时间有效停止运行模式模式 (3)	MVR电压调节器离 (4)	闪光灯在操作模式 (5)	HSI (后醒来)	48 (6)		
	唤醒时间有效停止运行模式模式 (3)	MVR电压调节器离 (4)	闪光掉电模式 (5)	HSI (后醒来)	50 (6)		
t WU (H)	唤醒时间从停止运行模式模式 (3)	闪存处于工作模式 (5)			52		
		在掉电模式下闪烁 (5)			54		

(1) 设计保证的数据，未经生产测试。

(2) $t_{WU(WFI)} = 2 \times 1 / f_{\text{主机}} + x1 / f_{\text{CPU}}$



- (3) 从中断事件到中断向量获取测量.
- (4) 由CLK_ICKR寄存器中的REGAH位配置.
- (5) 由FLASH_CR1寄存器中的AHALT位配置.
- (6) 加1 LSI时钟取决于同步.

9.3.2.6 强制复位状态下的总电流消耗和时序

表29：强制复位状态下的总电流消耗和时序

符号	参数	条件	典型	马克斯 ⁽¹⁾	单元
I _{DD} (R)	供电电流复位 州 ⁽²⁾	V _{DD} = 5 V	400		μA
		V _{DD} = 3.3 V	300		
t _{RESETBL}	复位引脚释放到 向量提取			150	微秒

- (1) 设计保证的数据，未经生产测试.
- (2) 所有与V相关的I/O的特征

SS

9.3.2.7 片上外设的电流消耗

根据V_{DD}和T_A的一般操作条件.

HSI内部RC / f_{CPU} = f_{MASTER} = 16 MHz, V_{DD} = 5 V

表30：外围电流消耗

符号	参数	典型	单元
I _{DD} (TIM1)	TIM1供电电流 ⁽¹⁾	210	μA
I _{DD} (TIM2)	TIM2供电电流 ⁽¹⁾	130	
I _{DD} (TIM4)	TIM4定时器供电 ⁽¹⁾	50	
I _{DD} (UART1)	UART1供电 ⁽²⁾	120	
I _{DD} (SPI)	SPI供电电流 ⁽²⁾	45	
I _{DD} (I2C)	I2C电源电流 ⁽²⁾	65	
I _{DD} (ADC1)	ADC1转换时供电 ⁽³⁾	1000	



- (1) 基于差分I的数据
在16MHz.没有IC / OC编程 (没有I / O焊盘切换).未经生产测试.
复位配置和定时器计数器运行之间的 DD 测量
- (2) 基于差分I的数据
而不是时钟和片上外设时钟并且不保持复位.没有I / O焊盘切换.
保持复位之间的片上外设之间的 DD 测量
未经生产测试.
- (3) 基于差分I的数据
转换.未经生产测试.
复位配置和连续A/D之间的 DD 测量

9.3.2.8 电流消耗曲线

下图显示了使用代码执行测量的典型电流消耗
随机存取存储器.

图11: Typ I_{DD} (RUN) 与V_{DD} HSE用户外部时钟, f_{CPU} = 16 MHz

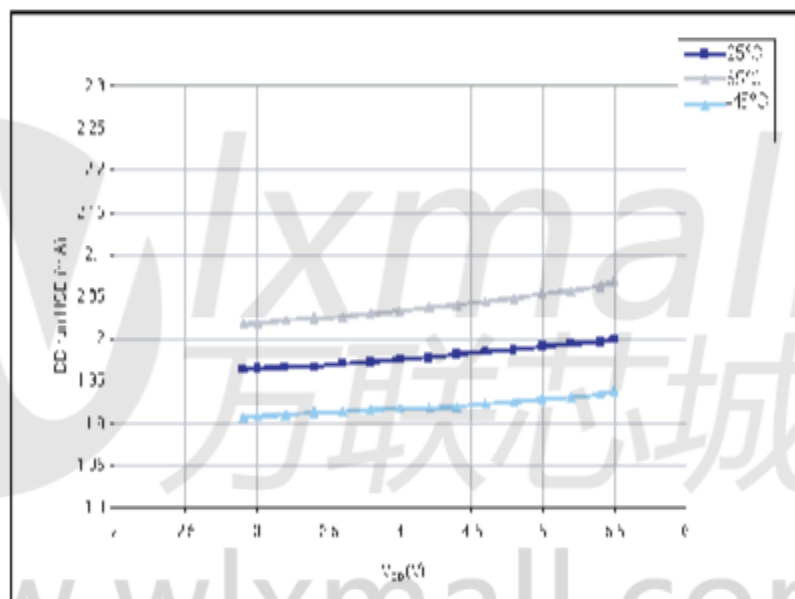


图12: 典型I_{DD} (RUN) 与f_{CPU} HSE用户外部时钟, V_{DD} = 5 V

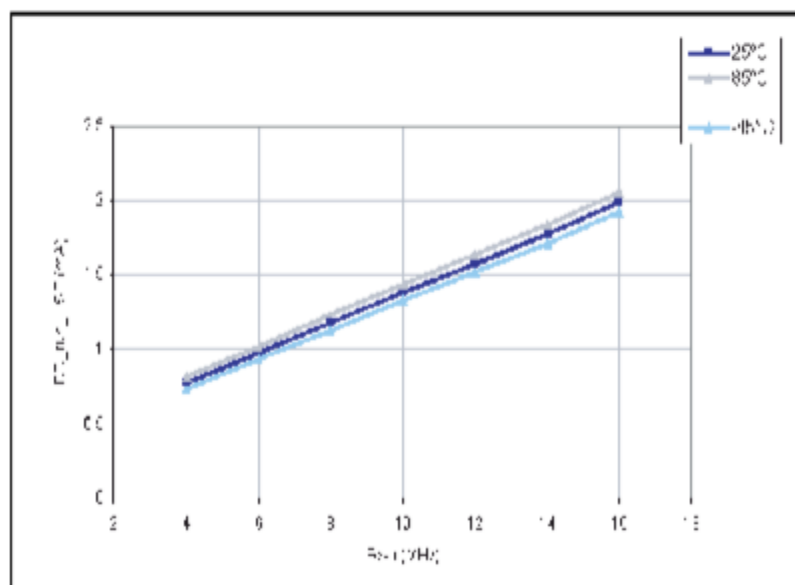


图13: Typ $I_{DD} (RUN)$ 与 $V_{DD} HSI RC_{osc}$, $f_{CPU} = 16\text{ MHz}$

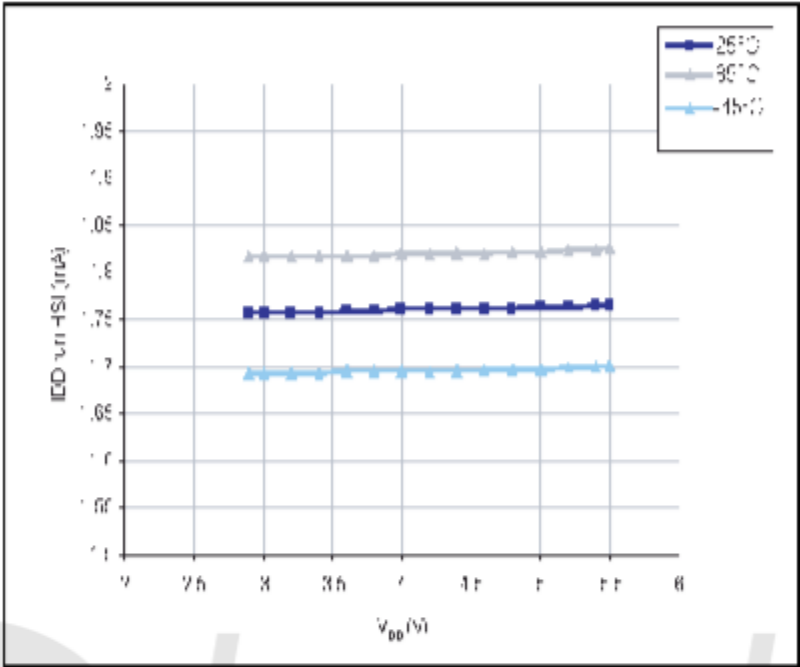


图14: 典型 $I_{DD} (WFI)$ 与 $V_{DD} HSE$ 用户外部时钟, $f_{CPU} = 16\text{ MHz}$

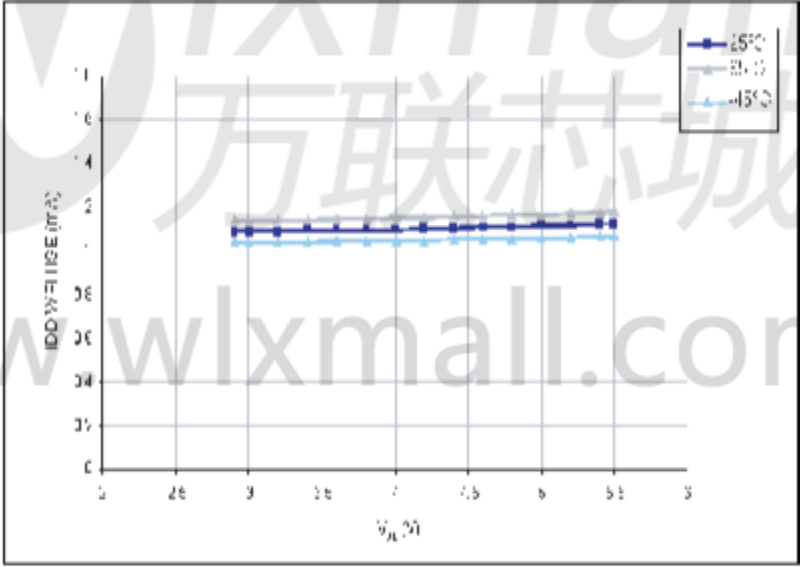


图15：典型I_{DD} (WFI) 与f_{CPU} HSE用户外部时钟，V_{DD} = 5 V

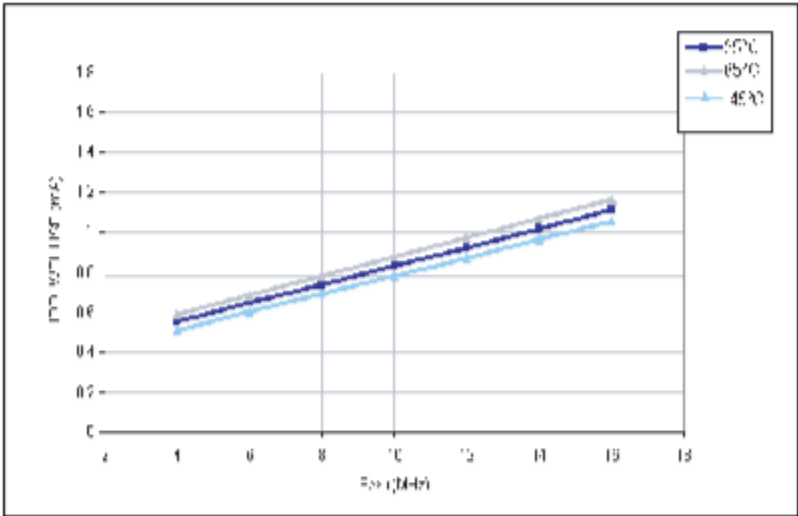
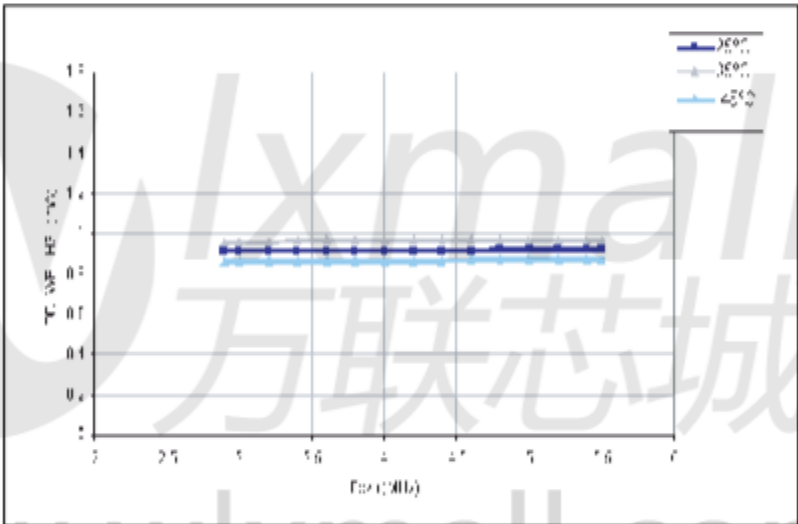


图16：典型I_{DD} (WFI) 与V_{DD} HSI RC_{osc}，f_{CPU} = 16 MHz



9.3.3 外部时钟源和时序特性

HSE用户外部时钟

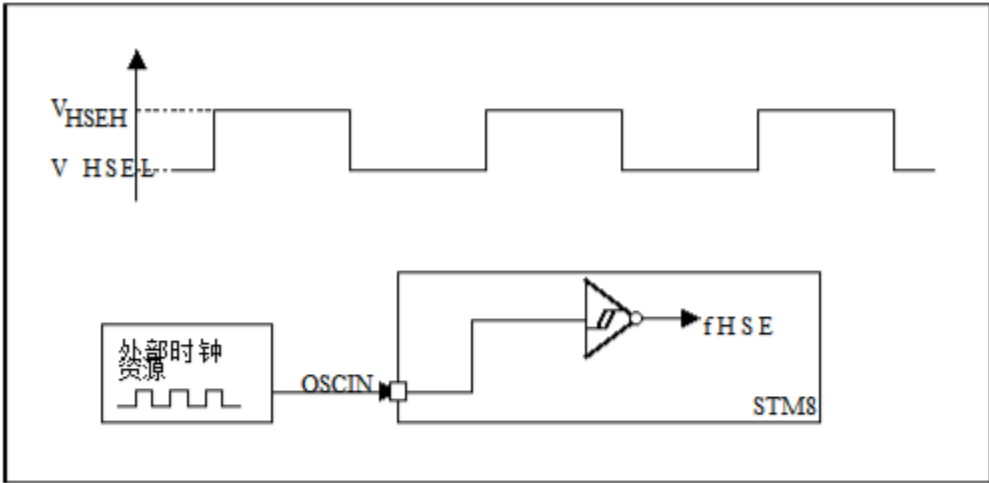
根据V_{DD}和T_A的一般操作条件。

表31：HSE用户外部时钟特性

符号	参数	条件	敏	马克斯	单元
f _{HSE_ext}	用户外部时钟源频率		0	16	兆赫
V _{HSEH} ⁽¹⁾	OSCIN输入引脚为高电平电压		0.7 x V _{DD}	V _{DD} + 0.3 V	V
V _{HSEL} ⁽¹⁾	OSCIN输入引脚低电平电压		V _{SS}	0.3 x V _{DD}	
I _{LEAK_HSE}	OSCIN输入漏电流	V _{SS} < V _{IN} < V _{DD}	-1	+1	μA

(1) 基于表征结果的数据，未在生产中测试。

图17：HSE外部时钟源



HSE晶体/陶瓷谐振器

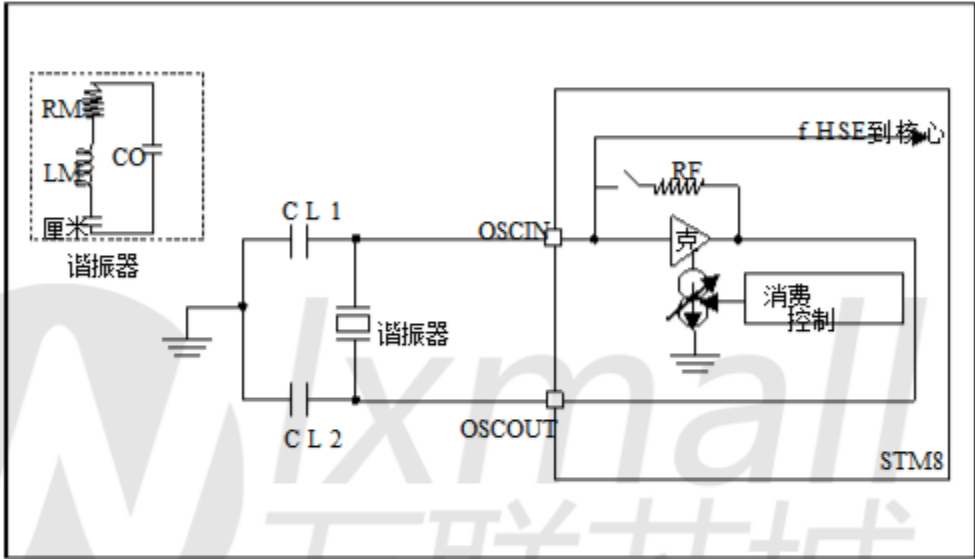
HSE时钟可提供1至16 MHz晶体/陶瓷谐振器.所有本段中给出的信息是基于指定的表征结果.典型的外部组件.在应用中，谐振器和负载电容器具有以尽可能靠近振荡器引脚放置，以最小化输出失真和启动稳定时间.有关详细信息，请参见晶体振荡器制造商（频率，封装，精度...）.

表32：HSE振荡器特性

符号	参数	条件	敏	典型	马克斯	单元
f HSE	外部高速振荡器频率		1		16	兆赫
R F	反馈电阻			220		千欧
C (1)	推荐负载电容 (2)				20	pF的
我 DD (HSE)	HSE振荡器功率消费	C = 20pF， f OSC = 16 MHz			6 (启动) 1.6 (稳定) (3)	嘛
		C = 10 pF， f OSC = 16 MHz			6 (启动) 1.2 (稳定) (3)	
g m	振荡器跨导		五			毫安/V
t SU (HSE)(4)	启动时间	V DD 稳定		1		女士

- (1) C大约相当于2×晶体负载。
- (2) 振荡器选择可以使用高质量谐振器在电源电流方面进行优化小R_m值. 有关详细信息，请参阅晶体制造商
- (3) 基于表征结果的数据，未在生产中测试。
- (4) t_{SU (HSE)}是从启用（通过软件）到稳定的16测里的启动时间达到MHz振荡.该值是针对标准晶体谐振器测量的，它可以变化显著与晶体制造商。

图18：HSE振荡器电路图



HSE振荡器关键g_m方程

$$g_{m\text{crit}} = \frac{(2 \times \pi \times f_{\text{HSE}})^2 \times R_m}{(2C_o + C)^2}$$

R_m：名义电阻（见晶体规格）
L_m：概念电感（见晶体规格）
C_m：概念电容（见晶体规格）
C_o：分流电容（见晶体规格）
CL1 = CL2 = C：接地的外部电容

$g_m \gg g_{m\text{crit}}$

9.3.4 内部时钟源和时序特性

根据V_{DD}和T_A的一般操作条件。

高速内部RC振荡器（HSI）

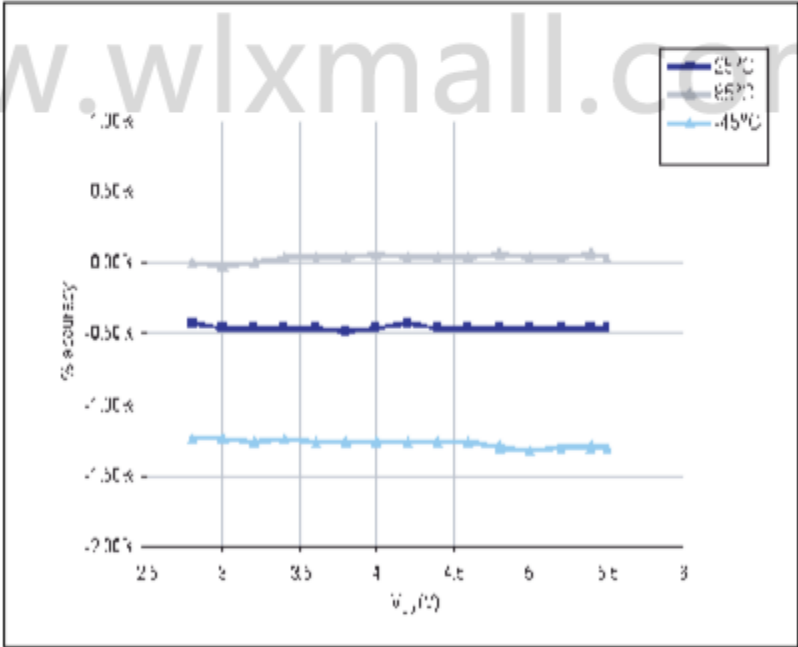
表33：HSI振荡器特性

符号	参数	条件	敏	典 型	马克斯	单元
f _{恒指}	频率			16		兆赫

符号	参数	条件	敏	典 型	马克斯	单元
ACC 恒指	恒指精准 振荡器	用户修剪 CLK_HSITRIMR 寄存器 给定V DD 和T A 条件 (1)			1.0 (3)	%
	恒指精准 振荡器 (工厂 校准)	V DD = 5 V, -40° C ≤ T A ≤ 85° C	-5		五	
t su (HSI)	HSI振荡器 唤醒时间 包含 校准				1.0 (3)	微秒
我 DD (HSI)	HSI振荡器 功率 消费			170	250 (2)	μA

- (1) 参考应用手册.
- (2) 基于表征结果的数据，未在生产中测试.
- (3) 设计保证，未经生产测试.

图19：典型的HSI频率变化vs V DD @ 4温度



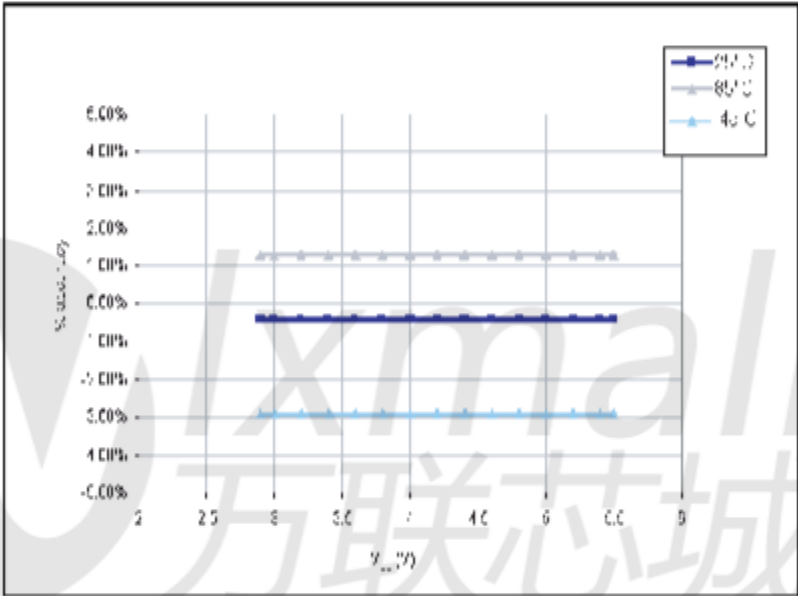
低速内部RC振荡器（LSI）

根据V_{DD}和T_A的一般操作条件。

表34：LSI振荡器特性

符号	参数	典型	马克斯	单元
f _{LSI}	频率	128		千赫
t _{su} (LSI)	LSI振荡器唤醒时间		7	微秒
I _{DD} (LSI)	LSI振荡器功耗	五		μA

图20：典型的LSI频率变化vs V_{DD} @ 4温度



9.3.5 记忆特征

RAM和硬件寄存器

表35：RAM和硬件寄存器

符号	参数	条件	敏	单元
V _{RM}	数据保留模式 (1)	暂停模式（或复位）	V _{IT-max} (2)	V

- (1) 最小电源电压，不会丢失存储在RAM中的数据（停止模式或复位状态）或硬件寄存器（仅在停止模式下）。保证设计，未经生产测试。
- (2) 有关V值的信息，请参考“工作条件”部分

IT-MAX

闪存程序存储器和数据EEPROM

表36：闪存程序存储器和数据EEPROM

符号	参数	条件	敏 (1)	典 型	马克斯	单元
V DD	工作电压（全部模式，执行/写入/擦除）	f CPU≤16 MHz	2.95		5.5	V
t 程序	标准编程时间 （包括擦除） 字节/字/块（1字节/ 4字节/ 64字节）			6	6.6	女士
	快速编程时间 1个块（64字节）			3	3.33	
t 擦除	擦除时间1块 （64字节）			3	3.33	
N RW	擦除/写入周期 (2) （程序存储器）	T A = 85°C	100			周期
	擦除/写入周期 (2) （数据存储器）		100 k			
t RET	数据保留（程序 记忆）100 在T A =的擦除/写入周期 85°C	T RET = 55°C	20			年份
	数据保留（数据 内存）10 k后 在T A =的擦除/写入周期 85°C		20			
	数据保留（数据 记忆）100 k后 在T A =的擦除/写入周期 85°C	T RET = 85°C	1			
我 DD	电源电流（Flash 编程或擦除 1到128个字节）			2		嘛

- (1) 基于表征结果的数据，未在生产中测试。
- (2) 存储器的物理粒度为4字节，因此循环执行4字节
即使写/擦除操作寻址单个字节。

9.3.6 I / O端口引脚特性

一般特点

根据V DD 和T A的一般操作条件，除非另有规定，全部未使用
引脚必须保持在固定电压：使用I / O的输出模式或者例如
外部上拉或下拉电阻。

表37： I / O静态特性

符号	参数	条件	敏	典 型	马克斯	单元
V IL	输入低电平电压	V DD = 5 V	-0.3V		0.3 x V DD	V
V IH	输入高电平电压		0.7 x V DD		V DD + 0.3	
嗯	滞后 (1)			700		
R pu	上拉电阻	V DD = 5 V，V IN = V SS	三十	55	80	千欧
t R，t F	上升和下降的时间 (10%~90%)	快速I / O 负载= 50 pF			20 (2)	NS
		标准和高水槽 I / O的 负载= 50 pF			125 (2)	
我 Ikg	数字输入漏电流	V SS≤V IN≤V DD			±1 (2)	μA
我 Ikg ana	模拟输入漏电流	V SS≤V IN≤V DD			±250 (2)	nA的
我 Ikg (注)	相邻泄漏电流 I / O	注射电流±4 mA			±1 (2)	μA

- (1) 施密特触发开关电平之间的滞后电压。基于表征结果，不是
在生产中进行测试。
- (2) 基于表征结果的数据，未在生产中测试。



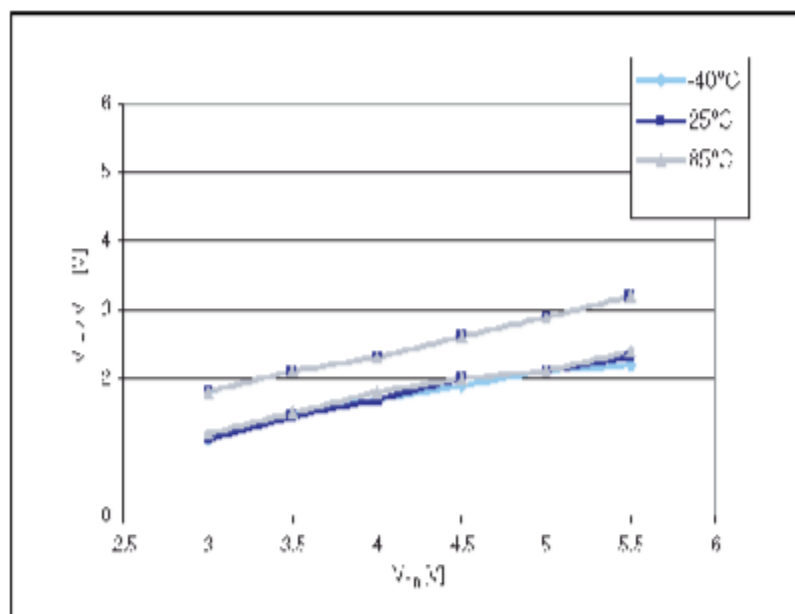
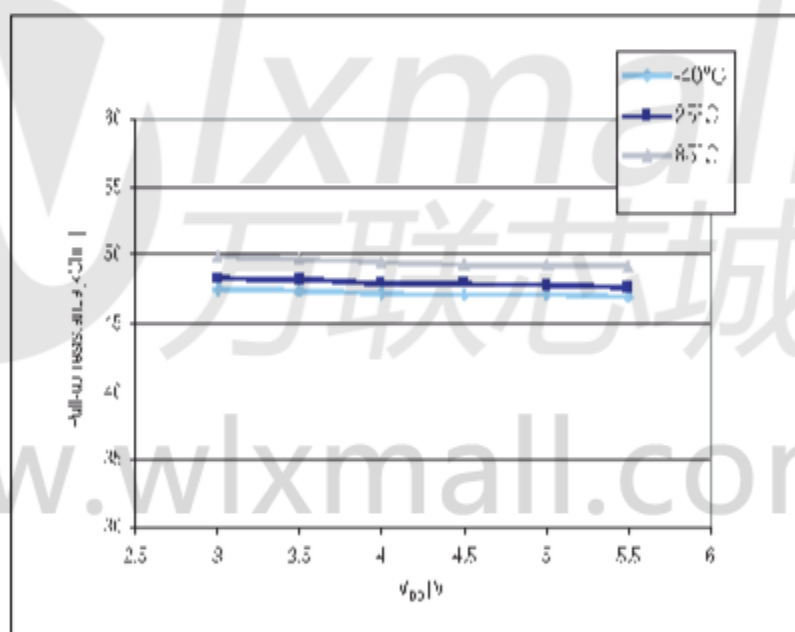
图21：典型的 V_{IL} 和 V_{IH} 对 V_{DD} @ 4温度图22：典型的上拉电阻 vs V_{DD} @ 4温度

图23：典型的上拉电流与V DD @ 4温度的关系

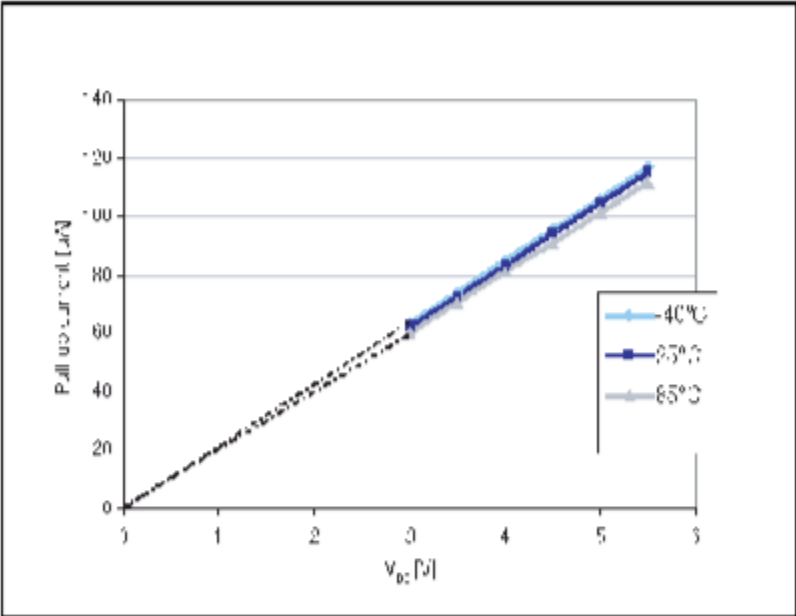


表38：输出驱动电流（标准端口）

符号	参数	条件	敏	马克斯	单元
V OL	输出低电平，8针沉没	I IO = 10mA， V DD = 5 V		2.0	V
	输出低电平，4针沉没	I IO = 4mA， V DD = 3.3 V		1.0 (1)	
V OH	输出高电平，采用8个引脚	I IO = 10mA， V DD = 5 V	2.8		
	输出高电平，采用4个引脚	I IO = 4mA， V DD = 3.3 V	2.1 (1)		

(1) 基于表征结果的数据，未在生产中测试

表39：输出驱动电流（真正的开漏端口）

符号	参数	条件	马克斯	单元
V OL	输出低电平，2针沉没	I IO = 10 mA，V DD = 1.0 5 V		V
V OL	输出低电平，2针沉没	I IO = 10 mA，V DD = 1.5 3.3 V	(1)	

符号	参数	条件	马克斯	单元
V OL	输出低电平，2针沉没	我 IO = 20 mA，V DD = 2.0 5 V	(1)	

(1) 基于表征结果的数据，未在生产中测试

表40：输出驱动电流（高端口）

符号	参数	条件	敏	马克斯	单元
V OL	输出低电平，8针沉没	I IO = 10mA， V DD = 5 V		0.8	V
V OL	输出低电平，4针沉没	I IO = 10mA， V DD = 3.3 V		1.0	V
	输出低电平，4针沉没	I IO = 20mA， V DD = 5 V		1.5	
V OH	输出高电平，采用8个引脚	I IO = 10mA， V DD = 5 V	4		
	输出高电平，采用4个引脚	I IO = 10mA， V DD = 3.3 V	2.1	(1)	
	输出高电平，采用4个引脚	I IO = 20mA， V DD = 5 V	3.3	(1)	

(1) 基于表征结果的数据，未在生产中测试

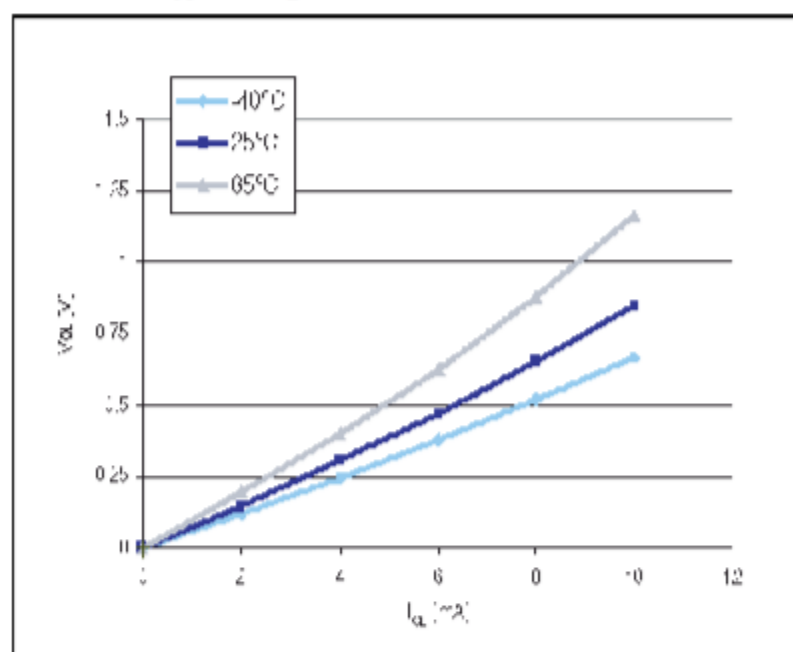
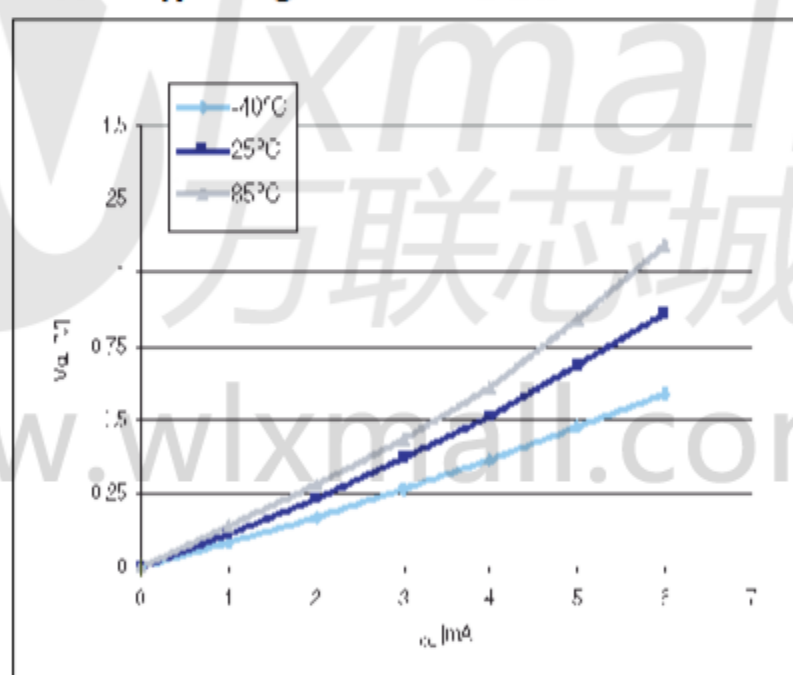
图24: Typ. V_{OL} @ $V_{DD} = 5V$ (标准端口)图25: Typ. V_{OL} @ $V_{DD} = 3.3V$ (标准端口)

图26：Typ. V_{OL} @ $V_{DD} = 5\text{ V}$ （真开漏口）

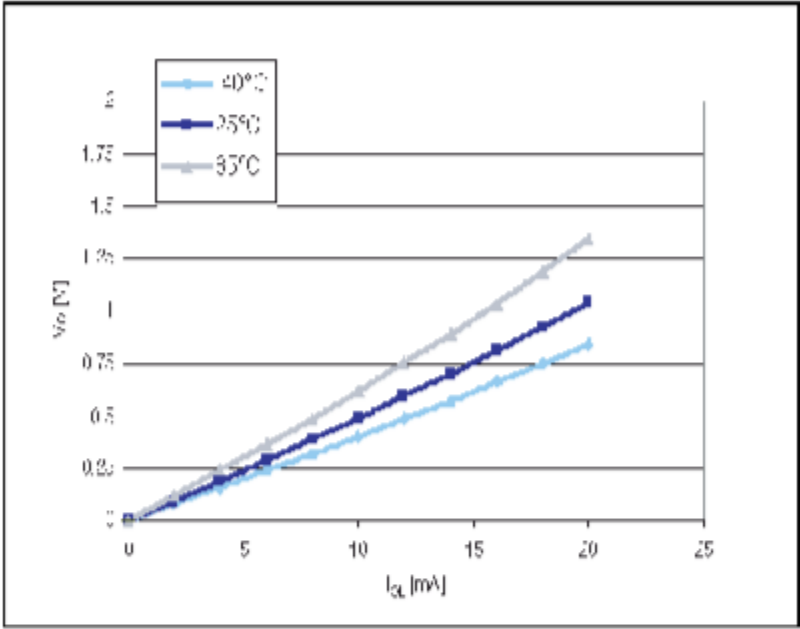


图27：Typ. V_{OL} @ $V_{DD} = 3.3\text{ V}$ （真开漏口）

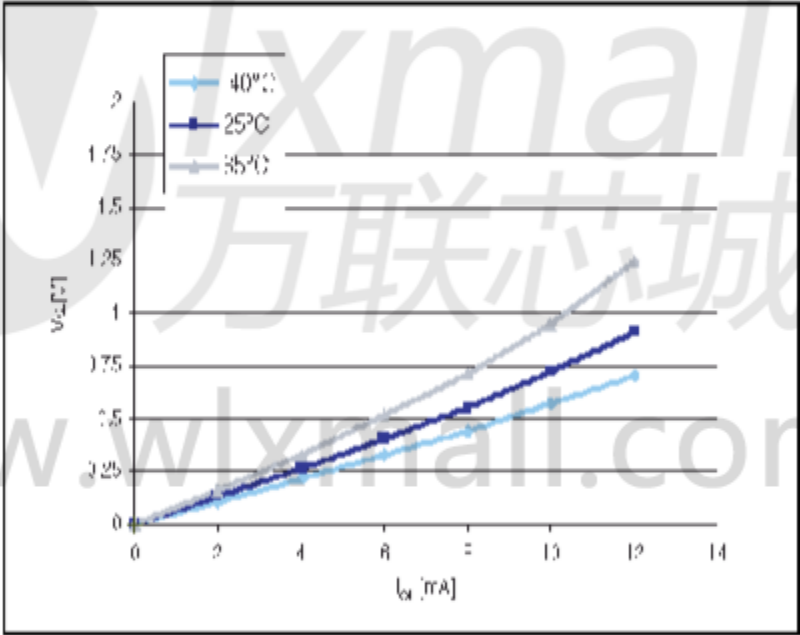


图28: Typ. V_{OL} @ $V_{DD} = 5V$ (高接收端口)

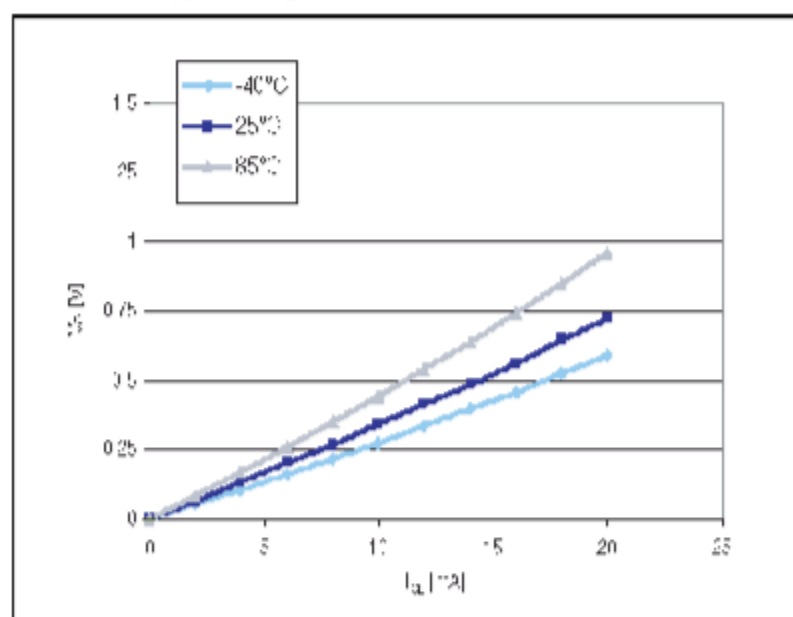


图29: Typ. V_{OL} @ $V_{DD} = 3.3V$ (高接收端口)

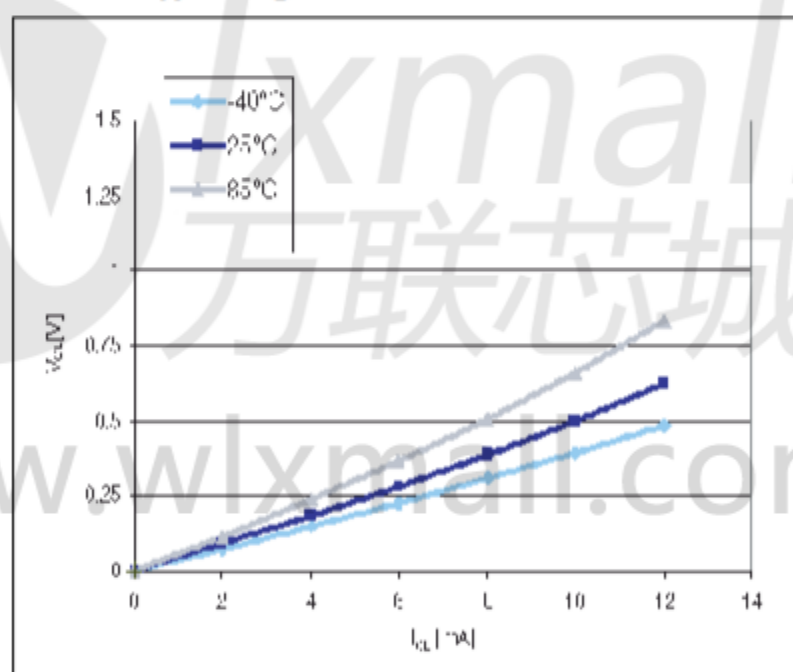


图30：Typ. $V_{DD} - V_{OH}$ @ $V_{DD} = 5\text{ V}$ （标准端口）

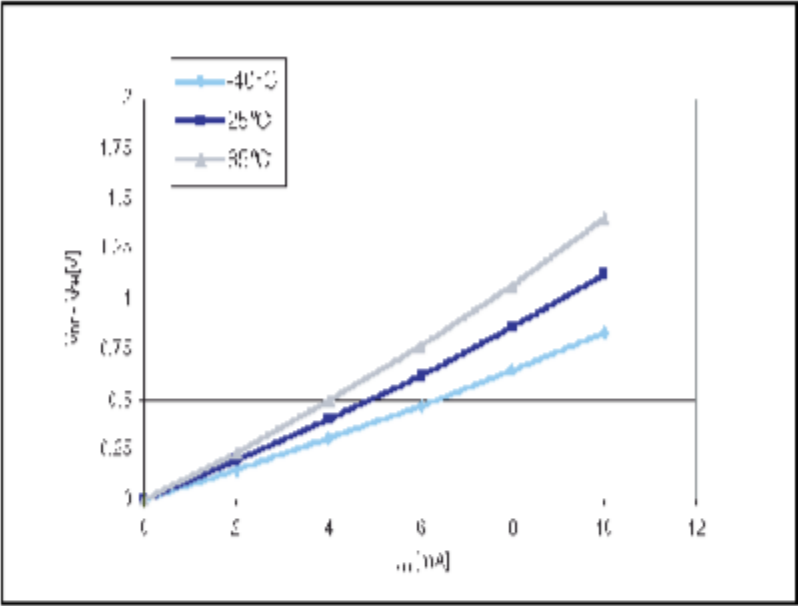


图31：Typ. $V_{DD} - V_{OH}$ @ $V_{DD} = 3.3\text{ V}$ （标准端口）

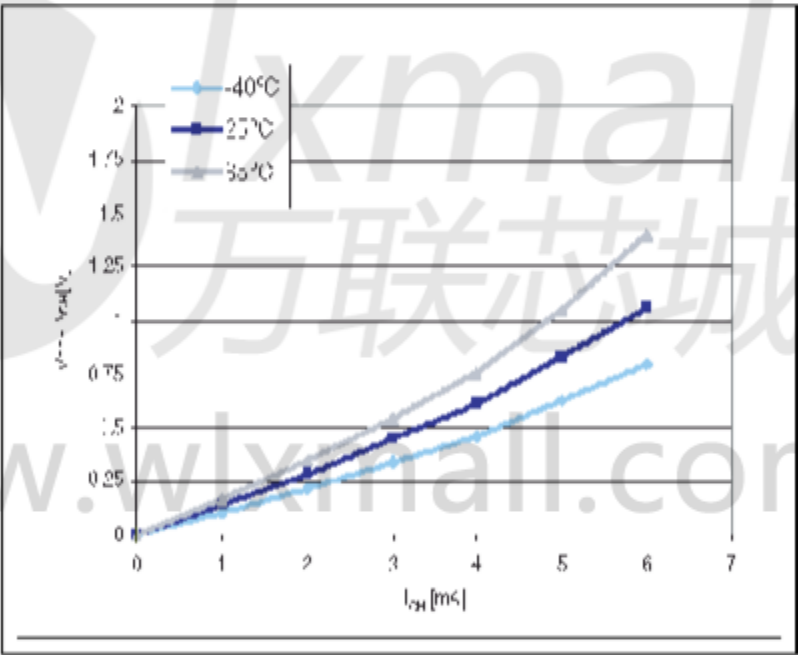


图32：Typ. $V_{DD} - V_{OH}$ @ $V_{DD} = 5\text{ V}$ （高接收端口）

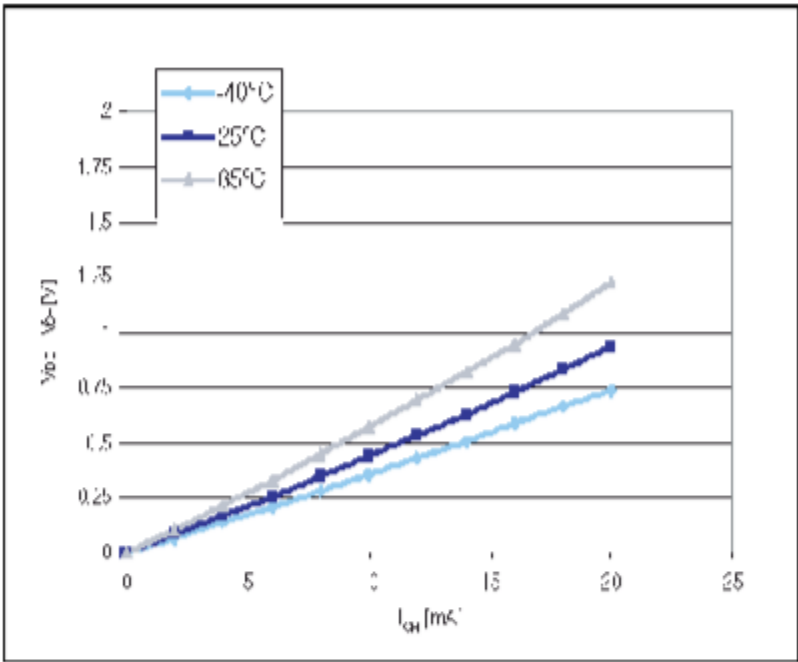
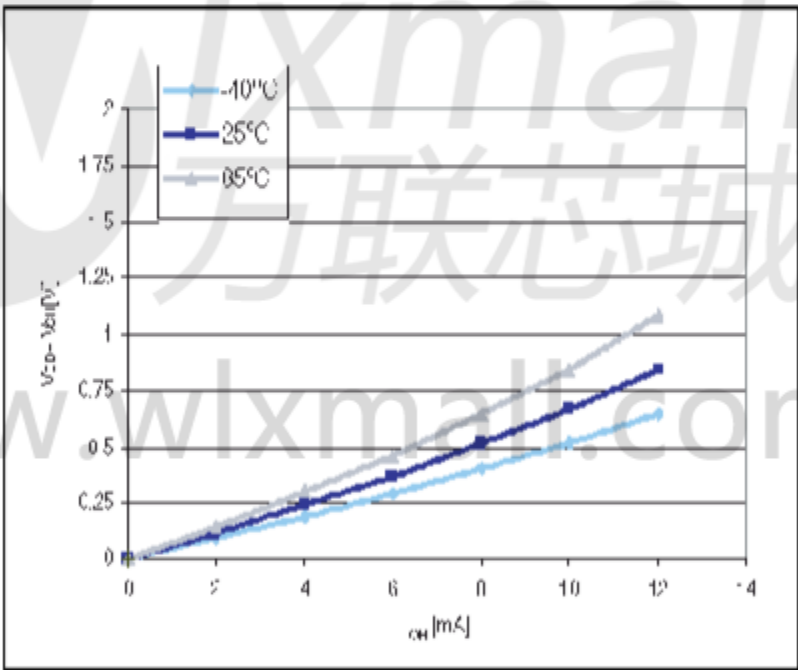


图33：Typ. $V_{DD} - V_{OH}$ @ $V_{DD} = 3.3\text{ V}$ （高接收端口）



9.3.7 复位引脚特性

根据 V_{DD} 和 T_A 的一般操作条件，除非另有规定。

表41：NRST引脚特性

符号	参数	条件	敏	典型	马克斯	单元
V_{IL} (NRST)	NRST输入低电平		-0.3V		$0.3 \times V_{DD}$	V



符号	参数	条件	敏	典 型	马 克 斯	单 元
	电平电压 (1)					
V IH (NRST)	NRST输入高电平 电平电压 (1)	I OL = 2 mA	0.7 x V DD		V DD + 0.3	
V OL (NRST)	NRST输出低电平 电平电压 (1)				0.5	
R PU (NRST)	NRST上拉 电阻 (2)		三十	55	80	千欧
t I FP (NRST)	NRST输入过滤 脉冲 (3)				75	NS
t IN FP (NRST)	NRST输入不 滤波脉冲 (3)		500			
t OP (NRST)	NRST输出 脉冲 (3)		20			微秒

(1) 基于表征结果的数据，未在生产中测试。

(2) PU 上拉等效电阻基于电阻晶体管

(3) 设计保证的数据，未经生产测试。

图34：典型的NRST V_{IL} 和 V_{IH} 对 V_{DD} @ 4温度

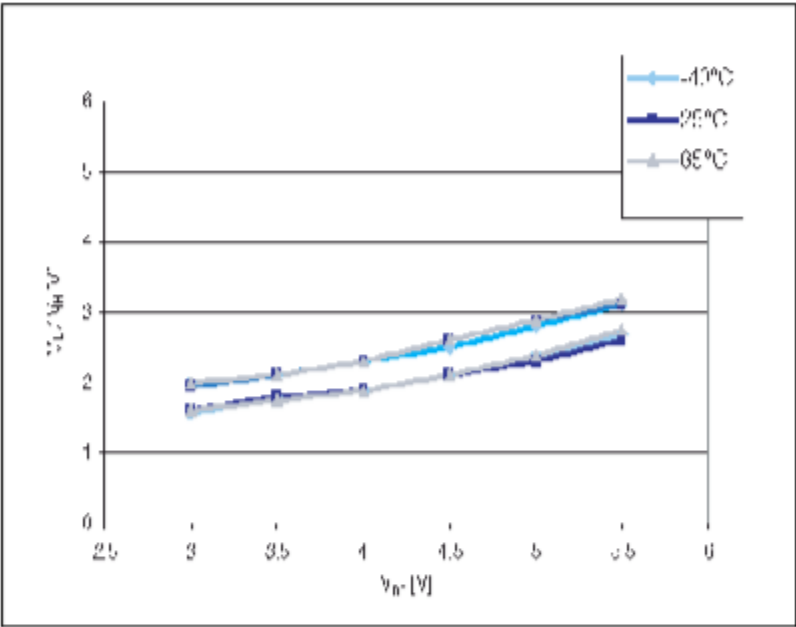


图35：典型的NRST上拉电阻与 V_{DD} @ 4温度

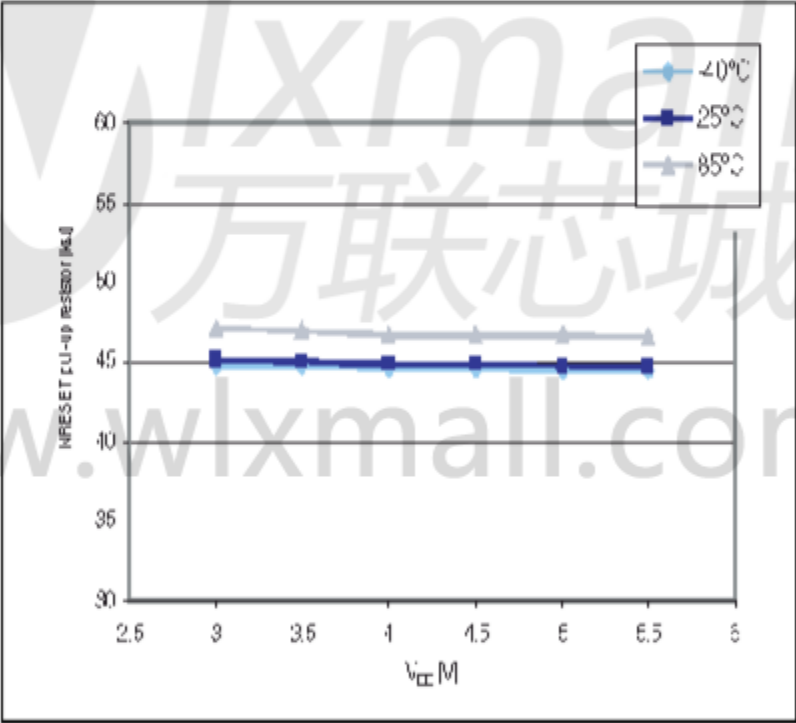
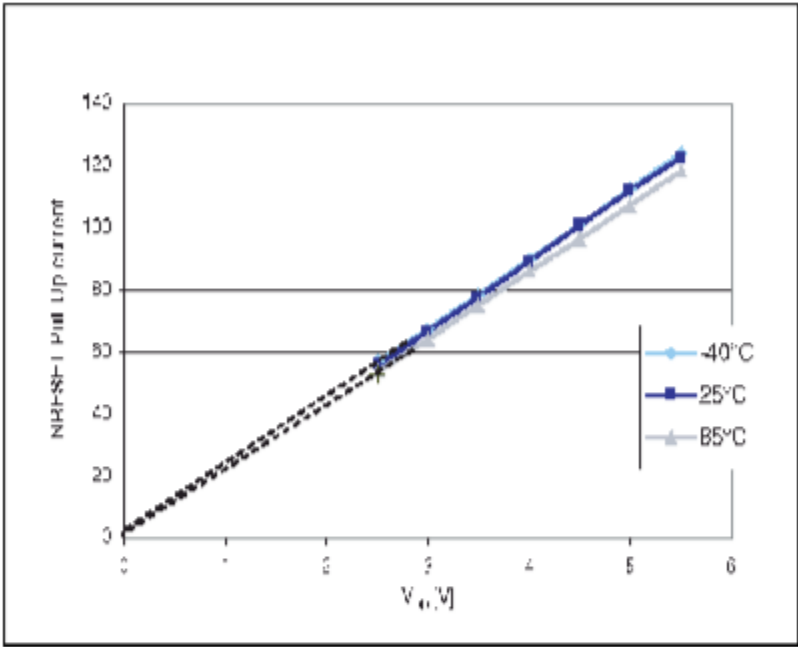


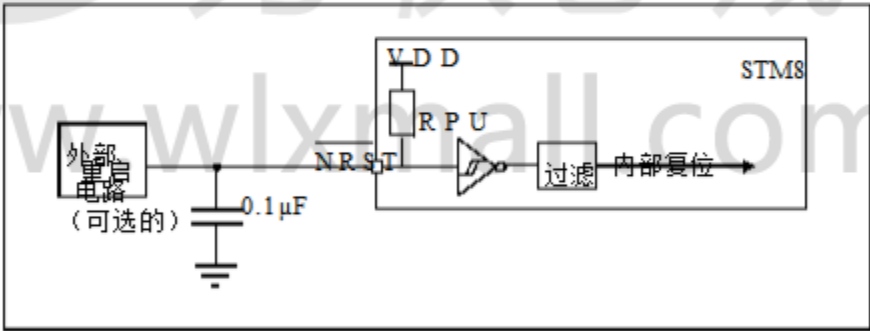
图36：典型的NRST上拉电流与V_{DD} @ 4温度



如下图所示的复位网络保护器件免受寄生复位。
 用户必须确保NRST引脚上的电平可以低于V_{IL} (NRST) 最大值。（看到#unique_55 / CD662），否则在内部不会考虑复位。

对于功耗敏感的应用，外部复位电容值可以是减少以限制充放电电流。如果NRST信号用于复位外部电路，必须注意外部电容器的充电/放电时间来实现外部设备复位时序条件。最小推荐容量为10 nF。

图37：推荐的复位引脚保护



9.3.8 SPI串行外设接口

除非另有说明，否则下表中给出的参数来自测试
 在环境温度下执行，f_{MASTER} 频率和V_{DD} 电源电压条件。
 t_{MASTER} = 1 / f_{MASTER}。

有关输入/输出备用功能的更多详细信息，请参阅I/O端口特性特征（NSS，SCK，MOSI，MISO）。

表42：SPI特性

符号	参数	条件 (1)	敏	马克斯	单元
$f_{SCK1} / t_c(SCK)$	SPI时钟频率	主模式	0	8	兆赫
$f_{SCK1} / t_c(SCK)$	$f_{SCK1} / t_c(SCK)$	SPI时钟频率	0	7 (2)	兆赫
$t_r(SCK)$ $t_f(SCK)$	SPI时钟上升和下降时间	电容负载: $C = 30 \text{ pF}$		25	NS
$t_{su}(NSS)^{(3)}$	NSS建立时间	从模式	4 x t_{MASTER}		
$t(NSS)^{(3)}$	NSS持有时间	从模式	70		
$t_w(SCKH)^{(3)}$ $t_w(SCKL)^{(3)}$	SCK高低时间	主模式	$t_{SCK} /$ 2 - 15	$t_{SCK} /$ 2 + 15	
$t_{su}(MI)^{(3)}$ $t_{su}(SI)^{(3)}$	数据输入设置时间	主模式 从模式	五 五		
$t(MI)^{(3)}$ $t_h(SI)^{(3)}$	数据输入保持时间	主模式 从模式	7 10		
$t(SO)^{(3)}$	数据输出访问时间	从模式		3 x t_{MASTER}	
$t_{dis}(SO)^{(3)}$	数据输出禁用时间	从模式	25		
$t_v(SO)^{(3)}$	数据输出有效时间	从模式 (使能边沿后)		65 (2)	
$t_v(MO)^{(3)}$	数据输出有效时间	主模式 (使能边沿后)		三十	
$t(SO)^{(3)}$	数据输出保持时间	从模式 (使能边沿后)	27 (2)		
$t(MO)^{(3)}$	数据输出保持时间	主模式 (使能边沿后)	11 (2)		

- (1) 通过选择10 MHz I/O输出频率给出参数.
- (2) 数据表征正在进行中.
- (3) 基于设计模拟和/或表征结果的值，未经测试生产.
- (4) 最小时间是驱动输出的最短时间，最大时间为最大时间来验证数据.
- (5) 最短时间是使输出无效的最小时间，最长时间为将数据放入Hi-Z的最大时间.

图38：SPI时序图 - 从模式和CPHA = 0

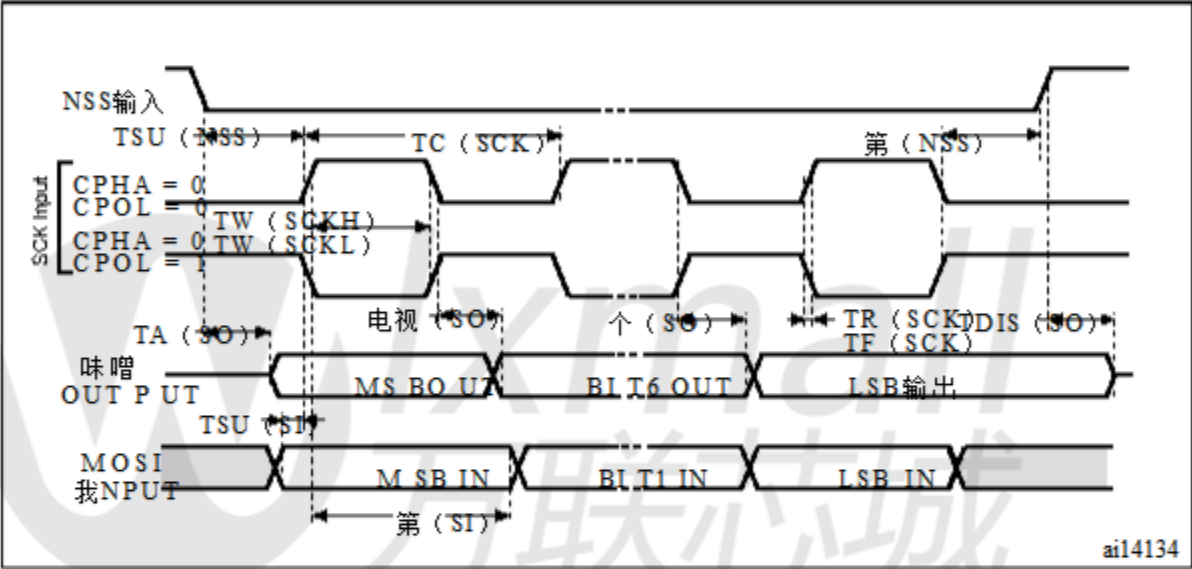
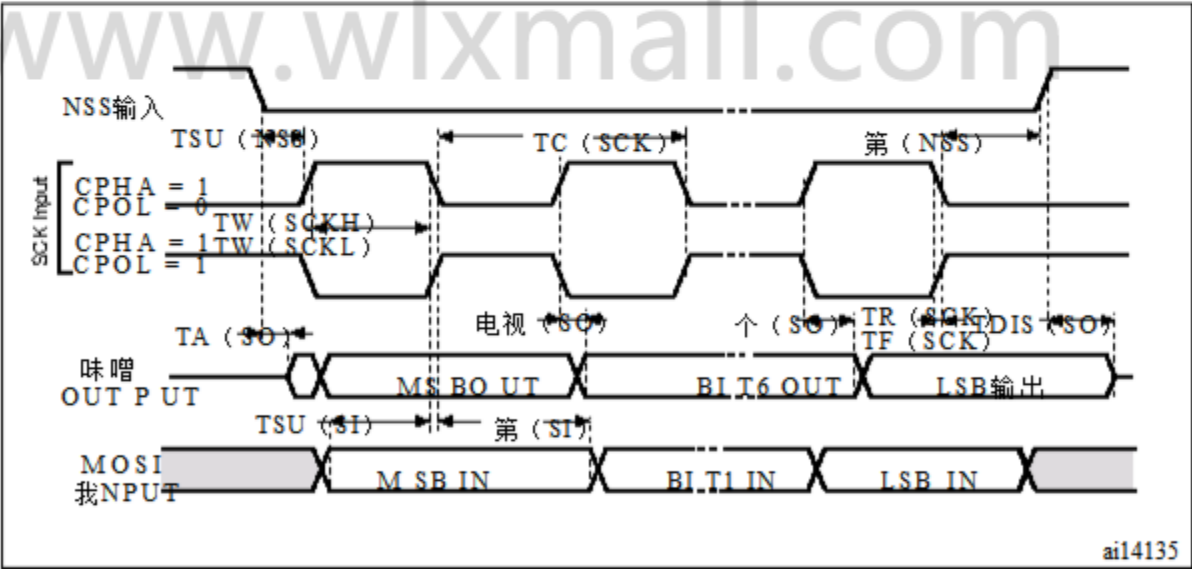
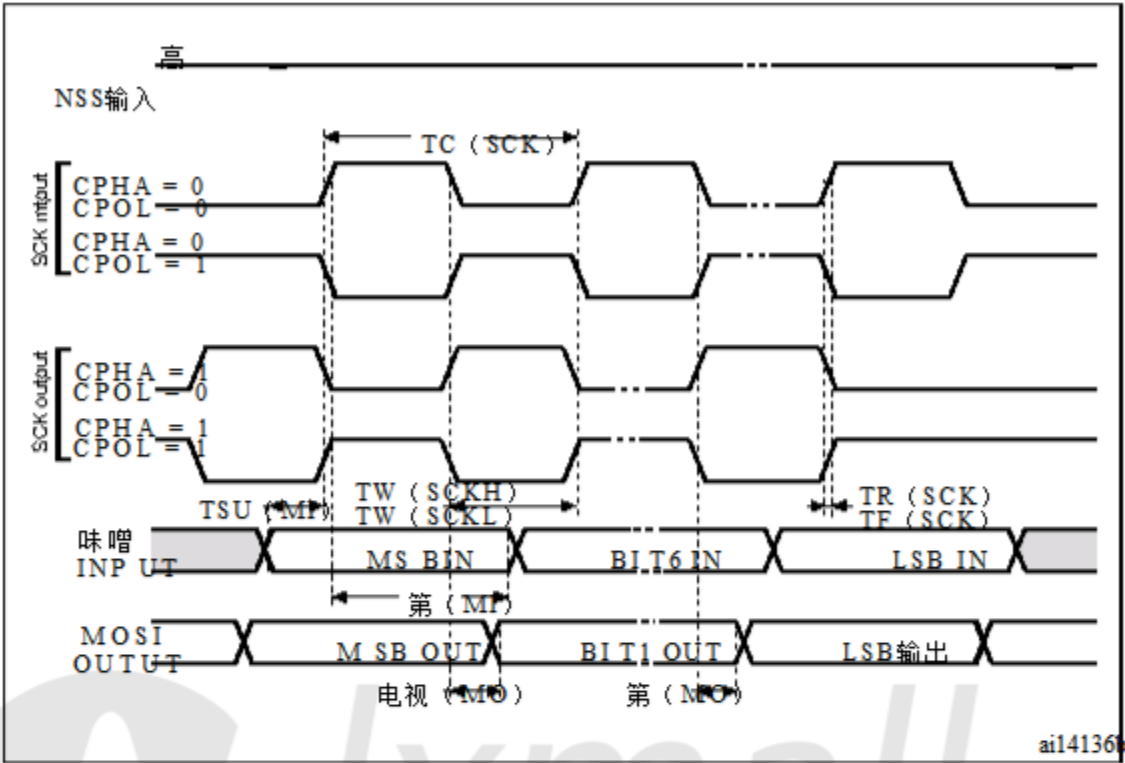


图39：SPI时序图 - 从模式和CPHA = 1



测量点采用CMOS电平：0.3 VDD和0.7 VDD.

图40：SPI时序图 - 主模式 (1)



测量点采用CMOS电平：0.3 VDD和0.7 VDD.

9.3.9 2C接口特性

表43：I²C特性

符号	参数	标准模式I ² C		快速模式我 ² C (1)		单元
		敏 (2)	马克斯 (2)	敏 (2)	马克斯 (2)	
t w (SCL)	SCL时钟低电平	4.7		1.3		微妙
t w (SCL)	SCL时钟高电平	4		0.6		
t su (SDA)	SDA设置时间	250		100		NS
t (SDA)	SDA数据保持时间	0 (3)		0 (4)	900 (3)	
t (SDA) t (SCL)	SDA和SCL上升时间		1000		300	
t f (SDA) t f (SCL)	SDA和SCL下降时间		300		300	
t h (STA)	启动条件保持时间	4		0.6		微妙
t su (STA)	重复START条件建立时间	4.7		0.6		

符号	参数	标准模式I 2 C		快速模式我 2 C (		单元
		敏 (2)	马克斯(2)	敏 (2)	马克斯(2)	
t su (STO	停止条件建立时间	4		0.6		
t w (STO: STOP到START条件时间 (巴士免费)		4.7		1.3		微秒
C b	每条总线的容性负载		400		400	pF的

(1) f MASTER，必须至少8 MHz才能达到最大速度I 2 C速度（400kHz）

(2) 基于标准I2 C协议要求的数据，未在生产中测试

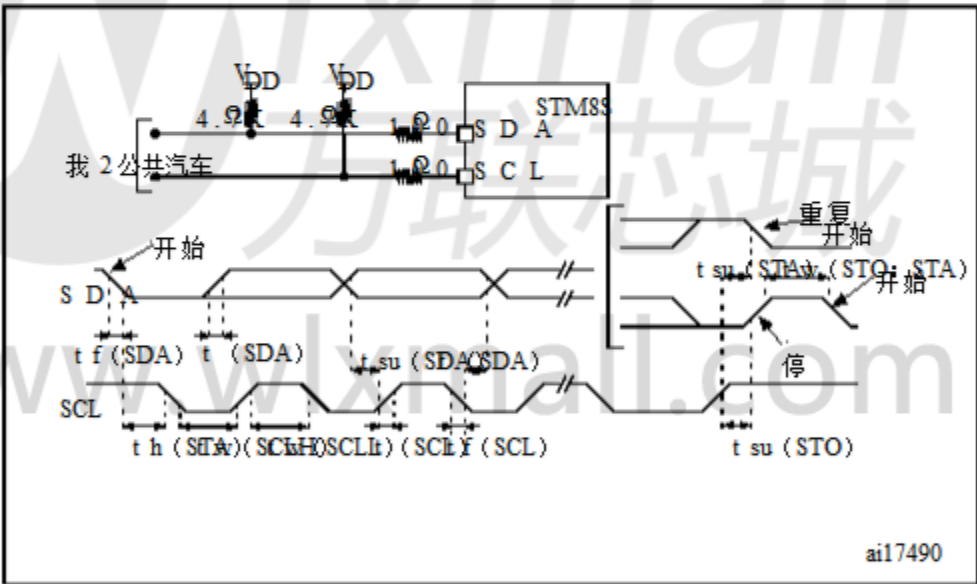
(3) 如果接口没有拉伸，则只能满足起始条件的最大保持时间

低时间

(4) 为了桥接，器件必须内部为SDA信号提供至少300 ns的保持时间

SCL的下降沿的未定义区域

图41： I的典型应用 2 C总线时序图



测量点采用CMOS级别：0.3 x VDD和0.7 x VDD.

9.3.10 10位ADC特性

根据V DD，f MASTER 和T A的一般操作条件，除非另有规定.

表44：ADC特性

符号	参数	条件	敏	典 型	马 克 斯	单 元
f ADC	ADC时钟频率	V DD = 2.95至5.5 V	1		4	兆赫
		V DD = 4.5至5.5 V	1		6	
V AIN	转换电压范围 (1)		V SS		V DD	V
C ADC	内部采样和保持电容器			3		pF的
t S (1)	最短采样时间	f ADC = 4 MHz		0.75		微秒
		f ADC = 6 MHz		0.5		
t STAB	待机唤醒时间			7		微秒
t CONV	最小总转换时间 (含采样时间， 10位分辨率)	f ADC = 4 MHz	3.5			微秒
		f ADC = 6 MHz	2.33			微秒
			14			1 / f ADC

(1) 在采样时间内，输入电容C AIN（最大3 pF）可以充电/放电由外部来源. 模拟源的内阻必须允许电容达到t S内的最终电压电平. 在采样时间t S结束后，模拟输入电压的变化对转换结果没有影响. 的价值观采样时钟t S取决于编程.

表45：R AIN <10kΩ，V DD = 5 V时的 ADC精度

符号	参数	条件	典 型	马 克 斯	单 元
E T	总未调整错误 (2)	f ADC = 2 MHz	1.6	3.5	LSB
		f ADC = 4 MHz	2.2	4	
		f ADC = 6 MHz	2.4	4.5	
E O	偏移误差 (2)	f ADC = 2 MHz	1.1	2.5	



符号	参数	条件	典型	马克斯 ⁽¹⁾	单元
		f ADC = 4 MHz	1.5	3	
		f ADC = 6 MHz	1.8	3	
		f ADC = 2 MHz	1.5	3	
EG	增益错误 ⁽²⁾	f ADC = 4 MHz	2.1	3	
		f ADC = 6 MHz	2.2	4	
		f ADC = 2 MHz	0.7	1.5	
ED	差分线性误差 ⁽²⁾	f ADC = 4 MHz	0.7	1.5	
		f ADC = 6 MHz	0.7	1.5	
		f ADC = 2 MHz	0.6	1.5	
EL	积分线性误差 ⁽²⁾	f ADC = 4 MHz	0.8	2	
		f ADC = 6 MHz	0.8	2	
		f ADC = 2 MHz	0.8	2	

(1) 基于表征结果的数据，未在生产中测试。

(2) **ADC精度与负注入电流：**任何一个注入负电流应避免模拟输入引脚，因为这显著降低了其精度对另一个模拟输入进行转换.建议添加肖特基二极管（针对地）到可能注入负电流的标准模拟引脚。在I/O中为I INJ (PIN) 和 ΣIINJ (PIN) 指定的限制内的任何正向注入电流端口引脚特性部分不影响ADC精度。

表46： R AIN <10kΩR AIN，V DD = 3.3 V时的 ADC精度

符号	参数	条件	典型	马克斯 ⁽¹⁾	单元
ET	总未调整错误 ⁽²⁾	f ADC = 2 MHz	1.6	3.5	LSB
		f ADC = 4 MHz	1.9	4	
EO	偏移误差 ⁽²⁾	f ADC = 2 MHz	1	2.5	

符号	参数	条件	典型	马克斯 ⁽¹⁾	单元
		f ADC = 4 MHz	1.5	2.5	
EG	增益错误 ⁽²⁾	f ADC = 2 MHz	1.3	3	
		f ADC = 4 MHz	2	3	
ED	差分线性误差 ⁽²⁾	f ADC = 2 MHz	0.7	1	
		f ADC = 4 MHz	0.7	1.5	
EL	积分线性误差 ⁽²⁾	f ADC = 2 MHz	0.6	1.5	
		f ADC = 4 MHz	0.8	2	

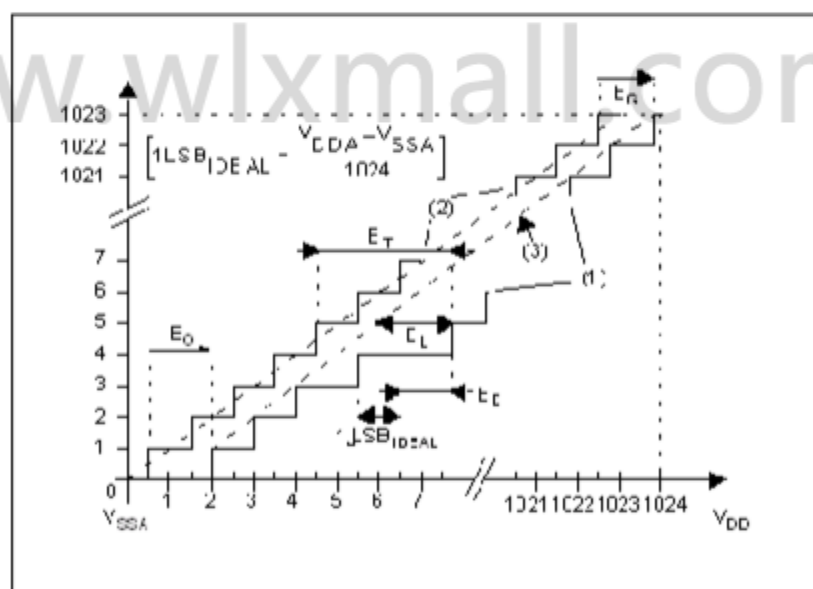
(1) 基于表征结果的数据, 未在生产中测试。

(2) **ADC精度与负注入电流**：任何一个注入负电流

应避免模拟输入引脚，因为这显著降低了其精度
对另一个模拟输入进行转换。建议添加肖特基
二极管（针对地）到可能注入负电流的标准模拟引脚。

在I/O端口中，为 I_{INJ} (PIN) 和 ΣI_{INJ} (PIN) 指定的限制内的任何正向注入电流引脚特性不影响ADC精度。

图42: ADC精度特性



1. 实际传输曲线示例

理想的传输曲线

终点相关线

ET=总未校正误差：实际和理想传输之间的最大偏差曲线。

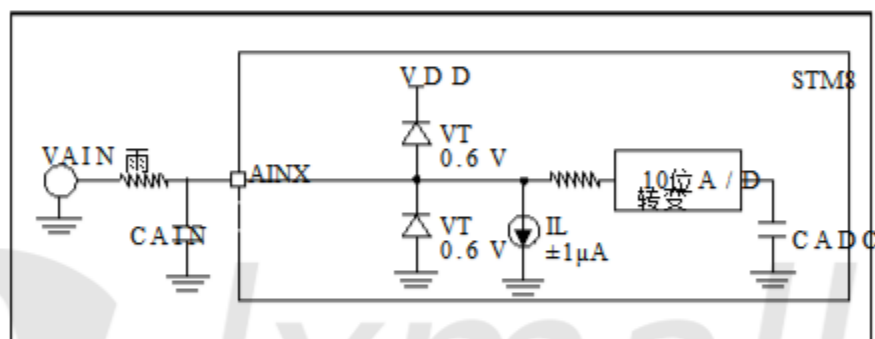
EO=偏移误差：第一个实际转换与第一个理想转换之间的偏差。

EG=增益误差：最后一次理想转换与最后一次实际转换之间的偏差。

ED=微分线性误差：实际步长与理想值之间的最大偏差。

EL=积分线性误差：任何实际转换和结束之间的最大偏差点相关线。

图43：ADC的典型应用



9.3.11 EMC特性

在产品表征期间，以样品为基础进行易感性测试。

9.3.11.1 功能性EMS（电磁敏感性）

在执行简单的应用程序（通过I/O端口切换2个LED）时，产品是由两个电磁事件强调，直到发生故障（由LED指示）。

•FESD：功能性静电放电（正极和负极）施加在所有引脚上

该装置直到发生功能障碍。该测试符合IEC 61000-4-2标准。

•FTB：快速瞬态电压（正和负）突发施加到VDD和VSS

通过100 pF电容，直到发生功能障碍。这个测试符合IEC 61000-4-4标准。

器件复位允许恢复正常操作。测试结果在表中给出

以下根据应用笔记AN1709（EMC设计）中定义的EMS级别和类别STMicrocontrollers指南）。

9.3.11.2 设计硬化软件以避免噪音问题

在典型的组件级别进行EMC表征和优化

应用环境和简化的MCU软件。应该注意的是良好的EMC性能高度依赖用户应用程序和软件。

因此建议用户应用EMC软件优化

与他申请的EMC级别相关的资格预审测试。

资格预审试验

大多数常见故障（意外重置和程序计数器损坏）都可以通过在NRST引脚或振荡器引脚上施加低电平恢复1秒钟。

为了完成这些试验，ESD应力可以直接应用于器件上规格值。当检测到意外行为时，软件可以硬化以防止发生不可恢复的错误。见应用笔记AN1015（软件技术用于提高微控制器的EMC性能）。

表47：EMS数据

符号	参数	条件	水平/类
V FESD	电压限制为应用于任何I / O引脚诱导功能骚扰	VDD = 3.3 V, TA = 25°C, fMASTER = 16 MHz (HSI时钟)，符合IEC 61000-4-2标准	2 / B (1)
V EFTB	快速瞬态电压突发限制应用通过VDD上的100 pF和VSS引脚功能紊乱	VDD = 3.3 V, TA = 25°C, fMASTER = 16 MHz (HSI时钟)，符合IEC 61000-4-4标准	4 / A (1)

(1) 使用HSI时钟配置获取的数据，在应用HW建议后进行说明在AN2860（EMC的STM8S微控制器指南）。

9.3.11.3 电磁干扰（EMI）

基于在产品上运行的简单应用程序（通过I / O端口切换2个LED），该产品在排放方面进行监控。这种排放测试符合SAE标准IEC 61967-2规定了每个引脚的电路板和负载。

表48：EMI数据

符号	参数	条件				单元
		一般 条件	监控 频带	Max fHSE / fCPU (1)		
				16 MHz / 8 MHz	16 MHz / 16 MHz	
S EMI	峰值水平	V DD = 5 V T A = 25℃ LQFP32 包	0.1 MHz至 30 MHz	五	五	平dBμV
			30 MHz至	4	五	

符号	参数	条件				单元
		一般 条件	监控 频带	Max fHSE / fCPU ⁽¹⁾		
				16 MHz / 8 MHz	16 MHz / 16 MHz	
		符合 SAE IEC 61967-2	130 MHz			
			130 MHz至 1 GHz	五	五	
	SAE EMI 水平		SAE EMI级别	2.5	2.5	

(1) 基于表征结果的数据，未在生产中测试。

9.3.11.4 绝对最大额定值（电气灵敏度）

基于三种不同的测试（ESD，DLU和LU）使用特定的测量方法
产品被强调以确定其在电敏感性方面的性能.更多
详情请参考应用笔记AN1181.

9.3.11.5 静电放电（ESD）

施加静电放电（阳性，然后分开1秒的负脉冲）
根据每个针组合到每个样品的针脚.样本大小取决于
设备中的电源引脚数（3个*（n+1）个引脚）.一个模型可以模拟：
人体模型该测试符合JESD22-A114A / A115A标准.更多
详情请参考应用笔记AN1181.

表49：ESD绝对最大额定值

符号	评级	条件	类	最大值 值 ⁽¹⁾	单元
V ESD (HBM)	静电放电 电压 (人体模型)	T A = 25°C，符合 JESD22-A114	一个	4000	V
V ESD (CDM)	静电放电 电压 (充电装置型号)	T A LQFP32包= 25°C，符合 SD22-C101	IV	1000	

(1) 基于表征结果的数据，未在生产中测试

9.3.11.6 静态门锁

- 需要对10个部件进行两次互补的静态测试来评估闭锁性能：
- 电源过压（适用于每个电源引脚）
 - 执行 电流注入（应用于每个输入，输出和可配置的I/O引脚）
- 在每个样品上。

该测试符合EIA / JESD 78 IC门锁标准.有关详细信息，请参阅应用笔记AN1181.

表50：电气灵敏度

符号	参数	条件	类 (1)
鲁	静态锁定类	T A = 25°C	一个
		T A = 85°C	一个

(1) 类别描述：A Class是STMicroelectronics的内部规范. 一切限制高于JEDEC规格，这意味着设备属于A类
超过JEDEC标准. B级严格涵盖所有JEDEC标准（国际标准）.



10 包装信息

为了满足环保要求，ST为不同等级的这些设备提供这些设备
ECOPACK[®] 包装，取决于其环境符合程度. ECOPACK[®]
规格，等级定义和产品状态可从以下网址获取：www.st.com. ECOPACK[®]
是ST商标.

10.1 32针LQFP封装机械数据

图44： 32针扁平四边形扁平封装（7 x 7）

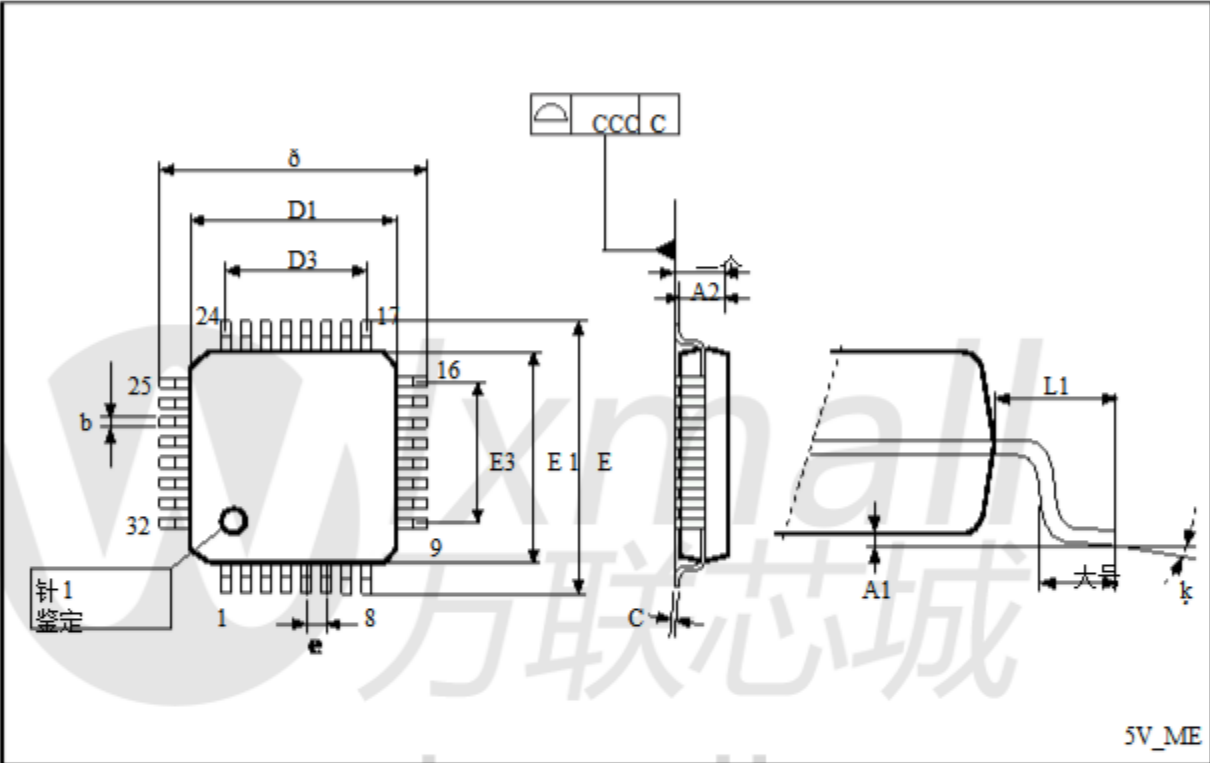


表51： 32引脚低频四边形扁平封装机械数据

暗淡.	毫米			英寸 (1)		
	敏	典 型	马克斯	敏	典 型	马克斯
一个			1.600			0.0630
A1	0.050		0.150	0.0020		0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.300	0.370	0.450	0.0118	0.0146	0.0177
C	0.090		0.200	0.0035		0.0079
δ	8.800	9.000	9.200	0.3465	0.3543	0.3622
D1	6.800	7.000	7.200	0.2677	0.2756	0.2835



参数	毫米			英寸 ⁽¹⁾		
	最小	典型	最大值	最小	典型	最大值
D3		5.600			0.2205	
E	8.800	9.000	9.200	0.3465	0.3543	0.3622
E1	6.800	7.000	7.200	0.2677	0.2756	0.2835
E3		5.600			0.2205	
E		0.800			0.0315	
大号	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1		1.000			0.0394	
κ	0.0°	3.5°	7.0°	0.0°	3.5°	7.0°
CCC			0.100			0.0039

(1) 以英寸为单位的值将从mm转换为四位数

10.2 20针TSSOP封装机械数据

图45：20针，4.40毫米体，0.65毫米间距

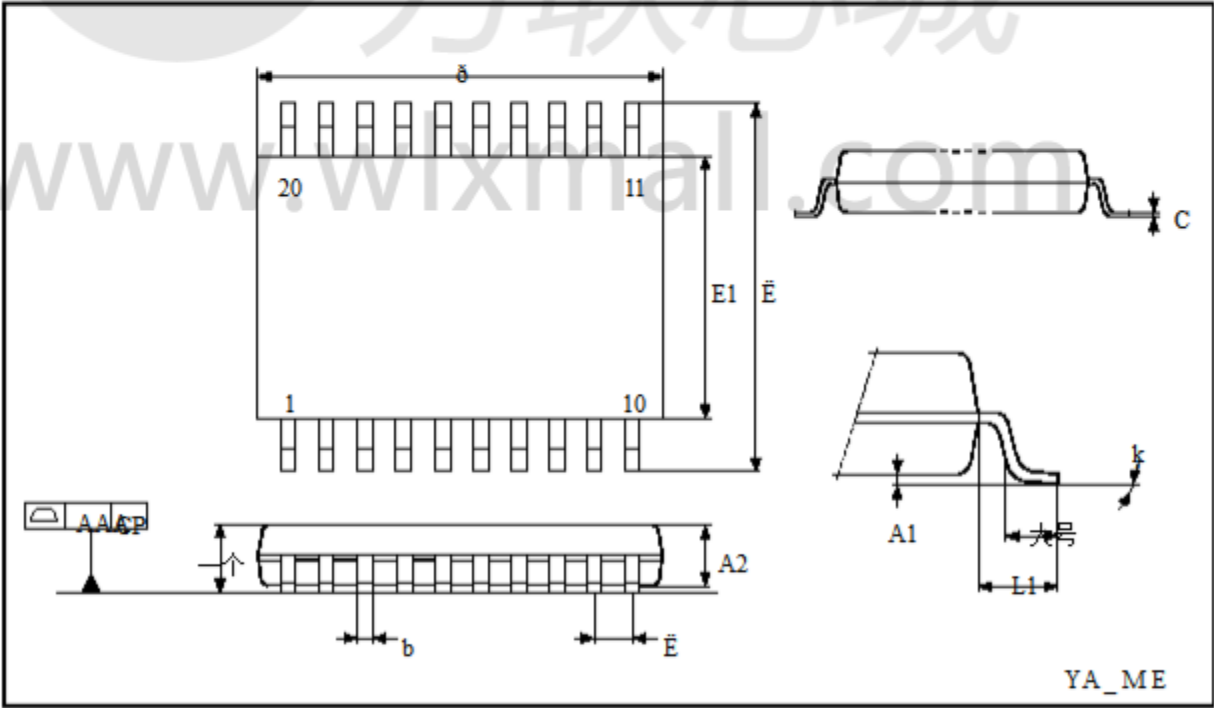


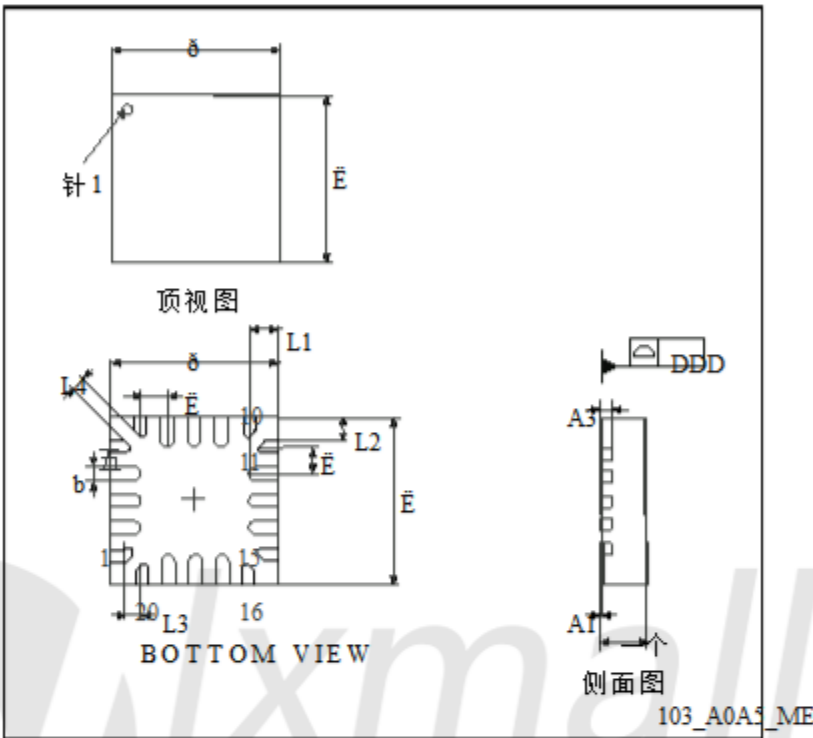
表52：20 针，4.40 mm 机身，0.65 mm 间距机械数据

描述.	毫米			英寸 (1)		
	值	典型	最大值	值	典型	最大值
一个			1.200			0.0472
A1	0.050		0.150	0.0020		0.0059
A2	0.800	1.000	1.050	0.0315	0.0394	0.0413
b	0.190		0.300	0.0075		0.0118
C	0.090		0.200	0.0035		0.0079
ø	6.400	6.500	6.600	0.2520	0.2559	0.2598
Ē	6.200	6.400	6.600	0.2441	0.2520	0.2598
E1	4.300	4.400	4.500	0.1693	0.1732	0.1772
Ē		0.650			0.0256	
大号	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1		1.000			0.0394	
κ	0.0°		8.0°	0.0°		8.0°
AAA			0.100			0.0039

(1) 以英寸为单位的值将从mm转换为四位数

10.3 20引脚UFQFPN封装机械数据

图46：20引脚超薄细间距四边形无引线封装外形（3x3）



绘图不按比例绘制。

表53：20引脚超薄细间距四边形无引线封装（3x3）机械数据

暗淡.	毫米			英寸 (1)		
	敏	典型	马克斯	敏	典型	马克斯
δ		3.000			0.1181	
E		3.000			0.1181	
一个	0.500	0.550	0.600	0.0197	0.0217	0.0236
A1	0.000	0.020	0.050	0.0000	0.0008	0.0020
A3		0.152			0.0060	
E		0.500			0.0197	
L1	0.500	0.550	0.600	0.0197	0.0217	0.0236
L2	0.300	0.350	0.400	0.0118	0.0138	0.0157
L3		0.150			0.0059	
L4		0.200			0.0079	
b	0.180	0.250	0.300	0.0071	0.0098	0.0118

暗淡.	毫米			英寸 ⁽¹⁾		
	敏	典 型	马克斯	敏	典 型	马克斯
DDD	0.050			0.0020		

(1) 以英寸为单位的值从mm转换为四位数.



11 热特性

最大芯片结温 (T_{Jmax}) 不能超过给定值
运行条件.

最大芯片结温 T_{Jmax} , 以摄氏度计, 可以使用
以下等式:

$$T_{Jmax} = T_{Amax} + (P_{Dmax} \times \Theta JA)$$

哪里:

- T_{Amax} 是最高环境温度, 单位°C
- ΘJA 是以°C/W表示的封装结到环境热阻
- P_{Dmax} 是 P_{INTmax} 和 $P_{I/Omax}$ 之 和 ($P_{Dmax} = P_{INTmax} + P_{I/Omax}$)
- P_{INTmax} 是 I_{DD} 和 V_{DD} 的 乘积, 用瓦特表示. 这是内部最大的芯片
功率.
- $P_{I/Omax}$ 表示输出引脚上的最大功耗

其中: $P_{I/Omax} = \Sigma (V_{OL} * I_{OL}) + \Sigma ((V_{DD} - V_{OH}) * I_{OH})$, 考虑到实际的 V_{OL} / I_{OL} 和
 V_{OH} / I_{OH} 在应用中的低和高水平的 I / O.

表54: 热特性

符号	参数 (1)	值	单元
ΘJA	热阻结环境 TSSOP20 - 4.4 mm	84	°C / W
ΘJA	热阻结环境 UFQFPN20 - 3 x 3 mm	90	
ΘJA	热阻结环境 LQFP32 - 7 x 7 mm	60	

(1) 热电阻是基于JEDEC JESD51-2, 4层PCB是自然的
对流环境.

11.1 参考文件

JESD51-2集成电路热测试方法环境条件 - 自然对流
(仍然空气). 可从www.jedec.org获得.

11.2 选择产品温度范围

订购微控制器时, 温度范围在订单代码中指定.



以下示例显示了如何计算给定值所需的温度范围应用。

假设以下应用条件：

- 最高环境温度 $T_{Amax} = 75^{\circ}\text{C}$ （根据JESD51-2测量）
- $I_{DDmax} = 8\text{ mA}$ ， $V_{DD} = 5\text{ V}$
- 在低电平输出时同时使用最多20个I/O

$$I_{OL} = 8\text{ mA}, V_{OL} = 0.4\text{ V}$$

$$P_{INTmax} = 8\text{ mA} \times 5\text{ V} = 400\text{ mW}$$

$$\bullet P_{Dmax} = \overset{A_{MAX}}{400\text{ mW}} + 64\text{ mW}$$

$$\text{因此： } P_{Dmax} = 464\text{ mW}$$

LQFP32的 T_{Jmax} 可以如下计算，使用热阻 Θ_{JA} ：

$$T_{Jmax} = 75^{\circ}\text{C} + (60^{\circ}\text{C/W} \times 464\text{ mW}) = 75^{\circ}\text{C} + 27.8^{\circ}\text{C} = 102.8^{\circ}\text{C}$$

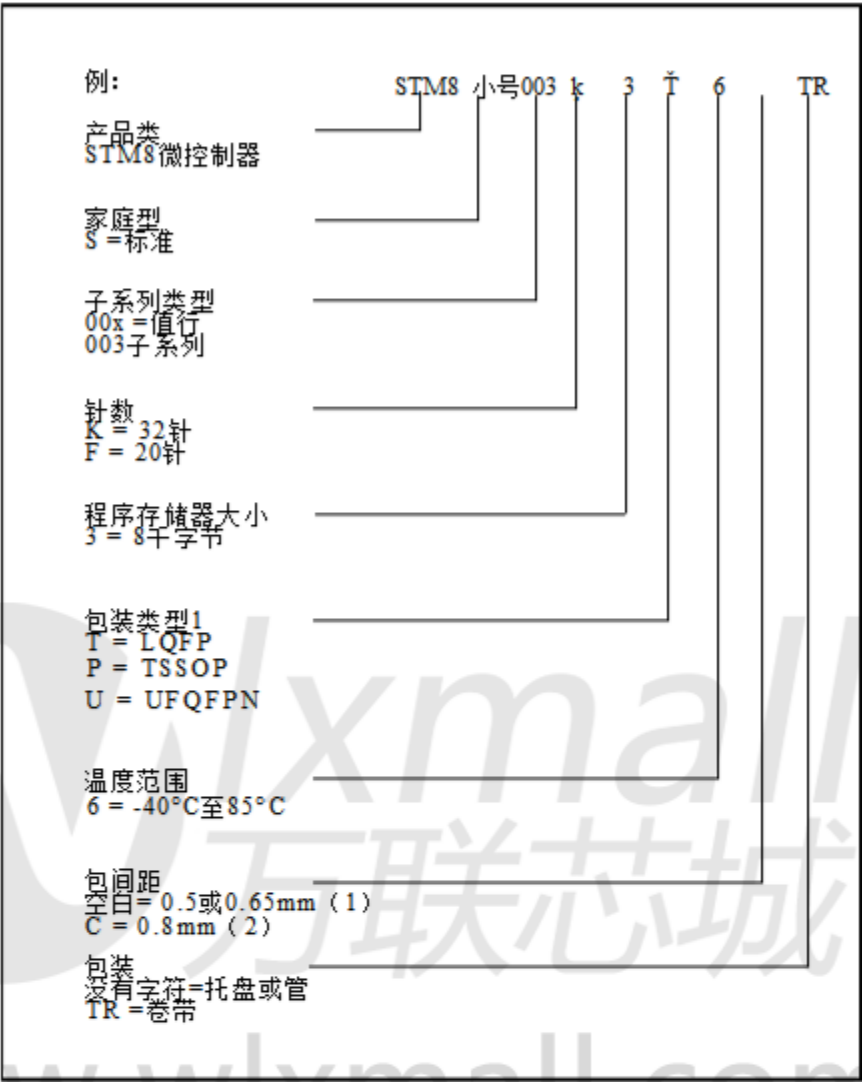
这在后繼6版本部分（ $-40 < T_J < 105^{\circ}\text{C}$ ）的范围内。

在这种情况下，零件必须至少在温度范围后繼为6。

 **Wlxmall**
万联芯城
www.wlxmall.com

12 订购信息

图47：STM8S003x价值线订购信息方案



TSSOP和UFQFPN包.

2. LQFP包.

有关可用选项的列表（例如包装，包装）和可订购的部件号或进一步有关本设备任何方面的信息，请访问www.st.com或联系ST销售最靠近你的办公室

13 STM8开发工具

STM8微控制器的开发工具包括全功能的STICE仿真系统由完整的软件工具包支持，包括C编译器，汇编器和集成开发环境与高级语言调试器。另外，STM8将由一系列工具支持，包括入门工具包，评估板和一个低成本的在线调试器/编程器。

13.1 仿真和在线调试工具

STICE仿真系统提供全面的仿真和在线调试功能在一个专为多功能性和成本效益而设计的平台上。另外，STM8低成本的在线调试器/编程器支持应用开发。

STICE是意法半导体的第四代全功能仿真器。它提供新的高级调试功能，包括分析和覆盖，以帮助检测和消除应用程序执行中的瓶颈和精细调整应用程序时的死代码。

此外，STICE还提供STM8微控制器的在线调试和编程STM8单线接口模块（SWIM），允许非侵入式调试应用程序，而它在目标微控制器上运行。

为了提高成本效益，STICE基于模块化设计，允许您订购正是您需要满足您的开发要求并适应您的仿真系统支持现有和未来的ST微控制器。

STICE主要功能

- 发生和时间分析和代码覆盖（新功能）
- 具有高达4级条件的高级断点
- 数据断点
- 程序和数据跟踪记录高达128 KB的记录
- 在仿真期间内存中读/写
- 通过SWIM协议进行在线调试/编程
- 8位探针分析仪
- 1个输入和2个输出触发
- 电源跟随器管理1.62至5.5 V之间的施加电压
- 模块化，允许您指定满足开发需要的组件

- 要求并适应未来的要求
- 由包含集成开发环境（IDE）的免费软件工具支持，

STM8的编程软件接口和汇编器。

13.2 软件工具

STM8开发工具由完整的免费软件包支持。意法半导体包括ST Visual Develop（STVD）IDE和ST Visual程序员（STVP）软件界面。STVD提供了Cosmic的无缝集成和用于STM8的Raisonance C编译器，它们以免费版本输出到16 KB的代码。

13.2.1 STM8工具集

STM8工具集与STVD集成开发环境和STVP编程软件可从www.st.com/mcu免费下载.此包包括:

ST视觉开发 - ST的全功能集成开发环境, 特色

- C和ASM工具集的无缝集成

- 全功能调试器
- 项目管理
- 语法高亮编辑器
- 集成编程接口
- 支持STICE的高级仿真功能, 如代码分析和覆盖

ST可视程序员 (STVP) - 易于使用, 无限制的图形界面, 允许读取, 写入和验证您的STM8微控制器的闪存程序存储器, 数据EEPROM和选项字节. STVP还提供用于节省编程配置的项目模式自动编程序列.

13.2.2 C和装配工具链

C和组装工具链的控制无缝集成到STVD集成开发环境中, 使您可以配置和控制您的建设应用程序直接从易于使用的图形界面.

可用的工具链包括:

- **用于STM8的Cosmic C编译器** - 可以输出高达16 KB的免费版本的代码. 有关更多信息, 请访问www.cosmic-software.com.
- **用于STM8的Raisonance C编译器** - 可在免费版本中输出16 KB的代码. 有关更多信息, 请访问www.raisonance.com.
- **STM8汇编器链接器** - 包含在STVD工具集中的免费汇编工具链

允许您组合和链接您的应用程序源代码.

13.3 编程工具

在开发周期中, STICE提供STM8 Flash的在线编程微控制器通过SWIM协议在应用板上.附加工具包括一个低成本的在线编程器以及ST插座板, 专门提供带有插槽的编程平台, 用于编程您的STM8.

对于生产环境, 程序员将包括一整套帮派和已经提供的第三方工具开发人员的自动编程解决方案STM8系列的程序员.

14 修订记录

表55：文件修订历史

日期	调整	变化
12-JUL-2011	1	初步修订.
09-JAN-2012	2	在表36中 <i>添加</i> 了数据EEPROM的 <i>N</i> RW 和t RET : <i>闪存程序存储器和数据EEPROM</i> . 表41中 <i>更新</i> 了R PU : NRST引脚特性和 <i>表37: I/ O静态特性</i> . 表18中 <i>有关</i> V CAP的 <i>更新说明</i> : 一般 <i>运行条件</i> .
12月2012	3	更新出厂校准的温度条件 <i>ACC</i> HSI 见表33: HSI振荡器特性. <i>将</i> SCK输入更改为图40中的SCK输出: <i>SPI</i> <i>时序图 - 主模式 (1)</i> <i>修改图46: 20引脚超薄细间距四边形</i> <i>无引线封装外形 (3x3)</i> 添加封装顶视图.

请仔细阅读

本档中的信息仅供ST产品使用.意法半导体NV及其子公司
（“ST”）保留对本档和产品进行更改，更正，修改或改进的权利
和本服务所描述的服务，恕不另行通知。

所有ST产品均按照ST的销售条款和条件出售。

购买者对本文所述的ST产品和服务的选择，选择和使用负全部责任，
ST不对所选择的ST产品和服务的选择，选择或使用承担任何责任
于此。

根据本文件，不得以禁止反言或其他方式明示或默示任何知识产权。
如果本档的任何部分是指任何第三方产品或服务，则不得视为ST的许可证授予
使用此类第三方产品或服务，或其中包含的任何知识产权或被视为保修
涵盖以任何方式使用此类第三方产品或服务或任何知识产权
在其中。

除非另有规定，ST的条款和条件销售ST不承担任何明示
或关于使用和/或出售ST产品的默示担保，包括无
限制适销性，适用于特定用途的默示（和
他们根据任何司法管辖区的法律），或侵犯任何专利，
版权或其他知识产权。

除非由两个授权的ST代表ST ST产品书面批准
不推荐，授权或保证在军事，空运，空间，生活中使用
节省或生命持续应用，或在产品或系统中发生故障或
故障可能导致人身伤害，死亡或严重财产或环境
损伤.不能用作“汽车级”的ST产品仅可用于
汽车应用程序由用户自己承担风险。

转售ST产品，其规定与本档所述的陈述和/或技术特性不同
对于本文所述的ST产品或服务，ST将立即免除ST的保修，不得创建或
以任何方式延伸，ST的任何责任。

ST和ST标志是ST在各地的商标或注册商标。

本档中的信息取代了以前提供的所有信息。

ST标志是意法半导体的注册商标.所有其他名称均为其各自所有者的财产。

© 2012 STMicroelectronics - 保留所有权利

意法半导体集团公司

澳大利亚 - 比利时 - 巴西 - 加拿大 - 中国 - 捷克共和国 - 芬兰 - 法国 - 德国 - 香港 - 印度 - 以色列
- 意大利 - 日本 - 马来西亚 - 马耳他 - 摩洛哥 - 菲律宾 - 新加坡 - 西班牙 - 瑞典 - 瑞士 - 英国 -
美国

www.st.com