



STM8S207xx STM8S208xx

性能线，24 MHz STM8S 8位MCU，高达128 KB闪存，
集成EEPROM，10位ADC，定时器，2个UART，SPI，I²C，CAN

特征

核心

- Max f CPU：高达24 MHz，0等待状态@
f CPU ≤ 16 MHz
- 高级STM8核心与哈佛
建筑和三级管道
- 扩展指令集
- 最大20 MIPS @ 24 MHz

记忆

- 程序：高达128 KB闪存；数据
保留20年，在55℃下10次循环
- 数据：高达2 KB的真实数据EEPROM；
耐力300 kcycles
- RAM：高达6 KB

■ 时钟，复位和电源管理

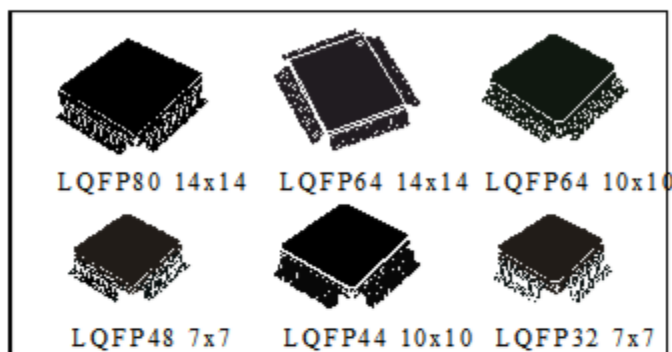
- 2.95至5.5 V工作电压
- 低功耗晶体振荡器
- 外部时钟输入
- 内部用户可调整16 MHz RC
- 内部低功耗128 kHz RC
- 带时钟监视器的时钟安全系统
- 等待，主动 - 停止并停止低功耗模式
- 外围时钟单独关闭
- 永久活跃，低功耗
上电和掉电复位

■ 中断管理

- 32位嵌套中断控制器
中断
- 6个矢量上最多37个外部中断

■ 计时器

- 2个16位通用定时器，带2 + 3
CAPCOM通道（IC，OC或PWM）
- 高级控制定时器：16位，4 CAPCOM
通道，3个互补输出，
时间插入和灵活的同步
- 8位基本定时器，带8位预分频器
- 自动唤醒定时器
- 窗口看门狗，独立看门狗



■ 通讯接口

- 高速1 Mbit / s有效的beCAN 2.0B
- 具有同步时钟输出的UART
操作 - LIN主模式
- 符合LIN 2.1标准的UART，主/从
模式和自动重新同步
- SPI接口高达10 Mbit / s
- I²C接口高达400 Kbit / s

■ 10位ADC，最多16个通道

■ I/O

- 80引脚封装上可达68个I/O
包括18个高水槽输出
- 强大的I/O设计，免疫
电流注入
- 发展支持
- 单线接口模块（SWIM）和
调试模块（DM）

■ 每个设备的96位唯一ID密钥

表格1. 设备摘要

器件型号：STM8S207xx
STM8S207MB, STM8S207M8, STM8S207RB, STM8S207R8, STM8S207R6, STM8S207CB, STM8S207C8, STM8S207C6, STM8S207SB, STM8S207S8, STM8S207S6, STM8S207K8 STM8S207K6
器件型号：STM8S208xx
STM8S208MB, STM8S208M8, STM8S208RB, STM8S208R8, STM8S208R6, STM8S208CB, STM8S208C8, STM8S208C6, STM8S208SB, STM8S208S8, STM8S208S6

内容

1	介绍	9
2	说明.....	10
3	框图.....	12
4	产品概述.....	13
4.1	中央处理单元STM8.....	13
4.2	单线接口模块（SWIM）和调试模块（DM）.....	14
4.3	中断控制器	14
4.4	闪存程序和数据EEPROM存储器.....	14
4.5	时钟控制器	16
4.6	能源管理	17
4.7	看门狗定时器	17
4.8	自动唤醒计数器	18
4.9	蜂鸣器	18
4.10	TIM1 - 16位高级控制定时器.....	18
4.11	TIM2, TIM3 - 16位通用定时器.....	18
4.12	TIM4 - 8位基本定时器.....	19
4.13	模数转换器（ADC2）.....	19
4.14	通讯接口.....	19
4.14.1	UART1.....	20
4.14.2	UART3.....	20
4.14.3	SPI.....	21
4.14.4	I2 C.....	22
4.14.5	beCAN.....	22
五	引脚分布和引脚描述.....	23
5.1	封装引脚.....	23
5.2	备用功能重映射.....	32
6	内存和注册表.....	33
6.1	记忆图.....	33

6.2	注册地图.....	34
7	中断向量映射.....	45
8	选项字节.....	46
9	唯一身份.....	50
10	电气特性.....	51
10.1	参数条件.....	51
10.1.1	最小值和最大值.....	51
10.1.2	典型值.....	51
10.1.3	典型曲线.....	51
10.1.4	典型电流消耗.....	51
10.1.5	针加载条件.....	52
10.1.6	加载电容.....	52
10.1.7	引脚输入电压.....	52
10.2	绝对最大额定值.....	53
10.3	运行条件.....	55
10.3.1	VCAP外部电容.....	56
10.3.2	供电电流特性.....	57
10.3.3	外部时钟源和时序特性.....	64
10.3.4	内部时钟源和时序特性.....	66
10.3.5	记忆特征.....	68
10.3.6	I/O端口引脚特性.....	69
10.3.7	复位引脚特性.....	75
10.3.8	SPI串行外设接口.....	77
10.3.9	I2C接口特性.....	80
10.3.10	10位ADC特性.....	82
10.3.11	EMC特性.....	85
11	包装特点.....	88
11.1	包装机械数据.....	89
11.1.1	LQFP封装机械数据.....	89
11.2	热特性.....	95
11.2.1	参考文件.....	95
11.2.2	选择产品温度范围.....	96

12	STM8开发工具.....	97
12.1	仿真和在线调试工具.....	97
12.2	软件工具	98
12.2.1	STM8工具集	98
12.2.2	C和装配工具链.....	98
12.3	编程工具	98
13	订购信息	99
14	修订记录	100



表格清单

表格1.	设备摘要.....	1
表2.	STM8S20xxx性能线功能.....	11
表3.	CLK_PCKENR1 / 2寄存器中的外设时钟门控位分配.....	16
表4.	TIM定时器功能.....	19
表5.	引脚表的图例/缩写.....	28
表6.	引脚描述.....	28
表7.	闪存, 数据EEPROM和RAM边界地址.....	34
表8.	I / O端口硬件寄存器映射.....	34
表9.	通用硬件注册表.....	36
表10.	CPU / SWIM / 调试模块/中断控制寄存器.....	43
表11.	中断映射.....	45
表12.	选项字节.....	46
表13.	选项字节说明.....	47
表14.	唯一ID寄存器 (96位).....	50
表15.	电压特性.....	53
表16.	电流特性.....	54
表17.	热特性.....	54
表18.	一般操作条件.....	55
表19.	上电/掉电时的工作条件.....	56
表20.	在VDD = 5 V时运行模式下执行代码的总电流消耗.....	57
表21.	在VDD = 3.3 V时运行模式下执行代码的总电流消耗.....	58
表22.	VDD = 5 V时等待模式下的总电流消耗.....	59
表23.	VDD = 3.3 V时等待模式下的总电流消耗.....	59
表24.	在VDD = 5 V, T _A -40至85°C时, 主动停止模式下的总电流消耗.....	60
表25.	在VDD = 3.3 V时, 主动停止模式下的总电流消耗.....	60
表26.	VDD = 5 V时停电模式下的总电流消耗.....	61
表27.	在VDD = 3.3 V时, 暂停模式下的总电流消耗.....	61
表28.	唤醒时间.....	61
表29.	强制复位状态下的总电流消耗和时序.....	62
表30.	外围电流消耗.....	62
表31.	HSE用户外部时钟特性.....	64
表32.	HSE振荡器特性.....	65
表33.	HSI振荡器特性.....	66
表34.	LSI振荡器特性.....	67
表35.	RAM和硬件寄存器.....	68
表36.	闪存程序存储器/数据EEPROM存储器.....	68
表37.	I / O静态特性.....	69
表38.	输出驱动电流 (标准端口).....	71
表39.	输出驱动电流 (真开漏口).....	71
表40.	输出驱动电流 (高端口).....	71
表41.	NRST引脚特性.....	75
表42.	SPI特性.....	77
表43.	I2 C特性.....	80
表44.	ADC特性.....	82
表45.	RAIN <10kΩ, V _{DDA} = 5 V的 ADC精度.....	83
表46.	RAIN <10kΩR _{AIN} , V _{DDA} = 3.3 V的 ADC精度.....	83
表47.	EMS数据.....	85
表48.	EMI数据.....	86

表49.	ESD绝对最大额定值.....	86
表50.	电敏感.....	87
表51.	80针低端四平面封装机械数据.....	89
表52.	64引脚薄型四方扁平封装机械数据 (14 x 14)	90
表53.	64引脚薄型四方扁平封装机械数据 (10 x 10)	91
表54.	48针低调四平面封装机械数据.....	92
表55.	44针低调四平面封装机械数据.....	93
表56.	32针低调四平面封装机械数据.....	94
表57.	热特性.....	95
表58.	文件修订历史.....	100



数字列表

图1.	STM8S20xxx性能线框图.....	12
图2.	闪存组织.....	15
图3.	LQFP 80引脚引脚.....	23
图4.	LQFP 64引脚引脚.....	24
图5.	LQFP 48引脚引脚.....	25
图6.	LQFP 44引脚引脚.....	26
图7.	LQFP 32引脚引脚.....	27
图8.	记忆图.....	33
图9.	提供电流测量条件.....	51
图10.	针加载条件.....	52
图11.	引脚输入电压.....	52
图12.	fCPU _{max} 对VDD.....	56
图13.	外部电容CEXT.....	56
图14.	典型. IDD (RUN) vs VDD, HSI RC osc, fCPU = 16 MHz.....	63
图15.	典型. IDD (WFI) vs VDD, HSI RC osc, fCPU = 16 MHz.....	63
图16.	HSE外部时钟源.....	64
图17.	HSE振荡器电路图.....	65
图18.	典型的HSI频率变化与VDD在4个温度.....	66
图19.	典型的LSI频率变化与VDD @ 25°C.....	67
图20.	典型VIL和VIH对VDD @ 4温度.....	70
图21.	典型的上拉电阻vs VDD @ 4温度.....	70
图22.	典型的上拉电流与VDD @ 4的温度.....	70
图23.	典型. VOL @ VDD = 5 V (标准端口).....	72
图24.	典型. VOL @ VDD = 3.3 V (标准端口).....	72
图25.	典型. VOL @ VDD = 5 V (真开漏口).....	72
图26.	典型. VOL @ VDD = 3.3 V (真开漏口).....	73
图27.	典型. VOL @ VDD = 5 V (高接收端口).....	73
图28.	典型. VOL @ VDD = 3.3 V (高接收端口).....	73
图29.	典型. VDD - VOH @ VDD = 5 V (标准端口).....	74
图30.	典型. VDD - VOH @ VDD = 3.3 V (标准端口).....	74
图31.	典型. VDD - VOH @ VDD = 5 V (高接收端口).....	74
图32.	典型. VDD - VOH @ VDD = 3.3 V (高接收端口).....	75
图33.	典型的NRST VIL和VIH对VDD @ 4温度.....	75
图34.	典型的NRST上拉电阻vs VDD @ 4温度.....	76
图35.	典型的NRST上拉电流与VDD @ 4的温度.....	76
图36.	推荐复位引脚保护.....	76
图37.	SPI时序图 - 从模式和CPHA = 0.....	78
图38.	SPI时序图 - 从模式和CPHA = 1 (1).....	78
图39.	SPI时序图 - 主模式 (1).....	79
图40.	I2C总线和时序图的典型应用.....	81
图41.	ADC精度特性.....	84
图42.	ADC的典型应用.....	84
图43.	80引脚低端四边形扁平封装 (14 x 14).....	89
图44.	64引脚低引脚四边形扁平封装 (14 x 14).....	90
图45.	64引脚低端四边形扁平封装 (10 x 10).....	91
图46.	48针低端四边形扁平封装 (7 x 7).....	92
图47.	44针低调四边形扁平封装 (10 x 10).....	93
图48.	32针低端四边形扁平封装 (7 x 7).....	94

图49. STM8S207xx / 208xx性能线路订购信息方案 (1) 99



1 介绍

本数据手册包含STM8S20xxx性能特性的描述，
引脚分布，电气特性，机械数据和订购信息。

- 有关STM8S微控制器内存，寄存器和的完整信息
外设请参考STM8S微控制器系列参考手册
(RM0016)。
- 有关编程，擦除和保护内部闪存的信息
请参考STM8S Flash编程手册 (PM0051)。
- 有关调试和SWIM（单线接口模块）的信息，请参见
STM8 SWIM通信协议和调试模块用户手册 (UM0470)。
- 有关STM8内核的信息，请参考STM8 CPU编程手册
(PM0044)。



2 描述

STM8S20xxx性能线8位微控制器提供32至128 KB闪存程序存储器它们在STM8S微控制器中被称为高密度器件家庭参考手册。

STM8S20xxx性能线的所有器件都具有以下优点：减少了系统成本，性能稳定性，开发周期短，产品寿命长。

由于集成的真实数据EEPROM高达300 k，系统成本降低写/擦除周期和高内部时钟振荡器的系统集成度，看门狗和欠压复位。

器件性能通过20 MIPS在24 MHz CPU时钟频率下得到保证，并得到增强特性包括强大的I/O，独立的看门狗（带有单独的时钟源）和时钟安全系统。

由于应用程序在一个普通的可扩展性上可以保证开发周期短具有兼容引脚排列，内存映射和模块化的家族产品架构外设完整的文档提供了多种开发工具。

由于其先进的核心，STM8S系列产品的寿命得到保证采用最先进的技术，用于2.95 V至5.5 V工作电源的应用。

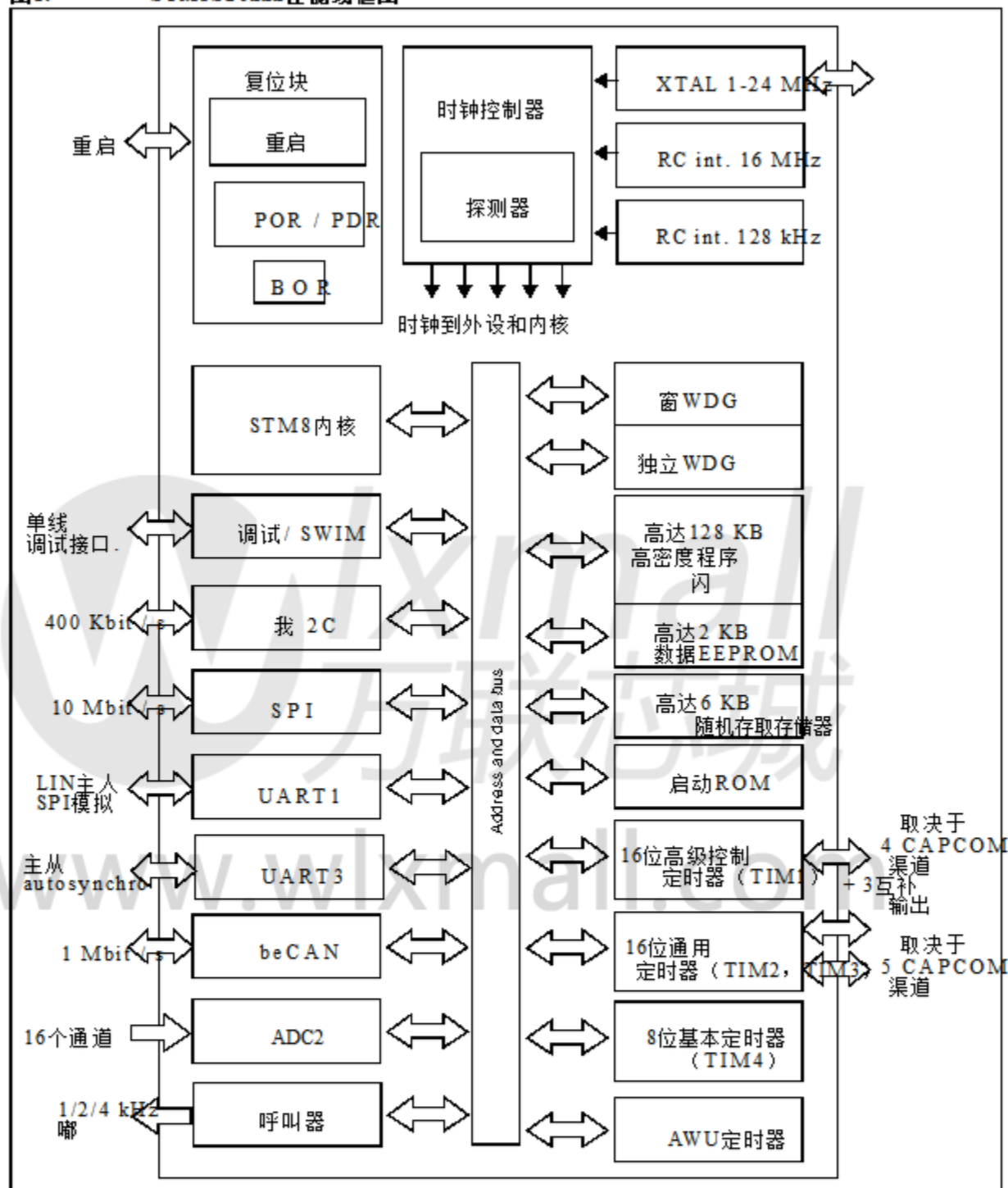
Wlxmall
万联芯城
www.wlxmall.com

表2. STM8S20xxx性能线功能

设备	Pin count	Max. number of GPIOs (I/O)	Ext. interrupt pins	Timer CAPCOM channels	Timer complementary outputs	A/D converter channels	High sink I/Os	High density Flash program memory (bytes)	Data EEPROM (bytes)	RAM (bytes)	beCAN interface
STM8S207MB	80	68	37	9	3	16	18	128 K	2048	6 K	没有
STM8S207M8	80	68	37	9	3	16	18	64 K	2048	6 K	
STM8S207RB	64	52	36	9	3	16	16	128 K	2048	6 K	
STM8S207R8	64	52	36	9	3	16	16	64 K	1536	6 K	
STM8S207R6	64	52	36	9	3	16	16	32 K	1024	6 K	
STM8S207CB	48	38	35	9	3	10	16	128 K	2048	6 K	
STM8S207C8	48	38	35	9	3	10	16	64 K	1536	6 K	
STM8S207C6	48	38	35	9	3	10	16	32 K	1024	6 K	
STM8S207SB	44	34	31	8	3	9	15	128 K	1536	6 K	
STM8S207S8	44	34	31	8	3	9	15	64 K	1536	6 K	
STM8S207S6	44	34	31	8	3	9	15	32 K	1024	6 K	
STM8S207K8	32	25	23	8	3	7	12	64 K	1024	6 K	
STM8S207K6	32	25	23	8	3	7	12	32 K	1024	6 K	
STM8S208MB	80	68	37	9	3	16	18	128 K	2048	6 K	是
STM8S208RB	64	52	37	9	3	16	16	128 K	2048	6 K	
STM8S208R8	64	52	37	9	3	16	16	64 K	2048	6 K	
STM8S208R6	64	52	37	9	3	16	16	32 K	2048	6 K	
STM8S208CB	48	38	35	9	3	10	16	128 K	2048	6 K	
STM8S208C8	48	38	35	9	3	10	16	64 K	2048	6 K	
STM8S208C6	48	38	35	9	3	10	16	32 K	2048	6 K	
STM8S208SB	44	34	31	8	3	9	15	128 K	1536	6 K	
STM8S208S8	44	34	31	8	3	9	15	64 K	1536	6 K	
STM8S208S6	44	34	31	8	3	9	15	32 K	1536	6 K	

3 框图

图1. STM8S20xxx性能线框图



1. 传说:
 ADC: 模数转换器
 beCAN: 控制器区域网络
 BOR: 掉电复位
 I²C: 集成电路多主机接口
 独立WDG: 独立看门狗
 POR / PDR: 上电复位/掉电复位
 SPI: 串行外设接口
 SWIM: 单线接口模块
 UART: 通用异步接收发射机
 窗WDG: 窗口看门狗

4 产品概述

以下部分将概述STM8S20xxx的基本特性性能线功能模块和外设。

有关详细信息，请参阅相应的系列参考手册（RM0016）。

4.1 中央处理单元STM8

8位STM8内核专为代码效率和性能而设计。

它包含6个内部寄存器，可在每个执行环境中直接寻址20寻址模式，包括间接和相对寻址索引以及80条指令。

架构和注册

- 哈佛建筑
- 3级管道
- 32位宽的程序存储器总线 - 大多数指令的单周期提取
- X和Y 16位索引寄存器 - 启用具有或不具有索引寻址模式偏移和读 - 修改 - 写入类型的数据操作
- 8位累加器
- 24位程序计数器 - 16 MB的线性内存空间
- 16位堆栈指针 - 访问64 K级堆栈
- 8位条件码寄存器 - 最后一条指令结果的7个条件标志

解决

- 20种寻址模式
- 位于地址任意位置的查找表的索引间接寻址模式空间
- 堆栈指针相对寻址模式用于局部变量和参数传递

指令系统

- 80个指令，具有2字节的平均指令大小
- 标准数据移动和逻辑/算术功能
- 8位乘8位乘法
- 16位乘8位和16位乘16位除法
- 位操作
- 堆栈和累加器之间的数据传输（push / pop）具有直接堆栈访问
- 使用X和Y寄存器或直接存储器到存储器传输的数据传输

4.2 单线接口模块（SWIM）和调试模块（DM）

单线接口模块和调试模块允许非侵入式，实时在线，电路调试和快速存储器编程。

游泳

单线接口模块可直接访问调试模块和内存
节目。该接口可以在所有设备操作模式下激活。最大值
数据传输速度为145字节/ ms。

调试模块

非侵入式调试模块具有接近全功能的性能
模拟器。除了内存和外设之外，CPU操作也可以实时监控，
时间通过影子寄存器。

- 实时向RAM和外设寄存器R / W
- 通过停止CPU对所有资源进行R / W访问
- 所有程序存储器指令的断点（软件断点）
- 两个高级断点，23个预定义配置

4.3 中断控制器

- 嵌套中断具有三个软件优先级
- 32个硬件优先中断向量
- 包括TLI在内的六个向量多达37个外部中断
- 陷阱和复位中断

4.4 闪存程序和数据EEPROM存储器

- 高达128 KB的高密度闪存程序单电压闪存
- 高达2K字节的真实数据EEPROM
- 读写时：在程序中执行代码时可能会写入数据存储器
记忆。
- 用户选项字节区域

写保护（WP）

提供闪存程序存储器和数据EEPROM的写保护以避免
无意中覆盖可能由用户软件故障导致的内存。

有两个级别的写保护。第一级称为MASS（内存访问）
保安系统）。MASS始终启用并保护主Flash程序存储器，
数据EEPROM和选项字节。

要执行应用程序内编程（IAP），可以通过写入来删除此写保护
控制寄存器中的MASS密钥序列。这允许应用程序写入数据
EEPROM，修改主程序存储器或设备选项字节的内容。

第二级写保护，可以进一步保护一个特定的区域
内存称为UBC（用户启动代码）。参见图2。

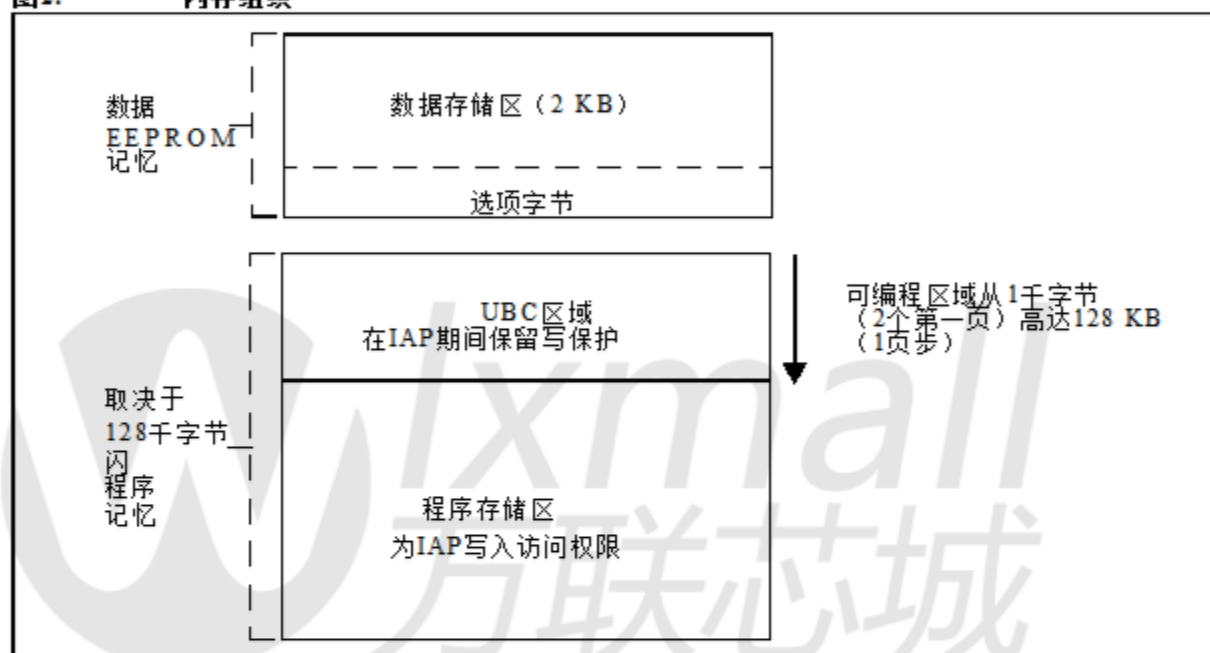
UBC的大小可通过UBC选项字节（表13）进行编程
通过在ICP模式下编程UBC选项字节，增量为1页（512字节）。

这程序内存分为两个方面：

- 主程序存储器：最多128 KB减UBC
- 用户特定引导代码（UBC）：可配置高达128 KB

在应用程序编程期间，UBC区域保持写保护。这意味着
MASS键不解锁UBC区域。它保护用于存储引导的内存
程序，特定代码库，复位和中断向量，复位程序和通常的
IAP和通信程序。

图2. 闪存组织



读取保护 (ROP)

读出保护块读取和写入Flash程序存储器和数据
ICP模式下的EEPROM存储器（和调试模式）一旦读出保护
激活，任何尝试切换其状态触发程序和数据的擦除
记忆。即使没有保护可以被认为是完全不可破坏的，功能
为通用微控制器提供了非常高水平的保护。

4.5 时钟控制器

时钟控制器分配来自不同振荡器的系统时钟 (f_{MASTER}) 到核心和外设.它还管理低功耗模式的时钟门控.确保时钟稳健性.

特征

- 时钟预分频器: 获得速度和电流之间的最佳折中.消耗时钟频率到CPU和外设可以通过a进行调整.可编程预分频器
- 安全的时钟切换: 可以在运行模式下快速更改时钟源.通过配置寄存器.时钟信号直到新时钟才被切换.来源准备好了.该设计保证无毛刺切换.
- 时钟管理: 为了降低功耗, 时钟控制器可以停止时钟到核心, 个别外设或内存.
- 主时钟源: 可以使用四个不同的时钟源驱动主机时钟:
 - 1-24 MHz高速外部晶振 (HSE)
 - 高达24 MHz的高速用户外部时钟 (HSE user-ext)
 - 16 MHz高速内部RC振荡器 (HSI)
 - 128 kHz低速内部RC (LSI)
- 启动时钟: 复位后, 微控制器默认情况下重新启动, 内部为2 MHz时钟 (HSI / 8).预分频比和时钟源可以通过改变应用程序一旦代码执行开始.
- 时钟安全系统 (CSS): 可以通过软件启用此功能.如果是HSE时钟故障发生, 内部RC (16 MHz / 8) 由CSS自动选择.并且可以可选地生成中断.
- 可配置的主时钟输出 (CCO): 输出外部时钟用于使用应用.

表3. CLK_PCKENR1 / 2寄存器中的外设时钟门控位分配

位	外围设备 时钟	位	外围设备 时钟	位	外围设备 时钟	位	外围设备 时钟
PCKEN17	TIM1	PCKEN13	UART3	PCKEN27	beCAN	PCKEN23	A D C
PCKEN16	TIM3	PCKEN12	UART1	PCKEN26	保留的	PCKEN22	A W U
PCKEN15	TIM2	PCKEN11	S P I	PCKEN25	保留的	PCKEN21	保留的
PCKEN14	TIM4	PCKEN10	我 2 C	PCKEN24	保留的	PCKEN20	保留的



4.6 能源管理

为了有效的电源管理，应用程序可以放在四种不同的低功耗之一中模式。您可以配置每个模式，以获得最低功耗之间的最佳折中消耗，最快的启动时间和可用的唤醒源。

- 等待模式：在此模式下，CPU已停止，但外围设备仍在运行。该唤醒由内部或外部中断或复位执行。
- 主动停止模式，带稳压器：在此模式下，CPU和外设时钟为停止。通过自动唤醒以可编程的间隔产生内部唤醒（AWU）。主电压调节器保持通电，因此电流消耗高于主动停止模式，调节器关闭，但唤醒时间更快。唤醒由内部AWU中断，外部中断或复位触发。
- 调节器关闭的主动停止模式：此模式与主动停止模式相同。调节器开启，除了主电压调节器断电，所以唤醒时间比较慢。
- 停止模式：在这种模式下，微控制器使用的功率最小。CPU和外围时钟停止，主电压调节器关闭。唤醒是由外部事件或重置触发。

4.7 看门狗定时器

看门狗系统基于两个独立的定时器，提供最大的安全性应用程序。

看门狗定时器的激活由选项字节或软件控制。一旦激活，看门狗不能被用户程序禁用，而不执行重启。

窗口看门狗定时器

窗口看门狗通常用于检测软件故障的发生。由外部干扰或意外的逻辑条件产生，这导致了应用程序放弃其正常顺序。

窗口函数可用于修剪看门狗行为以匹配应用程序完美。

应用软件必须在超时之前和限时内刷新计数器窗口。

在两种情况下会产生复位：

1. 超时：在16 MHz CPU时钟，超时时间可以在75 μ s之间调整至64 ms。
2. 刷新窗口：下降计算器在其值低于该值之前刷新一个存储在窗口寄存器中。

独立看门狗定时器

独立的看门狗外设可以用来解决处理器故障
硬件或软件故障。

它由128 kHz LSI内部RC时钟源提供时钟，因此即使在这种情况下也保持有效的CPU时钟故障

IWDG时基从60 μ s延长到1s。

4.8 自动唤醒计数器

- 用于从主动停止模式自动唤醒
- 时钟源：内部128 kHz内部低频RC振荡器或外部时钟
- LSI时钟可以内部连接到TIM3输入捕捉通道1进行校准

4.9 呼叫器

蜂鸣器功能在BEEP引脚上输出信号以产生声音.信号在
范围为1,2或4 kHz.

4.10 TIM1 - 16位高级控制定时器

这是一款适用于各种控制应用的高端计时器.有了它
互补输出，死区时间控制和中心对准PWM功能，领域
应用范围扩展到电机控制，照明和半桥驱动

- 带16位预分频器的16位向上，向下和向上/向下自动加载计数器
- 四个独立的捕获/比较通道（CAPCOM）可配置为输入
捕获，输出比较，PWM生成（边缘和中心对齐模式）和单个
脉冲模式输出
- 同步模块用外部信号控制定时器
- 中断输入以强制定时器输出进入定义的状态
- 三个互补输出，可调死区时间
- 编码器模式
- 中断源：3 x输入捕捉/输出比较，1 x溢出/更新，1 x中断

4.11 TIM2, TIM3 - 16位通用定时器

- 16位自动加载（AR）递增计数器
- 15位预分频器可调整到2个比例的固定功率1 ... 32768
- 具有3或2个可单独配置的捕获/比较通道的定时器
- PWM模式
- 中断源：2或3 x输入捕捉/输出比较，1 x溢出/更新

4.12 TIM4 - 8位基本定时器

- 8位自动加载，可调预分频比为2到1的任何功率
- 时钟源：CPU时钟
- 中断源：1 x溢出/更新

表4. TIM定时器功能

计时器	计数器尺寸 (比特)	预分频器	数数模式	CAPCOM 渠道	COMPLEM. 输出	分机. 触发	计时器 synchr- onization / 链接
TIM1	16	任何1到65536之间的整数	上/下	4	3	是	没有
TIM2	16	任何功率从2到32768	向上	3	0	没有	
TIM3	16	任何功率从2到32768	向上	2	0	没有	
TIM4	8	任何功率2从1到128	向上	0	0	没有	

4.13 模数转换器 (ADC2)

STM8S20xxx性能线产品包含10位逐次逼近A / D转换器 (ADC2)，多达16个多路输入通道，主要特点如下：

- 输入电压范围：0~VDDA
- 专用参考电压 (VREF) 引脚可用于80和64引脚器件
- 转换时间：14个时钟周期
- 单一和连续模式
- 外部触发输入
- 触发从TIM1 TRGO
- 转换结束 (EOC) 中断

4.14 通讯接口

实现以下通信接口：

- UART1: 全功能UART, SPI仿真, LIN2.1主机功能, 智能卡模式, IrDA模式, 单线模式.
- UART3: 全功能UART, LIN2.1主/从功能
- SPI: 全双工和半双工, 10 Mbit / s
- I²C: 高达400 Kbit / s
- beCAN (rev.2.0A, B) - 3个Tx邮箱 - 高达1 Mbit / s

4.14.1 UART1

主要特点

- 1 Mbit / s全双工SCI
- SPI仿真
- 高精度波特率发生器
- 智能卡仿真
- IrDA SIR编码器解码器
- LIN主模式
- 单线半双工模式

异步通信（UART模式）

- 全双工通信 - NRZ标准格式（标记/空格）
- 可编程的发送和接收波特率高达1 Mbit / s ($f_{CPU}/16$)，并且能够实现遵循任何标准波特率，无论输入频率如何
- 发送器和接收器的单独使能位
- 两种接收机唤醒模式：
 - 地址位（MSB）
 - 空闲线（中断）
- 传输错误检测中断产生
- 平等控制

同步通讯

- 全双工同步传输
- SPI主控操作
- 8位数据通信
- 最大速度：16 MHz时为1 Mbit / s ($f_{CPU}/16$)

LIN主模式

- 发射：产生13位同步中断帧
- 接收：检测11位中断帧

4.14.2 UART3

主要特点

- 1 Mbit / s全双工SCI
- LIN主机能力强
- 高精度波特率发生器

异步通信 (UART模式)

- 全双工通信 - NRZ标准格式 (标记/空格)
- 可编程的发送和接收波特率高达1 Mbit / s ($f_{CPU}/16$)，并且能够实现遵循任何标准波特率，无论输入频率如何
- 发送器和接收器的单独使能位
- 两种接收机唤醒模式：
 - 地址位 (MSB)
 - 空闲线 (中断)
- 传输错误检测中断产生
- 平等控制

LIN主控能力

- 发射：产生13位同步中断帧
- 接收：检测11位中断帧

LIN从模式

- 自动标题处理 - 每个有效消息标题一个中断
- 自动波特率同步 - 最大容许初始时钟偏差 $\pm 15\%$
- 同步分隔符检查
- 11位LIN同步中断检测 - 断点检测始终处于活动状态
- 对LIN标识符字段进行奇偶校验
- LIN错误管理
- 热插拔支持

4.14.3 SPI

- 主机和从机的最大速度：10 Mbit / s ($f_{MASTER}/2$)
- 全双工同步传输
- 在两条线上使用单向数据同步传输可能的双向数据线
- 主或从操作 - 可由硬件或软件选择
- CRC计算
- 1字节Tx和Rx缓冲区
- 从机/主机选择输入引脚

4.14.4 I2C

- I2C主要功能：
 - 时钟生成
 - 开始和停止生成
- I2C从属功能：
 - 可编程I2C地址检测
 - 停止位检测
- 产生和检测7位/10位寻址和一般呼叫
- 支持不同的通信速度：
 - 标准速度（高达100 kHz）
 - 快速（高达400 kHz）

4.14.5 beCAN

beCAN控制器（基本增强型CAN），CAN网络接口并支持CAN协议版本2.0A和B。它被设计为管理大量的以最小的CPU负载有效地传入消息。

对于安全关键应用，beCAN控制器提供所有硬件功能支持CAN时间触发通信选项（TTCAN）。

最大传输速度为1 Mbit。

传输

- 三个发送邮箱
- 可通过标识符或订单请求配置传输优先级
- SOF传输时间戳

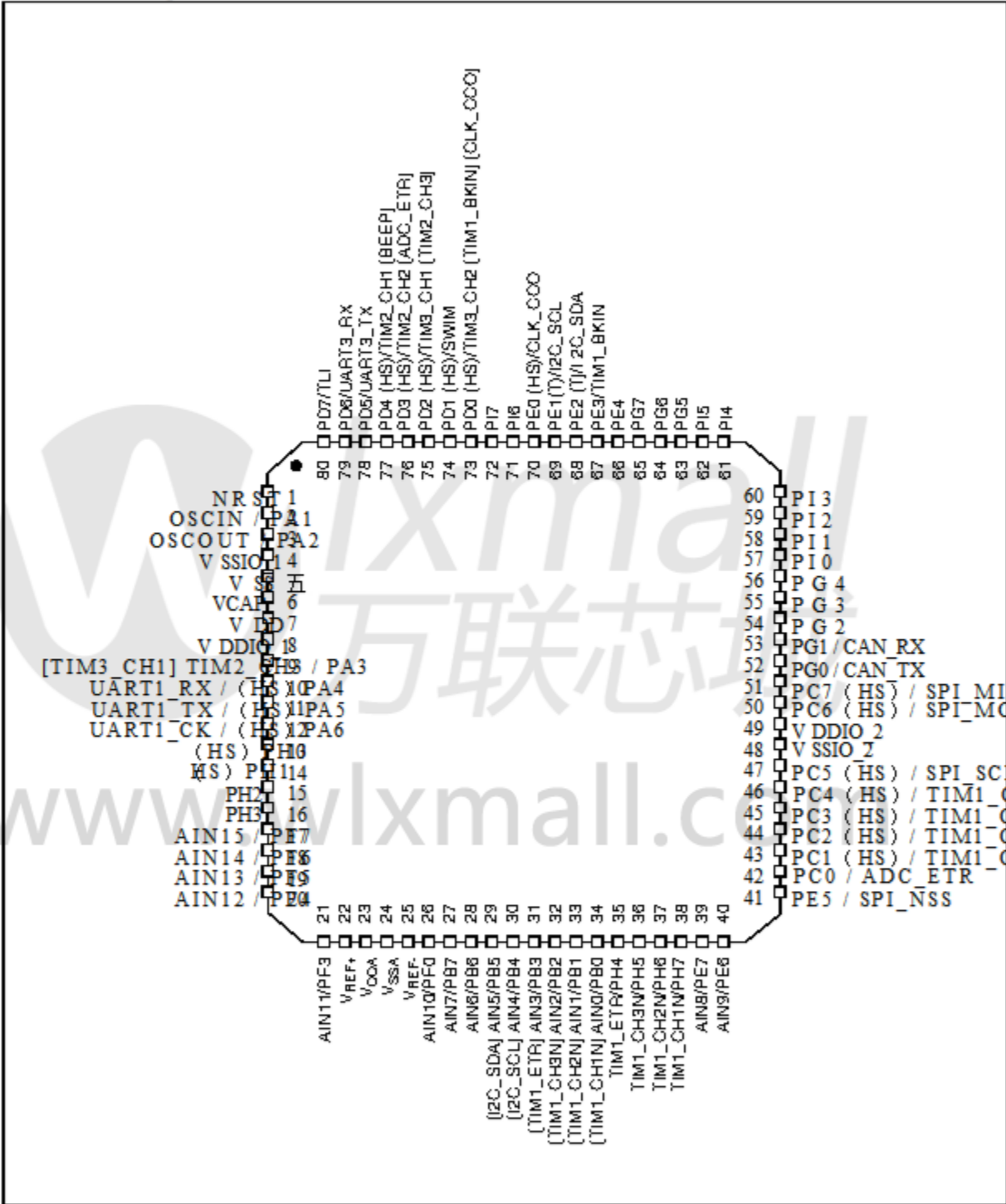
前台

- 8位，11位和29位ID
- 一个接收FIFO（3个消息深）
- 在唯一的地址空间进行软件高效的邮箱映射
- 存储消息的FMI（过滤器匹配索引）
- 可配置FIFO溢出
- SOF接收时间戳
- 六个滤波器组，每个2 x 32字节（可扩展到4 x 16位），可实现各种屏蔽配置，例如29位ID的12个过滤器或11位ID的48个过滤器
- 过滤模式：
 - 掩码模式允许ID范围过滤
 - ID列表模式
- 时间触发通信选项
 - 禁用自动重传模式
 - 16位自由运行定时器
 - 可配置的定时器分辨率
 - 最后两个数据字节发送的时间戳

五 引脚分布和引脚描述

5.1 封装引脚

图3. LQFP 80引脚引脚



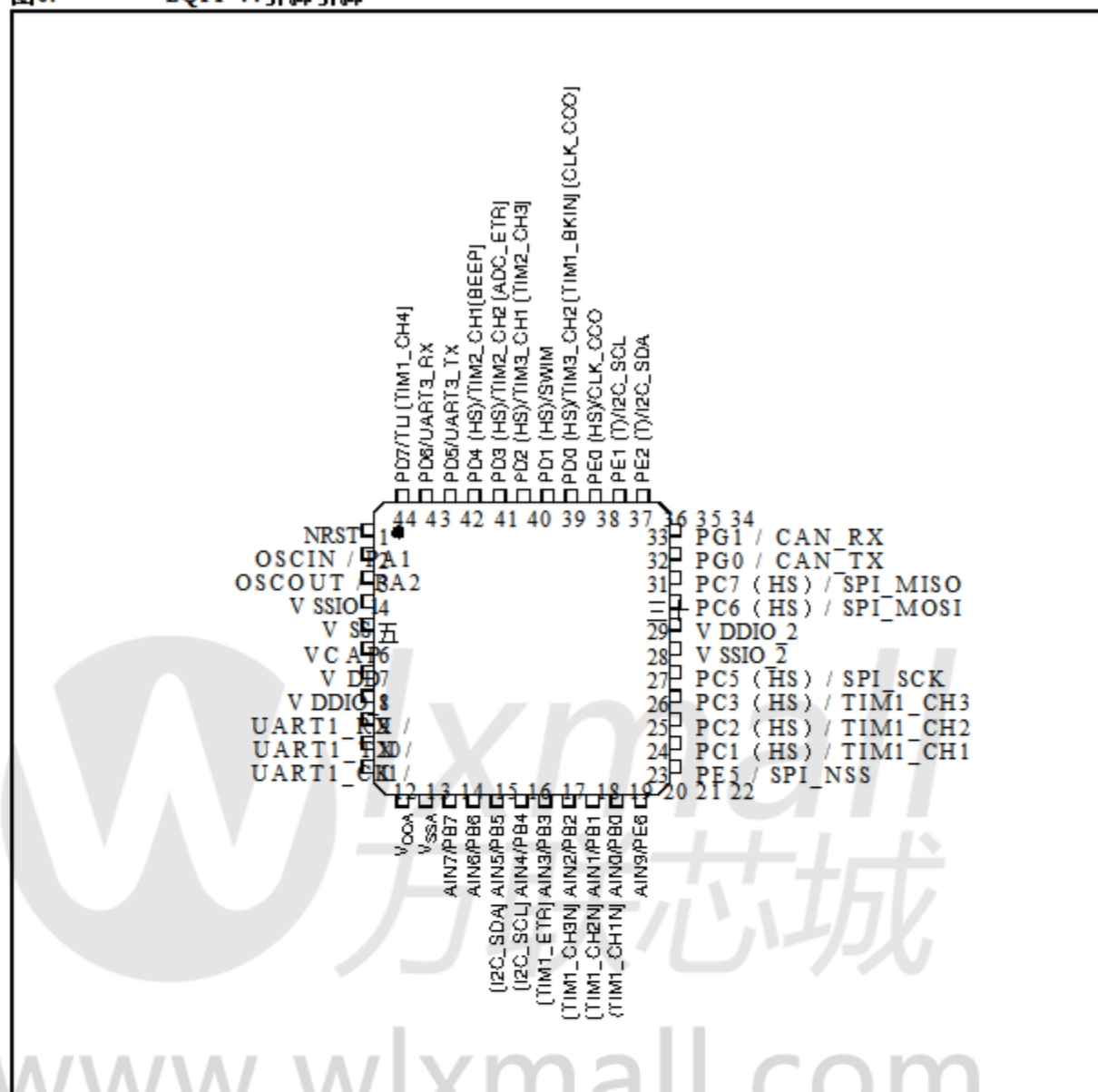
1. (HS) 高接收能力。
2. (T) 真开路漏极 (P缓冲器和保护二极管至VDD未实现)。
3. [] 备用功能重新映射选项 (如果相同的备用功能显示两次, 则表示排除选项不是复制功能)。
4. CAN_RX和CAN_TX仅在STM8S208xx器件上可用。

图5. LQFP 48引脚引脚



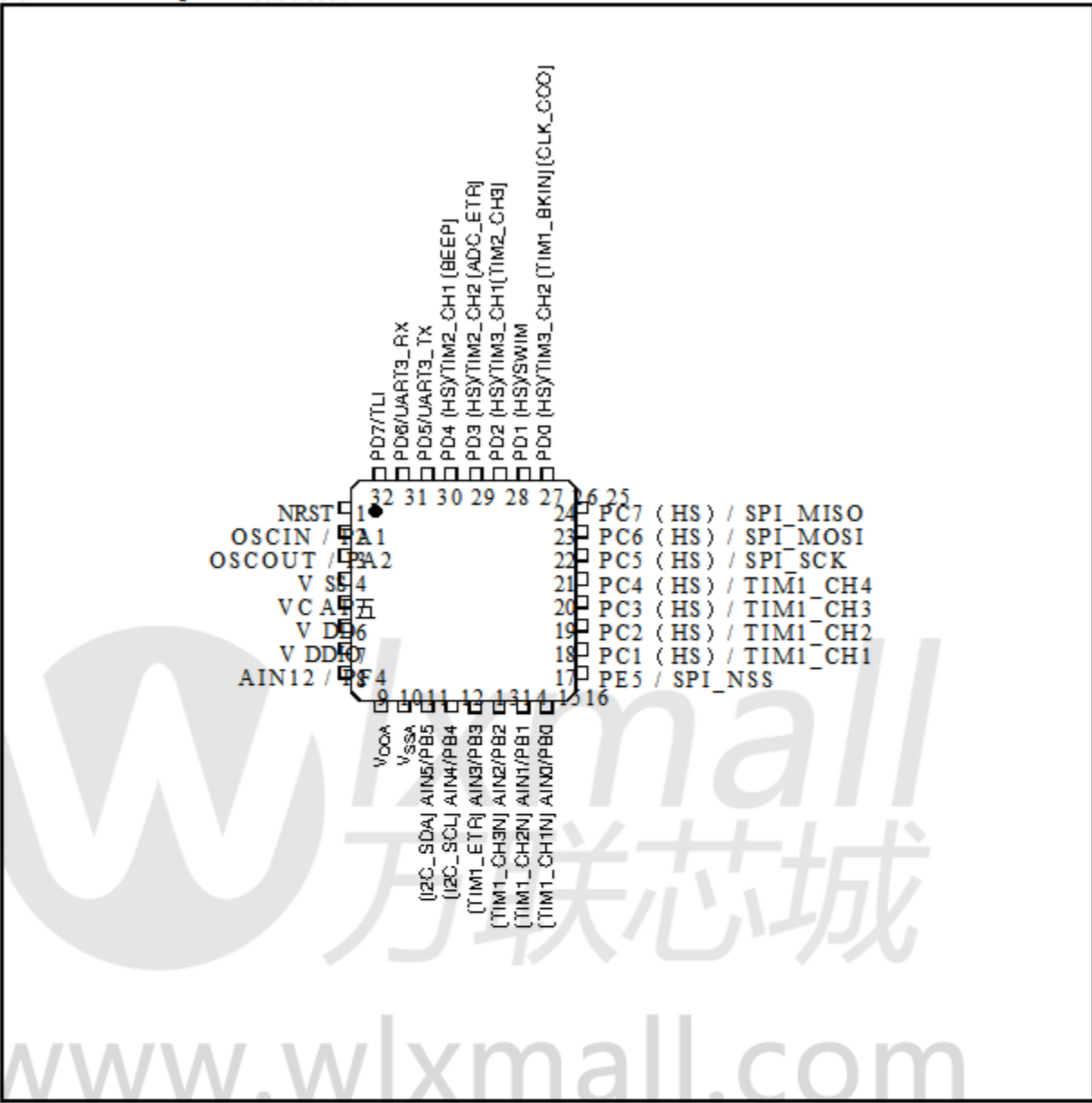
- 1. (HS) 高接收能力.
- 2. (T) 真开路漏极 (P缓冲器和保护二极管至 V DD 未实现).
- 3. [] 备用功能重新映射选项 (如果相同的备用功能显示两次, 则表示排除选项不是复制功能).
- 4. CAN_RX和CAN_TX仅在STM8S208xx器件上可用.

图6. LQFP 44引脚引脚



1. (HS) 高接收能力。
2. (T) 真开路漏极 (P 缓冲器和保护二极管至 VDD 未实现)。
3. ☐ 备用功能重新映射选项 (如果相同的备用功能显示两次, 则表示排除选项不是复制功能)。
4. CAN_RX 和 CAN_TX 仅在 STM8S208xx 器件上可用。

图7. LQFP 32引脚引脚



- 1. (HS) 高接收能力.
- 2. 备用功能重新映射选项 (如果相同的备用功能显示两次, 则表示排除选项不是复制功能).

表5. 引脚表的图例/缩写

类型	I = 输入, O = 输出, S = 电源	
水平	输入	CM = CMOS
	产里	HS = 高水槽
输出速度	O1 = 慢 (高达2 MHz) O2 = 快速 (高达10 MHz) O3 = 快/慢可编程性, 复位后默认状态较慢 O4 = 快/慢可编程, 复位后具有快速的默认状态	
港口和控制组态	输入	float = floating, wpu = weak pull-up
	产里	T = 真开漏, OD = 开漏, PP = 推拉
复位状态	粗体X (内部复位释放后的引脚状态) 除非另有说明, 引脚状态在复位阶段相同 内部复位释放后.	

表6. 引脚描述

针号					引脚名称	Type	输入			产里				Main function (after reset)	默认备用功能	备用功能后重映射 [选项位]
LQFP80	LQFP64	LQFP48	LQFP44	LQFP32			floating	wpu	Ext. interrupt	High sink	Speed	OD	PP			
1	111			1	NRST	I / O	X							重启		
2	2	2	2	2	PA1 / OSCIN	I / O	X	X	O	1		X	X	端口A1	谐振器 / 水晶入	
3	3	3	3	3	PA2 / OSCOUT	I / O	X	XX			O1	X	X	端口A2	谐振器 / 水晶出来	
4	444			-	V SSIO_1	小号								I / O地		
五	555			4	V SS	小号								数字地面		
6	6	6	6	5	V CAP	小号								1.8 V稳压电容		
7	777			6	V DD	小号								数字电源		
8	888			7	V DDIO_1	小号								I / O电源		
9	9	9	-	-	PA3 / TIM2_CH3	I / O	X	XX			O1	X	X	A3端口	计时器2 - 通道3	TIM3_CH1 [AFR1]
10	10	10	9	-	PA4 / UART1_RX (1)	I / O	X	XX		HS	O3	X	X	端口A4	UART1接收	
11	11	11	10	-	PA5 / UART1_TX	I / O	X	XX		HS	O3	X	X	港A5	UART1发送	
12	12	12	11	-	PA6 / UART1_CK	I / O	X	XX		HS	O3	X	X	A6口	UART1同步时钟	
13	-		-		PH0	I / O	X	X	HS	O3		X	X	端口H0		
14	-		-		PH1	I / O	X	X	HS	O3		X	X	港H1		
15	-		-		PH2	I / O	X	X	O	1		X	X	端口H2		



表6. 引脚说明 (续)

针号					引脚名称	Type	输入			产里				Main function (after reset)	默认 备用 功能	备用 功能 后重映射 [选项位]
LQFP80	LQFP64	LQFP48	LQFP44	LQFP32			floating	wpu	Ext. interrupt	High sink	Speed	OD	PP			
16	-	-	-	-	PH3	I /	QX	X	O	1		X	X	H3端口		
17	13	-	-	-	PF7 / AIN15	I /	QX	X	O	1		X	X	F7港	类似物 输入15	
18	14	-	-	-	PF6 / AIN14	I /	QX	X	O	1		X	X	F6港	类似物 输入14	
19	15	-	-	-	PF5 / AIN13	I /	QX	X	O	1		X	X	端口 F5	类似物 输入13	
20	16	-	-	8	PF4 / AIN12	I /	QX	X	O	1		X	X	端口 F4	类似物 输入12	
21	17	-	-	-	PF3 / AIN11	I /	QX	X	O	1		X	X	端口 F3	类似物 输入11	
22	18	-	-	-	V REF+	小号								ADC正参考 电压		
23	19	13	12	9	VDDA	小号								模拟电源		
24	20	14	13	10	VSSA	小号								模拟地		
25	21	-	-	-	V REF-	小号								ADC负参考 电压		
26	22	-	-	-	PF0 / AIN10	I /	QX	X	O	1		X	X	端口 F0	类似物 输入10	
27	23	15	14	-	PB7 / AIN7	I /	QX	XX			O1	X	X	港口 B7	类似物 输入7	
28	24	16	15	-	PB6 / AIN6	I /	QX	XX			O1	X	X	港口 B6	类似物 输入6	
29	25	17	16	11	PB5 / AIN5	I /	QX	XX			O1	X	X	港口 B5	类似物 输入5	我 2 C_SDA [AFR6]
30	26	18	17	12	PB4 / AIN4	I /	QX	XX			O1	X	X	端口 B4	类似物 输入4	我 2 C_SCL [AFR6]
31	27	19	18	13	PB3 / AIN3	I /	QX	XX			O1	X	X	B3端口	类似物 输入3	TIM1_ETR [AFR5]
32	28	20	19	14	PB2 / AIN2	I /	QX	XX			O1	X	X	港B2	类似物 输入2	TIM1_ CH 3 N [AFR5]
33	29	21	20	15	PB1 / AIN1	I /	QX	XX			O1	X	X	B1口	类似物 输入1	TIM1_ CH2N [AFR5]
34	30	22	21	16	PB0 / AIN0	I /	QX	XX			O1	X	X	端口 B0	类似物 输入0	TIM1_ CH1N [AFR5]

表6. 引脚说明 (续)

针号					引脚名称	Type	输入			产里				Main function (after reset)	默认 备用 功能	备用 功能 后重映射 [选项位]
LQFP80	LQFP64	LQFP48	LQFP44	LQFP32			floating	wpu	Ext. interrupt	High sink	Speed	OD	PP			
35	-	-	-	-	PH4 / TIM1_ETR	I / O	X	X	O	1		X	X	端口 H4	定时器1 - 触发输入	
36	-	-	-	-	PH5 / TIM1_CH3N I / O	X	X	O	1			X	X	端口 H5	定时器1 - 倒 频道3	
37	-	-	-	-	PH6 / TIM1_CH2N I / O	X	X	O	1			X	X	H6港	定时器1 - 倒 频道2	
38	-	-	-	-	PH7 / TIM1_CH1N I / O	X	X	O	1			X	X	H7港	定时器1 - 倒 频道2	
39	31	23	-	-	PE7 / AIN8	I / O	X	XX			O1	X	X	端口 E7模	拟输入8	
40	32	24	22	-	PE6 / AIN9	I / O	X	XX			O1	X	X	端口 E6模	拟输入9	
41	33	25	23	17	PE5 / SPI_NSS	I / O	X	XX			O1	X	X	E5港	SPI 主从 选择	
42	-	-	-	-	PC0 / ADC_ETR	I / O	X	XX			O1	X	X	端口 C0	ADC触发 输入	
43	34	26	24	18	PC1 / TIM1_CH1	I / O	X	XX		HS	O3	X	X	端口 C1	定时器1 - 频道1	
44	35	27	25	19	PC2 / TIM1_CH2	I / O	X	XX		HS	O3	X	X	端口 C2	定时器1 - 频道2	
45	36	28	26	20	PC3 / TIM1_CH3	I / O	X	XX		HS	O3	X	X	端口 C3	定时器1 - 频道3	
46	37	29	-	21	PC4 / TIM1_CH4	I / O	X	XX		HS	O3	X	X	端口 C4	定时器1 - 频道4	
47	38	30	27	22	PC5 / SPI_SCK	I / O	X	XX		HS	O3	X	X	端口 C5	SPI时钟	
48	39	31	28	-	V SSIO_2	小号								I / O地		
49	40	32	29	-	V DDIO_2	小号								I / O电源		
50	41	33	30	23	PC6 / SPI_MOSI	I / O	X	XX		HS	O3	X	X	端口 C6	SPI主控 输出/ 奴隶在	
51	42	34	31	24	PC7 / SPI_MISO	I / O	X	XX		HS	O3	X	X	端口 C7	SPI主/ 奴隶出来	
52	43	35	32	-	PG0 / CAN_TX (20)	O	X	X	O	1		X	X	端口 G0	beCAN 发送	
53	44	36	33	-	PG1 / CAN_RX (12)	O	X	X	O	1		X	X	端口 G1	beCAN接收	

表6. 引脚说明 (续)

针号					引脚名称	Type	输入			产里				Main function (after reset)	默认 备用 功能	备用 功能 后重映射 [选项位]
LQFP80	LQFP64	LQFP48	LQFP44	LQFP32			floating	wpu	Ext. interrupt	High sink	Speed	OD	PP			
54	45	-	-	-	PG2	I /	OX	X	O	1		X	X	端口G2		
55	46	-	-	-	PG3	I /	OX	X	O	1		X	X	端口G3		
56	47	-	-	-	PG4	I /	OX	X	O	1		X	X	G4端口		
57	48	-	-	-	PI0	I /	OX	X	O	1		X	X	端口I0		
58	-	-	-	-	PI1	I /	OX	X	O	1		X	X	端口I1		
59	-	-	-	-	PI2	I /	OX	X	O	1		X	X	端口I2		
60	-	-	-	-	PI3	I /	OX	X	O	1		X	X	端口I3		
61	-	-	-	-	PI4	I /	OX	X	O	1		X	X	端口I4		
62	-	-	-	-	PI5	I /	OX	X	O	1		X	X	端口I5		
63	49	-	-	-	PG5	I /	OX	X	O	1		X	X	G5港		
64	50	-	-	-	PG6	I /	OX	X	O	1		X	X	G6港		
65	51	-	-	-	PG7	I /	OX	X	O	1		X	X	G7港		
66	52	-	-	-	PE4	I /	OX	XX			O1	X	X	E4港		
67	53	37	-	-	PE3 / TIM1_BKIN	I /	OX	XX			O1	X	X	E3端口	定时器1 - 打破输入	
68	54	38	34	-	PE2 / I2C_SDA	I /	OX		X	O1	T (3)			端口E2	I2C数据	
69	55	39	35	-	PE1 / I2C_SCL	I /	OX		X	O1	T (3)			端口E1	I2C时钟	
70	56	40	36	-	PE0 / CLK_CCO	I /	OX	XX		HS	O3	X	X	端口E0	配置 时钟输出	
71	-	-	-	-	PI6	I /	OX	X	O	1		X	X	端口I6		
72	-	-	-	-	PI7	I /	OX	X	O	1		X	X	港口I7		
73	57	41	37	25	PD0 / TIM3_CH2	I /	OX	XX		HS	O3	X	X	端口D0	定时器3 - 频道2	TIM1_BKIN [AFR3] / CLK_CCO [AFR2]
74	58	42	38	26	PD1 / SWIM (4)	I /	OX	X	X	HS	O4	X	X	端口D1	SWIM数据 接口	
75	59	43	39	27	PD2 / TIM3_CH1	I /	OX	XX		HS	O3	X	X	端口D2	定时器3 - 频道1	TIM2_CH3 [AFR1]
76	60	44	40	28	PD3 / TIM2_CH2	I /	OX	XX		HS	O3	X	X	端口D3	计时器2 - 频道2	ADC_ETR [AFR0]
77	61	45	41	29	PD4 / TIM2_CH1 EEP	I /	OX	XX		HS	O3	X	X	D4端口	计时器2 - 频道1	BEEP输出 [AFR7]
78	62	46	42	30	PD5 / UART3_TX	I /	OX	XX			O1	X	X	端口D5	UART3数据 发送	

表 6. 引脚说明 (续)

针号					引脚名称	Type	输入			产里				Main function (after reset)	默认 备用 功能	备用 功能 后重映射 [选项位]
LQFP80	LQFP64	LQFP48	LQFP44	LQFP32			floating	wpu	Ext. interrupt	High sink	Speed	OD	PP			
79	63	47	43	31	PD6/ UART3_RX (1)	I / O	X	XX			O1	X	X	端口 D6	UART3 数据接收	
80	64	48	44	32	PD7 / TLI	I / O	X	XX			O1	X	X	港口 D7	顶层打断	TIM1_CH4 [AFR4] (5)

- 1. UART1_RX和UART3_RX引脚的默认状态由ROM引导加载程序控制.这些引脚被拉起引导程序激活过程的一部分，并在从引导程序返回之前返回到浮动状态.
- 2. 只能在STM8S208xx设备上使用 beCAN 接口
- 3. 在漏极开路输出列中，“T”定义了一个真正的漏极开路 I / O (P 缓冲器，弱上拉和 VDD 的保护二极管) 未实现) .
- 4. 在复位阶段和内部复位释放之后，PD1 引脚处于输入上拉电路.
- 5. 仅提供 44 引脚封装.在其他软件包中，AFR4 位是保留的，必须保持为 0.

5.2 备用功能重映射

如引脚描述表的最右列所示，一些备用功能可以通过编程几个 AFR 之一（备用功能），在不同的 I / O 端口重新映射（重新映射）选项位.请参阅第 8 节：选项字节（第 46 页）.重新映射时选项处于活动状态，默认的备用功能不再可用.

要使用备用功能，必须在外设中启用相应的外设寄存器.

备用功能重映射不影响 I / O 端口的 GPIO 功能（请参阅家庭参考手册的 GPIO 部分，RM0016）.



6 内存和注册表

6.1 记忆图

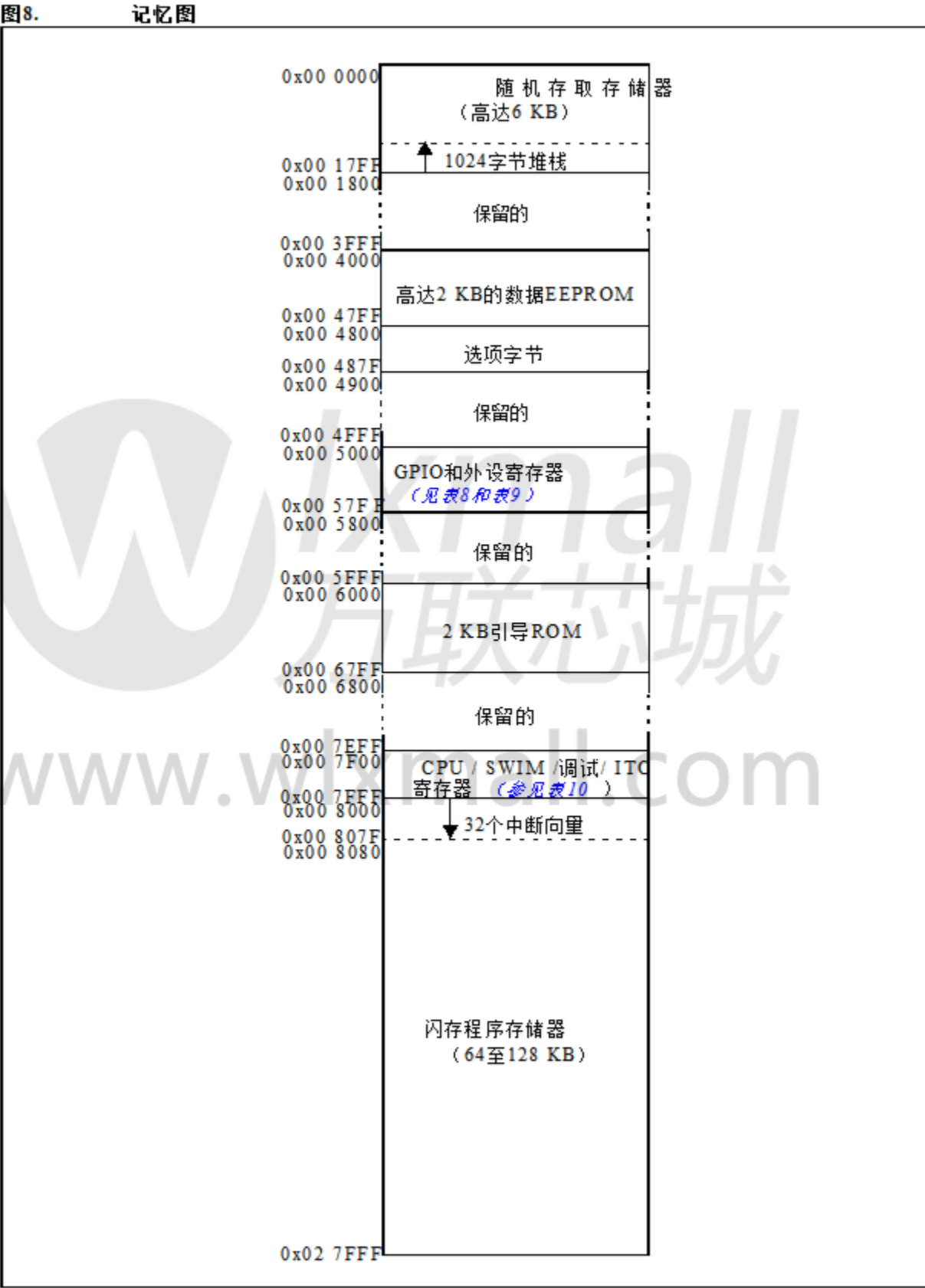


表7列出了每个内存大小的边界地址.堆栈的顶部在RAM结束地址在每种情况下.

表7. 闪存，数据EEPROM和RAM边界地址

记忆区	大小（字节）	开始地址	结束地址
闪存程序存储器	128 K	0x00 8000	0x02 7FFF
	64 K	0x00 8000	0x01 7FFF
	32 K	0x00 8000	0x00 FFFF
随机存取存储器	6 K	0x00 0000	0x00 17FF
	4 K	0x00 0000	0x00 1000
	2 K	0x00 0000	0x00 07FF
数据EEPROM	2048	0x00 4000	0x00 47FF
	1536	0x00 4000	0x00 45FF
	1024	0x00 4000	0x00 43FF

6.2 注册地图

表8. I / O端口硬件寄存器映射

地址	块	注册标签	注册名称	重启状态
0x00 5000	港口 A	PA_ODR	端口A数据输出锁存寄存器	为0x00
0x00 5001		PA_IDR	端口A输入引脚值寄存器	为0x00
0x00 5002		PA_DDR	端口A数据方向寄存器	为0x00
0x00 5003		PA_CR1	端口A控制寄存器1	为0x00
0x00 5004		PA_CR2	端口A控制寄存器2	为0x00
0x00 5005	港B	PB_ODR	端口B数据输出锁存寄存器	为0x00
0x00 5006		PB_IDR	端口B输入引脚值寄存器	为0x00
0x00 5007		PB_DDR	端口B数据方向寄存器	为0x00
0x00 5008		PB_CR1	端口B控制寄存器1	为0x00
0x00 5009		PB_CR2	端口B控制寄存器2	为0x00
0x00 500A	C端口	PC_ODR	端口C数据输出锁存寄存器	为0x00
0x00 500B		PC_IDR	端口C输入引脚值寄存器	为0x00
0x00 500C		PC_DDR	端口C数据方向寄存器	为0x00
0x00 500D		PC_CR1	端口C控制寄存器1	为0x00
0x00 500E		PC_CR2	端口C控制寄存器2	为0x00



表8. I/O端口硬件寄存器映射 (续)

地址	块	注册标签	注册名称	重启状态
0x00 500F	港口D	PD_ODR	端口D数据输出锁存寄存器	为0x00
0x00 5010		PD_IDR	端口D输入引脚值寄存器	为0x00
0x00 5011		PD_DDR	端口D数据方向寄存器	为0x00
0x00 5012		PD_CR1	端口D控制寄存器1	0x02
0x00 5013		PD_CR2	端口D控制寄存器2	为0x00
0x00 5014	港口E	PE_ODR	端口E数据输出锁存寄存器	为0x00
0x00 5015		PE_IDR	端口E输入引脚值寄存器	为0x00
0x00 5016		PE_DDR	端口E数据方向寄存器	为0x00
0x00 5017		PE_CR1	端口E控制寄存器1	为0x00
0x00 5018		PE_CR2	端口E控制寄存器2	为0x00
0x00 5019	港口F	PF_ODR	端口F数据输出锁存寄存器	为0x00
0x00 501A		PF_IDR	端口F输入引脚值寄存器	为0x00
0x00 501B		PF_DDR	端口F数据方向寄存器	为0x00
0x00 501C		PF_CR1	端口F控制寄存器1	为0x00
0x00 501D		PF_CR2	端口F控制寄存器2	为0x00
0x00 501E	港口G	PG_ODR	端口G数据输出锁存寄存器	为0x00
0x00 501F		PG_IDR	端口G输入引脚值寄存器	为0x00
0x00 5020		PG_DDR	端口G数据方向寄存器	为0x00
0x00 5021		PG_CR1	端口G控制寄存器1	为0x00
0x00 5022		PG_CR2	端口G控制寄存器2	为0x00
0x00 5023	港口H	PH_ODR	端口H数据输出锁存寄存器	为0x00
0x00 5024		PH_IDR	端口H输入引脚值寄存器	为0x00
0x00 5025		PH_DDR	端口H数据方向寄存器	为0x00
0x00 5026		PH_CR1	端口H控制寄存器1	为0x00
0x00 5027		PH_CR2	端口H控制寄存器2	为0x00
0x00 5028	港口I	PI_ODR	端口I数据输出锁存寄存器	为0x00
0x00 5029		PI_IDR	端口I输入引脚值寄存器	为0x00
0x00 502A		PI_DDR	端口I数据方向寄存器	为0x00
0x00 502B		PI_CR1	端口I控制寄存器1	为0x00
0x00 502C		PI_CR2	端口I控制寄存器2	为0x00

表9. 通用硬件注册表

地址	块	注册标签	注册名称	重启状态
0x00 5050到 0x00 5059	保留区 (10字节)			
0x00 505A	闪存	FLASH_CR1	闪存控制寄存器1	为0x00
0x00 505B		FLASH_CR2	闪存控制寄存器2	为0x00
0x00 505C		FLASH_NCR2	闪存互补控制寄存器2	为0xFF
0x00 505D		FLASH_FPR	闪存保护寄存器	为0x00
0x00 505E		FLASH_NFPR	闪存互补保护寄存器	为0xFF
0x00 505F		FLASH_IAPSR	闪存存在应用程序编程状态寄存器	为0x00
0x00 5060到 0x00 5061	保留区 (2字节)			
0x00 5062	闪存	FLASH_PUKR	闪存程序存储器不保护寄存器	为0x00
0x00 5063	保留区 (1字节)			
0x00 5064	闪存	FLASH_DUKR	数据EEPROM保护寄存器	为0x00
0x00 5065到 0x00 509F	保留区 (59字节)			
0x00 50A0	ITC	EXTI_CR1	外部中断控制寄存器1	为0x00
0x00 50A1		EXTI_CR2	外部中断控制寄存器2	为0x00
0x00 50A2到 0x00 50B2	保留区 (17字节)			
0x00 50B3	RST	RST_SR	复位状态寄存器	0xXX (1)
0x00 50B4到 0x00 50BF	保留区 (12字节)			
0x00 50C0	CLK	CLK_ICR	内部时钟控制寄存器	0x01
0x00 50C1		CLK_ECR	外部时钟控制寄存器	为0x00
0x00 50C2	保留区 (1字节)			
0x00 50C3	CLK	CLK_CMSR	时钟主机状态寄存器	0xE1
0x00 50C4		CLK_SWR	时钟主开关寄存器	0xE1
0x00 50C5		CLK_SWCR	时钟开关控制寄存器	0XXX
0x00 50C6		CLK_CKDIVR	时钟分频器寄存器	为0x18
0x00 50C7		CLK_PCKENR1	外设时钟门控寄存器1	为0xFF
0x00 50C8		CLK_CSSR	时钟安全系统寄存器	为0x00
0x00 50C9		CLK_CCOR	可配置时钟控制寄存器	为0x00
0x00 50CA		CLK_PCKENR2	外设时钟门控寄存器2	为0xFF
0x00 50CB		CLK_CANCCR	CAN时钟控制寄存器	为0x00

表9. 通用硬件注册表 (续)

地址	块	注册标签	注册名称	重启状态
0x00 50CC	CLK	CLK_HSITRIMR	HSI时钟校准修改寄存器	为0x00
0x00 50CD		CLK_SWIMCCR	SWIM时钟控制寄存器	0bXXXX XXX0
0x00 50CE到 0x00 50D0	保留区 (3字节)			
0x00 50D1	WWDG	WWDG_CR	WWDG控制寄存器	0x7F的
0x00 50D2		WWDG_WR	WWDG窗口寄存器	0x7F的
0x00 50D3到 0x00 50DF	保留区 (13字节)			
0x00 50E0	IWDG	IWDG_KR	IWDG密钥寄存器	0xXX (2)
0x00 50E1		IWDG_PR	IWDG预分频器寄存器	为0x00
0x00 50E2		IWDG_RLR	IWDG重载寄存器	为0xFF
0x00 50E3到 0x00 50EF	保留区 (13字节)			
0x00 50F0	AWU	AWU_CSR1	AWU控制/状态寄存器1	为0x00
0x00 50F1		AWU_APR	AWU异步预分频缓冲寄存器	0x3F的
0x00 50F2		AWU_TBR	AWU时基选择寄存器	为0x00
0x00 50F3	嘟	BEEP_CSR	BEEP控制/状态寄存器	为0x1F
0x00 50F4到 0x00 50FF	保留区 (12字节)			
0x00 5200	SPI	SPI_CR1	SPI控制寄存器1	为0x00
0x00 5201		SPI_CR2	SPI控制寄存器2	为0x00
0x00 5202		SPI_ICR	SPI中断控制寄存器	为0x00
0x00 5203		SPI_SR	SPI状态寄存器	0x02
0x00 5204		SPI_DR	SPI数据寄存器	为0x00
0x00 5205		SPI_CRCPR	SPI CRC多项式寄存器	0x07
0x00 5206		SPI_RXCR	SPI Rx CRC寄存器	为0xFF
0x00 5207		SPI_TXCR	SPI Tx CRC寄存器	为0xFF
0x00 5208到 0x00 520F	保留区 (8字节)			
0x00 5210	I2C	I2C_CR1	I2C控制寄存器1	为0x00
0x00 5211		I2C_CR2	I2C控制寄存器2	为0x00
0x00 5212		I2C_FREQR	I2C频率寄存器	为0x00
0x00 5213		I2C_OARL	I2C自己的地址寄存器低	为0x00
0x00 5214		I2C_OARH	I2C自己的地址寄存器高	为0x00
0x00 5215		保留的		

表9. 通用硬件注册表 (续)

地址	块	注册标签	注册名称	重启状态
0x00 5216	I2C	I2C_DR	I2C数据寄存器	为0x00
0x00 5217		I2C_SR1	I2C状态寄存器1	为0x00
0x00 5218		I2C_SR2	I2C状态寄存器2	为0x00
0x00 5219		I2C_SR3	I2C状态寄存器3	为0x00
0x00 521A		I2C_ITR	I2C中断控制寄存器	为0x00
0x00 521B		I2C_CCRL	I2C时钟控制寄存器为低电平	为0x00
0x00 521C		I2C_CCRH	I2C时钟控制寄存器为高电平	为0x00
0x00 521D		I2C_TRISER	I2C TRISE注册	0x02
0x00 521E到 0x00 522F	保留区 (18字节)			
0x00 5230	UART1	UART1_SR	UART1状态寄存器	将0xC0
0x00 5231		UART1_DR	UART1数据寄存器	0XXX
0x00 5232		UART1_BRR1	UART1波特率寄存器1	为0x00
0x00 5233		UART1_BRR2	UART1波特率寄存器2	为0x00
0x00 5234		UART1_CR1	UART1控制寄存器1	为0x00
0x00 5235		UART1_CR2	UART1控制寄存器2	为0x00
0x00 5236		UART1_CR3	UART1控制寄存器3	为0x00
0x00 5237		UART1_CR4	UART1控制寄存器4	为0x00
0x00 5238		UART1_CR5	UART1控制寄存器5	为0x00
0x00 5239		UART1_GTR	UART1保护时间寄存器	为0x00
0x00 523A		UART1_PSCR	UART1预分频器寄存器	为0x00
0x00 523B到 0x00 523F	保留区 (5字节)			
0x00 5240	UART3	UART3_SR	UART3状态寄存器	C0H
0x00 5241		UART3_DR	UART3数据寄存器	0XXX
0x00 5242		UART3_BRR1	UART3波特率寄存器1	为0x00
0x00 5243		UART3_BRR2	UART3波特率寄存器2	为0x00
0x00 5244		UART3_CR1	UART3控制寄存器1	为0x00
0x00 5245		UART3_CR2	UART3控制寄存器2	为0x00
0x00 5246		UART3_CR3	UART3控制寄存器3	为0x00
0x00 5247		UART3_CR4	UART3控制寄存器4	为0x00
0x00 5248		保留的		
0x00 5249		UART3_CR6	UART3控制寄存器6	为0x00
0x00 524A到 0x00 524F	保留区 (6字节)			

表9. 通用硬件注册表 (续)

地址	块	注册标签	注册名称	重启状态
0x00 5250	TIM1	TIM1_CR1	TIM1控制寄存器1	为0x00
0x00 5251		TIM1_CR2	TIM1控制寄存器2	为0x00
0x00 5252		TIM1_SMCR	TIM1从模式控制寄存器	为0x00
0x00 5253		TIM1_ETR	TIM1外部触发寄存器	为0x00
0x00 5254		TIM1_IER	TIM1中断使能寄存器	为0x00
0x00 5255		TIM1_SR1	TIM1状态寄存器1	为0x00
0x00 5256		TIM1_SR2	TIM1状态寄存器2	为0x00
0x00 5257		TIM1_EGR	TIM1事件生成寄存器	为0x00
0x00 5258		TIM1_CCMR1	TIM1捕捉/比较模式寄存器1	为0x00
0x00 5259		TIM1_CCMR2	TIM1捕捉/比较模式寄存器2	为0x00
0x00 525A		TIM1_CCMR3	TIM1捕捉/比较模式寄存器3	为0x00
0x00 525B		TIM1_CCMR4	TIM1捕捉/比较模式寄存器4	为0x00
0x00 525C		TIM1_CCER1	TIM1捕捉/比较使能寄存器1	为0x00
0x00 525D		TIM1_CCER2	TIM1捕捉/比较使能寄存器2	为0x00
0x00 525E		TIM1_CNTRH	TIM1计数器高	为0x00
0x00 525F		TIM1_CNTRL	TIM1计数器低	为0x00
0x00 5260		TIM1_PSCRH	TIM1预分频器寄存器为高电平	为0x00
0x00 5261		TIM1_PSCRL	TIM1预分频器寄存器为低电平	为0x00
0x00 5262		TIM1_ARRH	TIM1自动重新加载寄存器为高电平	为0xFF
0x00 5263		TIM1_ARRL	TIM1自动重新加载寄存器为低电平	为0xFF
0x00 5264		TIM1_RCR	TIM1重复计数器寄存器	为0x00
0x00 5265		TIM1_CCR1H	TIM1捕捉/比较寄存器1为高电平	为0x00
0x00 5266		TIM1_CCR1L	TIM1捕捉/比较寄存器1为低电平	为0x00
0x00 5267		TIM1_CCR2H	TIM1捕捉/比较寄存器2高	为0x00
0x00 5268		TIM1_CCR2L	TIM1捕捉/比较寄存器2为低电平	为0x00
0x00 5269		TIM1_CCR3H	TIM1捕捉/比较寄存器3高	为0x00
0x00 526A		TIM1_CCR3L	TIM1捕捉/比较寄存器3为低电平	为0x00
0x00 526B		TIM1_CCR4H	TIM1捕捉/比较寄存器4高	为0x00
0x00 526C		TIM1_CCR4L	TIM1捕捉/比较寄存器4为低电平	为0x00
0x00 526D		TIM1_BKR	TIM1中断寄存器	为0x00
0x00 526E		TIM1_DTR	TIM1死区寄存器	为0x00
0x00 526F		TIM1_OISR	TIM1输出空闲状态寄存器	为0x00
0x00 5270到 0x00 52FF	保留区 (147字节)			

表9. 通用硬件注册表 (续)

地址	块	注册标签	注册名称	重启状态
0x00 5300	TIM2	TIM2_CR1	TIM2控制寄存器1	为0x00
0x00 5301		TIM2_IER	TIM2中断使能寄存器	为0x00
0x00 5302		TIM2_SR1	TIM2状态寄存器1	为0x00
0x00 5303		TIM2_SR2	TIM2状态寄存器2	为0x00
0x00 5304		TIM2_EGR	TIM2事件生成寄存器	为0x00
0x00 5305		TIM2_CCMR1	TIM2捕捉/比较模式寄存器1	为0x00
0x00 5306		TIM2_CCMR2	TIM2捕捉/比较模式寄存器2	为0x00
0x00 5307		TIM2_CCMR3	TIM2捕捉/比较模式寄存器3	为0x00
0x00 5308		TIM2_CCER1	TIM2捕捉/比较使能寄存器1	为0x00
0x00 5309		TIM2_CCER2	TIM2捕捉/比较使能寄存器2	为0x00
0x00 530A		TIM2_CNTRH	TIM2计数器高	为0x00
0x00 530B		TIM2_CNTRL	TIM2计数器低	为0x00
00 530C0x		TIM2_PSCR	TIM2预分频器寄存器	为0x00
0x00 530D		TIM2_ARRH	TIM2自动重新加载寄存器为高电平	为0xFF
0x00 530E		TIM2_ARRL	TIM2自动重新加载寄存器为低电平	为0xFF
0x00 530F		TIM2_CCR1H	TIM2捕获/比较寄存器1高	为0x00
0x00 5310		TIM2_CCR1L	TIM2捕捉/比较寄存器1为低电平	为0x00
0x00 5311		TIM2_CCR2H	TIM2捕获/比较reg. 2高	为0x00
0x00 5312		TIM2_CCR2L	TIM2捕捉/比较寄存器2为低电平	为0x00
0x00 5313		TIM2_CCR3H	TIM2捕获/比较寄存器3高	为0x00
0x00 5314		TIM2_CCR3L	TIM2捕捉/比较寄存器3为低电平	为0x00
0x00 5315到 0x00 531F	保留区 (11字节)			
0x00 5320	TIM3	TIM3_CR1	TIM3控制寄存器1	为0x00
0x00 5321		TIM3_IER	TIM3中断使能寄存器	为0x00
0x00 5322		TIM3_SR1	TIM3状态寄存器1	为0x00
0x00 5323		TIM3_SR2	TIM3状态寄存器2	为0x00
0x00 5324		TIM3_EGR	TIM3事件生成寄存器	为0x00
0x00 5325		TIM3_CCMR1	TIM3捕捉/比较模式寄存器1	为0x00
0x00 5326		TIM3_CCMR2	TIM3捕捉/比较模式寄存器2	为0x00
0x00 5327		TIM3_CCER1	TIM3捕捉/比较使能寄存器1	为0x00
0x00 5328		TIM3_CNTRH	TIM3计数器高	为0x00
0x00 5329		TIM3_CNTRL	TIM3计数器低	为0x00
0x00 532A		TIM3_PSCR	TIM3预分频器寄存器	为0x00

表9. 通用硬件注册表 (续)

地址	块	注册标签	注册名称	重启状态
0x00 532B	TIM3	TIM3_ARRH	TIM3自动重新加载寄存器为高电平	为0xFF
0x00 532C		TIM3_ARRL	TIM3自动重新加载寄存器为低电平	为0xFF
0x00 532D		TIM3_CCR1H	TIM3捕捉/比较寄存器1高	为0x00
0x00 532E		TIM3_CCR1L	TIM3捕捉/比较寄存器1为低电平	为0x00
0x00 532F		TIM3_CCR2H	TIM3捕捉/比较寄存器2高	为0x00
0x00 5330		TIM3_CCR2L	TIM3捕捉/比较寄存器2为低电平	为0x00
0x00 5331到 0x00 533F	保留区 (15字节)			
0x00 5340	TIM4	TIM4_CR1	TIM4控制寄存器1	为0x00
0x00 5341		TIM4_IER	TIM4中断使能寄存器	为0x00
0x00 5342		TIM4_SR	TIM4状态寄存器	为0x00
0x00 5343		TIM4_EGR	TIM4事件生成寄存器	为0x00
0x00 5344		TIM4_CNTR	TIM4计数器	为0x00
0x00 5345		TIM4_PSCR	TIM4预分频器寄存器	为0x00
0x00 5346		TIM4_ARR	TIM4自动重载寄存器	为0xFF
0x00 5347到 0x00 53FF	保留区 (185字节)			
0x00 5400	ADC2	ADC_CSR	ADC控制/状态寄存器	为0x00
0x00 5401		ADC_CR1	ADC配置寄存器1	为0x00
0x00 5402		ADC_CR2	ADC配置寄存器2	为0x00
0x00 5403		ADC_CR3	ADC配置寄存器3	为0x00
0x00 5404		ADC_DRH	ADC数据寄存器高	0XXX
0x00 5405		ADC_DRL	ADC数据寄存器低	0XXX
0x00 5406		ADC_TDRH	ADC施密特触发器禁止寄存器为高电平	为0x00
0x00 5407		ADC_TDRL	ADC施密特触发器禁止寄存器为低电平	为0x00
0x00 5408到 0x00 541F	保留区 (24字节)			
0x00 5420	beCAN	CAN_MCR	CAN主控制寄存器	0x02
0x00 5421		CAN_MSR	CAN主站状态寄存器	0x02
0x00 5422		CAN_TSR	CAN发送状态寄存器	为0x00
0x00 5423		CAN_TPR	CAN发送优先级寄存器	0x0C
0x00 5424		CAN_RFR	CAN接收FIFO寄存器	为0x00
0x00 5425		CAN_IER	CAN中断使能寄存器	为0x00
0x00 5426		CAN_DGR	CAN诊断寄存器	0x0C
0x00 5427		CAN_FPSR	CAN页选择寄存器	为0x00

表9. 通用硬件注册表 (续)

地址	块	注册标签	注册名称	重启状态
0x00 5428	beCAN	CAN_P0	CAN分页寄存器0	0xXX (3)
0x00 5429		CAN_P1	CAN分页寄存器1	0XXX (3)
0x00 542A		CAN_P2	CAN分页寄存器2	0XXX (3)
0x00 542B		CAN_P3	CAN分页寄存器3	0XXX (3)
0x00 542C		CAN_P4	CAN分页寄存器4	0XXX (3)
0x00 542D		CAN_P5	CAN分页寄存器5	0XXX (3)
0x00 542E		CAN_P6	CAN分页寄存器6	0XXX (3)
0x00 542F		CAN_P7	CAN分页寄存器7	0XXX (3)
0x00 5430		CAN_P8	CAN分页寄存器8	0XXX (3)
0x00 5431		CAN_P9	CAN分页寄存器9	0XXX (3)
0x00 5432		CAN_PA	CAN分页寄存器A	0XXX (3)
0x00 5433		CAN_PB	CAN分页寄存器B	0XXX (3)
0x00 5434		CAN_PC	CAN分页寄存器C	0XXX (3)
0x00 5435		CAN_PD	CAN分页寄存器D	0XXX (3)
0x00 5436		CAN_PE	CAN分页寄存器E	0XXX (3)
0x00 5437		CAN_PF	CAN分页寄存器F	0XXX (3)
0x00 5438到 0x00 57F F	保留区 (968字节)			

1. 取决于以前的复位源。
2. 只写注册。
3. 如果引导程序启用，则将其初始化为0x00。

表10. CPU / SWIM /调试模块/中断控制寄存器

地址	块	注册标签	注册名称	重启状态
0x00 7F00	CPU (1)	一个	累加器	为0x00
0x00 7F01		PCE	程序柜台扩展	为0x00
0x00 7F02		PCH	程序柜台高	为0x00
0x00 7F03		PCL	程序计数器低	为0x00
0x00 7F04		XH	X索引寄存器高	为0x00
0x00 7F05		XL	X指数寄存器为低	为0x00
0x00 7F06		YH	Y指数高	为0x00
0x00 7F07		YL	Y指数低	为0x00
0x00 7F08		SPH	堆栈指针高	0x17 (2)
0x00 7F09		SPL	堆栈指针低	为0xFF
0x00 7F0A		CCR	条件码寄存器	0x28
0x00 7F0B到 0x00 7F5F	保留区 (85字节)			
0x00 7F60	中央处理器	CFG_GCR	全局配置寄存器	为0x00
0x00 7F70	ITC	ITC_SPR1	中断软件优先级寄存器1	为0xFF
0x00 7F71		ITC_SPR2	中断软件优先级寄存器2	为0xFF
0x00 7F72		ITC_SPR3	中断软件优先级寄存器3	为0xFF
0x00 7F73		ITC_SPR4	中断软件优先级寄存器4	为0xFF
0x00 7F74		ITC_SPR5	中断软件优先级寄存器5	为0xFF
0x00 7F75		ITC_SPR6	中断软件优先级寄存器6	为0xFF
0x00 7F76		ITC_SPR7	中断软件优先级寄存器7	为0xFF
0x00 7F77		ITC_SPR8	中断软件优先级寄存器8	为0xFF
0x00 7F78到 0x00 7F79	保留区 (2字节)			
0x00 7F80	游泳	SWIM_CSR	SWIM控制状态寄存器	为0x00
0x00 7F81到 0x00 7F8F	保留区 (15字节)			
0x00 7F90	DM	DM_BK1RE	DM断点1寄存器扩展字节	为0xFF
0x00 7F91		DM_BK1RH	DM断点1寄存器高字节	为0xFF
0x00 7F92		DM_BK1RL	DM断点1寄存器为低字节	为0xFF
0x00 7F93		DM_BK2RE	DM断点2寄存器扩展字节	为0xFF
0x00 7F94		DM_BK2RH	DM断点2寄存器高字节	为0xFF
0x00 7F95		DM_BK2RL	DM断点2寄存器为低字节	为0xFF
0x00 7F96		DM_CR1	DM调试模块控制寄存器1	为0x00
0x00 7F97		DM_CR2	DM调试模块控制寄存器2	为0x00

表10. CPU / SWIM /调试模块/中断控制寄存器 (续)

地址	块	注册标签	注册名称	重启 状态
0x00 7F98	DM	DM_CSR1	DM调试模块控制/状态寄存器1	为0x10
0x00 7F99		DM_CSR2	DM调试模块控制/状态寄存器2	为0x00
0x00 7F9A		DM_ENFCTR	DM使能功能寄存器	为0xFF
0x00 7F9B到 0x00 7F9F	保留区 (5字节)			

- 1. 只能由调试模块访问
- 2. 产品相关值, 见图8: 存储器映射.



7 中断向量映射

表11. 中断映射

IRQ 没有	资源 块	描述	唤醒 暂停模式	唤醒 主动停止模式	矢量地址
	重启	重启	是	是	0x00 8000
	陷阱	软件中断	-	-	0x00 8004
0	TLI	外部顶级中断	-	-	0x00 8008
1	AWU	自动唤醒从停止	-	是	0x00 800C
2	CLK	时钟控制器	-	-	0x00 8010
3	EXTI0	端口A外部中断	是 (1)	是 (1)	0x00 8014
4	EXTI1	端口B外部中断	是	是	0x00 8018
五	EXTI2	端口C外部中断	是	是	0x00 801C
6	EXTI3	端口D外部中断	是	是	0x00 8020
7	EXTI4	端口E外部中断	是	是	0x00 8024
8	beCAN	beCAN RX中断	是	是	0x00 8028
9	beCAN	beCAN TX / ER / SC中断	-	-	0x00 802C
10	SPI	转让结束	是	是	0x00 8030
11	TIM1	TIM1更新/溢出/下溢/ 触发/中断	-	-	0x00 8034
12	TIM1	TIM1捕获/比较	-	-	0x00 8038
13	TIM2	TIM2更新/溢出	-	-	0x00 803C
14	TIM2	TIM2捕获/比较	-	-	0x00 8040
15	TIM3	更新/溢出	-	-	0x00 8044
16	TIM3	捕获/比较	-	-	0x00 8048
17	UART1	Tx完成	-	-	0x00 804C
18	UART1	接收寄存器DATA FULL	-	-	0x00 8050
19	I2C12C	中断	是	是	0x00 8054
20	UART3	Tx完成	-	-	0x00 8058
21	UART3	接收寄存器DATA FULL	-	-	0x00 805C
22	ADC2	ADC2转换结束	-	-	0x00 8060
23	TIM4	TIM4更新/溢出	-	-	0x00 8064
24	闪存	EOP / WR_PG_DIS	-	-	0x00 8068
保留的					0x00 806C到 0x00 807C

1. 除了PA1

8 选项字节

选项字节包含设备硬件功能以及内存的配置
保护设备.它们存储在存储器的专用块中.除了
ROP (读出保护) 字节, 每个选项字节必须以规则形式存储两次
(OPTx) 和补码 (NOPTx) 用于冗余.

通过访问EEPROM地址, 可以通过ICP模式 (通过SWIM) 修改选项字节
如表12所示: 下面的选项字节.选项字节也可以被“即时”修改
应用程序在IAP模式下, 除了只能在ICP模式下修改的ROP选项 (通过
游泳) .

请参见STM8S Flash编程手册 (PM0051) 和STM8 SWIM
通信协议和调试模块用户手册 (UM0470), 以了解有关SWIM的信息
编程程序.

表12. 选项字节

地址.	选项名称	选项字节号	选项位								厂默认设置
			7654				3	2	1	0	
4800h	读出保护 (ROP)	OPT0	ROP [7: 0]								00H
4801h	用户启动代码 (UBC)	OPT1	UBC [7: 0]								00H
4802h		NOPT1	NUBC [7: 0]								FFH
4803h	备用功能重映射 (AFR)	OPT2	AFR7	AFR6	AFR5	AFR4	AFR3	AFR2	AFR1	AFR0	00H
4804h		NOPT2	NAFR7	NAFR6	NAFR5	NAFR4	NAFR3	NAFR2	NAFR1	NAFR0	FFH
4805h	看家狗选项	OPT3	保留的				LSI_EN	IWDG_HW	WWDG_HW	WWDG_停	00H
4806h		NOPT3	保留的				新生命教育协会DGEN	NWWDG_HW	NWWDG_HW	NWWDG_停	FFH
4807h	时钟选项	OPT4	保留的				EXTCLK	CKAWUSEL	PRSC1	PRSC0	00H
4808h		NOPT4	保留的				下一个CLK	NCKAWUSEL	USC1	USC0	FFH
4809h	HSE时钟启动	OPT5	HSECNT [7: 0]								00H
480Ah		NOPT5	NHSECNT [7: 0]								FFH
480Bh	保留的	OPT6	保留的								00H
480Ch		NOPT6	保留的								FFH
480Dh	闪光等待状态	OPT7	保留的							等待状态	00H
480Eh		NOPT7	保留的							Nwait状态	FFH
487Eh	引导程序	OPTBL	BL [7: 0]								00H
487Fh		NOPTBL	NBL [7: 0]								FFH

表13. 选项字节说明

选项字节号	描述
OPT0	<i>ROP [7: 0] 存储读出保护 (ROP)</i> 0xAA: 使能读出保护 (通过SWIM协议写入访问) 注意: 请参阅家庭参考手册 (RM0016) 部分 闪存/EEPROM存储器读出保护的细节.
OPT1	<i>UBC [7: 0] 用户启动代码区</i> 0x00: 没有UBC, 没有写保护 0x01: 页0到1定义为UBC, 内存写保护 0x02: 第0~3页定义为UBC, 内存写保护 0x03: 第0~4页定义为UBC, 内存写保护 ... 0xFE: 第0到255页定义为UBC, 内存写保护 0xFF: 保留 注意: 请参阅家庭参考手册 (RM0016) 部分 闪存/EEPROM写保护更多细节.
OPT2	<i>AFR7 Alternate 功能重新映射选项7</i> 0: 端口D4交替功能 = TIM2_CH1 1: 端口D4交替功能 = BEEP <i>AFR6 备用功能重新映射选项6</i> 0: 端口B5交替功能 = AIN5, 端口B4备用功能 = AIN4 1: 端口B5交替功能 = I2C_SDA, 端口B4备用功能 = I2C_SCL <i>AFR5 备用功能重新映射选项5</i> 0: 端口B3交替功能 = AIN3, 端口B2备用功能 = AIN2, 端口B1交替功能 = AIN1, 端口B0交替功能 = AIN0 1: 端口B3备用功能 = TIM1_ETR, 端口B2备用功能 = TIM1_CH3N, 端口B1交替功能 = TIM1_CH2N, 端口B0交替功能 = TIM1_CH1N <i>AFR4 备用功能重新映射选项4</i> 0: 端口D7备用功能 = TLI 1: 端口D7交替功能 = TIM1_CH4 <i>AFR3 备用功能重新映射选项3</i> 0: 端口D0交替功能 = TIM3_CH2 1: 端口D0交替功能 = TIM1_BKIN <i>AFR2 备用功能重新映射选项2</i> 0: 端口D0交替功能 = TIM3_CH2 1: 端口D0交替功能 = CLK_CCO 注意: 如果两者都被激活, AFR2选项优先于AFR3 <i>AFR1 备用功能重新映射选项1</i> 0: 端口A3备用功能 = TIM2_CH3, 端口D2备用功能 = TIM3_CH1 1: 端口A3备用功能 = TIM3_CH1, 端口D2备用功能 = TIM2_CH3 <i>AFR0 备用功能重新映射选项0</i> 0: 端口D3交替功能 = TIM2_CH2 1: 端口D3交替功能 = ADC_ETR

表13. 选项字节描述 (续)

选项字节号	描述
OPT3	<i>LSI_EN</i> : 低速内部时钟使能 0: LSI时钟不可用作CPU时钟源 1: LSI时钟可用作CPU时钟源
	<i>IWDG_HW</i> : 独立看门狗 0: IWDG独立看门狗由软件激活 1: IWDG独立看门狗由硬件激活
	<i>WWDG_HW</i> : 窗口看门狗激活 0: WWDG窗口看门狗由软件激活 1: WWDG窗口看门狗由硬件激活
	<i>WWDG_HALT</i> : 停止时看门狗复位 0: 如果WWDG处于活动状态, 则不会复位 1: 如果WWDG处于活动状态, 则在停止时产生复位
OPT4	<i>EXTCLK</i> : 外部时钟选择 0: 外部晶体连接到OSCIN / OSCOUT 1: OSCIN上的外部时钟信号
	<i>CKAWUSEL</i> : 自动唤醒单元/时钟 0: 为AWU选择LSI时钟源 1: HSE时钟, 预分频器被选为AWU的时钟源
	PRSC [1: 0] AWU时钟预分频器 00: 24 MHz至128 kHz预分频器 01: 16 MHz至128 kHz预分频器 10: 8 MHz至128 kHz预分频器 11: 4 MHz至128 kHz预分频器
OPT5	<i>HSECNT</i> [7: 0]: HSE晶体振荡器稳定时间 这样可以配置稳定时间. 0x00: 2048 HSE周期 0xB4: 128个HSE周期 0xD2: 8个HSE周期 0xE1: 0.5 HSE周期
OPT6	保留的
OPT7	<i>WAITSTATE</i> 等待状态配置 此选项配置读取时插入的等待状态数 从闪存/数据EEPROM存储器. fCPU > 16 MHz时需要等待状态1. 0: 不等待状态 1: 1等待状态

表13. 选项字节描述 (续)

选项字节号	描述
OPTBL	<i>BL [7: 0] Bootloader选项字节</i> 对于STM8S产品, 此选项由引导ROM代码检查复位后.根据地址0x487E, 0x487F的内容, 和0x8000 (复位向量), CPU跳转到引导加载程序或复位向量.请参见UM0560 (STM8L / S引导加载程序手册) 更多细节. 对于STM8L产品, 引导加载程序选项字节在地址上0xFFFF和0xFFFF + 1 (2字节).这些选项字节控制引导加载程序是否处于活动状态.有关详细信息, 请参阅UM0560 (STM8L / S bootloader手册) 了解更多详细信息.



9 唯一身份

这些设备具有96位独特的设备标识符，提供了一个参考号
对于任何设备和任何上下文都是独一无二的.标识符的96位不可改变
由用户

唯一的设备标识符可以以单个字节读取，然后可以级联
使用自定义算法.

独特的设备标识符非常适合：

- 用作序列号
- 用作安全密钥来增加程序存储器中的代码安全性
使用 and 组合这个唯一的ID与软件cryptographic原语和协议
在编程内部存储器之前.
- 激活安全引导过程

表14. 唯一ID寄存器（96位）

地址	内容 描述	唯一ID位							
		76		54		3	2	1	0
0x48CD	X坐标 晶圆	U_ID [7: 0]							
0x48CE		U_ID [15: 8]							
0x48CF	Y协调 晶圆	U_ID [23:16]							
0x48D0		U_ID [31:24]							
0x48D1	晶圆号	U_ID [39:32]							
0x48D2	批号	U_ID [47:40]							
0x48D3		U_ID [55:48]							
0x48D4		U_ID [63:56]							
0x48D5		U_ID [71:64]							
0x48D6		U_ID [79:72]							
0x48D7		U_ID [87:80]							
0x48D8		U_ID [95:88]							



10 电气特性

10.1 参数条件

除非另有规定，否则所有电压均为V_{SS}。

10.1.1 最小值和最大值

除非另有规定，否则最坏和最大值都得到保证
环境温度条件，供电电压和频率通过生产测试
100%的环境温度在T_A = 25°C，T_A = T_{Amax}（由
所选温度范围）。

基于表征结果的数据，设计模拟和/或技术特征
在表脚注中指出，并没有在生产中进行测试.基于
表征，最小值和最大值是指样品测试并代表
平均值加或减三倍标准差（平均值±3 Σ ）。

10.1.2 典型值

除非另有说明，典型数据基于T_A = 25°C，V_{DD} = 5 V给出
仅作为设计指南，未经测试。

典型的ADC精度值通过一批样品的表征来确定
在整个温度范围内的标准扩散批次，其中95%的器件具有
误差小于或等于所示值（平均值±2 Σ ）。

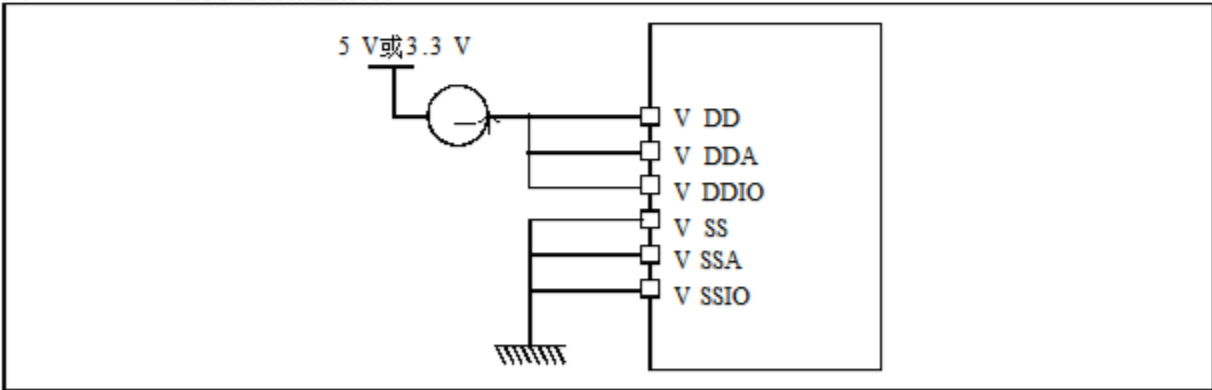
10.1.3 典型曲线

除非另有说明，否则所有典型曲线仅作为设计指南给出
没有测试。

10.1.4 典型电流消耗

对于典型的电流消耗测量，V_{DD}，V_{DDIO}和V_{DDA}连接
一起在图9所示的配置中。

图9. 提供电流测量条件

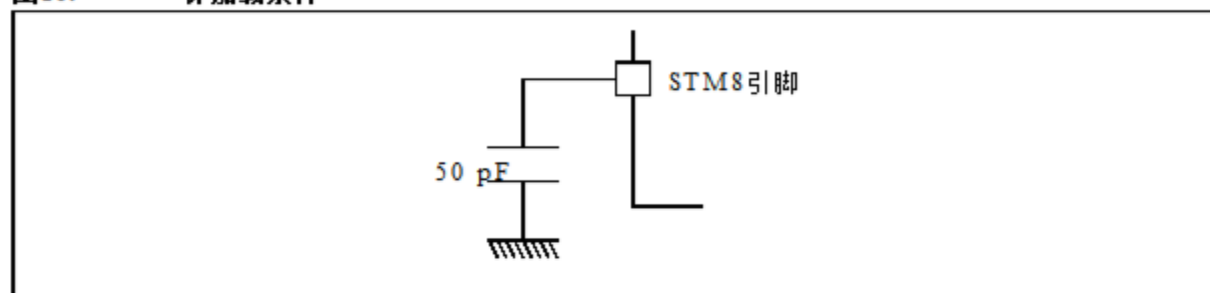


10.1.5 针加载条件

10.1.6 加载电容

用于引脚参数测量的负载条件如图10所示。

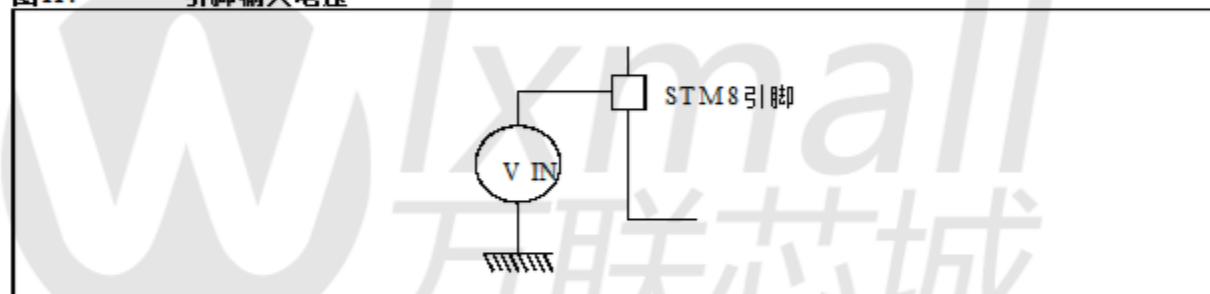
图10. 针加载条件



10.1.7 引脚输入电压

图11中描述了器件引脚上的输入电压测量。

图11. 引脚输入电压



10.2 绝对最大额定值

强调超过“绝对最大额定值”可能会导致永久性损坏到设备.这只是一个压力额定值，而这些设备的功能操作条件不是隐含的.长时间暴露于最大评级条件可能影响设备的可靠性.

表15. 电压特性

符号	评级	敏	马克斯	单元
$V_{DDx} - V_{SS}$	电源电压（包括 V_{DDA} 和 V_{DDIO} ） (1)	-0.3	6.5	V
V_{IN}	真正开漏引脚（PE1，PE2）上的输入电压 (2)	$V_{SS} - 0.3$	6.5	
	任何其他引脚上的输入电压 (2)	$V_{SS} - 0.3$	$V_{DD} + 0.3$	
$ V_{DDx} - V_{DD} $	不同电源引脚之间的变化		50	毫伏
$ V_{SSx} - V_{SS} $	所有不同接地引脚之间的变化		50	
V_{ESD}	静电放电电压	见绝对最大值 评级（电气 灵敏度）第86页		

1. 所有电源（ V_{DD} ， V_{DDIO} ， V_{DDA} ）和接地（ V_{SS} ， V_{SSIO} ， V_{SSA} ）引脚必须始终连接到外部电源
2. 不得超过 $I_{NJ} (PIN)$. 如果遵守 V_{IN} 最大值，则隐含保险. 如果 V_{IN} 最大不能遵守. 注入电流必须在 $I_{NJ} (PIN)$ 值的外部限制. 积极的注入由 $V_{IN} > V_{DD}$ 引发，而 $V_{IN} < V_{SS}$ 引起负注入. 对于真正的开漏垫，没有正的注入电流，并且 必须始终 遵守相应的 V_{IN} 最大值

表16. 电流特性

符号	评级	最大. (1)	单元
我 VDD	V DD电源线的总电流 (电源) (2)	60	嘛
我 VSS	V SS地线 (sink) 的总电流 (2)	60	
我 IO	任何I / O和控制引脚输出电流下降	20	
	任何I / O和控制引脚输出电流源	20	
ΣIIO	总输出电流源 (所有I / O和控制引脚的总和) 具有两个V DDIO引脚的器件 (3)	200	
	总输出电流源 (所有I / O和控制引脚的总和) 用于具有一个V DDIO引脚的器件 (3)	100	
	总输出电流sunk (所有I / O和控制引脚的总和) for 具有两个V SSIO引脚的器件 (3)	160	
	总输出电流sunk (所有I / O和控制引脚的总和) for 器件具有一个V SSIO引脚 (3)	80	
我 INJ (PIN)	NRST引脚上的注入电流	±4	
	在OSCIN引脚上注入电流	±4	
	任何其他引脚上的注入电流 (6)	±4	
ΣIINJ (PIN)	总注入电流 (所有I / O和控制引脚的总和) (6)	±20	

1. 基于表征结果的数据, 未在生产中测试.
2. 所有电源 (V DD, V DDIO, V DDA) 和接地 (V SS, V SSIO, V SSA) 引脚必须始终连接到外部供应.
3. 同时用于高电流源/汇的I / O引脚必须在封装周围均匀间隔在V DDIO/V SSIO引脚之间.
4. 不得超过 INJ (PIN). 如果遵守V IN最大值, 则隐含保险. 如果V IN最大不能遵守, 注入电流必须在I INJ (PIN) 值的外部限制. 积极的注入由V IN > V DD引发, 而V IN < V SS引起负注入. 对于真正的开漏垫, 没有正的注入电流, 并且 必须始终 遵守相应的V IN最大值.
5. 负注入会干扰设备的模拟性能. 参见10.3.10节: 10位ADC第82页的特性.
6. 当几个输入提交到当前注入时, 最大值 ΣIINJ (PIN) 是绝对值正, 负注入电流 (瞬时值). 这些结果是基于表征与 ΣIINJ (PIN) 最大电流注入器件的四个I / O端口引脚.

表17. 热特性

符号	评级	值	单元
T STG	存储温度范围	-65至150	C
T J	最大结温	150	

10.3 运行条件

必须在符合表18中的参数的操作条件下使用该设备
此外，必须充分考虑所有物理电容器的特性和公差。

表18. 一般操作条件

符号	参数	条件	敏	马克斯	单元
f CPU	内部CPU时钟频率	T A≤105 °C	0	24	兆赫
			0	16	兆赫
V DD / V DD_IO	IO 标准工作电压		2.95	5.5	V
V CAP (1)	C EXT : 电容 外部电容		470	3300	nF的
	外部电容的ESR	在1 MHz (2)	- 0.3		Ω
	外部电容器的ESL		-	15	nH的
PD (3)	功耗在 T A = 85°C后繼6 或T A = 125°C后繼3	44, 48, 64和80针 设备, 输出为8 标准端口, 2个高水槽 端口和2个开漏端口 同时 (4)		443	毫瓦
		32针封装, 带输出 8个标准端口和2个 高水槽端口 同时 (4)		360	
T A	环境温度为6°C 后繼版本	最大功耗	-40	85	C
	环境温度为3°C 后繼版本	最大功耗	-40	125	
T J	结温范围	6后繼版本	-40	105	
		3后繼版本	-40	130 (5)	

1. 选择电容时，由于其容差以及参数，应小心依赖于温度，直流偏压和频率等因素。参数最大值价值必须在整个应用范围内得到尊重。

2. 作为V CAP 参数 条件的1 MHz频率 由内部稳压器的设计给出。

3. 为了计算P Dmax (T A)，使用公式P Dmax = (T Jmax -TA) /ΘJA (参见第11.2节：热特性，第95页)，其值为上表18中给出的T Jmax 值

表57: 热特性

ΘJA 给了

4. 有关计算方法，请参见第11.2节：热特性（第95页）。

5. T Jmax由测试限制给出。高于此值的产品行为不能保证。

图12. f CPUmax 对V DD

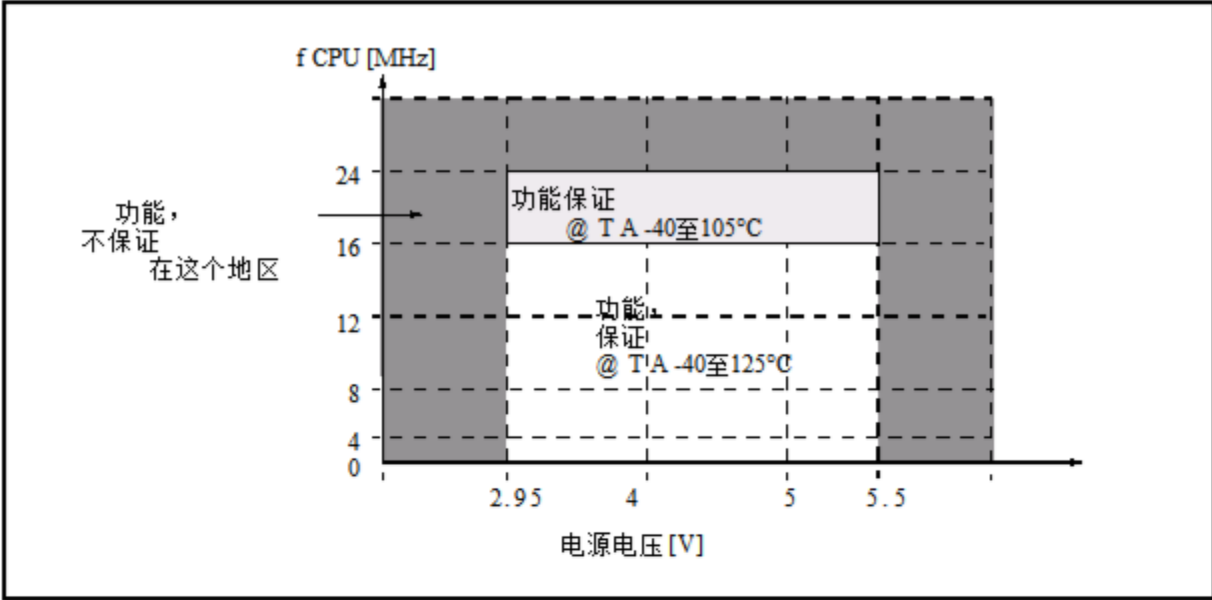


表19. 上电/掉电时的工作条件

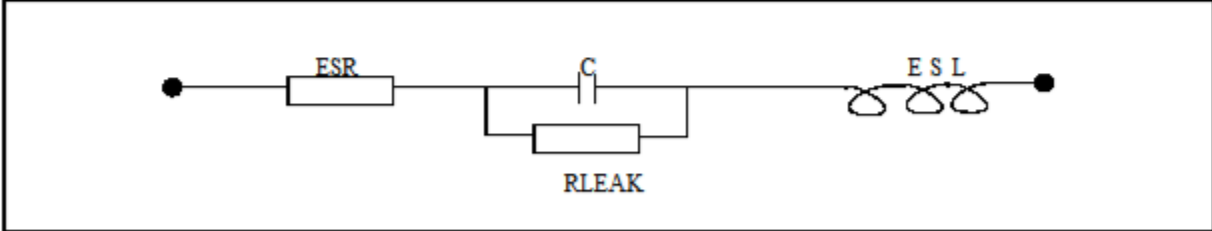
符号	参数	条件	敏	典型	马克斯	单元
t VDD	V DD 上升时间率		2 (1)		∞	微秒/V
	V DD 下降时间率		2 (1)		∞	
t TEMP	重置发布延迟	V DD 上升			1.7 (1)	女士
V IT +	上电复位阈		2.65	2.8	2.95	V
V IT-	欠压复位阈		2.58	2.73	2.88	V
V HYS (BOR)	欠压复位滞后			70		毫伏

1. 保证设计, 未经生产测试.

10.3.1 VCAP外部电容

主调节器的稳定性是将外部电容器C EXT 连接到 VCAP 引脚. C EXT 在表18中规定. 应注意限制串联电感小于15 nH.

图13. 外部电容 C EXT



1. 图示: ESR为等效串联电阻, ESL为等效电感.

10.3.2 供电电流特性

电流消耗量按照第51页的图9所述进行测量。

运行模式下的总电流消耗

MCU处于以下条件下：

- 输入模式下的所有I / O引脚在VDD或VSS（无负载）下具有静态值
- 所有外设都被禁止（时钟由外设时钟门控寄存器停止）
如果明确提到。
- 当MCU的时钟频率为24 MHz时，T_A ≤ 105°C，WAITSTATE选项位置1。

根据VDD和T_A的一般操作条件。

表20. 在VDD = 5 V时运行模式下执行代码的总电流消耗

符号	参数	条件	典型	马克斯	单元
I _{DD} (RUN)	供应 目前在 运行模式， 码 执行 从RAM	f CPU = f MASTER = 24 MHz, T _A ≤ 105 °C	HSE晶振（24 MHz）	4.4	mA
			HSE用户分机时钟（24 MHz）	3.7	
		f CPU = f MASTER = 16 MHz	HSE晶振（16MHz）	3.3	
			HSE用户分机时钟（16 MHz）	2.7	
			HSI RC振荡器（16MHz）	2.5	
		f CPU = f MASTER / 128 = 125 kHz	HSE用户分机时钟（16 MHz）	1.2	
			HSI RC振荡器（16MHz）	1.0	
		f CPU = f MASTER / 128 = 15.625 千赫	HSI RC振荡器（16 MHz / 8）	0.55	
	供应 目前在 运行模式， 码 执行 从Flash	f CPU = f MASTER = 128 kHz	LSI RC振荡器（128 kHz）	0.45	mA
		f CPU = f MASTER = 24 MHz, T _A ≤ 105 °C	HSE晶振（24 MHz）	11.4	
			HSE用户分机时钟（24 MHz）	10.8	
		f CPU = f MASTER = 16 MHz	HSE晶振（16MHz）	9	
			HSE用户分机时钟（16 MHz）	8.2	
			HSI RC振荡器（16 MHz）	8.1	
		f CPU = f MASTER = 2 MHz.	HSI RC振荡器（16MHz / 8）	21.5	
		f CPU = f MASTER / 128 = 125 kHz	HSI RC振荡器（16MHz）	1.1	
		f CPU = f MASTER / 128 = 15.625 千赫	HSI RC振荡器（16 MHz / 8）	0.6	
		f CPU = f MASTER = 128 kHz	LSI RC振荡器（128 kHz）	0.55	

1. 基于表征结果的数据，未在生产中测试。
2. 所有外围设备关闭时默认的时钟配置。

表21. 在V_{DD} = 3.3 V时运行模式下执行代码的总电流消耗

符号	参数	条件	典型	最大 (1)	单元
I _{DD} (R _{UN})	供应 目前在 运行模式, 码 执行 从RAM	f CPU = f MASTER = 24 MHz, T _A ≤ 105 °C	HSE晶振 (24 MHz)	4	
			HSE用户分机时钟 (24 MHz)	3.7	7.3
		f CPU = f MASTER = 16 MHz	HSE晶振 (16MHz)	2.9	
			HSE用户分机时钟 (16 MHz)	2.7	5.8
			HSI RC振荡器 (16MHz)	2.5	3.4
		f CPU = f MASTER / 128 = 125 kHz	HSE用户分机时钟 (16 MHz)	1.2	4.1
			HSI RC振荡器 (16MHz)	1.0	1.3
	供应 目前在 运行模式, 码 执行 从Flash	f CPU = f MASTER / 128 = 15.625 千赫	HSI RC振荡器 (16MHz的 / 8)	0.55	
		f CPU = f MASTER = 128 kHz	LSI RC振荡器 (128 kHz)	0.45	
		f CPU = f MASTER = 24 MHz, T _A ≤ 105 °C	HSE晶振 (24 MHz)	11.0	
			HSE用户分机时钟 (24 MHz)	10.8	18.0
		f CPU = f MASTER = 16 MHz	HSE晶振 (16MHz)	8.4	
			HSE用户分机时钟 (16 MHz)	8.2	15.2
			HSI RC振荡器 (16MHz)	8.1	13.2
		f CPU = f MASTER = 2 MHz	HSI RC振荡器 (16MHz / 8)	2.5	
		f CPU = f MASTER / 128 = 125 kHz	HSI RC振荡器 (16MHz)	1.1	
		f CPU = f MASTER / 128 = 15.625 千赫	HSI RC振荡器 (16 MHz / 8)	0.6	
		f CPU = f MASTER = 128 kHz	LSI RC振荡器 (128 kHz)	0.55	

1. 基于表征结果的数据, 未在生产中测试.
2. 默认时钟配置.

等待模式下的总电流消耗

表22. V DD = 5 V 时等待模式下的总电流消耗

符号	参数	条件		典型	最大 (1)	单元
I DD (WFE)	供应器前在等待模式	f CPU = f MASTER = 24 MHz, T A≤105 °C	HSE晶振 (24 MHz)	2.4		μA
			HSE用户分机时钟 (24 MHz)	1.8	4.7	
		f CPU = f MASTER = 16 MHz	HSE晶振 (16MHz)	2.0		
			HSE用户分机时钟 (16 MHz)	1.4	4.4	
			HSI RC振荡器 (16MHz)	1.2	1.6	
		f CPU = f MASTER / 128 = 125 kHz	HSI RC振荡器 (16MHz)	1.0		
		f CPU = f MASTER / 128 = 15.625 千赫	HSI RC振荡器 (16MHz / 8)	0.35		
		f CPU = f MASTER = 128 kHz	LSI RC振荡器 (128 kHz)	0.5		

- 1. 基于表征结果的数据，未在生产中测试.
- 2. 所有外围设备关闭时默认的时钟配置.

表23. V DD = 3.3 V 时等待模式下的总电流消耗

符号	参数	条件		典型	最大 (1)	单元
我 DD (WFE)	供应 器前在 等待模式	f CPU = f MASTER = 24 MHz, T A≤105 °C	HSE晶振 (24 MHz)	2.0		μA
			HSE用户分机时钟 (24 MHz)	1.8	4.7	
		f CPU = f MASTER = 16 MHz	HSE晶振 (16MHz)	1.6		
			HSE用户分机时钟 (16 MHz)	1.4	4.4	
			HSI RC振荡器 (16MHz)	1.2	1.6	
		f CPU = f MASTER / 128 = 125 kHz	HSI RC振荡器 (16MHz)	1.0		
		f CPU = f MASTER / 128 = 15.625 千赫	HSI RC振荡器 (16MHz / 8)	0.55		
		f CPU = f MASTER / 128 = 15.625 千赫	LSI RC振荡器 (128 kHz)	0.5		

- 1. 基于表征结果的数据，未在生产中测试.
- 2. 所有外围设备关闭时默认的时钟配置.

主动停止模式下的总电流消耗

表24. $V_{DD} = 5V$, $T_A -40$ 至 $85^{\circ}C$ 时, 主动停止模式下的总电流消耗

符号	参数	条件			典型	最大 (1)	单元
		主电压 调节器 (MVR)	闪光模式 (3) (2)	时钟源			
I _{DD(AH)}	电源电流 主动停止模式	上	操作模式	HSE晶体振荡器 (16MHz)	1000	260	μA
				LSI RC振荡器 (128 kHz)	200		
			关机模式	HSE晶体振荡器 (16MHz)	940		
				LSI RC振荡器 (128 kHz)	140		
		离	操作模式	LSI RC振荡器 128 kHz)	68		
			关机模式		11	45	

- 1. 基于表征结果的数据, 未在生产中测试.
- 2. 由CLK_ICKR寄存器中的REGAH位配置.
- 3. 由FLASH_CR1寄存器中的AHALT位组态.

表25. $V_{DD} = 3.3V$ 时主动停止模式下的总电流消耗

符号	参数	条件			典型	单元
		主电压 调节器 (MVR)	闪光模式 (3) (2)	时钟源		
I _{DD(AH)}	电源电流 主动停止模式	上	操作模式	HSE晶振 (16MHz)	600	μA
				LSI RC振荡器 (128 kHz)	200	
			关机模式	HSE晶振 (16MHz)	540	
				LSI RC振荡器 (128 kHz)	140	
		离	操作模式	LSI RC振荡器 (128 kHz)	66	
			关机模式		9	

- 1. 基于表征结果的数据, 未在生产中测试.
- 2. 由CLK_ICKR寄存器中的REGAH位配置.
- 3. 由FLASH_CR1寄存器中的AHALT位组态.



停止模式下的总电流消耗

表26. VDD = 5 V时停止模式下的总电流消耗

符号	参数	条件	典型	最大值为85°C，最大值为125°C单元	
I _{DD} (H)	供电暂停模式	闪存处于运行模式，恒指唤醒后的时钟	63.5		μA
		闪电在掉电模式下，恒指唤醒后的时钟	6.5	35	100

表27. VDD = 3.3 V时停止模式下的总电流消耗

符号	参数	条件	典型	单元
I _{DD} (H)	在停止模式下供电	闪存处于工作模式下，HSI时钟后醒来	61.5	μA
		闪存处于关机模式，HSI时钟后醒来	4.5	

低功耗模式唤醒时间

表28. 唤醒时间

符号	参数	条件		典型	最大 (1)单元
t _{WU} (WFI)	等待唤醒时间 模式运行模式 (3)	f _{CPU} = f _{MASTER} = 16 MHz		0.56	看到注 (2)
t _{WU} (AH)	唤醒时间主动停止 模式运行模式 (3)	MVR电压 (4)	闪光灯在操作模式 (5)	1 (6)	2 (6)
			闪电在掉电模式 (5)	3 (6)	
		MVR电压 调节器关闭 (4)	闪光灯在操作模式 (5)	48 (6)	
			闪电在掉电模式 (5)	50 (6)	
t _{WU} (H)	唤醒时间从停止 模式运行模式 (3)	闪存处于工作模式 (5)		52	
		闪存处于关机模式 (5)		54	

- 1. 数据由设计保证，未经生产测试。
- 2. $t_{WU} (WFI) = 2 \times 1 / f_{\text{主机}} + 7 \times 1 / f_{\text{CPU}}$
- 3. 从中断事件测量到中断向量获取。
- 4. 由CLK_ICR寄存器中的REGAH位配置。
- 5. 由FLASH_CR1寄存器中的AHALT位组态。
- 6. 加1 LSI时钟取决于同步。

强制复位状态下的总电流消耗和时序

表29. 强制复位状态下的总电流消耗和时序

符号	参数	条件	典型	最大 (1)	单元
I _{DD (R)}	电源电流处于复位状态	V _{DD} = 5 V	1.6		嘛
		V _{DD} = 3.3 V	0.8		
t _{RESETBL}	重新启动到bootloader向里取			150	微妙

1. 数据由设计保证，未经生产测试。

片上外设的电流消耗

根据V_{DD}和T_A的一般操作条件。

HSI内部RC / f_{CPU} = f_{MASTER} = 16 MHz.

表30. 外围电流消耗

符号	参数	典型	单元
I _{DD (TIM1)}	TIM1供电电流 (1)	220	μA
I _{DD (TIM2)}	TIM2供电电流 (1)	120	
I _{DD (TIM3)}	TIM3定时器电源电流 (1)	100	
I _{DD (TIM4)}	TIM4定时器供电电流 (1)	25	
I _{DD (UART1)}	UART1供电电流 (2)	90	
I _{DD (UART3)}	UART3供电电流 (2)	110	
I _{DD (SPI)}	SPI电源电流 (2)	40	
I _{DD (I2C)}	I2C电源电流 (2)	50	
I _{DD (CAN)}	CAN电源 (2)	210	
I _{DD (ADC2)}	转换时ADC2供电 (3)	1000	

1. 基于 复位配置和定时器计数器之间的差分I_{DD}测量的数据
16 MHz.没有IC / OC编程 (没有I / O焊盘切换).未经生产测试.
2. 数据基于 片上外设与复位之间的差分I_{DD}测量
没有时钟和片上外设时钟，不保持复位.没有I / O焊盘切换.不
在生产中进行测试.
3. 基于 复位配置和连续A / D之间的差分I_{DD}测量的数据
转换.未经生产测试.



电流消耗曲线

图14和图15显示了使用执行代码测量的典型电流消耗
随机存取存储器。

图14. 典型. I DD (RUN) vs V DD , HSI RC osc, f CPU = 16 MHz

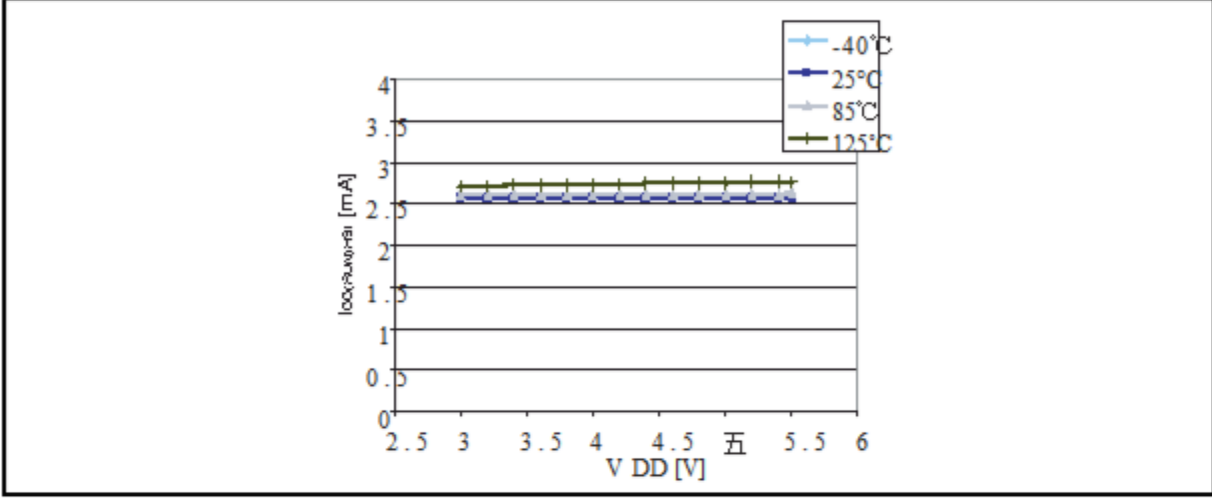
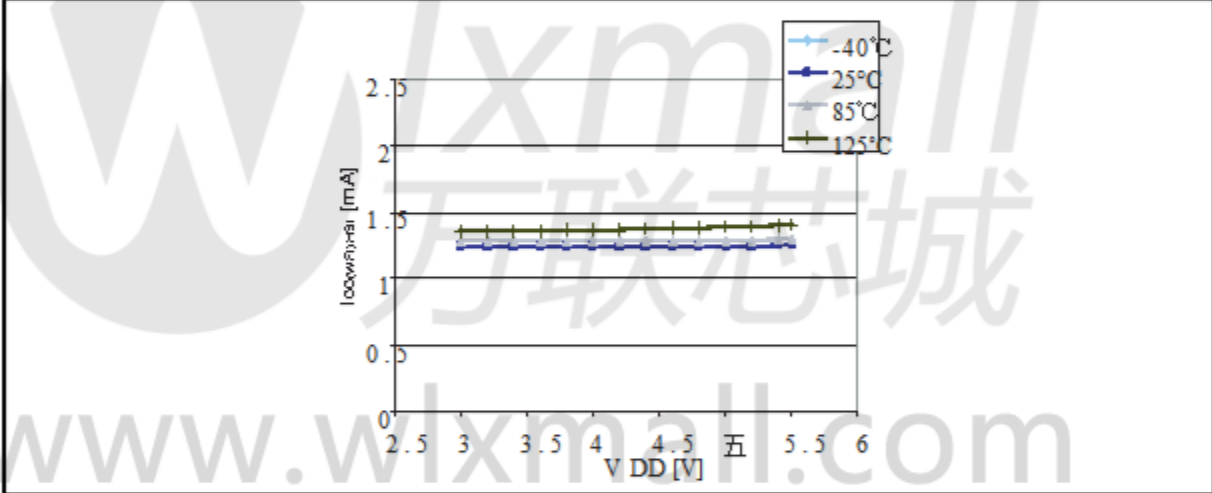


图15. 典型. I DD (WFI) vs V DD , HSI RC osc, f CPU = 16 MHz



10.3.3 外部时钟源和时序特性

HSE用户外部时钟

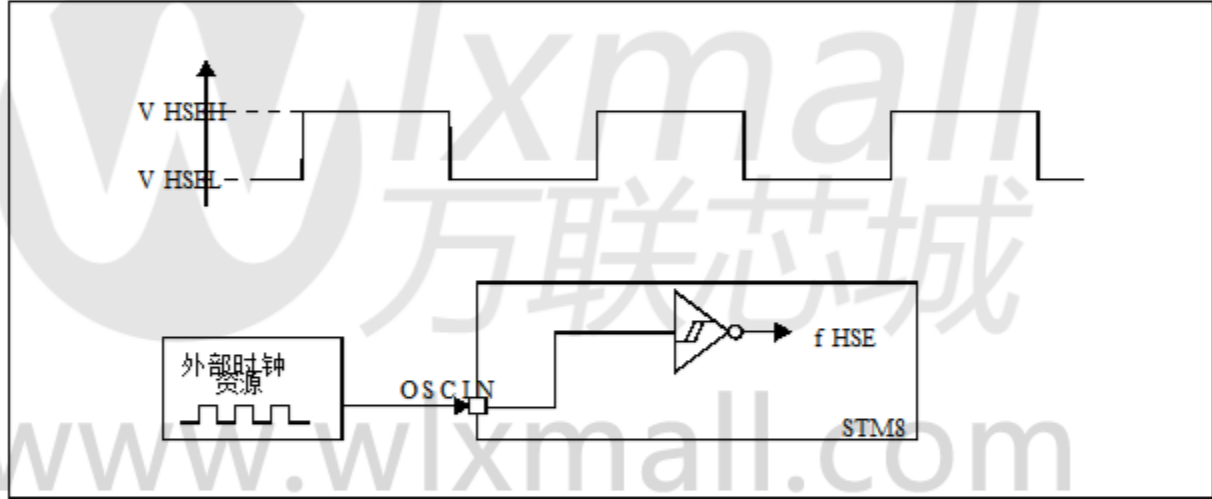
根据V_{DD}和T_A的一般操作条件。

表31. HSE用户外部时钟特性

符号	参数	条件	敏	典型	马克斯	单元
f _{HSE_ext}	用户外部时钟源频率		0 2 4			兆赫
V _{HSEH} (1)	OSCIN输入引脚为高电平电压		0.7 x V _{DD}		V _{DD} + 0.3 V	V
V _{HSEL} (1)	OSCIN输入引脚为低电平电压		V _{SS}		0.3 x V _{DD}	
I _{LEAK_HSE}	OSCIN输入漏电流 当前	V _{SS} < V _{IN} < V _{DD}	-1		1	μA

1. 基于表征结果的数据，未在生产中测试。

图16. HSE外部时钟源



HSE晶体/陶瓷谐振器

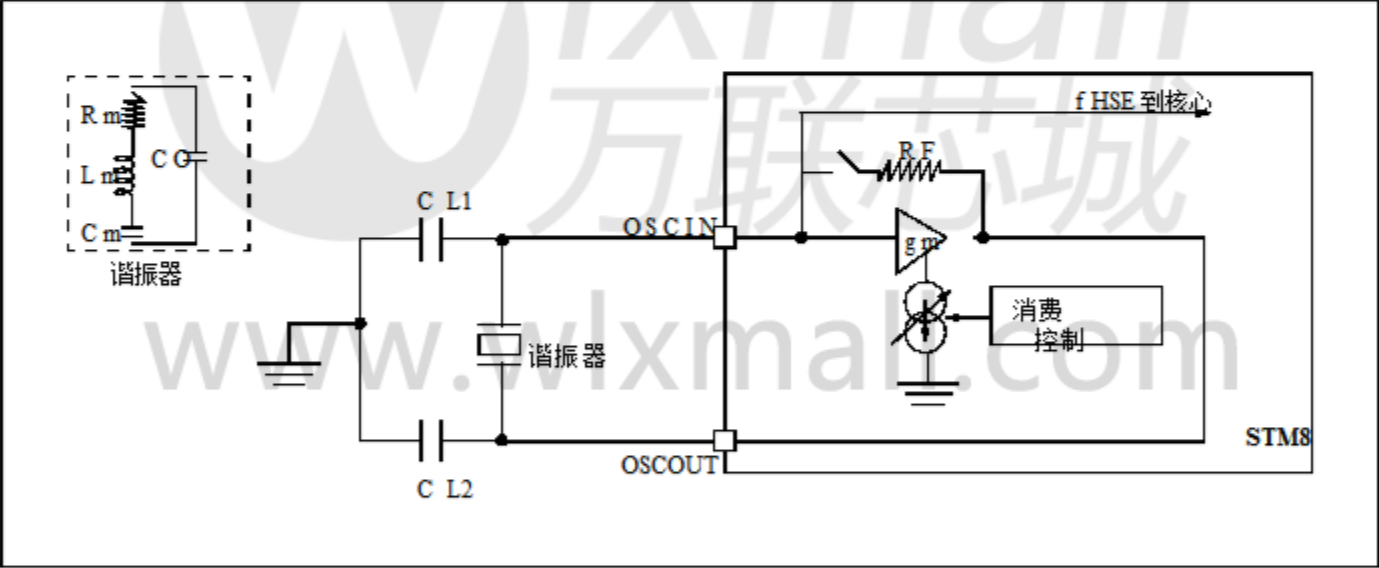
HSE时钟可以配备1到24 MHz晶体/陶瓷谐振器.所有本段中给出的信息是基于指定的表征结果.典型的外部组件.在应用中，谐振器和负载电容器具有以尽可能靠近振荡器引脚放置，以最小化输出失真和启动稳定时间.有关详细信息，请参见晶体振荡器制造商（频率，封装，精度...）。

表32. HSE振荡器特性

符号	参数	条件	敏	典型	马克斯	单元
f HSE	外部高速振荡器频率		1	2 4		兆赫
R F	反馈电阻			220		kΩ
C (1)	推荐负载电容 (2)				20	pF的
我 DD (HSE)HSE振荡器功耗		C = 20pF, f OSC = 24 MHz			6 (启动) 2 (稳定) (3)	嘛
		C = 10 pF, f OSC = 24 MHz			6 (启动) 1.5 (稳定) (3)	
g m	振荡器跨导		五			毫安/V
t SU (HSE)	启动时间	V DD 稳定		1		女士

- 1. C大约相当于2×晶体Cload.
- 2. 振荡器选择可以使用具有较小R m值的高质量谐振器在电源电流方面进行优化. 有关详细信息, 请参阅晶体制造商
- 3. 基于表征结果的数据, 未在生产中测试.
- 4. t SU (HSE) 是从启用 (通过软件) 到稳定的24 MHz振荡的时间测量的启动时间到达.该值是针对标准晶体谐振器测量的, 并且晶体制造商可以显著变化.

图17. HSE振荡器电路图



HSE振荡器关键 公式

$G_{m_{crit}} = \frac{1}{2} \times \pi \times \frac{1}{R_{HSE}} \times \frac{1}{\text{米赫后}} + C^2$

- R m: 名义电阻 (见晶体规格)
- L m: 概念电感 (见晶体规格)
- C m: 概念电容 (见晶体规格)
- Co: 分流电容 (见晶体规格)
- C L1 = C L2 = C: 接地的外部电容
- g m >> g m_{crit}

10.3.4 内部时钟源和时序特性

根据V_{DD}和T_A的一般操作条件.f_{HSE}

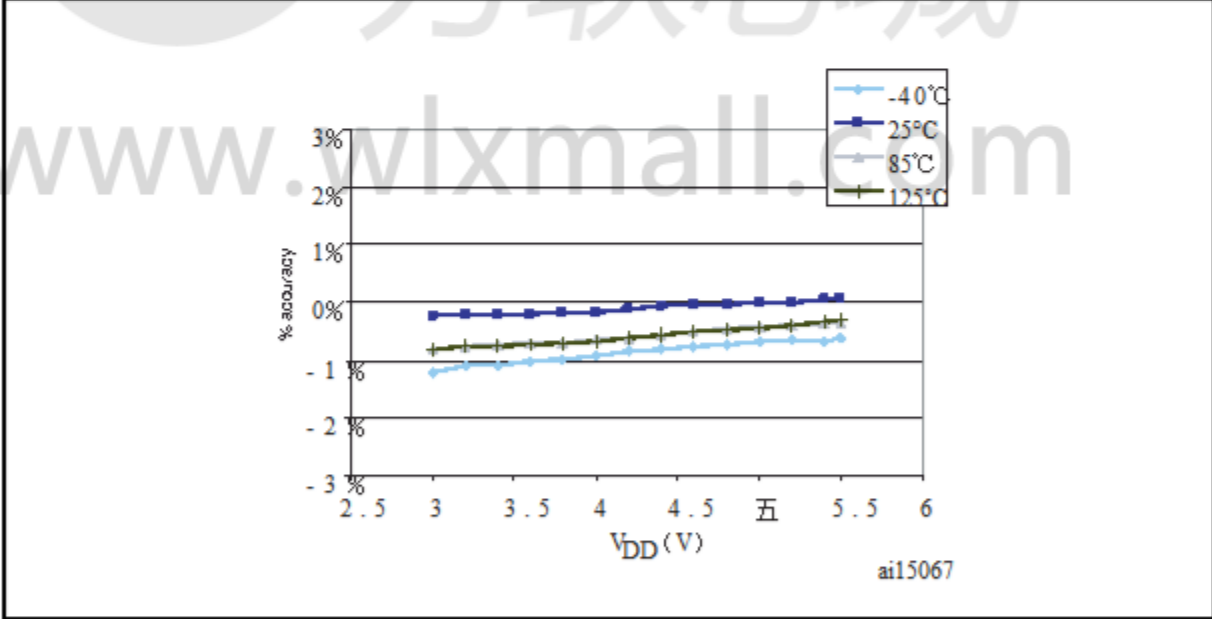
高速内部RC振荡器（HSI）

表33. HSI振荡器特性

符号	参数	条件	敏	典型	马克斯	单元
f _{恒指}	频率			16		兆赫
ACC 恒指	HSI振荡器的精度	修剪 CLK_HSITRIMR寄存器 给定V _{DD} 和T _A 条件	-1.0 (1)		1.0	%
	HSI振荡器的精度 (出厂校准)	V _{DD} = 5 V, T _A = 25°C	-1.5		1.5	
		V _{DD} = 5 V, 25°C ≤ T _A ≤ 85°C	-2.2		2.2	
		2.95 V ≤ V _{DD} ≤ 5.5 V, -40°C ≤ T _A ≤ 125°C	-3.0 (2)		3.0 (2)	
t _{su} (HSI)	HSI振荡器唤醒 时间包括校准				1.0 (1)	微秒
我 _{DD} (HSI)	HSI振荡器功率 消费			170	250 (2)	μA

1. 设计保证，未经生产测试。
2. 基于表征结果的数据，未在生产中测试

图18. 典型的HSI频率变化与V_{DD}在4个温度下



低速内部RC振荡器 (LSI)

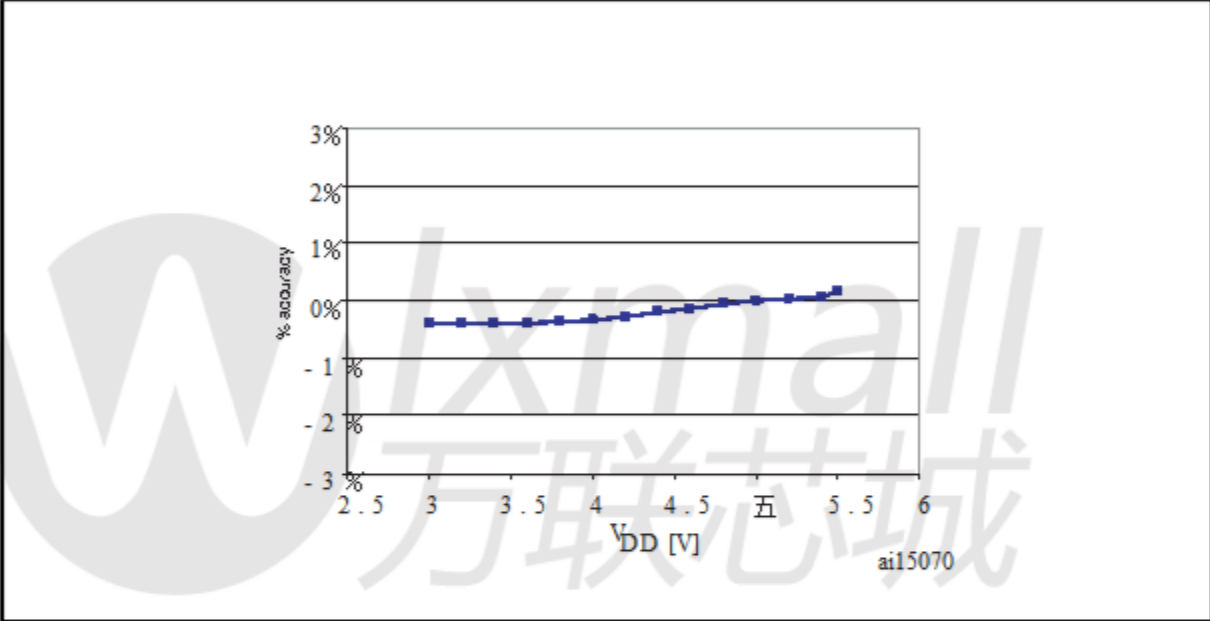
根据V_{DD}和T_A的一般操作条件。

表34. LSI振荡器特性

符号	参数	条件	敏	典型	马克斯	单元
f _{LSI}	频率		110	128	146	千赫
t _{su} (LSI)	LSI振荡器唤醒时间				7 (1)	微秒
I _{DD} (LSI)	LSI振荡器功耗			五		μA

1. 设计保证，未经生产测试。

图19. 典型的LSI频率变化vs V_{DD} @ 25°C



10.3.5 记忆特征

RAM和硬件寄存器

表35. RAM和硬件寄存器

符号	参数	条件	敏	单元
V _{RM}	数据保留模式 (1)	暂停模式 (或复位)	V _{IT-max} (2)	V

1. 最小电源电压，而不会丢失存储在RAM中的数据 (处于停止模式或复位状态) 或硬件寄存器 (仅在停止模式下). 保证设计，未经生产测试.
2. 有关V_{IT-max}的值，请参见第56页上的表19.

闪存程序存储器/数据EEPROM存储器

一般条件: T_A = -40至125°C.

表36. 闪存程序存储器/数据EEPROM存储器

符号	参数	条件	最小	典型	最大值	单元
V _{DD}	工作电压 (所有模式, 执行/写/擦除)	f _{CPU} ≤ 24 MHz	2.95		5.5	V
t _{程序}	标准编程时间 (包括擦除) 字节/字/块 (1字节/ 4字节/ 128字节)			6.6	6	女士
	快速编程时间1块 (128字节)			3.3	3	女士
t _{擦除}	擦除时间为1个块 (128字节)			3	3.3	女士
N _{RW}	擦除/写入周期 (2) (程序存储器)	T _A = 85°C	10 k			周期
	擦除/写入周期 (数据存储器) (2)	T _A = 125°C	300 k	1M		
t _{RET}	数据保留 (程序存储器) 在10 k擦除/写周期之后 T _A = 85°C	T _{RET} = 55°C	20			年份
	数据保存 (数据存储) 10 k擦除/写入周期在 T _A = 85°C	T _{RET} = 55°C	20			
	数据保留 (数据存储) 之后 300k擦除/写周期 T _A = 125°C	T _{RET} = 85°C	1			
I _{DD}	供电 (Flash编程或 擦除1到128字节)			2	毫安	

1. 基于表征结果的数据，未在生产中测试.
2. 存储器的物理粒度为4字节，因此即使a
写/擦除操作寻址一个字节.

10.3.6 I / O端口引脚特性

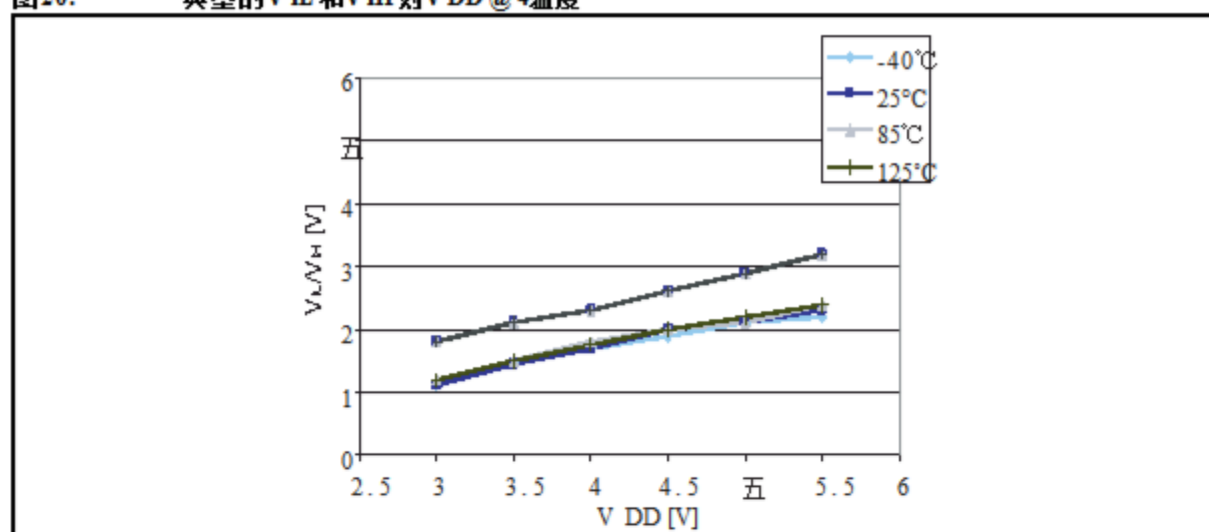
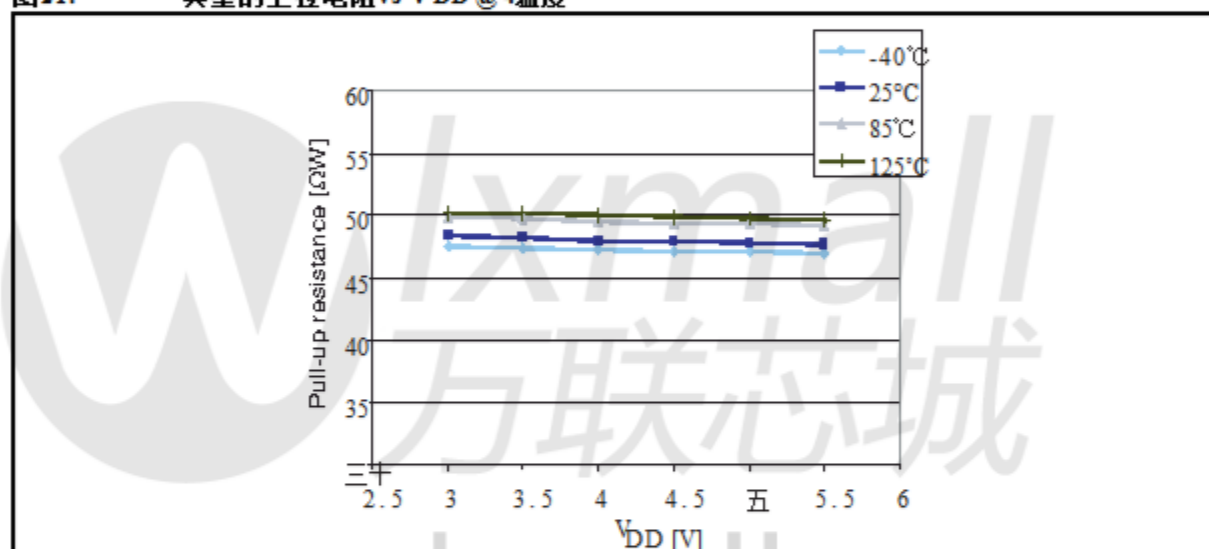
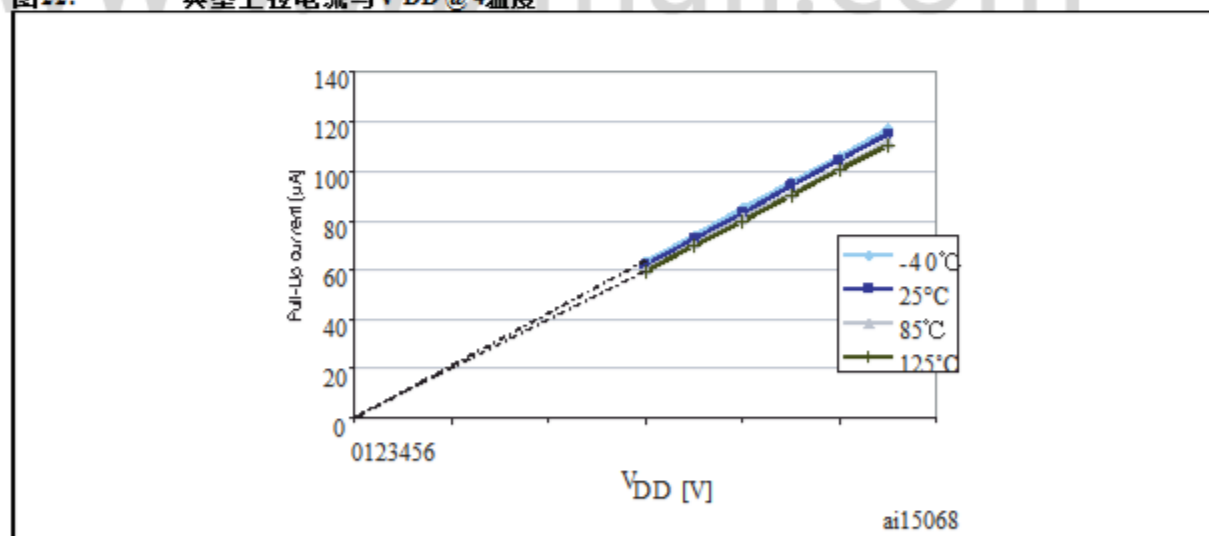
一般特点

根据V DD 和T A的一般操作条件， 除非另有规定. 所有
未使用的引脚必须保持在固定电压： 使用I / O的输出模式或
一个外部上拉或下拉电阻.

表37. I / O静态特性

符号	参数	条件	敏	典型	马克斯	单元
V IL	输入低电平电压	V DD = 5 V	-0.3		0.3 x V DD	V
V IH	输入高电平电压		0.7 x V DD		V DD + 0.3 V	
嗯	迟滞 (1)			700		
R pu	上拉电阻	V DD = 5 V, V IN = V SS	三十	55	80	kΩ
t R, t F	上升和下降的时间 (10%~90%)	快速 I / O 负载= 50 pF			20 (2)	NS
		标准和高接收器 I / O 负载= 50 pF			125 (2)	
		快速 I / O 负载= 20 pF			35 (3)	
		标准和高接收器 I / O 负载= 20 pF			125 (3)	
我 Ikg	输入漏电 当前， 模拟和数字	V SS≤V 在 ≤V DD			±1	μA
我 Ikg ana	模拟输入 漏电流	V SS≤V 在 ≤V DD			±250 (2)	nA的
我 Ikg (注)	泄漏电流 相邻 I / O (2)	注射电流±4 mA			±1 (2)	μA

- 1. 施密特触发开关电平之间的滞后电压.基于表征结果， 未在生产中测试.
- 2. 基于表征结果的数据， 未在生产中测试.
- 3. 设计保证

图20. 典型的 V_{IL} 和 V_{IH} 对 V_{DD} @ 4温度图21. 典型的上拉电阻 vs V_{DD} @ 4温度图22. 典型上拉电流与 V_{DD} @ 4温度

1. 上拉是一个纯电阻（斜率通过0）。

表38. 输出驱动电流（标准端口）

符号	参数	条件	敏	马克斯	单元
V OL	输出低电平, 8针沉没	I IO = 10mA, V DD = 5V		2	V
	输出低电平, 4针沉没	I IO = 4mA, V DD = 3.3V		1 (1)	
V OH	输出高电平, 采用8个引脚	I IO = 10mA, V DD = 5V	2.8		V
	输出高电平, 采用4个引脚	I IO = 4mA, V DD = 3.3V	2.1 (1)		

1. 基于表征结果的数据, 未在生产中测试

表39. 输出驱动电流（真开漏口）

符号	参数	条件	马克斯	单元
V OL	输出低电平, 2针沉没	I IO = 10mA, V DD = 5V	1	V
		I IO = 10mA, V DD = 3.3V	1.5 (1)	
		I IO = 20mA, V DD = 5V	2 (1)	

1. 基于表征结果的数据, 未在生产中测试

表40. 输出驱动电流（高端口）

符号	参数	条件	敏	马克斯	单元
V OL	输出低电平, 8针沉没	I IO = 10mA, V DD = 5V		0.8	V
	输出低电平, 4针沉没	I IO = 10mA, V DD = 3.3V		1 (1)	
	输出低电平, 4针沉没	I IO = 20mA, V DD = 5V		1.5 (1)	
V OH	输出高电平, 采用8个引脚	I IO = 10mA, V DD = 5V	4		
	输出高电平, 采用4个引脚	I IO = 10mA, V DD = 3.3V	2.1 (1)		
	输出高电平, 采用4个引脚	I IO = 20mA, V DD = 5V	3.3 (1)		

1. 基于表征结果的数据, 未在生产中测试

典型输出电平曲线

图24至图31显示了通过单个输出测得的典型输出电平曲线。

图23. 典型. V_{OL} @ $V_{DD} = 5V$ (标准端口)

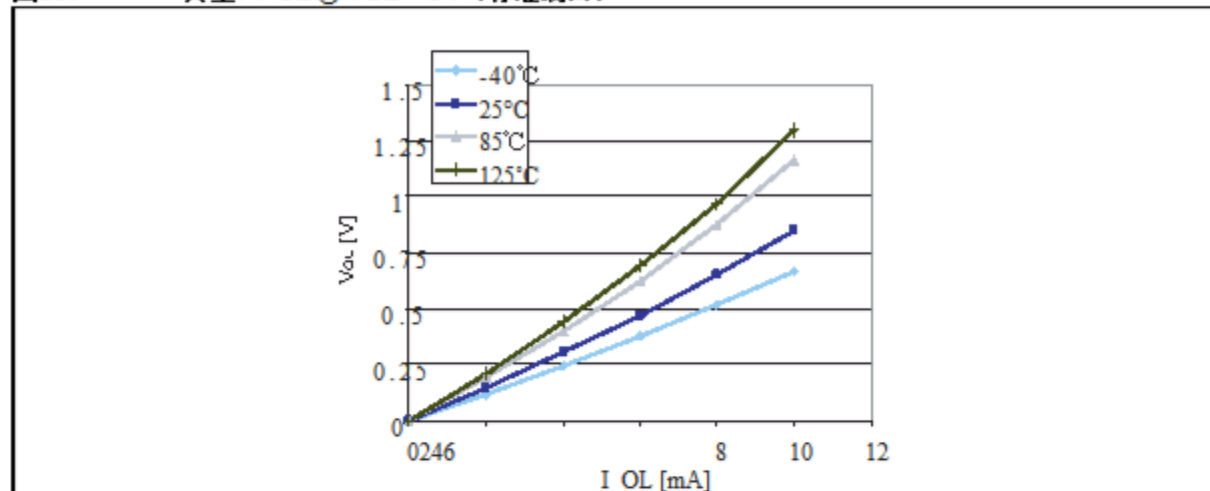


图24. 典型. V_{OL} @ $V_{DD} = 3.3V$ (标准端口)

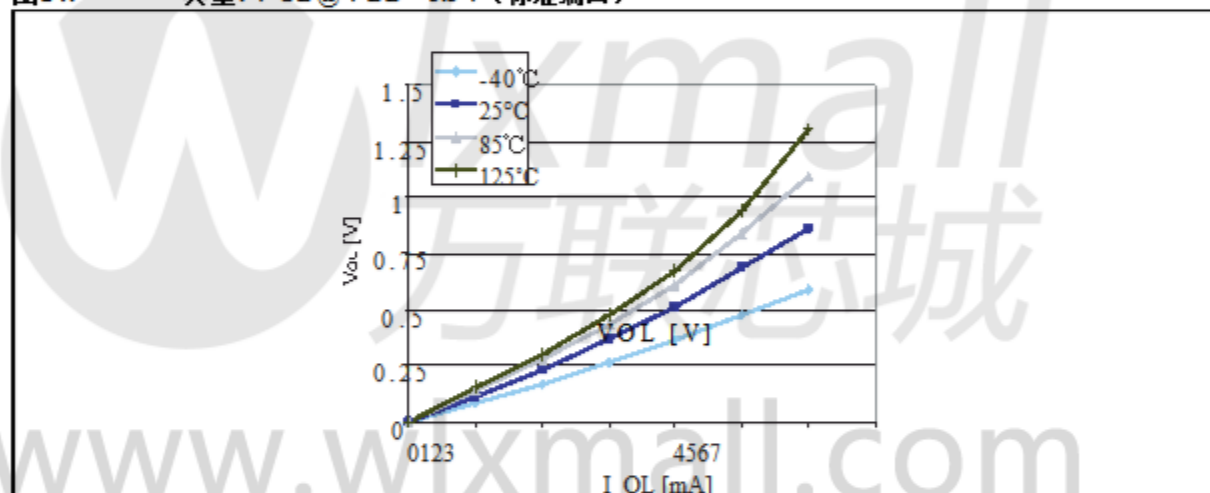


图25. 典型. V_{OL} @ $V_{DD} = 5V$ (真开漏口)

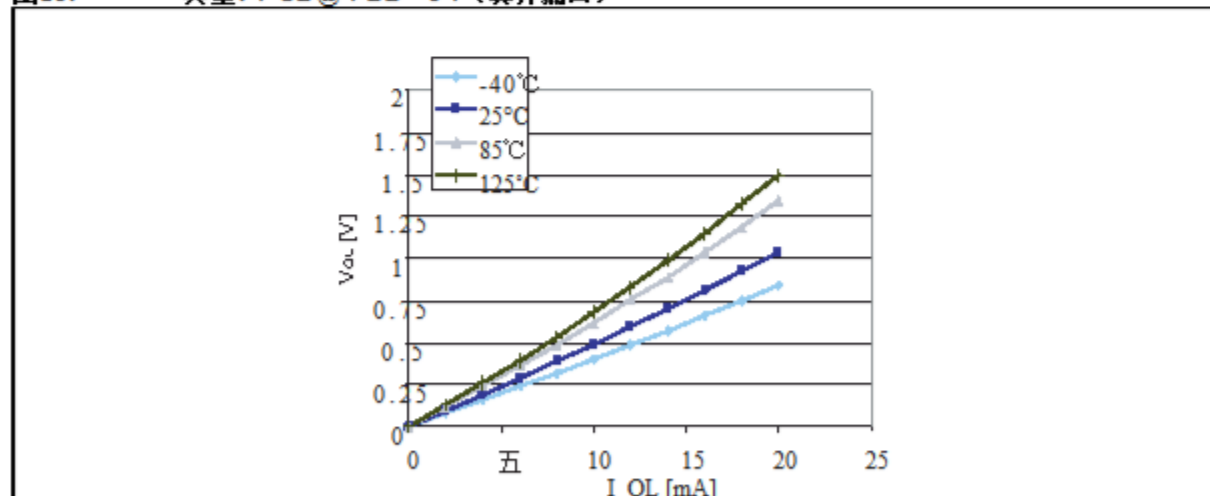


图26. 典型. V_{OL} @ $V_{DD} = 3.3\text{ V}$ (真开漏口)

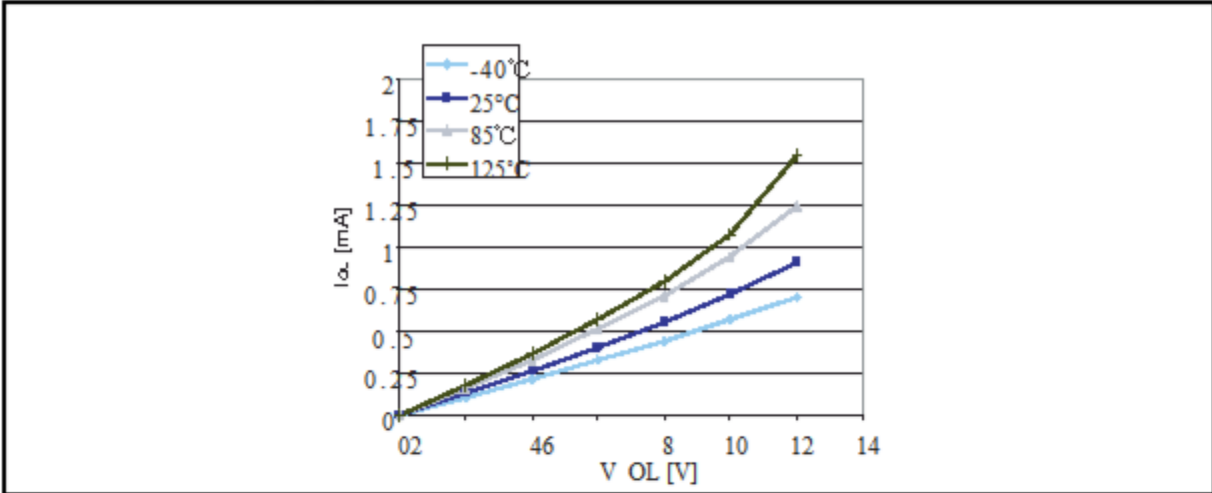


图27. 典型. V_{OL} @ $V_{DD} = 5\text{ V}$ (高接收端口)

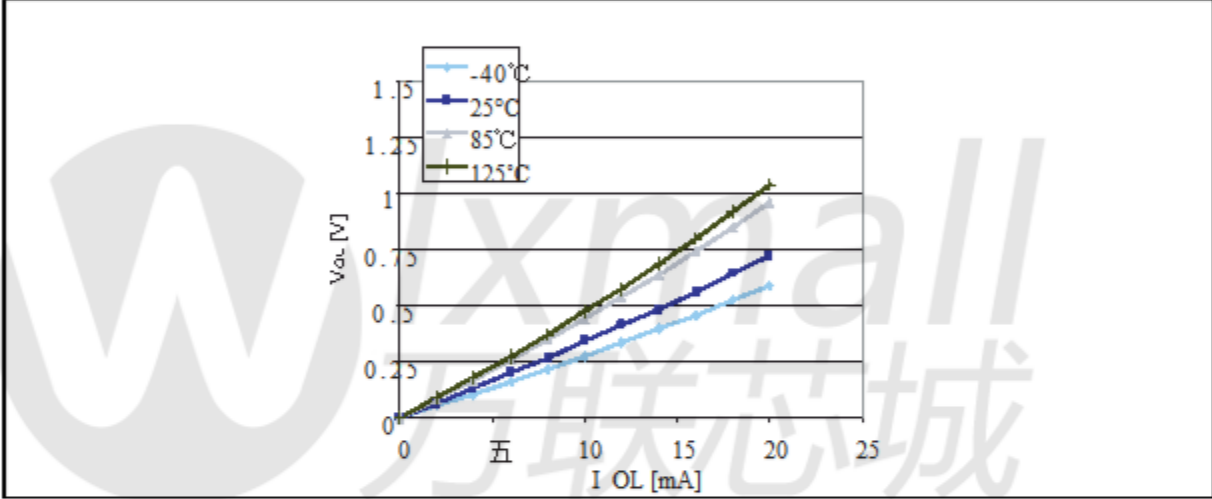


图28. 典型. V_{OL} @ $V_{DD} = 3.3\text{ V}$ (高接收端口)

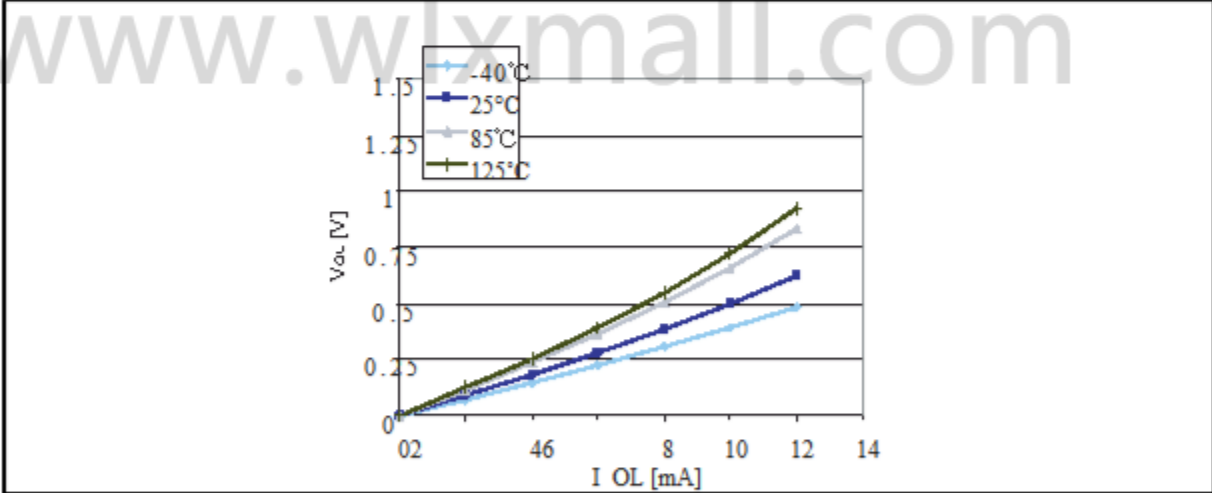


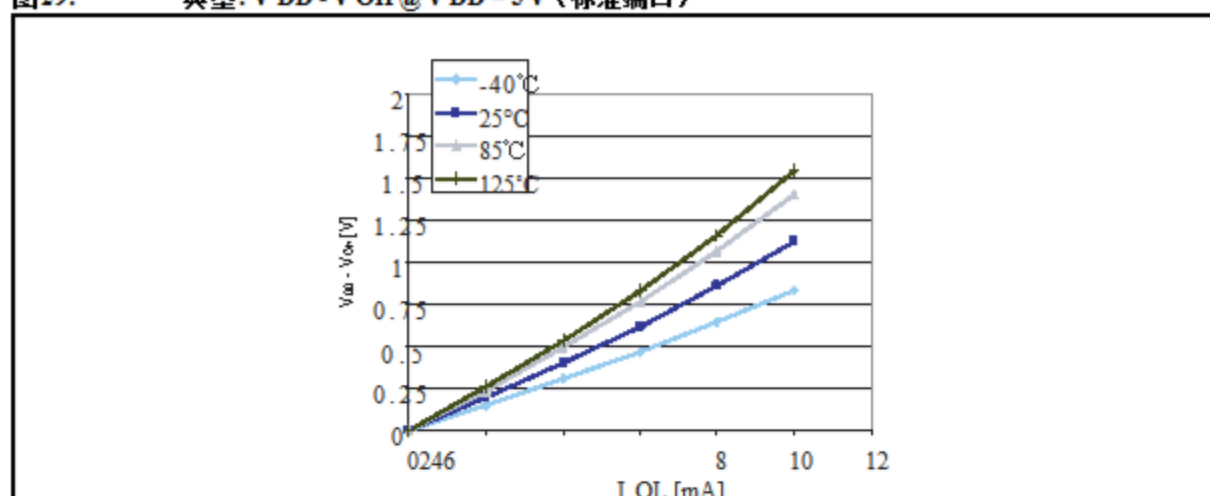
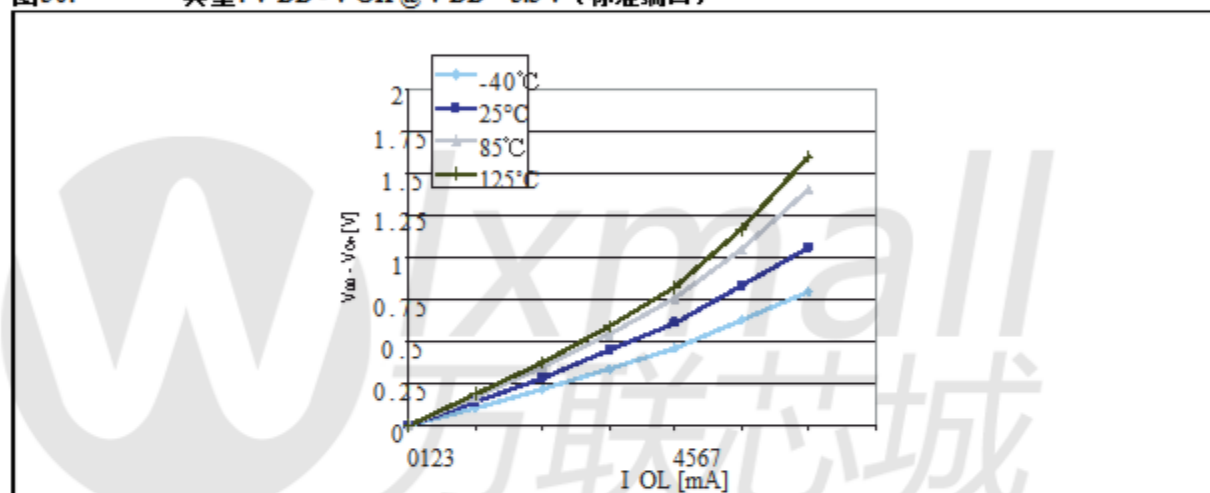
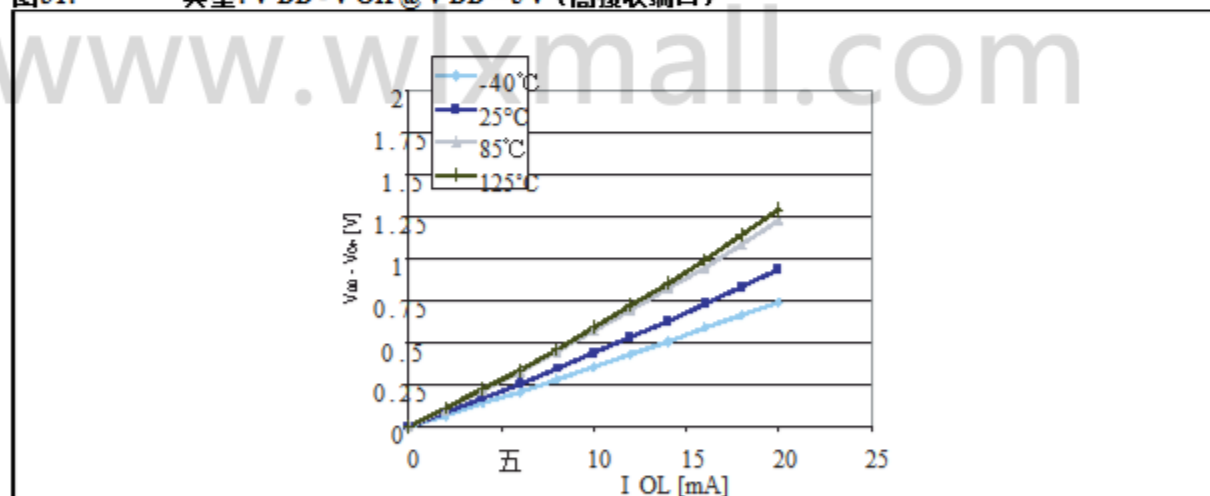
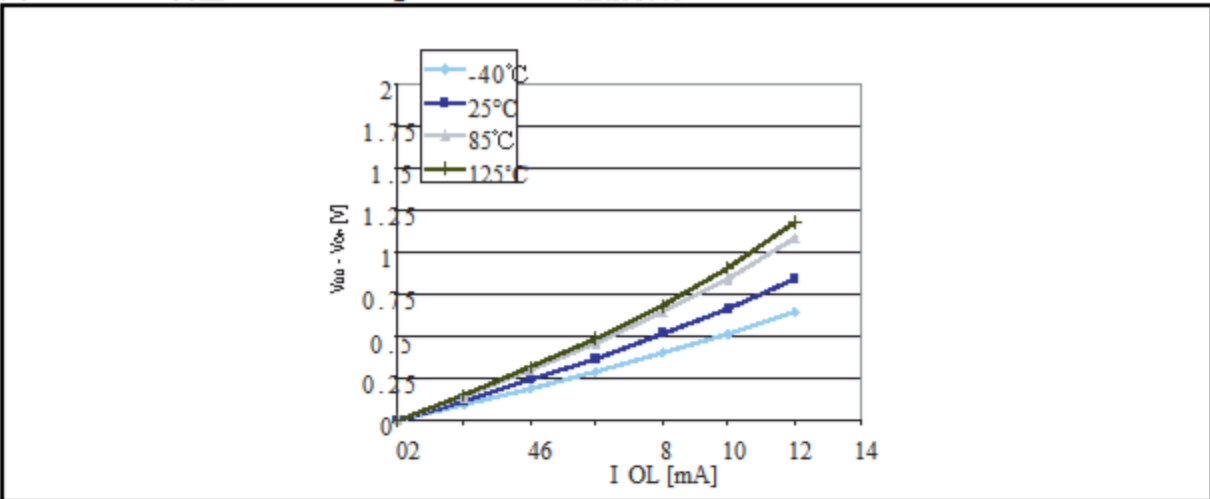
图29. 典型. $V_{DD} - V_{OH}$ @ $V_{DD} = 5V$ (标准端口)图30. 典型. $V_{DD} - V_{OH}$ @ $V_{DD} = 3.3V$ (标准端口)图31. 典型. $V_{DD} - V_{OH}$ @ $V_{DD} = 5V$ (高接收端口)

图32. 典型. $V_{DD} - V_{OH}$ @ $V_{DD} = 3.3\text{ V}$ (高接收端口)



10.3.7 复位引脚特性

根据 V_{DD} 和 T_A 的一般操作条件，除非另有规定。

表41. NRST引脚特性

符号	参数	条件	敏	类型 1)	马克斯	单元
V_{IL} (NRST)	NRST输入低电平 (1)		-0.3V		$0.3 \times V_{DD}$	V
V_{IH} (NRST)	NRST输入高电平 (1)		$0.7 \times V_{DD}$		$V_{DD} + 0.3$	
V_{OL} (NRST)	NRST输出低电平电压 (1)	$I_{OL} = 2\text{ mA}$			0.5	
R_{PU} (NRST)	NRST上拉电阻 (2)		三十	55	80	$k\Omega$
t_{IFP} (NRST)	NRST输入滤波脉冲 (3)				75	NS
t_{INFP} (NRST)	NRST输入未滤波脉冲 (3)		500			NS
t_{OP} (NRST)	NRST输出脉冲 (1)		15			微妙

- 1. 基于表征结果的数据，未在生产中测试。
- 2. R_{PU} 上拉等效电阻基于电阻晶体管。
- 3. 数据由设计保证，未经生产测试。

图33. 典型的NRST V_{IL} 和 V_{IH} 对 V_{DD} @ 4温度

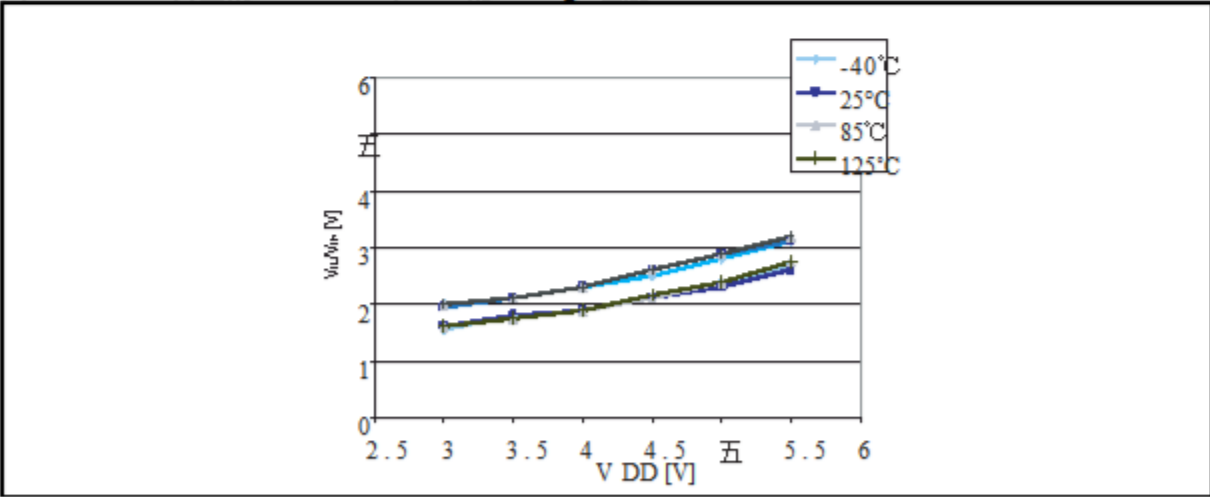


图34. 典型的NRST上拉电阻与V_{DD} @ 4温度

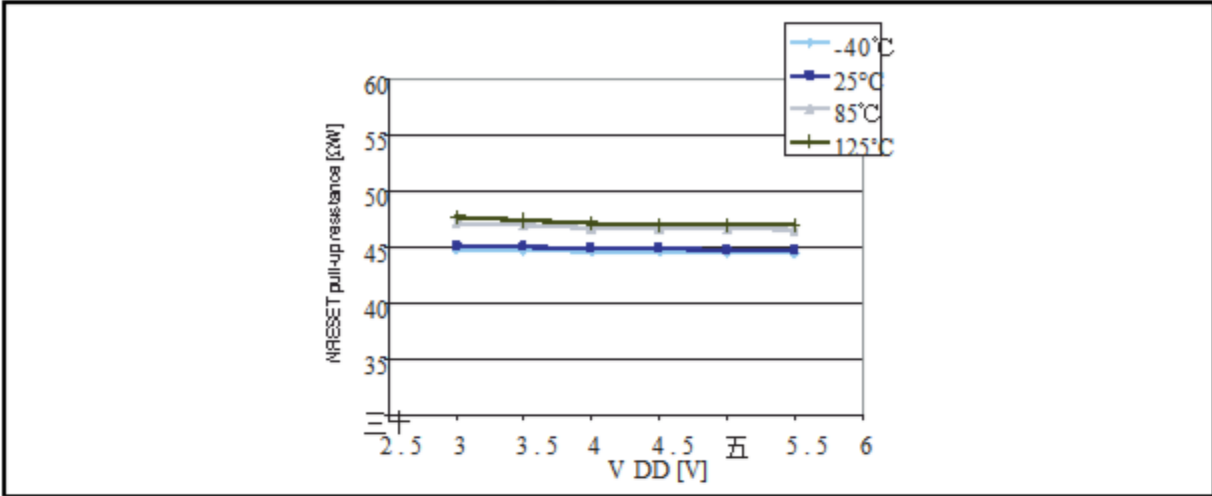


图35. 典型的NRST上拉电流与V_{DD} @ 4温度

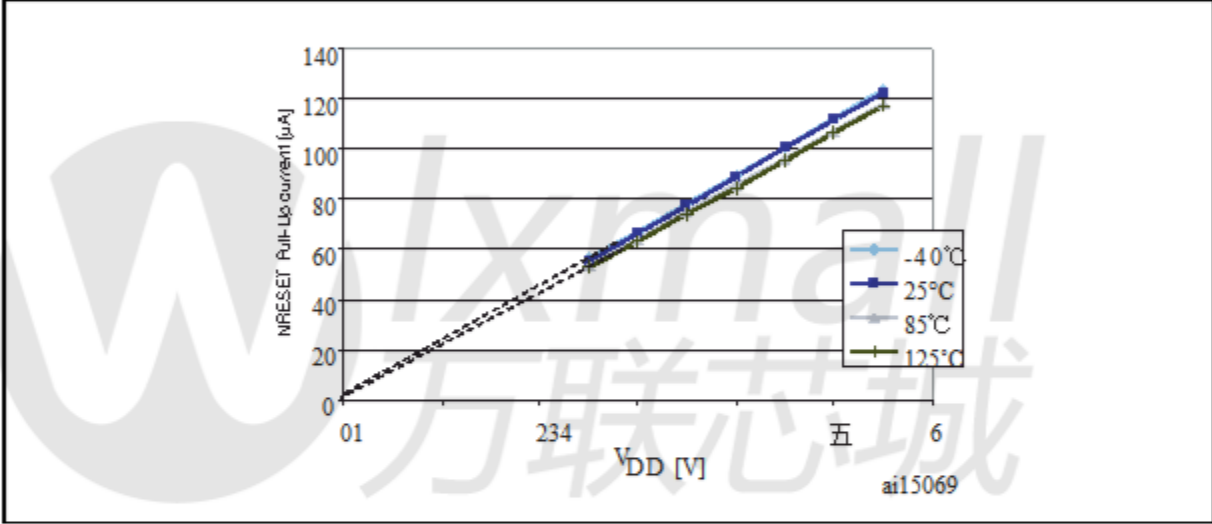
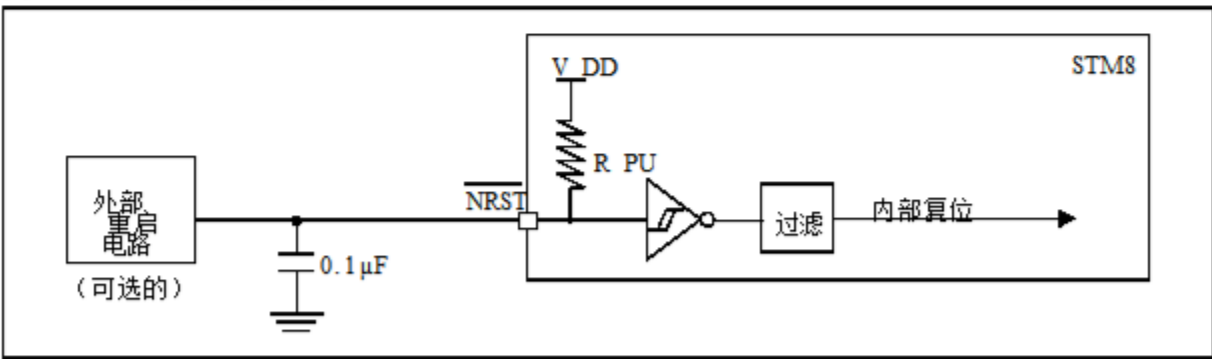


图36所示的复位网络保护器件免受寄生复位。用户必须确保NRST引脚上的电平可以低于V_{IL}最大值。级别表41。否则，内部不会考虑复位。用于功耗敏感应用，外部复位电容的容量可以降低到极限充放电电流。如果NRST信号用于复位外部电路，则必须小心取外部电容器的充电/放电时间来满足外部设备的要求。复位时序条件。最小推荐容量为10 nF。

图36. 推荐复位引脚 保护



10.3.8 SPI串行外设接口

除非另有说明，表42中给出的参数来自测试
在环境温度下执行，fMASTER 频率和VDD 电源电压
条件. tMASTER = 1 / fMASTER .

有关输入/输出备用功能的更多详细信息，请参阅I/O端口特性
特征（NSS，SCK，MOSI，MISO）.

表42. SPI特性

符号	参数	条件	敏	马克斯	单元
fSCK 1 / tc (SCK)	SPI时钟频率	主模式	0	10	兆赫
		从模式	0	6	
tr (SCK) tf (SCK)	SPI时钟上升和下降时间	电容负载: C = 30 pF		25	NS
tsu (NSS) ¹⁾	NSS建立时间	从模式	4 x tMASTER		
t (NSS) ¹⁾	NSS持有时间	从模式	70		
tw (SCK) ¹⁾ tw (SCK) ¹⁾	SCK高低时间	主模式	tSCK / 2 - 15	tSCK / 2 + 15	
su (MI) ¹⁾ tsu (SI) ¹⁾	数据输入建立时间	主模式	五		
		从模式	五		
t (MI) ¹⁾ th (SI) ¹⁾	数据输入保持时间	主模式	7		
		从模式	10		
t (SO) ¹⁾	数据输出访问时间	从模式		3 x tMASTER	
t dis (SO) ¹⁾	数据输出禁用时间	从模式	25		
tv (SO) ¹⁾	数据输出有效时间	从模式（使能边沿后）		75	
电视 (MO) ¹⁾	数据输出有效时间	主模式（使能边沿后）		三十	
t (SO) ¹⁾	数据输出保持时间	从模式（使能边沿后）	31		
t (MO) ¹⁾		主模式（使能边沿后）	12		

- 1. 基于设计模拟和/或表征结果的值，未在生产中测试.
- 2. 最小时间是驱动输出的最短时间，最长时间是最长时间来验证数据.
- 3. 最小时间是使输出无效的最短时间，最大时间是将数据放入Hi-Z的最长时间.

图37. SPI时序图 - 从模式和CPHA = 0

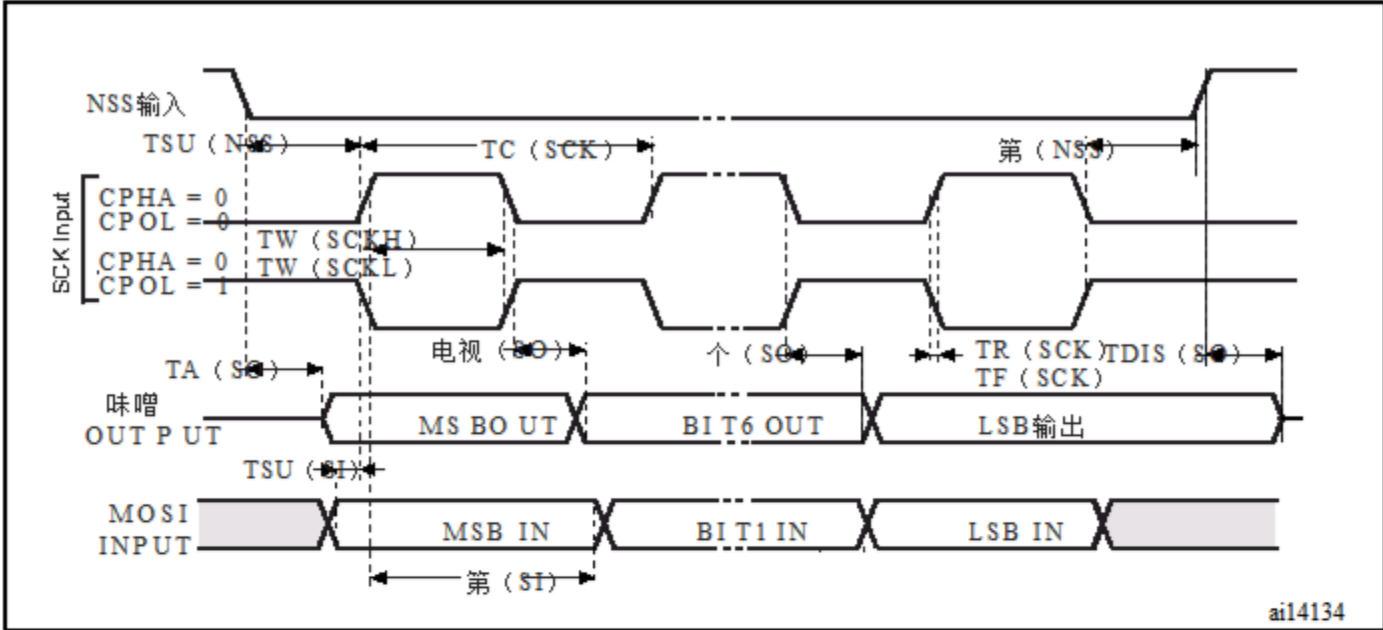
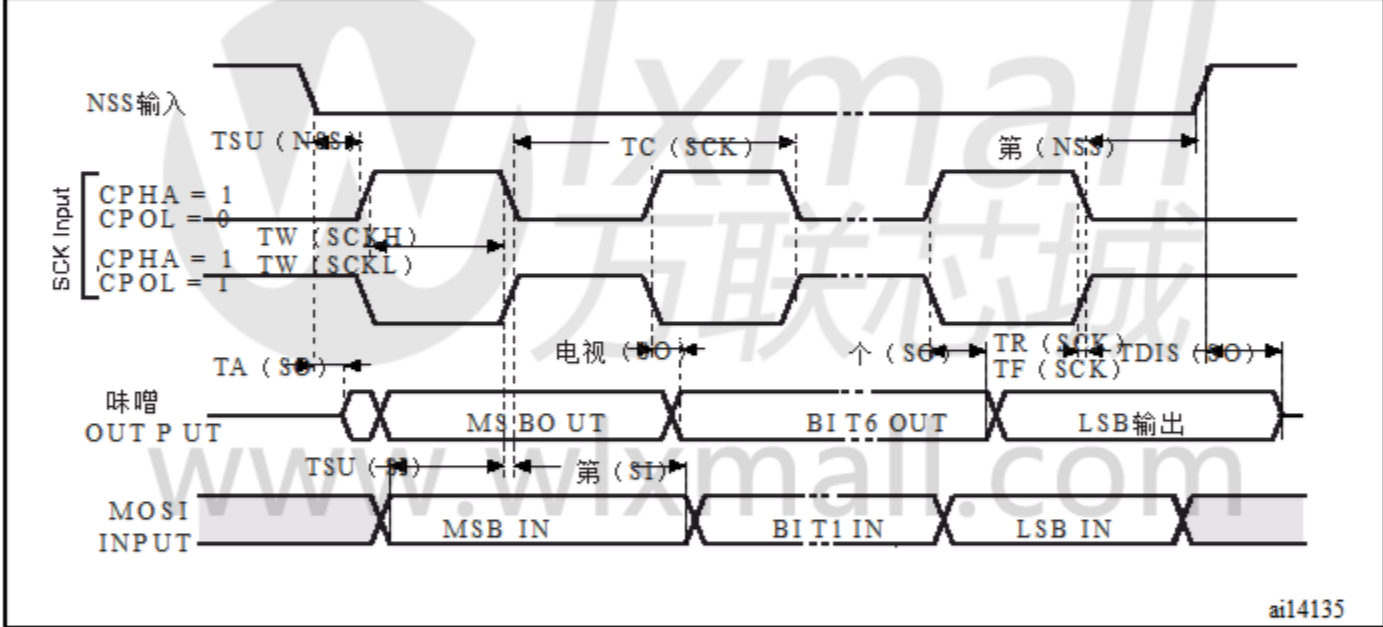
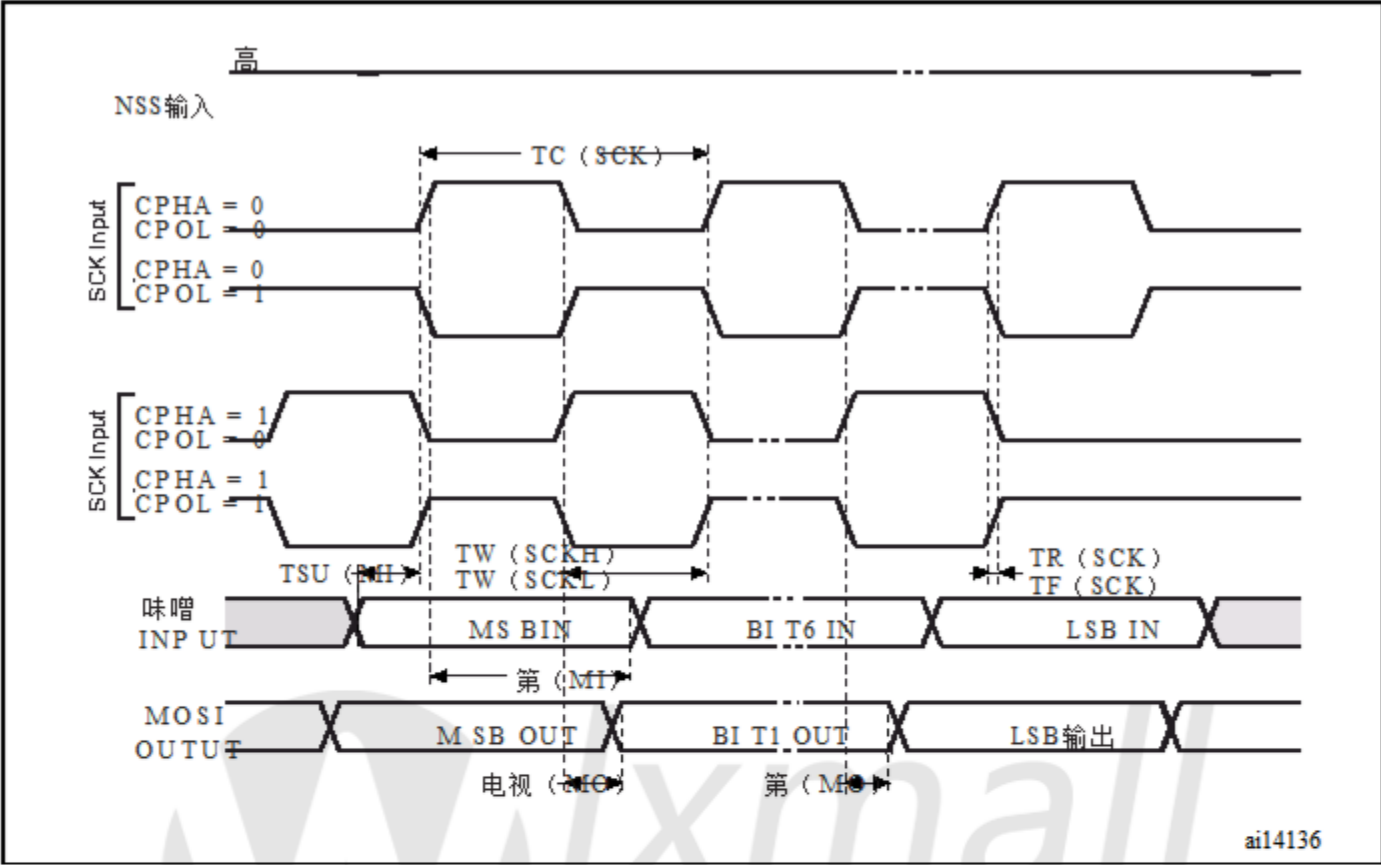


图38. SPI时序图 - 从模式和CPHA = 1 (1)



1. 测量点以CMOS电平完成：0.3 VDD和0.7 VDD.

图39. SPI时序图 - 主模式 (1)



1. 测量点以CMOS电平完成：0.3 VDD和0.7 VDD.

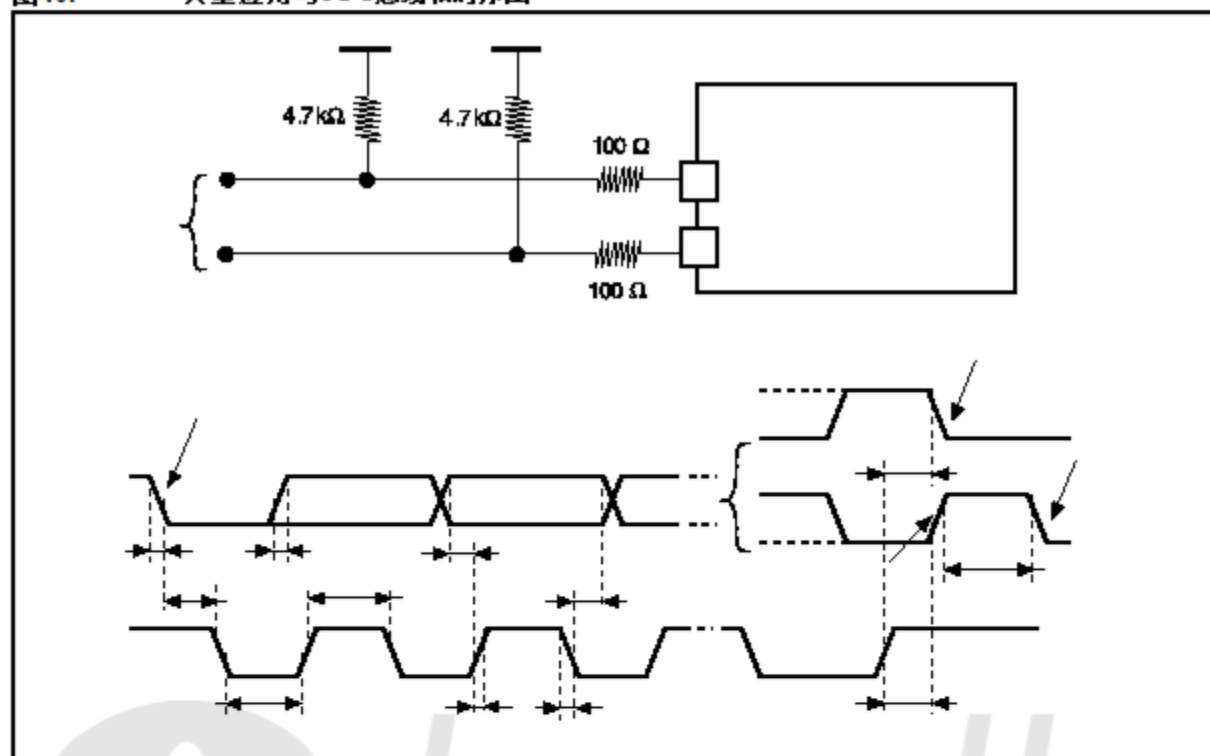
10.3.9 I2C接口特性

表 43. I2C特征

符号	参数	标准模式I2C快速模式I2C (1)				单元 (2)
		最小 (2)	最大值 (2)	2分钟 (2)	最大值 (2)	
t _w (SCL)	SCL时钟低电平	4.7		1.3		微秒
t _w (SCLH)	SCL时钟高电平	4		0.6		
t _{su} (SDA)	SDA设置时间	250		100		NS
t (SDA)	SDA数据保持时间	0 (3)		0 (4)	900 (3)	
t (SDA) t (SCL)	SDA和SCL上升时间		1000		300	
t _f (SDA) t _f (SCL)	SDA和SCL下降时间		300		300	微秒
t _h (STA)	启动条件保持时间	4		0.6		
t _{su} (STA)	重复START条件建立时间	4.7		0.6		微秒
t _{su} (STO)	停止条件建立时间	4		0.6		微秒
t _w (STO: STA)	STOP到START条件时间 (巴士免费)	4.7		1.3		微秒
C _b	每条总线的容性负载		400		400	pF的

1. f_{MASTER}，必须至少8 MHz以达到最大速度I2C速度 (400kHz)
2. 数据基于标准I2C协议要求，未经生产测试
3. 如果接口没有拉低，则只能满足启动条件的最大保持时间
4. 该器件必须内部为SDA信号提供至少300 ns的保持时间，以桥接SCL的下降沿的未定义区域

图40. 典型应用与I2C总线时序图



测量点采用CMOS级别：0.3 x VDD和0.7 x VDD

10.3.10 10位ADC特性

根据V_{DDA}，f_{MASTER}和T_A的一般操作条件，除非另有说明指定。

表44. ADC特性

符号	参数	条件	敏	典型	马克斯	单元
f _{ADC}	ADC时钟频率	V _{DDA} = 3至5.5 V	1		4	兆赫
		V _{DDA} = 4.5至5.5 V	1		6	
V _{DDA}	模拟电源		3		5.5	V
V _{REF+}	正参考电压		2.75 (1)		V _{DDA}	V
V _{REF-}	负参考电压		V _{SSA}		0.5 (1)	V
V _{AIN}	转换电压范围 (2)		V _{SSA}		V _{DDA}	V
		外部设备 V _{REF+} / V _{REF-} 引脚	V _{REF-}		V _{REF+}	V
C _{ADC}	内部采样和保持电容器			3	pF	的
t _S (2)	抽样时间	f _{ADC} = 4 MHz		0.75		微秒
		f _{ADC} = 6 MHz		0.5		
t _{STAB}	待机唤醒时间			7		微秒
t _{CONV}	总转换时间 (包括 采样时间, 10位分辨率)	f _{ADC} = 4 MHz		3.5		微秒
		f _{ADC} = 6 MHz		2.33		微秒
				14		1 / f _{ADC}

- 数据由设计保证，未在生产中测试。
- 在采样时间内，输入电容C_{ININ} (3 pF max) 可由外部充电/放电资源。模拟源的内部电阻必须允许电容达到其最终电压。在采样时间t_S结束后，模拟输入电压的变化没有影响转换结果。采样时钟t_S的值取决于编程。

表45. $R_{AIN} < 10k\Omega$, $V_{DDA} = 5V$ 时的ADC精度

符号	参数	条件	典型	最大 (1)	单元
ET	总未调整误差 (2)	$f_{ADC} = 2\text{ MHz}$	1	2.5	LSB
		$f_{ADC} = 4\text{ MHz}$	1.4	3	
		$f_{ADC} = 6\text{ MHz}$	1.6	3.5	
EO	偏移误差 (2)	$f_{ADC} = 2\text{ MHz}$	0.6	2	
		$f_{ADC} = 4\text{ MHz}$	1.1	2.5	
		$f_{ADC} = 6\text{ MHz}$	1.2	2.5	
EG	增益错误 (2)	$f_{ADC} = 2\text{ MHz}$	0.2	2	
		$f_{ADC} = 4\text{ MHz}$	0.6	2.5	
		$f_{ADC} = 6\text{ MHz}$	0.8	2.5	
ED	差分线性误差 (2)	$f_{ADC} = 2\text{ MHz}$	0.7	1.5	
		$f_{ADC} = 4\text{ MHz}$	0.7	1.5	
		$f_{ADC} = 6\text{ MHz}$	0.8	1.5	
EL	积分线性误差 (2)	$f_{ADC} = 2\text{ MHz}$	0.6	1.5	
		$f_{ADC} = 4\text{ MHz}$	0.6	1.5	
		$f_{ADC} = 6\text{ MHz}$	0.6	1.5	

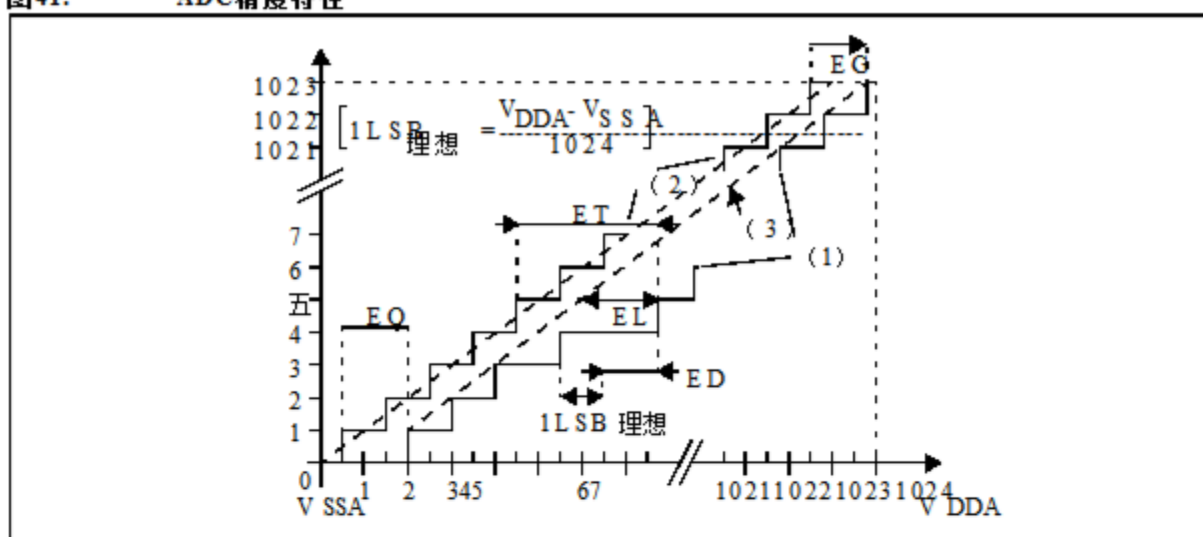
1. 基于具有 $V_{REF} + /V_{REF}$ 的LQFP80器件的特性结果的数据, 未在生产中测试.

2. ADC精度vs.负注入电流: 在任何模拟输入引脚上注入负电流应该避免, 因为这显著降低了在另一个上执行转换的准确性. 模拟输入建议将肖特基二极管 (引脚对地) 添加到标准模拟引脚. 在地注入负电流, 任何正在注入电流的IINJ (PIN) 和第10.3.6节中的IINJ (PIN) 不影响ADC精度.

表46. ADC的精度为 $R_{AIN} < 10k\Omega$, $V_{DDA} = 3.3V$

符号	参数	条件	典型	最大值 (1)	单元
ET	总未调整误差 (2)	$f_{ADC} = 2\text{ MHz}$	1.1	2	LSB
		$f_{ADC} = 4\text{ MHz}$	1.6	2.5	
EO	偏移误差 (2)	$f_{ADC} = 2\text{ MHz}$	0.7	1.5	
		$f_{ADC} = 4\text{ MHz}$	1.3	2	
EG	增益错误 (2)	$f_{ADC} = 2\text{ MHz}$	0.2	1.5	
		$f_{ADC} = 4\text{ MHz}$	0.5	2	
ED	差分线性误差 (2)	$f_{ADC} = 2\text{ MHz}$	0.7	1	
		$f_{ADC} = 4\text{ MHz}$	0.7	1	
EL	积分线性误差 (2)	$f_{ADC} = 2\text{ MHz}$	0.6	1.5	
		$f_{ADC} = 4\text{ MHz}$	0.6	1.5	

图41. ADC精度特性



1. 实际传输曲线的示例。

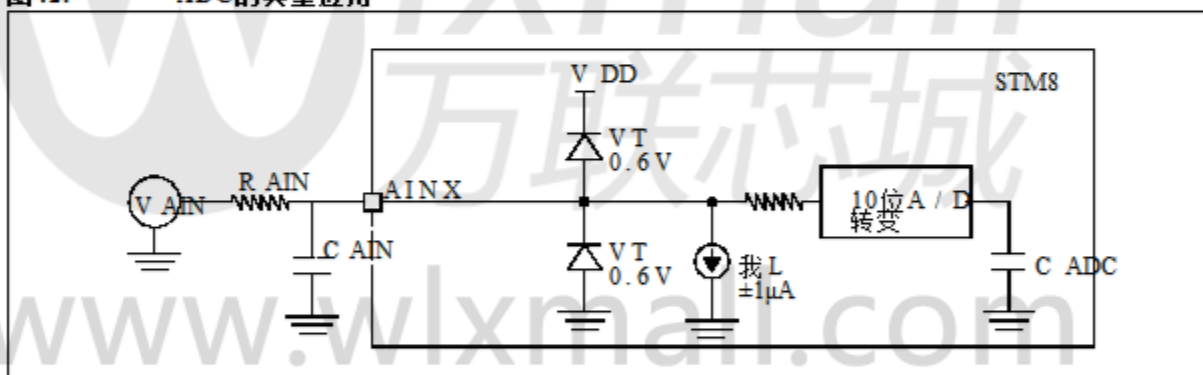
2. 理想的传输曲线

3. 终点相关线

 E_T = 总未校正误差: 实际和理想传输曲线之间的最大偏差。 E_O = 偏移误差: 第一个实际转换与第一个理想转换之间的偏差。 E_G = 增益误差: 最后一次理想转换与最后一次实际转换之间的偏差。 E_D = 微分线性误差: 实际步长与理想极差之间的最大偏差。 E_L = 积分线性误差: 任何实际转换与终点相关的最大偏差。

线。

图42. ADC的典型应用



10.3.11 EMC特性

在产品表征期间，以样品为基础进行易感性测试。

功能性EMS（电磁敏感性）

在执行简单的应用程序（通过I / O端口切换2个LED）时，产品是由两个电磁事件强调，直到发生故障（由LED指示）。

- **ESD**：在设备的所有引脚上施加静电放电（正极和负极）直到发生功能障碍。该测试符合IEC 61000-4-2标准标准。
- **FTB**：快速瞬态电压（正和负）突发施加到V_{DD}和V_{SS}通过100 pF电容，直到发生功能障碍。这个测试符合符合IEC 61000-4-4标准。

器件复位允许恢复正常操作。测试结果在...中给出基于应用笔记AN1709中定义的EMS级别和类别。

设计硬化软件以避免噪音问题

在典型的组件级别进行EMC表征和优化应用环境和简化的MCU软件。应该注意的是良好的EMC性能高度依赖用户应用程序和软件。

因此建议用户应用EMC软件优化与他申请的EMC级别相关的资格预审测试。

软件建议

软件流程图必须包括失控条件的管理，如：

- 程序计数器损坏
- 意外重置
- 关键数据损坏（控制寄存器...）

资格预审试验

大多数常见故障（意外重置和程序计数器损坏）都可以通过在NRST引脚或振荡器引脚上施加低电平恢复1秒钟。

为了完成这些试验，ESD应力可以直接应用于器件上规格值。当检测到意外行为时，软件可以硬化以防止发生不可恢复的错误（参见应用笔记AN1015）。

表 47. EMS数据

符号	参数	条件	水平/班
V _{FESD}	对任何I / O引脚施加的电压限制引起功能障碍	V _{DD} = 5V, T _A = 25°C, f _{MASTER} = 16 MHz, 符合IEC 61000-4-2标准	2B
V _{EFTB}	快速瞬态电压突发限制为在V _{DD} 和V _{SS} 引脚上通过100pF施加引起功能障碍	V _{DD} = 5V, T _A = 25°C, f _{MASTER} = 16 MHz, 符合IEC 61000-4-4标准	4A

电磁干扰 (EMI)

排放测试符合SAE IEC 61967-2标准的测试软件, 电路板布局和针加载.

表 48. EMI数据

符号	参数	条件					单元
		大体情况	监控 频带	Max fHSE / fCP ⁽¹⁾			
				8 MHz / 8 MHz	8 MHz / 16 MHz	8 MHz / 24 MHz	
S EMI	峰值水平	V DD = 5 V T A = 25°C LQFP80封装 符合SAE IEC标准 61967-2	0.1MHz至30MHz	15	20	24	平dBμV
			30 MHz至130 MHz	18	21	16	
			130 MHz至1 GHz	-1	1	4	
	SAE EMI 水平		SAE EMI级别	2	2.5	2.5	

1. 基于表征结果的数据, 未在生产中测试.

绝对最大额定值 (电气灵敏度)

基于两种不同的测试 (ESD和LU) 使用特定的测量方法
产品被强调以确定其在电敏感性方面的性能.
有关详细信息, 请参见应用笔记AN1181.

静电放电 (ESD)

静电放电 (3个正, 然后3个负脉冲分开1秒)
根据每个针组合应用于每个样品的针脚. 样本大小
取决于器件中的电源引脚数 (3部分 * (n + 1) 电源引脚). 这个测试
符合JESD22-A114A / A115A标准. 有关详细信息, 请参阅应用程序
注AN1181.

表 49. ESD绝对最大额定值

符号	评级	条件	类	最大值 价值 (1)	单元
V ESD (HBM)	静电放电电压 (人体模型)	T A = 25°C, 符合 JESD22-A114	A 2 0 0 0		V
V ESD (CDM)	静电放电电压 (充电装置型号)	T A = 25°C, 符合 JESD22-C101	IV	1000	V

1. 基于表征结果的数据, 未在生产中测试.

静态门锁

需要在10个部分进行两次互补的静态测试来评估闭锁性能：

- 电源过压（适用于每个电源引脚）
- 执行电流注入（应用于每个输入，输出和可配置的I/O引脚）
在每个样品上。

该测试符合EIA / JESD 78 IC门锁标准.有关详细信息，请参阅应用笔记AN1181.

表 50. 电敏感

符号	参数	条件	班 (1)
鲁	静态锁定类	T A = 25°C	一个
		T A = 85°C	一个
		T A = 125°C	一个

1. 类描述：A类是STMicroelectronics内部规范.它的所有极限都高于JEDEC规范，这意味着当设备属于A类时，它超过了JEDEC标准.乙课程严格涵盖所有JEDEC标准（国际标准）。



11 包装特点

为了满足环保要求，ST为不同等级的这些设备提供 ECOPACK®包装，取决于其环境符合程度。ECOPACK®规格、等级定义和产品状态可从www.st.com获取。ECOPACK®是ST商标。



11.1 包装机械数据

11.1.1 LQFP封装机械数据

图43. 80针低端四边形扁平封装（14 x 14）

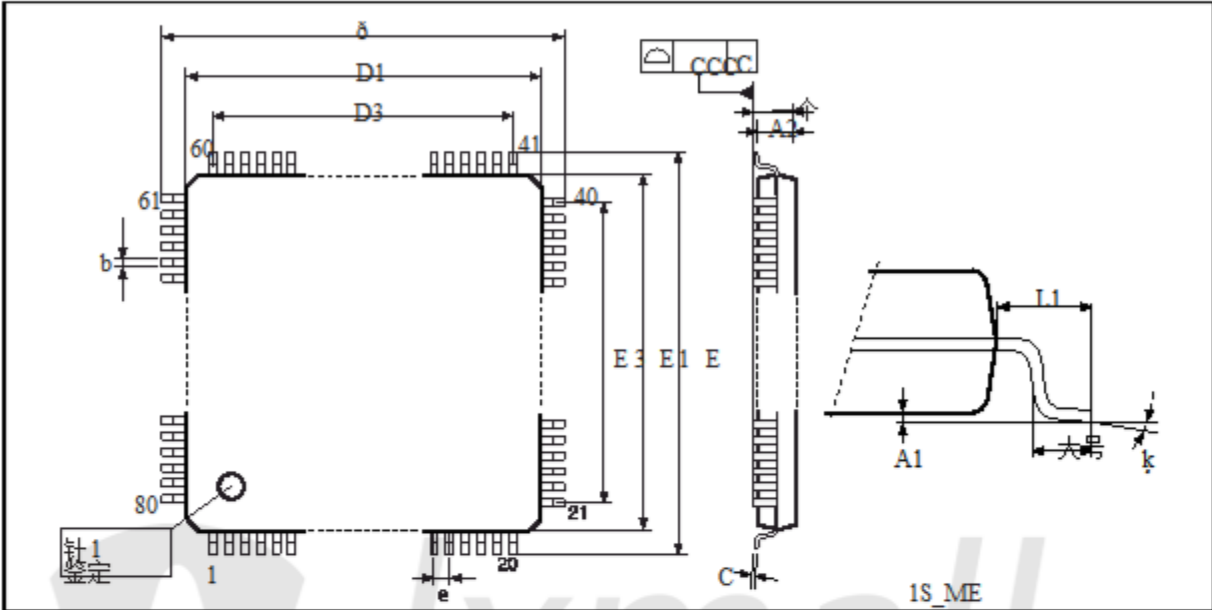


表51. 80针低端四平面封装机械数据

符号	毫米			英寸 (1)		
	敏	典型	马克斯	敏	典型	马克斯
一个			1.600			0.0630
A1	0.050		0.150	0.0020		0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.220	0.320	0.380	0.0087	0.0126	0.0150
C	0.090		0.200	0.0035		0.0079
δ	15.800	16.000	16.200	0.6220	0.6299	0.6378
D1	13.800	14.000	14.200	0.5433	0.5512	0.5591
D3		12.350			0.4862	
E	15.800	16.000	16.200	0.6220	0.6299	0.6378
E1	13.800	14.000	14.200	0.5433	0.5512	0.5591
E3		12.350			0.4862	
E		0.650			0.0256	
大号	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1		1.000			0.0394	
k	0.0°	3.5°	7.0°	0.0°	3.5°	7.0°
CCC			0.100			0.0039

1. 以英寸为单位的值将从mm和四舍五入转换为四位小数。

图44. 64引脚低端四边扁平封装 (14 x 14)

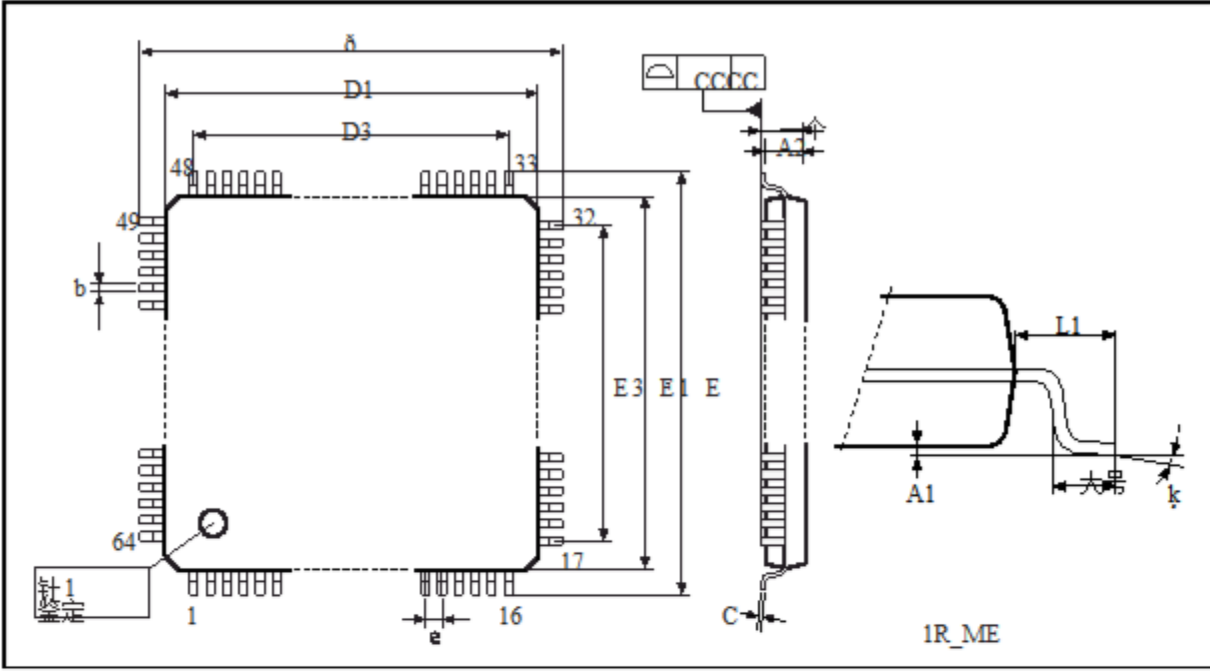


表52. 64引脚低端四芯扁平封装机械数据 (14 x 14)

符号	毫米			英寸 (1)		
	敏	典型	马克斯	敏	典型	马克斯
一个			1.600			0.0630
A1	0.050		0.150	0.0020		0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.300	0.370	0.450	0.0118	0.0146	0.0177
C	0.090		0.200	0.0035		0.0079
δ	15.800	16.000	16.200	0.6220	0.6299	0.6378
D1	13.800	14.000	14.200	0.5433	0.5512	0.5591
D3		12.000			0.4724	
E	15.800	16.000	16.200	0.6220	0.6299	0.6378
E1	13.800	14.000	14.200	0.5433	0.5512	0.5591
E3		12.000			0.4724	
E		0.800			0.0315	
大号	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1		1.000			0.0394	
k	0.0°	3.5°	7.0°	0.0°	3.5°	7.0°
CCC			0.100			0.0039

1. 以英寸为单位的值将从mm和四舍五入转换为四位小数。

图45. 64引脚低端四边形扁平封装（10 x 10）

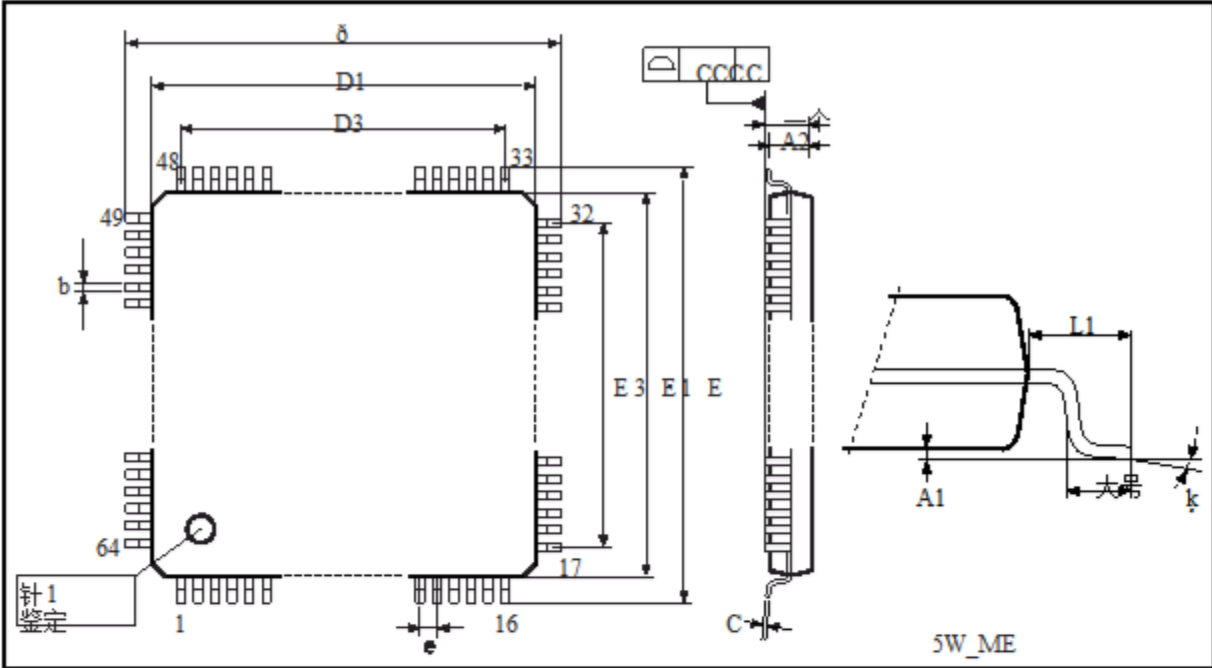


表53. 64引脚低端四边形扁平封装机械数据（10 x 10）

符号	毫米			英寸 (1)		
	敏	典型	马克斯	敏	典型	马克斯
一个			1.600			0.0630
A1	0.050		0.150	0.0020		0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.170	0.220	0.270	0.0067	0.0087	0.0106
C	0.090		0.200	0.0035		0.0079
δ		12.000			0.4724	
D1		10.000			0.3937	
E		12.000			0.4724	
E1		10.000			0.3937	
E		0.500			0.0197	
k	0.000°	3.500°	7.000°	0.0000°	3.5000°	7.0000°
大号	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1		1.000			0.0394	

1. 以英寸为单位的值将从mm和四舍五入转换为四位小数。

图46. 48针低端四边形扁平封装(7x7)

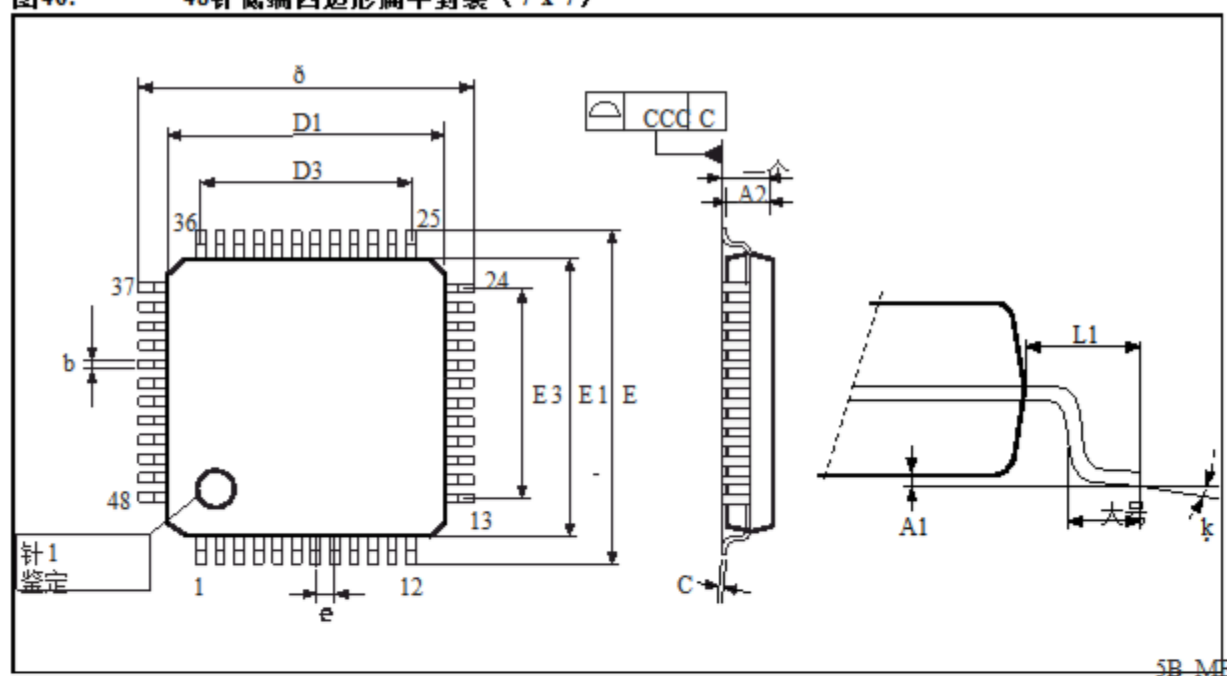


表54. 48针低调四平面封装机械数据

符号	毫米			英寸 (1)		
	敏	典型	马克斯	敏	典型	马克斯
一个			1.600			0.0630
A1	0.050		0.150	0.0020		0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.170	0.220	0.270	0.0067	0.0087	0.0106
C	0.090		0.200	0.0035		0.0079
δ	8.800	9.000	9.200	0.3465	0.3543	0.3622
D1	6.800	7.000	7.200	0.2677	0.2756	0.2835
D3		5.500			0.2165	
Ē	8.800	9.000	9.200	0.3465	0.3543	0.3622
E1	6.800	7.000	7.200	0.2677	0.2756	0.2835
E3		5.500			0.2165	
Ē		0.500			0.0197	
大号	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1		1.000			0.0394	
κ	0.0°	3.5°	7.0°	0.0°	3.5°	7.0°
CCC			0.080			0.0031

1. 以英寸为单位的值将从mm和四舍五入转换为四位小数。

图47. 44针低端四边形扁平封装（10 x 10）

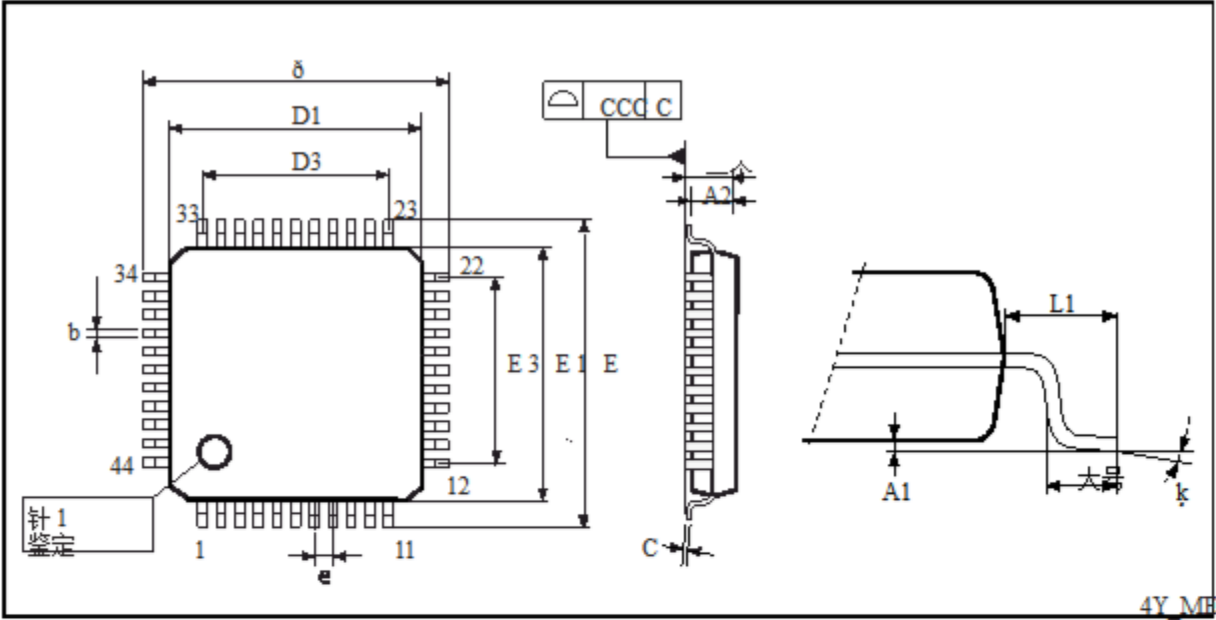


表55. 44针低调四平面封装机械数据

符号	毫米			英寸 (1)		
	敏	典型	马克斯	敏	典型	马克斯
一个			1.600			0.0630
A1	0.050		0.150	0.0020		0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.300	0.370	0.450	0.0118	0.0146	0.0177
C	0.090		0.200	0.0035		0.0079
δ	11.800	12.000	12.200	0.4646	0.4724	0.4803
D1	9.800	10.000	10.200	0.3858	0.3937	0.4016
D3		8.000			0.3150	
E	11.800	12.000	12.200	0.4646	0.4724	0.4803
E1	9.800	10.000	10.200	0.3858	0.3937	0.4016
E3		8.000			0.3150	
E		0.800			0.0315	
大号	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1		1.000			0.0394	
k	0.0°	3.5°	7.0°	0.0°	3.5°	7.0°
CCC			0.100			0.0039

1. 以英寸为单位的值将从mm和四舍五入转换为四位小数。

图48. 32针低端四边形扁平封装（7 x 7）

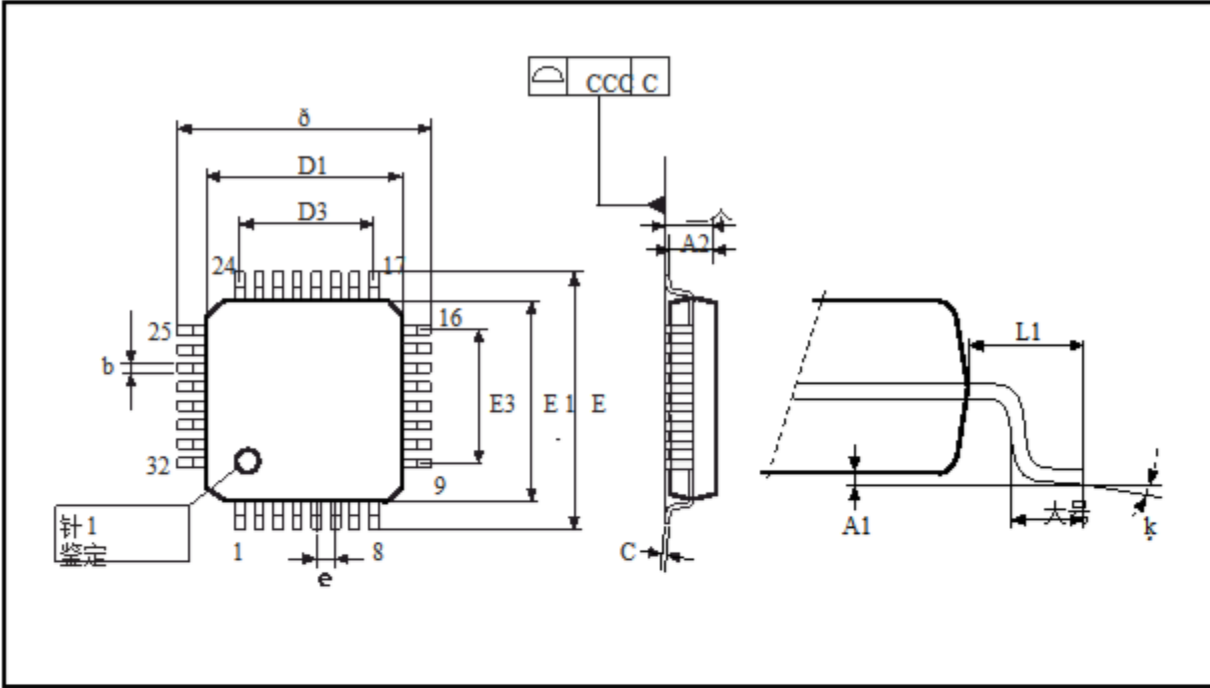


表56. 32针低调四平面封装机械数据

符号	毫米			英寸 (1)		
	敏	典型	马克斯	敏	典型	马克斯
一个			1.600			0.0630
A1	0.050		0.150	0.0020		0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.300	0.370	0.450	0.0118	0.0146	0.0177
C	0.090		0.200	0.0035		0.0079
δ	8.800	9.000	9.200	0.3465	0.3543	0.3622
D1	6.800	7.000	7.200	0.2677	0.2756	0.2835
D3		5.600			0.2205	
E	8.800	9.000	9.200	0.3465	0.3543	0.3622
E1	6.800	7.000	7.200	0.2677	0.2756	0.2835
E3		5.600			0.2205	
E		0.800			0.0315	
大号	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1		1.000			0.0394	
k	0.0°	3.5°	7.0°	0.0°	3.5°	7.0°
CCC			0.100			0.0039

1. 以英寸为单位的值将从mm和四舍五入转换为四位小数。

11.2 热特性

最大芯片结温度 (T_{Jmax}) 不得超过给定值

表18: 第55页的一般操作条件.

可以计算以摄氏度的最大芯片结温度 T_{Jmax}

使用以下公式:

$$T_{Jmax} = T_{Amax} + (P_{Dmax} \times \Theta_{JA})$$

哪里:

- T_{Amax} 是最高环境温度, 单位°C
- Θ_{JA} 是以°C/W为单位的封装结到环境热阻
- P_{Dmax} 是 P_{INTmax} 和 $P_{I/Omax}$ 之和 ($P_{Dmax} = P_{INTmax} + P_{I/Omax}$)
- P_{INTmax} 是 I_{DD} 和 V_{DD} 的乘积, 用瓦特表示. 这是最大的芯片内部电源
- $P_{I/Omax}$ 表示输出引脚上的最大功耗, 其中:
 $P_{I/Omax} = \sum (V_{OL} \times I_{OL}) + \sum ((V_{DD} - V_{OH}) \times I_{OH})$, 并考虑到实际的 V_{OL}/I_{OL} 和 V_{OH}/I_{OH} 在应用中的低和高水平的 I/O .

表57. 热特性 (1)

符号	参数	值	单元
Θ_{JA}	热阻结环境 LQFP 80 - 14 x 14 mm	38	°C / W
Θ_{JA}	热阻结环境 LQFP 64 - 14 x 14 mm	45	°C / W
Θ_{JA}	热阻结环境 LQFP 64 - 10 x 10 mm	46	°C / W
Θ_{JA}	热阻结环境 LQFP 48 - 7 x 7 mm	57	°C / W
Θ_{JA}	热阻结环境 LQFP 44 - 10 x 10 mm	54	°C / W
Θ_{JA}	热阻结环境 LQFP 32 - 7 x 7 mm	60	°C / W

1. 热电阻基于 JEDEC JESD51-2, 具有4层PCB的自然对流环境.

11.2.1 参考文件

JESD51-2集成电路热测试方法环境条件 - 自然对流 (静止空气) .可从 www.jedec.org 获得.

11.2.2 选择产品温度范围

订购微控制器时，温度范围以订货代码指定（见
[图49：STM8S207xx / 208xx性能线路订购信息方案（1）](#)
[第99页](#)）。

以下示例显示了如何计算给定值所需的温度范围
应用。

假设以下应用条件：

- 最高环境温度 $T_{Amax} = 82^{\circ}\text{C}$ （根据JESD51-2测量）
- $I_{DDmax} = 15\text{ mA}$, $V_{DD} = 5.5\text{ V}$
- 同时使用最低八个标准I / O，输出低电平， $I_{OL} = 10\text{ mA}$, $V_{OL} = 2\text{ V}$
- 最大四个高接收I / O同时在低电平输出， $I_{OL} = 20\text{ mA}$, $V_{OL} = 1.5\text{ V}$
- 最大两个真正的开漏I / O同时使用在低电平输出
 $I_{OL} = 20\text{ mA}$, $V_{OL} = 2\text{ V}$

$$P_{INTmax} = 15\text{ mA} \times 5.5\text{ V} = 82.5\text{ mW}$$

$$P_{IOmax} = (10\text{ mA} \times 2\text{ V} \times 8) + (20\text{ mA} \times 2\text{ V} \times 2) + (20\text{ mA} \times 1.5\text{ V} \times 4) = 360\text{ mW}$$

这给出： $P_{INTmax} = 82.5\text{ mW}$, $P_{IOmax} = 360\text{ mW}$ ；

$$P_{Dmax} = 82.5\text{ mW} + 360\text{ mW}$$

$$\text{因此： } P_{Dmax} = 443\text{ mW}$$

使用表 57 中获得的值：第 95 页的热特性 T_{Jmax} 是
对于 LQFP64 10 x 10 mm = $46^{\circ}\text{C} / \text{W}$ 计算如下：

$$T_{Jmax} = 82^{\circ}\text{C} + (46^{\circ}\text{C} / \text{W} \times 443\text{ mW}) = 82^{\circ}\text{C} + 20^{\circ}\text{C} = 102^{\circ}\text{C}$$

这在后缀 6 版本部分（ $-40 < T_J < 105^{\circ}\text{C}$ ）的范围内。

在这种情况下，零件必须至少在温度范围后缀为 6。

12 STM8开发工具

STM8微控制器的开发工具包括全功能的STICE仿真系统由完整的软件工具包支持，包括C编译器，汇编器和集成开发环境与高级语言调试器。另外，STM8将由一系列工具支持，包括入门工具包，评估板卡和低成本在线调试器/编程器。

12.1 仿真和在线调试工具

STICE仿真系统提供全面的仿真和在线调试功能在一个专为多功能性和成本效益而设计的平台上。此外，STM8应用开发由低成本在线调试器/编程器支持。

STICE是意法半导体的第四代全功能仿真器。它提供新的高级调试功能，包括分析和覆盖以帮助检测并在精细调整时消除应用程序执行和死代码中的瓶颈应用。

此外，STICE还提供STM8微控制器的在线调试和编程STM8单线接口模块（SWIM），允许非侵入式调试应用程序，而它在目标微控制器上运行。

为了提高成本效益，STICE基于模块化设计，可以让您实现完全符合您需要满足您的开发需求并适应您的需求。仿真系统支持现有和未来的ST微控制器。

STICE主要功能

- 发生和时间分析和代码覆盖（新功能）
- 具有高达4级条件的高级断点
- 数据断点
- 程序和数据跟踪记录高达128 KB的记录
- 在仿真期间读/写内存
- 通过SWIM协议在线调试/编程
- 8位探头分析仪
- 1个输入和2个输出触发
- 电源跟随器管理应用电压在1.62至5.5 V之间
- 模块化，允许您指定您需要满足的组件开发要求，适应未来要求
- 由包含集成开发环境的免费软件工具支持（IDE），STM8的编程软件接口和汇编器。

12.2 软件工具

STM8开发工具由完整的免费软件包支持

意法半导体包括ST Visual Develop (STVD) IDE和ST Visual程序员 (STVP) 软件界面. STVD提供了Cosmic的无缝集成和用于STM8的Raisonance C编译器. 一个免费的版本, 可输出高达32 KB的代码是可用的

12.2.1 STM8工具集

STM8工具集与STVD集成开发环境和STVP编程软件可从www.st.com/mcu免费下载. 此包包括:

ST视觉开发 - ST的全功能集成开发环境, 特色

- 无缝集成C和ASM工具集
- 全功能调试器
- 项目管理
- 语法高亮编辑器
- 集成编程接口
- 支持STICE的高级仿真功能, 如代码分析和覆盖

ST可视程序员 (STVP) - 易于使用, 无限制的图形界面, 允许读取, 写入和验证您的STM8微控制器的闪存程序存储器, 数据EEPROM和选项字节. STVP还提供用于节省编程配置的项目模式自动编程序列.

12.2.2 C和装配工具链

C和组装工具链的控制无缝集成到STVD集成开发环境中, 使您可以配置和控制您的建设应用程序直接从易于使用的图形界面.

可用的工具链包括:

- 用于STM8的Cosmic C编译器 - 一个输出高达32 KB代码的免费版本是可用的有关更多信息, 请访问www.cosmic-software.com.
- 用于STM8的Raisonance C编译器 - 一个输出高达32 KB的免费版本. 有关更多信息, 请访问www.raisonance.com.
- STM8汇编器链接器 - STVD工具集中包含的免费汇编工具链, 它允许您组合和链接您的应用程序源代码.

12.3 编程工具

在开发周期中, STICE提供STM8 Flash的在线编程微控制器通过SWIM协议在应用板上. 额外的工具是包括一个低成本的在线编程器以及提供的ST插座板专用编程平台, 带插槽, 用于编程您的STM8.

对于生产环境, 程序员将包括一整套帮派和已经提供的第三方工具开发人员的自动编程解决方案STM8系列的程序员.

13 订购信息

图49. STM8S207xx / 208xx性能线路订购信息方案 (1)

例:	STM8	小号	208	中号	乙	†	6	乙	TR
产品类									
STM8微控制器									
家庭型									
S = 标准									
子系列 (2)									
208 = 完全外设									
207 = 中间外设									
针数									
K = 32针									
S = 44针									
C = 48针									
R = 64针									
M = 80针									
程序存储器大小									
6 = 32 Kbyte									
8 = 64 Kbyte									
B = 128千字节									
包装类型									
T = LQFP									
温度范围									
3 = -40°C至125°C									
6 = -40°C至85°C									
包间距									
无字符= 0.5毫米									
B = 0.65mm									
C = 0.8mm									
包装									
没有字符=托盘或管									
TR = 卷带									

- 1. 有关可用选项的列表（例如内存大小，包装）和可订购的部件号或进一步有关本设备任何方面的信息，请访问www.st.com或联系最近的ST销售办事处给你。
- 2. 有关详细说明，请参见表 2：STM8S20xxx性能线特性。



14 修订记录

表58. 文件修订历史

日期	调整	变化
23 2008年5月	1	初始发行.
05军, 2008年	2	在第1页和第11页的表2中添加了部件号. 更新第4节: 产品概述. 更新第10节: 电气特性.
22军 2008	3	在第1页和第11页的表2中添加了部件号.
12月 - 2008年	4	添加32针设备引脚排列和订购信息. 更新了UBC选项说明, 请参见第47页的表13. USART重命名为UART1, LINUART更名为UART3. 最大 ADC频率增加到6 MHz.
10月20日 - 2008年	五	删除了STM8S207K4的部件号. 取出LQFP64 14 x 14毫米封装. 添加中高密度闪存类别. 添加第6节: 第33页的存储器和寄存器映射. beCAN在第4.14.5节中被beCAN替换: beCAN. 更新第10节: 电气特性 (第51页). 更新LQFP44 (图47和表55) 和LQFP32概述和机械数据 (图48和表56).
08日 - 12月2008	6	将V _{DD} 最小值从3.0更改为2.95 V. 在引脚排列中更新了High Sink I/O的数里. 删除表9中的FLASH_NFPR和FLASH_FPR寄存器. 通用硬件注册表.
30月 - 2009年	7	删除初步状态. 删除了VQFN32包. 增加了STM8S207C6, STM8S207S6. 第11页的表2中更新了外部中断. 更新第10节: 电气特性.
10-JUL-2009	8	文档状态从“初步数据”更改为“数据表”. 增加了LQFP64 14 x 14 mm封装. 增加了STM8S207M8, STM8S207SB, STM8S208R8, STM8S208R6, STM8S208C8和STM8S208C6, STM8S208SB, STM8S208S8, 和STM8S208S6. 将“CAN”替换为“beCAN”. 将表3添加到4.5节: 时钟控制器. 更新4.8节: 自动唤醒计数器. 添加了beCAN外设 (影响表1和图6). 增加了关于CAN_RX / TX到引脚排列图3,4和6的脚注. Table 6: Removed 'X' from wpu column of I2C pins (no wpu 可用). 添加表11: 中断映射.

表58. 文件修订历史 (续)

日期	调整	变化
10-JUL-2009	8 续	第10节: 电气特性: 增加TBD值数据; 表15: 电压特性和表18: 一般 运行条件;表18和更新的VCAP规范 10.3.1节: VCAP外部电容;更新图18; 更换图19;表35: RAM和硬件寄存器; 图22和图35;添加图40: 典型 应用I2C总线和时序图. 删除 表56: 结温范围. 在图49和STM8S20xx之间添加了订购信息之间的链接 功能表2.
13-APR-2010	9	文档状态从“初步数据”更改为“数据表”. 表2: STM8S20xxx性能线特性: 高接收I / O STM8S207C8是16 (不是13) . 表3: CLK_PCKENR1 / 2中的外设时钟门控位分配 寄存器: TIM2和TIM3的更新位位置. 图5: LQFP 48引脚引脚排列: 将CAN_TX和CAN_RX添加到引脚 35和36;注意, 这些引脚仅在STM8S208xx中可用 设备. 图7: LQFP 32引脚引脚排列: 用uart3替换uart2. 表6: 引脚描述: 关于beCAN的脚注 可用性和UART1_RX和UART3_RX引脚. 表13: 选项字节描述: 添加了STM8L的描述 bootloader选项字节到选项字节描述表. 添加了第9节: 唯一ID (并在功能中列出了此属性). 第10.3节: 操作条件: 增加介绍性文本. 表18: 一般操作条件: 将“C EXT”替换为“VCAP” 并添加了ESR和ESL的数据;去掉“低功耗” T A的条件 . 表26: VDD = 5 V时停止模式下的总电流消耗: 将85°C 的I DD (H) 的最大值 从30μA 替换 为35μA 状态“掉电模式下闪存, 唤醒后HSI时钟”. 表33 HSI振荡器特性: 更新ACC HSI 工厂 校准值. 功能EMS (电磁敏感性) 和表47: 用“IEC 61000”替换“IEC 1000”. 电磁干扰 (EMI) 和表48: 替换为“SAE” J1752 / 3“与”IEC 61967-2“. 表57: 热特性: 改变了热阻 LQFP32 (7x7 mm) 的接头环境值从59°C / W到60° °C / W.

表58. 文件修订历史 (续)

日期	调整	变化
14月 - 2010	10	将部件号STM8S208M8添加到表1: 设备摘要. 更新表5的“复位状态”: 引脚排列的图例/缩写表. 添加脚注4到表6: 引脚描述. 表9: 通用硬件寄存器映射: 标准化所有复位状态值;更新RST_SR, CLK_SWCR的复位状态值, CLK_HSITRIMR, CLK_SWIMCCR, IWDG_KR和ADC_DRx寄存器;添加了CAN分页寄存器的复位值. 图36: 推荐的复位引脚保护: 用0.01μF替代0.1μF. 图40: I2C总线典型应用和时序图: tw (SCKH) , tw (SCKL) , tr (SCK) 和tf (SCK) 替换为tw (SCLH) , tw (SCLL) t (SCL) 和tf (SCL) .
22-MAR-2011	11	表1: 设备总结: 添加STM8S207K8. 表2: STM8S20xxx性能线特性: 添加STM8S207K8器件并改变了所有其他的RAM值设备到6千字节. 图3, 图4, 图5和图7: 从中删除了TIM1_CH4销80,64,48和32. 表6: 引脚说明: 更新的笔记3和附加说明5. 表9: 通用硬件寄存器映射: 已删除I2C_PECR寄存器. 10.3.7节: 复位引脚特性: 添加文本休息网络.
2月10日 - 2012	12	图1: STM8S20xxx性能线框图: 更新POR / PDR和BOR;更新LINUART输入;添加了传说. 表18: 一般操作条件: 更新V CAP. 表26: VDD = 5 V时停止模式下的总电流消耗: 更新标题, 修改现有最大列, 并添加新的最大值柱 (125°C) 和数据. 表37: I / O静态特性: 增加新条件和新增功能上升和下降时间的最大值;附加脚注3;更新typ和最大上拉电阻值. 10.3.7节: 复位引脚特性: 更新交叉引用下面的图35 表41: NRST引脚特性: 更新的典型值和最大值NRST上拉电阻.

请仔细阅读：

本档中的信息仅供ST产品使用.意法半导体及其子公司（“ST”）保留对本文档以及本文所述的产品和服务进行任何更改，更正，修改或改进的权利时间，恕不另行通知。

所有ST产品均按照ST的销售条款和条件出售。

买家对本文所述的ST产品和服务的选择，选择和使用负全部责任，ST假定没有对本文所述的ST产品和服务的选择，选择或使用的任何责任。

根据本文件，不得以任何禁止反言或以其他方式明示或默示任何知识产权.如果这个的任何部分文件是指任何第三方产品或服务，ST不得将其视为使用此类第三方产品的许可证或服务，或其中包含的任何知识产权或被认为是以任何方式使用的保证第三方产品或服务或其中包含的任何知识产权。

除非另有规定，否则ST的条款和条件不得以任何明示或暗示的方式关于使用和/或销售ST产品的保证，包括但不限于暗示适用性，适用于特定用途的保证（及其法律等同条款）任何司法管辖区），或侵犯任何专利，版权或其他知识产权。

除非由两个授权的ST代表书面批准，否则ST产品不得建议，授权或保证在军事，空运，空间，生命维持或生命维持中使用应用或产品或系统故障或故障可能导致人身伤害，死亡或严重财产或环境损害. ST产品不被称为“汽车” GRADE“只能用于汽车应用程序，用户自己承担风险。

与本文件所述的陈述和/或技术特征不同的ST产品转售将立即失效
ST所提供ST ST产品或服务的任何保证，不得以任何方式创建或扩展任何ST的责任

ST和ST标志是ST在各国的商标或注册商标。

本档中的信息取代了以前提供的所有信息。

ST标志是意法半导体的注册商标.所有其他名称均为其各自所有者的财产。

©2012 STMicroelectronics - 保留所有权利

意法半导体集团公司

澳大利亚 - 比利时 - 巴西 - 加拿大 - 中国 - 捷克共和国 - 芬兰 - 法国 - 德国 - 香港 - 印度 - 以色列 - 意大利 - 日本 - 马来西亚 - 马耳他 - 摩洛哥 - 菲律宾 - 新加坡 - 西班牙 - 瑞典 - 瑞士 - 英国 - 美利坚合众国

www.st.com

