

特征

单电源3 V (2.7 V至3.6 V)

在65 MSPS时, SNR = 70 dBc到奈奎斯特

奈奎斯特在65 MSPS时的SFDR = 85 dBc

低功耗: 在65 MSPS时为300 mW

带有500 MHz带宽的差分输入

片上参考和SHA

DNL = ±0.4 LSB

灵活的模拟输入: 1 V_{pp}至2 V_{pp}范围

偏移二进制或二进制补码数据格式

时钟占空比稳定器

应用

超声波设备

在通信接收机中采样

IS-95, CDMA-One, IMT-2000

电池供电的仪器

手持式测距仪

低成本的数字示波器

一般描述

AD9235是一款单芯片, 3 V单电源, 12位,

20/40/65 MSPS模数转换器(ADC)。这个

系列具有高性能采样保持放大器

(SHA)和电压参考。AD9235使用多级

差分流水线架构, 输出纠错

以20/40/65 MSPS数据速率提供12位精度的逻辑

并保证在整个操作过程中不会丢失代码

温度范围。

宽带宽, 真正的差分SHA允许多种

用户可选的输入范围和偏移量, 包括单端

应用。它适用于多路复用系统的切换

连续通道中的满量程电压电平和采样

单频道输入的频率远远超出奈奎斯特频率。

结合以前可用的功率和成本节省

ADC, AD9235适用于通信应用,

tions, 成像和医学超声波。

单端时钟输入用于控制所有内部

转换周期。占空比稳定器(DCS)补偿

在保持时钟占空比中有很大的变化

出色的整体ADC性能。数字输出数据是

以直接二进制或二进制补码格式呈现。一个

超范围(OTR)信号表示一个溢出条件

功能框图

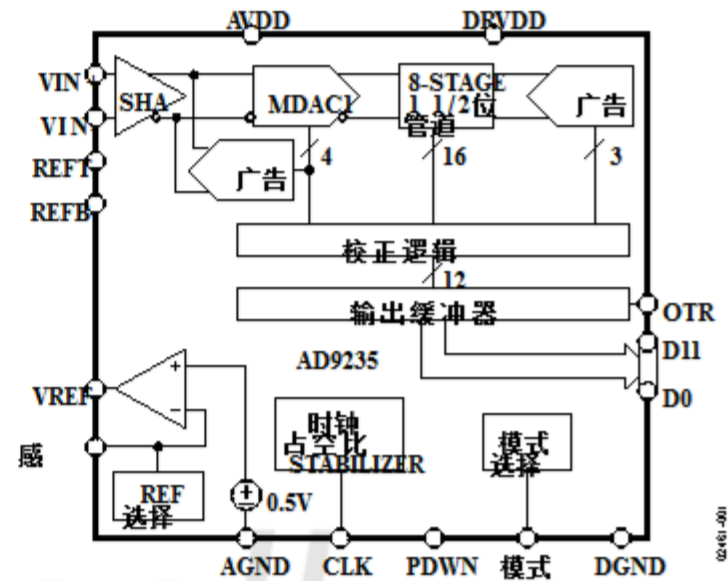


图1.

可以用最重要的位来确定低位还是低位
高溢出。

AD9235采用先进的CMOS工艺制造,

能够采用28引脚TSSOP封装和32引脚LFCSP封装

在工业温度范围内(-40°C至+85°C)。

产品聚焦

1. AD9235采用3 V单电源供电
具有独立的数字输出驱动器电源,
最新的2.5 V和3.3 V逻辑系列。
2. 工作在65 MSPS时, AD9235的功耗低至300 mW。
3. 获得专利的SHA输入保持良好的性能
输入频率高达100 MHz, 可以进行配置
单端或差分操作。
4. AD9235引脚排列与AD9214-65 (10位,
65 MSPS ADC。这允许从简化的升级路径
对于65个MSPS系统, 10位到12位。
5. 时钟DCS在整个ADC上保持整体ADC性能
宽范围的时钟脉冲宽度。
6. OTR输出位指示信号何时超出
选定的输入范围。

教师D

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringement of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners. 02461-001

© 2012 Analog Devices, Inc. 保留所有权利。
www.analog.com
Box 9106, Norwood, MA 02062-9106, U
461.3113

AD9235 *产品页面快速链接

上次内容更新: 02/23/2017

可比较的部件



查看类似部件的参数搜索.

评估套件



•AD9235评估板

文档



应用笔记

- AN-1142: 高速ADC PCB布局技术
- AN-282: 采样数据系统基础
- AN-345: 低频和高频电路的接地
- AN-501: 孔径不确定度和ADC系统性能
- AN-715: IBIS模型的第一种方法: 它们是什么以及它们是如何生成的
- AN-737: ADIsimADC如何模拟ADC
- AN-741: 相位噪声的鲜为人知的特性
- AN-742: 开关电源的频域响应
电容ADC
- AN-756: 采样系统和时钟相位的影响
噪声和抖动
- AN-803: 引脚兼容的高速ADC简化设计
任务
- AN-807: 多载波WCDMA可行性
- AN-808: 多载波CDMA2000可行性
- AN-827: 将放大器连接到电源的谐振方法
开关电容ADC
- AN-835: 了解高速ADC测试和解决方案
评估
- AN-905: 视觉模拟转换器评估工具版本
1.0用户手册
- AN-935: 设计ADC变压器耦合前端
结束

数据表

- AD9235: 12位20/40/65 MSPS 3 VA / D转换器数据
片

工具和模拟



- 视觉模拟
- AD9235 IBIS型号

参考资料



技术文章

- 将高速ADC性能与多载波相关联
3G要求
- DNL及其对转换器性能的一些影响
- 将ADC匹配到变压器
- MS-2210: 设计用于高速ADC的电源

设计资源



- AD9235材料声明
- PCN-PDN信息
- 质量和可靠性
- 符号和脚印

讨论



查看所有AD9235 EngineerZone讨论.

样品和购买



访问产品页面查看定价选项.

技术支持



提交技术问题或找到您的区域支持数.

文件反馈



提交此数据表的反馈.

目录

规格.....	3	应用 AD9235	15
直流规格.....	3	操作理论.....	15
数字规格.....	4	模拟输入	15
切换规格.....	4	时钟输入注意事项.....	16
交流规格.....	5	功耗和待机模式.....	17
绝对最大额定值.....	7	数字输出.....	18
考试等级说明.....	7	电压参考.....	18
ESD警告.....	7	操作模式选择.....	19
引脚配置和功能描述.....	8	TSSOP评估板.....	19
规格定义.....	9	LFCSP评估板.....	20
等效电路.....	10	外形尺寸.....	36
典型性能特点.....	11	订购指南.....	37
修订记录			
12分之10-REV. C到Rev. D		TPC1至12的变化.....	9
图4和表6的变化.....	8	经营部门理论的变化.....	13
更新了外形尺寸（将CP-32-2更改为CP-32-7）.....	36	模拟输入部分的变化.....	13
订购指南的更改.....	37	对单端输入配置部分的更改.....	14
10 / 04-数据表从Rev. B更改为Rev. C		替换图8	14
格式变更.....	普遍	时钟输入注意事项部分.....	14
规格变更.....	3	表一的变更.....	15
订购指南的更改.....	37	功耗和待机模式的变化部分.....	15
5 / 03-数据表从Rev. A更改为Rev. B		数字输出部分的变化.....	0.15
新增CP-32封装（LFCSP）.....	通用	对时间部分的更改.....	15
对多个引脚名称的更改.....	通用	图13的变化.....	16
功能变更.....	1	图16至26的变化.....	17
产品描述变更.....	1	增加了LFCSP评估委员会部分17	
产品亮点变更.....	1	插入图27至35	25
规格变更.....	2	新增表三.....	30
替换图1	3	更新了外形尺寸.....	31
绝对最大额定值的变化.....	5	8 / 02-数据表从版本0修改为版本A.	
订购指南的更改.....	5	更新RU-28包装.....	24
引脚功能描述的变化.....	6		
规格部分的新定义.....	7		

规格

直流规格

AVDD = 3 V, DRVDD = 2.5 V, 最大采样率, 2 V_{pp}差分输入, 1.0 V内部基准, T_{MIN}至T_{MAX}, 除非另有说明。

表格1.

参数	温度	测试水平	AD9235BRU / BCP-20			AD9235BRU / BCP-40			AD9235BRU / BCP-65			单元
			敏	典型	马克斯	敏	典型	马克斯	敏	典型	马克斯	
解析度	充分	VI	12			12			12			位
准确性												
没有失码保证	充分	VI	12			12			12			位
偏移错误	充分	VI		±0.30	±1.20		±0.50	±1.20		±0.50	±1.20	%FSR
增益Error1	充分	VI		±0.30	±2.40		±0.50	±2.50		±0.50	±2.60	%FSR
微分非线性（DNL）2	充分	IV		±0.35	±0.65		±0.35	±0.75		±0.40	±0.80	LSB
	25℃下	一世		±0.35			±0.35			±0.35		LSB
积分非线性（INL）2	充分	IV		±0.45	±0.80		±0.50	±0.90		±0.70	±1.30	LSB
	25℃下	一世		±0.40			±0.40			±0.45		LSB
温度漂移												
偏移错误	充分	V		±2			±2			±3		PPM /℃
增益错误	充分	V		±12			±12			±12		PPM /℃
内部电压参考												
输出电压误差（1 V模式）	充分	VI		±5	±35		±5	±35		±5	±35	毫伏
负载调整@ 1.0毫安	充分	V		0.8			0.8			0.8		毫伏
输出电压误差（0.5 V模式）	充分	V		±2.5			±2.5			±2.5		毫伏
负载调整@ 0.5毫安	充分	V		0.1			0.1			0.1		毫伏
输入引用噪音												
VREF = 0.5 V	25℃下	V		0.54			0.54			0.54		LSB均方根
VREF = 1.0V	25℃下	V		0.27			0.27			0.27		LSB均方根
模拟输入												
输入范围，VREF = 0.5 V	充分	IV		1			1			1		V pp
输入范围，VREF = 1.0 V	充分	IV		2			2			2		V pp
输入电容3	充分	V		7			7			7		pF的
参考输入电阻	充分	V		7			7			7		千欧
电源												
电源电压												
AVDD	充分	IV	2.7	3.0	3.6	2.7	3.0	3.6	2.7	3.0	3.6	V
DRVDD	充分	IV	2.25	3.0	3.6	2.25	3.0	3.6	2.25	3.0	3.6	V
电源电流												
IAVDD2	充分	V		三十			55			100		嘛
IDRVDD2	充分	V		2			五			7		嘛
PSRR	充分	V		±0.01			±0.01			±0.01		%FSR
能量消耗												
直流输入4	充分	V		90			165			300		毫瓦
正弦波输入2	充分	VI		95	110		180	205		320	350	毫瓦
待机Power5	充分	V		1.0			1.0			1.0		毫瓦

1增益误差和增益温度系数仅基于ADC (具有固定的1.0 V外部基准)。

2在最大时钟频率下测量, $f_{IN} = 2.4$ MHz, 满量程正弦波, 每个输出位的负载大约为5 pF。

3输入电容是指一个差分输入引脚和AGND之间的有效电容。有关等效模拟输入结构, 请参见图5。

4用最大时钟频率下的直流输入进行测量。

5待机功耗用直流输入测量, CLK引脚无效 (即设置为AVDD或AGND)。

数字规格
表2

参数	温度	测试水平	AD9235BRU / BCP-20			AD9235BRU / BCP-40			AD9235BRU / BCP-65			单元
			敏	典型	马克斯	敏	典型	马克斯	敏	典型	马克斯	
逻辑输入												
高电平输入电压	充分	IV	2.0			2.0			2.0			V
低电平输入电压	充分	IV		0.8			0.8			0.8		V
高电平输入电流	充分	IV	-10	+10		-10	+10		-10	+10		μA
低电平输入电流	充分	IV	-10	+10		-10	+10		-10	+10		μA
输入电容	充分	V		2			2			2		pF的
逻辑输出1												
DRVDD = 3.3V												
高电平输出电压 (IOH = 50μA)	充分	IV	3.29			3.29			3.29			V
高电平输出电压 (IOH = 0.5mA)	充分	IV	3.25			3.25			3.25			V
低电平输出电压 (IOL = 1.6mA)	充分	IV		0.2			0.2			0.2		V
低电平输出电压 (IOL = 50μA)	充分	IV		0.05			0.05			0.05		V
DRVDD = 2.5 V												
高电平输出电压 (IOH = 50μA)	充分	IV	2.49			2.49			2.49			V
高电平输出电压 (IOH = 0.5mA)	充分	IV	2.45			2.45			2.45			V
低电平输出电压 (IOL = 1.6mA)	充分	IV		0.2			0.2			0.2		V
低电平输出电压 (IOL = 50μA)	充分	IV		0.05			0.05			0.05		V

1在每个输出上以5 pF负载测量输出电压电平。

开关规格
表3.

参数	温度	测试水平	AD9235BRU / BCP-20			AD9235BRU / BCP-40			AD9235BRU / BCP-65			单元
			敏	典型	马克斯	敏	典型	马克斯	敏	典型	马克斯	
时钟输入参数												
最大转换率	充分	VI	20			40			65			MSPS
最低转换率	充分	V		1			1			1		MSPS
CLK期间	充分	V	50.0			25.0			15.4			NS
CLK脉冲宽度高1	充分	V	15.0			8.8			6.2			NS
CLK脉冲宽度Low1	充分	V	15.0			8.8			6.2			NS
数据输出参数												
输出延迟2 (tPD)	充分	V		3.5			3.5			3.5		NS
流水线延迟 (延迟)	充分	V		7			7			7		周期
孔径延迟 (tA)	充分	V		1.0			1.0			1.0		NS
孔径不确定性抖动 (tJ)	充分	V		0.5			0.5			0.5		ps rms
唤醒时间3	充分	V		3.0			3.0			3.0		女士
超出范围恢复时间	充分	V		1			1			2		周期

1仅适用于AD9235-65型号，启用占空比稳定器。DCS功能不适用于-20和-40型号。

2输出延迟的测量是从CLK 50%转换到DATA 50%转换，每个输出上加载5 pF负载。

3唤醒时间取决于去耦电容的值；REF1和REFB上的电容值分别为0.1μF和10μF。

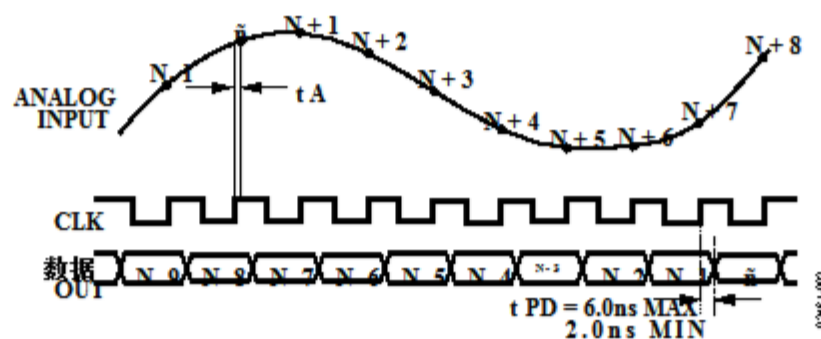


图2.时序图

交流规格

AVDD = 3 V, DRVDD = 2.5 V, 最大采样率, 2 V_{pp}差分输入, A_{IN} = -0.5 dBFS, 1.0 V内部基准, T_{MIN}至T_{MAX}, 除非另有说明。

表4

参数	温度	测试级别	AD9235BRU / BCP-20		AD9235BRU / BCP-40		AD9235BRU / BCP-65		单元	
			敏	典型	马克斯	敏	典型	马克斯		
信号噪声比										
f INPUT = 2.4 MHz	25℃ 下	V		70.8		70.6		70.5	dBc 的	
f INPUT = 9.7 MHz	充分	IV	70.0	70.4					dBc 的	
	25℃ 下	一世		70.6					dBc 的	
f INPUT = 19.6 MHz	充分	IV			69.9	70.3			dBc 的	
	25℃ 下	一世				70.4			dBc 的	
f INPUT = 32.5 MHz	充分	IV					68.7	69.7	dBc 的	
	25℃ 下	一世						70.1	dBc 的	
f INPUT = 100 MHz	25℃ 下	V		68.7		68.5		68.3	dBc 的	
信号噪声比 和失调										
f INPUT = 2.4 MHz	25℃ 下	V		70.6		70.5		70.4	dBc 的	
f INPUT = 9.7 MHz	充分	IV	69.9	70.3					dBc 的	
	25℃ 下	一世		70.5					dBc 的	
f INPUT = 19.6 MHz	充分	IV			69.7	70.2			dBc 的	
	25℃ 下	一世				70.3			dBc 的	
f INPUT = 32.5 MHz	充分	IV					68.3	69.5	dBc 的	
	25℃ 下	一世						69.9	dBc 的	
f INPUT = 100 MHz	25℃ 下	V		68.6		68.3		67.8	dBc 的	
总谐波失真										
f INPUT = 2.4 MHz	25℃ 下	V		-88.0		-89.0		-87.5	dBc 的	
f INPUT = 9.7 MHz	充分	IV		-86.0	-79.0				dBc 的	
	25℃ 下	一世		-87.4					dBc 的	
f INPUT = 19.6 MHz	充分	IV				-85.5	-79.0		dBc 的	
	25℃ 下	一世				-86.0			dBc 的	
f INPUT = 32.5 MHz	充分	IV						-81.8	-74.0	dBc 的
	25℃ 下	一世						-82.0		dBc 的
f INPUT = 100 MHz	25℃ 下	V		-84.0		-82.5		-78.0	dBc 的	
最坏的和諧 (第二或第三)										
f INPUT = 9.7 MHz	充分	IV		-90.0	-80.0				dBc 的	
f INPUT = 19.6 MHz	充分	IV				-90.0	-80.0		dBc 的	
f INPUT = 32.5 MHz	充分	IV						-83.5	-74.0	dBc 的

参数	温度	测试级别	AD9235BRU / BCP-20		AD9235BRU / BCP-40		AD9235BRU / BCP-65		单位
			敏	典型	敏	典型	敏	典型	
无污染的动态范围									
f INPUT = 2.4 MHz	25°C 下	V		92.0		92.0		92.0	dBc 的
f INPUT = 9.7 MHz	充分	IV	80.0	88.5					dBc 的
	25°C 下	一世		91.0					dBc 的
f INPUT = 19.6 MHz	充分	IV			80.0	89.0			dBc 的
	25°C 下	一世				90.0			dBc 的
f INPUT = 32.5 MHz	充分	IV					74.0	83.0	dBc 的
	25°C 下	一世						85.0	dBc 的
f INPUT = 100 MHz	25°C 下	V		84.0		85.0		80.5	dBc 的



绝对最大额定值

表5

引脚名称	同 尊重	敏	马克斯	单元
电				
AVDD	AGND	-0.3	+3.9	V
DRVDD	DGND	-0.3	+3.9	V
AGND	DGND	-0.3	+0.3	V
AVDD	DRVDD	-3.9	+3.9	V
数字 输出	DGND	-0.3	DRVDD + 0.3	V
CLK, MODE	AGND	-0.3	AVDD + 0.3	V
VIN +, VIN-	AGND	-0.3	AVDD + 0.3	V
VREF	AGND	-0.3	AVDD + 0.3	V
感	AGND	-0.3	AVDD + 0.3	V
REFB, REFT	AGND	-0.3	AVDD + 0.3	V
PDWN	AGND	-0.3	AVDD + 0.3	V
ENVIRONMENTAL				
工作温度		-40	+ 85	C
结温			150	C
引线温度 (10秒)			300	C
储存温度		-65	+150	C

1典型的热阻抗 (28引脚TSSOP), $\theta_{JA} = 67.7^{\circ}\text{C/W}$; (32引脚LFCSP), $\theta_{JA} = 32.5^{\circ}\text{C/W}$, $\theta_{JC} = 32.71^{\circ}\text{C/W}$. 这些测量被采取了按照EIA / JESD51-1, 静止空气中的4层板.

ESD警告

ESD (静电放电) 敏感装置. 高达4000V的静电电荷容易积累. 对人体和测试设备可以放电而不需要检测. 虽然这个产品的功能专有的ESD保护电路, 在受到高能里电子器件影响的器件上可能会发生永久性损坏, 三相放电. 因此, 建议采取适当的ESD预防措施以避免性能下降或功能丧失.

绝对最大额定值是要应用的限制值. 单独和超越这个电路的适用性. 可能会受损. 功能可操作性不一定. 默示. 暴露于绝对最大额定条件下. 延长的时间可能会影响设备的可靠性.

测试水平的说明

测试水平	描述
一世	100% 生产测试.
II	100% 产品在25°C测试, 样品测试在指定的温度.
III	只进行样品测试.
IV	参数是由设计和characteriza-重刑测试.
V	参数只是一个典型值.
VI	在25°C下100% 生产测试; 由de-符号和表征测试为工业tem-温度范围. 100% 生产测试温度 - 极端的军事设备.



引脚配置和功能说明

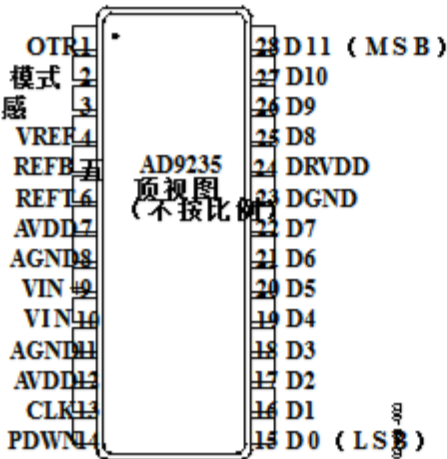
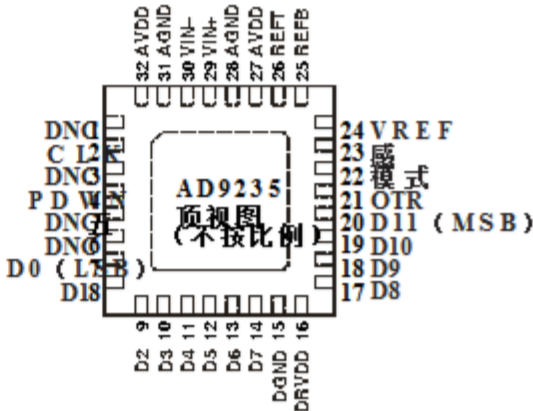


图3. 28引脚TSSOP引脚配置



笔记
1. DNC = 不连接。
2. 建议使用暴露的铅笔
被焊接在地面上。

图4. 32引脚LFCSP引脚配置

表6. 引脚功能描述

销号 28引脚TSSOP	销号 32引脚LFCSP	助记符	描述
1	21	OTR	超出范围的指示器。
2	22	模式	数据格式和时钟占空比稳定器 (DCS) 模式选择。
3	23	感	参考模式选择。
4	24	VREF	电压基准输入/输出。
五	25	REFB	差分参考 (-)。
6	26	REFT	差分参考 (+)。
7, 12	27, 32	AVDD	模拟电源。
8, 11	28, 31	AGND	模拟地。
9	29	VIN +	模拟输入引脚 (+)。
10	三十	VIN-	模拟输入引脚 (-)。
13	2	CLK	时钟输入引脚。
14	4	PDWN	掉电功能选择 (高电平有效)。
15日至22日, 25日至28日	3日至14日, 17日至20日	D0 (LSB) 到 D11 (MSB)	数据输出位。
23	15	DGND	数字输出地。
24	16	DRVDD	数字输出驱动器电源。必须至少与 DGND 解耦。 0.1μF 电容。建议去耦为 0.1μF, 并联 10μF。
	1, 3, 5, 6 EP	DNC EPAD	不要连接。 裸露的垫。建议将裸露焊盘焊接到焊接处 地平面。焊点的可靠性有所提高, maxi- 包装的妈妈热能力与暴露的浆得以实现 焊接到客户板上。

规格的定义

模拟带宽（全功率带宽）

频谱功率的模拟输入频率
基频（由FFT分析确定）是
降低了3分贝。

孔径延迟（ t_A ）

时钟上升沿的50%点之间的延迟
以及模拟输入被采样的时刻。

孔径抖动（ t_J ）

样本间的孔径延迟变化。

积分非线性（INL）

每个单独的代码与从中画出的线的偏差
通过积极的全面负面的满量程。用作的点
在第一个代码转换之前，负的满量程发生 $1/2$ LSB。
正满量程被定义为超出最后的 $1/2$ LSB
代码转换。偏差是从中间测量的
每个特定的代码到真正的直线。

差分非线性（DNL，无失码）

一个理想的ADC显示正好是1 LSB的代码转换
分开。DNL是偏离这个理想值。保证
没有12位分辨率的失码表示全部4096
代码必须存在于所有操作范围内。

偏移错误

主要的进位转换应该发生在模拟值上
 $1/2$ LSB 低于 $V_{IN+} = V_{IN-}$ 。偏移误差被定义为
实际从这一点过渡的偏差。

增益错误

第一个代码转换应该发生在 $1/2$ LSB 模拟值
以上负满量程。最后的转换应该发生在一个
模拟值低于正满量程的 $1/2$ LSB。收益错误是
第一个和最后一个代码的实际差异的偏差
转换和第一个和最后一个代码之间的理想区别
过渡。

温度漂移

指定偏移误差和增益误差的温度漂移
从最初（25°C）值到最大值的变化
在 T_{MIN} 或 T_{MAX} 。

电源抑制比

从价值与供给的全面变化
在其供应的价值的最低限度
最大限度。

总谐波失真（THD）¹

前六个谐波分量的均方根和之比
到测量输入信号的均方根值。

信号与噪声和失真（SINAD）¹

有效值信号幅度的比值（低于满量程0.5 dB）
规模）与所有其他光谱组合的总和的均方根值
尼奎斯特频率以下的内容，包括谐波
不包括dc。

有效位数（ENOB）

一个给定输入的正弦波输入设备的ENOB
频率可以从其测得的SINAD直接计算出来
使用下面的公式

$$N = (SINAD - 1.76) / 6.02$$

信噪比（SNR）¹

有效值信号幅度的比值（设定在0.5dB以下）
规模）与所有其他光谱组合的总和的均方根值
尼奎斯特频率以下的网友，不包括前六名
谐波和直流。

无杂散动态范围（SFDR）¹

输入的均方根振幅差值
信号和峰值杂散信号。

双音SFDR¹

输入音调的均方根值与均方根值的比值
的峰值杂散成分。峰值杂散成分
可能是也可能不是IMD产品。

时钟脉冲宽度和占空比

脉冲宽度高是最小的时间里
时钟脉冲应该保持在逻辑1状态以达到额定值
性能。脉冲宽度低是时钟的最小时间
脉冲应该处于低电平状态。以给定的时钟频率，这些
规范定义了可接受的时钟占空比。

最低转换率

最低模拟信号的SNR的时钟频率
频率下降不低于3分贝
保证限制。

最大转换率

参数测试的时钟频率。

输出传播延迟（ t_{PD} ）

时钟逻辑门限与时间之间的延迟
所有的位都在有效的逻辑电平之内。

超出范围的恢复时间

ADC重新获取模拟输入所需的时间
从正面满量程的10%过渡到10%
高于负的满量程，或低于满量程的10%
到正面满量程的10%。

¹交流规格可能以dBc报告（随着信号电平的降低而降低
降低）或以dBFS（总是与转换器满量程相关）。

等效电路

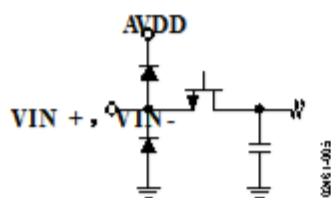


图5.等效模拟输入电路

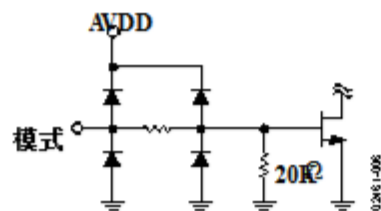


图6.等效的MODE输入电路

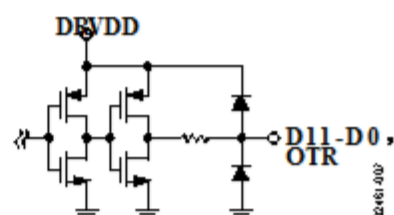


图7.等效数字输出电路

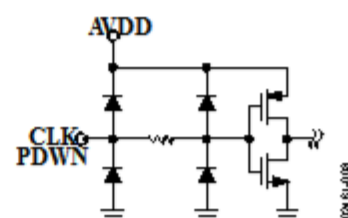
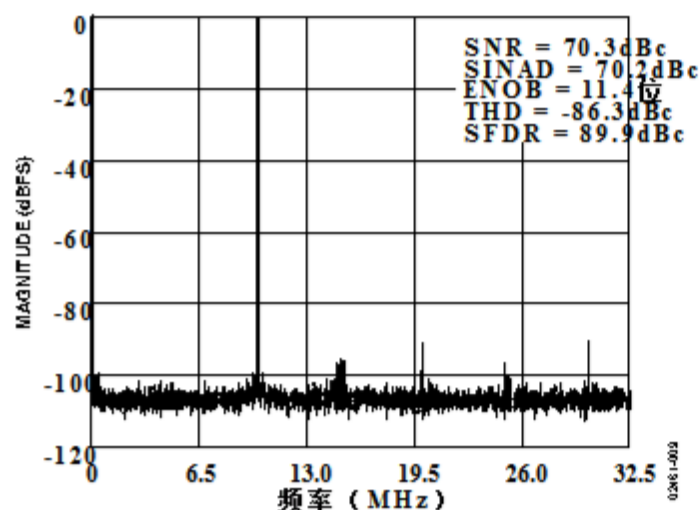
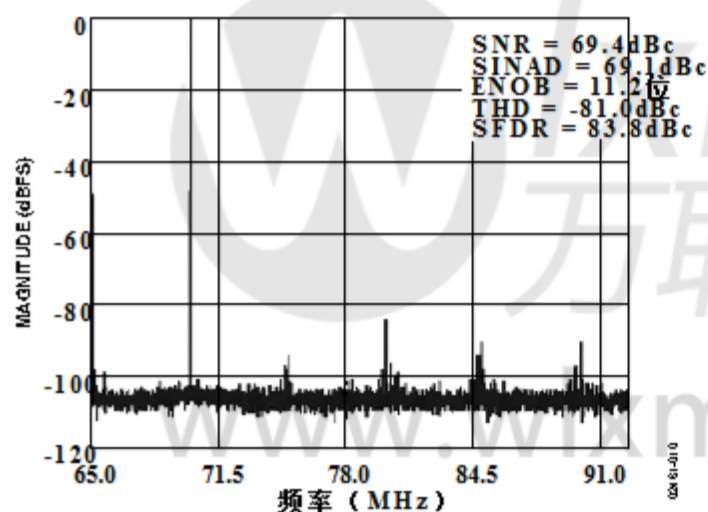
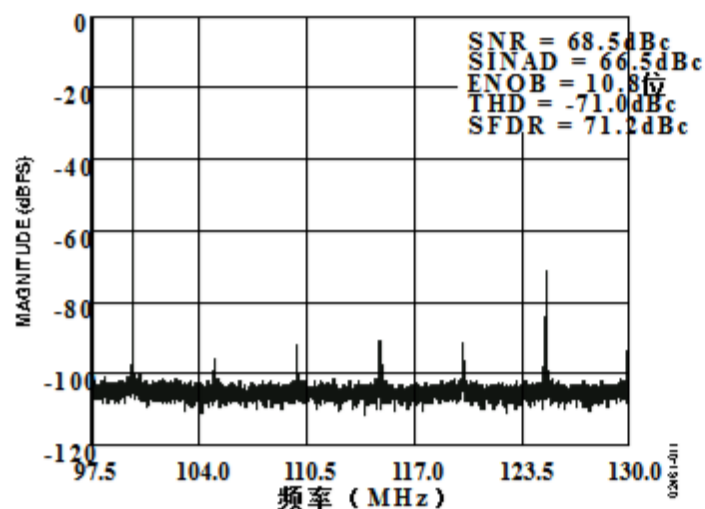
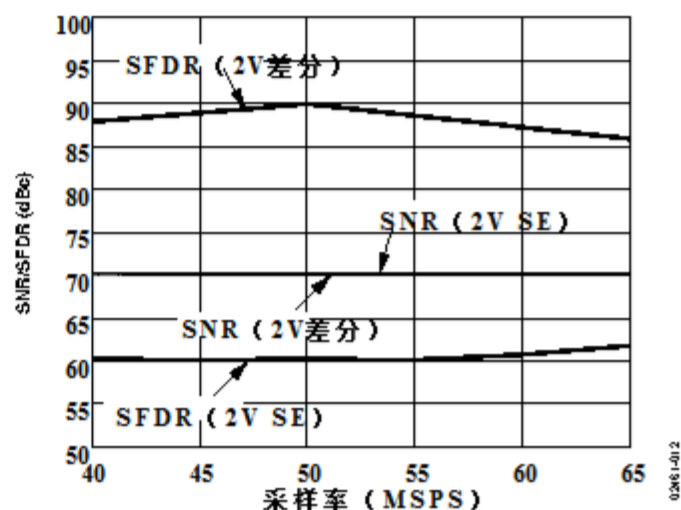
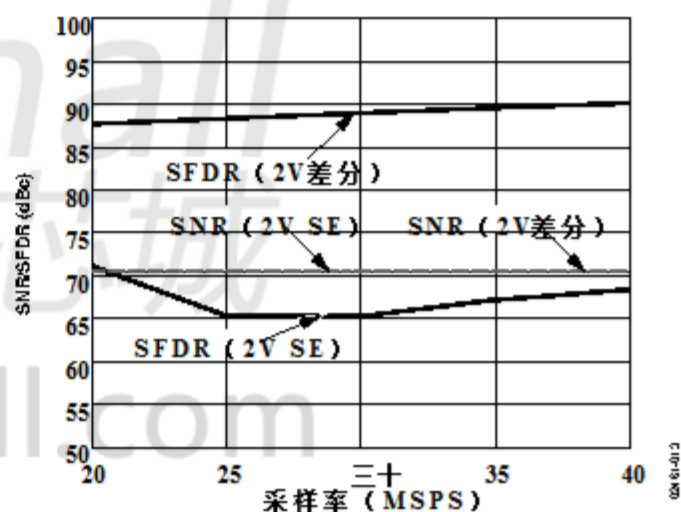
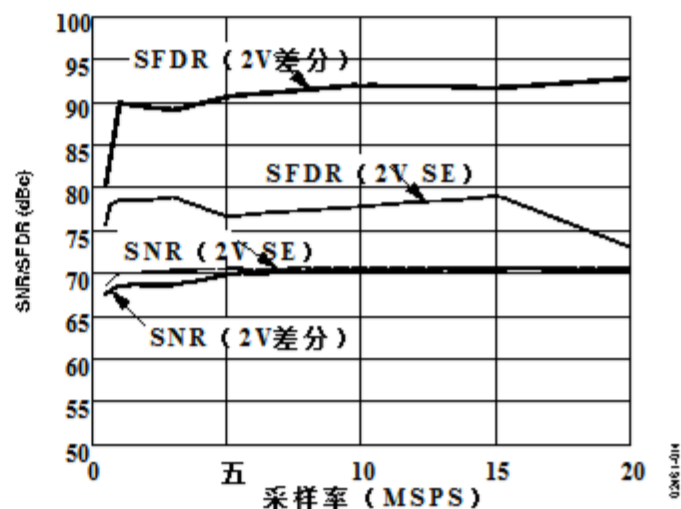


图8.等效数字输入电路


Lxmall
 万联芯城
www.wlxmall.com

典型的性能特征

AVDD = 3.0 V, DRVDD = 2.5 V, $f_{\text{SAMPLE}} = 65 \text{ MSPS}$, 禁用DCS, $T_A = 25^\circ\text{C}$, 2 V差分输入, $A_{\text{IN}} = -0.5 \text{ dBFS}$, $V_{\text{REF}} = 1.0 \text{ V}$, 除非另有说明。

图9. $f_{\text{IN}} = 10 \text{ MHz}$ 的单音8K FFT图10. $f_{\text{IN}} = 70 \text{ MHz}$ 的单音8K FFT图11. $f_{\text{IN}} = 100 \text{ MHz}$ 的单音8K FFT图12. AD9235-65: 单音SNR / SFDR与
 f_{CLK} , f_{IN} = 奈奎斯特 (32.5 MHz)图13. AD9235-40: f_{IN} = 奈奎斯特 (20 MHz) 时单音SNR / SFDR与 f_{CLK} 图14. AD9235-20: f_{IN} = Nyquist (10 MHz) 时的单音SNR / SFDR与 f_{CLK}

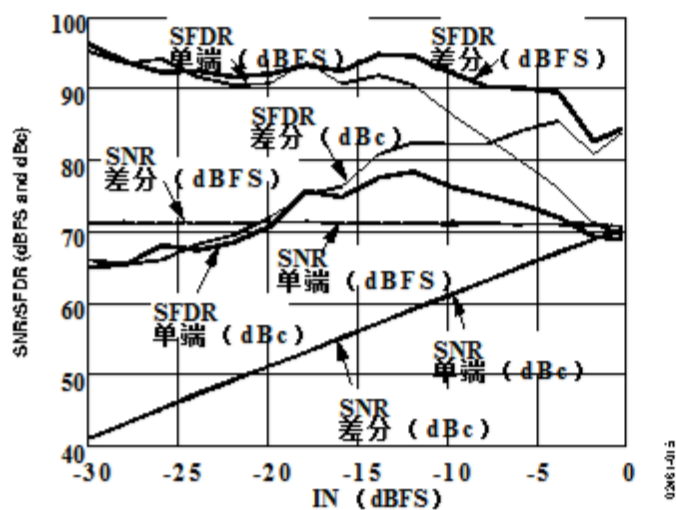


图15. AD9235-65: 单音SNR / SFDR与具有 f_{IN} = 奈奎斯特 (32.5 MHz) 的 IN

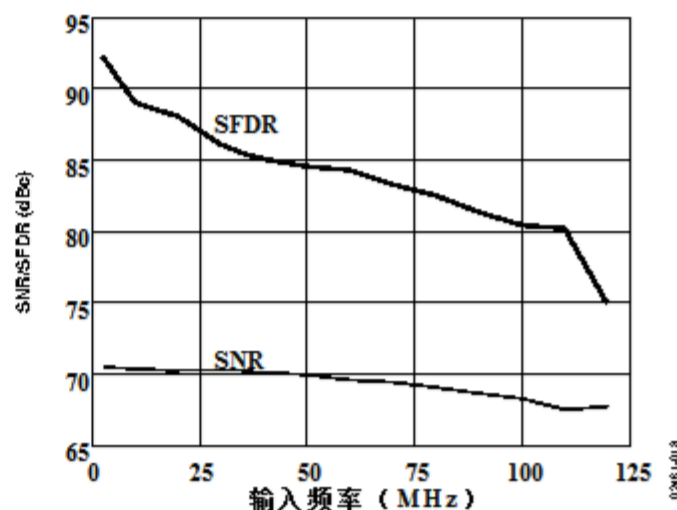


图18. AD9235-65: SNR / SFDR与 f_{IN} 的关系

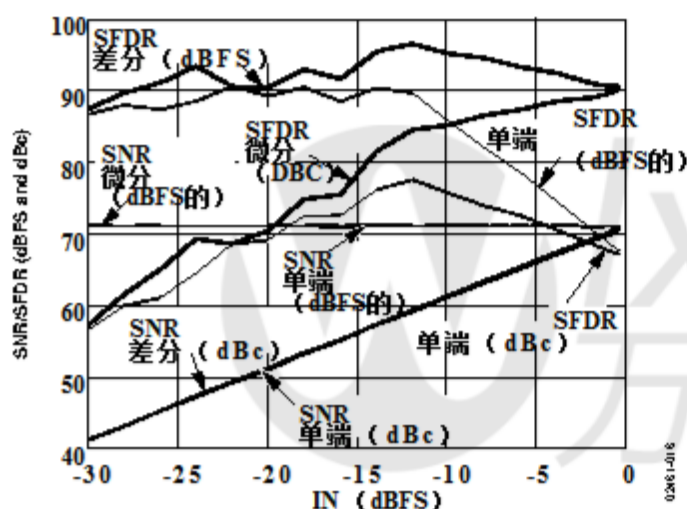


图16. AD9235-40: f_{IN} = 奈奎斯特 (20 MHz) 时的单音SNR / SFDR对AIN

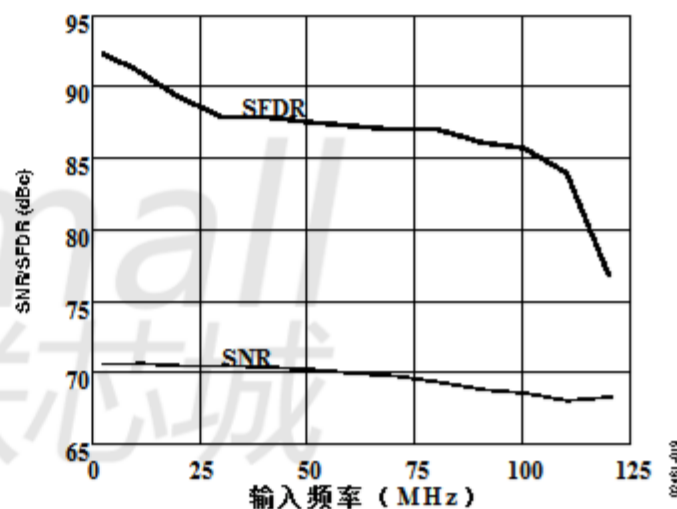


图19. AD9235-40: SNR / SFDR与 f_{IN} 的关系

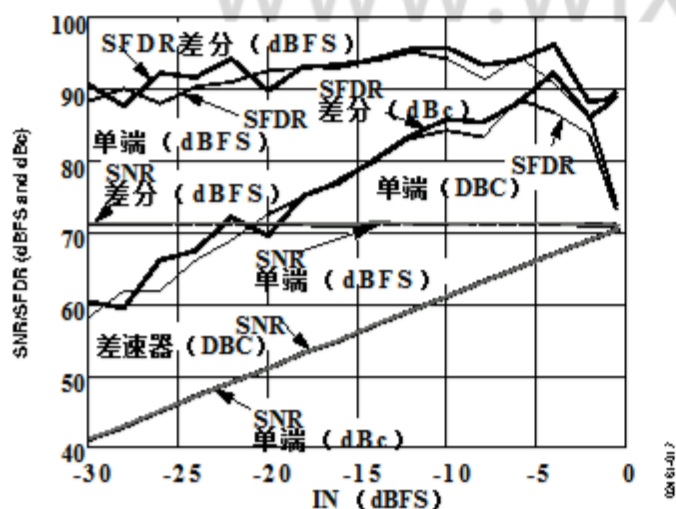


图17. AD9235-20: f_{IN} = 奈奎斯特 (10 MHz) 时的单音SNR / SFDR与AIN

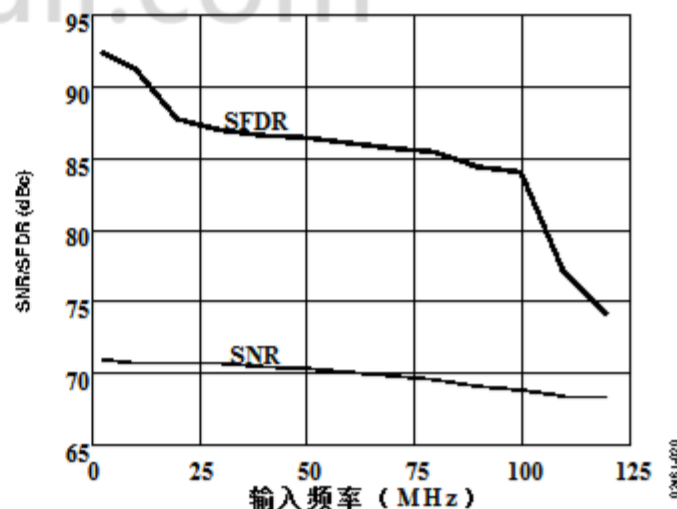
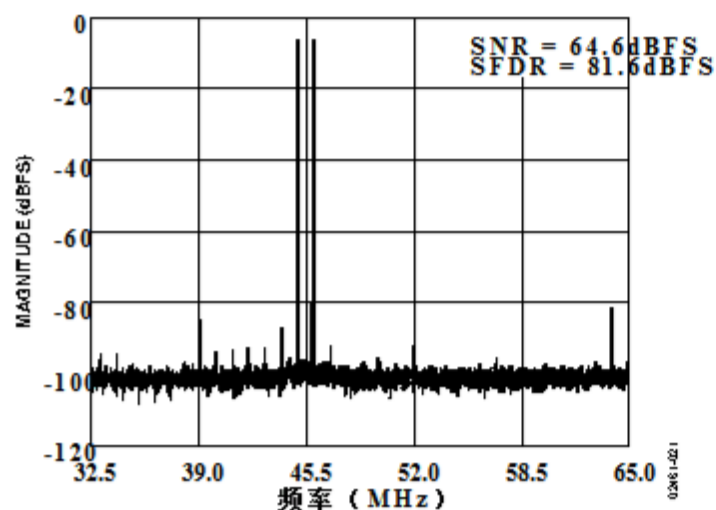
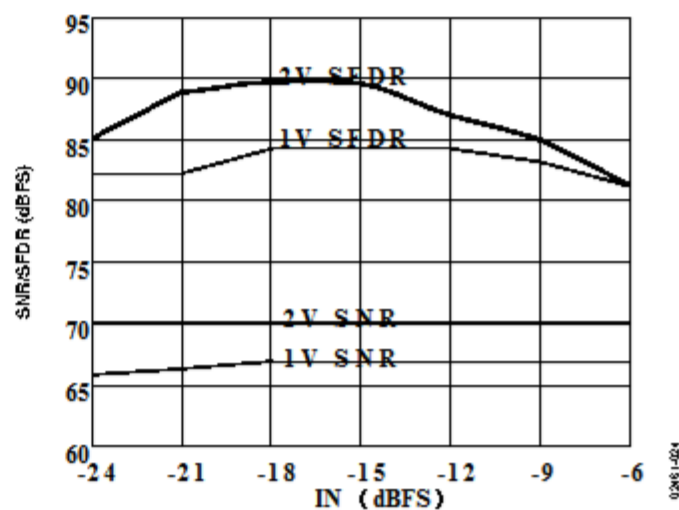
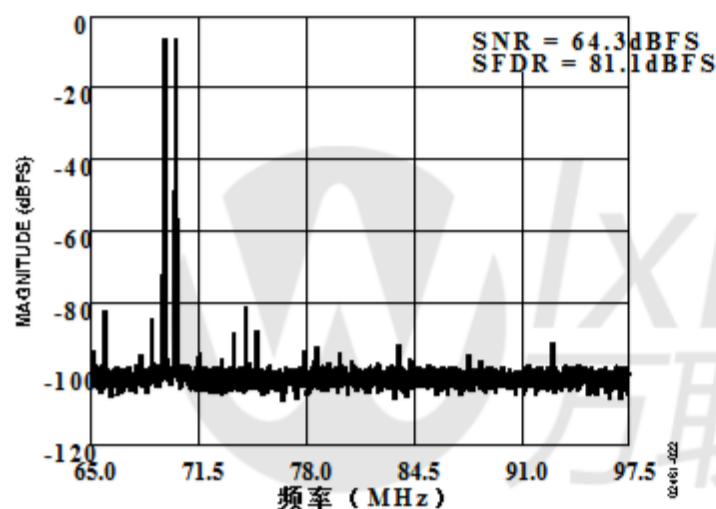
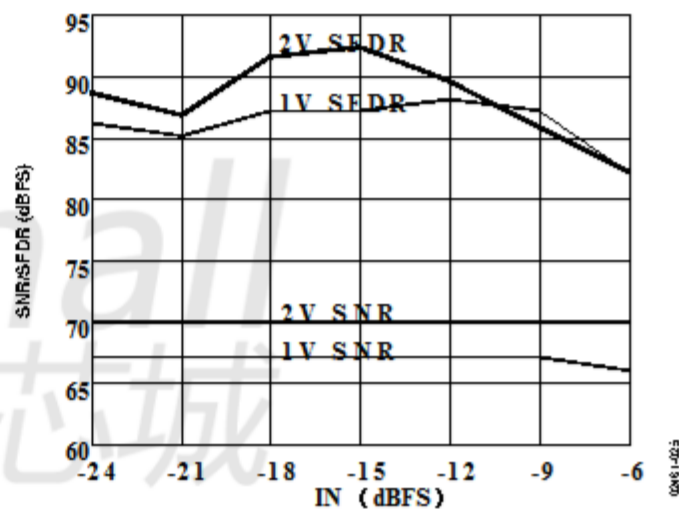
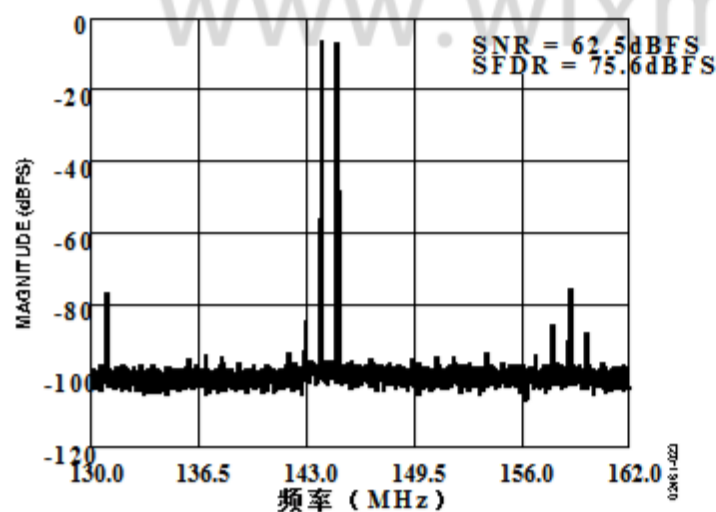
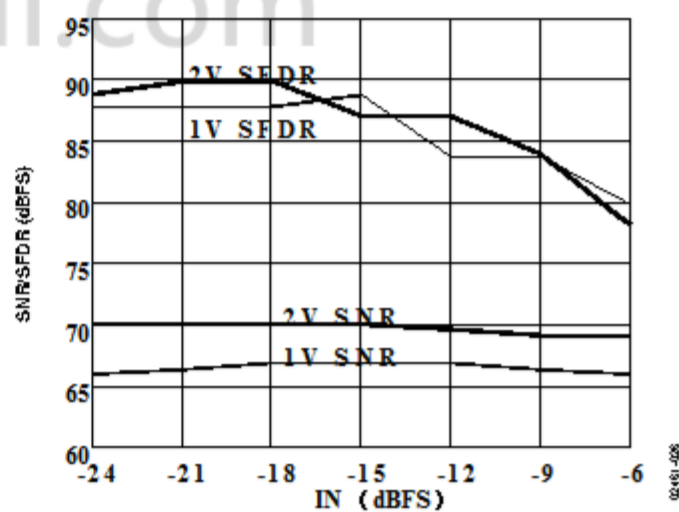


图20. AD9235-20: SNR / SFDR与 f_{IN} 的关系

图21. $f_{IN1} = 45\text{ MHz}$ 和 $f_{IN2} = 46\text{ MHz}$ 的双音8K FFT图24. $f_{IN1} = 45\text{ MHz}$ 和 $f_{IN2} = 46\text{ MHz}$ 时的双音SNR / SFDR与A IN的关系图22. $f_{IN1} = 69\text{ MHz}$ 和 $f_{IN2} = 70\text{ MHz}$ 的双音8K FFT图25. $f_{IN1} = 69\text{ MHz}$ 和 $f_{IN2} = 70\text{ MHz}$ 时的双音SNR / SFDR与A IN的关系图23. $f_{IN1} = 144\text{ MHz}$ 和 $f_{IN2} = 145\text{ MHz}$ 的双音8K FFT图26. $f_{IN1} = 144\text{ MHz}$ 和 $f_{IN2} = 145\text{ MHz}$ 时的双音SNR / SFDR与A IN的关系

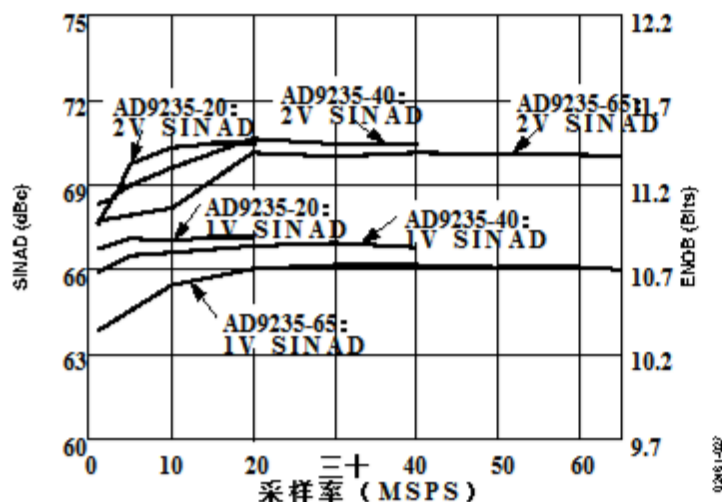
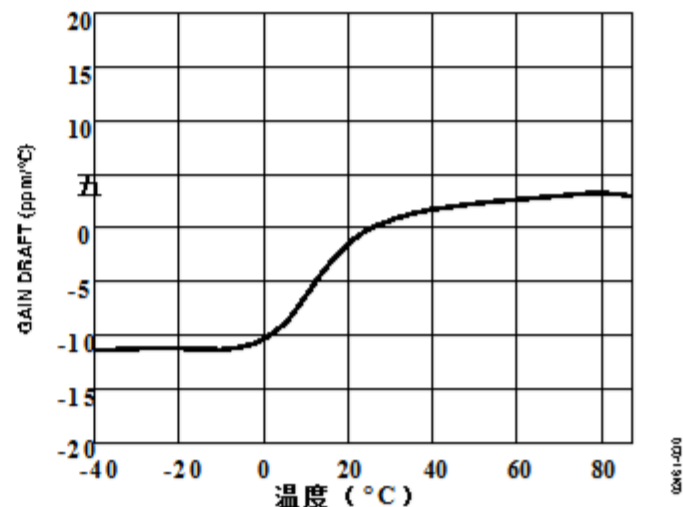
图27. SINAD与 f_{CLK} , f_{IN} = 奈奎斯特

图30. 使用外部参考的A/D增益与温度的关系

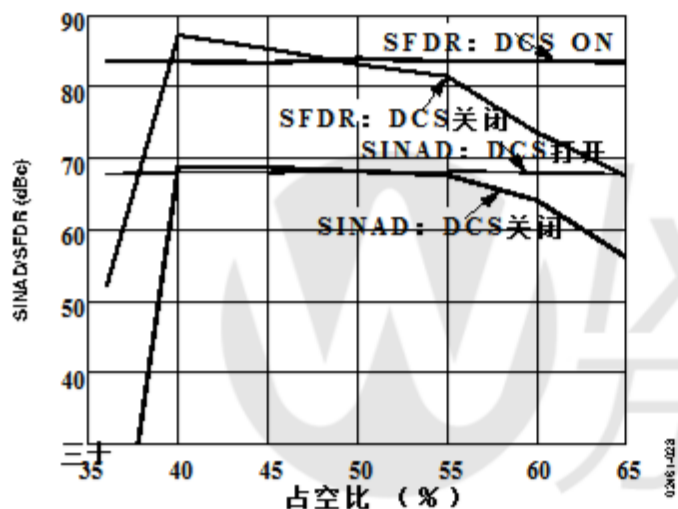


图28. SINAD / SFDR与时钟占空比的关系

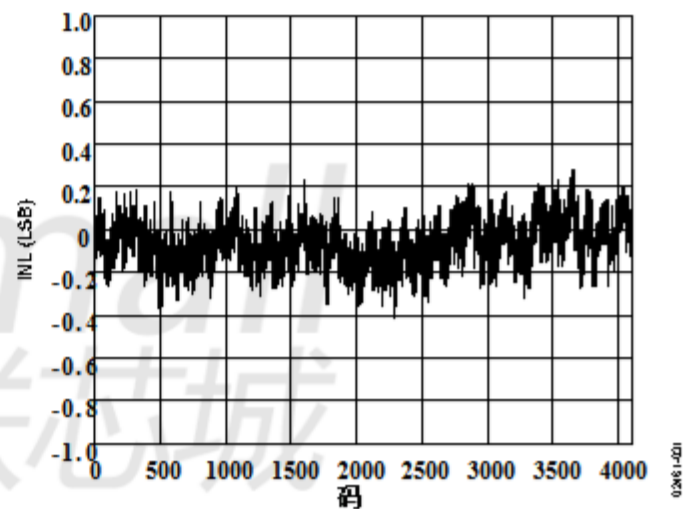


图31. 典型的INL

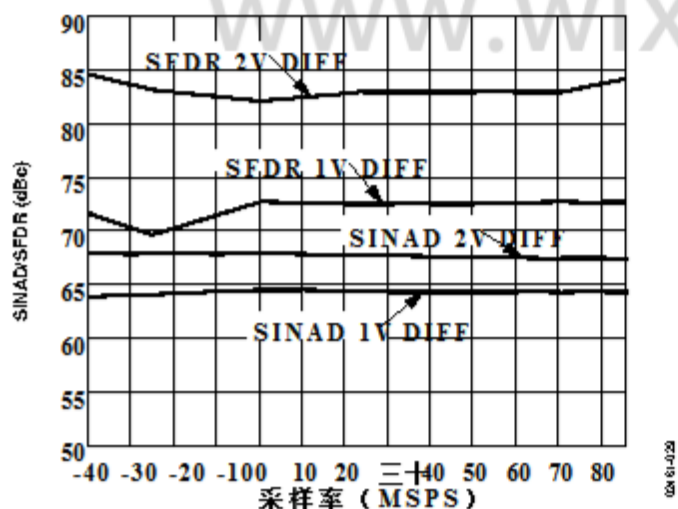
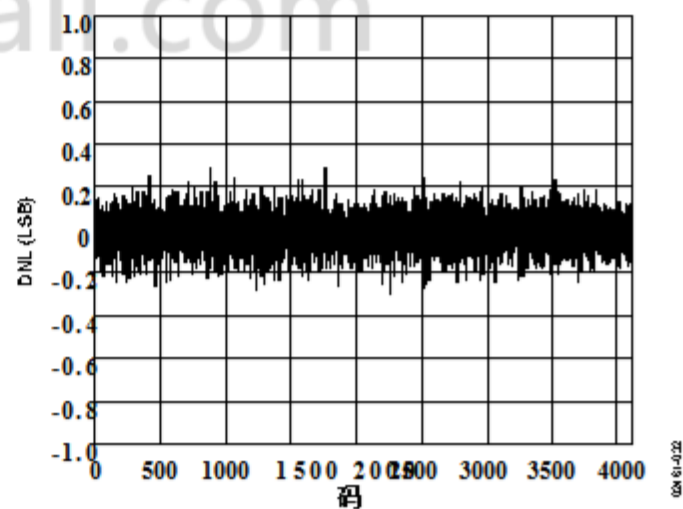
图29. $f_{IN} = 32.5$ MHz时, SINAD / SFDR与温度的关系曲线

图32. 典型的DNL

内部参考电压可以固定在引脚上
0.5 V或1.0 V的值，或在相同范围内调整
在“内部参考连接”部分进行讨论。马克西 -
在AD9235设置为0的情况下，实现了信噪比性能
最大输入跨度为2 V_{pp}。相对SNR下降
从2 V_{pp}模式切换到1 V_{pp}模式时为3 dB。

SHA可以从保持信号的源驱动
在所选参考电压的允许范围内的峰值，
年龄、最小和最大共模输入电平
被定义为：

$$V_{CM\ MIN} = V_{REF} / 2$$

$$V_{CM\ MAX} = (AVDD + V_{REF}) / 2$$

最小共模输入电平允许AD9235
容纳以地为参考的输入。

尽管用差速器可以达到最佳性能
输入时，单端源可能被驱动到VIN+或VIN-。
在这个配置中，一个输入接受信号，而
相反的输入应通过连接到一个中间尺寸设置
适当的参考。例如，2 V_{pp}信号可能是
施加到VIN+而1 V参考施加到VIN-。该
然后AD9235接受一个输入信号在2V和2V之间变化
0 V。在单端配置中，失真性能
与差速器情况相比可能显著降低。
但是，在较低的输入频率下，效果不明显
在速度较低的型号（AD9235-40和AD9235-20）中。

差分输入配置

如前所述，在达到最佳性能的同时
以差分输入配置驱动AD9235。对于
基带应用，AD8138差分驱动器提供
卓越的性能和灵活的ADC接口。该
AD8138的输出共模电压很容易设置为
AVDD / 2，驱动程序可以在Sallen-Key滤波器中配置
拓扑结构来提供输入信号的频带限制。

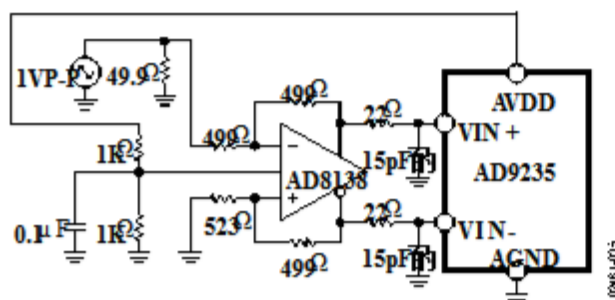


图35.使用AD8138的差分输入配置

在第二奈奎斯特区及以上的输入频率下，
大多数放大器的性能不足以实现
AD9235的真实性能。IF中尤其如此
欠采样频率在70 MHz以内的应用
正在采样100 MHz的范围。对于这些应用，

差动变压器耦合是推荐的输入
配置，如图36所示。

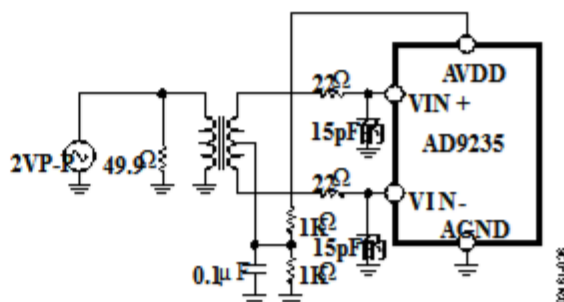


图36.差分变压器耦合配置

选择a时必须考虑信号特性
变压器。大多数RF变压器在频率饱和
低于几MHz，并且信号功率过大也会导致
芯饱和，导致失真。

单端输入配置

单端输入可以提供足够的性能
成本敏感的应用程序。在这种配置中，
在SFDR和由于大的失真性能
输入共模摆动。但是，如果来源
每个输入上的阻抗匹配，应该有一点点
对SNR性能的影响。图37详细描述了典型的单线程
结束输入配置。

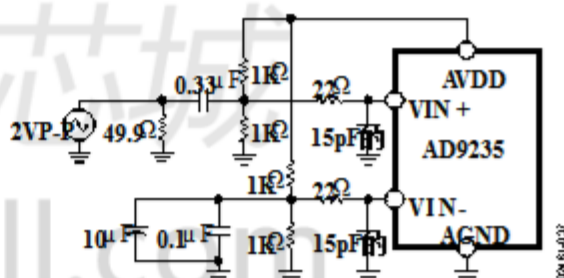


图37.单端输入配置

时钟输入考虑

典型的高速ADC使用两个时钟沿产生一个
内部定时信号的各种各样，结果可能是敏感的，
time时钟占空比。通常需要5%的容差
在时钟占空比上保持动态性能char-
Cucumis Sativus查阅全文。AD9235包含一个时钟占空比稳定器
（DCS）重新定义非采样边缘，提供一个内部
时钟信号具有标称50%的占空比。这允许一个广泛的
时钟输入占空比的范围而不影响性能，
AD9235的型号。如图30所示，噪声和distor-
在30%的工作周期范围内性能几乎保持平稳。

占空比稳定器使用延迟锁定环（DLL）
创建非采样边缘。因此，任何更改
采样频率需要大约100个时钟周期
允许DLL获取并锁定到新的速率。

高速, 高分辨率的ADC对质量敏感
时钟输入. 在给定的满量程下信噪比的降低
输入频率 (f_{INPUT}) 只能由孔径抖动 (t_J) 引起
通过计算

$$\text{SNR降级} = -20 \times \log_{10} [2\pi \times f_{\text{INPUT}} \times t_J]$$

在等式中, 均方根孔径抖动 t_J 表示根 -
所有抖动源的和平方, 包括时钟输入,
模拟输入信号和ADC孔径抖动指标.
欠采样应用对抖动特别敏感.

时钟输入应视为模拟信号

孔径抖动可能会影响动态范围

AD9235. 时钟驱动器的电源应该分开
从ADC输出驱动器供应, 以避免调制
时钟信号与数字噪声. 低抖动, 晶体控制
振荡器是最好的时钟源. 如果时钟产生
来自另一种来源 (通过门控, 分裂或其他)
方法), 最后应该由原始时钟重新定时
步.

电源消耗和待机模式

如图38所示, AD9235的功耗为
与采样率成比例. 数字功耗
在三个速度等级之间没有显著的变化
因为它主要是由数字的力量决定的
驱动程序和每个输出位的负载. 最大 DRVDD
电流可以计算为

$$I_{\text{DRVDD}} = V_{\text{DRVDD}} \times C_{\text{LOAD}} \times f_{\text{CLK}} \times N$$

其中 N 是输出比特的数量, 在12的情况下
AD9235. 每个输出位都会发生这个最大电流
在每个时钟周期开关, 即在一个满量程方波
奈奎斯特频率 $f_{\text{CLK}}/2$. 实际上, DRVDD 电流是
建立的平均输出位数切换,
这是由编码率和特性决定的
的模拟输入信号.

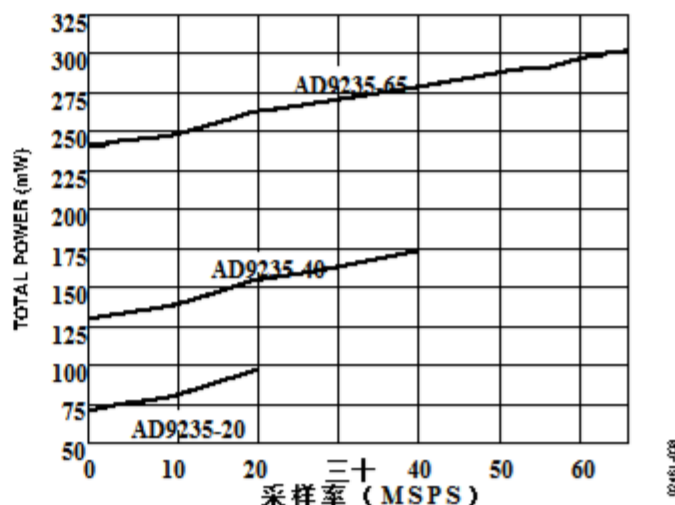


图38. $f_{\text{IN}} = 10 \text{ MHz}$ 时的总功率与采样率

对于AD9235-20速度等级, 数字功耗
可以表示总功耗的10%. 数字
可以通过减少电容 -
提供给输出驱动器的负载. 图38中的数据
是在每个输出驱动器上以 5 pF 的负载进行的.

模拟电路是最佳的偏置, 使每个速度
等级提供了优异的性能, 同时提供减少
能量消耗. 每个速度等级消耗一个基准
低采样率下的功率随时钟线性增加
频率.

通过将 PDWN 引脚置为高电平, AD9235被置于
待机模式. 在这种状态下, ADC典型功耗为 1 mW
如果 CLK 和模拟输入是静态的. 在待机期间,
输出驱动器处于高阻抗状态. 重申
 PDWN 引脚为低电平, 使AD9235恢复正常
操作模式.

待机模式下的低功耗是通过关闭实现的
下拉参考, 参考缓冲器和偏置网络. 该
 REFT 和 REFB 上的去耦电容在放电时放电
进入待机模式, 然后必须充电
恢复正常运行. 结果, 唤醒时间是
与待机模式花费的时间有关, 待机时间较短
周期导致比例缩短的唤醒时间. 随着
在 REFT 上推荐使用 $0.1 \mu\text{F}$ 和 $10 \mu\text{F}$ 去耦电容
和 REFB , 大约需要1秒钟才能完全放电
参考缓冲去耦电容和3毫秒恢复完整
操作.

表7.参考配置摘要

选定模式	感测电压	内部开关位置	结果VREF (V)	产生的差分跨度 (V _{pp})
外部参考	AVDD	N / A	N / A	2×外部参考
内部固定参考	VREF	感	0.5	1.0
可编程参考	0.2 V到VREF	感	$0.5 \times (1 + R2 / R1)$	2×VREF (见图40)
内部固定参考	AGND到0.2V	内部分频器	1.0	2.0

数字输出

AD9235输出驱动器可以配置为与接口连接 2.5 V或3.3 V逻辑系列, 通过将DRVDD与数字相匹配提供接口逻辑. 输出驱动程序的大小提供足够的输出电流来驱动各种逻辑家庭. 但是, 大的驱动电流往往会导致电流可能影响转换器性能的耗材故障. 需要ADC驱动大容性负载的应用或者大型扇出可能需要外部缓冲器或锁存器.

如表8所示, 可以选择数据格式 偏移二进制或二进制补码.

定时

AD9235提供具有流水线延迟的锁存数据输出 七个时钟周期. 数据输出可用一个传播, 在时钟信号的上升沿之后的延迟 (t_{PD}). 参考图2为详细的时序图.

输出数据线和负载的长度 应尽可能减小, 以减少AD9235内的瞬变; 这些瞬态会降低转换器的动态性能.

AD9235的最低典型转换速率为1 MSPS. 在 时钟速率低于1 MSPS, 动态性能可能会下降.

电压参考

内置一个稳定, 精确的0.5 V电压基准 AD9235. 输入范围可以通过改变参考值 电压施加到AD9235, 使用内部 参考或外部施加的参考电压. 输入 ADC跨度跟踪参考电压线性变化.

如果通过变压器差分驱动ADC, 参考电压可以用来偏置中心抽头 (共模电压).

内部参考连接

AD9235内的一个比较器可以检测电压 SENSE引脚并将参考值配置为四个位置之一 如表7所示. 如果SENSE是 接地, 参考放大器开关连接到 内部电阻分压器 (见图39), 将VREF设置为1 V. 将SENSE引脚连接到VREF可切换参考 放大器输出到SENSE引脚, 完成循环和 提供0.5 V的参考输出. 如果电阻分压器是 连接如图40所示, 交换机再次设置为

SENSE引脚. 这使得参考放大器处于非反相状态 模式与VREF输出定义为

$$VREF = 0.5 \times (1 + R2 / R1)$$

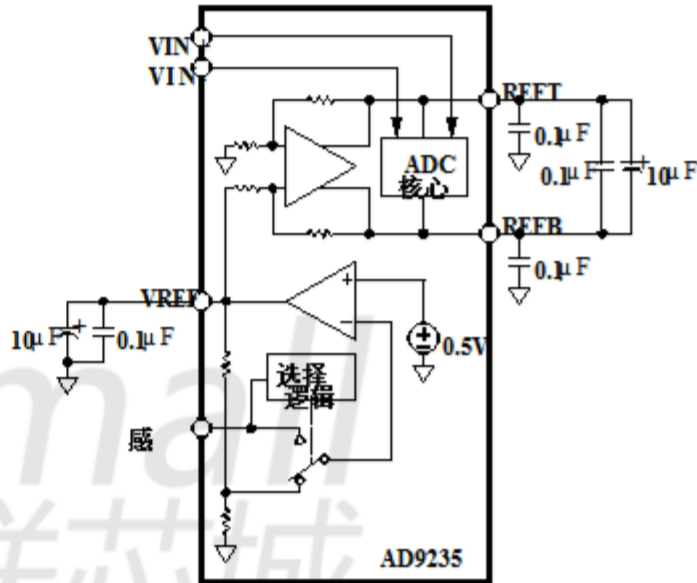


图39.内部参考配置

在所有参考配置中, REFT和REFB驱动A / D 转换核心并确定其输入范围. 输入范围 ADC始终等于参考引脚上电压的两倍 内部或外部参考.

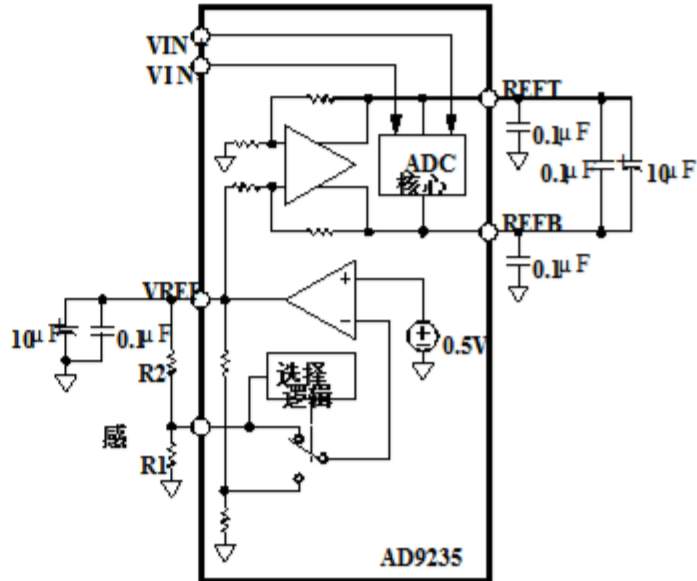


图40.可编程参考配置

外部参考操作

可能需要使用外部参考来加强

ADC的增益精度或改善热漂移

特点:当多个ADC相互追踪时,一个

参考(内部或外部)可能是必要的,以减少收益

将错误匹配到可接受的水平.高精度的外部

也可以选择参考来提供较低的增益和偏移

温度漂移.图41显示了典型的漂移特征 -

1 V和0.5 V模式下的内部基准电压.

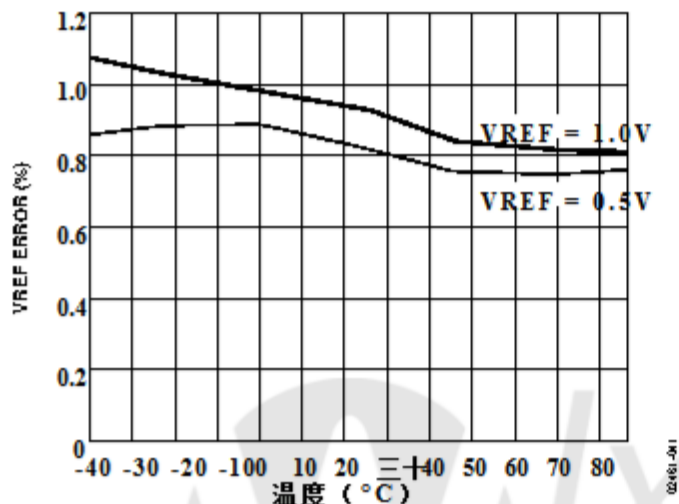


图41. 典型的VREF漂移

当SENSE引脚连接到AVDD时,内部参考是

禁用,允许使用外部参考.内部

参考缓冲器加载等价的外部参考

7kΩ负载.内部缓冲器仍然生成正和

负的满量程参考,REFT和REFB,ADC

核心.输入范围始终是参考值的两倍

电压.因此,外部参考必须限于a

最大1 V.

如果使用AD9235的内部参考来驱动多个

转换器来改善增益匹配,

必须考虑其他转换器.图42

描述了内部参考电压如何受到负载的影响.

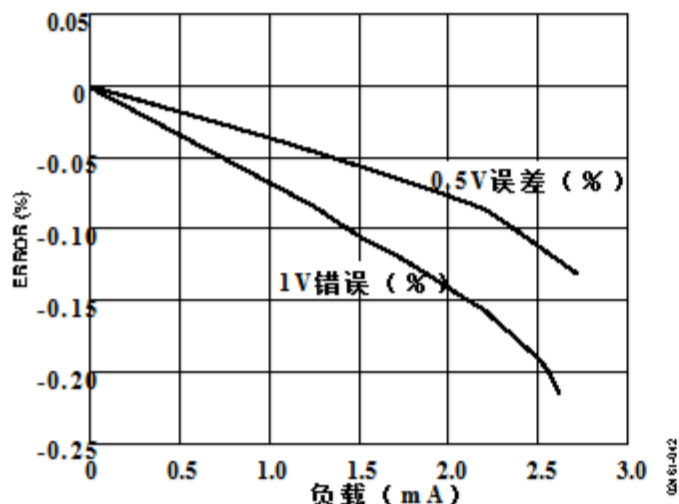


图42. VREF精度与负载

运行模式选择

如前所述,AD9235可以以任一偏移量输出数据

二进制或二进制补码格式.还有一个规定

启用或禁用时钟DCS. MODE引脚是一个多功能引脚,

控制数据格式和DCS状态的高级输入.该

输入阈值和相应的模式选择

在表8中列出.

表8. 模式选择

MODE电压	数据格式	占空比稳定器
AVDD	两个补码	残
2/3 AVDD	两个补码	启用
1/3 AVDD	偏移二进制	启用
AGND (默认)	偏移二进制	残

MODE引脚由内部下拉至AGND 20kΩ

电阻.

TSSOP评估板

AD9235评估板提供支持电路

在各种模式下操作ADC所需的时间和配置,

口粮.转换器可以通过一个差分驱动

AD8138驱动器或变压器,或单端.单独的pow-

提供引脚以将DUT与支持电路隔离开来,

cuity.每个输入配置可以通过适当的配置来选择

各种跳线的连接(参考原理图).图43

显示了用于评估的典型工作台特性设置

AD9235的交流性能.信号是至关重要的

具有非常低的相位噪声(<1 ps均方根抖动)的信号源将被用于

实现转换器的最终性能.适当的过滤器 -

输入信号,去除谐波,降低输入信号,

在输入噪声干扰,也是必要的,

噪音表现.

应在需要的应用中选择AUXCLK输入

最低的抖动和SNR性能,即IF欠采样

表征.它允许用户应用时钟输入信号

即4倍于AD9235的目标采样率.低抖动,

差分4分频计数器MC100LVEL33D提供

1×时钟输出,随后返回到CLK

通过JP9输入.例如,一个260兆赫的信号(正弦波)是

分为一个65 MHz的信号为ADC提供时钟.注意

必须使用AUXCLK接口删除R1.降低

由于许多RF信号,通常通过这个接口实现抖动

发电机在更高的输出下显示改善的相位噪声

频率和正弦输出信号的摆率

4倍于相等振幅的1倍信号.

完整的原理图和布局图遵循和演示

正确的路由和接地技术应该是

在系统级应用.

LFCSP评估委员会

用于评估交流性能的典型工作台设置
 的AD9235与TSSOP评估板类似
 连接（请参阅原理图了解连接细节）。
 AD9235可以单端或差分驱动
 通过变压器,提供独立的电源引脚
 将DUT与支持电路隔离,每个输入
 配置可以通过正确的连接来选择
 各种跳线（参考原理图）。

使用AD8351的另一种差分模拟输入路径
 运算放大器包含在布局中,但不包含在生产中
 灰,有兴趣评估运算放大器的设计者
 ADC应该删除C15, R12和R3并填充运算放大器
 电路. AD8351输出和AD8351之间的无源网络
 AD9235允许用户优化频率响应
 的运算放大器的应用程序。

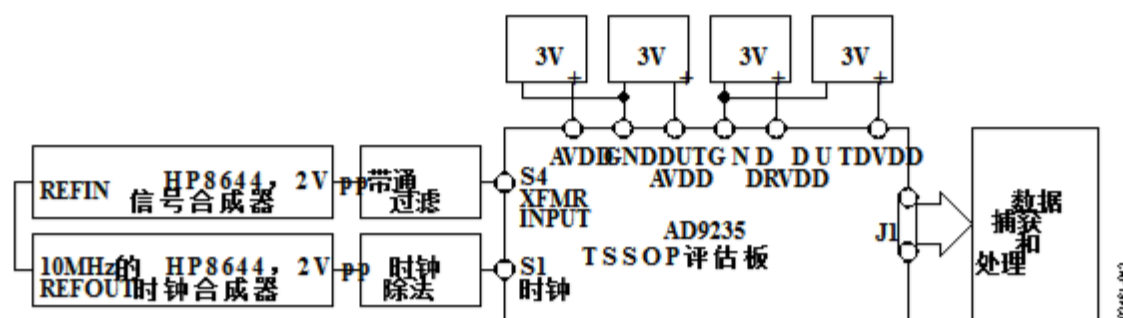


图43. TSSOP评估板连接

www.wxmall.com

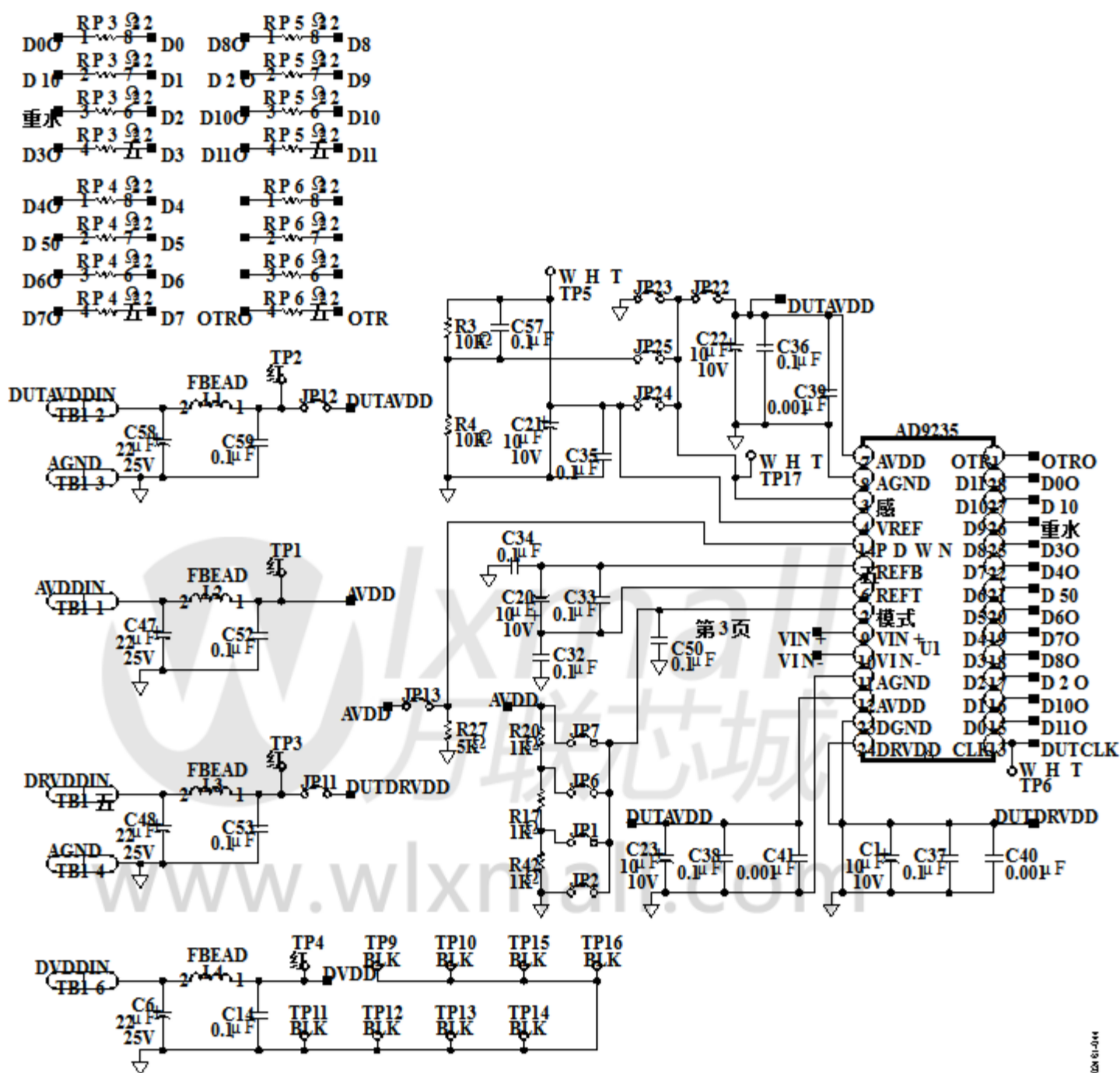
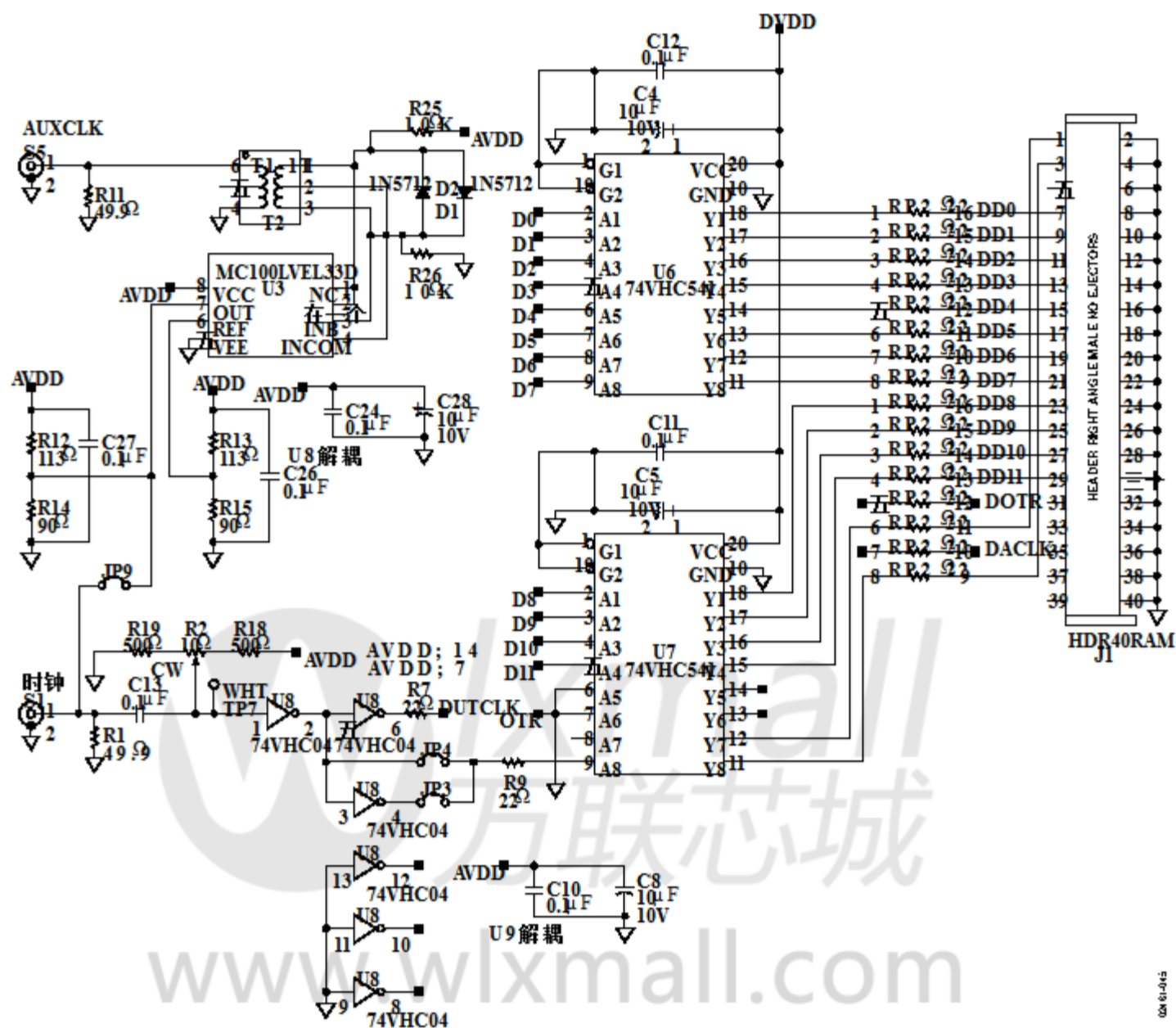


图44. TSSOP评估板原理图, DUT



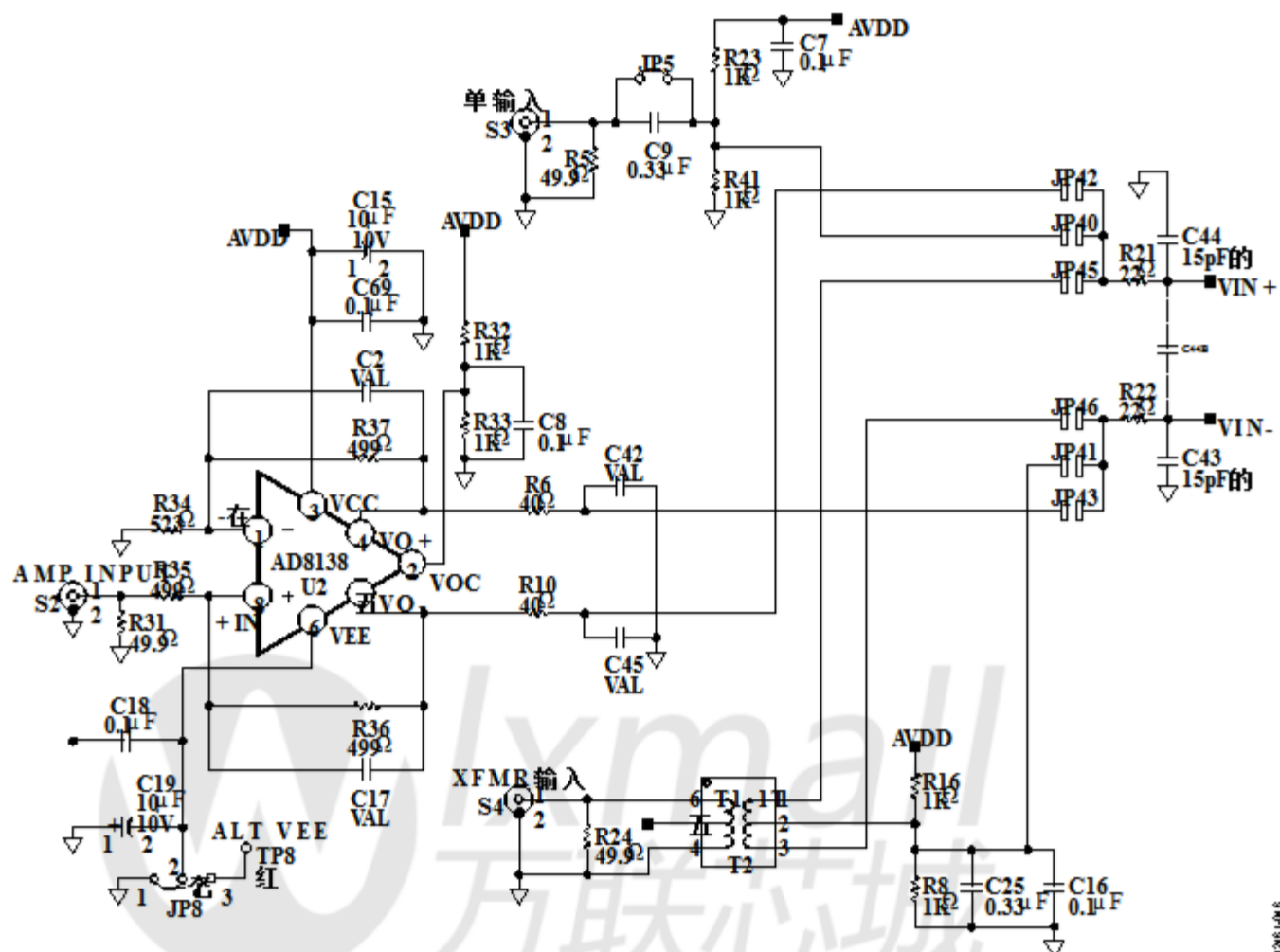


图46. TSSOP评估板原理图，模拟输入

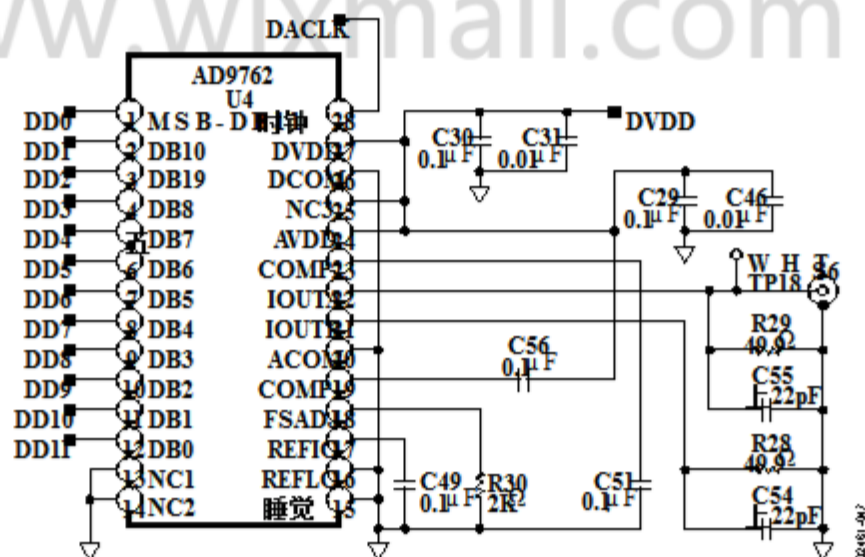


图47. TSSOP评估板原理图，可选DAC

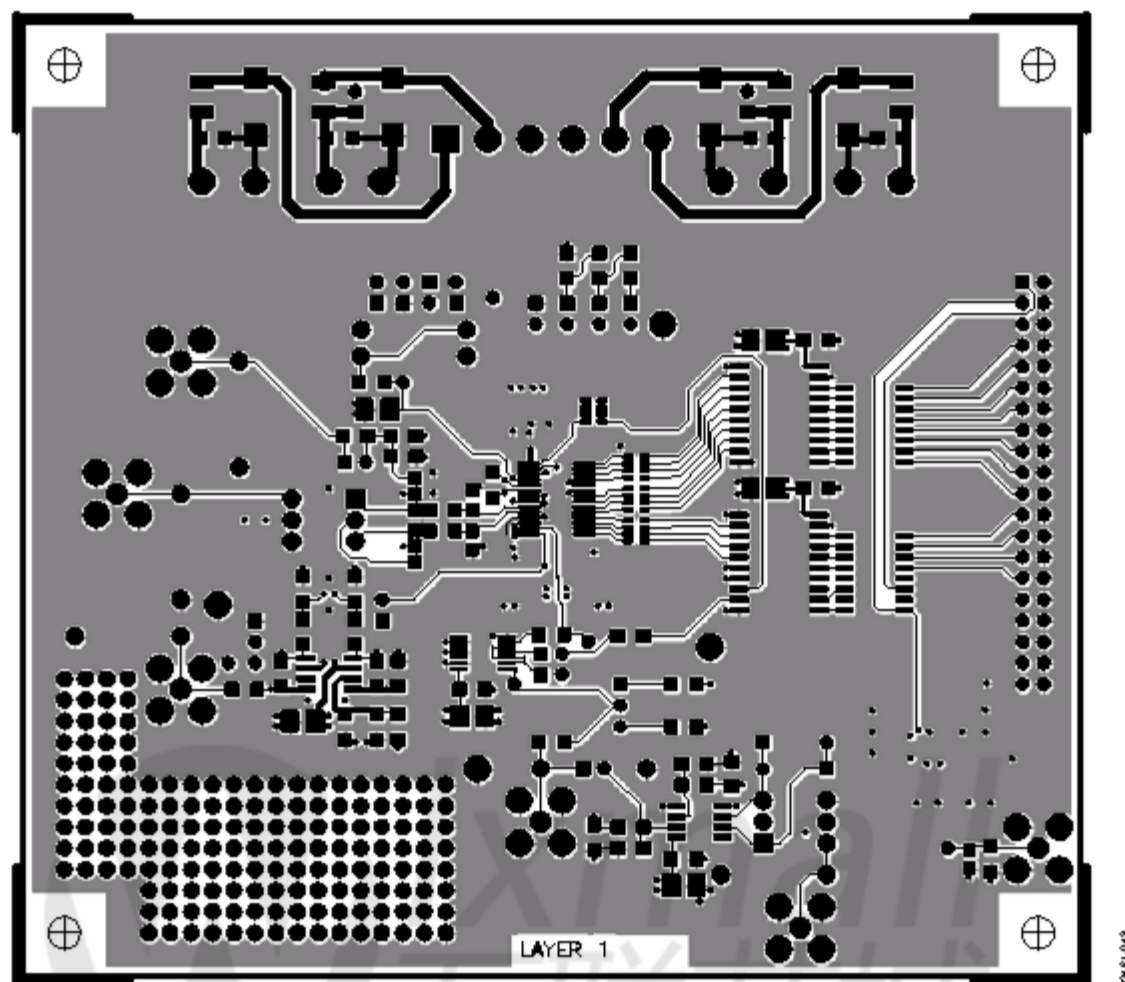


图48.初级端TSSOP评估板布局

www.wlxml.com

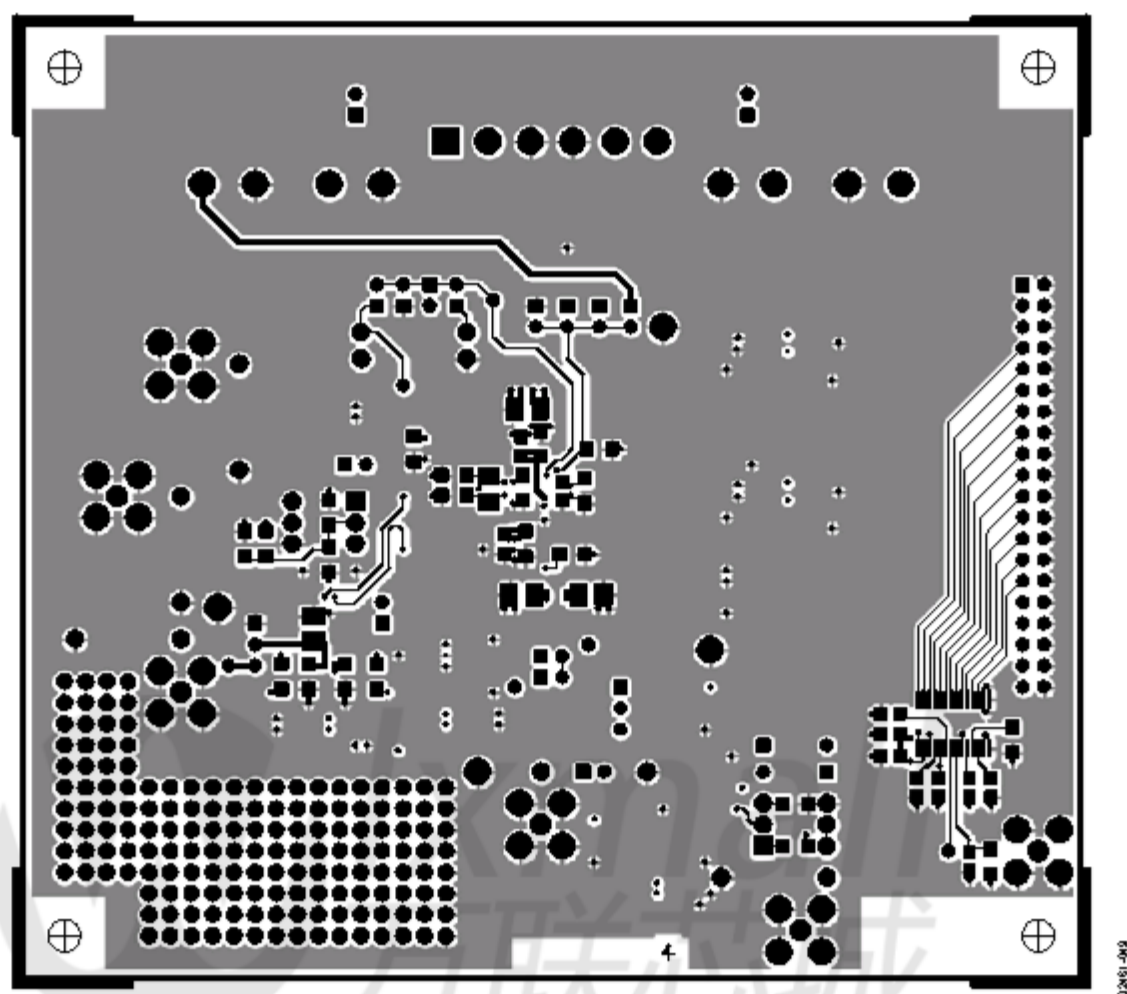


图49. TSSOP评估板布局，次级侧

www.wlxml.com

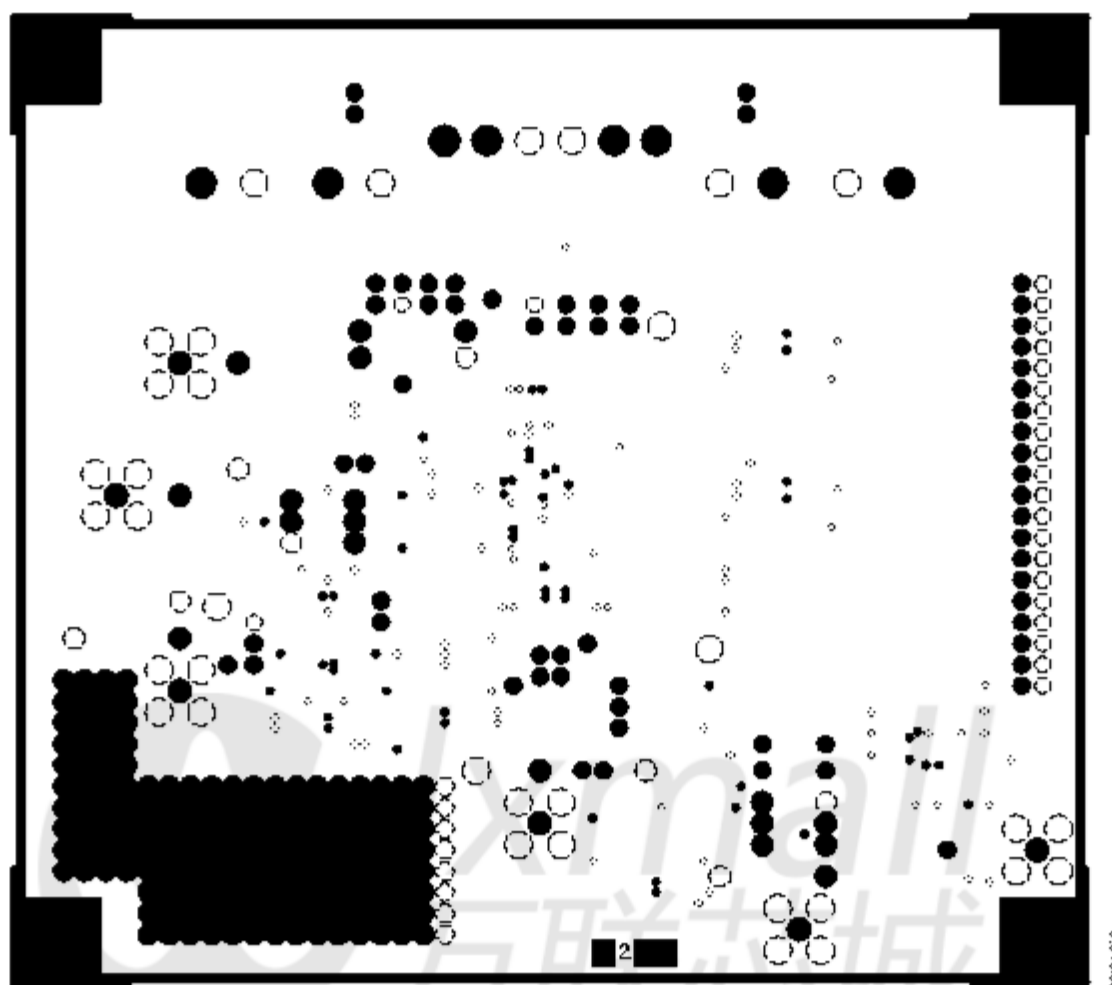


图50. TSSOP评估板布局，接地层

www.wlxml.com

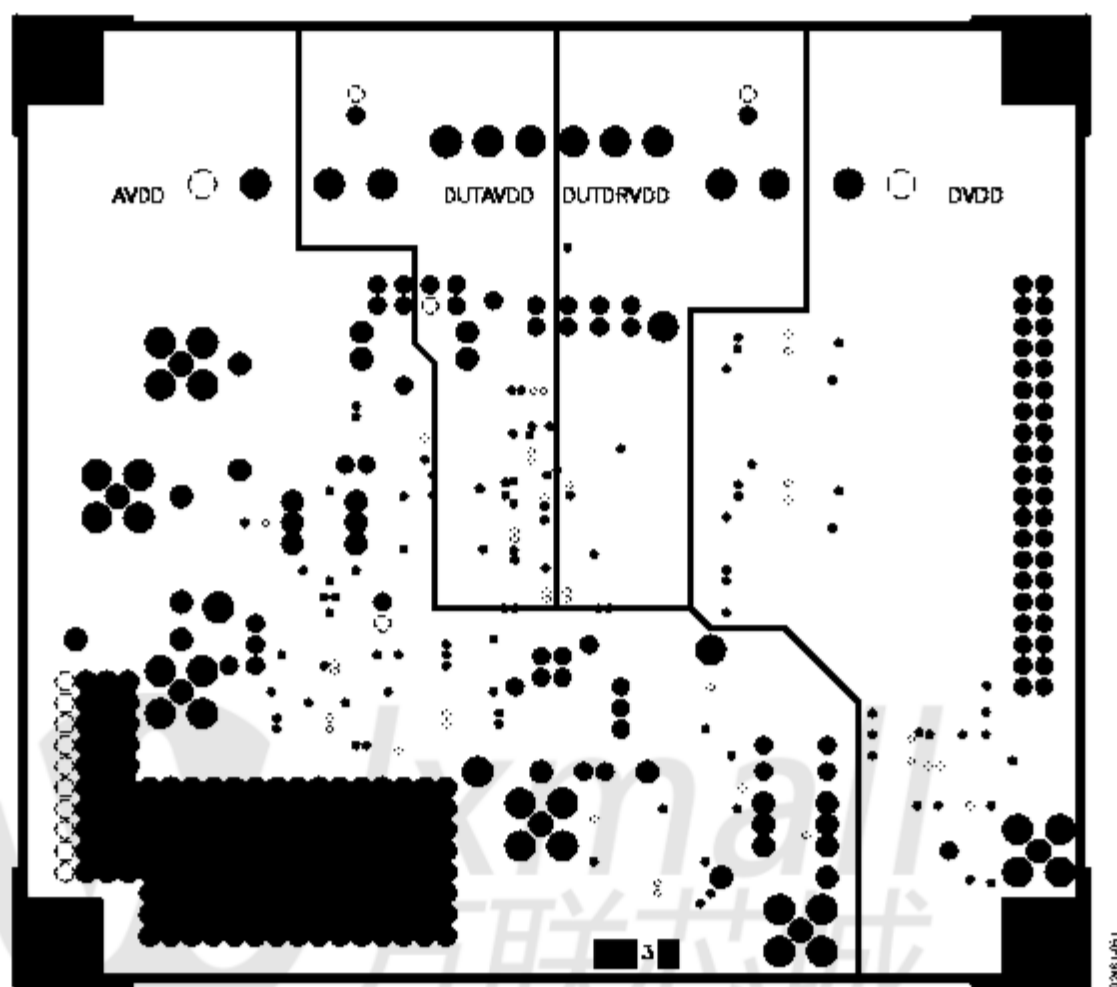


图51. TSSOP评估板功率平面

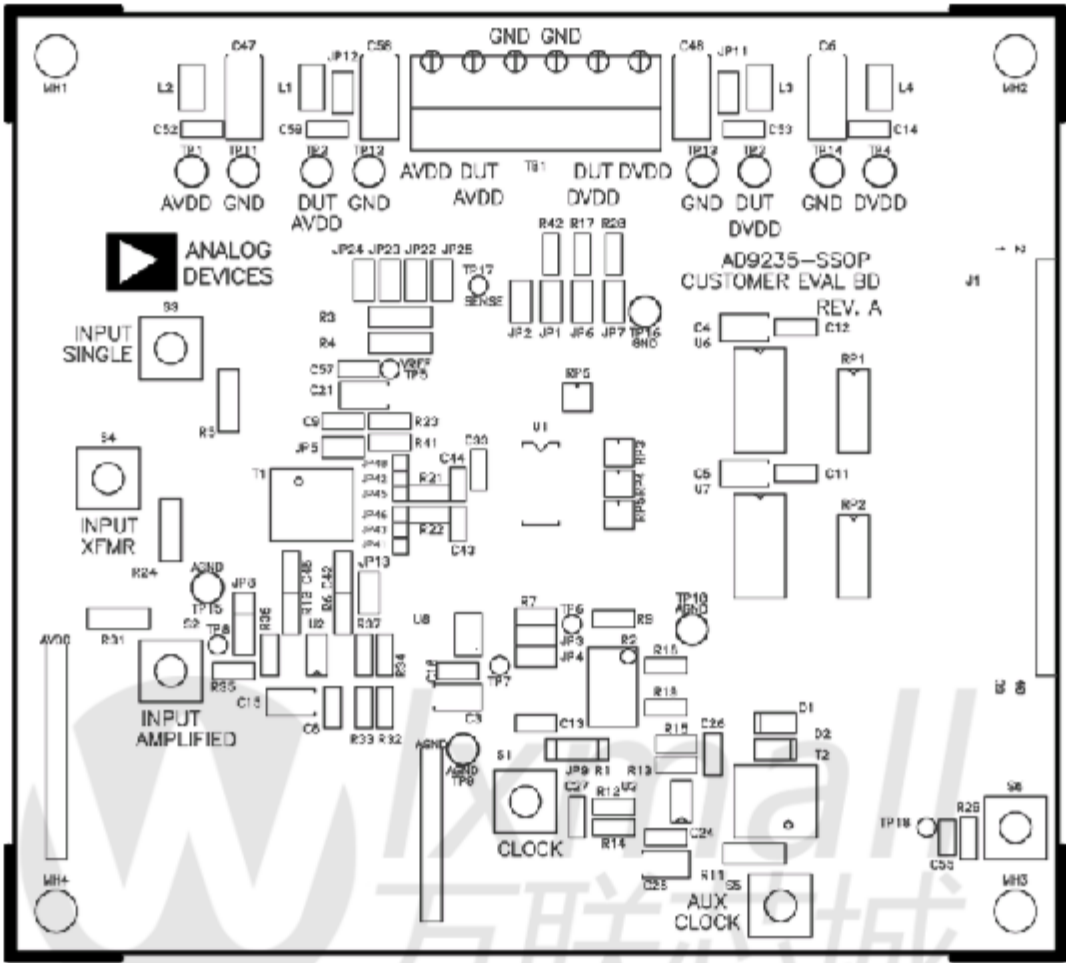


图52. TSSOP评估板布局，主要丝网

www.wlxml.com

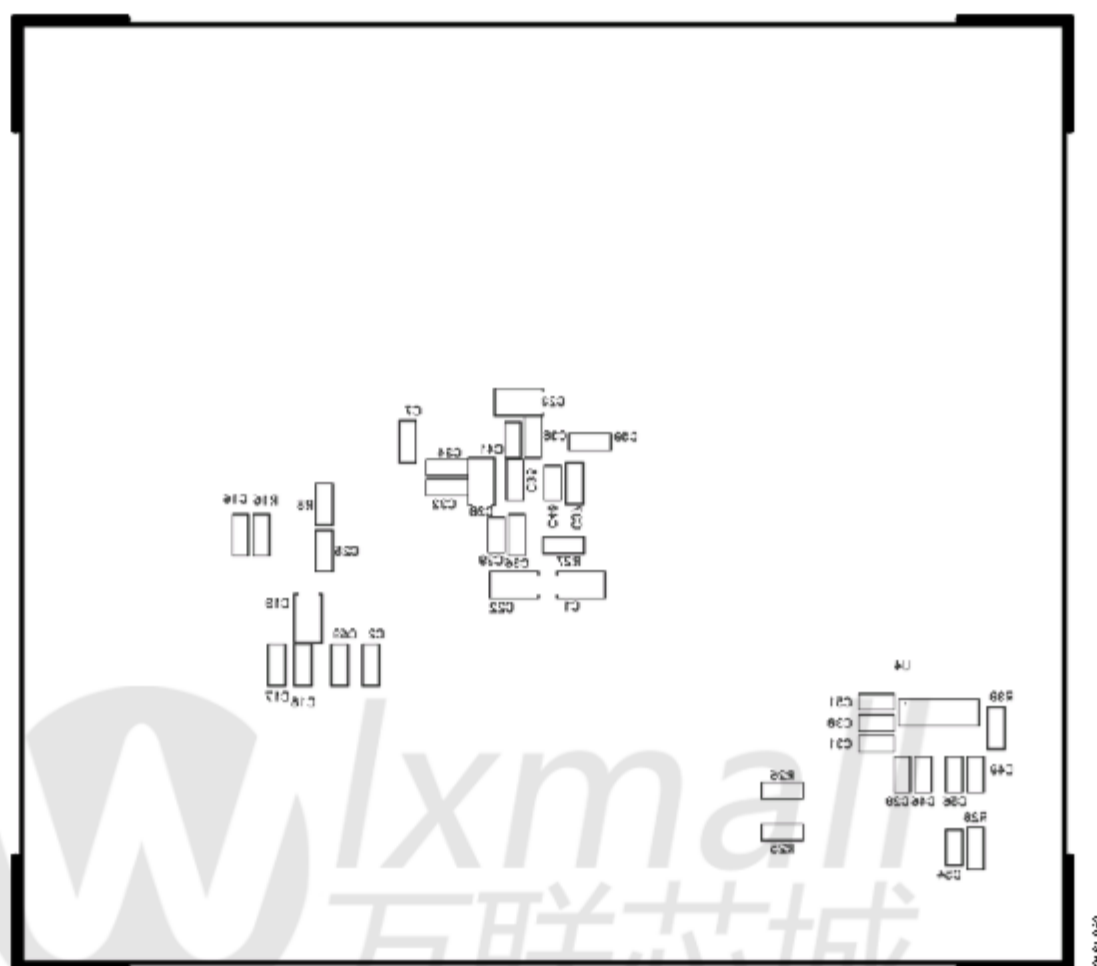


图53. TSSOP评估板布局，次级丝网印刷

www.wlxmall.com

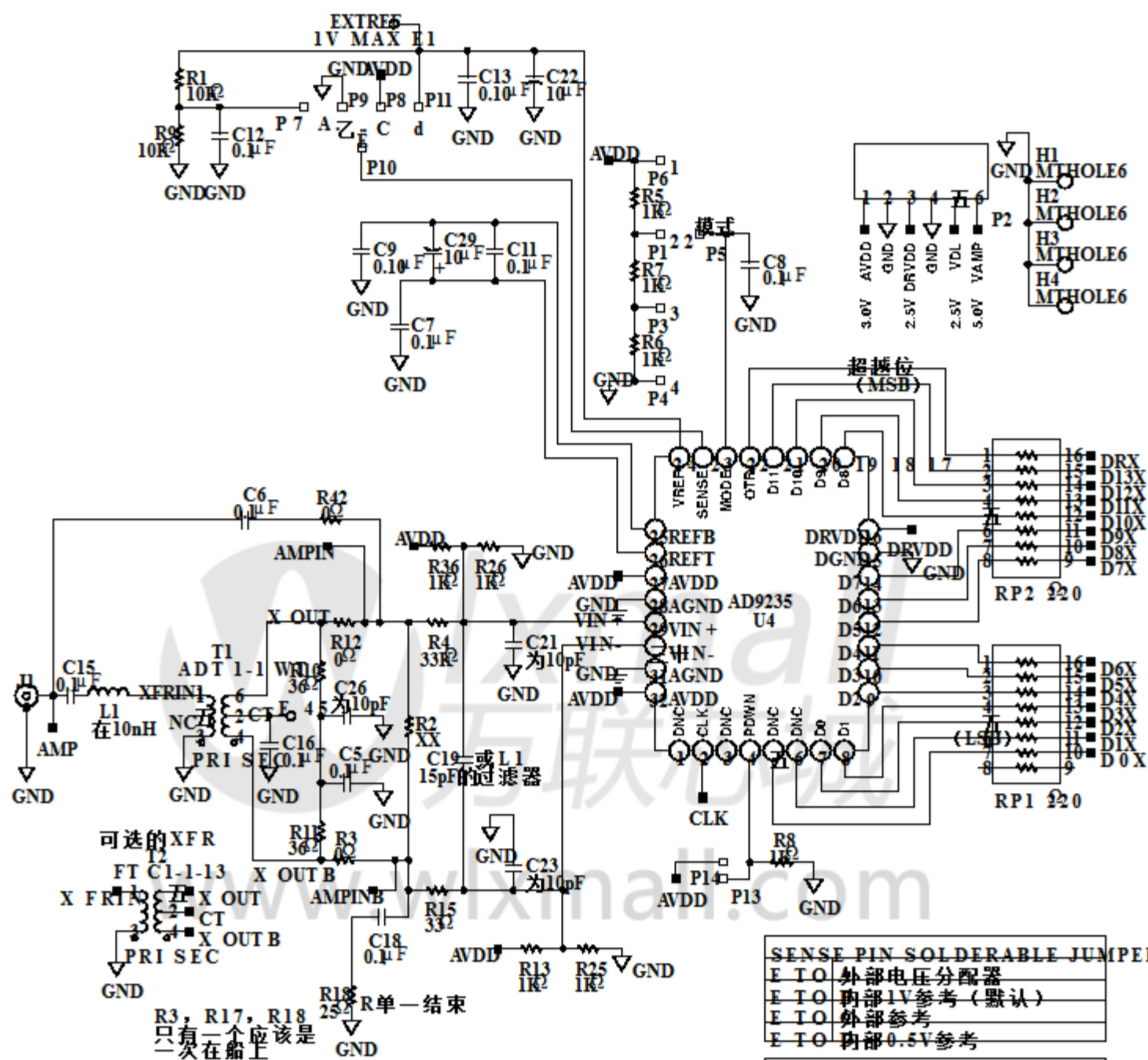


图54. LFCSP评估板原理图，模拟输入和DUT

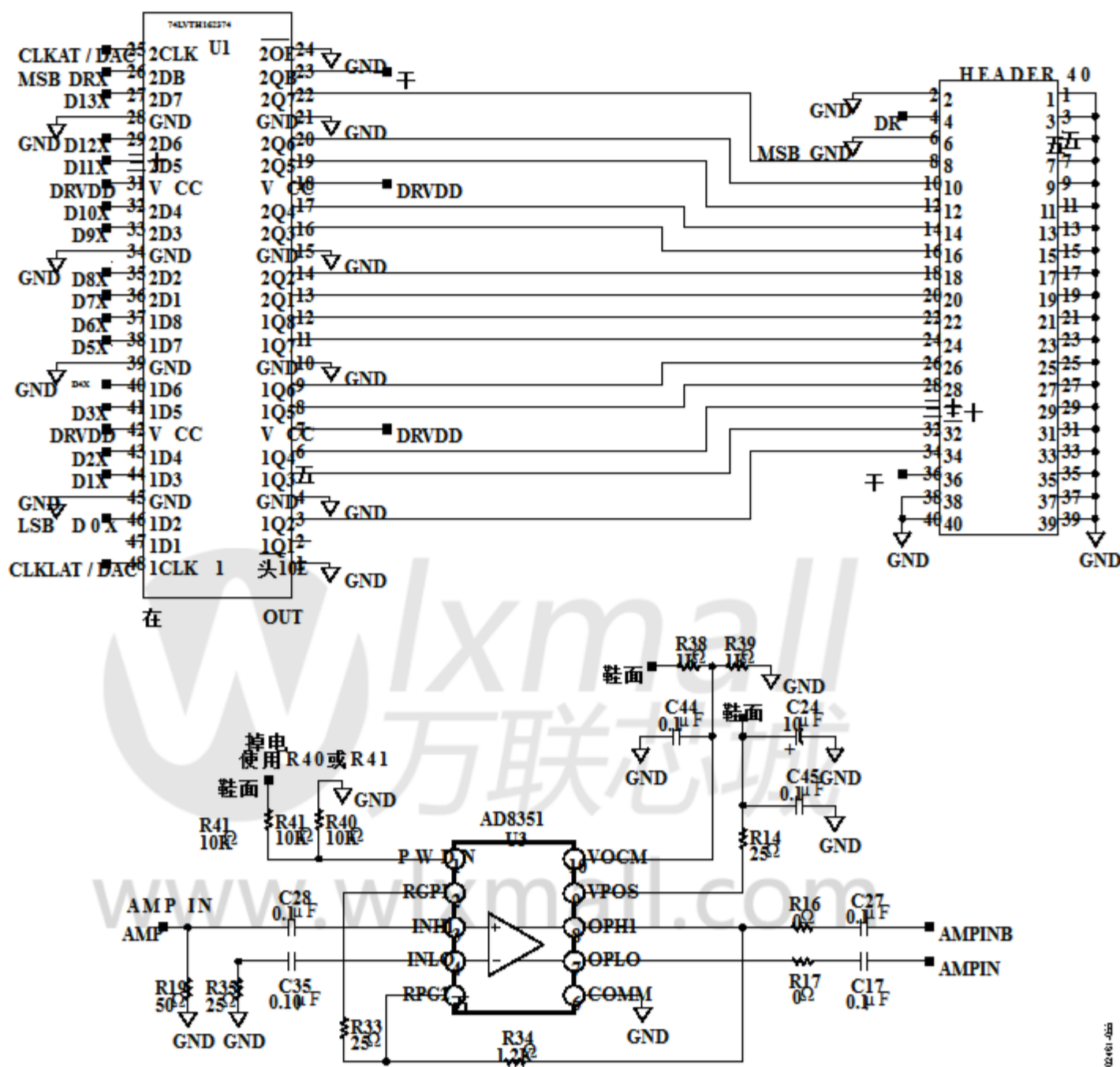


图55. LFCSP评估板原理图，数字通路

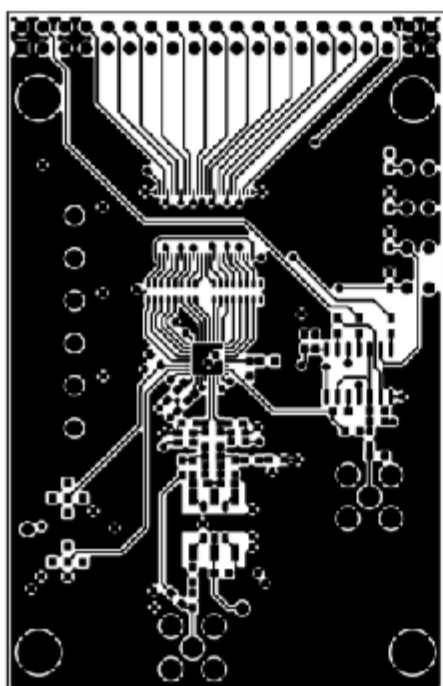


图57. LFCSP评估板布局，初级侧

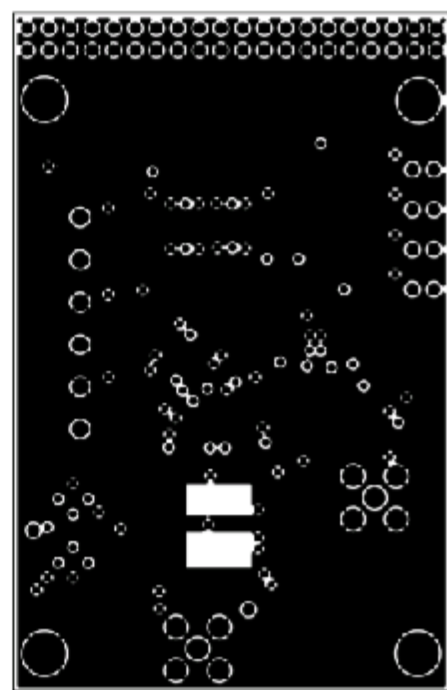


图59. LFCSP评估板布局，接地层

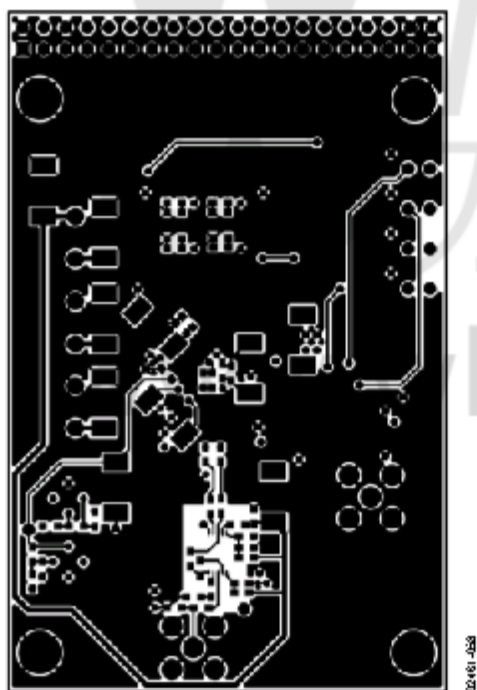


图58. LFCSP评估板布局，次级侧

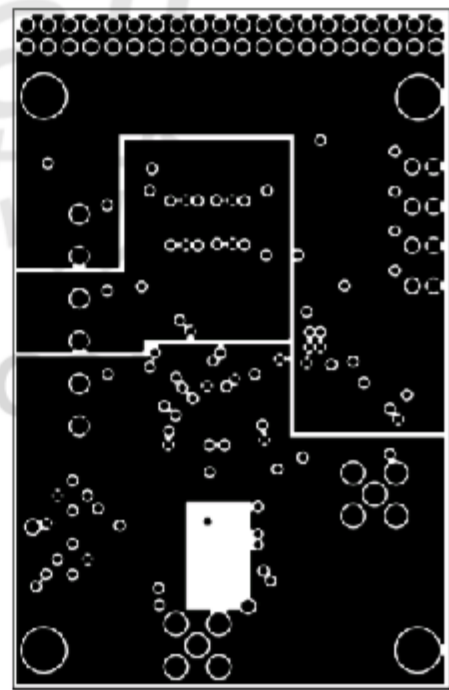


图60. LFCSP评估板布局，功率平面

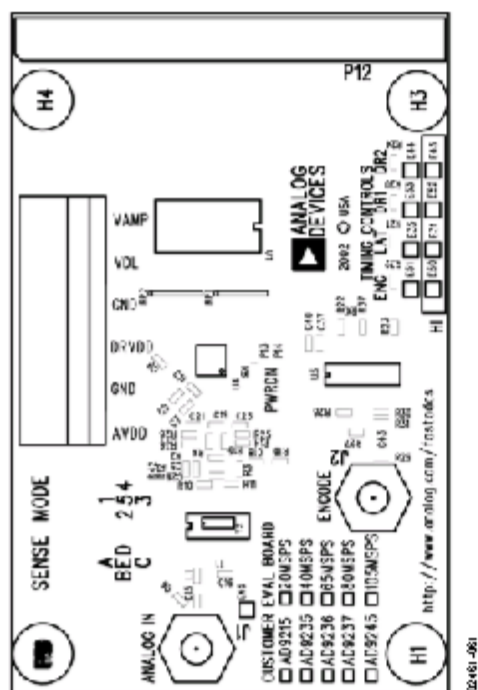


图61. LFCSP评估板布局，初级丝网印刷

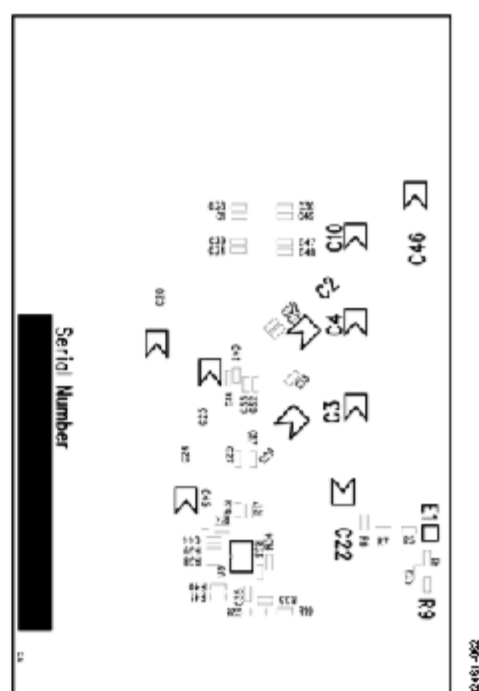


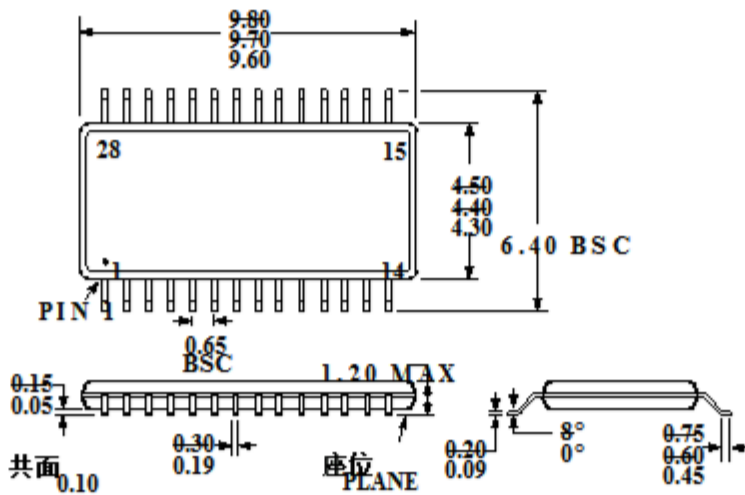
图62. LFCSP评估板布局，次级丝网印刷

表9. LFCSP评估板物料清单 (BOM)

项目	数量	Qmitl	参考指示符	设备	包	值	推荐供应商/ 零件号	提供 由ADI
1	18		C1, C5, C7, C8, C9, C11, C12, C13, C15, C16, C31, C33, C34, C36, C37, C41, C43, C47	片式电容器	0603	0.1μF		
		8	C6, C18, C27, C17, C28, C35, C45, C44					
2	8		C2, C3, C4, C10, C20, C22, C25, C29	钽电容器	TAJD	10μF		
		2	C46, C24					
3	8		C14, C30, C32, C38, C39, C40, C48, C49	片式电容器	0603	0.001μF		
4	3		C19, C21, C23	片式电容器	0603	10 pF		
五	1		C26	片式电容器	0603	10 pF		
6	9		E31, E35, E43, E44, E50, E51, E52, E53	头	EHOLE		跳线块	
		2	E1, E45					
7	2		J1, J2	SMA连接器/ 50Ω	SMA			
8		1	L1	感应器	0603	10 nH	Coilcraft公司/ 0603CS-10NXGBU	
9	1		P2	接线盒	TB6		维兰德/ 25.602.2653.0, z5-530-0625-0	
10	1		P12	头双20针RT角HEADER40			Digi-Key S2131-20-ND	
11	五		R3, R12, R23, R28, RX	芯片电阻	0603	0Ω		
		6	R37, R22, R42, R16, R17, R27					
12	2		R4, R15	芯片电阻	0603	33Ω		
13	14		R5, R6, R7, R8, R13, R20, R21, R24, R25, R26, R30, R31, R32, R36	芯片电阻	0603	1 kΩ		
14	2		R10, R11	芯片电阻	0603	36Ω		
15	1		R29	芯片电阻	0603	50Ω		
		1	R19					
16	2		RP1, RP2	电阻包	R_742	220Ω	与Digi-Key CTS / 742C163220JTR	
17	1		T1	ADT1-1WT	AWT1-1T		微型电路	
18	1		U1	74LVTH162374 CMOS寄存器	TSSOP-48			
19	1		U4	AD9235BCP ADC (DUT)	LFCSP-32		Analog Devices, Inc.	X
20	1		U5	74VCX86M	SOIC-14		飞兆半导体	
21	1		PCB	AD92XXBCP / PCB	PCB		Analog Devices, Inc.	X
22		1	U3	AD8351运算放大器	MSOP-8		Analog Devices, Inc.	X
23		1	T2	MACOM变压器	ETC1-1-13	1-1 TX	M / A-COM / ETC1-1-13	
24		五	R9, R1, R2, R38, R39	芯片电阻	0603	选择		
25		3	R18, R14, R35	芯片电阻	0603	25Ω		
26		2	R40, R41	芯片电阻	0603	10 kΩ		
27		1	R34	芯片电阻		1.2 kΩ		
28		1	R33	芯片电阻		100Ω		
总计	82	34						

1这些项目包含在PCB设计中，但在组装时省略。

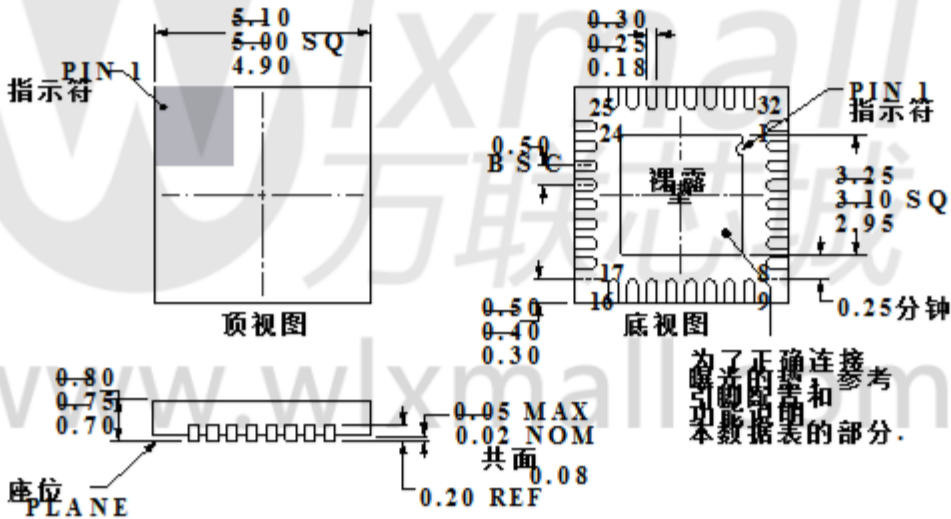
外形尺寸



符合JEDEC标准MO-153-AE

图63. 28引脚薄型小外形封装[TSSOP]
(RU-28)

尺寸以毫米为单位显示



符合JEDEC标准MO-220-WHHD.

图64. 32引脚引线框架芯片级封装[LFCSP_WQ]

5×5毫米的身体，非常非常薄四
(CP-32-7)

尺寸以毫米为单位显示

订购指南

模型 1, 2	温度范围	包装说明	包装选项
AD9235BRU-20	-40°C至+ 85°C	28引脚薄型小外形封装 (TSSOP)	RU-28
AD9235BRURL7-20	-40°C至+ 85°C	28引脚薄型小外形封装 (TSSOP)	RU-28
AD9235BRUZ-20	-40°C至+ 85°C	28引脚薄型小外形封装 (TSSOP)	RU-28
AD9235BRUZRL7-20	-40°C至+ 85°C	28引脚薄型小外形封装 (TSSOP)	RU-28
AD9235BRU-40	-40°C至+ 85°C	28引脚薄型小外形封装 (TSSOP)	RU-28
AD9235BRURL7-40	-40°C至+ 85°C	28引脚薄型小外形封装 (TSSOP)	RU-28
AD9235BRUZ-40	-40°C至+ 85°C	28引脚薄型小外形封装 (TSSOP)	RU-28
AD9235BRUZRL7-40	-40°C至+ 85°C	28引脚薄型小外形封装 (TSSOP)	RU-28
AD9235BRU-65	-40°C至+ 85°C	28引脚薄型小外形封装 (TSSOP)	RU-28
AD9235BRURL7-65	-40°C至+ 85°C	28引脚薄型小外形封装 (TSSOP)	RU-28
AD9235BRUZ-65	-40°C至+ 85°C	28引脚薄型小外形封装 (TSSOP)	RU-28
AD9235BRUZRL7-65	-40°C至+ 85°C	28引脚薄型小外形封装 (TSSOP)	RU-28
AD9235BCPZ-20	-40°C至+ 85°C	32引脚引线框架芯片级封装 (LFCSP_WQ)	CP-32-7
AD9235BCPZRL7-20	-40°C至+ 85°C	32引脚引线框架芯片级封装 (LFCSP_WQ)	CP-32-7
AD9235BCPZ-40	-40°C至+ 85°C	32引脚引线框架芯片级封装 (LFCSP_WQ)	CP-32-7
AD9235BCPZRL7-40	-40°C至+ 85°C	32引脚引线框架芯片级封装 (LFCSP_WQ)	CP-32-7
AD9235BCPZ-65	-40°C至+ 85°C	32引脚引线框架芯片级封装 (LFCSP_WQ)	CP-32-7
AD9235BCPZRL7-65	-40°C至+ 85°C	32引脚引线框架芯片级封装 (LFCSP_WQ)	CP-32-7

1Z =符合RoHS标准的部分。

2建议将裸焊盘焊接到接地层。焊点的可靠性有所提高，并具有最大的热性能。封装是通过焊接到用户板上的裸焊盘来实现的。

Wlxm
万联芯城
www.wlxmall.com

笔记



笔记



笔记

