



STM8L151x4, STM8L151x6, STM8L152x4, STM8L152x6

8位超低功耗MCU, 高达32 KB闪存, 1 KB数据EEPROM

RTC, LCD, 定时器, USART, I2C, SPI, ADC, DAC, 比较器

特征

■ 工作条件

- 工作电源范围1.8 V至3.6 V (断电时降至1.65 V)
- 温度范围: -40°C至85°C或125°C

■ 低功耗特性

- 5个低功耗模式: 等待, 低功耗运行 (5.1µA), 低功耗等待 (3µA), 主动停止, 具有完整的RTC (1.3µA), Halt (350 nA)
- 动态功耗: 195µA / MHz + 440µA
- 每I/O超低泄漏: 50 nA
- 从休眠快速唤醒: 4.7µs

■ 高级STM8内核

- 哈佛建筑和三级管道
- 最大频率 16 MHz, 16 CISC MIPS峰值
- 多达40个外部中断源

■ 复位和供应管理

- 低功耗, 超安全BOR复位与5可选阈值
- 超低功耗POR / PDR
- 可编程电压检测器 (PVD)

■ 时钟管理

- 1~16MHz晶体振荡器
- 32 kHz晶体振荡器
- 内部16 MHz工厂调整RC
- 内部38 kHz低功耗RC
- 时钟安全系统

■ 低功耗RTC

- 带有报警中断的BCD日历
- 自动唤醒从暂停w / 周期性中断

■ 液晶显示器: 最高可达4×28段/升压转换器

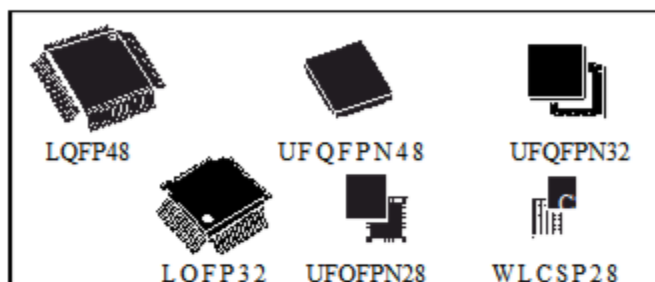
记忆

- 高达32 KB的闪存程序存储器和1 KB数据EEPROM, 带ECC, RWW
- 灵活的写和读保护模式
- 高达2 KB的RAM

■ DMA

- 4个通道;支持的外设: ADC, DAC, SPI, I2C, USART, 定时器
- 内存到内存的1个通道

■ 带输出缓冲器的12位DAC



■ 12位ADC, 最高可达1 Msps / 25通道

- 传感器和内部参考电压

■ 2超低功耗比较器

- 1具有固定阈值和1个轨至轨
- 唤醒功能

■ 计时器

- 2个2通道的16位定时器 (用作IC, OC, PWM), 正交编码器
- 一个16位高级控制定时器, 带3通道, 支持电机控制
- 一个带7位预分频器的8位定时器
- 2个看门狗: 1个窗口, 1个独立
- 具有1,2或4 kHz频率的蜂鸣器定时器

■ 通讯接口

- 同步串行接口 (SPI)
- 快速I2C 400 kHz SMBus和PMBus
- USART (ISO 7816接口和IrDA)

■ 多达41个I/O, 可以中断向量映射

■ 最多可容纳16个电容式感应通道固件

■ 开发支持

- 快速的片上编程和非侵入性使用SWIM进行调试
- Bootloader使用USART

■ 96位唯一ID

表格1. 设备摘要

参考	零件号
STM8L151xx (无LCD)	STM8L151C6, STM8L151C4, STM8L151K6, STM8L151K4, STM8L151G6, STM8L151G4
STM8L152xx (带LCD)	STM8L152C6, STM8L152C4, STM8L152K6, STM8L152K4

内容

1	介绍	9
2	说明.....	10
2.1	设备概述.....	11
2.2	超低功率连续体	12
3	功能概述.....	13
3.1	低功耗模式	14
3.2	中央处理单元STM8.....	14
3.2.1	高级STM8核心.....	14
3.2.2	中断控制器	15
3.3	重置和供应管理.....	16
3.3.1	供电方案	16
3.3.2	供电主管.....	16
3.3.3	电压调节器	16
3.4	时钟管理.....	17
3.5	低功耗实时时钟.....	18
3.6	LCD（液晶显示器）.....	19
3.7	记忆.....	19
3.8	DMA.....	19
3.9	模数转换器.....	19
3.10	数模转换器（DAC）.....	20
3.11	超低功耗比较器.....	20
3.12	系统配置控制器和路由接口.....	20
3.13	计时器	20
3.13.1	TIM1 - 16位高级控制定时器.....	21
3.13.2	16位通用定时器.....	21
3.13.3	8位基本定时器.....	21
3.14	看门狗定时器	22
3.14.1	窗口看门狗定时器	22
3.14.2	独立看门狗定时器	22
3.15	蜂鸣器	22

3.16	通讯接口.....	22
3.16.1	SPI.....	22
3.16.2	I ² C.....	22
3.16.3	USART.....	23
3.17	红外 (IR) 接口.....	23
3.18	开发支持.....	23
4	引脚描述.....	24
4.1	系统配置选项.....	34
五	内存和注册表.....	35
5.1	内存映射.....	35
5.2	注册地图.....	36
6	中断向量映射.....	54
7	选项字节.....	56
8	唯一身份.....	59
9	电气参数.....	60
9.1	参数条件.....	60
9.1.1	最小值和最大值.....	60
9.1.2	典型值.....	60
9.1.3	典型曲线.....	60
9.1.4	加载电容.....	60
9.1.5	引脚输入电压.....	61
9.2	绝对最大额定值.....	61
9.3	运行条件.....	63
9.3.1	一般操作条件.....	63
9.3.2	上电/掉电操作条件.....	64
9.3.3	供电电流特性.....	66
9.3.4	时钟和时序特征.....	79
9.3.5	记忆特征.....	84
9.3.6	I/O端口引脚特性.....	85
9.3.7	通讯接口.....	92
9.3.8	LCD控制器 (仅限STM8L152xx).....	97

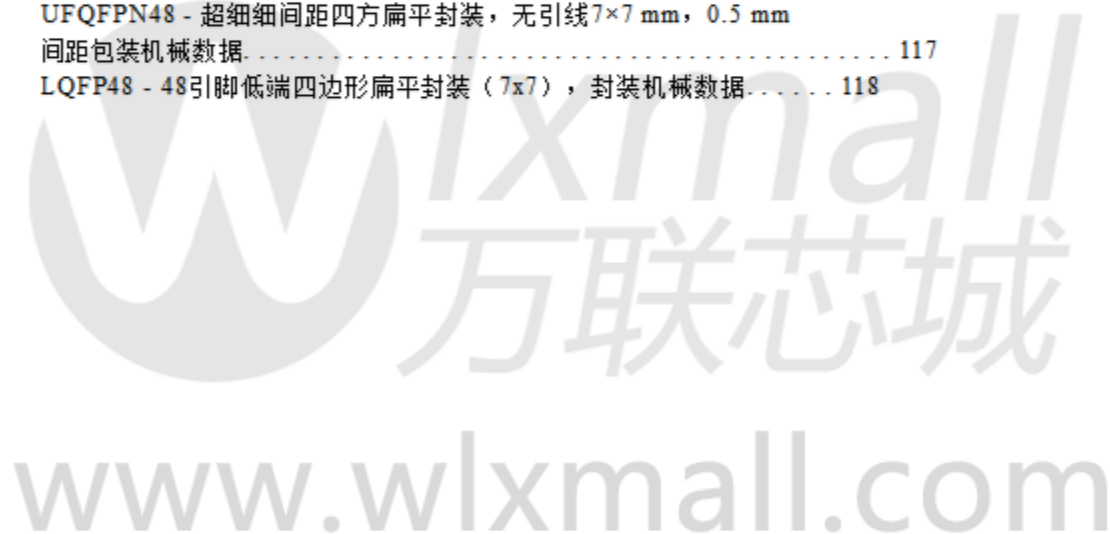
	9.3.9	嵌入式参考电压.....	98
	9.3.10	温度感应器.....	99
	9.3.11	比较器特性.....	99
	9.3.12	12位DAC特性.....	100
	9.3.13	EMC特性.....	106
	9.4	热特性.....	109
10		包装特点.....	110
	10.1	ECOPACK.....	110
	10.2	包装机械数据.....	111
11		设备订购信息.....	119
12		修订记录.....	120



表格清单

表格1.	设备摘要.....	1
表2.	STM8L15x低功耗器件功能和外设计数.....	11
表3.	定时器功能比较.....	21
表4.	表5的图例/缩写.....	27
表5.	STM8L15x引脚描述.....	27
表6.	Flash和RAM边界地址.....	36
表7.	I/O端口硬件寄存器映射.....	36
表8.	通用硬件注册表.....	37
表9.	CPU / SWIM /调试模块/中断控制寄存器.....	52
表10.	中断映射.....	54
表11.	选项字节地址.....	56
表12.	选项字节说明.....	57
表13.	唯一ID寄存器(96位).....	59
表14.	电压特性.....	61
表15.	电流特性.....	62
表16.	热特性.....	62
表17.	一般操作条件.....	63
表18.	上电/掉电时的工作条件.....	64
表19.	运行模式下的总电流消耗.....	66
表20.	等待模式下的总电流消耗.....	69
表21.	在VDD = 1.65 V至低电源运行模式下的总电流消耗和时序 3.6 V.....	71
表22.	在VDD = 1.65 V至3.6 V时, 低功耗等待模式下的总电流消耗.....	73
表23.	主动停止模式下的总电流消耗和时序 在VDD = 1.65 V至3.6 V.....	75
表24.	主动停止模式下的典型电流消耗, 由LSE外部晶振计时的RTC.....	77
表25.	在VDD = 2 V时, 暂停模式下的总电流消耗和时序.....	77
表26.	外围电流消耗.....	78
表27.	外部复位时的电流消耗.....	79
表28.	HSE外部时钟特性.....	79
表29.	LSE外部时钟特性.....	79
表30.	HSE振荡器特性.....	80
表31.	LSE振荡器特性.....	81
表32.	HSI振荡器特性.....	82
表33.	LSI振荡器特性.....	83
表34.	RAM和硬件寄存器.....	84
表35.	闪存程序和数据EEPROM存储器.....	84
表36.	I/O静态特性.....	85
表37.	输出驱动电流(标准端口).....	88
表38.	输出驱动电流(真开漏口).....	88
表39.	输出驱动电流(PA0具有高吸收LED驱动能力).....	88
表40.	NRST引脚特性.....	90
表41.	SPI1特性.....	92
表42.	I2C特性.....	95
表43.	LCD特性.....	97
表44.	参考电压特性.....	98
表45.	TS特性.....	99
表46.	比较器1的特点.....	99

表 47.	比较器 2 的特点.....	100
表 48.	DAC 特性.....	100
表 49.	DAC 精度.....	101
表 50.	PB4-PB5-PB6 上的 DAC 输出.....	102
表 51.	ADC1 特性.....	102
表 52.	ADCD 精度为 $V_{DDA} = 3.3\text{ V}$ 至 2.5 V	104
表 53.	ADCD 精度为 $V_{DDA} = 2.4\text{ V}$ 至 3.6 V	104
表 54.	ADC1 精度与 $V_{DDA} = V_{REF} + = 1.8\text{ V}$ 至 2.4 V	104
表 55.	EMS 数据.....	107
表 56.	EMI 数据.....	108
表 57.	ESD 绝对最大额定值.....	108
表 58.	电敏感.....	108
表 59.	热特性.....	109
表 60.	UFQFPN28 - 28 引脚超薄细间距四边形无引线封装 (4 x 4), 包装机械数据.....	112
表 61.	WLCSP28 - 28 针晶圆级芯片级封装, 包装机械数据.....	113
表 62.	UFQFPN32 - 32 引脚超薄细间距四边形无引线封装 (5 x 5), 包装机械数据.....	115
表 63.	LQFP32 - 32 针低端四边形扁平封装, 封装机械数据.....	116
表 64.	UFQFPN48 - 超细细间距四方扁平封装, 无引线 $7 \times 7\text{ mm}$, 0.5 mm 间距包装机械数据.....	117
表 65.	LQFP48 - 48 引脚低端四边形扁平封装 (7x7), 封装机械数据.....	118



数字列表

图1.	STM8L15xxx器件框图.....	13
图2.	STM8L15x时钟树图.....	18
图3.	STM8L151Gx UFQFPN 28封装引脚.....	24
图4.	STM8L151Gx WLCSP28封装引脚.....	24
图5.	STM8L151Kx 32引脚封装引脚（无LCD）.....	25
图6.	STM8L152Kx 32引脚封装引脚（带LCD）.....	25
图7.	STM8L151Cx 48引脚引脚排列（不带LCD）.....	25
图8.	STM8L152Cx 48引脚引脚排列（带LCD）.....	26
图9.	记忆图.....	35
图10.	针加载条件.....	60
图11.	引脚输入电压.....	61
图12.	POR / BOR阈值.....	65
图13.	典型. IDD (RUN) 与VDD, fCPU = 16 MHz.....	68
图14.	典型. IDD (等待) 对VDD, fCPU = 16 MHz (1).....	70
图15.	典型. IDD (LPR) 与VDD (LSI时钟源).....	72
图16.	典型. IDD (LPW) 与VDD (LSI时钟源).....	74
图17.	HSE振荡器电路图.....	80
图18.	LSE振荡器电路图.....	81
图19.	典型HSI频率 vs VDD.....	82
图20.	典型的LSI频率与VDD.....	83
图21.	典型的VIL和VIH与VDD (标准I/O).....	86
图22.	典型VIL和VIH与VDD (真开漏I/O).....	86
图23.	典型的上拉电阻RPU vs VDD, VIN = VSS.....	87
图24.	典型上拉电流Ipu vs VDD, VIN = VSS.....	87
图25.	典型. VOL @ VDD = 3.0 V (标准端口).....	89
图26.	典型. VOL @ VDD = 1.8 V (标准端口).....	89
图27.	典型. VOL @ VDD = 3.0 V (真开漏口).....	89
图28.	典型. VOL @ VDD = 1.8 V (真开漏口).....	89
图29.	典型. VDD - VOH @ VDD = 3.0 V (标准端口).....	89
图30.	典型. VDD - VOH @ VDD = 1.8 V (标准端口).....	89
图31.	典型NRST上拉电阻RPU vs VDD.....	90
图32.	典型的NRST上拉电流Ipu vs VDD.....	91
图33.	推荐NRST引脚配置.....	91
图34.	SPI1时序图 - 从模式和CPHA = 0.....	93
图35.	SPI1时序图 - 从模式和CPHA = 1 (1).....	93
图36.	SPI1时序图 - 主模式 (1).....	94
图37.	I2C总线典型应用和时序图1).....	96
图38.	ADC1精度特性.....	105
图39.	使用ADC的典型连接图.....	105
图40.	电源和参考去耦 (VREF + 未连接到VDDA).....	106
图41.	电源和参考去耦 (VREF + 连接到VDDA).....	106
图42.	UFQFPN28 - 28引脚非常非常细间距四边形无引线封装外形 (4 x 4).....	111
图43.	推荐尺寸 (mm) (1).....	111
图44.	WLCSP28 - 28针晶圆级芯片级封装, 包装大纲.....	113
图45.	UFQFPN32 - 32引脚超细间距四边形无引线封装外形 (5 x 5).....	115
图46.	UFQFPN32推荐足迹 (1).....	115
图47.	LQFP32 - 32针低端四边形扁平封装外形.....	116

图48.	UFQFPN48 7 x 7 mm, 0.5 mm间距, 封装外形.....	117
图49.	推荐尺寸 (mm) (1).....	117
图50.	LQFP48 - 48引脚低端四边形扁平封装外形 (7x7).....	118
图51.	STM8L15xxx订购信息方案.....	119



1 介绍

本文档介绍了STM8L15xxx系列功能，引脚分配，机械数据和订购信息。STM8L15xxx器件被称为中等密度器件。在STM8L15xxx参考手册（RM0031）和STM8L Flash编程手册（PM0054）。

有关整个意法半导体超低功耗系列的更多详细信息，请参阅第2.2节：超低功率连续体在第12页。

有关调试模块和SWIM（单线接口模块）的信息，请参见STM8 SWIM通信协议和调试模块用户手册（UM0470）。有关STM8内核的信息，请参考STM8 CPU编程手册（PM0044）。

STM8L15xxx器件具有以下优点：

- 集成系统
 - 高达32 KB的中密度嵌入式闪存程序存储器
 - 1 KB数据EEPROM
 - 内部高速和低功率低速RC。
 - 嵌入式复位
- 超低功耗
 - 195µA/ MHz + 440µA（动态消耗）
 - 在主动停止模式下，LSI为0.9µA
 - 时钟门控系统和优化的电源管理
 - 能够从RAM执行低功耗等待模式和低功耗运行模式
- 高级功能
 - 在16 MHz CPU时钟频率下，高达16 MIPS
 - 用于存储器到存储器或外设到存储器的直接存储器访问（DMA）访问。
- 开发周期短
 - 应用可扩展性跨共同的家族产品架构兼容的引脚，存储器映射和模块化外设。
 - 广泛的开发工具选择

所有器件都提供12位ADC，DAC，两个比较器，实时时钟三个16位定时器，一个8位定时器以及SPI，I2C和USART等标准通讯接口。一个4x28段LCD可在STM8L152xx系列中使用。表2：STM8L15x低功耗设备功能和外设计数，第13页第3节概述了该系列提供的全系列外设。

STM8L15xxx微控制器系列适用于各种应用：

- 医疗和手持设备
- 应用程序控制和用户界面
- PC外设，游戏机，GPS和运动器材
- 报警系统，有线和无线传感器

第13页的图1显示了器件系列的一般框图。

2 描述

STM8L15xxx器件是STM8L超低功耗8位系列的成员.该STM8L15xxx系列工作在1.8 V至3.6 V (断电时可降至1.65 V)可在-40至+85°C和-40至+125°C的温度范围内使用.

STM8L15xxx超低功耗系列具有增强的STM8 CPU内核提高处理能力 (16 MHz时可达16 MIPS), 同时保持优势具有改进密码密度的CISC架构, 24位线性寻址空间和用于低功耗操作的优化架构.

该系列包括具有硬件接口 (SWIM) 的集成调试模块允许非侵入式的In-Application调试和超快闪存编程.

所有STM8L15xxx微控制器都具有嵌入式数据EEPROM和低功耗低功耗, 电压单电源程序闪存.

它们集成了广泛的增强型I/O和外设.

外设的模块化设计允许在不同的外设中找到相同的外设ST微控制器家族包括32位系列.这使得任何过渡到不同的家庭很容易, 并且通过使用一套共同的发展来简化工具.

从28到48个引脚提出了六种不同的封装.根据所选择的设备, 包括不同的外设组.

所有STM8L超低功耗产品都基于相同的架构存储器映射和一致的引脚排列.

2.1 设备概述

表2. STM8L15x低功耗器件功能和外设计数

特征		STM8L151Gx		STM8L15xKx		STM8L15xCx	
闪存 (Kbytes)		16	32	16	32	16	32
数据EEPROM (Kbytes)		1					
RAM千字节		2		2		2	
液晶显示		没有		4x17 (1)		4x28 (1)	
计时器	基本	1 (8位)		1 (8位)		1 (8位)	
	一般用途	2 (16位) 的		2 (16位) 的		2 (16位) 的	
	高级控制	1 (16位) 的		1 (16位) 的		1 (16位) 的	
通讯接口	SPI	1		1		1	
	I2C	1		1		1	
	USART	1		1		1	
个GPIO		26 (3)		30 (2) (3) 或29 (1) (3)		41 (3)	
12位同步ADC (通道数)		1 (18)		1 (22 (2) 或21 (1))		1 (25)	
12位DAC (通道数)		1 (1)		1 (1)		1 (1)	
比较器COMP1 / COMP2		2		2		2	
其他		RTC, 窗口看门狗, 独立看门狗, 16 MHz和38 kHz内部RC, 1至16 MHz和32 kHz外部振荡器					
CPU频率		16 MHz					
工作电压		1.8 V至3.6 V (断电时低至1.65 V)					
工作温度		-40至+85°C / -40至+125°C					
包		UFQFPN28 (4x4; 0.6mm厚) WLCSP28		UFQFPN32 (5x5; 0.6mm厚) LQFP32 (7x7)		UFQFPN48 (4x4; 0.6mm厚) LQFP48	

1. 仅限STM8L152xx版本
2. 仅限STM8L151xx版本
3. 该表中给出的GPIO数量包括NRST / PA1引脚, 但应用程序可以使用NRST / PA1引脚作为通用输出 (PA1)。

2.2 超低功率连续体

超低功耗STM8L151xx和STM8L152xx是完全引脚到引脚，软件和功能兼容。除了家庭内的完全兼容性外，设备也是其中的一部分。意法半导体微控制器UltraLowPower策略也包括STM8L101xx和STM32L15xxx。STM8L和STM32L系列允许连续的性能，外设，系统架构和功能。

它们均基于意法半导体0.13微米超低漏电流。

注意： 1 STM8L151xx和STM8L152xx与STM8L101xx器件是引脚对引脚兼容的。
2 STM32L系列与通用STM32F系列引脚对引脚兼容。
有关这些设备的更多信息，请参阅STM32L15x文档。

性能

所有家庭都拥有高能效核心，拥有哈佛架构和流水线执行：针对STM8L系列和ARM Cortex™-M3内核的高级STM8内核适用于STM32L系列。另外还特别关注了设计架构优化mA / DMIPS和mA / MHz比。

这允许超低功耗性能范围从5到33.3 DMIP。

共享外设

STM8L151xx / 152xx和STM32L15xx共享相同的外设，确保非常简单从一个家庭迁移到另一个家庭：

- 模拟外设：ADC1，DAC和COMP1 / COMP2比较器
- 数字外设：RTC和一些通讯接口

共同制度战略

为了提供灵活性和优化性能，STM8L151xx / 152xx和STM32L15xx设备使用通用架构：

- 电源供应范围为1.8至3.6 V，断电时为1.65 V
- 优化的体系结构在低功耗模式下达到超低消耗运行模式
- 从低功耗模式快速启动策略
- 灵活的系统时钟
- 超安全复位：STM8L15xxx和STM32L15xxx包括的复位策略相同
上电复位，掉电复位，掉电复位和可编程电压检测器。

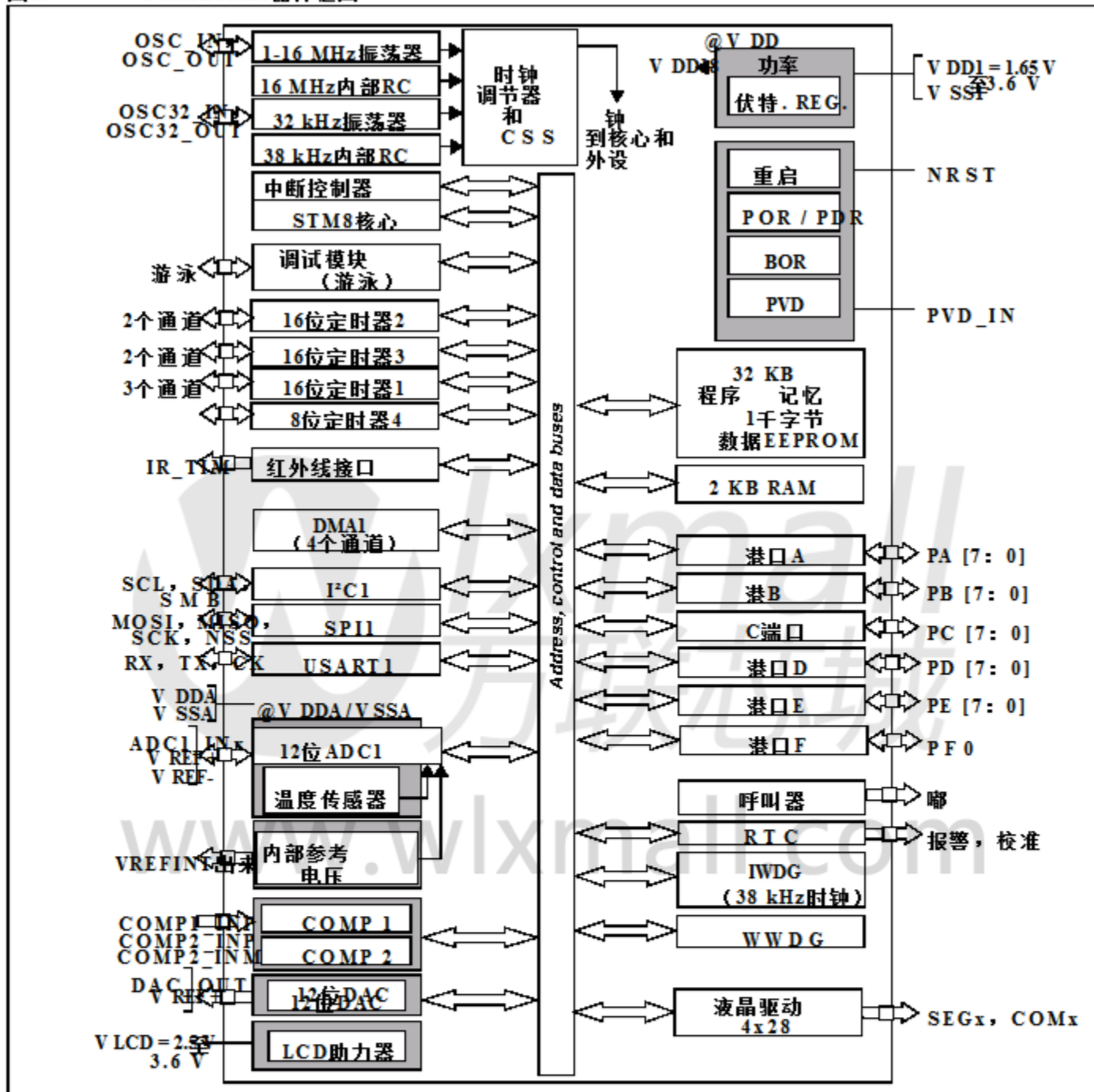
特征

ST UltraLowPower连续体也在于功能兼容性：

- 超过10个封装，引脚数为20至100个引脚，尺寸可达3 x 3 mm
- 内存密度从4到128 KB

3 功能概述

图1. STM8L15xxx器件框图



1. 传说:
- ADC: 模数转换器
 - BOR: 掉电复位
 - DMA: 直接内存访问
 - DAC: 数模转换器
 - I²C: 集成电路多主机接口
 - IWDG: 独立看门狗
 - LCD: 液晶显示
 - POR / PDR: 上电复位/掉电复位
 - RTC: 实时时钟
 - SPI: 串行外设接口
 - SWIM: 单线接口模块
 - USART: 通用同步异步接收发射机
 - WWDG: 窗口看门狗

3.1 低功耗模式

STM8L15xxx支持五种低功耗模式，以实现最佳的折中低功耗，启动时间短和可用的唤醒源：

- 等待模式：CPU时钟停止，但选定的外围设备继续运行。内部的或外部中断或复位可用于将微控制器退出等待模式。
(WFE或WFI模式)。等待消耗：参见表20。
- 低功耗模式：CPU和选定的外围设备正在运行。执行用低速振荡器（LSI或LSE）从RAM完成。闪存和数据EEPROM被停止，电压调节器配置为超低功耗模式。该微控制器通过软件进入低功耗运行模式，并可以退出此模式。软件或重置。
所有中断必须被屏蔽。它们不能用于从此退出微控制器。
模式。低功耗运行模式消耗：参见表21。
- 低功耗等待模式：在低等待事件执行时输入此模式。电源运行模式。除了CPU时钟之外，它类似于低功耗运行模式。停止。从此模式唤醒由复位或内部或外部事件（由定时器，串行接口，DMA产生的外设事件控制器（DMA1），比较器和I/O端口）。当唤醒由a触发时事件，系统返回到低功耗运行模式。
所有中断必须被屏蔽。它们不能用于从此退出微控制器。
模式。低功耗等待模式消耗：参见表22。
- 主动停止模式：除RTC外，CPU和外设时钟都被停止。醒来可以由RTC中断触发，外部中断或复位。主动叫停。
消耗量：参见表23和表24。
- 停止模式：CPU和外设时钟停止，设备仍然通电。唤醒由外部中断或复位触发。一些外设也有一个从暂停能力唤醒。关闭内部参考电压可以降低功耗。通过软件配置，还可以唤醒设备。无需等待内部参考电压唤醒时间才能快速唤醒。
时间5μs。暂停消耗：参见表25。

3.2 中央处理单元STM8

3.2.1 高级STM8核心

8位STM8内核专为哈佛的代码效率和性能而设计。建筑和三级管道。

它包含6个内部寄存器，可在每个执行环境中直接寻址20。包括索引间接和相对寻址的寻址模式以及80条指令。

架构和注册

- 哈佛建筑
- 3级管道
- 32位宽的程序存储器总线 - 单周期获取大多数指令
- X和Y 16位索引寄存器 - 启用具有或不具有索引寻址模式

偏移和读 - 修改 - 写入类型的数据操作

- 8位累加器
- 24位程序计数器 - 16 MB的线性内存空间
- 16位堆栈指针 - 访问64 KB级堆栈
- 8位条件码寄存器 - 最后一条指令结果的7个条件标志

解决

- 20种寻址模式
- 索引间接寻址模式，位于地址任意位置的查找表空间
- 堆栈指针相对寻址模式用于局部变量和参数传递

指令系统

- 80个指令，具有2字节的平均指令大小
- 标准数据移动和逻辑/算术功能
- 8位乘8位乘法
- 16位乘8位和16位乘16位除法
- 位操作
- 堆栈和累加器之间的数据传输（push / pop）具有直接堆栈访问
- 使用X和Y寄存器或直接存储器到存储器传输的数据传输

3.2.2

中断控制器

STM8L15xxx具有嵌套矢量中断控制器：

- 嵌套中断，具有3个软件优先级
- 32个硬件优先中断向量
- 11个矢量上最多可以有40个外部中断源
- 陷阱和复位中断

3.3 重置和供应管理

3.3.1 供电方案

该器件需要1.65 V至3.6 V工作电源电压 (V_{DD})。外部电源引脚必须如下连接：

- V_{SS1} ; V_{DD1} = 1.8至3.6 V, 掉电时降至1.65 V: 外部电源 I/O和内部稳压器。通过 V_{DD1} 引脚外部提供相应的接地引脚为 V_{SS1} 。
- V_{SSA} ; V_{DDA} = 1.8至3.6 V, 掉电时低至1.65 V: 外部电源模拟外设 (ADC1为VDA时, 最小施加电压为1.8 V用过的)。 V_{DDA} 和 V_{SSA} 必须分别连接到 V_{DD1} 和 V_{SS1} 。
- V_{SS2} ; V_{DD2} = 1.8至3.6 V, 掉电时低至1.65 V: 外部电源 I/O操作。 V_{DD2} 和 V_{SS2} 必须分别连接到 V_{DD1} 和 V_{SS1} 。
- V_{REF+} ; V_{REF-} (对于ADC1): ADC1的外部参考电压。必须提供外部通过 V_{REF+} 和 V_{REF-} 引脚。
- V_{REF+} (用于DAC): 必须在外部提供DAC的外部参考电压通过 V_{REF+} 。

3.3.2 供电主管

该器件具有集成的ZEROPOWER上电复位 (POR)/掉电复位功能 (PDR), 以及一个掉电复位 (BOR) 电路。上电时, BOR始终处于活动状态, 并确保从1.8 V开始正常工作。达到1.8 V BOR阈值后, 启动选项字节加载过程, 以确认或修改默认阈值。永久禁用BOR (在这种情况下, 掉电时的 V_{DD} 最小值为1.65 V)。

通过选项字节提供五个BOR阈值, 从1.8 V开始到3 V。

降低停电模式下的功耗, 可以自动关闭

内部参考电压 (因此BOR) 处于暂停模式。设备保留

当 V_{DD} 低于指定阈值, V_{POR}/PDR 或 V_{BOR} 时, 不需要复位用于任何外部复位电路。

该器件具有嵌入式可编程电压检测器 (PVD), 可以监控

V_{DD}/V_{DDA} 电源, 并将其与 V_{PVD} 阈值进行比较。这个PVD提供7种不同的

通过软件选择1.85 V至3.05 V之间的电平, 步长约为200 mV。一个

当 V_{DD}/V_{DDA} 低于 V_{PVD} 阈值和/或时间时, 可产生中断

V_{DD}/V_{DDA} 高于 V_{PVD} 阈值。然后可以生成中断服务程序

警告信息和/或将MCU置于安全状态。PVD由软件启用。

3.3.3 电压调节器

STM8L15xxx嵌入一个内部电压调节器, 用于产生1.8 V电源供应核心和外设。

该调节器有两种不同的模式:

- 用于运行, 等待中断 (WFI) 和等待事件的主电压调节器模式 (MVR) (WFE) 模式。
- 低电压稳压器模式 (LPVR) 用于暂停, 主动停止, 低功耗和低电平电源等待模式。

当进入暂停或主动停止模式时，系统将自动从MVR切换到LPVR，以减少电流消耗。

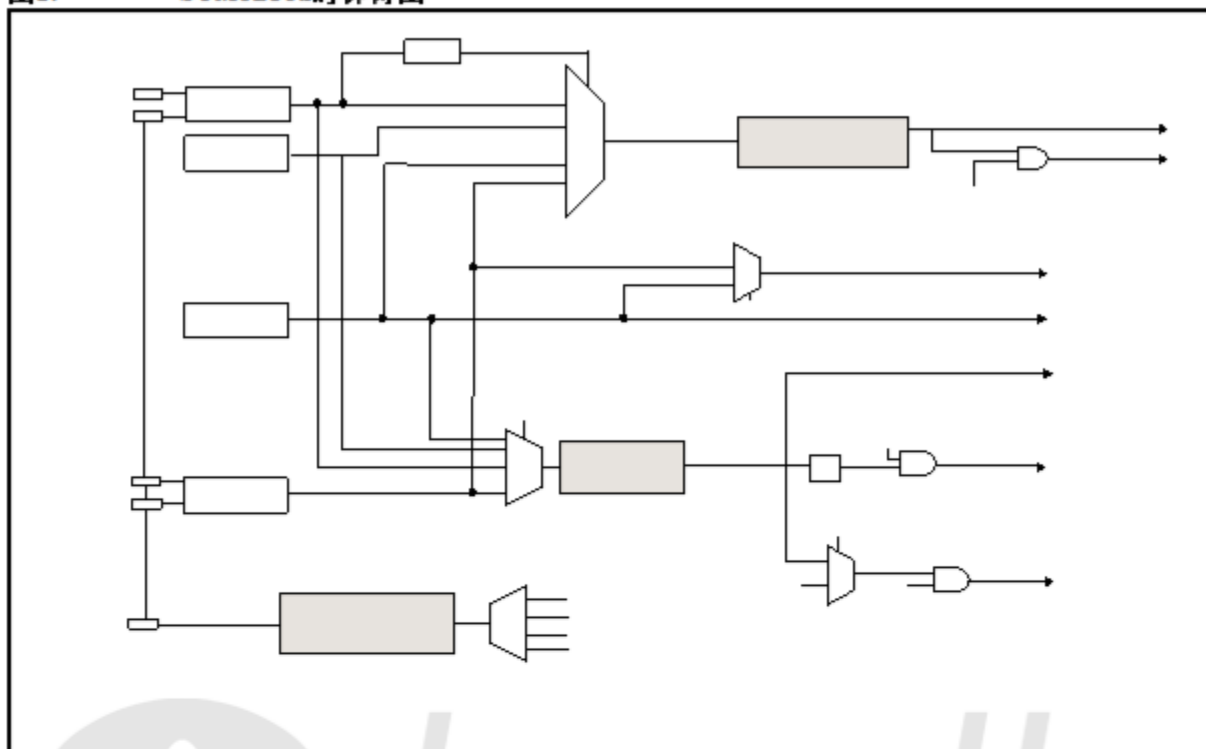
3.4 时钟管理

时钟控制器分配来自不同振荡器的系统时钟（SYSCLK）到核心和外设。它还管理低功耗模式的时钟门控，确保时钟稳健性。

特征

- 时钟预分频器：获得速度和电流消耗之间的最佳折中。CPU和外设的时钟频率可以通过可编程调节预分频器。
- 安全的时钟切换：可以在运行模式下快速更改时钟源，通过配置寄存器。
- 时钟管理：为了降低功耗，时钟控制器可以停止时钟到核心，个别外设或内存。
- 系统时钟源：4个不同的时钟源可用于驱动系统时钟：
 - 1-16 MHz高速外部晶体（HSE）
 - 16 MHz高速内部RC振荡器（HSI）
 - 32.768 kHz低速外部晶体（LSE）
 - 38 kHz低速内部RC（LSI）
- RTC和LCD时钟源：可以选择上述四个源来计时RTC和LCD，无论系统时钟如何。
- 启动时钟：复位后，单片机内部默认重新启动2MHz时钟（HSI / 8）。预分频比和时钟源可以通过改变应用程序一旦代码执行开始。
- 时钟安全系统（CSS）：可以通过软件启用此功能。如果是HSE时钟发生故障，系统时钟自动切换到HSI。
- 可配置的主时钟输出（CCO）：输出外部时钟用于使用应用。

图2. STM8L15x时钟树图



1. HSE时钟源可以是外部晶体/陶瓷谐振器或外部源（HSE旁路）。请参阅STM8L15x参考手册（RM0031）中的HSE时钟章节。
2. LSE时钟源可以是外部晶体/陶瓷谐振器或外部源（LSE旁路）。请参阅STM8L15x参考手册（RM0031）中的LSE时钟段。

3.5 低功耗实时时钟

实时时钟（RTC）是一个独立的二进制编码十进制（BCD）定时器/计数器。

六个字节位置包含秒，分，小时（12/24小时），周日，日期，月份，年，以BCD（二进制编码十进制）格式。修改28,29（闰年），30和31天数是自动进行的。

它提供可编程报警和可编程周期性中断，具有唤醒功能暂停能力

- 使用最低分辨率（61μs）的32.768 kHz LSE的周期性唤醒时间是从最小 122μs至最大 3.9秒。使用不同的分辨率，唤醒时间可以达到36小时
- 基于日历的周期性警报也可以从每秒生成每年

3.6 LCD（液晶显示器）

液晶显示屏驱动多达4个公共端子和多达28个分段端子驱动高达112像素。

- 内部升压转换器可保证对比度的任何控制。
- 静态1/2, 1/3, 1/4占空比。
- 支持静态1/2, 1/3偏移。
- 相位反转以降低功耗和EMI。
- 最多4个可编程闪烁的像素。
- LCD控制器可以在暂停模式下运行。

注意：不需要的段和通用引脚可用作通用I/O引脚。

3.7 回忆

STM8L15xxx器件具有以下主要特性：

- 高达2 KB的RAM
- 非易失性存储器分为三个阵列：
 - 高达32 KB的中密度嵌入式闪存程序存储器
 - 1 KB数据EEPROM
 - Option字节。

EEPROM嵌入纠错码（ECC）功能。它支持read-while-write（RWW）：可以从程序矩阵执行代码编程/擦除数据矩阵。

该选项字节保护闪存程序存储器的一部分不被写入和读出盗版。

3.8 DMA

一个4通道直接存储器访问控制器（DMA1）提供内存到内存和外设从存储器传输功能。这4个频道是共享的。具有DMA功能的IP：ADC1，DAC，I2C1，SPI1，USART1，4个定时器。

3.9 模数转换器

- 具有25个通道（包括1个快速通道）的12位模数转换器（ADC1），温度传感器和内部参考电压
- 转换时间降至1μs，f_{SYSCLK} = 16 MHz
- 可编程分辨率
- 可编程采样时间
- 单一连续模式的转换
- 扫描功能：对所选的一组模拟输入进行自动转换
- 模拟看门狗
- 由定时器触发

注意：ADC1可由DMA1提供。

3.10 数模转换器 (DAC)

- 带输出缓冲器的12位DAC
- 使用TIM4的同步更新功能
- DMA能力
- 转换的外部触发器
- 输入参考电压 V_{REF+} ，以获得更好的分辨率

注意：DAC可由DMA1提供。

3.11 超低功耗比较器

STM8L15x嵌入两个共享相同电流的比较器 (COMP1和COMP2) 偏置和电压参考.电压参考可以是内部或外部 (来自一个I/O)。

- 一个具有固定阈值 (COMP1) 的比较器。
- 一个比较器轨到轨具有快速或慢速模式 (COMP2) .阈值可以是一个以下的:
 - DAC输出
 - 外部I/O
 - 内部参考电压或内部参考电压倍数 (1/4, 1/2, 3/4)

两个比较器可以一起使用来提供窗口功能.他们可以醒来从暂停模式。

3.12 系统配置控制器和路由接口

系统配置控制器提供重映射一些备用的功能功能在不同的I/O端口. TIM4和ADC1 DMA通道也可重新映射。

高度灵活的路由接口允许应用软件控制路由不同的I/O到TIM1定时器输入捕捉.它还控制内部模拟里的路由信号到ADC1, COMP1, COMP2, DAC和内部参考电压 V_{REFINT} . 最后, 它提供了一组寄存器, 用于有效管理一组支持的专用I/O使用ProxSense™技术的16个电容式感应通道。

3.13 计时器

STM8L15xxx器件包含一个高级控制定时器 (TIM1), 两个16位通用目的定时器 (TIM2和TIM3) 和一个8位基本定时器 (TIM4)。

所有的定时器都可以由DMA1提供。

表3比较了高级控制, 通用和基本定时器的功能。

表3. 定时器功能比较

计时器	计数器 解析度	计数器 类型	预分频因子	DMA1 请求 代	捕获/比较 通道	补充 输出
TIM1	16位	向上/向下	任何整数 从1到65536	是	3 + 1	3
TIM2			任何权力2 从1到128		2	没有
TIM3						
TIM4	8位	向上	任何权力2 从1到32768		0	

3.13.1 TIM1 - 16位高级控制定时器

这是一款适用于各种控制应用的高端计时器.有了它
互补输出，死区时间控制和中心对准PWM功能，领域
应用范围扩展到电机控制，照明和半桥驱动.

- 带16位预分频器的16位向上，向下和向上/向下自动加载计数器
- 3个独立的捕获/比较通道（CAPCOM）可配置为输入捕捉，
输出比较，PWM生成（边沿和中心对齐模式）和单脉冲
模式输出
- 1个未连接到外部I / O的附加捕获/比较通道
- 同步模块用外部信号控制定时器
- 中断输入以将定时器输出强制为定义的状态
- 3个互补输出，可调死区时间
- 编码器模式
- 各种事件的中断能力（捕获，比较，溢出，中断，触发）

3.13.2 16位通用定时器

- 16位自动加载（AR）上/下计数器
- 7位预分频器可调整到2个比例的固定功率（1 ... 128）
- 2个可单独配置的捕获/比较通道
- PWM模式
- 各种事件的中断能力（捕获，比较，溢出，中断，触发）
- 与其他定时器或外部信号同步（外部时钟，复位，触发和
启用）

3.13.3 8位基本定时器

8位定时器由可编程驱动的8位自动重载计数器组成
预分频器.它可以用于在定时器溢出时产生中断产生的时基
或用于DAC触发器生成.



3.14 看门狗定时器

看门狗系统基于两个独立的定时器，提供最大的安全性应用程序。

3.14.1 窗口看门狗定时器

窗口看门狗（WWDG）通常用于检测软件故障的发生由外部干扰或意外的逻辑条件产生，这导致了应用程序放弃其正常顺序。

3.14.2 独立看门狗定时器

独立看门狗外设（IWDG）可用于解决处理器由于硬件或软件故障导致的故障。

它由内部LSI RC时钟源提供时钟，因此即使在某种情况下也保持有效CPU时钟故障。

3.15 呼叫器

蜂鸣器功能在BEEP引脚上输出信号以产生声音。信号在范围为1,2或4 kHz。

3.16 通讯接口

3.16.1 SPI

串行外设接口（SPI1）提供半双工/全双工同步串口与外部设备通讯。

- 主机和从机的最大速度：8 Mbit/s ($f_{SYSCLK}/2$)
- 全双工同步传输
- 单线同步传输在两条线路上，并具有可能的双向数据线
- 主或从操作 - 可由硬件或软件选择
- 硬件CRC计算
- 从机/主机选择输入引脚

注意：SPI1可由DMA1控制器提供。

3.16.2 I²C

I²C总线接口（I2C1）提供多主机功能，并控制所有I²C总线 - 具体的排序，协议，仲裁和计时。

- 主，从属和多主能力
- 标准模式高达100 kHz，快速模式高达400 kHz。
- 7位和10位寻址模式。
- SMBus 2.0和PMBus支持
- 硬件CRC计算

注意: I2C1可由DMA1控制器提供。

3.16.3 USART

USART接口 (USART1) 允许全双工, 异步通信。需要工业标准NRZ异步串行数据格式的外部设备。它提供波特率范围很广。

- 1 Mbit / s全双工SCI
- SPI1仿真
- 高精度波特率发生器
- 智能卡仿真
- IrDA SIR编码器解码器
- 单线半双工模式

注意: USART1可由DMA1控制器提供。

3.17 红外 (IR) 接口

STM8L15x器件包含红外线接口, 可与红外LED一起使用。遥控功能。两个定时器输出比较通道用于生成红外遥控信号。

3.18 开发支持

开发工具

STM8微控制器的开发工具包括:

- STICE仿真系统提供跟踪和代码分析
- STVD高级语言调试器, 包括C编译器, 汇编器和综合开发环境
- STVP Flash编程软件

STM8还配有入门工具包, 评估板和低成本在线电路调试/编程工具。

单线数据接口 (SWIM) 和调试模块

具有单线数据接口 (SWIM) 的调试模块允许非侵入式实时在线调试和快速存储器编程。

单线接口用于直接访问调试模块和内存。该接口可以在所有设备操作模式下激活。

非侵入式调试模块具有接近全功能的性能。模拟器。除了内存和外围设备外, 还可以实时监控CPU的运行, 时间通过影子寄存器。

引导程序

引导加载程序可用于使用USART1接口重新编程闪存。

4 引脚描述

图3. STM8L151Gx UFQFPN 28封装引脚

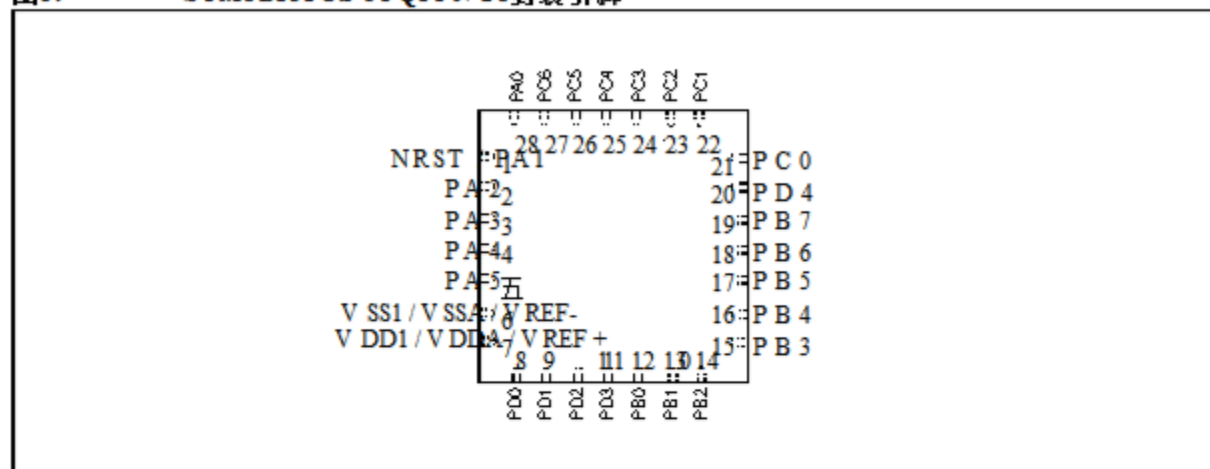


图4. STM8L151Gx WLCSP28封装引脚

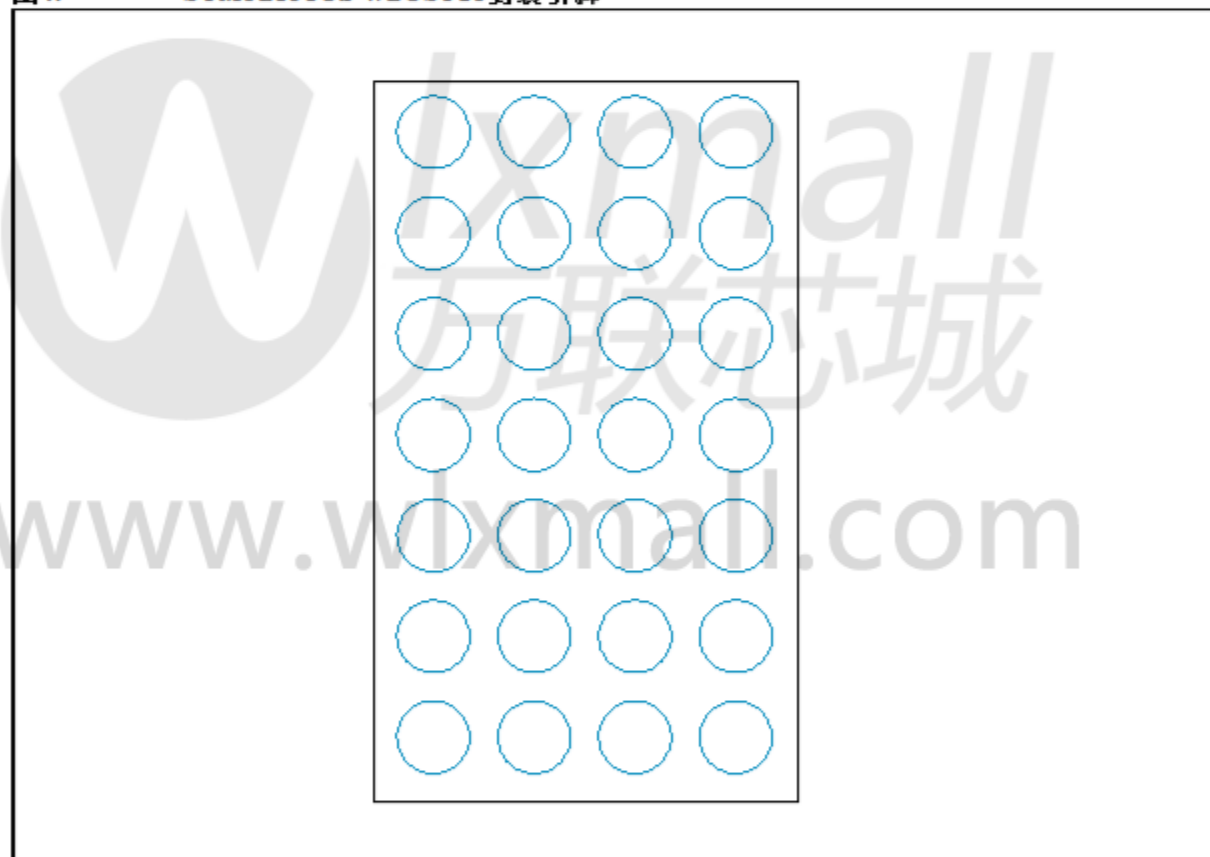
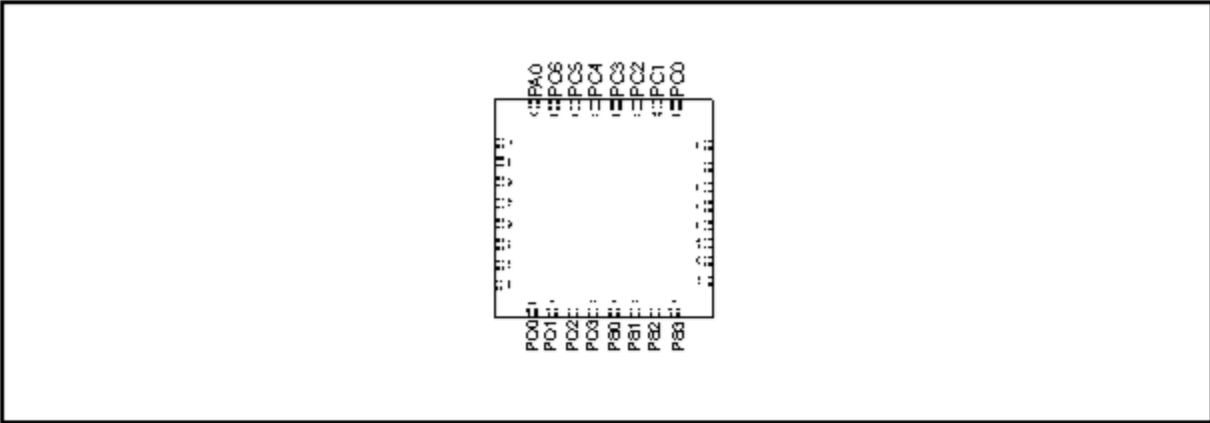
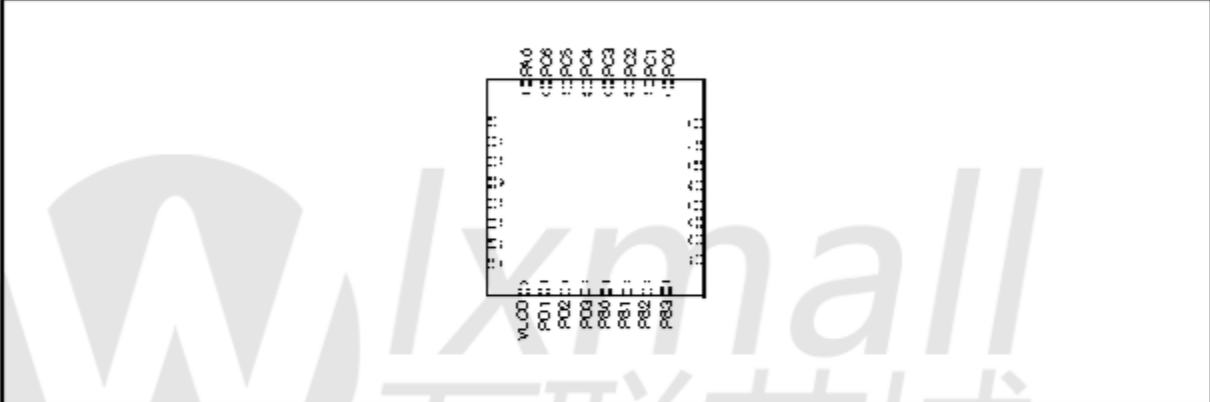


图5. STM8L151Kx 32针封装引脚（无LCD）



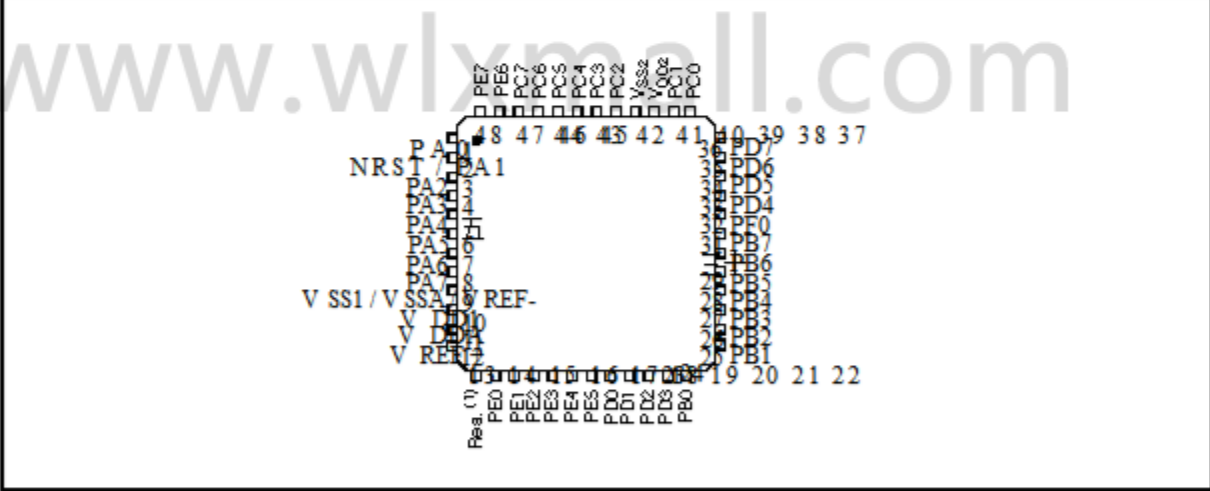
1. 给出的UFQFPN32包的示例. LQFP32封装的引脚排列相同.

图6. STM8L152Kx 32引脚封装引脚排列（带LCD）



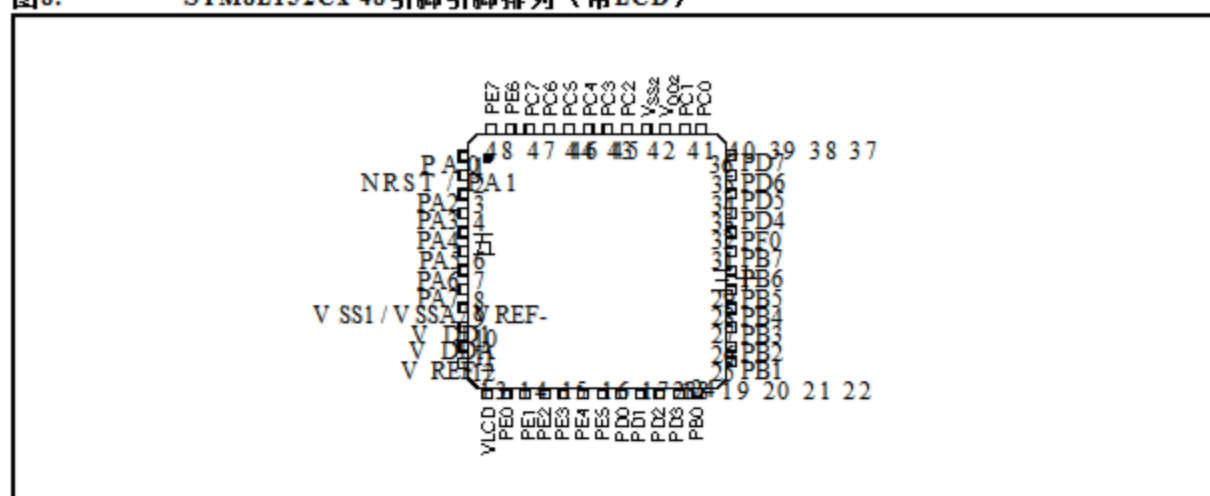
1. 给出的UFQFPN32包的示例. LQFP32封装的引脚排列相同.

图7. STM8L151Cx 48引脚引脚（无LCD）



1. 保留. 必须绑定到V DD.

图8. STM8L152Cx 48引脚引脚排列（带LCD）



 *Wlxmall*
万联芯城
www.wlxmall.com

表4. 表5的图例/简称

类型	I =输入, O =输出, S =电源	
水平	输入	CM = CMOS
	产里	HS =高吸收/源极 (20 mA)
港口和控制组态	输入	float = floating, wpu = weak pull-up
	产里	T =真开漏, OD =开漏, PP =推拉
复位状态	粗体X (复位释放后的引脚状态)。 除非另有说明, 引脚状态在复位阶段相同 (即, “复位”) 和内部复位释放后 (即在复位状态)。	

表5. STM8L15x引脚描述

销 数				引脚名称	Type	I/O level	输入			产里			Main function (after reset)	默认备用 功能
UFQFPN48 and LQFP48	UFQFPN32	UFQFPN28	WLCSP28				floating	wpu	Ext. interrupt	High sink/source	OD	PP		
2	1	1	C3	NRST / PA1 (1)	I / O			X		HS	X	X	复位	PA 1
32		2	B4	PA2 / OSC_IN / [USART1_TX] (3) / [SPI1_MISO] (3)	I / O		X	XX		HS	X	X	端口A2	HSE振荡器输入/ [USART1传送] / [SPI1主机从机 出] /
43		3	C4	PA3 / OSC_OUT / [USART1 _RX] (3) / [SPI1_MOSI] (3)	O		X	XX		HS	X	X	端口A3	HSE振荡器输出/ [USART1 receive] / [SPI1 主机/从机在] /
5-		-		PA4 / TIM2_BKIN / LCD_COM0 (2) / ADC1_IN2 / COMP1_INP	O		X	XX		HS	X	X	端口A4	定时器2 - 中断输入/ LCD_COM0 / ADC1 输入2 /比较器1 积极输入
-4		4	D3	PA4 / TIM2_BKIN / [TIM2_TRIG] (3) / LCD_COM0 (2) / ADC1_IN2 / COMP1_INP	I / O		X	XX		HS	X	X	端口A4	定时器2 - 中断输入/ [定时器2 - 触发] / LCD_COM0 / ADC1 输入2 / 比较器1正 输入
6-		-		PA5 / TIM3_BKIN / LCD_COM1 (2) / ADC1_IN4 / COMP1_INP	O		X	XX		HS	X	X	端口A5	定时器3 - 中断输入/ LCD_COM1 / ADC1 输入1 / 比较器1正 输入



表5. STM8L15x引脚描述 (续)

销 数				引脚名称	Type	I/O level	输入			产里			Main function (after reset)	默认备用 功能
UFQFPN48 and LQFP48	UFQFPN32	UFQFPN28	WLCSP28				floating	wpu	Ext. interrupt	High sink/source	OD	PP		
-5		5	D4	PA5 / TIM3_BKIN / [TIM3_TRIG] (3) / LCD_COM1 (2) / ADC1_IN1 / COMP1_INP	I/O		X	XX		HS	X	X	X端口A5	定时器3 - 中断输入/ [定时器3 - 触发] / LCD_COM1 / ADC1输入1 / 比较器1正 输入
76		-	-	PA6 / [ADC1_TRIG] (3) / LCD_COM2 (2) / ADC1_IN0 / COMP1_INP	I/O		X	XX		HS	X	X	X口A6	[ADC1 - 触发] / LCD_COM2 / ADC1输入0 / 比较器1正 输入
8	-	-	-	PA7 / LCD_SEG0 (2) (4D)	O FT		X	XX		HS	X	X	X口A7	LCD段0
24	13	12	E3	PB0 (5) / TIM2_CH1 / LCD_SEG10 (2) / ADC1_IN18 / COMP1_INP	I / O		X (5)	X	XX	HS	X	X	X端口B0	定时器2 - 通道1 / LCD段10 / ADC1_IN18 / 比较器1正 输入
25	14	13	G1	PB1 / TIM3_CH1 / LCD_SEG11 (2) / ADC1_IN17 / COMP1_INP	I / O		X	XX		HS	X	X	X端口B1	定时器3 - 通道1 / LCD段11 / ADC1_IN17 / 比较器1正 输入
26	15	14	F2	PB2 / TIM2_CH2 / LCD_SEG12 (2) / ADC1_IN16 / COMP1_INP	I / O		X	XX		HS	X	X	X端口B2	定时器2 - 通道2 / LCD段12 / ADC1_IN16 / 比较器1正 输入
27	-	-	-	PB3 / TIM2_TRIG / LCD_SEG13 (2) / ADC1_IN15 / COMP1_INP	I / O		X	XX		HS	X	X	X端口B3	定时器2 - 触发 / LCD 段13 / ADC1_IN15 /比较器1正 输入
-16	-	-	-	PB3 / [TIM2_TRIG] (3) / TIM1_CH2N / LCD_SEG13 (2) / ADC1_IN15 / COMP1_INP	I / O		X	XX		HS	X	X	X端口B3	[定时器2 - 触发] / 定时器 1反向通道2 / LCD段13 / ADC1_IN15 / 比较器1正 输入

表5. STM8L15x引脚描述 (续)

销 数				引脚名称	Type	I/O level	输入			产里			Main function (after reset)	默认备用 功能
UFQFPN48 and LQFP48	UFQFPN32	UFQFPN28	WLCSP28				floating	wpu	Ext. interrupt	High sink/source	OD	PP		
-		15	E2	PB3 / [TIM2_TRIG] (3) / TIM1_CH1N / LCD_SEG13 (2) / ADC1_IN15 / RTC_ALARM / COMP1_INP	I / O		X	XX		HS	X	X	端口B3	[定时器2 - 触发] / 定时器 1反向通道1 / LCD段13 / ADC1_IN15 / RTC报警/比较器 1个正输入
28	-	-	-	PB4 (5) / [SPI1_NSS] (3) / LCD_SEG14 (2) / ADC1_IN14 / COMP1_INP	I / O		X (5)	X	XX	HS	X	X	端口B4	[SPI1主/从 选择] / LCD段 14 / ADC1_IN14 / 比较器1正 输入
-17	16	D2		PB4 (5) / [SPI1_NSS] (3) / LCD_SEG14 (2) / ADC1_IN14 / COMP1_INP / DAC_OUT	I / O		X (5)	X	XX	HS	X	X	端口B4	[SPI1主/从 选择] / LCD段 14 / ADC1_IN14 / DAC输出/ 比较器1正 输入
29	-	-	-	PB5 / [SPI1_SCK] (3) / LCD_SEG15 (2) / ADC1_IN13 / COMP1_INP	I / O		X	XX		HS	X	X	端口B5	[SPI1时钟] / LCD 第15 / ADC1_IN13 / 比较器1正 输入
-18	17	D1		PB5 / [SPI1_SCK] (3) / LCD_SEG15 (2) / ADC1_IN13 / DAC_OUT / COMP1_INP	I / O		X	XX		HS	X	X	端口B5	[SPI1时钟] / LCD 第15 / ADC1_IN13 / DAC 输出/ 比较器1正 输入
三十	-	-	-	PB6 / [SPI1_MOSI] (3) / LCD_SEG16 (2) / ADC1_IN12 / COMP1_INP	I / O		X	XX		HS	X	X	端口B6	[SPI1主输出/从 在] / LCD段16 / ADC1_IN12 / 比较器1正 输入
-19	18	F1		PB6 / [SPI1_MOSI] (3) / LCD_SEG16 (2) / ADC1_IN12 / COMP1_INP / DAC_OUT	I / O		X	XX		HS	X	X	端口B6	[SPI1主输出] / 从属 / LCD段 16 / ADC1_IN12 / DAC 输出/比较器1 积极输入

表5. STM8L15x引脚描述 (续)

销 数				引脚名称	Type	I/O level	输入			产里			Main function (after reset)	默认备用 功能
UFQFPN48 and LQFP48	UFQFPN32	UFQFPN28	WLCSP28				floating	wpu	Ext. interrupt	High sink/source	OD	PP		
31	20	19	E1	PB7 / [SPI1_MISO] (3) / LCD_SEG17 (2) / ADC1_IN11 / COMP1_INP	I / O		X	XX		HS	X	X	端口B7	[SPI1主机从机 出] / LCD段17 / ADC1_IN11 / 比较器1正 输入
37	25	21	B1	PC0 (4) / I2C1_SDA	I / O	FT	X		XT	(6)			端口C0	I2C1数据
38	26	22	A1	PC1 (4) / I2C1_SCL	I / O	FT	X		XT	(6)			端口C1	I2C1时钟
41	27	23	B2	PC2 / [USART1_RX] (3) / LCD_SEG22 / ADC1_IN6 / COMP1_INP / VREF_OUT	I / O		X	XX		HS	X	X	端口C2	[USART1 receive] / LCD段22 / ADC1_IN6 /比较器 1个正输入/电压 参考输出
42	28	24	A2	PC3 / [USART1_TX] (3) / LCD_SEG23 (2) / ADC1_IN5 / COMP1_INP / COMP2_INM	I / O		X	XX		HS	X	X	端口C3	[USART1传送] / LCD段23 / ADC1_IN5 /比较器 1个正输入/ 比较器2负 输入
43	29	25	C2	PC4 / [USART1_CK] (3) / I2C1_SMB / CCO / LCD_SEG24 (2) / ADC1_IN4 / COMP2_INM / COMP1_INP	I / O		X	XX		HS	X	X	端口C4	[USART1同步 时钟] / I2C1_SMB / 可配置时钟 输出/ LCD段24 / ADC1_IN4 / 比较器2负 输入/比较器1 积极输入
44	30	26	A3	PC5 / OSC32_IN / [SPI1_NSS] (3) / [USART1_TX] (3)	I / O		X	XX		HS	X	X	端口C5	LSE振荡器输入/ [SPI1主/从机 选择] / [USART1 发送]
45	31	27	B3	PC6 / OSC32_OUT / [SPI1_SCK] (3) / [USART1_RX] (3)	I / O		X	XX		HS	X	X	端口C6	LSE振荡器输出/ [SPI1时钟] / [USART1 接收]

表5. STM8L15x引脚描述 (续)

销 数					引脚名称	Type	I/O level	输入			产里			Main function (after reset)	默认备用 功能
	UFQFPN48 and LQFP48	UFQFPN32	UFQFPN28	WLCSP28				floating	wpu	Ext. interrupt	High sink/source	OD	PP		
46	-	-	-	-	PC7 / LCD_SEG25 (2) / ADC1_IN3 / COMP2_INM / COMP1_INP	O		X	XX		HS	X	X	端口 C7	LCD 段25 / ADC1_IN3 / Comparator 负输入/ 比较器1正 输入
20	-	8	G3		PD0 / TIM3_CH2 / [ADC1_TRIG] (3) / LCD_SEG7 (2) / ADC1_IN2 / 2 / COMP2_INP / COMP1_INP	O		X	XX		HS	X	X	端口 D0	定时器3 - 通道2 / [ADC1_Trigger] / LCD 第7 / ADC1_IN22段 /比较器2为正 输入/比较器1 积极输入
-9		-			PD0 / TIM3_CH2 / [ADC1_TRIG] (3) / ADC1_IN22 / COMP2_INP / COMP1_INP	I / O		X	XX		HS	X	X	端口 D0 (7)	定时器3 - 通道2 / [ADC1_Trigger] / ADC1_IN22 / 比较器2正 输入/比较器1 积极输入
21	-	-	-	-	PD1 / TIM3_TRIG / LCD_COM3 (2) / ADC1_IN21 / COMP2_INP / COMP1_INP	I / O		X	XX		HS	X	X	端口 D1	定时器3 - 触发 / LCD_COM3 / ADC1_IN21 / 比较器2为正 输入/比较器1 积极输入
-10		-	-		PD1 / TIM1_CH3N / [TIM3_T RIG] (3) / LCD_COM3 (2) / ADC1_IN21 / COMP2_INP / COMP1_INP	O		X	XX		HS	X	X	端口 D1	[定时器3 - 触发] / TIM1 反向通道3 / LCD_COM3 / ADC1_IN21 / 比较器2正 输入/比较器1 积极输入
-		9	G2		PD1 / TIM1_CH3 / [TIM3_TR IG] (3) / LCD_COM3 (2) / ADC1_IN21 / COMP2_INP / COMP1_INP	O		X	XX		HS	X	X	端口 D1	定时器1通道3 / [定时器3 - 触发] / LCD_COM3 / ADC1_IN21 / 比较器2正 输入/比较器1 积极输入

表5. STM8L15x引脚描述 (续)

销 数				引脚名称	Type	I/O level	输入			产里			Main function (after reset)	默认备用 功能
UFQFPN48 and LQFP48	UFQFPN32	UFQFPN28	WLCSP28				floating	wpu	Ext. interrupt	High sink/source	OD	PP		
22	11	10	E4	PD2 / TIM1_CH1 / LCD_SEG8 (2) / ADC1_IN20 / COMP1_INP	I / O		X	XX		HS	X	X	端口D2	定时器1 - 通道1 / LCD段8 / ADC1_IN20 / 比较器1正输入
23	12	-	-	PD3 / TIM1_TRIG / LCD_SEG9 (2) / ADC1_IN19 / COMP1_INP	O		X	XX		HS	X	X	端口D3	定时器1 - 触发 / LCD第9 / ADC1_IN19段 / 比较器1正输入
-	-	11	F3	PD3 / TIM1_TRIG / LCD_SEG9 (2) / ADC1_IN19 / TIM1_BKIN / COMP1_INP / RTC_CALIB	O		X	XX		HS	X	X	端口D3	定时器1 - 触发 / LCD第9 / ADC1_IN19段 / 定时器1中断输入 / RTC校准 / 比较器1正输入
33	21	20	C1	PD4 / TIM1_CH2 / LCD_SEG18 (2) / ADC1_IN10 / COMP1_INP	I / O		X	XX		HS	X	X	端口D4	定时器1 - 通道2 / LCD段18 / ADC1_IN10 / 比较器1正输入
34	22	-	-	PD5 / TIM1_CH3 / LCD_SEG19 (2) / ADC1_IN9 / COMP1_INP	I / O		X	XX		HS	X	X	端口D5	定时器1 - 通道3 / LCD段19 / ADC1_IN9 / 比较器1个正输入
35	23	-	-	PD6 / TIM1_BKIN / LCD_SEG20 (2) / ADC1_IN8 / RTC_CALIB / VREF_OUT / COMP1_INP	I / O		X	XX		HS	X	X	端口D6	定时器1 - 中断输入 / LCD段20 / ADC1_IN8 / RTC校准 / 电压参考输出 / 比较器1正输入
36	24	-	-	PD7 / TIM1_CH1N / LCD_SEG21 (2) / ADC1_IN7 / RTC_ALARM / VREF_OUT / COMP1_INP	O		X	XX		HS	X	X	端口D7	定时器1 - 倒置通道1 / LCD段21 / ADC1_IN7 / RTC报警 / 参考电压输出 / 比较器1积极输入
14	-	-	-	PE0 (4) / LCD_SEG1 (2)	I / O	FT	X	XX		HS	X	X	端口E0	LCD段1

表5. STM8L15x引脚描述 (续)

引脚数				引脚名称	Type	I/O level	输入			产里			Main function (after reset)	默认备用 功能
	UFQFPN48 and LQFP48	UFQFPN32	UFQFPN28	WLCSP28			floating	wpu	Ext. interrupt	High sink/source	OD	PP		
15	-	-	-	-	PE1 / TIM1_CH2N / LCD_SEG2 (2)	I / O	X	XX		HS	X	X	端口E1	定时器1 - 倒置通道2 / LCD第2段
16	-	-	-	-	PE2 / TIM1_CH3N / LCD_SEG3 (2)	I / O	X	XX		HS	X	X	端口E2	定时器1 - 倒置通道3 / LCD第3段
17	-	-	-	-	PE3 / LCD_SEG4 (2)	I / O	X	XX		HS	X	X	端口E3	LCD段4
18	-	-	-	-	PE4 / LCD_SEG5 (2)	I / O	X	XX		HS	X	X	端口E4	LCD段5
19	-	-	-	-	PE5 / LCD_SEG6 (2) / ADC1_IN23 / COMP2_INH // COMP1_INP	I / O	X	XX		HS	X	X	端口E5	LCD段6 / ADC1_IN23 / 比较器2为正输入/比较器1积极输入
47	-	-	-	-	PE6 / LCD_SEG26 (2) / PVD_IN	I / O	X	XX		HS	X	X	端口E6	LCD段26 / PVD_IN
48	-	-	-	-	PE7 / LCD_SEG27 (2)	I / O	X	XX		HS	X	X	端口E7	LCD段27
32	-	-	-	-	PF0 / ADC1_IN24 / DAC_OUT	I / O	X	XX		HS	X	X	端口F0	ADC1_IN24 / DAC_OUT
13	9	-	-	-	VLCD (2)	小号								LCD助力外接电容
13	-	-	-	-	保留 (7)									保留. 必须绑定到VDD
10	-	-	-	-	VDD	小号								数字电源
11	-	-	-	-	VDDA	小号								模拟电源电压
12	-	-	-	-	VREF+	小号								ADC1和DAC正电压参考
-8		7	G4		VDD1 / VDDA / VREF+	小号								数字电源/模拟电源电压/ADC1为正电压参考
97		6	F4		VSS1 / VSSA / VREF-	小号								I/O接地/模拟地电压 / ADC1负电压参考
39	-	-	-	-	VDD2	小号								IOs电源电压

表5. STM8L15x引脚描述（续）

销 数				引脚名称	Type	I/O level	输入			产里			Main function (after reset)	默认备用 功能
UFQFPN48 and LQFP48	UFQFPN32	UFQFPN28	WLCSP28				floating	wpu	Ext. interrupt	High sink/source	OD	PP		
40	-	-	-	V SS2	小号								IOs接地电压	
132	28	A4		PA0 (8) / [USART1_CK] (3) / SWIM / BEEP / IR_TIM (9)	O	X	X (8 X	HS (9)	XX				端口 A0	[USART1 同步 时钟] (3) / SWIM输入 和输出/ 蜂鸣声输出/红外线 定时器输出

1. 上电时，PA1 / NRST引脚为上拉复位输入引脚.要用作通用引脚（PA1），可以使用
仅作为输出开漏或推挽配置，不作为通用输入.请参阅NRST / PA1 章节
引脚作为STM8L15x参考手册（RM0031）中的通用输出.
2. 仅适用于STM8L152xx设备.
3. []备用功能重新映射选项（如果相同的备用功能显示两次，则表示排除选项不是
复制功能）.
4. 在5 V容差I / O中，未实现对V DD的保护二极管.
5. 在复位阶段，PB0和PB4上拉.这两个引脚在复位释放后输入浮置.
6. In the open-drain output column, 'T' defines a true open-drain I/O (P-buffer and protection diode to VDDare not
实现）.
7. 仅适用于STM8L151xx设备.
8. 在复位阶段和复位释放之后，PA0引脚处于输入上拉电路.
9. PA0上提供High Sink LED驱动器功能.

4.1 系统配置选项

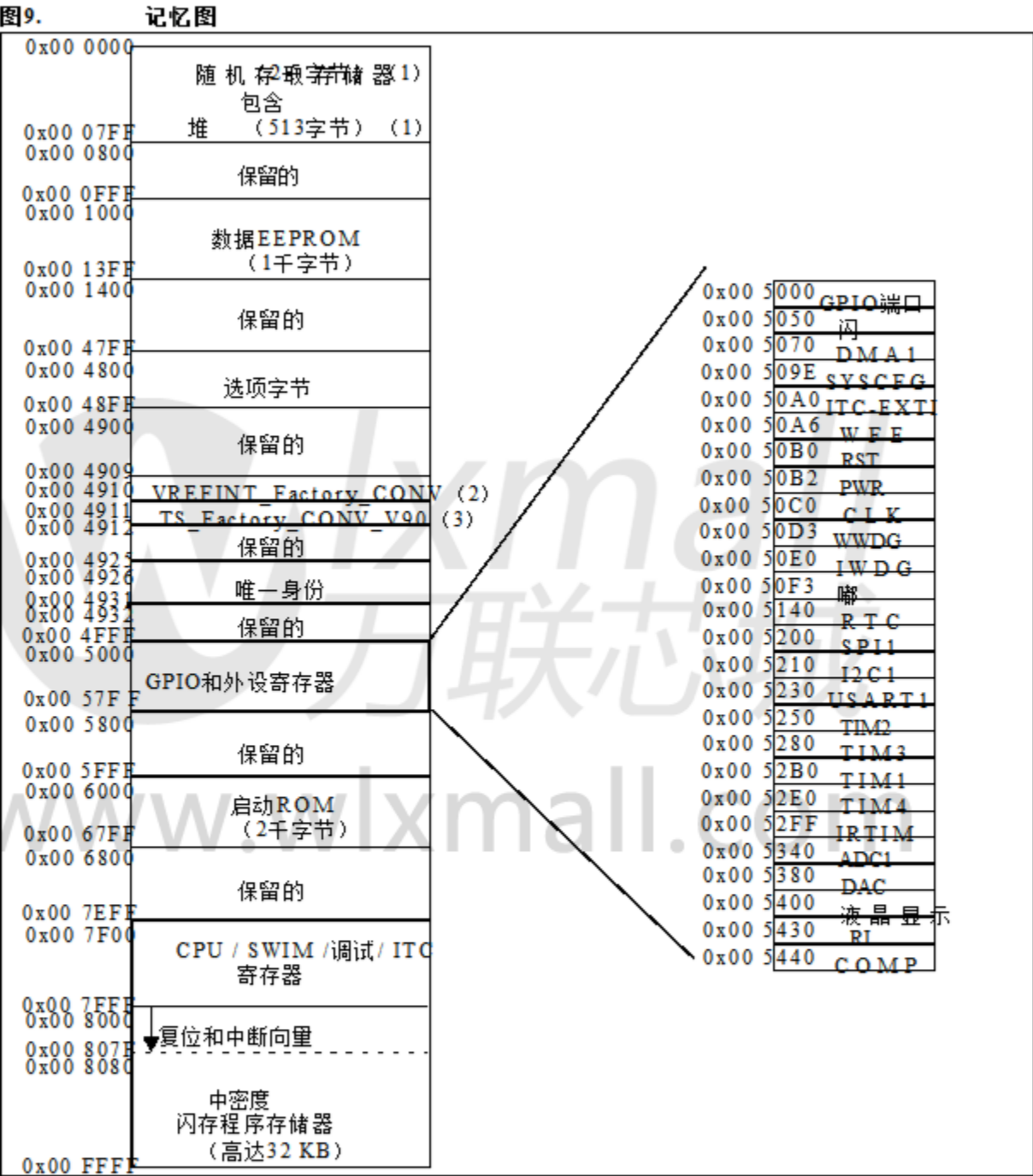
如表5所示：STM8L15x引脚描述，一些备用功能可以重新映射
在不同的I / O端口上，通过编程“
STM8L15xxx中的路由接口（RI）和系统配置控制器“部分
参考手册（RM0031）.



五 内存和注册表

5.1 内存映射

存储器映射如图9所示。



1. 表6列出了每个内存大小的边界地址.堆栈的顶端位于RAM端地址.
2. VREFINT_Factory_CONV字节表示V REFINT 12位ADC转换结果的LSB .该MSB具有固定值: 0x6.
3. TS_Factory_CONV_V90字节表示V 90 12位ADC转换结果的LSB .MSB具有固定值: 0x3.
4. 有关硬件寄存器映射的概述, 请参见表8, 有关I/O端口硬件的详细信息, 请参见表7寄存器, 以及有关CPU / SWIM / 调试模块控制器寄存器的信息的表9.

表6. Flash和RAM边界地址

记忆区	尺寸	开始地址	结束地址
随机存取存储器	2千字节	0x00 0000	0x00 07FF
闪存程序存储器	16千字节	0x00 8000	0x00 BFFF
	32 KB	0x00 8000	0x00 FFFF

5.2 注册地图

表7. I/O端口硬件寄存器映射

地址	块	注册标签	注册名称	重启状态
0x00 5000	港口 A	PA_ODR	端口A数据输出锁存寄存器	为0x00
0x00 5001		PA_IDR	端口A输入引脚值寄存器	0XXX
0x00 5002		PA_DDR	端口A数据方向寄存器	为0x00
0x00 5003		PA_CR1	端口A控制寄存器1	0x01
0x00 5004		PA_CR2	端口A控制寄存器2	为0x00
0x00 5005	港B	PB_ODR	端口B数据输出锁存寄存器	为0x00
0x00 5006		PB_IDR	端口B输入引脚值寄存器	0XXX
0x00 5007		PB_DDR	端口B数据方向寄存器	为0x00
0x00 5008		PB_CR1	端口B控制寄存器1	为0x00
0x00 5009		PB_CR2	端口B控制寄存器2	为0x00
0x00 500A	C端口	PC_ODR	端口C数据输出锁存寄存器	为0x00
0x00 500B		PB_IDR	端口C输入引脚值寄存器	0XXX
0x00 500C		PC_DDR	端口C数据方向寄存器	为0x00
0x00 500D		PC_CR1	端口C控制寄存器1	为0x00
0x00 500E		PC_CR2	端口C控制寄存器2	为0x00
0x00 500F	港口 D	PD_ODR	端口D数据输出锁存寄存器	为0x00
0x00 5010		PD_IDR	端口D输入引脚值寄存器	0XXX
0x00 5011		PD_DDR	端口D数据方向寄存器	为0x00
0x00 5012		PD_CR1	端口D控制寄存器1	为0x00
0x00 5013		PD_CR2	端口D控制寄存器2	为0x00
0x00 5014	港口 E	PE_ODR	端口E数据输出锁存寄存器	为0x00
0x00 5015		PE_IDR	端口E输入引脚值寄存器	0XXX
0x00 5016		PE_DDR	端口E数据方向寄存器	为0x00
0x00 5017		PE_CR1	端口E控制寄存器1	为0x00
0x00 5018		PE_CR2	端口E控制寄存器2	为0x00



表7. I / O端口硬件寄存器映射（续）

地址	块	注册标签	注册名称	重启状态
0x00 5019	港口 F	PF_ODR	端口F数据输出锁存寄存器	为0x00
0x00 501A		PF_IDR	端口F输入引脚值寄存器	0XXX
0x00 501B		PF_DDR	端口F数据方向寄存器	为0x00
0x00 501C		PF_CR1	端口F控制寄存器1	为0x00
0x00 501D		PF_CR2	端口F控制寄存器2	为0x00

表8. 通用硬件注册表

地址	块	注册标签	注册名称	重启状态
0x00 501E 至 0x00 5049	保留区（44字节）			
0x00 5050	闪	FLASH_CR1	闪存控制寄存器1	为0x00
0x00 5051		FLASH_CR2	闪存控制寄存器2	为0x00
0x00 5052		FLASH_PUKR	闪存程序存储器不保护键寄存器	为0x00
0x00 5053		FLASH_DUKR	数据EEPROM保护密钥寄存器	为0x00
0x00 5054		FLASH_IAPSR	闪存在应用程序编程状态寄存器	为0x00
0x00 5055 至 0x00 506F	保留区（27字节）			

表8. 通用硬件注册表 (续)

地址	块	注册标签	注册名称	重启状态
0x00 5070	DMA1	DMA1_GCSR	DMA1全局配置和状态寄存器	0xFC有
0x00 5071		DMA1_GIR1	DMA1全局中断寄存器1	为0x00
0x00 5072到 0x00 5074		保留区 (3字节)		
0x00 5075		DMA1_C0CR	DMA1通道0配置寄存器	为0x00
0x00 5076		DMA1_C0SPR	DMA1通道0状态和优先级寄存器	为0x00
0x00 5077		DMA1_C0NDTR	DMA1数据传输寄存器 (通道0)	为0x00
0x00 5078		DMA1_C0PARH	DMA1外设地址高位寄存器 (通道0)	0x52
0x00 5079		DMA1_C0PARL	DMA1外设地址低电平寄存器 (通道0)	为0x00
0x00 507A		保留区 (1字节)		
0x00 507B		DMA1_C0M0ARH	DMA1存储器0地址高位寄存器 (通道0)	为0x00
0x00 507C		DMA1_C0M0ARL	DMA1存储器0地址低寄存器 (通道0)	为0x00
0x00 507D到 0x00 507E		保留区 (2字节)		
0x00 507F		DMA1_C1CR	DMA1通道1配置寄存器	为0x00
0x00 5080		DMA1_C1SPR	DMA1通道1状态和优先级寄存器	为0x00
0x00 5081		DMA1_C1NDTR	DMA1数据传输寄存器 (通道1)	为0x00
0x00 5082		DMA1_C1PARH	DMA1外设地址高位寄存器 (通道1)	0x52
0x00 5083		DMA1_C1PARL	DMA1外设地址低电平寄存器 (通道1)	为0x00

表8. 通用硬件注册表 (续)

地址	块	注册标签	注册名称	重启状态
0x00 5084	DMA1	保留区 (1字节)		
0x00 5085		DMA1_C1M0ARH	DMA1存储器0地址高位寄存器 (通道1)	为0x00
0x00 5086		DMA1_C1M0ARL	DMA1存储器0地址低寄存器 (通道1)	为0x00
0x00 5087 0x00 5088		保留区 (2字节)		
0x00 5089		DMA1_C2CR	DMA1通道2配置寄存器	为0x00
0x00 508A		DMA1_C2SPR	DMA1通道2状态和优先级寄存器	为0x00
0x00 508B		DMA1_C2NDTR	DMA1数据传输寄存器 (频道2)	为0x00
0x00 508C		DMA1_C2PARH	DMA1外设地址高位寄存器 (频道2)	0x52
0x00 508D		DMA1_C2PARL	DMA1外设地址低电平寄存器 (频道2)	为0x00
0x00 508E		保留区 (1字节)		
0x00 508F		DMA1_C2M0ARH	DMA1存储器0地址高位寄存器 (频道2)	为0x00
0x00 5090		DMA1_C2M0ARL	DMA1存储器0地址低寄存器 (频道2)	为0x00
0x00 5091 0x00 5092		保留区 (2字节)		
0x00 5093		DMA1_C3CR	DMA1通道3配置寄存器	为0x00
0x00 5094		DMA1_C3SPR	DMA1通道3状态和优先级寄存器	为0x00
0x00 5095		DMA1_C3NDTR	DMA1数据传输寄存器 (通道3)	为0x00
0x00 5096		DMA1_C3PARH_C3M1ARH	DMA1外设地址高位寄存器 (通道3)	0x40的
0x00 5097		DMA1_C3PARL_C3M1ARL	DMA1外设地址低电平寄存器 (通道3)	为0x00
0x00 5098		保留区 (1字节)		
0x00 5099		DMA1_C3M0ARH	DMA1存储器0地址高位寄存器 (通道3)	为0x00
0x00 509A		DMA1_C3M0ARL	DMA1存储器0地址低寄存器 (通道3)	为0x00
0x00 509B到 0x00 509D		保留区 (3字节)		
0x00 509E	SYSCFG	SYSCFG_RMPCR1	重映射寄存器 1	为0x00
0x00 509F		SYSCFG_RMPCR2	重映射寄存器 2	为0x00

表8. 通用硬件注册表 (续)

地址	块	注册标签	注册名称	重启状态
0x00 50A0	ITC - EXTI	EXTI_CR1	外部中断控制寄存器1	为0x00
0x00 50A1		EXTI_CR2	外部中断控制寄存器2	为0x00
0x00 50A2		EXTI_CR3	外部中断控制寄存器3	为0x00
0x00 50A3		EXTI_SR1	外部中断状态寄存器1	为0x00
0x00 50A4		EXTI_SR2	外部中断状态寄存器2	为0x00
0x00 50A5		EXTI_CONF1	外部中断端口选择寄存器1	为0x00
0x00 50A6	WFE	WFE_CR1	WFE控制寄存器1	为0x00
0x00 50A7		WFE_CR2	WFE控制寄存器2	为0x00
0x00 50A8		WFE_CR3	WFE控制寄存器3	为0x00
0x00 50A9 至 0x00 50AF	保留区 (7字节)			
0x00 50B0	RST	RST_CR	复位控制寄存器	为0x00
0x00 50B1		RST_SR	复位状态寄存器	0x01
0x00 50B2	PWR	PWR_CSR1	电源控制和状态寄存器1	为0x00
0x00 50B3		PWR_CSR2	电源控制和状态寄存器2	为0x00
0x00 50B4 至 0x00 50BF	保留区 (12字节)			
0x00 50C0	CLK	CLK_DIVR	时钟主分频器寄存器	×03
0x00 50C1		CLK_CRTC	时钟RTC寄存器	为0x00
0x00 50C2		CLK_ICR	内部时钟控制寄存器	为0x11
0x00 50C3		CLK_PCKENR1	外设时钟门控寄存器1	为0x00
0x00 50C4		CLK_PCKENR2	外设时钟门控寄存器2	0x80的
0x00 50C5		CLK_CCOR	可配置时钟控制寄存器	为0x00
0x00 50C6		CLK_ECKR	外部时钟控制寄存器	为0x00
0x00 50C7		CLK_SCSR	系统时钟状态寄存器	0x01
0x00 50C8		CLK_SWR	系统时钟切换寄存器	0x01
0x00 50C9		CLK_SWCR	时钟开关控制寄存器	0bxxxx0000
0x00 50CA		CLK_CSSR	时钟安全系统寄存器	为0x00
0x00 50CB		CLK_CBEEP	时钟BEEP寄存器	为0x00
0x00 50CC		CLK_HSIICALR	HSI校准寄存器	0XXX
0x00 50CD		CLK_HSIITRMR	HSI时钟校准修改寄存器	为0x00
0x00 50CE		CLK_HSIUNLCKR	HSI开锁注册	为0x00
0x00 50CF		CLK_REGCSR	主调节器控制状态寄存器	0bxx11100x

表8. 通用硬件注册表 (续)

地址	块	注册标签	注册名称	重启状态
0x00 50D0 至 0x00 50D2	保留区 (3字节)			
0x00 50D3	WWDG	WWDG_CR	WWDG控制寄存器	0x7F的
0x00 50D4		WWDG_WR	WWDG窗口寄存器	0x7F的
0x00 50D5 至 00 50DF	保留区 (11字节)			
0x00 50E0	IWDG	IWDG_KR	IWDG密钥寄存器	0X
0x00 50E1		IWDG_PR	IWDG预分频器寄存器	为0x00
0x00 50E2		IWDG_RLR	IWDG重载寄存器	为0xFF
0x00 50E3 至 0x00 50EF	保留区 (13字节)			
0x00 50F0	BEEP	BEEP_CSR1	BEEP控制/状态寄存器1	为0x00
0x00 50F1 0x00 50F2		保留区 (2字节)		
0x00 50F3		BEEP_CSR2	BEEP控制/状态寄存器2	为0x1F
0x00 50F4 至 0x00 513F	保留区 (76字节)			

表8. 通用硬件注册表 (续)

地址	块	注册标签	注册名称	重启状态
0x00 5140	R T C	RTC_TR1	时间寄存器1	为0x00
0x00 5141		RTC_TR2	时间寄存器2	为0x00
0x00 5142		RTC_TR3	时间寄存器3	为0x00
0x00 5143		保留区 (1字节)		
0x00 5144		RTC_DR1	日期寄存器1	为0x00
0x00 5145		RTC_DR2	日期寄存器2	为0x00
0x00 5146		RTC_DR3	日期寄存器3	为0x00
0x00 5147		保留区 (1字节)		
0x00 5148		RTC_CR1	控制寄存器1	为0x00
0x00 5149		RTC_CR2	控制寄存器2	为0x00
0x00 514A		RTC_CR3	控制寄存器3	为0x00
0x00 514B		保留区 (1字节)		
0x00 514C		RTC_ISR1	初始化和状态寄存器1	为0x00
0x00 514D		RTC_ISR2	初始化和状态寄存器2	为0x00
0x00 514E 0x00 514F		保留区 (2字节)		
0x00 5150		RTC_SPRERH	同步预分频器寄存器为高电平	-
0x00 5151		RTC_SPRERL	同步预分频器寄存器为低电平	-
0x00 5152		RTC_APRER	异步预分频器寄存器	-
0x00 5153		保留区 (1字节)		
0x00 5154		RTC_WUTRH	唤醒定时器寄存器高	-
0x00 5155		RTC_WUTRL	唤醒定时器寄存器为低电平	-
0x00 5156到 0x00 5158		保留区 (3字节)		
0x00 5159		RTC_WPR	写保护寄存器	为0x00
0x00 515A 0x00 515B		保留区 (2字节)		
0x00 515C		RTC_ALRMAR1	报警A寄存器1	为0x00
0x00 515D		RTC_ALRMAR2	报警A寄存器2	为0x00
0x00 515E		RTC_ALRMAR3	报警A寄存器3	为0x00
0x00 515F		RTC_ALRMAR4	报警A寄存器4	为0x00
0x00 5160至 0x00 51FF		保留区 (160字节)		

表8. 通用硬件注册表 (续)

地址	块	注册标签	注册名称	重启状态
0x00 5200	SPI1	SPI1_CR1	SPI1控制寄存器1	为0x00
0x00 5201		SPI1_CR2	SPI1控制寄存器2	为0x00
0x00 5202		SPI1_ICR	SPI1中断控制寄存器	为0x00
0x00 5203		SPI1_SR	SPI1状态寄存器	0x02
0x00 5204		SPI1_DR	SPI1数据寄存器	为0x00
0x00 5205		SPI1_CRCPR	SPI1 CRC多项式寄存器	0x07
0x00 5206		SPI1_RXCRCR	SPI1 Rx CRC寄存器	为0x00
0x00 5207		SPI1_TXCRCR	SPI1 Tx CRC寄存器	为0x00
0x00 5208 至 0x00 520F	保留区 (8字节)			
0x00 5210	I2C1	I2C1_CR1	I2C1控制寄存器1	为0x00
0x00 5211		I2C1_CR2	I2C1控制寄存器2	为0x00
0x00 5212		I2C1_FREQR	I2C1频率寄存器	为0x00
0x00 5213		I2C1_OARL	I2C1自己的地址寄存器为低电平	为0x00
0x00 5214		I2C1_OARH	I2C1自己的地址寄存器为高电平	为0x00
0x00 5215		保留 (1字节)		
0x00 5216		I2C1_DR	I2C1数据寄存器	为0x00
0x00 5217		I2C1_SR1	I2C1状态寄存器1	为0x00
0x00 5218		I2C1_SR2	I2C1状态寄存器2	为0x00
0x00 5219		I2C1_SR3	I2C1状态寄存器3	0x0x
0x00 521A		I2C1_ITR	I2C1中断控制寄存器	为0x00
0x00 521B		I2C1_CCRL	I2C1时钟控制寄存器为低电平	为0x00
0x00 521C		I2C1_CCRH	I2C1时钟控制寄存器为高电平	为0x00
0x00 521D		I2C1_TRISER	I2C1 TRISE寄存器	0x02
0x00 521E		I2C1_PECR	I2C1数据包错误检查寄存器	为0x00
0x00 521F 至 0x00 522F	保留区 (17字节)			

表8. 通用硬件注册表（续）

地址	块	注册标签	注册名称	重启 状态
0x00 5230	USART1	USART1_SR	USART1状态寄存器	将0xC0
0x00 5231		USART1_DR	USART1数据寄存器	未定义
0x00 5232		USART1_BRR1	USART1波特率寄存器1	为0x00
0x00 5233		USART1_BRR2	USART1波特率寄存器2	为0x00
0x00 5234		USART1_CR1	USART1控制寄存器1	为0x00
0x00 5235		USART1_CR2	USART1控制寄存器2	为0x00
0x00 5236		USART1_CR3	USART1控制寄存器3	为0x00
0x00 5237		USART1_CR4	USART1控制寄存器4	为0x00
0x00 5238		USART1_CR5	USART1控制寄存器5	为0x00
0x00 5239		USART1_GTR	USART1保护时间寄存器	为0x00
0x00 523A		USART1_PSCR	USART1预分频器寄存器	为0x00
0x00 523B 至 0x00 524F	保留区（21字节）			



表8. 通用硬件注册表 (续)

地址	块	注册标签	注册名称	重启状态
0x00 5250	TIM2	TIM2_CR1	TIM2控制寄存器1	为0x00
0x00 5251		TIM2_CR2	TIM2控制寄存器2	为0x00
0x00 5252		TIM2_SMCR	TIM2从模式控制寄存器	为0x00
0x00 5253		TIM2_ETR	TIM2外部触发寄存器	为0x00
0x00 5254		TIM2_DER	TIM2 DMA1请求使能寄存器	为0x00
0x00 5255		TIM2_IER	TIM2中断使能寄存器	为0x00
0x00 5256		TIM2_SR1	TIM2状态寄存器1	为0x00
0x00 5257		TIM2_SR2	TIM2状态寄存器2	为0x00
0x00 5258		TIM2_EGR	TIM2事件生成寄存器	为0x00
0x00 5259		TIM2_CCMR1	TIM2捕捉/比较模式寄存器1	为0x00
0x00 525A		TIM2_CCMR2	TIM2捕捉/比较模式寄存器2	为0x00
0x00 525B		TIM2_CCER1	TIM2捕捉/比较使能寄存器1	为0x00
0x00 525C		TIM2_CNTRH	TIM2计数器高	为0x00
0x00 525D		TIM2_CNTRL	TIM2计数器低	为0x00
0x00 525E		TIM2_PSCR	TIM2预分频器寄存器	为0x00
0x00 525F		TIM2_ARRH	TIM2自动重新加载寄存器为高电平	为0xFF
0x00 5260		TIM2_ARRL	TIM2自动重新加载寄存器为低电平	为0xFF
0x00 5261		TIM2_CCR1H	TIM2捕捉/比较寄存器1高	为0x00
0x00 5262		TIM2_CCR1L	TIM2捕捉/比较寄存器1为低电平	为0x00
0x00 5263		TIM2_CCR2H	TIM2捕捉/比较寄存器2高	为0x00
0x00 5264		TIM2_CCR2L	TIM2捕捉/比较寄存器2为低电平	为0x00
0x00 5265		TIM2_BKR	TIM2中断寄存器	为0x00
0x00 5266		TIM2_OISR	TIM2输出空闲状态寄存器	为0x00
0x00 5267到 0x00 527F		保留区 (25字节)		

表8. 通用硬件注册表 (续)

地址	块	注册标签	注册名称	重启状态
0x00 5280	TIM3	TIM3_CR1	TIM3控制寄存器1	为0x00
0x00 5281		TIM3_CR2	TIM3控制寄存器2	为0x00
0x00 5282		TIM3_SMCR	TIM3从模式控制寄存器	为0x00
0x00 5283		TIM3_ETR	TIM3外部触发寄存器	为0x00
0x00 5284		TIM3_DER	TIM3 DMA1请求使能寄存器	为0x00
0x00 5285		TIM3_IER	TIM3中断使能寄存器	为0x00
0x00 5286		TIM3_SR1	TIM3状态寄存器1	为0x00
0x00 5287		TIM3_SR2	TIM3状态寄存器2	为0x00
0x00 5288		TIM3_EGR	TIM3事件生成寄存器	为0x00
0x00 5289		TIM3_CCMR1	TIM3捕捉/比较模式寄存器1	为0x00
0x00 528A		TIM3_CCMR2	TIM3捕捉/比较模式寄存器2	为0x00
0x00 528B		TIM3_CCER1	TIM3捕捉/比较使能寄存器1	为0x00
0x00 528C		TIM3_CNTRH	TIM3计数器高	为0x00
0x00 528D		TIM3_CNTRL	TIM3计数器低	为0x00
0x00 528E		TIM3_PSCR	TIM3预分频器寄存器	为0x00
0x00 528F		TIM3_ARRH	TIM3自动重新加载寄存器为高电平	为0xFF
0x00 5290		TIM3_ARRL	TIM3自动重新加载寄存器为低电平	为0xFF
0x00 5291		TIM3_CCR1H	TIM3捕捉/比较寄存器1为高电平	为0x00
0x00 5292		TIM3_CCR1L	TIM3捕捉/比较寄存器1为低电平	为0x00
0x00 5293		TIM3_CCR2H	TIM3捕捉/比较寄存器2为高电平	为0x00
0x00 5294		TIM3_CCR2L	TIM3捕捉/比较寄存器2为低电平	为0x00
0x00 5295		TIM3_BKR	TIM3中断寄存器	为0x00
0x00 5296		TIM3_OISR	TIM3输出空闲状态寄存器	为0x00
0x00 5297到 0x00 52AF	保留区 (25字节)			

表8. 通用硬件注册表 (续)

地址	块	注册标签	注册名称	重启状态
0x00 52B0	TIM1	TIM1_CR1	TIM1控制寄存器1	为0x00
0x00 52B1		TIM1_CR2	TIM1控制寄存器2	为0x00
0x00 52B2		TIM1_SMCR	TIM1从模式控制寄存器	为0x00
0x00 52B3		TIM1_ETR	TIM1外部触发寄存器	为0x00
0x00 52B4		TIM1_DER	TIM1 DMA1请求使能寄存器	为0x00
0x00 52B5		TIM1_IER	TIM1中断使能寄存器	为0x00
0x00 52B6		TIM1_SR1	TIM1状态寄存器1	为0x00
0x00 52B7		TIM1_SR2	TIM1状态寄存器2	为0x00
0x00 52B8		TIM1_EGR	TIM1事件生成寄存器	为0x00
0x00 52B9		TIM1_CCMR1	TIM1捕捉/比较模式寄存器1	为0x00
0x00 52BA		TIM1_CCMR2	TIM1捕捉/比较模式寄存器2	为0x00
0x00 52BB		TIM1_CCMR3	TIM1捕捉/比较模式寄存器3	为0x00
0x00 52BC		TIM1_CCMR4	TIM1捕捉/比较模式寄存器4	为0x00
0x00 52BD		TIM1_CCER1	TIM1捕捉/比较使能寄存器1	为0x00
0x00 52BE		TIM1_CCER2	TIM1捕捉/比较使能寄存器2	为0x00
0x00 52BF		TIM1_CNTRH	TIM1计数器高	为0x00
0x00 52C0		TIM1_CNTRL	TIM1计数器低	为0x00
0x00 52C1		TIM1_PSCRH	TIM1预分频器寄存器为高电平	为0x00
0x00 52C2		TIM1_PSCRL	TIM1预分频器寄存器为低电平	为0x00
0x00 52C3		TIM1_ARRH	TIM1自动重新加载寄存器为高电平	为0xFF
0x00 52C4		TIM1_ARRL	TIM1自动重新加载寄存器为低电平	为0xFF
0x00 52C5		TIM1_RCR	TIM1重复计数器寄存器	为0x00
0x00 52C6		TIM1_CCR1H	TIM1捕捉/比较寄存器1为高电平	为0x00
0x00 52C7		TIM1_CCR1L	TIM1捕捉/比较寄存器1为低电平	为0x00
0x00 52C8		TIM1_CCR2H	TIM1捕捉/比较寄存器2为高电平	为0x00
0x00 52C9		TIM1_CCR2L	TIM1捕捉/比较寄存器2为低电平	为0x00
0x00 52CA		TIM1_CCR3H	TIM1捕捉/比较寄存器3为高电平	为0x00
0x00 52CB		TIM1_CCR3L	TIM1捕捉/比较寄存器3为低电平	为0x00
0x00 52CC		TIM1_CCR4H	TIM1捕捉/比较寄存器4为高电平	为0x00
0x00 52CD		TIM1_CCR4L	TIM1捕捉/比较寄存器4为低电平	为0x00
0x00 52CE		TIM1_BKR	TIM1中断寄存器	为0x00
0x00 52CF		TIM1_DTR	TIM1死区寄存器	为0x00
0x00 52D0		TIM1_OISR	TIM1输出空闲状态寄存器	为0x00
0x00 52D1		TIM1_DCR1	DMA1控制寄存器1	

表8. 通用硬件注册表 (续)

地址	块	注册标签	注册名称	重启状态
0x00 52D2		TIM1_DCR2	TIM1 DMA1控制寄存器2	为0x00
0x00 52D3		TIM1_DMA1R	TIM1 DMA1地址为突发模式	为0x00
0x00 52D4 至 0x00 52DF	保留区 (12字节)			
0x00 52E0	TIM4	TIM4_CR1	TIM4控制寄存器1	为0x00
0x00 52E1		TIM4_CR2	TIM4控制寄存器2	为0x00
0x00 52E2		TIM4_SMCR	TIM4从模式控制寄存器	为0x00
0x00 52E3		TIM4_DER	TIM4 DMA1请求使能寄存器	为0x00
0x00 52E4		TIM4_IER	TIM4中断使能寄存器	为0x00
0x00 52E5		TIM4_SR1	TIM4状态寄存器1	为0x00
0x00 52E6		TIM4_EGR	TIM4事件生成寄存器	为0x00
0x00 52E7		TIM4_CNTR	TIM4计数器	为0x00
0x00 52E8		TIM4_PSCR	TIM4预分频器寄存器	为0x00
0x00 52E9		TIM4_ARR	TIM4自动重载寄存器	为0x00
0x00 52EA 至 0x00 52FE	保留区 (21字节)			
0x00 52FF	IRTIM	IR_CR	红外控制寄存器	为0x00
0x00 5300 至 0x00 533F	保留区 (64字节)			
0x00 5340	ADC1	ADC1_CR1	ADC1配置寄存器1	为0x00
0x00 5341		ADC1_CR2	ADC1配置寄存器2	为0x00
0x00 5342		ADC1_CR3	ADC1配置寄存器3	为0x1F
0x00 5343		ADC1_SR	ADC1状态寄存器	为0x00
0x00 5344		ADC1_DRH	ADC1数据寄存器为高电平	为0x00
0x00 5345		ADC1_DRL	ADC1数据寄存器为低电平	为0x00
0x00 5346		ADC1_HTRH	ADC1高门限寄存器为高电平	为0x0F
0x00 5347		ADC1_HTRL	ADC1高阈值寄存器为低电平	为0xFF
0x00 5348		ADC1_LTRH	ADC1低门限寄存器为高电平	为0x00
0x00 5349		ADC1_LTRL	ADC1低阈值寄存器为低电平	为0x00
0x00 534A		ADC1_SQR1	ADC1通道序列1寄存器	为0x00
0x00 534B		ADC1_SQR2	ADC1通道序列2寄存器	为0x00
0x00 534C		ADC1_SQR3	ADC1通道序列3寄存器	为0x00
0x00 534D		ADC1_SQR4	ADC1通道序列4寄存器	为0x00

表8. 通用硬件注册表 (续)

地址	块	注册标签	注册名称	重启状态
0x00 534E	ADC1	ADC1_TRIGR1	ADC1触发禁用1	为0x00
0x00 534F		ADC1_TRIGR2	ADC1触发禁止2	为0x00
0x00 5350		ADC1_TRIGR3	ADC1触发禁止3	为0x00
0x00 5351		ADC1_TRIGR4	ADC1触发禁用4	为0x00
0x00 5352到 0x00 537F	保留区 (46字节)			
0x00 5380	DAC	DAC_CR1	DAC控制寄存器1	为0x00
0x00 5381		DAC_CR2	DAC控制寄存器2	为0x00
0x00 5382 到0x00 5383		保留区 (2字节)		
0x00 5384		DAC_SWTRIGR	DAC软件触发寄存器	为0x00
0x00 5385		DAC_SR	DAC状态寄存器	为0x00
0x00 5386到 0x00 5387		保留区 (2字节)		
0x00 5388		DAC_RDHRH	DAC右对齐数据保持寄存器 高	为0x00
0x00 5389		DAC_RDHRL	DAC右对齐数据保持寄存器为低电平	为0x00
0x00 538A到 0x00 538B		保留区 (2字节)		
0x00 538C		DAC_LDHRH	DAC左对齐数据保持寄存器为高电平	为0x00
0x00 538D		DAC_LDHRL	DAC左对齐数据保持寄存器为低电平	为0x00
0x00 538E 到0x00 538F		保留区 (2字节)		
0x00 5390		DAC_DHR8	DAC 8位数据保持寄存器	为0x00
0x00 5391到 0x00 53AB		保留区 (27字节)		
0x00 53AC		DAC_DORH	DAC数据输出寄存器为高电平	为0x00
0x00 53AD		DAC_DORL	DAC数据输出寄存器为低电平	为0x00
0x00 53AE到 0x00 53FF		保留区 (82字节)		

表8. 通用硬件注册表 (续)

地址	块	注册标签	注册名称	重启状态
0x00 5400	液晶显示	LCD_CR1	LCD控制寄存器1	为0x00
0x00 5401		LCD_CR2	LCD控制寄存器2	为0x00
0x00 5402		LCD_CR3	LCD控制寄存器3	为0x00
0x00 5403		LCD_FRQ	LCD频率选择寄存器	为0x00
0x00 5404		LCD_PM0	LCD端口屏蔽寄存器0	为0x00
0x00 5405		LCD_PM1	LCD端口屏蔽寄存器1	为0x00
0x00 5406		LCD_PM2	LCD端口屏蔽寄存器2	为0x00
0x00 5407		LCD_PM3	LCD端口屏蔽寄存器3	为0x00
0x00 5408到 0x00 540B	液晶显示	保留区 (4字节)		
0x00 540C		LCD_RAM0	LCD显示存储器0	为0x00
0x00 540D		LCD_RAM1	LCD显示存储器1	为0x00
0x00 540E		LCD_RAM2	LCD显示存储器2	为0x00
0x00 540F		LCD_RAM3	LCD显示存储器3	为0x00
0x00 5410		LCD_RAM4	LCD显示存储器4	为0x00
0x00 5411		LCD_RAM5	LCD显示存储器5	为0x00
0x00 5412		LCD_RAM6	液晶显示屏6	为0x00
0x00 5413		LCD_RAM7	LCD显示存储器7	为0x00
0x00 5414		LCD_RAM8	LCD显示存储器8	为0x00
0x00 5415		LCD_RAM9	LCD显示存储器9	为0x00
0x00 5416		LCD_RAM10	LCD显示存储器10	为0x00
0x00 5417		LCD_RAM11	LCD显示存储器11	为0x00
0x00 5418		LCD_RAM12	LCD显示存储器12	为0x00
0x00 5419		LCD_RAM13	LCD显示存储器13	为0x00
0x00 541A到 0x00 542F	保留区 (22字节)			

表8. 通用硬件注册表 (续)

地址	块	注册标签	注册名称	重启状态
0x00 5430	RI	保留区 (1字节)		为0x00
0x00 5431		RI_ICR1	定时器输入捕捉路由寄存器1	为0x00
0x00 5432		RI_ICR2	定时器输入捕捉路由寄存器2	为0x00
0x00 5433		RI_IOIR1	I / O输入寄存器1	未定义
0x00 5434		RI_IOIR2	I / O输入寄存器2	未定义
0x00 5435		RI_IOIR3	I / O输入寄存器3	未定义
0x00 5436		RI_IOC MR1	I / O控制模式寄存器1	为0x00
0x00 5437		RI_IOC MR2	I / O控制模式寄存器2	为0x00
0x00 5438		RI_IOC MR3	I / O控制模式寄存器3	为0x00
0x00 5439		RI_IOSR1	I / O开关寄存器1	为0x00
0x00 543A		RI_IOSR2	I / O开关寄存器2	为0x00
0x00 543B		RI_IOSR3	I / O开关寄存器3	为0x00
0x00 543C		RI_IOC R	I / O组控制寄存器	0x3F的
0x00 543D		RI_ASCR1	模拟开关寄存器1	为0x00
0x00 543E		RI_ASCR2	模拟开关寄存器2	为0x00
0x00 543F		RI_RCR	电阻控制寄存器1	为0x00
0x00 5440	COMP	COMP_CSR1	比较器控制和状态寄存器1	为0x00
0x00 5441		COMP_CSR2	比较器控制和状态寄存器2	为0x00
0x00 5442		COMP_CSR3	比较器控制和状态寄存器3	为0x00
0x00 5443		COMP_CSR4	比较器控制和状态寄存器4	为0x00
0x00 5444		COMP_CSR5	比较器控制和状态寄存器5	为0x00

表9. CPU / SWIM /调试模块/中断控制寄存器

地址	块	注册标签	注册名称	重启状态
0x00 7F00	CPU (1)	一个	累加器	为0x00
0x00 7F01		PCE	程序柜台扩展	为0x00
0x00 7F02		PCH	程序柜台高	为0x00
0x00 7F03		PCL	程序计数器低	为0x00
0x00 7F04		XH	X索引寄存器高	为0x00
0x00 7F05		XL	X指数寄存器为低	为0x00
0x00 7F06		YH	Y指数高	为0x00
0x00 7F07		YL	Y指数低	为0x00
0x00 7F08		SPH	堆栈指针高	×03
0x00 7F09		SPL	堆栈指针低	为0xFF
0x00 7F0A		CCR	条件码寄存器	0×28
0x00 7F0B到 0x00 7F5F	中央处理器	保留区 (85字节)		
0x00 7F60	ITC-SPR	CFG_GCR	全局配置寄存器	为0x00
0x00 7F70		ITC_SPR1	中断软件优先级寄存器1	为0xFF
0x00 7F71		ITC_SPR2	中断软件优先级寄存器2	为0xFF
0x00 7F72		ITC_SPR3	中断软件优先级寄存器3	为0xFF
0x00 7F73		ITC_SPR4	中断软件优先级寄存器4	为0xFF
0x00 7F74		ITC_SPR5	中断软件优先级寄存器5	为0xFF
0x00 7F75		ITC_SPR6	中断软件优先级寄存器6	为0xFF
0x00 7F76		ITC_SPR7	中断软件优先级寄存器7	为0xFF
0x00 7F77		ITC_SPR8	中断软件优先级寄存器8	为0xFF
0x00 7F78 至 0x00 7F79	保留区 (2字节)			
0x00 7F80	游泳	SWIM_CSR	SWIM控制状态寄存器	为0x00
0x00 7F81 至 0x00 7F8F	保留区 (15字节)			

表9. CPU / SWIM /调试模块/中断控制寄存器（续）

地址	块	注册标签	注册名称	重启状态
0x00 7F90	DM	DM_BK1RE	DM断点1寄存器扩展字节	为0xFF
0x00 7F91		DM_BK1RH	DM断点1寄存器高字节	为0xFF
0x00 7F92		DM_BK1RL	DM断点1寄存器为低字节	为0xFF
0x00 7F93		DM_BK2RE	DM断点2寄存器扩展字节	为0xFF
0x00 7F94		DM_BK2RH	DM断点2寄存器高字节	为0xFF
0x00 7F95		DM_BK2RL	DM断点2寄存器为低字节	为0xFF
0x00 7F96		DM_CR1	DM调试模块控制寄存器1	为0x00
0x00 7F97		DM_CR2	DM调试模块控制寄存器2	为0x00
0x00 7F98		DM_CSR1	DM调试模块控制/状态寄存器1	为0x10
0x00 7F99		DM_CSR2	DM调试模块控制/状态寄存器2	为0x00
0x00 7F9A		DM_ENFCTR	DM使能功能寄存器	为0xFF
0x00 7F9B 至 0x00 7F9F	保留区（5字节）			

1. 只能由调试模块访问

6 中断向量映射

表10. 中断映射

IRQ 没有	资源 块	描述	醒来 从停止 模式	醒来 从 主动叫停 模式	醒来 从等等 (WFI 模式)	醒来 从等等 (WFE 模式) (1)	向量 地址
	重启	重启	是	是	是	是	0x00 8000
	陷阱	软件中断	-	-	-	-	0x00 8004
0	保留的						0x00 8008
1	闪存	EOP/WR_PG_DIS	-	-	是	是 (2)	0x00 800C
2	DMA1 0/1	DMA1通道0/1	-	-	是	是 (2)	0x00 8010
3	DMA1 2/3	DMA1通道2/3	-	-	是	是 (2)	0x00 8014
4	RTC	RTC报警中断	是	是	是	是	0x00 8018
五	EXTI E / F / PVD	PortE / F中断/ PVD 打断	是	是	是	是 (2)	0x00 801C
6	EXTIB	外部中断端口B	是	是	是	是 (2)	0x00 8020
7	EXTID	外部中断端口D	是	是	是	是 (2)	0x00 8024
8	EXTI0	外部中断0	是	是	是	是 (2)	0x00 8028
9	EXTI1	外部中断1	是	是	是	是 (2)	0x00 802C
10	EXTI2	外部中断2	是	是	是	是 (2)	0x00 8030
11	EXTI3	外部中断3	是	是	是	是 (2)	0x00 8034
12	EXTI4	外部中断4	是	是	是	是 (2)	0x00 8038
13	EXTI5	外部中断5	是	是	是	是 (2)	0x00 803C
14	EXTI6	外部中断6	是	是	是	是 (2)	0x00 8040
15	EXTI7	外部中断7	是	是	是	是 (2)	0x00 8044
16	液晶显示	LCD中断	-	-	是	是	0x00 8048
17	CLK / TIM1 / DAC	系统时钟切换/ CSS 中断/ TIM1中断/ DAC	-	-	是	是	0x00 804C
18	COMP / ADC1	比较 中断/ ADC1	是	是	是	是 (2)	0x00 8050
19	TIM2	更新 /溢出/触发/中断	-	-	是	是 (2)	0x00 8054
20	TIM2	捕捉/比较	-	-	是	是 (2)	0x00 8058
21	TIM3	更新 /溢出/触发/中断	-	-	是	是 (2)	0x00 805C
22	TIM3	捕捉/比较	-	-	是	是 (2)	0x00 8060
23	TIM1	更新/溢出/触发/ COM	-	-	-	是 (2)	0x00 8064

表10. 中断映射 (续)

IRQ 没有	资源 块	描述	醒来 从停止 模式	醒来 从 主动叫停 模式	醒来 从等等 (WFI 模式)	醒来 从等等 (WFE 模式) (1)	向量 地址
24	TIM1	捕捉/比较	-	-	-	是 (2)	0x00 8068
25	TIM4	更新/溢/触发	-	-	是	是 (2)	0x00 806C
26	SPI1	转让结束	是	是	是	是 (2)	0x00 8070
27	USART 1	传输 完整/传输数据 注册为空	-		是	是 (2)	0x00 8074
28	USART 1	接收注册数据 全/超/空闲线 检测到/奇偶校验错误	-		是	是 (2)	0x00 8078
29	我 2 C1	I 2 C1中断 (4)	是	是	是	是 (2)	0x00 807C

1. 在低功耗运行模式下执行WFE指令时，将输入低功耗等待模式。
2. 在WFE模式下，如果先前启用了此中断，则会提供此中断。处理中断后，处理器进入回到WFE模式。当该中断配置为唤醒事件时，CPU唤醒并恢复处理。
3. 来自PVD的中断与端口E和F中断进行逻辑或运算。注册EXTI_CONF允许在端口之间进行选择E和端口F中断（见 [RM0031](#) 中的 [外部中断/事件控制器寄存器 \(EXTI_CONF\)](#)）。
4. 只有当收到的地址与接口地址匹配时，设备才会从Halt或Active-halt模式唤醒。

7 选项字节

选项字节包含设备硬件功能以及内存的配置
保护设备.它们存储在专用存储器块中.

所有选项字节可以通过访问EEPROM在ICP模式（带有SWIM）中进行修改
地址.有关选项字节地址的详细信息，请参见表11.

选项字节也可以在IAP模式下由应用程序“即时”修改，除了
ROP和UBC值在修改后才能被考虑
ICP模式（带SWIM）.

请参考STM8L15x Flash编程手册（PM0051）和STM8 SWIM和Debug
手册（UM0320）有关SWIM编程程序的信息.

表11. 选项字节地址

地址.	选项名称	选项 字节 没有.	选项位							厂 默认 设置
			76		54		3	2	1	
00 4800	读出 保护 (ROP)	OPT0	ROP [7: 0]							为0x00
00 4802	UBC (用户) 引导码大小)	OPT1	UBC [7: 0]							为0x00
00 4807	保留的							为0x00		
00 4808	独立 看家狗 选项	OPT3 [3: 0]	保留的			WWDG _停	WWDG _H W	IWDG _停	IWDG _H W	为0x00
00 4809	数量 稳定 时钟周期 HSE和LSE 振荡器	OPT4	保留的			LSECNT [1: 0]		HSECNT [1: 0]		为0x00
00 480A	欠压复位 (BOR)	OPT5 [3: 0]	保留的			BOR_TH		BOR_ 上		0x01
00 480B	引导程序 选项字节 (OPTBL)	OPTBL [15: 0]	OPTBL [15: 0]							为0x00
00 480C										为0x00

表12. 选项字节说明

选项字节 没有.	选项说明
OPT0	ROP [7: 0]存储读出保护 (ROP) 0xAA: 禁止读取保护 (通过SWIM协议写入访问) 请参阅STM8L15x参考手册 (RM0031) 中的读出保护部分.
OPT1	UBC [7: 0]用户引导代码区的大小 0x00: 没有UBC 0x01: UBC只包含中断向量. 0x02: 保留UBC和读/写保护的页0和1.第0页仅包含中断向量. 0x03 - 第0到2页保留给UBC, 内存写保护 ≥0xFE - 为UBC保留第0至254页, 内存为写保护 请参阅STM8L15x参考手册 (RM0031) 中的用户引导代码部分.
OPT2	保留的
OPT3	IWDG_HW: 独立看门狗 0: 软件激活独立看门狗 1: 硬件激活独立看门狗
	IWDG_HALT: 停止/主动停止时独立窗口看门狗复位 0: 独立看门狗继续运行在停止/主动停止模式 1: 独立看门狗在暂停/主动停止模式下停止
	WWDG_HW: 窗口看门狗 0: 窗口看门狗由软件激活 1: 硬件激活窗口看门狗
	WWDG_HALT: 停止/主动停止时窗口看门狗复位 0: 窗口看门狗在暂停模式下停止 1: 当MCU进入暂停模式时, 窗口看门狗产生复位
OPT4	HSECNT: HSE振荡器稳定时钟周期数 0x00 - 1个时钟周期 0x01 - 16个时钟周期 0x10 - 512个时钟周期 0x11 - 4096个时钟周期
	LSECNT: LSE振荡器稳定时钟周期数 0x00 - 1个时钟周期 0x01 - 16个时钟周期 0x10 - 512个时钟周期 0x11 - 4096个时钟周期

表12. 选项字节描述（续）

选项 字节 没有.	选项说明
OPT5	硼： 0: 掉电复位关闭 1: 掉电复位
	BOR_TH [3: 1]: 掉电复位阈值.有关阈值的详细信息，请参见表18 BOR_TH 位的值.
OPTBL	OPTBL [15: 0]: 此选项由复位后的引导ROM代码进行检查.取决于 地址00 480B, 00 480C和0x8000（复位向量）的内容 CPU跳转到引导程序或复位向量. 有关详细信息，请参阅UM0560引导加载程序用户手册.



8 唯一身份

设备具有96位独特的设备标识符，提供了一个参考号
对于任何设备和任何上下文都是唯一的.标识符的96位不能被改变
用户.

唯一的设备标识符可以以单个字节读取，然后可以级联
使用自定义算法.

独特的设备标识符非常适合：

- 用作序列号
- 用作安全密钥来增加程序存储器中的代码安全性
使用 and 组合这个唯一的ID与软件cryptographic原语和协议
在编程内部存储器之前.
- 激活安全引导过程

表13. 唯一ID寄存器（96位）

地址	内容 描述	唯一ID位							
		76		54		3	2	1	0
0x4926	X坐标 晶圆	U_ID [7: 0]							
0x4927		U_ID [15: 8]							
0x4928	Y协调 晶圆	U_ID [23:16]							
0x4929		U_ID [31:24]							
0x492A	晶圆号	U_ID [39:32]							
0x492B	批号	U_ID [47:40]							
0x492C		U_ID [55:48]							
0x492D		U_ID [63:56]							
0x492E		U_ID [71:64]							
0x492F		U_ID [79:72]							
0x4930		U_ID [87:80]							
0x4931		U_ID [95:88]							

9 电气参数

9.1 参数条件

除非另有规定，否则所有电压均为 V_{SS} 。

9.1.1 最小值和最大值

除非另有规定，否则最坏和最大值都得到保证
环境温度条件，供电电压和频率通过生产测试
100%的环境温度在 $T_A = 25^{\circ}\text{C}$ ， $T_A = T_{A\max}$ （由
所选温度范围）。

基于表征结果的数据，设计模拟和/或技术特征
在表脚注中指出，并没有在生产中进行测试。基于
表征，最小值和最大值是指样品测试并代表
平均值加或减三倍标准差（平均值 ± 3

Σ ）。

9.1.2 典型值

除非另有规定，典型数据基于 $T_A = 25^{\circ}\text{C}$ ， $V_{DD} = 3\text{ V}$ 给出
仅作为设计指南，未经测试。

典型的ADC精度值通过一批样品的表征来确定
在整个温度范围内的标准扩散批次，其中95%的器件具有
误差小于或等于所示值（平均值 ± 2 ）

Σ ）。

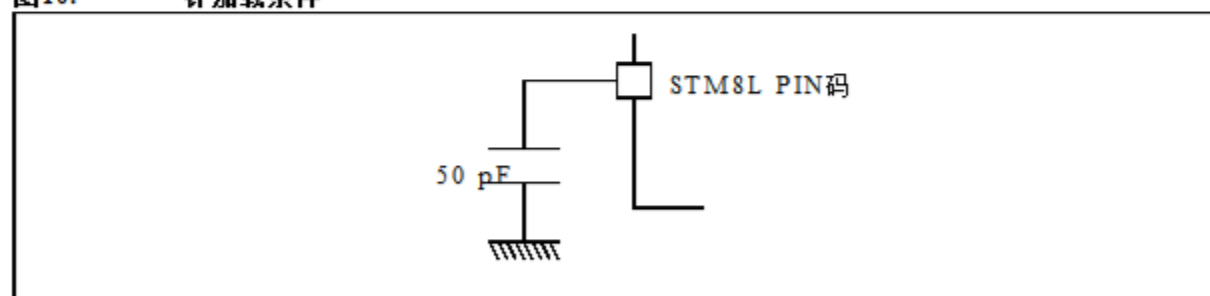
9.1.3 典型曲线

除非另有说明，否则所有典型曲线仅作为设计指南给出
没有测试。

9.1.4 加载电容

用于引脚参数测量的负载条件如图10所示。

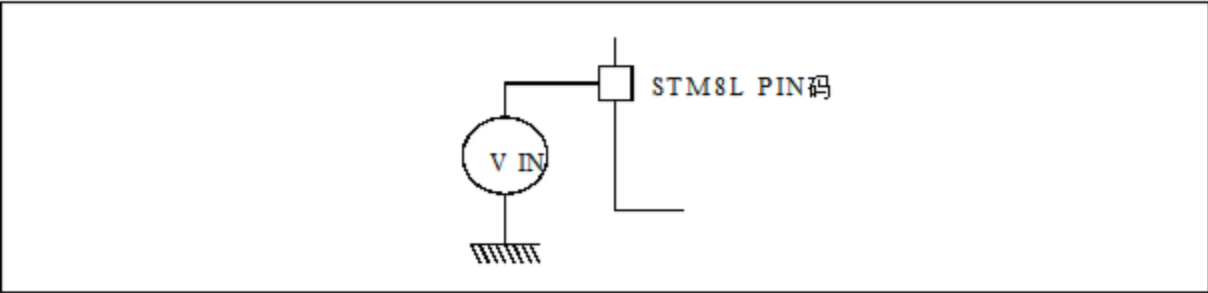
图10. 针加载条件



9.1.5 引脚输入电压

图11中描述了器件引脚上的输入电压测量。

图11. 引脚输入电压



9.2 绝对最大额定值

强调超出“绝对最大额定值”可能会导致永久性损坏到设备.这只是个压力额定值，而这些设备的功能操作条件不是隐含的.长时间暴露于最大评级条件可能影响设备的可靠性.

表14. 电压特性

符号	评级	敏	马克斯	单元
$V_{DD} - V_{SS}$	外部电源电压（包括 V_{DDA} 和 V_{DD2} ）(1)	- 0.3	4	V
V_{IN}	真正开漏引脚上的输入电压（PC0和PC1）(2)	$V_{SS} - 0.3$	$V_{DD} + 4.0$	
	FT引脚上的输入电压（PA7和PE0）(2)	$V_{SS} - 0.3$	$V_{DD} + 4.0$	
	任何其他引脚上的输入电压(3)	$V_{SS} - 0.3$	4	
V_{ESD}	静电放电电压	见绝对最大值额定值（电敏感度）第108页		

- 所有电源（ V_{DD1} ， V_{DD2} ， V_{DDA} ）和接地（ V_{SS1} ， V_{SS2} ， V_{SSA} ）引脚必须始终连接到外部电源。
- 这些I / O无法进行正向注入. 必须始终尊重 V_{IN} 最大值. 我 I_{NJ} （PIN）必须永远不会被超越 $V_{IN} < V_{SS}$ 引起负注入。
- 不得超过 I_{NJ} （PIN）. 如果遵守 V_{IN} 最大值，则隐含保险. 如果 V_{IN} 最大不能遵守注射电流必须在 I_{NJ} （PIN）值的外部限制. 积极的注入由 $V_{IN} > V_{DD}$ 引发，而 $V_{IN} < V_{SS}$ 引起负注入。

表15. 电流特性

符号	评级	最大	单元
我 VDD	VDD 电源线 (电源) 的总电流	80	嘛
我 VSS	VSS 地线 (汇) 中的总电流	80	
我 IO	输出电流由IR_TIM引脚 (具有高吸收LED 驾驶员能力)	80	
	输出电流由任何其他I / O和控制引脚沉没	25	
	任何I / O和控制引脚输出的输出电流	- 25	
我 INJ (PIN)	真正开漏引脚 (PC0和PC1) 上的注入电流 (1)	- 5	
	注射电流在FT引脚 (PA7和PE0) (1)	- 5	
	任何其他引脚上的注入电流 (2)	±5	
ΣIINJ (PIN)	总注入电流 (所有I / O和控制引脚的总和) (3)	±25	

1. 这些I / O无法进行正向注入. 必须始终尊重 V IN 最大值. 我 INJ (PIN) 必须永远不会被超越 V IN <VSS 引起负注入 .
2. 不得超过 INJ (PIN) . 如果遵守V IN 最大值, 则隐含保险. 如果V IN 最大不能遵守注射电流必须在I INJ (PIN) 值 的外部限制 . 积极的注入由V IN > VDD 引发, 而V IN <VSS 引起负注入 .
3. 当几个输入提交到当前注入时, 最大值正, 负注入电流 (瞬时值) 这些结果是基于表征与 ΣIINJ (PIN) 最大电流注入器件的四个I / O端口引脚.
- ΣIINJ (PIN) 是绝对值

表16. 热特性

符号	评级	敏	单元
T STG	存储温度范围	-65至+150	C
T J	最大结温	150	



9.3 运行条件

根据V_{DD}和T_A的一般操作条件。

9.3.1 一般操作条件

表17. 一般操作条件

符号	参数	条件		敏	马克斯	单元
f SYSCLK (1)	系统时钟频率	1.65 V ≤VDD <3.6 V		0	16	兆赫
V DD	标准操作电压			1.65 (2)	3.6	V
V DDA	模拟操作电压	ADC未使用	必须是一样的 电位为V DD	1.65 (2)	3.6	V
		ADC使用		1.8	3.6	V
PD (3)	功耗在 T A = 85°C后繼6 设备	UFQFPN48			288	毫瓦
		LQFP48			288	
		UFQFPN32			288	
		LQFP32			288	
		UFQFPN28			282	
		WLCSP28			286	
	功耗在 T A = 125°C后繼3 设备	UFQFPN48			288	
		LQFP48			77	
		UFQFPN32			227	
		LQFP32			85	
		UFQFPN28			70	
		WLCSP28			71	
T A	温度范围	1.65 V ≤VDD <3.6 V (6后繼版)		-40	85	C
		1.65 V ≤VDD <3.6 V (3后繼版)		-40	125	
T J	结温范围	-40°C ≤TA <85°C (6后繼版)		-40	105	C
		-40°C ≤TA <125°C (3后繼版)		-40	130	

1. f_{SYSCLK} = f_{CPU}
2. 上电时为1.8 V，禁用BOR时，断电时为1.65 V
3. 为了计算P_{Dmax} (T_A)，使用公式 $P_{Dmax} = (T_{Jmax} - T_{JA}^{\Theta}) / \Theta_{JA}$ 在此表中具有T_{Jmax} ^ΘJA 在“热特性”表。

9.3.2 上电/掉电操作条件

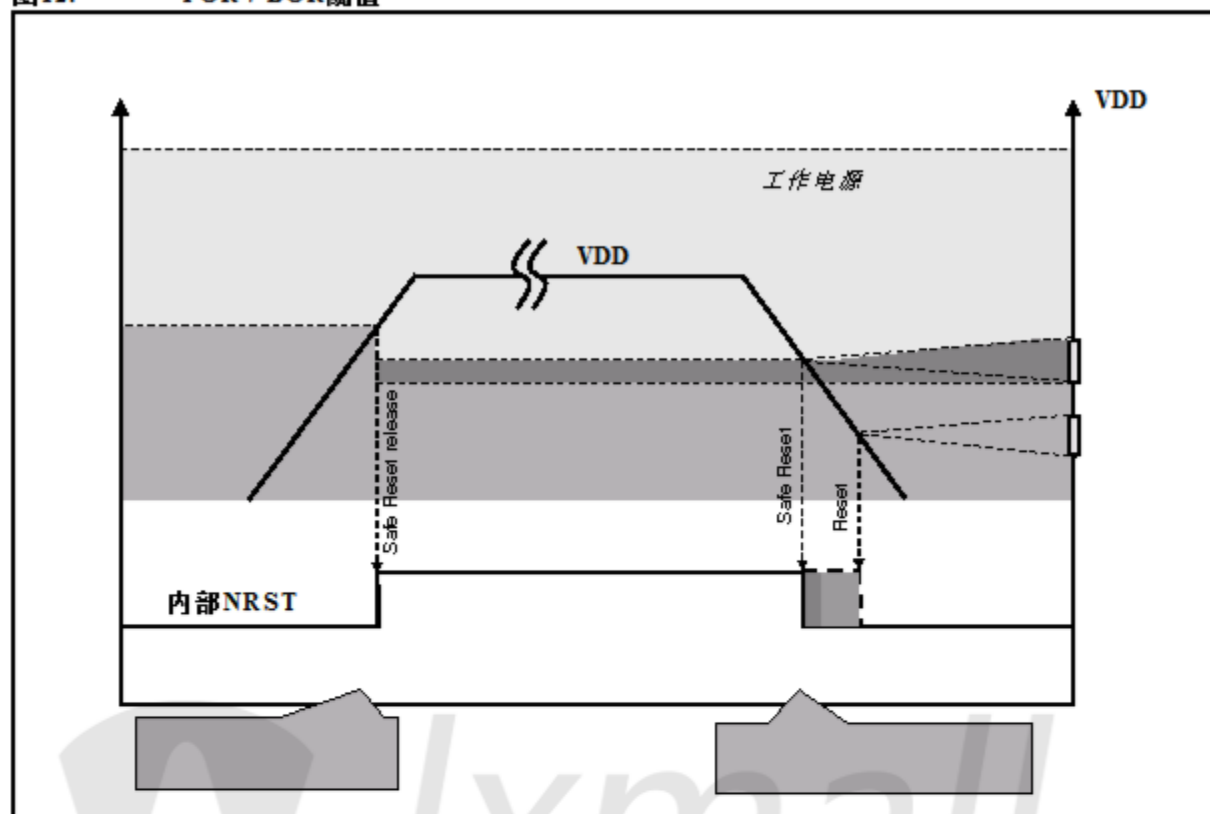
表18. 上电/掉电时的工作条件

符号 (1)	参数 (1)	条件 (1)	敏	典型	马克斯	单元
t VDD	V DD 上升时间率		0 (2)		∞	微秒/V
	V DD 下降时间率		0 (2)		∞	
t TEMP	重置释放延迟	V DD 上升		为	3 ms	
V PDR	掉电复位阈值	坠落边缘	1.46	1.5	1.54	V
V BOR0	欠压复位阈值0 (BOR_TH [2: 0] = 000)	坠落边缘	1.67	1.7	1.74	
		上升沿	1.69	1.75	1.80	
V BOR1	欠压复位阈值1 (BOR_TH [2: 0] = 001)	坠落边缘	1.87	1.93	1.97	
		上升沿	1.96	2.04	2.07	
V BOR2	欠压复位阈值2 (BOR_TH [2: 0] = 010)	坠落边缘	2.22	2.3	2.35	
		上升沿	2.31	2.41	2.44	
V BOR3	欠压复位阈值3 (BOR_TH [2: 0] = 011)	坠落边缘	2.45	2.55	2.60	
		上升沿	2.54	2.66	2.7	
V BOR4	欠压复位阈值4 (BOR_TH [2: 0] = 100)	坠落边缘	2.68	2.80	2.85	
		上升沿	2.78	2.90	2.95	
V PVD0	PVD阈值0	坠落边缘	1.80	1.84	1.88	
		上升沿	1.88	1.94	1.99	
V PVD1	PVD阈值1	坠落边缘	1.98	2.04	2.09	
		上升沿	2.08	2.14	2.18	
V PVD2	PVD阈值2	坠落边缘	2.2	2.24	2.28	
		上升沿	2.28	2.34	2.38	
V PVD3	PVD阈值3	坠落边缘	2.39	2.44	2.48	
		上升沿	2.47	2.54	2.58	
V PVD4	PVD阈值4	坠落边缘	2.57	2.64	2.69	
		上升沿	2.68	2.74	2.79	
V PVD5	PVD阈值5	坠落边缘	2.77	2.83	2.88	
		上升沿	2.87	2.94	2.99	
V PVD6	PVD阈值6	坠落边缘	2.97	3.05	3.09	
		上升沿	3.08	3.15	3.20	

1. 基于表征结果，除非另有规定。

2. 保证设计，未经生产测试。

图12. POR / BOR阈值



www.wlxmall.com

9.3.3 供电电流特性

总电流消耗

MCU处于以下条件:

- 输入模式下的所有I/O引脚在VDD或VSS（无负载）下具有静态值
- 所有外设都被禁用，除非明确提到。

根据VDD和TA的一般操作条件。

表19. 运行模式下的总电流消耗

符号	帕拉 仪表 (1)	条件 (1) (2)			典型	马克斯				单元	
						55℃下	85℃ (3)	105℃ (4)	125℃ (4)		
我 DD (R在运行 模式 (5)	供应 当前 在运行 模式 (5)	所有 外设 OFF， 码 执行 从RAM， V DD从 1.65 V至 3.6 V	HSI RC振荡器 (16MHz) (6)	f CPU = 125 kHz	0.39	0.47	0.49	0.52	0.55	嘛	
				f CPU = 1 MHz	0.48	0.56	0.58	0.61	0.65		
				f CPU = 4 MHz	0.75	0.84	0.86	0.91	0.99		
				f CPU = 8 MHz	1.10	1.20	1.25	1.31	1.40		
				f CPU = 16 MHz	1.85	1.93	2.12	2.29	2.36		
			HSE 外部 时钟 (f CPU = f HSE) (7)	f CPU = 125 kHz	0.05	0.06	0.09	0.11	0.12		
				f CPU = 1 MHz	0.18	0.19	0.20	0.22	0.23		
				f CPU = 4 MHz	0.55	0.62	0.64	0.71	0.77		
				f CPU = 8 MHz	0.99	1.20	1.21	1.22	1.24		
				f CPU = 16 MHz	1.90	2.22	2.23 (8)	2.24	2.28 (8)		
			LSI RC振荡器 (典型值为38 kHz)	f CPU = f LSI	0.040	0.045	0.046	0.048	0.050		
			外部LSE 时钟 (32.768 kHz)	f CPU = f LSE	0.035	0.040	0.048 (8)	0.050	0.062 (8)		

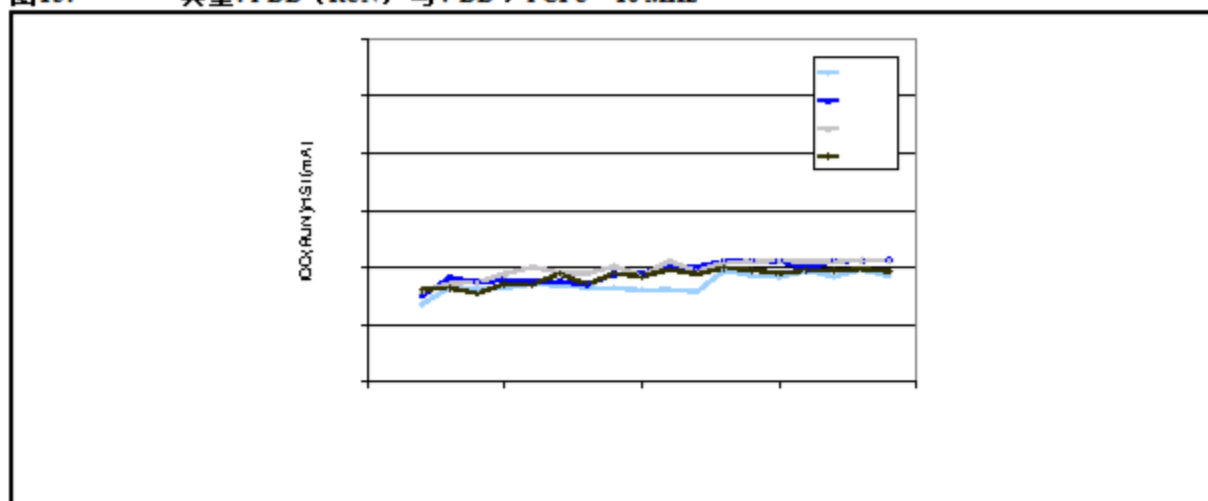


表19. 运行模式下的总电流消耗（续）

符号	帕拉 仪表 (1)	条件 (1) (2)			典型	马克斯				单元
						55℃下	85℃ (3)	105℃ (4)	125℃ (4)	
我 DD (RUN)	供应 当前 在运行 模式	所有 外设 OFF, 代码 执行 从Flash, V DD 从 1.65 V至 3.6 V	恒指RC OSC. (9)	f CPU = 125 kHz	0.43	0.55	0.56	0.58	0.62	嘛
				f CPU = 1 MHz	0.60	0.77	0.80	0.82	0.87	
				f CPU = 4 MHz	1.11	1.34	1.37	1.39	1.43	
				f CPU = 8 MHz	1.90	2.20	2.23	2.31	2.40	
				f CPU = 16 MHz	3.8	4.60	4.75	4.87	4.88	
			HSE 外部 时钟 (f CPU = f HSE) (7)	f CPU = 125 kHz	0.30	0.36	0.39	0.44	0.47	
				f CPU = 1 MHz	0.40	0.50	0.52	0.55	0.56	
				f CPU = 4 MHz	1.15	1.31	1.40	1.45	1.48	
				f CPU = 8 MHz	2.17	2.33	2.44	2.56	2.77	
				f CPU = 16 MHz	4	4.46	4.52	4.59	4.77	
			LSI RC振荡器	f CPU = f LSI	0.110	0.123	0.130	0.140	0.150	
			外部LSE 时钟 (32.768 kHz) (10)	f CPU = f LSE	0.100	0.101	0.104	0.119	0.122	

1. 基于表征结果，除非另有规定
2. 所有外设OFF，V DD 从1.65 V至3.6 V，HSI内部RC振荡器， f CPU = f SYSCLK
3. 对于后缀为6的设备
4. 对于带有后缀3的设备
5. CPU执行典型的数据处理
6. 从RAM消耗的运行可以用线性公式近似：
 $I_{DD} (run_from_RAM) = 频率 * 90\mu A / MHz + 380\mu A$
7. 旁路振荡器（CLK_ECKCR中HSEBYP = 1）.配置为外部晶振时，HSE消耗
 $I_{DD} (HSE)$ 必须添加. 参见表30.
8. 数据保证，每个单独的设备在生产中进行测试.
9. 从Flash消耗的运行可以用线性公式近似：
 $I_{DD} (run_from_Flash) = Freq * 195\mu A / MHz + 440\mu A$
- 10.旁路振荡器（CLK_ECKCR中的LSEBYP = 1）.配置为Extenal晶体时，LSE消耗
 $I_{DD} (LSE)$ 必须添加. 参见表31

图13. 典型.I DD (RUN) 与V DD , f CPU = 16 MHz



1. 用RAM执行的代码测量的典型电流消耗

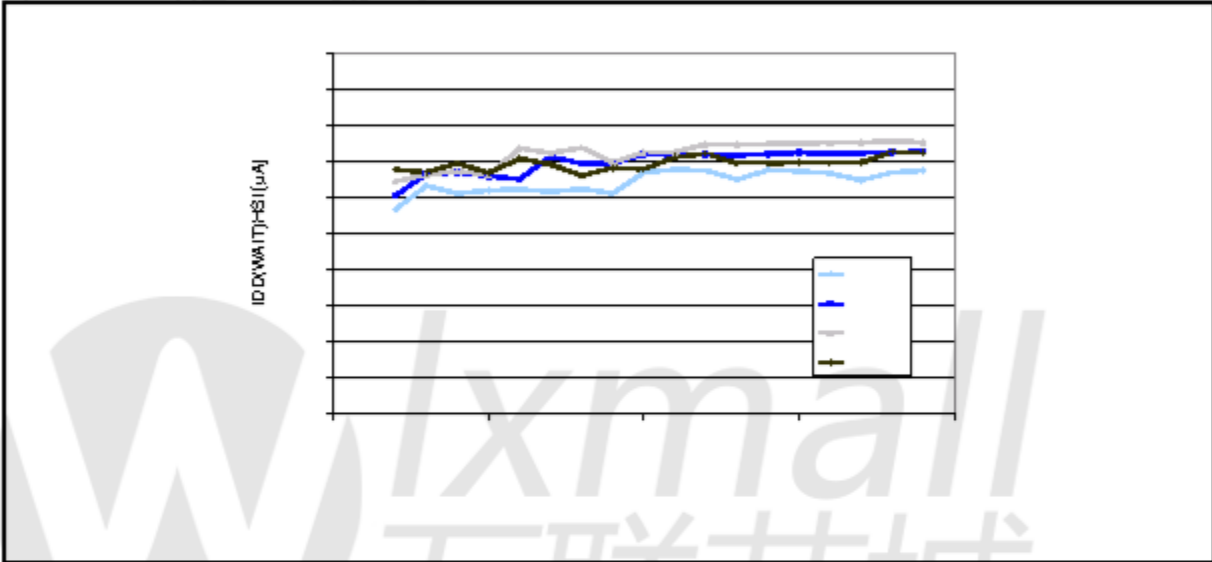
 *Wlxmall*
万联芯城
www.wlxmall.com

表20. 等待模式下的总电流消耗 (1)

符号参数		条件 (2)	典型	马克斯				单元		
				55℃下	85℃ (3)	105℃ (4)	125℃ (4)			
我 DD (等待模式)	供应 等待模式	CPU不主频，所有外设OFF，执行代码从RAM在我的 DDQ中使用Flash CPU = fHSE (6) 模式， (5) V DD 从 1.65 V至3.6 V	HSI	f CPU = 125 kHz	0.33	0.39	0.41	0.43	0.45	嘛
				f CPU = 1 MHz	0.35	0.41	0.44	0.45	0.48	
				f CPU = 4 MHz	0.42	0.51	0.52	0.54	0.58	
				f CPU = 8 MHz	0.52	0.57	0.58	0.59	0.62	
				f CPU = 16 MHz	0.68	0.76	0.79	0.82	0.85	
			HSE 外部时钟 (6)	f CPU = 125kHz	0.032 0.055	0.068 0.072	0.093			
				f CPU = 1 MHz	0.078	0.121	0.144	0.163	0.197	
				f CPU = 4 MHz	0.218	0.26	0.30	0.36	0.40	
				f CPU = 8 MHz	0.40	0.52	0.57	0.62	0.66	
				f CPU = 16 MHz	0.760 1.01		1.05	1.09	1.16	
			LSI	f CPU = f LSI	0.035	0.044	0.046	0.049	0.054	
			LSE (7) 外部时钟 (32.768 千赫)	f CPU = f LSE	0.032	0.036	0.038	0.044	0.051	
我 DD (等待模式)	供应 等待模式	CPU不主频，所有外设OFF，执行代码从Flash，V DD 从 1.65 V至3.6 V	HSI	f CPU = 125 kHz	0.38	0.48	0.49	0.50	0.56	嘛
				f CPU = 1 MHz	0.41	0.49	0.51	0.53	0.59	
				f CPU = 4 MHz	0.50	0.57	0.58	0.62	0.66	
				f CPU = 8 MHz	0.60	0.66	0.68	0.72	0.74	
				f CPU = 16 MHz	0.79	0.84	0.86	0.87	0.90	
			HSE (6) 外部时钟 (f CPU = HSE)	f CPU = 125 kHz	0.06	0.08	0.09	0.10	0.12	
				f CPU = 1 MHz	0.10	0.17	0.18	0.19	0.22	
				f CPU = 4 MHz	0.24	0.36	0.39	0.41	0.44	
				f CPU = 8 MHz	0.50	0.58	0.61	0.62	0.64	
				f CPU = 16 MHz	1.00	1.08	1.14	1.16	1.18	
			LSI	f CPU = f LSI	0.055	0.058	0.065	0.073	0.080	
			伦敦证券交易所 (7) 外部时钟 (32.768 千赫)	f CPU = f LSE	0.051	0.056	0.060	0.065	0.073	

1. 根据表征结果，除非另有规定
2. 所有外设 OFF，V_{DD} 从 1.65 V 至 3.6 V，HSI 内部 RC 振荡器，f_{CPU} = f_{SYSCLK}
3. 温度范围 6.
4. 温度范围 3.
5. 通过设置 Flash_CR1 寄存器中的 EPM 或 WAITM 位，在等待模式下，通过 I_{DDQ} 模式配置闪存.
6. 旁路振荡器 (CLK_ECKCR 中 HSEBYP = 1) .配置为外部晶振时，HSE 消耗
(I_{DD HSE}) 必须添加. 参见表 30.
7. 旁路振荡器 (CLK_ECKCR 中的 LSEBYP = 1) .配置为 External 晶体时，LSE 消耗
(I_{DD HSE}) 必须添加. 参见表 31

图14. 典型 I_{DD} (等待) 与 V_{DD} , f_{CPU} = 16MHz¹⁾

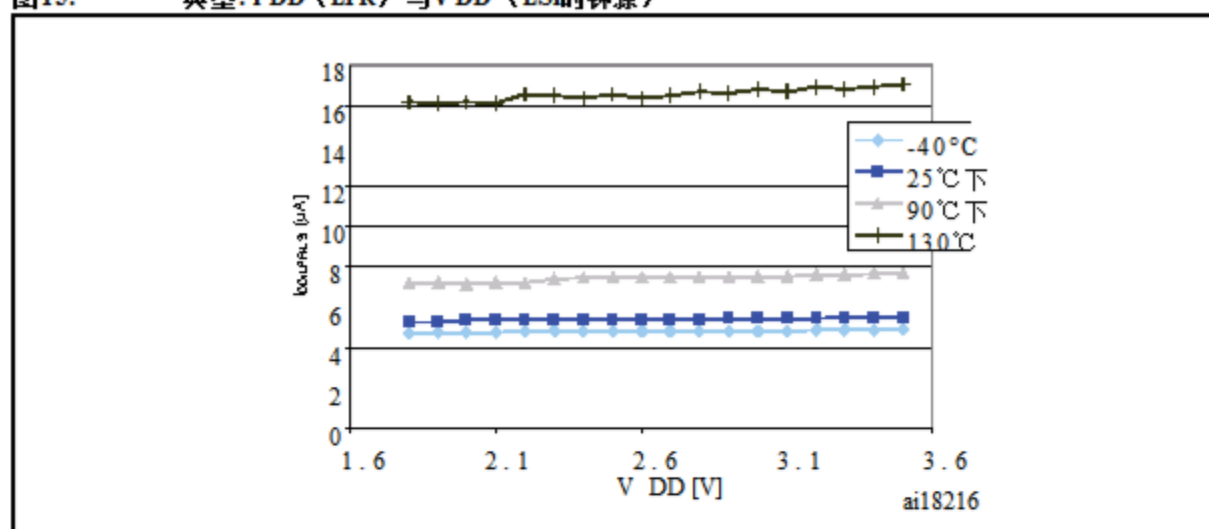


1. 使用从Flash执行的代码测量的典型电流消耗

表21. 低功耗运行模式下的总电流消耗和时序为V_{DD} = 1.65 V至3.6 V

符号	参数 (1)	条件 (2)			典型值	最大值	(单元)
I _{DD(LPR)}	供电电流低 电源运行模式	LSI RC振荡器 (38 kHz)	所有外设关闭	T _A = -40°C 至25°C	5.1	5.4	μA
				T _A = 55°C	5.7	6	
				T _A = 85°C	6.8	7.5	
				T _A = 105°C	9.2	10.4	
				T _A = 125°C	13.4	16.6	
			与TIM2活跃 (3)	T _A = -40°C 至25°C	5.4	5.7	
				T _A = 55°C	6	6.3	
				T _A = 85°C	7.2	7.8	
				T _A = 105°C	9.4	10.7	
				T _A = 125°C	13.8	17	
		LSE (4) 外部 时钟 (32.768 kHz)	所有外设关闭	T _A = -40°C 至25°C	5.25	5.6	
				T _A = 55°C	5.67	6.1	
				T _A = 85°C	5.85	6.3	
				T _A = 105°C	7.11	7.6	
				T _A = 125°C	9.84	12	
			与TIM2活跃 (3)	T _A = -40°C 至25°C	5.59	6	
				T _A = 55°C	6.10	6.4	
				T _A = 85°C	6.30	7	
				T _A = 105°C	7.55	8.4	
				T _A = 125°C	10.1	15	

1. 基于表征结果，除非另有规定
2. 没有浮动 I / O
3. 定时器2时钟使能和计数器运行
4. 旁路振荡器 (CLK_ECKCR中的LSEBYP = 1) .配置为External晶体时，LSE消耗 (I_{DD LSE}) 必须添加. 参见表31

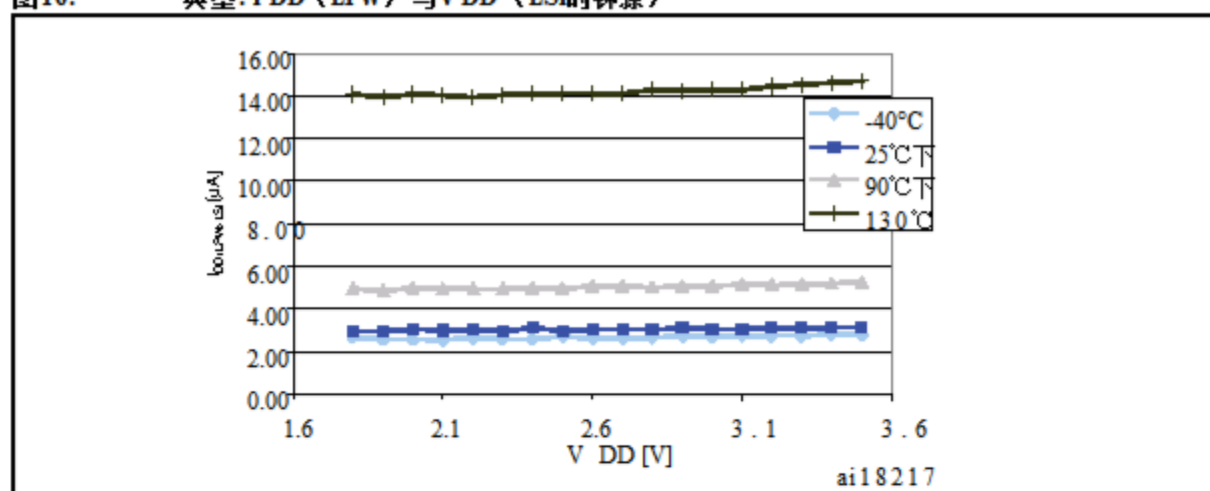
图15. 典型 I_{DD} (LPR) 与 V_{DD} (LSI时钟源)

 **Wlxmall**
万联芯城
www.wlxmall.com

表22. 低功耗等待模式下的总电流消耗在V_{DD} = 1.65 V至3.6 V

符号	参数 (1) (2)	条件			典型 (1)	马克斯 (1)	单位
I _{DD (LP)}	电源电流 低功耗等待模式	LSI RC振荡器 (38 kHz)	所有外设关闭	T _A = -40°C至25°C	3.3	3.3	μA
				T _A = 55°C	3.3	3.6	
				T _A = 85°C	4.4	五	
				T _A = 105°C	6.7	8	
				T _A = 125°C	11	14	
			与TIM2活跃 (3)	T _A = -40°C至25°C	3.4	3.7	
				T _A = 55°C	3.7	4	
				T _A = 85°C	4.8	5.4	
				T _A = 105°C	7	8.3	
				T _A = 125°C	11.3	14.5	
		外部LSE 钟 (4) (32.768 kHz)	所有外设关闭	T _A = -40°C至25°C	2.35	2.7	
				T _A = 55°C	2.42	2.82	
				T _A = 85°C	3.10	3.71	
				T _A = 105°C	4.36	5.7	
				T _A = 125°C	7.20	11	
			与TIM2活跃 (3)	T _A = -40°C至25°C	2.46	2.75	
				T _A = 55°C	2.50	2.81	
				T _A = 85°C	3.16	3.82	
				T _A = 105°C	4.51	5.9	
				T _A = 125°C	7.28	11	

- 1. 没有浮动I/O.
- 2. 基于表征结果，除非另有规定.
- 3. 定时器2时钟使能，计数器正在运行.
- 4. 旁路振荡器 (CLK_ECKCR中的LSEBYP = 1). 配置为External晶体时，LSE消耗 (I_{DD LSE}) 必须添加. 参见表31.

图16. 典型 I_{DD} (LPW) 与 V_{DD} (LSI时钟源)

 *lxmall*
万联芯城
www.wlxmall.com

表23. 主动停止模式下的总电流消耗和时序
在 $V_{DD} = 1.65\text{ V}$ 至 3.6 V

符号	参数 (1) (2)	条件			典型 (1)	最大值 (2)	单元
I _{DD (AH)}	电源电流 主动停止模式	LSI RC (38 kHz)	LCD 关闭 (3)	T _A = -40°C至25°C	0.9 (4)	2.1	μA
				T _A = 55°C	1.2	3	
				T _A = 85°C	1.5	3.4	
				T _A = 105°C	2.6	6.6	
				T _A = 125°C	5.1	12	
			LCD 开启 (静电/ 外部 V _{LCD}) (5)	T _A = -40°C至25°C	1.4	3.1	
				T _A = 55°C	1.5	3.3	
				T _A = 85°C	1.9	4.3	
				T _A = 105°C	2.9	6.8	
				T _A = 125°C	5.5	13	
			LCD 开启 (1/4负荷/ 外部 V _{LCD}) (6)	T _A = -40°C至25°C	1.9	4.3	
				T _A = 55°C	1.95	4.4	
				T _A = 85°C	2.4	5.4	
				T _A = 105°C	3.4	7.6	
				T _A = 125°C	6	15	
			LCD 开启 (1/4负荷/ 内部 V _{LCD}) (7)	T _A = -40°C至25°C	3.9	8.75	
				T _A = 55°C	4.15	9.3	
				T _A = 85°C	4.5	10.2	
				T _A = 105°C	5.6	13.5	
				T _A = 125°C	6.8	16.3	

表23. 主动停止模式下的总电流消耗和时序
在V_{DD} = 1.65 V至3.6 V (续)

符号	参数 (1) (2)	条件			典型 (1)	最大值 (2)	单元
I _{DD} (A _H)	电源电流 主动停止模式	外部LSE 时钟 (32.768 kHz) (8)	LCD关闭 (9)	T _A = -40°C至25°C	0.5	1.2	μA
				T _A = 55°C	0.62	1.4	
				T _A = 85°C	0.88	2.1	
				T _A = 105°C	2.1	4.85	
				T _A = 125°C	4.8	11	
			LCD开启 (静态) (5)	T _A = -40°C至25°C	0.85	1.9	
				T _A = 55°C	0.95	2.2	
				T _A = 85°C	1.3	3.2	
				T _A = 105°C	2.3	5.3	
				T _A = 125°C	5	12	
		外部LSE 时钟 (32.768 kHz) (8)	LCD开启 (1/4负载) (6)	T _A = -40°C至25°C	1.5	2.5	
				T _A = 55°C	1.6	3.8	
				T _A = 85°C	1.8	4.2	
				T _A = 105°C	2.9	7	
				T _A = 125°C	5.7	14	
			LCD开启 (1/4负载/ 内部 V _{LCD} (7))	T _A = -40°C至25°C	3.4	7.6	
				T _A = 55°C	3.7	8.3	
				T _A = 85°C	3.9	9.2	
				T _A = 105°C	5	14.5	
				T _A = 125°C	6.3	15.2	
I _{DD} (WUFAH)	供电电流 唤醒时间从 主动停止模式 (使用HSI)				2.4		嘛
t _{WU_HSI} (A _H) (11)	唤醒时间从 主动停止模式 运行模式 (使用HSI)				4.7	6.2	微秒
t _{WU_LSI} (A _H) (11)	唤醒时间从 主动停止模式 运行模式 (使用LSI)				150		微秒

1. 无浮动I/O, 除非另有规定.
2. 基于表征结果, 除非另有规定.
3. 启用RTC时钟源 = LSI
4. 基于设计估计.
5. RTC使能, LCD使能外部V_{LCD} = 3 V, 静态占空比, 分频比 = 256, 所有像素有效, 无LCD连接.
6. RTC使能, LCD使能外部V_{LCD}, 1/4占空比, 1/3偏置, 分频比 = 64, 所有像素有效, 无LCD连接.

7. LCD内置LCD助力器V_{LCD} = 3 V, 1/4占空比, 1/3偏置, 分频比= 64, 全部像素有效, 无LCD连接的.
8. 旁路振荡器 (CLK_ECKCR中的LSEBYP = 1). 配置为External晶体时, LSE消耗 (I_{DD LSE}) 必须添加. 参见表31
9. 启用RTC时钟源 = LSE
- 唤醒时间直到开始中断向量获取.
中断程序的第一个字在t_{WU}之后获取4个CPU周期.
- PWR_CSR2寄存器中的ULP = 0或ULP = 1, FWU = 1.

表24. 主动停止模式下的典型电流消耗, 由LSE外部晶振计时的RTC

符号	参数	条件		典型	单元
I _{DD} (A _{RT})	在主动停止时提供电流模式	V _{DD} = 1.8 V	LSE	1.15	μA
			LSE / 32 (2)	1.05	
		V _{DD} = 3 V	LSE	1.30	
			LSE / 32 (2)	1.20	
		V _{DD} = 3.6 V	LSE	1.45	
			LSE / 32 (2)	1.35	

1. 基于32.768 kHz外部晶体振荡器的测试.
2. RTC时钟是LSE除以32.

表25. 暂停模式下的总电流消耗和时序为V_{DD} = 2 V

符号	参数 (1) (2)	条件	典型 (1) (2)	马克斯 (1) (2)	单元
I _{DD} (Halt)	以暂停模式供电 (超低功耗ULP位= 1 in PWR_CSR2寄存器)	T _A = -40°C至25°C	350	1400	nA的
		T _A = 55°C	580	2000	
		T _A = 85°C	1160	2800	
		T _A = 105°C	2560	6700	
I _{DD} (WU _{Halt})	唤醒期间供电 时间从停止模式 (使用 HSI)		2.4		嘛
t _{WU_HSI} (暂停) (4)	唤醒时间从暂停到运行 模式 (使用 HSI)		4.7	6.2	微秒
t _{WU_LSI} (暂停) (4)	从休眠模式唤醒时间 运行模式 (使用 LSI)		150		微秒

1. T_A = -40至125°C, 无浮置I/O, 除非另有说明
2. 基于表征结果, 除非另有规定
3. PWR_CSR2寄存器中的ULP = 0或ULP = 1, FWU = 1
4. 唤醒时间直到开始中断向量获取.
中断程序的第一个字在t_{WU}之后获取4个CPU周期

片上外设的电流消耗

表26. 外围电流消耗

符号	参数	典型. V DD = 3.0 V	单元	
我 DD (TIM1)	TIM1供电电流 (1)	13	μA/兆赫	
我 DD (TIM2)	TIM2供电电流 (1)	8		
我 DD (TIM3)	TIM3电源 (1)	8		
我 DD (TIM4)	TIM4定时器供电电流 (1)	3		
我 DD (USART1)	USART1供应电流 (2)	6		
我 DD (SPI1)	SPI1供电电流 (2)	3		
I DD (I2C1)	I 2 C1电源电流 (2)	五		
I DD (DMA1)	DMA1供电	3		
我 DD (WWDG)	WWDG供应电流	2		
我 DD (全部)	外设ON (3)	44	μA/兆赫	
I DD (ADC1)	ADC1供电电流 (4)	1500	μA	
I DD (DAC)	DAC供电电流 (5)	370		
我 DD (COMP1)	比较器1电源 (6)	0.160		
I DD (COMP2)	比较器2供电电流 (6)	慢速模式		2
		快速模式		五
I DD (PVD/BOR)	电源电压检测器和掉电复位单元供电 (7)	2.6		
我 DD (BOR)	欠压复位单元电源电流 (7)	2.4		
我 DD (IDWDG)	独立看门狗电源电流	包括LSI供应当前	0.45	
		不包括LSI供电电流	0.05	

1. 基于所有外设OFF之间的差分I_{DD}测量和以16 MHz运行的定时器计数器的数据. 该在这两种情况下, CPU处于等待模式. 没有IC / OC编程, 没有I / O引脚切换. 未经生产测试.
2. 数据基于片上外设复位配置中的差分I_{DD}测量, 而不是时钟和片上外设时钟并不保持复位. 在这两种情况下, CPU处于等待模式. 没有I / O引脚切换. 未经生产测试.
3. I_{DD} (ALL) 参数ON: TIM1, TIM2, TIM3, TIM4, USART1, SPI1, I2C1, DMA1, WWDG上列出的外设.
4. 基于ADC在复位配置和连续ADC转换之间的差分I_{DD}测量数据.
5. 基于DAC在复位配置和连续DAC转换之间的差分I_{DD}测量数据
V_{DD}/2. 浮动DAC输出.
6. 基于复位配置中的COMP1或COMP2之间的差分I_{DD}测量数据 和COMP1或COMP2启用静态输入. 内部参考电压的供电电流不包括在内.
7. 包括内部参考电压的电源电流.

表27. 外部复位时的电流消耗

符号	参数	条件		典型	单元
我 DD (RST)	供电电流下 外部复位 (1)	所有引脚均为外部引脚 绑在V DD上	V DD = 1.8 V	48	μA
			V DD = 3 V	76	
			V DD = 3.6 V	91	

1. 除PA0, PB0和PB4之外的所有引脚在复位下浮动.复位时, PA0, PB0和PB4配置为上拉电阻.

9.3.4 时钟和时序特征

HSE外部时钟 (CLK_ECKCR中的HSEBYP = 1)

根据V_{DD}和T_A的一般操作条件.

表28. HSE外部时钟特性

符号	参数	条件	敏	典型	马克斯	单元
f _{HSE_ext}	外部时钟源 频率 (1)		1 1	6		兆赫
V _{HSEH} (2)	OSC_IN输入引脚为高电平 电压		0.7 x V _{DD}	V _{DD}		V
V _{HSEL} (2)	OSC_IN输入引脚为低电平 电压		V _{SS}	0.3 x V _{DD}		
(HSE)	OSC_IN输入 电容 (1)			2.6		pF的
I _{LEAK_HSE}	OSC_IN输入泄漏 当前	V _{SS} < V _{IN} < V _{DD}			±1	μA

1. 保证设计, 未经生产测试.
2. 基于表征结果的数据, 未在生产中测试.

LSE外部时钟 (CLK_ECKCR中的LSEBYP = 1)

根据V_{DD}和T_A的一般操作条件.

表29. LSE外部时钟特性

符号	参数	敏	典型	马克斯	单元
f _{LSE_ext}	外部时钟源频率 (1)		32.768		千赫
V _{LSEH} (2)	OSC32_IN输入引脚高电平电压	0.7 x V _{DD}		V _{DD}	V
V _{LSEL} (2)	OSC32_IN输入引脚低电平电压	V _{SS}		0.3 x V _{DD}	
(LSE)	OSC32_IN输入电容 (1)		0.6		pF的
I _{LEAK_LSE}	OSC32_IN输入漏电流			±1	μA

1. 保证设计, 未经生产测试.
2. 基于表征结果的数据, 未在生产中测试.

HSE晶体/陶瓷谐振器

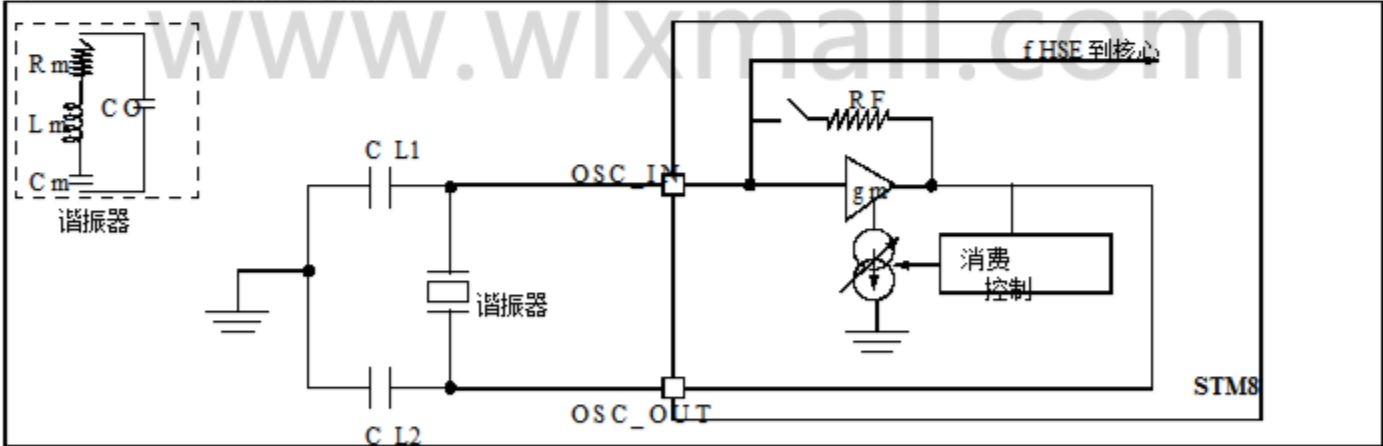
HSE时钟可提供1至16 MHz晶体/陶瓷谐振器.所有本段中给出的信息是基于指定的表征结果.典型的外部组件.在应用中，谐振器和负载电容器具有以尽可能靠近振荡器引脚放置，以最小化输出失真和启动稳定时间.有关详细信息，请参见晶体振荡器制造商（频率，封装，精度...）.

表30. HSE振荡器特性

符号	参数	条件	敏	典型	马克斯	单元
f HSE	高速外部振荡器频率		1	16		兆赫
R F	反馈电阻			200		kΩ
C (1)	推荐负载电容 (2)			20		pF的
我 DD (HSE)HSE振荡器功耗		C = 20 pF, f OSC = 16 MHz			2.5 (启动) 0.7 (稳定) (3)	嘛
		C = 10 pF, f OSC = 16 MHz			2.5 (启动) 0.46 (稳定) (3)	
g m	振荡器跨导		3.5			毫安 / V
t SU (HSE)	启动时间	V DD 稳定		1		女士

1. C = CL1 = CL2 大约等于2×晶体C LOAD.
2. 振荡器选择可以使用具有较小R m 值的高质量谐振器在电源电流方面进行优化. 有关详细信息，请参阅晶体制造商
3. 设计保证未经生产测试.
4. t SU (HSE) 是从启用（通过软件）到稳定的16 MHz振荡测量的启动时间. 这个对于标准晶体谐振器测量值，并且晶体制造商可以显著变化.

图17. HSE振荡器电路图



HSE振荡器关键 公式

$$G_{mcrit} = \frac{1}{2} \times \pi \times 2 R_{HSE} \times \text{米} \text{ 秒后} + C^2$$

R m：运动阻抗（见晶体规格），L m：运动电感（见晶体规格），
C m：运动电容（见晶体规格），C o：分流电容（见晶体规格），
CL1=CL2=C：接地的外部电容
g m >> g mcrit



LSE晶体/陶瓷谐振器

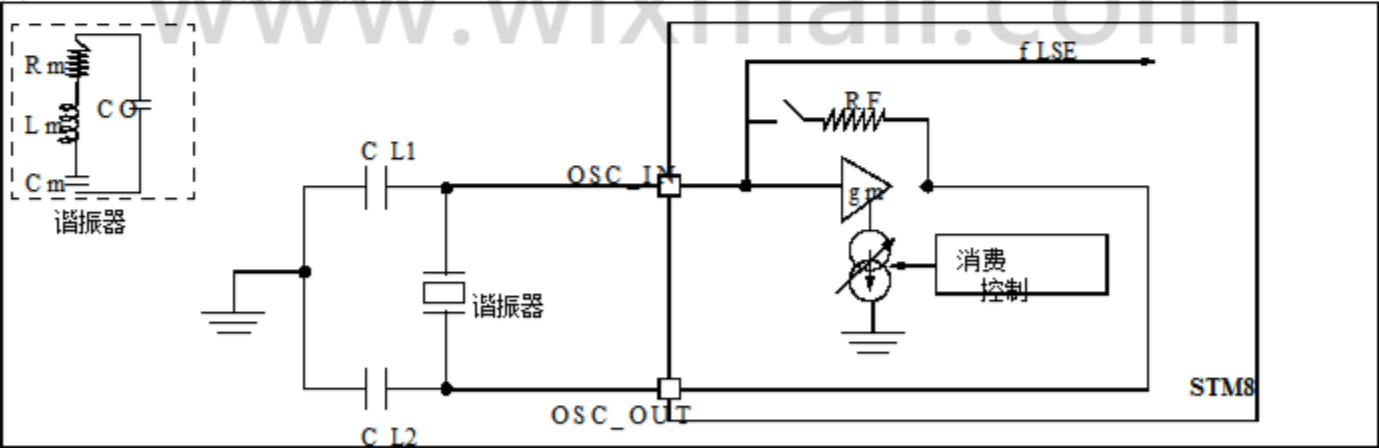
LSE时钟可以提供32.768 kHz晶振/陶瓷谐振器.所有本段中给出的信息是基于指定的表征结果.典型的外部组件.在应用中，谐振器和负载电容器具有以尽可能靠近振荡器引脚放置，以最小化输出失真和启动稳定时间.有关详细信息，请参见晶体振荡器制造商（频率，封装，精度...）.

表31. LSE振荡器特性

符号	参数	条件	敏	典型	马克斯	单元
f LSE	低速外部振荡器频率			32.768		千赫
R F	反馈电阻	$\Delta V = 200\text{mV}$		1.2		中 Ω
C (1)	推荐负载电容 (2)			为	8 p F	
我 DD (LSE)SE振荡器功耗					1.4 (3)	μA
		V DD = 1.8 V		450		nA的
		V DD = 3 V		600		
		V DD = 3.6 V		750		
g m	振荡器跨导		3			$\mu\text{A} / \text{V}$
t SU (LSE) ⁴	启动时间	V DD 稳定		1		小号

- 1. $C = C L1 = C L2$ 大约等于2×晶体C LOAD.
- 2. 可以使用具有较小 R_m 值的高质量谐振器，在电源电流方面优化振荡器选择.有关详细信息，请参阅晶体制造商.
- 3. 设计保证未经生产测试.
- 4. t SU (LSE) 是从启用（由软件）到稳定的32.768 kHz振荡的时间测量的启动时间.该值是针对标准晶体谐振器测量的，并且晶体制造商可以显著变化.

图18. LSE振荡器电路图



内部时钟源

根据V DD和T A的一般操作条件。

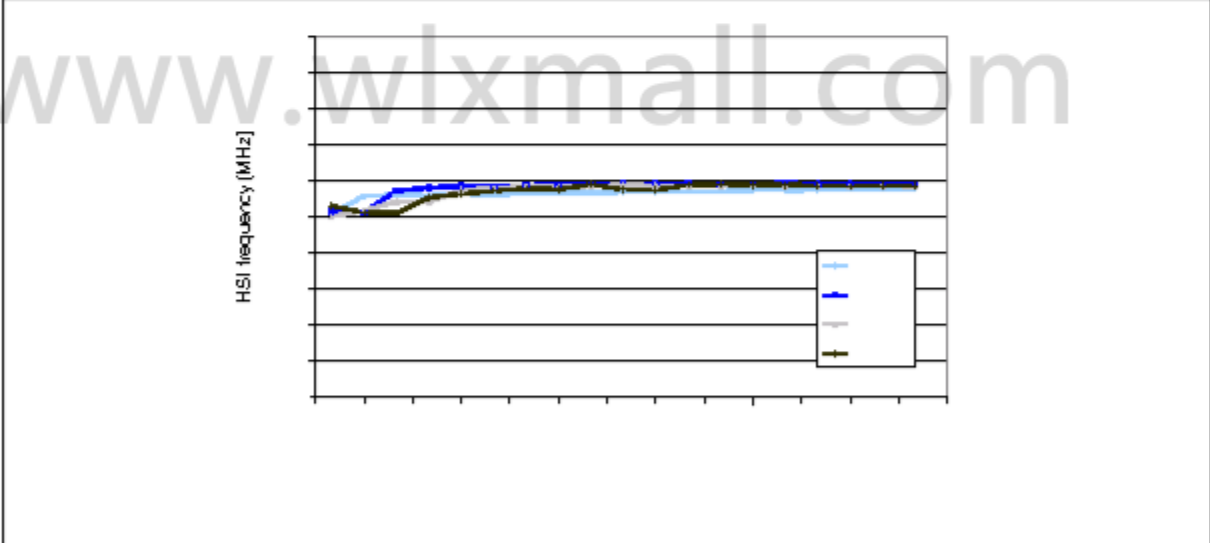
高速内部RC振荡器（HSI）

表32. HSI振荡器特性

符号	参数 (1)	条件 (1)	敏	典型	马克斯	单元
f 恒指	频率	V DD = 3.0 V		16		兆 赫
ACC 恒指	恒指精准 振荡器（工厂） 校准）	V DD = 3.0V, T A = 25°C	-1 (2)		1 (2)	%
		V DD = 3.0V, 0°C ≤ T A ≤ 55 °C	-1.5 (2)		1.5 (2)	%
		V DD = 3.0V, -10°C ≤ T A ≤ 70 °C	-2 (2)		2 (2)	%
		V DD = 3.0V, -10°C ≤ T A ≤ 85 °C	-2.5 (2)		2 (2)	%
		V DD = 3.0V, -10°C ≤ T A ≤ 125 °C	-4.5 (2)		2 (2)	%
		1.65 V ≤ V DD ≤ 3.6 V, -40°C ≤ T A ≤ 125 °C	-4.5		3	%
修剪	HSI用户修剪 解析度	1.65 V ≤ V DD ≤ 3.6 V, -40°C ≤ T A ≤ 125 °C		±0.4 (2)	±0.5 (2)	%
t su (HSI)	HSI振荡器设置 时间（唤醒时间）			3.7	7.4 (2)	微秒
我 DD (HSI)	HSI振荡器功率 消费			100	140 (2)	μA

1. V DD = 3.0 V, T A = -40至125°C, 除非另有规定.
2. 基于表征结果的数据, 未在生产中测试.

图19.典型HSI频率vs V DD



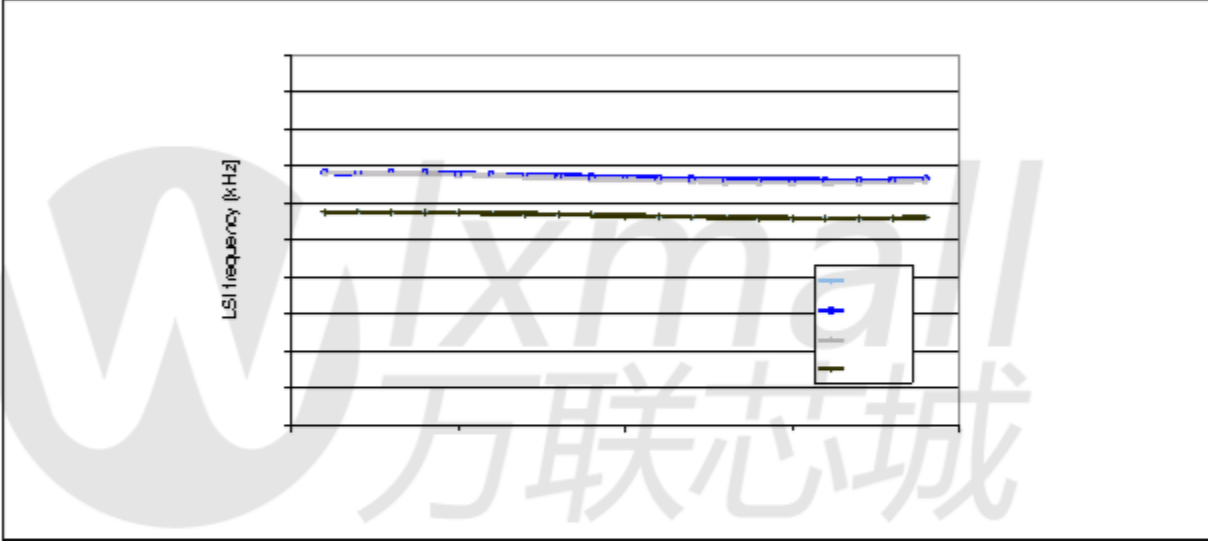
低速内部RC振荡器 (LSI)

表33. LSI振荡器特性

符号	参数 (1)	条件 (1)	敏	典型	马克斯	单元
f LSI	频率		26	38	56	千 赫
t su (LSI)	LSI振荡器唤醒时间				200 (2)	微秒
I DD (LSI)	LSI振荡器频率 漂流 (3)	0°C ≤TA≤85°C	-10		4	%

- 1. V DD = 1.8 V至3.0 V, T A = -40至125°C, 除非另有规定.
- 2. 基于表征结果的数据, 未在生产中测试.
- 3. 一旦初始频率被测量, 这是单个零件的偏差.

图20.典型的LSI频率对V DD



9.3.5 记忆特征

T A = -40至125°C，除非另有规定.

表34. RAM和硬件寄存器

符号	参数	条件	敏	典型	马克斯	单元
V RM	数据保留模式 (1)	暂停模式 (或重置)	1.4			V

1. 最小电源电压不会丢失存储在RAM中的数据 (处于休眠模式或复位状态) 或硬件寄存器 (仅在暂停模式下). 通过表征保证, 未在生产中测试.

闪存

表35. 闪存程序和数据EEPROM存储器

符号	参数	条件	敏	典型	马克斯 (1)	单元
V DD	工作电压 (所有模式, 读/写/擦除)	f SYSCLK = 16 MHz	1.65		3.6	V
t 程序	编程时间为1或128字节 (块) 擦除/写入周期 (编程字节)			6	m s	的
	编程时间为1到128字节 (块) 写周期 (擦除字节)			为 3	m s	
我 进步	编程/擦除消耗	T A = + 25°C, V DD = 3.0V		0.7		嘛
		T A = + 25°C, V DD = 1.8V				
t RET	数据保留 (程序存储器) 10000以后 擦除/写入周期在 T A = + 85°C	T RET = + 55°C	20 (1)			年份
	10000以后的数据保存 (数据存储) 擦除/写入周期在 T A = + 85°C	T RET = + 55°C	20 (1)			
	10000以后的数据保存 (数据存储) 擦除/写入周期在 T A = + 85°C	T RET = + 85°C	1 (1)			
N RW	擦除/写周期 (程序存储器)	见附注 (1) (2)	10 (1)			kcycles
	擦除/写入周期 (数据存储)	见附注 (1) (3)	300 (1) (4)			

- 1. 基于表征结果的数据, 未在生产中测试.
- 2. 在55°C下骑车后保持10年.
- 3. 在55°C下骑自行车保持1年.
- 4. 基于对整个数据存储器进行表征的数据.



9.3.6 I / O端口引脚特性

一般特点

根据V DD 和T A的一般操作条件，除非另有规定. 所有未使用的引脚必须保持在固定电压：使用I / O的输出模式或一个外部上拉或下拉电阻.

表36. I / O静态特性

符号	参数 (1)	条件 (1)	敏	典型	马克斯	单元
V IL	输入低电平 (2)	输入电压为真开漏引脚 (PC0和PC1)	V SS -0.3		0.3 x VDD	V
		FT输入电压引脚 (PA7和PE0)	V SS -0.3		0.3 x VDD	
		任何输入电压其他针	V SS -0.3		0.3 x VDD	
V IH	输入高电平 (2)	输入电压为真开漏引脚 (PC0和PC1) V DD < 2 V	0.70 x VDD		5.2	V
		输入电压为真开漏引脚 (PC0和PC1) V DD ≥ 2 V			5.5	
		FT输入电压引脚 (PA7和PE0) V DD < 2 V	0.70 x VDD		5.2	
		FT输入电压引脚 (PA7和PE0) V DD ≥ 2 V			5.5	
		任何输入电压其他针	0.70 x VDD		V DD +0.3	
嗯	施密特触发电压滞后 (3)	标准I / O		200		毫伏
		真开漏I / O		200		
我 Ikg	输入漏电流 (4)	V SS ≤ V IN ≤ V DD 标准I / O	-		50 (5)	nA的
		V SS ≤ V IN ≤ V DD 真开漏I / O	-	-	200 (5)	
		V SS ≤ V IN ≤ V DD PA0与高吸收LED 驾驶员能力	-	-	200 (5)	
R PU	弱上拉等效电阻 (6)	V IN = V SS	三十	45	60	kΩ
C IO(7)	I / O引脚电容			五		pF的

1. V DD = 3.0 V, T A = -40至125°C, 除非另有规定.



2. 基于表征结果的数据，未在生产中测试。
3. 施密特触发开关电平之间的滞后电压. 基于表征结果，未测试。
4. 最大如果在相邻引脚上注入负电流，则可能会超出该值。
5. 未经生产测试。
6. 基于电阻晶体管的 R_{PU} 上拉等效电阻（对应的 I_{PU} 电流特性，[8824](#)）。
7. 数据由设计保证，未在生产中测试。

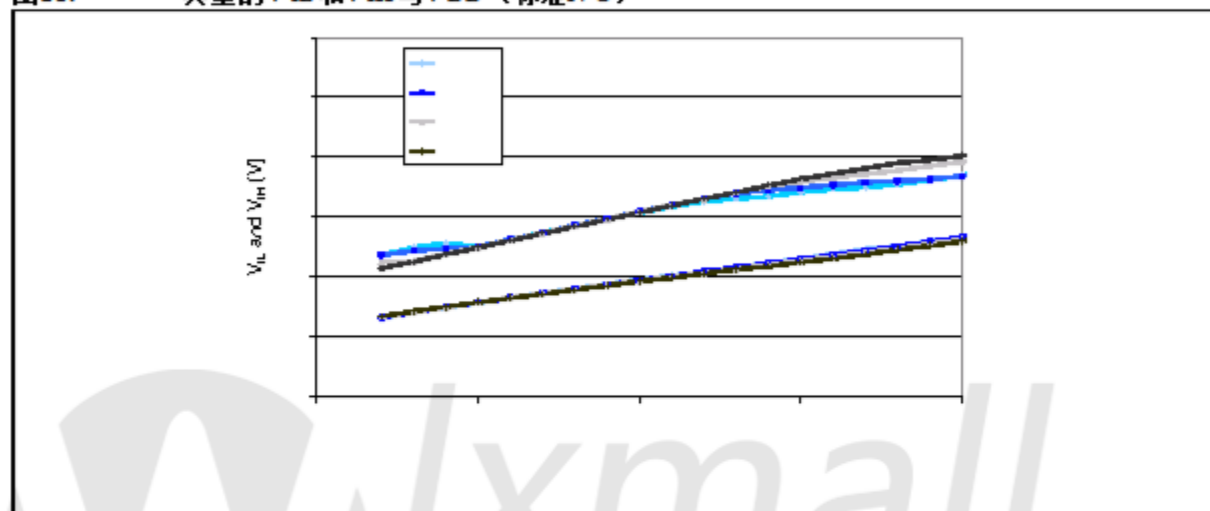
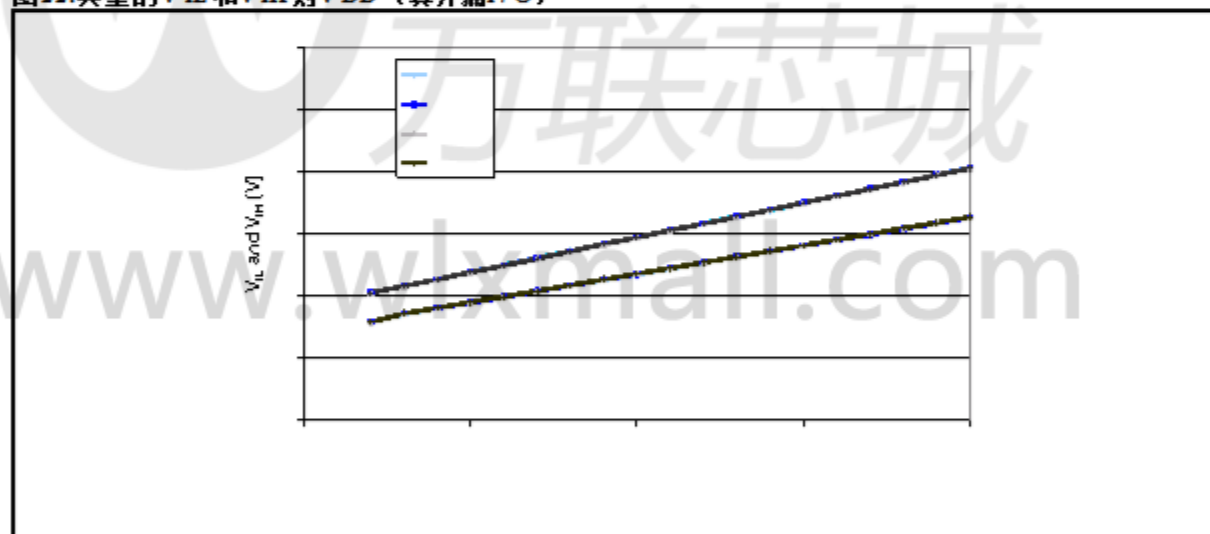
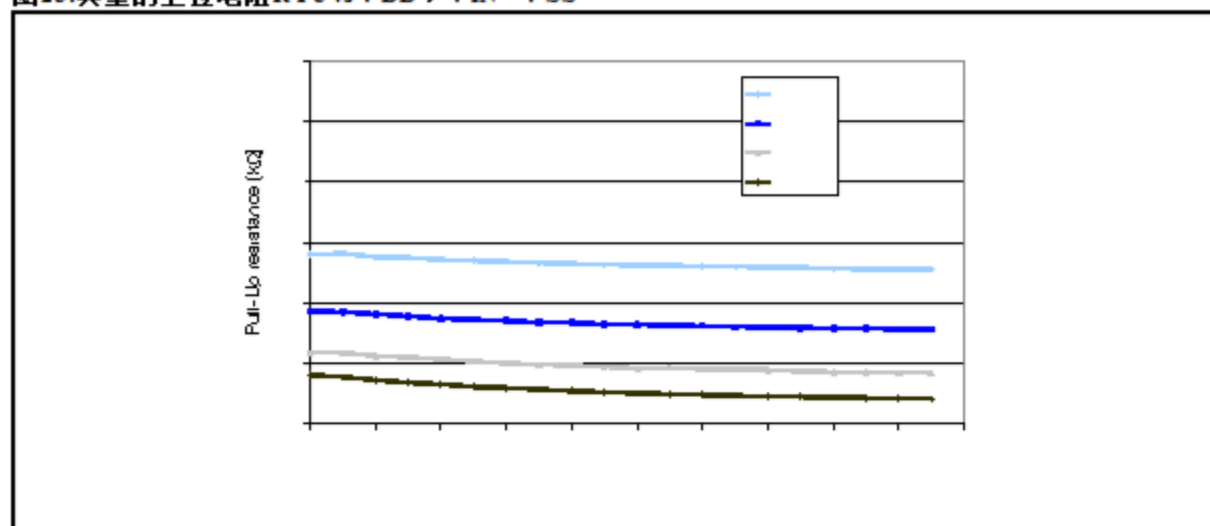
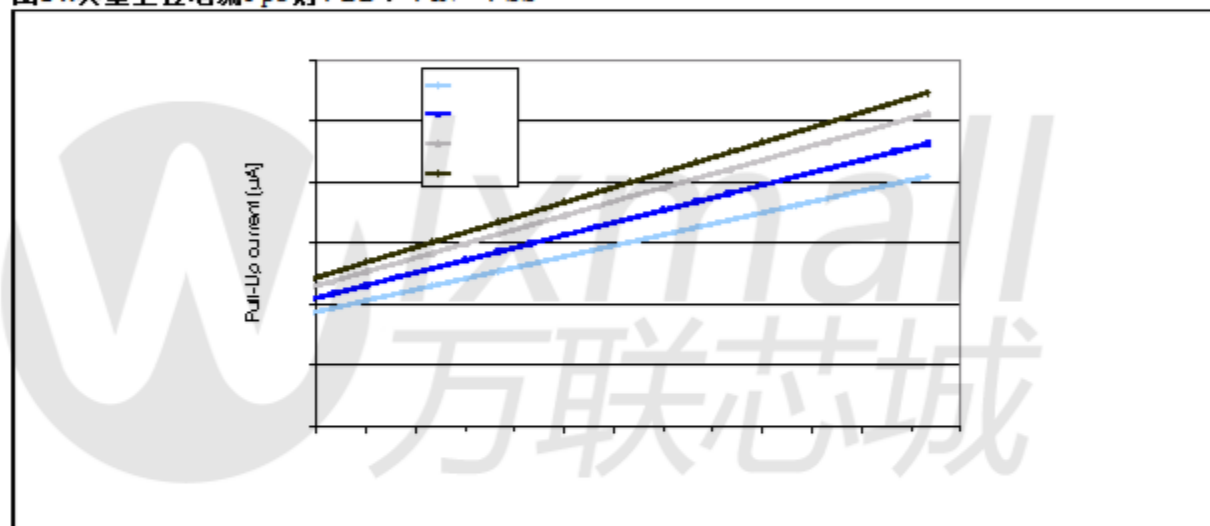
图21. 典型的 V_{IL} 和 V_{IH} 与 V_{DD} （标准 I/O）图22. 典型的 V_{IL} 和 V_{IH} 对 V_{DD} （真开漏 I/O）

图23.典型的上拉电阻 R_{PU} vs V_{DD} , $V_{IN} = V_{SS}$ 图24.典型上拉电流 I_{pu} 对 V_{DD} , $V_{IN} = V_{SS}$ 

输出驱动电流

根据V_{DD}和T_A的一般操作条件，除非另有规定。

表37. 输出驱动电流（标准端口）

I / O 类型	符号	参数	条件	敏	马克斯	单元
Standard	V _{OL} (1)	为I / O引脚输出低电平电压	I _{IO} = +2mA, V _{DD} = 3.0 V		0.45	V
			I _{IO} = +2mA, V _{DD} = 1.8 V		0.45	V
			I _{IO} = +10 mA, V _{DD} = 3.0 V		0.7	V
	V _{OH} (2)	为I / O引脚输出高电平电压	I _{IO} = -2mA, V _{DD} = 3.0 V	V _{DD} -0.45		V
			I _{IO} = -1mA, V _{DD} = 1.8 V	V _{DD} -0.45		V
			I _{IO} = -10mA, V _{DD} = 3.0 V	V _{DD} -0.7		V

1. I_{IO}当前的沉没必须始终遵守表15中规定的绝对最大额定值和总和的I_O（I / O端口和控制引脚）不得超过I_{VSS}。
2. 来源的I_{IO}电流必须始终遵守表15中规定的绝对最大额定值I_{IO}（I / O端口和控制引脚）的总和不得超过I_{VDD}。

表38. 输出驱动电流（真开漏口）

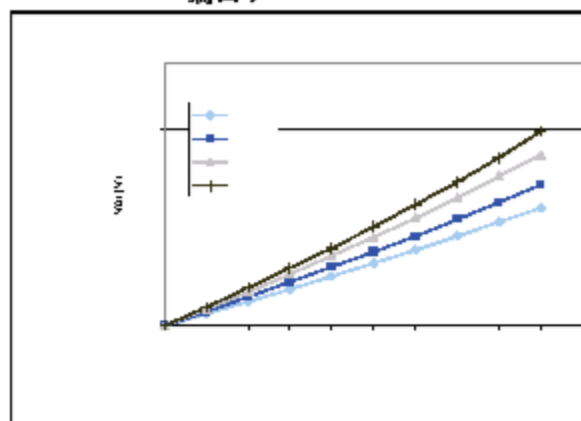
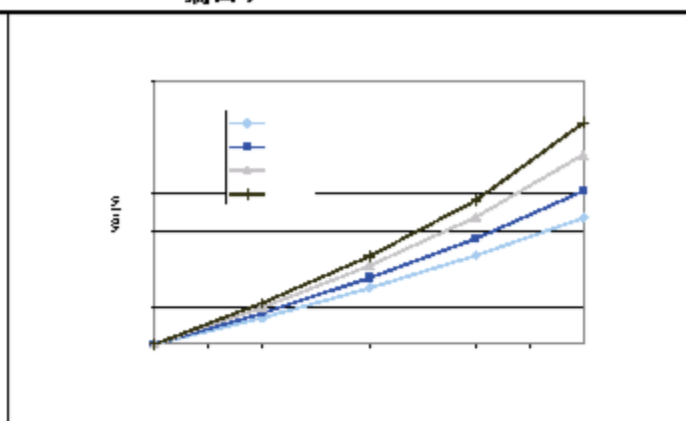
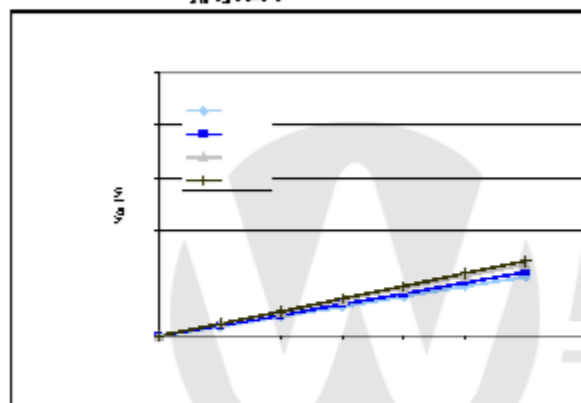
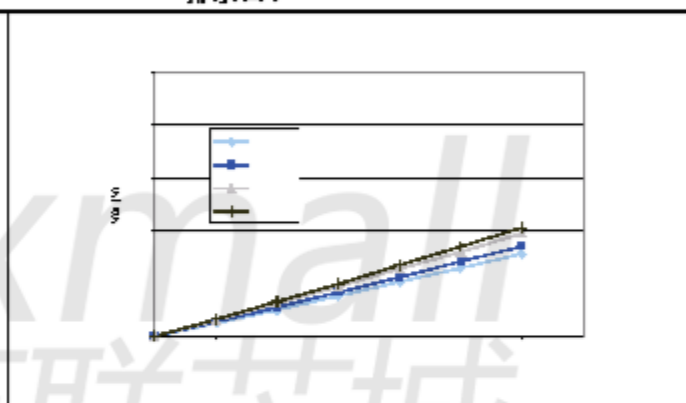
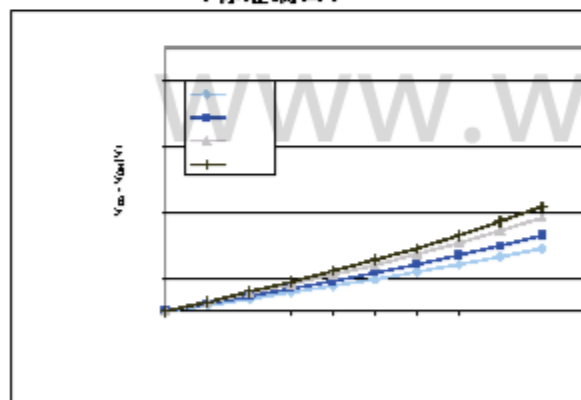
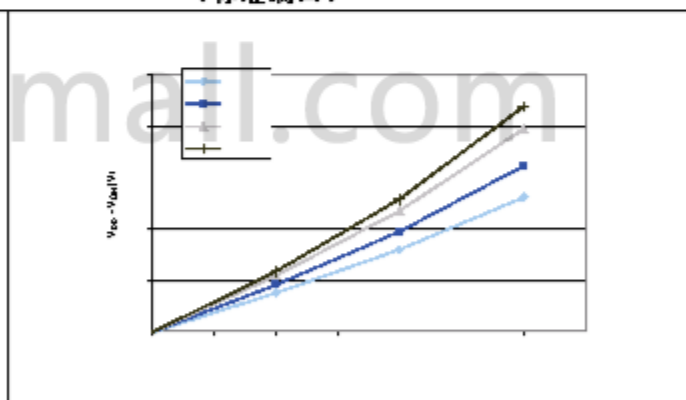
I / O 类型	符号	参数	条件	敏	马克斯	单元
Open drain	V _{OL} (1)	为I / O引脚输出低电平电压	I _{IO} = +3 mA, V _{DD} = 3.0 V		0.45	V
			I _{IO} = +1 mA, V _{DD} = 1.8 V		0.45	

1. I_{IO}当前的沉没必须始终遵守表15中规定的绝对最大额定值和总和的I_O（I / O端口和控制引脚）不得超过I_{VSS}。

表39. 输出驱动电流（PA0，高吸收LED驱动能力）

I / O 类型	符号	参数	条件	敏	马克斯	单元
PA0	V _{OL} (1)	为I / O引脚输出低电平电压	I _{IO} = +20mA, V _{DD} = 2.0 V		0.45	V

1. I_{IO}当前的沉没必须始终遵守表15中规定的绝对最大额定值和总和的I_O（I / O端口和控制引脚）不得超过I_{VSS}。

图25. 典型. V_{OL} @ $V_{DD} = 3.0\text{ V}$ (标准端口)图26. 典型. V_{OL} @ $V_{DD} = 1.8\text{ V}$ (标准端口)图27. 典型. V_{OL} @ $V_{DD} = 3.0\text{ V}$ (真开排水口)图28. 典型. V_{OL} @ $V_{DD} = 1.8\text{ V}$ (真开排水口)图29. 典型. $V_{DD} - V_{OH}$ @ $V_{DD} = 3.0\text{ V}$ (标准端口)图30. 典型. $V_{DD} - V_{OH}$ @ $V_{DD} = 1.8\text{ V}$ (标准端口)

NRST引脚

根据V DD 和T A的一般操作条件，除非另有规定。

表40. NRST引脚特性

符号	参数	条件	敏	典型 (1)	马克斯	单元
V IL (NRST)	NRST输入低电平电压 (1)		V SS		0.8	V
V IH (NRST)	NRST输入高电平 (1)		1.4		V DD	
V OL (NRST)	NRST输出低电平电压	I OL = 2 mA 为2.7 V ≤V DD≤3.6 V I OL = 1.5 mA 对于V DD <2.7 V			0.4	
V HYST	NRST输入滞后 (3)		10 % V DD (2)			毫伏
R PU (NRST)	NRST上拉等效电阻		三十	45	60	kΩ
V F (NRST)	NRST输入滤波脉冲 (3)				50	NS
V NF (NRST)	NRST输入未滤波脉冲 (3)		300			

- 1. 基于表征结果的数据，未在生产中测试。
- 2. 200 mV最小
- 3. 数据由设计保证，未经生产测试。

图31. 典型NRST上拉电阻 R PU vs V DD

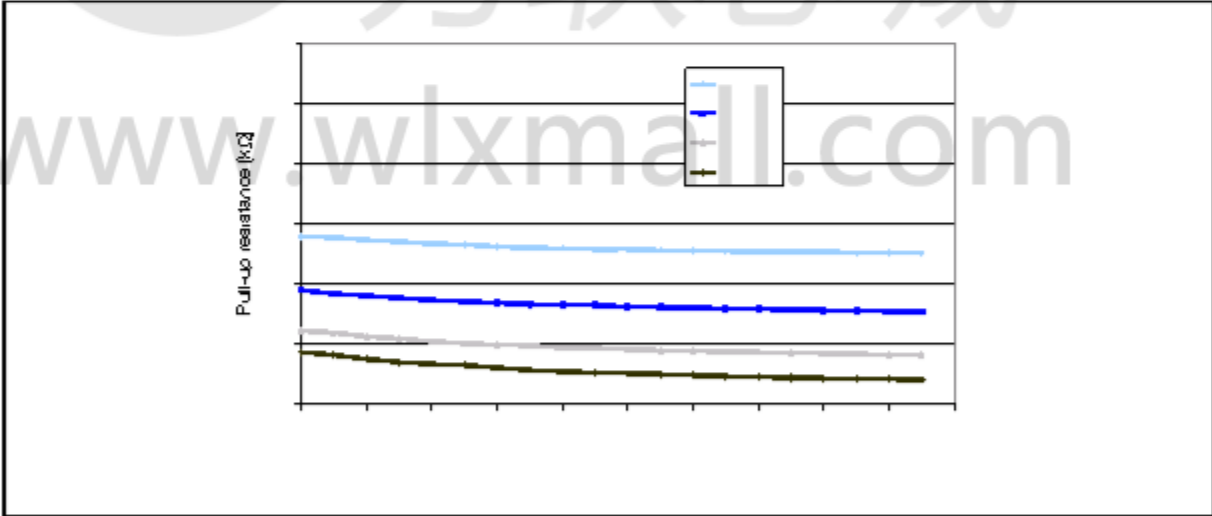


图32. 典型的NRST上拉电流I_{pu} vs V_{DD}

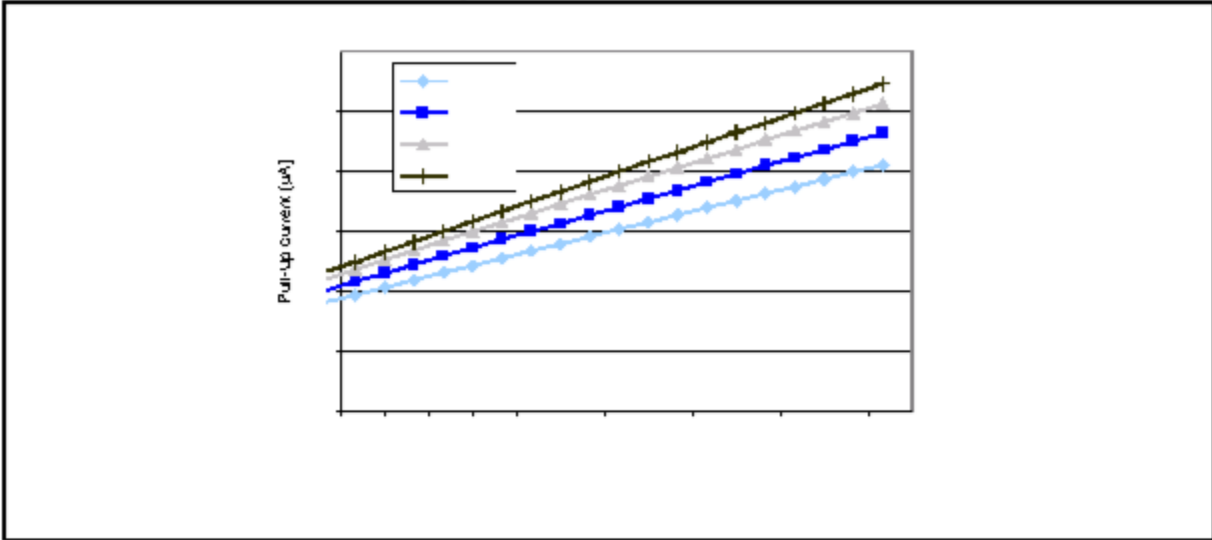
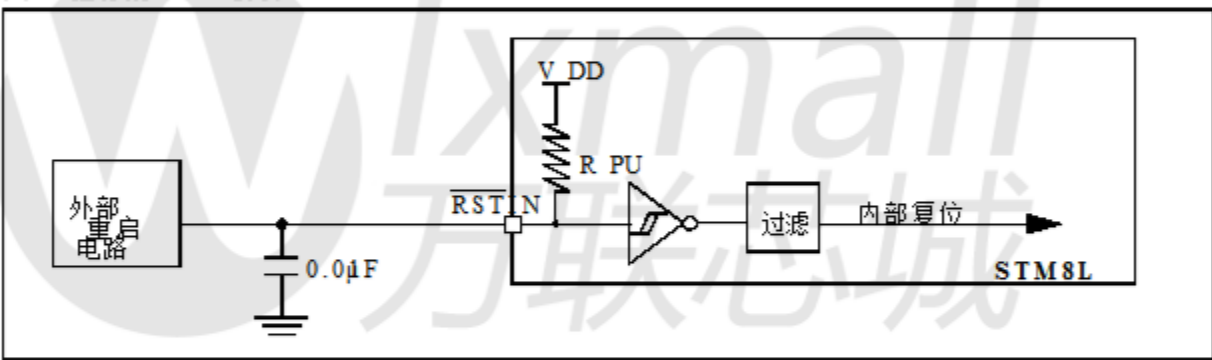


图33所示的复位网络保护器件免受寄生复位.用户必须确保NRST引脚上的电平可以低于V_{IL}最大值.级别表40.否则,内部不会考虑复位.

图33.推荐的NRST引脚 组态



9.3.7 通讯接口

SPI1 - 串行外设接口

除非另有说明，表41中给出的参数来自测试
在环境温度下执行，f_{SYSCLK} 频率和V_{DD} 电源电压
条款总结在9.3.1节.有关详细信息，请参阅I / O端口特性
输入/输出交替功能特性（NSS，SCK，MOSI，MISO）。

表41. SPI1特性

符号	参数	条件 (1)	敏	马克斯	单元
f SCK 1 / t c (SCK)	SPI1时钟频率	主模式	0	8	兆 赫
		从模式	0	8	
t r (SCK) t f (SCK)	SPI1时钟上升和下降 时间	电容负载: C = 30 pF	-	三十	NS
t su (NSS) ²	NSS建立时间	从模式	4 x 1 / f SYSCLK	-	
t (NSS) ²	NSS持有时间	从模式	80	-	
t w (SCK) ² t w (SCK) ²	SCK高低时间	主模式, f MASTER = 8 MHz, f SCK = 4 MHz	105	145	
su (MI) ² t su (SI) ²		数据输入建立时间	主模式	三十	-
t (MI) ² t h (SI) ²	数据输入保持时间	从模式	3	-	
		主模式	15	-	
t (SO) ²	数据输出访问时间	从模式	0	-	
		主模式	3 x 1 / f SYSCLK	-	
t dis (SO) ²	数据输出禁用时间	从模式	三十	-	
t v (SO) ²	数据输出有效时间	从模式 (使能边沿后)	-	60	
电视 (MO) ²	数据输出有效时间	主模式 (启用后) 边缘)	- 2 - 0		
t (SO) ²	数据输出保持时间	从模式 (使能边沿后)	15	-	
t (MO) ²		主模式 (启用后) 边缘)	1-		

- 1. 通过选择10 MHz I / O输出频率给出参数。
- 2. 基于设计模拟和/或表征结果的值，未在生产中测试。
- 3. 最小时间是驱动输出的最短时间，最长时间是来验证数据。
- 4. 最小时间是使输出无效的最短时间，最大时间是将数据放入Hi-Z的最长时间。



图34. SPI1时序图 - 从模式和CPHA = 0

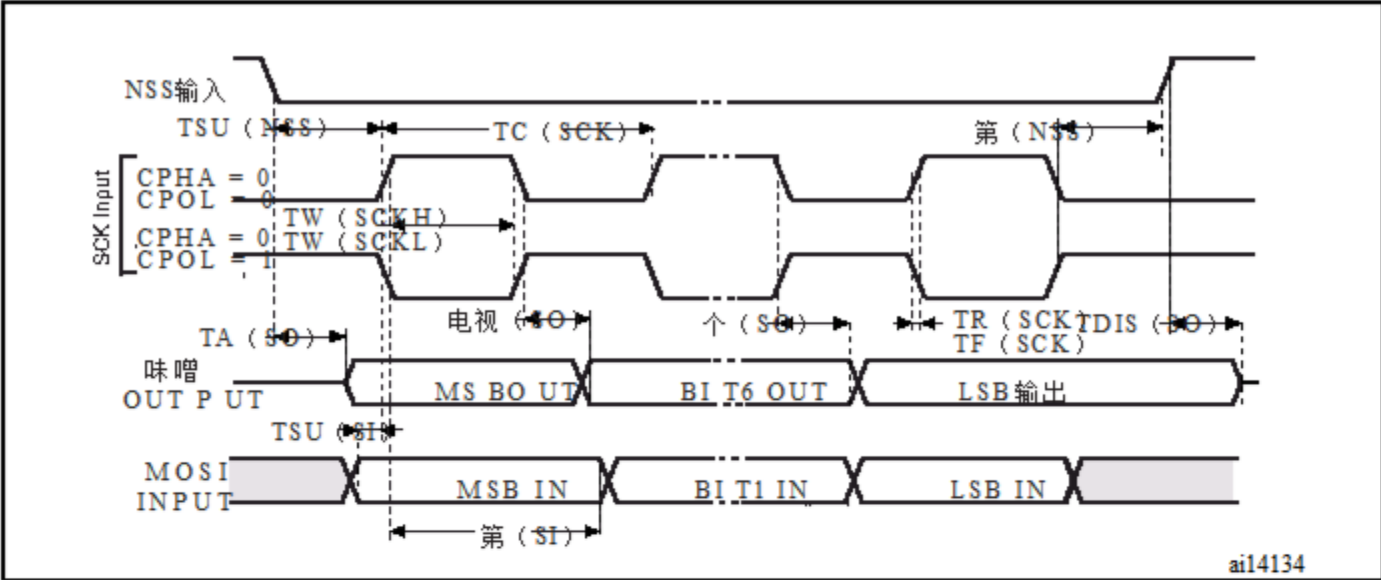
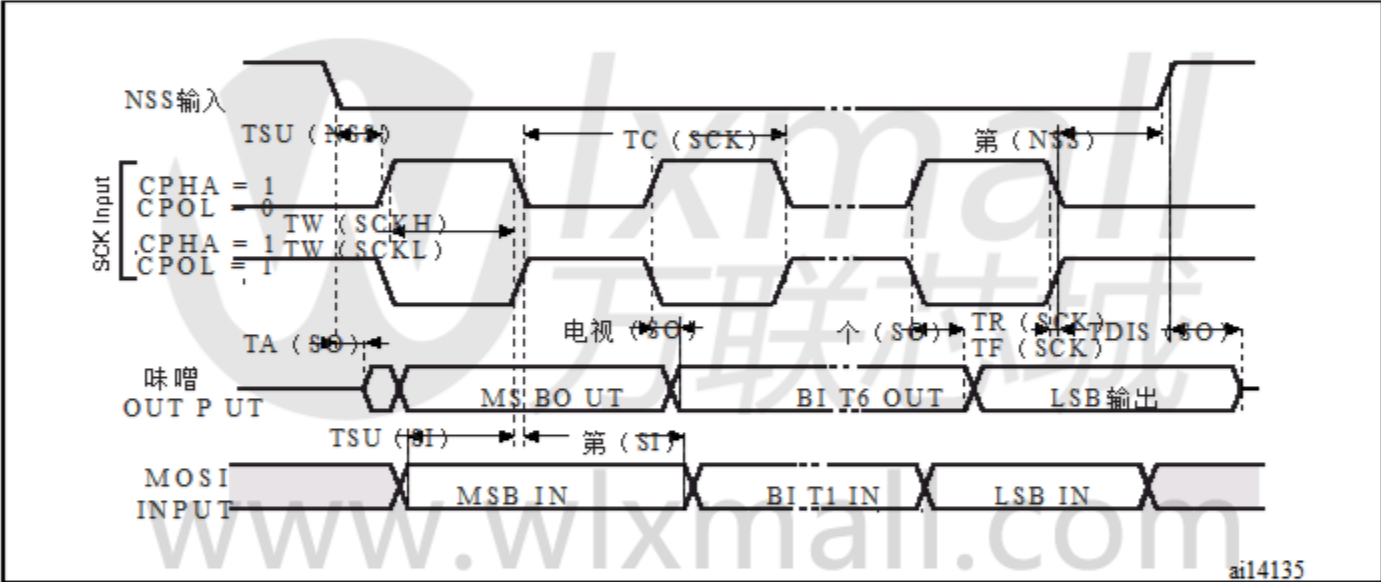
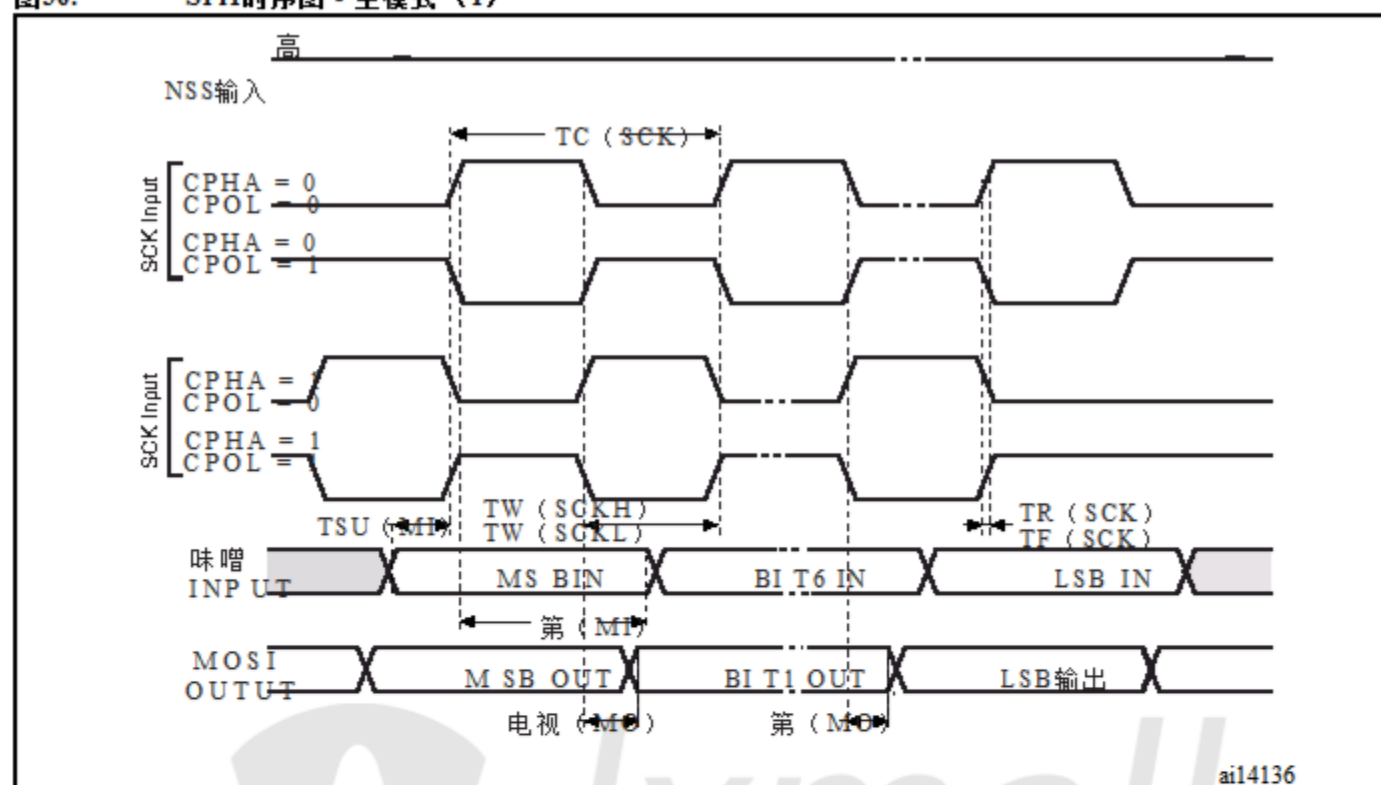


图35. SPI1时序图 - 从模式和CPHA = 1 (1)



1. 测量点在CMOS级别完成：0.3V DD和0.7V DD。

图36. SPI1时序图 - 主模式 (1)



1. 测量点在CMOS级别完成：0.3V_{DD}和0.7V_{DD}。

I2C - IC控制接口

根据V DD，f SYSCLK 和T A的一般操作条件，除非另有规定.

STM8L I2C接口 (I2C1) 满足标准I2C通信的要求
协议描述如下表所示：

有关输入/输出备用功能的更多详细信息，请参阅I/O端口特性
特性 (SDA和SCL) .

表 42. I2C特性

符号	参数	标准模式 我 2 C		快速模式I 2 C (1)		单元
		最小 (2)	马克斯 (2)	最小 (2)	马克斯 (2)	
t w (SCL)	SCL时钟低电平	4.7		1.3		微妙
t w (SCLH)	SCL时钟高电平	4		0.6		
t su (SDA)	SDA设置时间	250		100		NS
t (SDA)	SDA数据保持时间	0		0	900	
t (SDA) t (SCL)	SDA和SCL上升时间		1000		300	
t f (SDA) t f (SCL)	SDA和SCL下降时间		300		300	
t h (STA)	启动条件保持时间	4		0.6		微妙
t su (STA)	重复START条件设置 时间	4.7		0.6		
t su (STO)	停止条件建立时间	4		0.6		微妙
t w (STO: STA)	STOP到START条件时间 (总线 自由)	4.7		1.3		微妙
C b	每条总线的容性负载		400		400	pF的

1. f SYSCLK 必须至少等于8 MHz才能达到最大速度I
- 2 C速度 (400 kHz) .
2. 数据基于标准I2C协议要求，未经生产测试.

注意:

对于200kHz左右的速度，实现的速度可以有一个

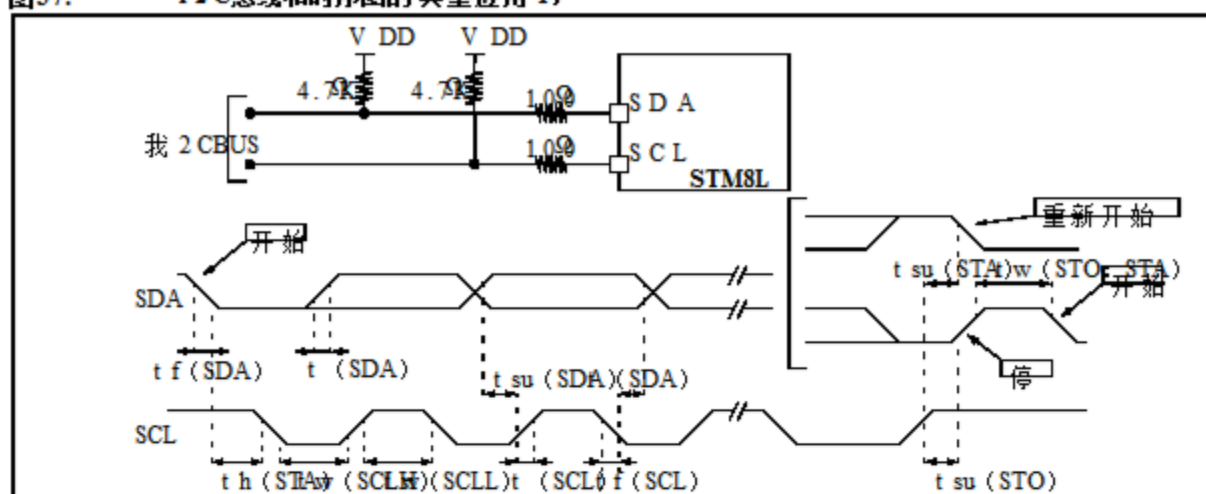
± 5 %容差

对于其他速度范围，实现的速度可以有一个

± 2 %容差

上述变化取决于所使用的外部组件的精度.

图37. I2C总线时序图的典型应用 1)



测量点在 CMOS 级别完成: $0.3 \times V_{DD}$ 和 $0.7 \times V_{DD}$

 **Lxmall**
万联芯城
www.wlxmall.com

9.3.8 LCD控制器（仅限STM8L152xx）

表43. LCD特点（1）

符号	参数	敏	典型	最大.	单元
V LCD	LCD外部电压			3.6	V
V LCD0	LCD内部参考电压0		2.6		V
V LCD1	LCD内部参考电压1		2.7		V
V LCD2	LCD内部参考电压2		2.8		V
V LCD3	LCD内部参考电压3		2.9		V
V LCD4	LCD内部参考电压4		3.0		V
V LCD5	LCD内部参考电压5		3.1		V
V LCD6	LCD内部参考电压6		3.2		V
V LCD7	LCD内部参考电压7		3.3		V
C EXT	V LCD 外部电容	0.1		2	μF
I DD	电源电流（2）VDD = 1.8 V		3 μ	A	
	电源电流（2）在VDD = 3 V		3		μA
R HN ⁽³⁾ (= 3XRH)	低驱动电阻网络		6.6		中Ω
R LN ⁽⁴⁾ (= 3XRL)	高驱动电阻网络		360		kΩ
V 33	段/共同的较高电平电压			V LCDx	V
V 23	段/公共2/3电平电压		2 / 3 V LCDx		V
V 12	段/公共1/2电平电压		1 / 2 V LCDx		V
V 13	段/公共1/3电平电压		1 / 3 V LCDx		V
V 0	段/共同最低电 平电压	0			V

1. 数据由设计保证，未在生产中测试.
2. LCD使能3 V内部增强器（LCD_CR1 = 0x08），1/4占空比，1/3偏置，分频比= 64，所有像素活动，无LCD连接.
3. R HN 是总电阻网络值. 该桥由3个RH 串联电阻组成.
4. R LN 是总电阻网络值. 该桥由3个RL 串联电阻组成.

VLCD外部电容（仅限STM8L152xx）

该应用可以通过连接外部设备来实现稳定的LCD参考电压
电容C EXT 到V LCD 引脚. C EXT 在表43中规定.

9.3.9 嵌入式参考电压

基于表征结果，除非另有规定。

表 44. 参考电压特性

符号	参数	条件	敏	典型	最大	单元
我 重新指出	内部参考电压 消费			1.4		μA
T S_VREFINT	读取 ADC 采样时间 内部参考电压 (1)			5 1 0		微秒
我 BUF	内部参考电压缓冲器 消耗 (用于 ADC)			13.5	25	μA
V REFINT 输出	参考电压输出		1.202	1.224	1.242	V
V REFINT_DIV1	1/4 参考电压			25		% V REFINT_COMP
V REFINT_DIV2	1/2 参考电压			50		
V REFINT_DIV3	3/4 参考电压			75		
我 LPBUF	内部参考电压低功耗 缓冲区消耗 (用于 比较器或输出)			73 0	12 00	nA 的
我 REFOUT	缓冲输出电流 (2)				1 μ A	
C REFOUT	参考电压输出负载				50	pF 的
t VREFINT	内部参考电压启动 时间			23		女士
t BUFEN	内部参考电压缓冲器 启动时间一旦启用 (1)				10	微秒
ACC VREFINT	存储在 V REFINT 中的精度 VREFINT_Factory_CONV 字节 (3)				±5	毫伏
STAB VREFINT	V REFINT 的温度 稳定 在 -40°C ≤ TA ≤ 125 °C			20	50	PPM / °C
	V REFINT 的温度稳定性	0 °C ≤ TA ≤ 50 °C			20	PPM / °C
STAB VREFINT	1000 小时后 V REFINT 的稳定性				TBD	PPM

- 1. 当 ADC 输出达到其最终值 ±1 / 2LSB 时定义
- 2. 保证不到 1 % V REFOUT 偏差
- 3. 在 V DD = 3 V ± 10 mV 时测量. 该值考虑了 V DD 精度和 ADC 转换精度.



9.3.10 温度感应器

基于表征结果，除非另有规定。

表 45. TS 特性

符号	参数	敏	典型	最大	单元
V ₉₀	传感器参考电压在 90°C±5°C, (1)	0.580	0.597	0.614	V
T	V SENSOR 线性度与温度		±1	±2	°C
Avg_slope	平均坡度 (2)	1.59	1.62	1.65	毫伏/°C
IDD (TEMP)	消费		3.4	6	µA
T 开始 (2)	温度传感器启动时间 (3)			10	µs
T S_TEMP(2)	ADC 采样时间读取时 温度感应器		5 1 0		µs

1. 在 V_{DD} = 3 V±10 mV 时测量. V₉₀ ADC 转换结果的 8 LSB 存储在 TS_Factory_CONV_V90 字节.
2. 设计保证，未经生产测试.
3. 定义为 ADC 输出达到其最终值 ±1 / 2LSB.

9.3.11 比较器特性

数据由设计保证，未经生产测试。

表 46. 比较器 1 的特点

符号	参数	敏	典型	马克斯	单元
V _{DDA}	模拟电源电压	1.65		3.6	V
T _A	温度范围	-40		125	°C
R ₄₀₀	R 400 值	300	400	500	kΩ
R ₁₀	R 10 值	7.5	10	12.5	kΩ
V _{IN}	比较器输入电压范围	0.6		V _{DDA}	V
V _{REFINT}	内部参考电压 (1)	1.202	1.225	1.242	V
t _{START}	启动后的启动时间		7	10	µs
t _d	传播延迟 (2)		3 1 0		µs
V 偏移	比较器偏移误差			±10	毫伏
I _{CMP1}	消费 (3)		160	260	nA

1. 基于表征结果.
2. 该延迟的特征在于 100 mV 输入级，反相输入端为 10 mV 过驱动，反相输入设置为参考.
3. 仅比较器消耗. 不包括内部参考电压.

数据由设计保证，未经生产测试。

表47. 比较器2的特点

符号	参数	敏	典型	马克斯	单元
V DDA	模拟电源电压	1.65		3.6	V
T A	温度范围	-40		125	C
V IN	比较器输入电压范围	0		V DDA	V
t START	快速启动后的启动时间			20	微秒
	在慢速模式下使能后的启动时间			三十	微秒
t df	快速模式传播延迟 (1)			2.5	微秒
t ds	慢速传播延迟 (1)			6 微秒	
V 偏移	比较器偏移误差			±10	毫伏
I DD (CMP2F)	在快速模式下消耗			五	μA
I DD (CMP2S)	在慢速模式下消耗			2	μA

1. 该延迟的特征在于100 mV输入级，反相输入端为10 mV过驱动，反相输入设置为参考。

9.3.12 12位DAC特性

数据由设计保证，未经生产测试。

表48. DAC特性

符号	参数	条件	敏	典型	马克斯	单元
V DDA	模拟电源电压		1.8		3.6	V
T A	温度范围		-40		125	C
I DD (DAC)	DAC供电电流	中间码		370	550	μA
		最差代码		500	700	
我 VREF +	电流V REF +电源			140	360	μA
R L	电阻负载 (2) (3)	DACOUT缓冲器ON	五			kΩ
R O	输出阻抗	DACOUT缓冲器OFF		8	10	kΩ
C L	电容负载 (4)				50	pF的
DAC_OUT	DAC_OUT电压 (5)	DACOUT缓冲器ON	0.2		V REF + -0.2	V
		DACOUT缓冲器OFF	0		V REF + -1 LSB	V
定居	结算时间 (满量程：位之间的输入代码转换最低和最高的输入DAC_OUT到达时的代码最终值±1LSB)	R L≥5kΩ, C L≤50 pF		7 1 2		微秒
更新率	最大频率为正确DAC_OUT (@ 95%) 更改时间输入代码的变化很小 (从代码i到i + 1LSB)。	R L≥5kΩ, C L≤50pF			1	MSPS

表 48. DAC特性 (续)

符号	参数	条件	敏	典型	马克斯	单元
t 唤醒	从 OFF 状态唤醒时间. 输入代码最低和 最高可能的代码.	$R_L \geq 5k\Omega$, $C_L \leq 50pF$		9 1 5		微秒
PSRR +	电源抑制比 (to V DDA) (静态直流测量)	$R_L \geq 5k\Omega$, $C_L \leq 50pF$		- 6 0	- 3 5	分贝

1. 包括 V DDA 和 V REF + 上的电源电流
2. DACOUT 和 GNDA 之间的电阻负载
3. PF0 输出 (仅 48 引脚封装)
4. DACOUT 引脚上的容性负载
5. 它给出了 DAC 的输出偏移

基于表征结果的数据, 未在生产中测试.

表 49. DAC精度

符号	参数	条件	典型	马克斯	单元
DNL	微分非线性 (1)	$R_L \geq 5k\Omega$, $C_L \leq 50pF$ DACOUT 缓冲器 ON (2)	1.5	3	12 位 LSB
		空载 DACOUT 缓冲器 OFF	1.5	3	
INL	积分非线性 (3)	$R_L \geq 5k\Omega$, $C_L \leq 50 pF$ DACOUT 缓冲器 ON (2)	24		
		空载 DACOUT 缓冲器 OFF	24		
抵消	偏移误差 (4)	$R_L \geq 5k\Omega$, $C_L \leq 50 pF$ DACOUT 缓冲器 ON (2)	± 10	± 25	
		空载 DACOUT 缓冲器 OFF	± 5	± 8	
偏移 1	代码 1 的偏移错误 (5)	DACOUT 缓冲器 OFF	± 1.5	± 5	
增益错误	增益错误	$R_L \geq 5k\Omega$, $C_L \leq 50 pF$ DACOUT 缓冲器 ON (2)	± 0.2	± 0.5	%
		空载 DACOUT 缓冲器 OFF	± 0.3	± 0.5	
TUE	总未调整错误	$R_L \geq 5k\Omega$, $C_L \leq 50 pF$ DACOUT 缓冲器 ON (2)	12	三十	12 位 LSB
		空载 DACOUT 缓冲器 OFF	8 1 2		

1. 两个连续代码之间的差异 - 1 LSB.
2. 仅适用于 48 引脚封装. 对于 28 引脚和 32 引脚封装, DAC 输出缓冲器必须保持关闭, 无负载应用.
3. 代码 i 的测量值与代码 0 和最后代码 1023 之间绘制的线上代码 i 的值之间的差值.
4. 测量值与理想值之差 = $V_{REF} / 2$.

5. 测量值与理想值的差值代码1.

表50. PB4-PB5-PB6上的DAC输出 (1)

符号	参数	条件	马克斯	单元
R int	内阻 在DAC输出和 PB4-PB5-PB6输出	2.7 V < V DD < 3.6 V	1.4	kΩ
		2.4 V < V DD < 3.6 V	1.6	
		2.0 V < V DD < 3.6 V	3.2	
		1.8 V < V DD < 3.6 V	8.2	

1. 32或28引脚封装,可以使用路由在PB4, PB5或PB6上路由DAC通道接口I/O开关寄存器.

12位ADC1特性

表51. ADC1特性

符号	参数 (1)	条件	最小 (1)	典型值 (1)	最大值 (1)	单元
V DDA	模拟电源电压		1.8		3.6	V
V REF +	参考供应 电压	2.4 V ≤ V DDA ≤ 3.6 V	2.4		V DDA	V
		1.8 V ≤ V DDA ≤ 2.4 V		V DDA		V
V REF -	较低的参考电压			V SSA		V
我 VDDA	V DDA 上的电流 输入引脚			1000	1450	μA
我 VREF +	V REF + 上的电流 输入引脚			400	700 (峰) (2)	μA
					450 (平均值) (2)	μA
V AIN	转换电压 范围		0 (3)		V REF +	
T A	温度范围		-40		125	°C
R AIN	外部电阻上 V AIN	在PF0快速通道上			50 (4)	kΩ
		在所有其他渠道				
C ADC	内部样品和 保持电容	在PF0快速通道上		16		pF的
		在所有其他渠道				
f ADC	ADC采样时钟 频率	2.4 V ≤ V DDA ≤ 3.6V 没有缩放	0.320		16	兆赫
		1.8 V ≤ V DDA ≤ 2.4V 缩放	0.320		8	兆赫



表51. ADC1特性 (续)

符号	参数 (1)	条件	最小 (1)	典型 (1)	最大 (1)	单元
f CONV	12位转换率	V AIN 在PF0上快速通道			1 (4) (5)	兆赫
		V AIN 在所有其他通道			760 (4) (5)	千赫
f TRIG	外部触发频率				t 转换	1 / f ADC
t LAT	外部触发延迟				3.5	1 / f SYSCLK
t S	抽样时间	V AIN 在PF0上快速通道 V DDA <2.4 V	0.43 (4) (5)			微秒
		V AIN 在PF0上快速通道 2.4 V ≤ V DDA ≤ 3.6 V	0.22 (4) (5)			微秒
		V AIN 在慢通道 V DDA <2.4 V	0.86 (4) (5)			微秒
		V AIN 在慢通道 2.4 V ≤ V DDA ≤ 3.6 V	0.41 (4) (5)			微秒
t 转换	12位转换时间			12 + t S		1 / f ADC
		16 MHz		1 (4)		微秒
t WKUP	从OFF唤醒时间	州			为 3 μ s	
t IDLE 6	新时代之前转变	T A = +25°C			1	小号
		T A = +70°C			20	女士
		T A = +125°C			2	女士
t VREFINT	内部参考电压启动时间				参考表44	女士

1. 数据由设计保证，未经生产测试.
2. 通过V REF 的电流消耗 由两个参数组成:
 - 一个常数 (最大300μA)
 - 一个变量 (最大400μA)，仅在采样时间+ 2个第一个转换脉冲.因此，峰值消耗为300 + 400 = 700μA，平均消耗量为300 + [(4采样+ 2) / 16]×400 = 450μA 1MSPS的
3. V REF- 或V DDA 必须连接到地.
4. 最大采样和转换时间达到最大Rext = 0.5 k Ω..
5. 在快速通道上连续转换获得的值.
6. 两次转换之间或ADC ON和第一次转换之间的时间必须低于t IDLE.



表52. ADCD精度为V DDA = 3.3 V至2.5 V

符号	参数	条件	典型	最大 (1)	单元
DNL	差分非线性	f ADC = 16 MHz	1	1.6	LSB
		f ADC = 8 MHz	1	1.6	
		f ADC = 4 MHz	1	1.5	
INL	积分非线性	f ADC = 16 MHz	1.2	2	
		f ADC = 8 MHz	1.2	1.8	
		f ADC = 4 MHz	1.2	1.7	
TUE	总未调整错误	f ADC = 16 MHz	2.2	3.0	
		f ADC = 8 MHz	1.8	2.5	
		f ADC = 4 MHz	1.8	2.3	
抵消	偏移误差	f ADC = 16 MHz	1.5	2	LSB
		f ADC = 8 MHz	1	1.5	
		f ADC = 4 MHz	0.7	1.2	
获得	增益错误	f ADC = 16 MHz	1.1	1.5	
		f ADC = 8 MHz			
		f ADC = 4 MHz			

1. 数据基于表征，未经生产测试。

表53. ADC1精度为V DDA = 2.4 V至3.6 V

符号	参数	典型	最大 (1)	单元
DNL	差分非线性	1	2	LSB
INL	积分非线性	1.7	3	LSB
TUE	总未调整错误	24		LSB
抵消	偏移误差	1	2	LSB
获得	增益错误	1.5	3	LSB

1. 数据基于表征，未经生产测试。

表54. ADC1精度为V DDA = V REF + = 1.8V至2.4V

符号	参数	典型	最大 (1)	单元
DNL	差分非线性	1	2	LSB
INL	积分非线性	23		LSB
TUE	总未调整错误	35		LSB
抵消	偏移误差	2	3	LSB
获得	增益错误	2	3	LSB

1. 数据基于表征，未经生产测试。

图38. ADC1精度特性

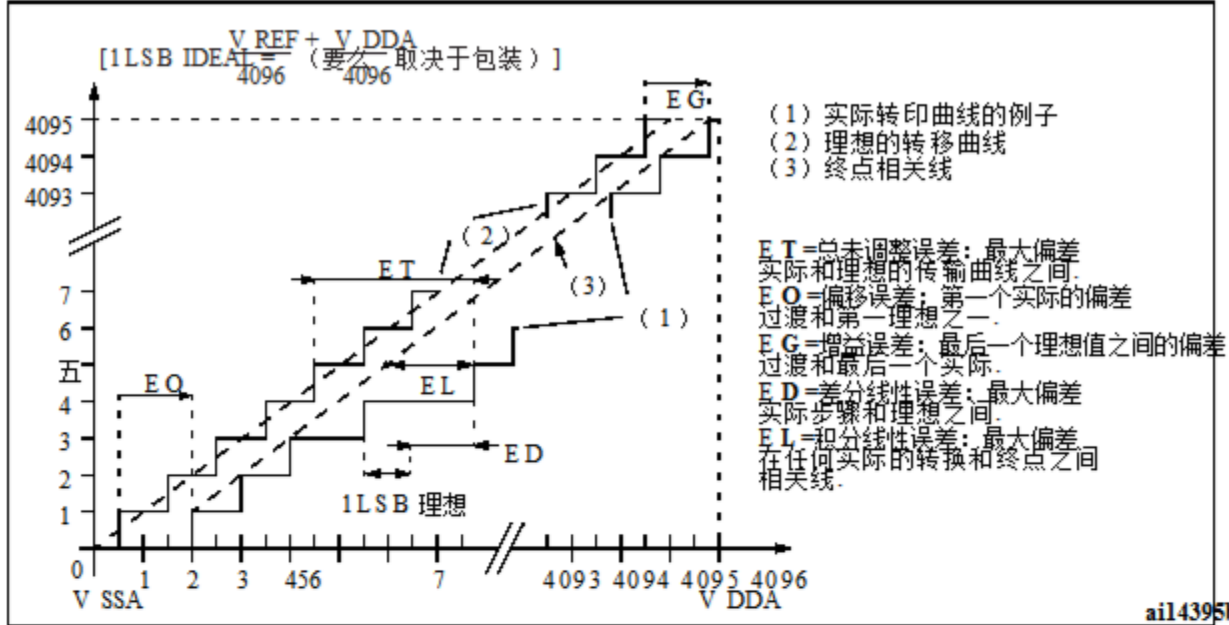
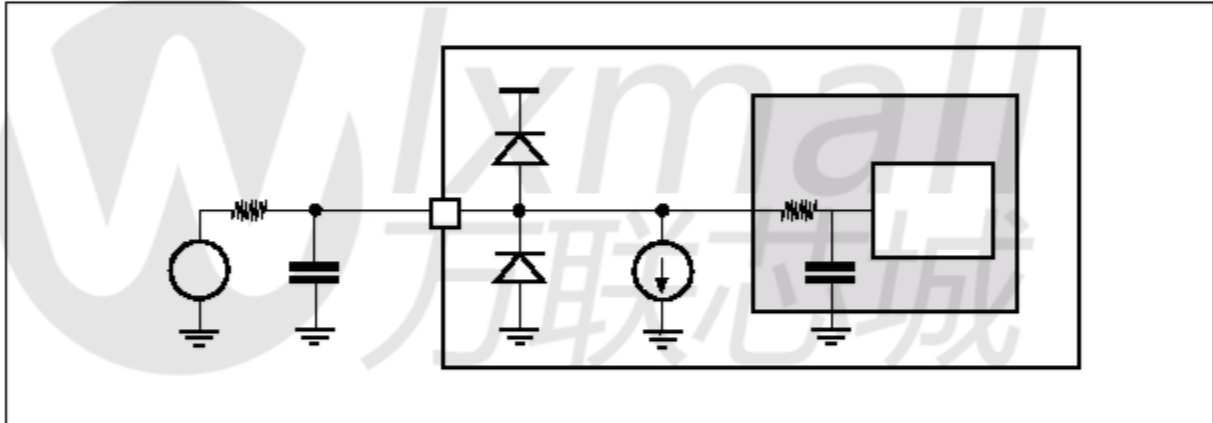


图39. 使用ADC的典型连接图



1. R_{AIN}和C_{ADC}的值见表51.
2. C_{寄生}代表PCB的电容(取决于焊接和PCB布局质量)加上焊盘电容(大约7 pF).高C_{寄生}值会降低转换精度.补救这个, ADC 应该减少.

一般PCB设计指南

电源去耦应如图40或图41所示进行.

取决于V_{REF} + 是否连接到V_{DDA}. 优质陶瓷10 nF 应使用电容器.它们应尽可能靠近芯片放置.

图40. 电源和参考去耦 (V REF+ 未连接到 V DDA)

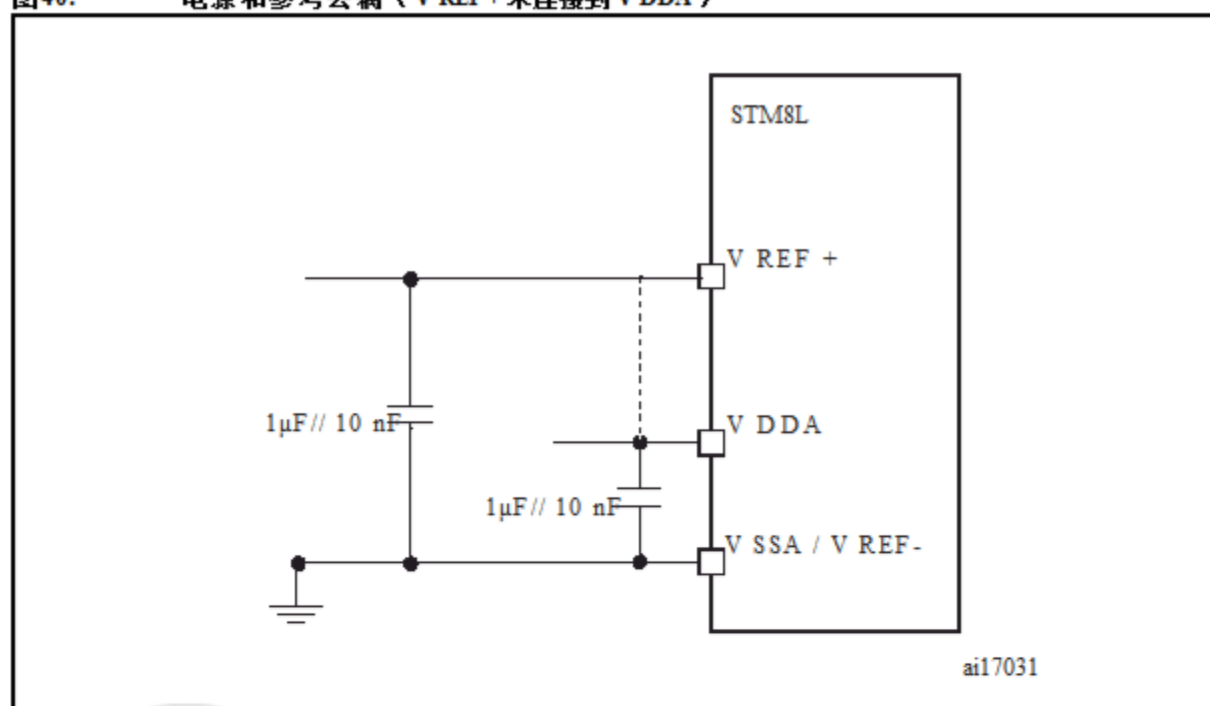
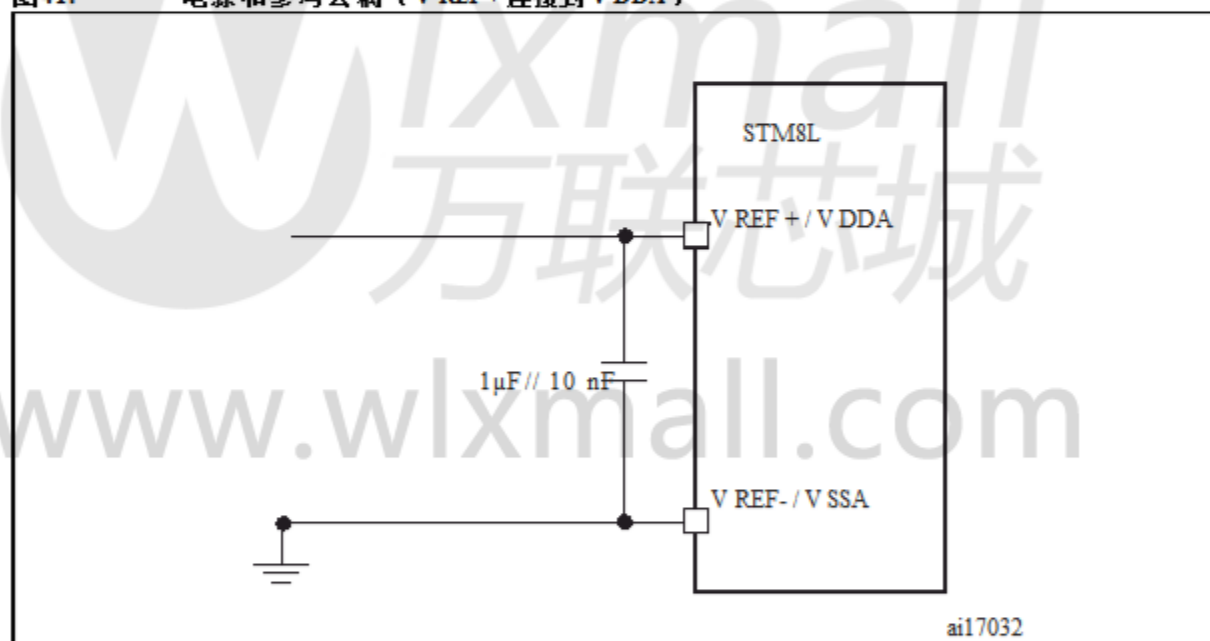


图41. 电源和参考去耦 (V REF+ 连接到 V DDA)



9.3.13 EMC特性

在产品表征期间，以样品为基础进行易感性测试。

功能性EMS（电磁敏感性）

基于产品上简单运行的应用程序（通过I / O端口切换2个LED），
该产品受到两个电磁事件的压力，直到发生故障（由
发光二极管）。

- **ESD**：在设备的所有引脚上施加静电放电（正极和负极）
直到发生功能障碍.该测试符合IEC 61000标准。
- **FTB**：快速瞬态电压（正和负）突发施加到V DD和V SS
通过100 pF电容，直到发生功能障碍.这个测试符合
符合IEC 61000标准。

器件复位允许恢复正常操作.测试结果在...中给出
基于应用笔记AN1709中定义的EMS级别和类别。

设计硬化软件以避免噪音问题

在典型的组件级别进行EMC表征和优化
应用环境和简化的MCU软件.应该注意的是良好的EMC
性能高度依赖用户应用程序和软件。

因此建议用户应用EMC软件优化
与他申请的EMC级别相关的资格预审测试。

资格预审试验：

大多数常见故障（意外重置和程序计数器损坏）都可以
通过手动强制NRST引脚或振荡器引脚1的低电平进行复制
第二。

为了完成这些试验，ESD应力可以直接应用于器件上
规格值.当检测到意外行为时，软件可以硬化
以防止发生不可恢复的错误（参见应用笔记AN1015）。

表55. EMS数据

符号	参数	条件		水平 / 类
V FESD	施加电压限制 任何I / O引脚引起功能 骚乱	V DD = 3.3V, T A = +25°C, f CPU = 16 MHz, 符合IEC 61000标准		3B
V EFTB	快速瞬态电压突发限制 通过100 pF应用 V DD和V SS引脚引起 功能紊乱	V DD = 3.3V, T A = +25°C, f CPU = 16 MHz, 符合IEC 61000标准	使用恒生指数	4A
			使用HSE	2B

电磁干扰（EMI）

基于产品上运行的简单应用程序（通过I / O切换2个LED）
端口），产品在排放方面进行监控.这种排放测试符合
规范IEC61967-2规定了每个引脚的电路板和负载。

表56. EMI数据 (1)

符号	参数	条件	监控 频带	马克斯 ^{vs.}	单元
				16 MHz	
S EMI	峰值水平	V _{DD} = 3.6 V, T _A = +25°C, LQFP32 符合 IEC 61967-2	0.1 MHz至30 MHz	-3	分贝 ^V
			30 MHz至130 MHz	-9	
			130 MHz至1 GHz	4	
			SAE EMI级别	2	-

1. 未经生产测试。

绝对最大额定值（电气灵敏度）

基于两种不同的测试（ESD和LU）使用特定的测量方法
产品被强调以确定其在电敏感性方面的性能。
有关详细信息，请参见应用笔记AN1181。

静电放电（ESD）

静电放电（正负脉冲分开1秒）
根据每个针组合应用于每个样品的针脚。样本大小
取决于器件中的电源引脚数（3部分*（n+1）电源引脚）。两种型号
可以模拟：人体模型和充电装置模型。这个测试符合
JESD22-A114A / A115A标准。

表57. ESD绝对最大额定值

符号	评级	条件	最大值 价值 (1)	单元
V _{ESD} (HBM)	静电放电电压 (人体模型)	T _A = +25°C	2000	V
V _{ESD} (CDM)	静电放电电压 (充电装置型号)		500	

1. 基于表征结果的数据，未在生产中测试。

静态门锁

- LU：需要10个补充静态测试来评估门锁
性能。电源过压（应用于每个电源引脚）和电流
每个都执行注入（应用于每个输入，输出和可配置的I/O引脚）
样品。该测试符合EIA / JESD 78 IC门锁标准。更多细节，
请参考应用笔记AN1181。

表58. 电敏感

符号	参数	类
鲁	静态锁定类	II

9.4 热特性

最大芯片结温度 (T_{Jmax}) 不得超过给定值
表17: 一般操作条件, 第63页.

最大芯片结温度 T_{Jmax} , 以摄氏度计, 可以使用
以下等式:

$$T_{Jmax} = T_{Amax} + (P_{Dmax} \times \theta_{JA})$$

哪里:

- T_{Amax} 是最高环境温度, 单位°C
- θ_{JA} 是以°C/W为单位的封装结到环境热阻
- P_{Dmax} 是 P_{INTmax} 和 $P_{I/Omax}$ 之和 ($P_{Dmax} = P_{INTmax} + P_{I/Omax}$)
- P_{INTmax} 是 I_{DD} 和 V_{DD} 的 乘积, 用瓦特表示. 这是最大的芯片内部电源
- $P_{I/Omax}$ 表示输出引脚上的最大功耗

哪里:

$P_{I/Omax} = \Sigma (V_{OL} \times I_{OL}) + \Sigma ((V_{DD} - V_{OH}) \times I_{OH})$,
考虑到实际的 V_{OL}/I_{OL} 和 V_{OH}/I_{OH} 在低级和高级的I/O
应用程序.

表59. 热特性 (1)

符号	参数	值	单元
θ_{JA}	热阻结环境 UFQFPN28 - 4 x 4 mm	118	°C / W
θ_{JA}	热阻结环境 WLCSP28	70	°C / W
θ_{JA}	热阻结环境 LQFP 32 - 7 x 7 mm	59	°C / W
θ_{JA}	热阻结环境 UFQFPN 32 - 5 x 5 mm	38	°C / W
θ_{JA}	热阻结环境 LQFP 48- 7 x 7毫米	65	°C / W
θ_{JA}	热阻结环境 UFQFPN 48-7 x 7mm	32	°C / W

1. 热电阻基于 JEDEC JESD51-2, 具有4层PCB的自然对流环境.

10 包装特点

10.1 ECOPACK

为了满足环保要求，ST为不同等级的这些设备提供这些设备
ECOPACK®包装，取决于其环境符合程度。ECOPACK®
规格，等级定义和产品状态可从以下网址获取：www.st.com。
ECOPACK®是ST商标。



10.2 包装机械数据

图42. UFQFPN28 - 28引线非常非常细间距四边形无引线封装外形
(4x4) (1)

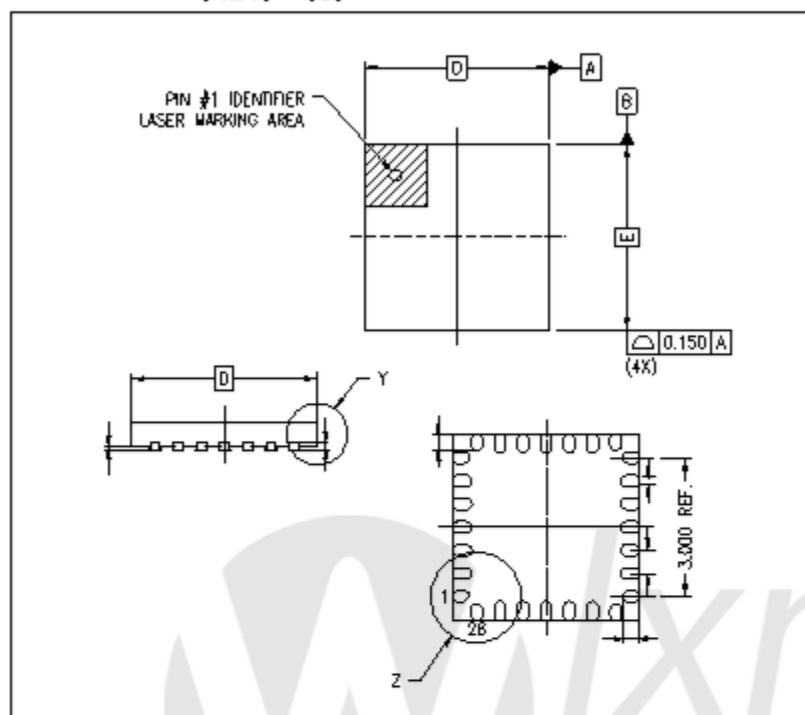
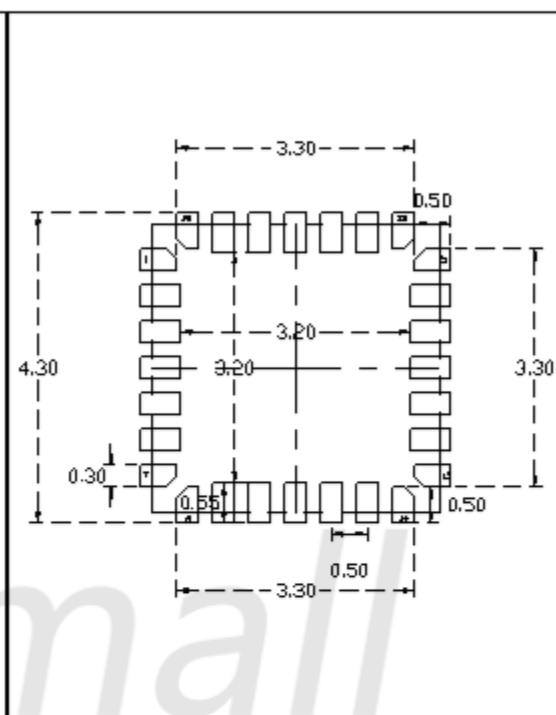


图43. 推荐足迹
(尺寸 (mm)) (1)



1. 绘图不按比例.

表 60. UFQFPN28 - 28 引脚超薄细间距四边形无引线封装 (4 x 4),
包装机械数据

暗淡.	毫米			英寸 (1)		
	敏	典 型	马克斯	敏	典 型	马克斯
一个	0.500	0.550	0.600	0.0197	0.0217	0.0236
A1	0	0	0.050	0	0	0.002
δ	3.900	4.000	4.100	0.1535	0.1575	0.1614
Ē	3.900	4.000	4.100	0.1535	0.1575	0.1614
大号	0.300	0.400	0.500	0.0118	0.0157	0.0197
L1	0.250	0.350	0.450	0.0098	0.0138	0.0177
Ĥ		0.152			0.0060	
b	0.200	0.250	0.300	0.0079	0.0098	0.0118
Ē		0.500			0.0197	
	引脚数					
N	2	8				

1. 以英寸为单位的值将从 mm 转换为四位数.



图44. WLCSP28 - 28针晶圆级芯片级封装，
包装大纲

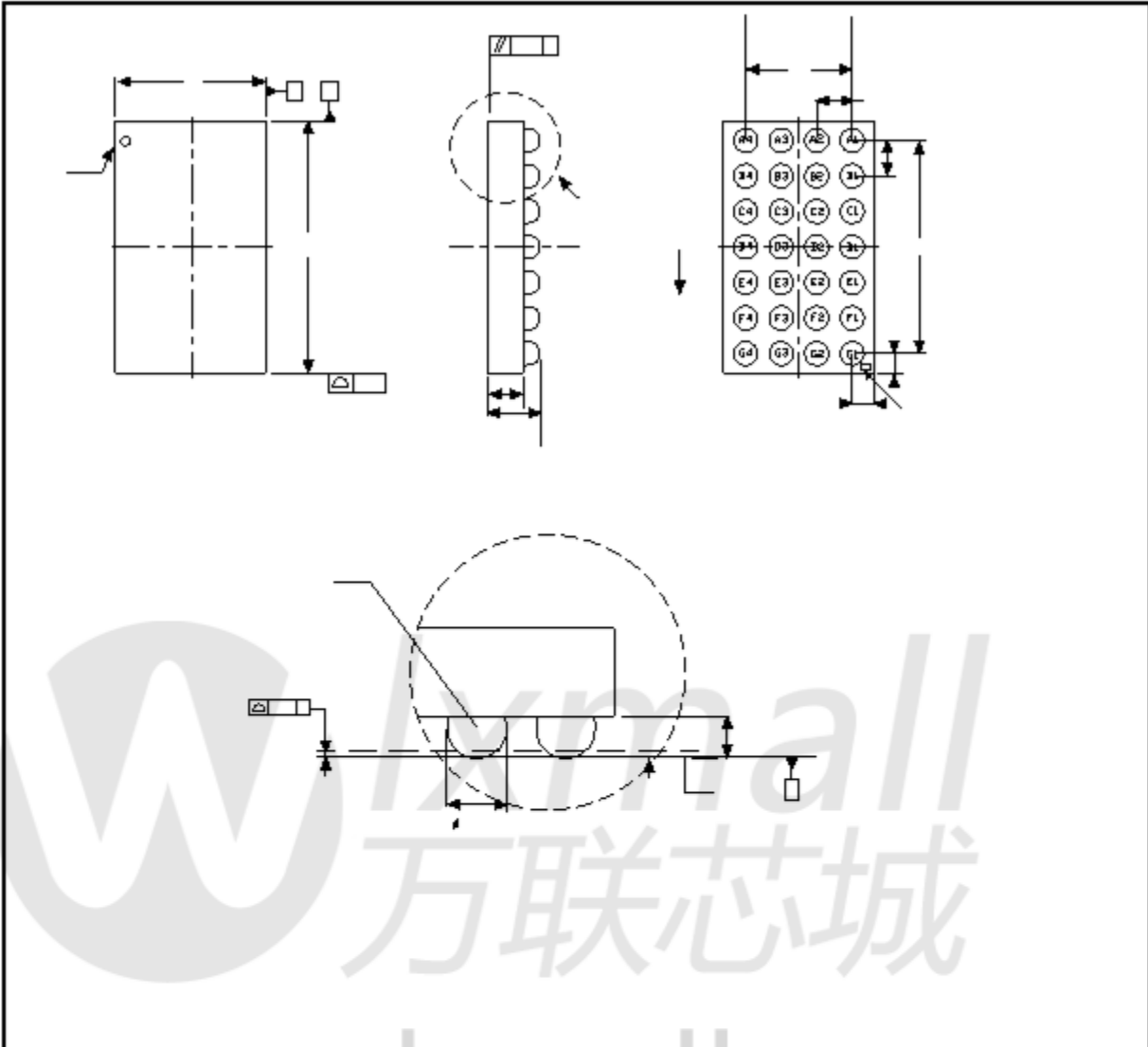


表61. WLCSP28 - 28针晶圆级芯片级封装，
包装机械数据

暗淡.	毫米			英寸 (1)		
	敏	典型	马克斯	敏	典型	马克斯
一个	0.440	0.590	0.640	0.0173	0.0232	0.0252
A1	0.165	0.190	0.215	0.0065	0.0075	0.0085
A2	0.375	0.400	0.425	0.0148	0.0157	0.0167
b	0.265	0.270	0.275	0.0104	0.0106	0.0108
δ	1.677	1.697	1.717	0.0660	0.0668	0.0676
Ē	2.815	2.835	2.855	0.1108	0.1116	0.1124
E1	1.190	1.200	1.210	0.0469	0.0472	0.0476
E2	0.390	0.400	0.410	0.0154	0.0157	0.0161
E3	0.390	0.400	0.410	0.0154	0.0157	0.0161

表 61. WLCSP28 - 28 针晶圆级芯片级封装，
包装机械数据（续）

暗淡.	毫米			英寸 (1)		
	敏	典 型	马克斯	敏	典 型	马克斯
E4	2.390	2.400	2.410	0.0941	0.0945	0.0949
F	0.239	0.249	0.259	0.0094	0.0098	0.0102
G	0.208	0.218	0.228	0.0082	0.0086	0.0090
EEE		0.050			0.0020	
	引脚数					
N	2	8				

1. 以英寸为单位的值将从 mm 转换为四位小数。



图45. UFQFPN32 - 32引脚超薄细间距
四边形无引线封装外形
(5x5) (1) (2) (3)

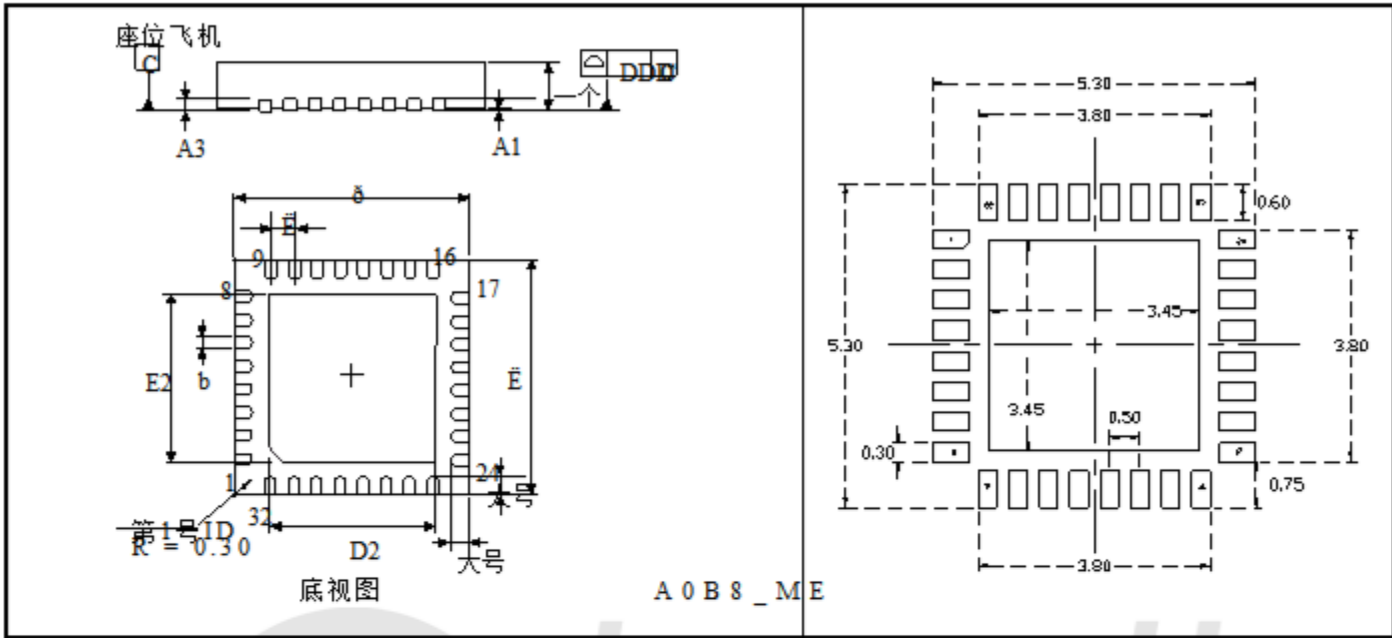
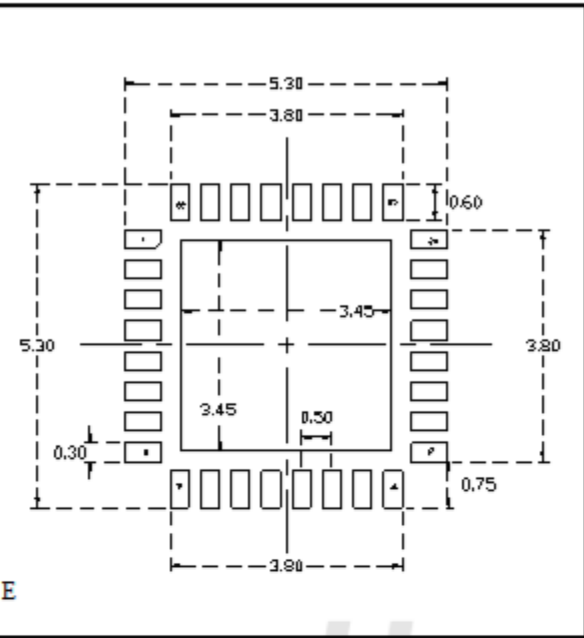


图46. 推荐UFQFPN32
足迹 (1) (4)



1. 绘图不按比例。
2. 所有导线/焊盘也应焊接到PCB，以提高引脚/焊盘焊点的使用寿命。
3. 在UFQFPN封装的底面有裸露的裸片焊盘，建议连接和焊接这个back-侧面焊盘到PCB接地。
4. 尺寸单位为毫米。

表62. UFQFPN32 - 32引脚超薄细间距四边形无引线封装 (5 x 5)，
包装机械数据

暗淡.	毫米			英寸 (1)		
	敏	典 型	马克斯	敏	典 型	马克斯
一个	0.5	0.55	0.6	0.0197	0.0217	0.0236
A1	0.00	0.02	0.05	0	0.0008	0.0020
A3		0.152			0.006	
b	0.18	0.23	0.28	0.0071	0.0091	0.0110
δ	4.90	5.00	5.10	0.1929	0.1969	0.2008
D2		3.50			0.1378	
E	4.90	5.00	5.10	0.1929	0.1969	0.2008
E2	3.40	3.50	3.60	0.1339	0.1378	0.1417
E		0.500			0.0197	
大号	0.30	0.40	0.50	0.0118	0.0157	0.0197
DDD	0.08			0.0031		
	引脚数					
N	3	2				

1. 以英寸为单位的值将从mm转换为四位数。

图47. LQFP32 - 32针低端四边形扁平封装外形

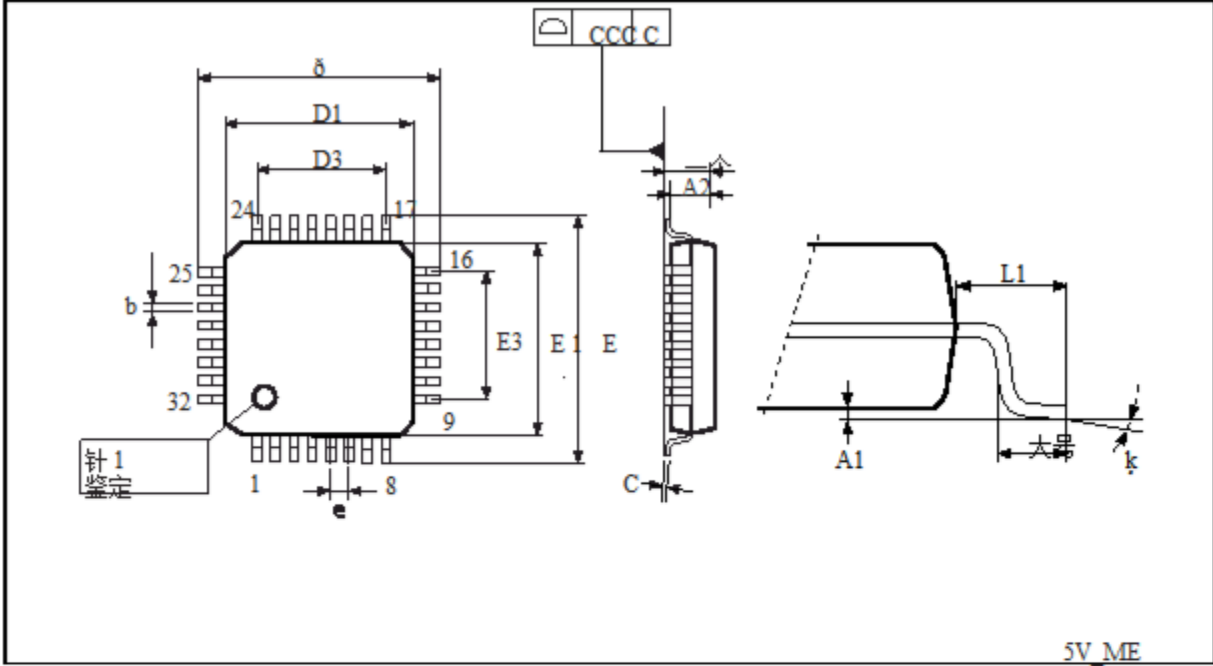


表63. LQFP32 - 32针低端四方扁平封装，封装机械数据

暗淡.	毫米			英寸 (1)		
	敏	典 型	马克斯	敏	典 型	马克斯
A 1	6					0.063
A1	0.05		0.15	0.0020		0.0059
A2	1.35	1.4	1.45	0.0531	0.0551	0.0571
b	0.3	0.37	0.45	0.0118	0.0146	0.0177
C	0.09		0.2	0.0035		0.0079
δ	8.8	9	9.2	0.3465	0.3543	0.3622
D1	6.8	7	7.2	0.2677	0.2756	0.2835
D3		5.6			0.2205	
E	8.8	9	9.2	0.3465	0.3543	0.3622
E1	6.8	7	7.2	0.2677	0.2756	0.2835
E3		5.6			0.2205	
E		0.8			0.0315	
大号	0.45	0.6	0.75	0.0177	0.0236	0.0295
L1		1			0.0394	
k	0.0°	3.5°	7.0°	0.0°	3.5°	7.0°
CCC	0.1			0.0039		
	引脚数					
N	3	2				

1. 以英寸为单位的值将从mm转换为四位小数。

图48. UFQFPN48 7 x 7 mm, 0.5 mm间距, 封装
纲要 (1) (2) (3)

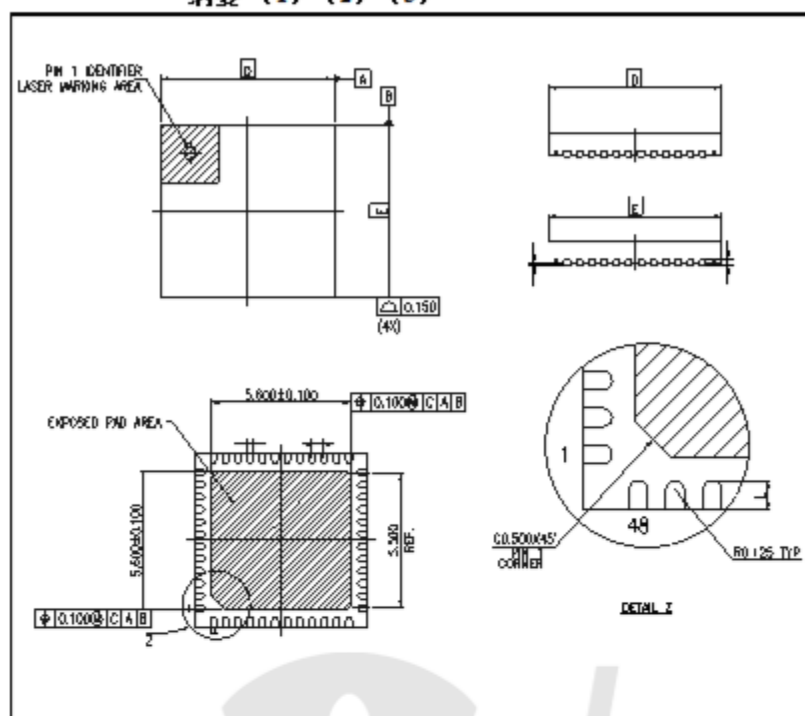
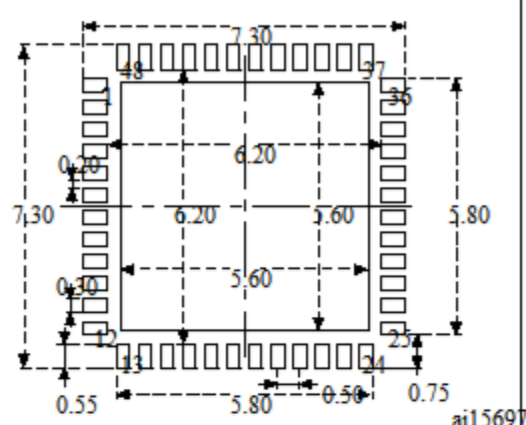


图49. 推荐足迹
(尺寸 (mm)) (l)



1. 绘图不按比例。
2. 所有导线/焊盘也应焊接到PCB，以提高引脚/焊盘焊点的使用寿命。
3. 在UFQFPN封装的底面有裸露的裸片焊盘，建议连接并焊接背面垫到PCB接地。

表64. UFQFPN48 - 超细细间距四方扁平封装, 无引线7×7 mm, 0.5 mm
间距封装机械数据

符号	毫米			英寸 (1)		
	典型	敏	马克斯	典型	敏	马克斯
一个	0.500	0.550	0.600	0.0197	0.0217	0.0236
A1	0.000	0.020	0.050	0.0000	0.0008	0.0020
δ	6.900	7.000	7.100	0.2717	0.2756	0.2795
Ē	6.900	7.000	7.100	0.2717	0.2756	0.2795
大号	0.300	0.400	0.500	0.0118	0.0157	0.0197
Ť		0.152			0.0060	
b	0.200	0.250	0.300	0.0079	0.0098	0.0118
Ē		0.500			0.0197	

1. 以英寸为单位的值将从 **mm** 转换为四位数。

图50. LQFP48 - 48针低端四边形扁平封装外形 (7x7)

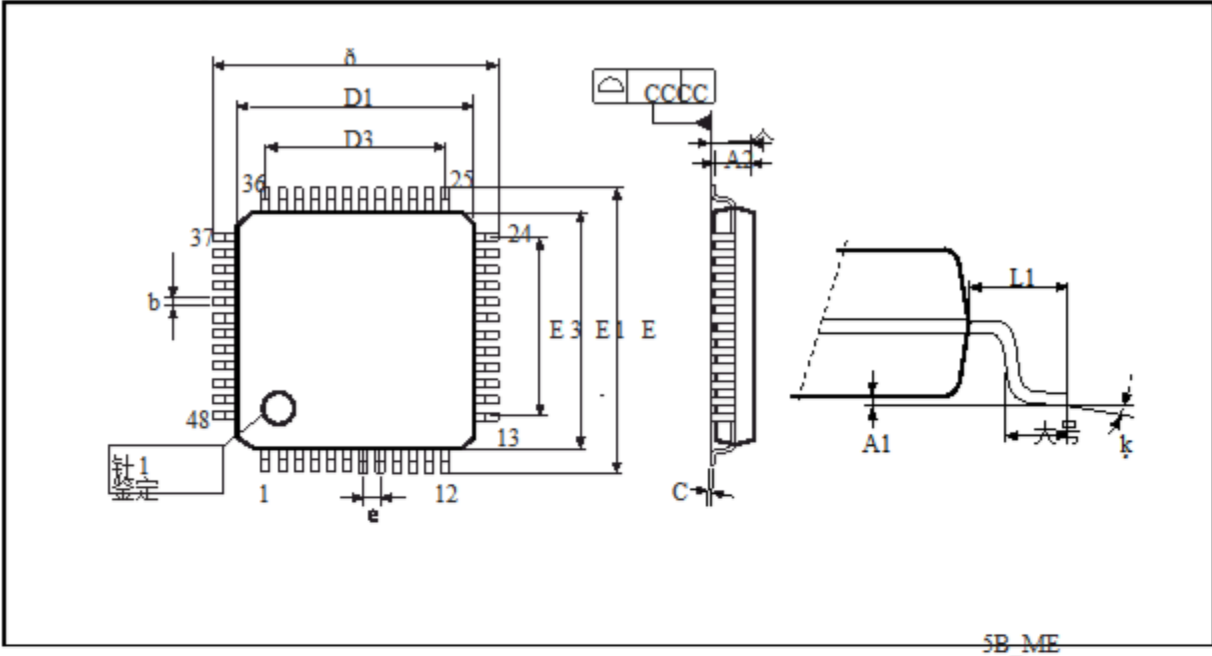


表65. LQFP48 - 48引脚低端四边形扁平封装 (7x7) , 封装机械数据

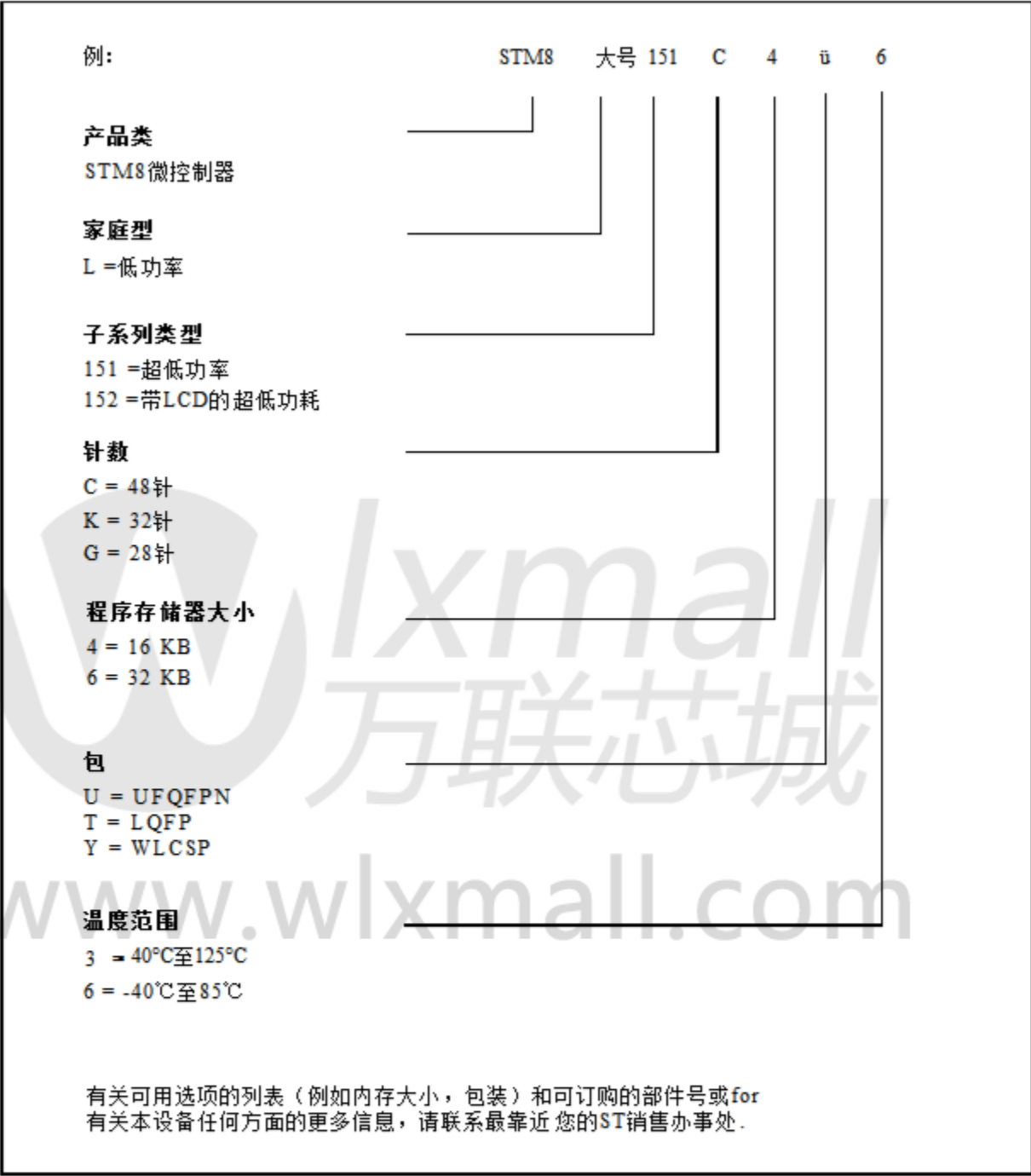
标注.	毫米			英寸 (1)		
	值	典型	马克斯	值	典型	马克斯
A 1	6					0.063
A1	0.05		0.15	0.002		0.0059
A2	1.35	1.4	1.45	0.0531	0.0551	0.0571
b	0.17	0.22	0.27	0.0067	0.0087	0.0106
C	0.09		0.2	0.0035		0.0079
δ	8.8	9	9.2	0.3465	0.3543	0.3622
D1	6.8	7	7.2	0.2677	0.2756	0.2835
D3		5.5			0.2165	
E	8.8	9	9.2	0.3465	0.3543	0.3622
E1	6.8	7	7.2	0.2677	0.2756	0.2835
E3		5.5			0.2165	
E		0.5			0.0197	
大号	0.45	0.6	0.75	0.0177	0.0236	0.0295
L1		1			0.0394	
k	0.0°	3.5°	7.0°	0.0°	3.5°	7.0°
CCC			0.08			0.0031
	引脚数					
N	4	8				

1. 以英寸为单位的值将从mm转换为四位小数。



11 设备订购信息

图51. STM8L15xxx订购信息方案



12 修订记录

表 66. 文件修订历史

日期	调整	变化
06 - 8 - 2009年	1	初始发行
10九月2009	2	在整个文档中更新了外设命名. 图7: 第25页的STM8L151Cx 48引脚引脚排列 (不带LCD) 在第1页的功能中添加电容感应通道 表5中更新了PA7, PC0和PC1: STM8L15x引脚描述 在表8中更改了CLK和REMAP寄存器名称 更改WDGHALT在表12中的描述 在表18至表26中添加了典型功耗值 表36中正确的VIH最大值
12月11日 - 2009年	3	增加了WLCSP28包 修改图9: 存储器映射第35页, 并添加了2个注释. 修改低功耗运行模式在3.1节: 低功耗模式打开 第14页 添加第8节: 唯一ID在第59页 修改表10: 第54页的中断映射 (添加保留区地址0x00 8008) 表11中修改的OPT4选项位: 选项字节地址 第56页 表12: 第57页的选项字节描述: 修改的OPT0描述 (“禁用”而不是“启用”)和OPT1描述 增加了OPTBL选项字节 修改第9节: 电气参数 (第60页)
02-APR-2010	4	更改文档的标题 (STM8L151x4, STM8L151x6, STM8L152x4, STM8L152x6) 更改引脚 (V SS1, V DD1, V SS2, V DD 2代替V SS, V DD, V SSIO, V DDIO) 更改包裹 更改了第一页 表5中的修改注释1: 第27页的STM8L15x引脚描述 在表5中添加了PA7, PC0, PC1和PE0的注释: STM8L15x引脚 第27页的说明 修改图9: 存储器映射第35页 修改表61: WLCSP28 - 28引脚晶圆级芯片级封装, 包装机械数据在第113页 (最小和最大列换) 修改图44: WLCSP28 - 28引脚晶圆级芯片级封装, 包装轮廓在第113页 (A1球位置) 部分: 第79页: 重命名为Rm, Lm和Cm 表8中的EXTI_CONF1替换为EXTI_CONF: 通用硬件 注册地图第37页 更新第9节: 电气参数 (第60页)

表 66. 文件修订历史

日期	调整	变化
23 - 07月2010	五	<i>修改介绍和说明</i> 修改表4: 第27页表5的图例/缩写 表5: 第27页的STM8L15x引脚描述 (对于PA0, PA1, PB0和PB4和浮动输入列中的复位状态) <i>修改图1: STM8L15xxx设备框图, 第13页和图2: 第18页的STM8L15x时钟树图</i> <i>修改图3.1: 低功耗模式 (第14页) 和图3.5: 低电源实时时钟在第18页</i> 表8中修改了CLK_PCKENR2和CLK_HSICALR复位值: 第37页的通用硬件注册表 下面的修改注释图9: 存储器映射第35页 第36页的表7中修改的PA_CR1复位值 第36页的表7中Px_IDR寄存器的修改复位值 修改表14: 电压特性第61页, 表15: 第62页的当前特性 表36中的 <i>修改后的</i> V_{IH}: 第85页的I/O静态特性 修改表20: 等待模式下的总耗电量, 第69页 修改图37: I2C总线典型应用和时序图 1) 第96页 <i>修改后的</i> IL 值如图39所示: 典型连接图使用ADC第105页 表43中的 <i>修改后的</i> R_H 和 R_L: 第97页的LCD特性 在第9节中添加了图表: 电气参数 (第60页) 表44中的修改注释3: 参考电压特性第98页 补充说明 表45中的修改后的注释1: 第99页的TS特性 更改了第58页的表57中的 V_{ESD} (CDM) 值 UFQFPN32和UFQFPN48下面的修改注释或添加的注释包

请仔细阅读：

本档中的信息仅供ST产品使用.意法半导体及其子公司（“ST”）保留对本文档以及本文所述的产品和服务进行任何更改，更正，修改或改进的权利时间，恕不另行通知。

所有ST产品均按照ST的销售条款和条件出售。

买家对本文所述的ST产品和服务的选择，选择和使用负全部责任，ST假定没有对本文所述的ST产品和服务的选择，选择或使用的任何责任。

根据本文件，不得以任何禁止反言或以其他方式明示或默示任何知识产权.如果这个的任何部分文件是指任何第三方产品或服务，ST不得将其视为使用此类第三方产品的许可证或服务，或其中包含的任何知识产权或被认为是以任何方式使用的保证第三方产品或服务或其中包含的任何知识产权。

除非另有规定，否则ST的条款和条件不得以任何明示或暗示的方式关于使用和/或销售ST产品的保证，包括但不限于暗示适用性，适用于特定用途的保证（及其法律等同条款）任何司法管辖区），或侵犯任何专利，版权或其他知识产权。

除了经授权的ST代表书进行书面批准之外，ST产品不得建议，授权或保证在军事，空运，空间，生命维持或生命维持中使用应用或产品或系统故障或故障可能导致人身伤害，死亡或严重财产或环境损害. ST产品不被称为“汽车” GRADE“只能用于汽车应用程序，用户自己承担风险。

与本文件所述的陈述和/或技术特征不同的ST产品转售将立即失效
ST所提供ST产品或服务的任何保证，不得以任何方式创建或扩展任何ST的责任

ST和ST标志是ST在各国的商标或注册商标。

本档中的信息取代了以前提供的所有信息。

ST标志是意法半导体的注册商标.所有其他名称均为其各自所有者的财产。

©2010 STMicroelectronics - 保留所有权利

意法半导体集团公司

澳大利亚 - 比利时 - 巴西 - 加拿大 - 中国 - 捷克共和国 - 芬兰 - 法国 - 德国 - 香港 - 印度 - 以色列 - 意大利 - 日本 - 马来西亚 - 马耳他 - 摩洛哥 - 菲律宾 - 新加坡 - 西班牙 - 瑞典 - 瑞士 - 英国 - 美利坚合众国

www.st.com