

带转换器的微步DMOS驱动器

- ±2.5 A, 35 V输出额定值
- 低R_{DS(On)}输出: 典型值为0.28Ω源, 0.22Ω灌电流
- 自动电流衰减模式检测/选择
- 3.0至5.5 V逻辑电源电压范围
- 慢速, 快速或混合电流衰减模式
- 主页输出
- 低功耗的同步整流
- 内部UVLO和热关断电路
- 交叉电流保护

不接比例

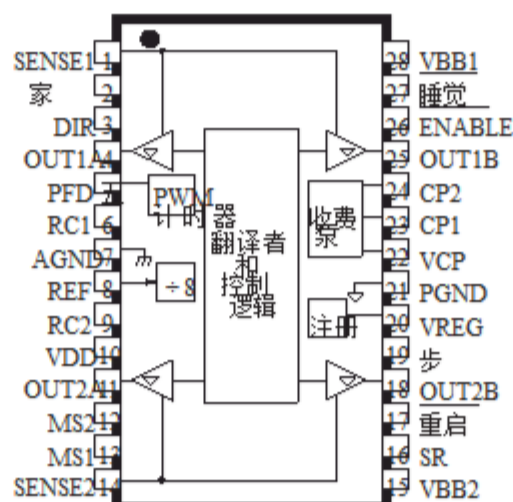
A3979是一款完整的微步进电机驱动器。内置翻译器，设计为引脚兼容替代品。成功的**A3977**，具有增强微步（1/16步）精确。它被设计用于操作双极性步进电机。带有输出的全模式，半模式，四分之一和十六步模式。驱动能力高达**35 V**和 **$\pm 2.5 A$** 。**A3979**包括一个固定的关闭时间电流调节器，具有操作能力慢速，快速或混合衰减模式。这种电流衰减控制方案导致可听见的电机噪音减少，步骤增加精确度和降低的功耗。

A3979 它允许在 **STEP** 上简单输入一个脉冲
引脚驱动电机一个微步，可以是一个完整的
步，半，四分之一或十六分之一，取决于设置
MS1和**MS2**逻辑输入。没有相序表，
高频控制线或复杂的编程接口。

内部同步整流控制电路提供以改善PWM操作期间的功耗。内部电路保护包括：具有滞后的热关断，UVLO（欠压锁定）和交叉电流保护，不需要特殊的开机顺序。

A3979采用低矮型（高度 $\leq 1.20\text{mm}$ ），带裸露散热垫的28引脚TSSOP包是铅（Pb），具有100%零锡电镀引脚框。

引脚图



AGND和 PGND 必须是外部连接在一起

选择指南

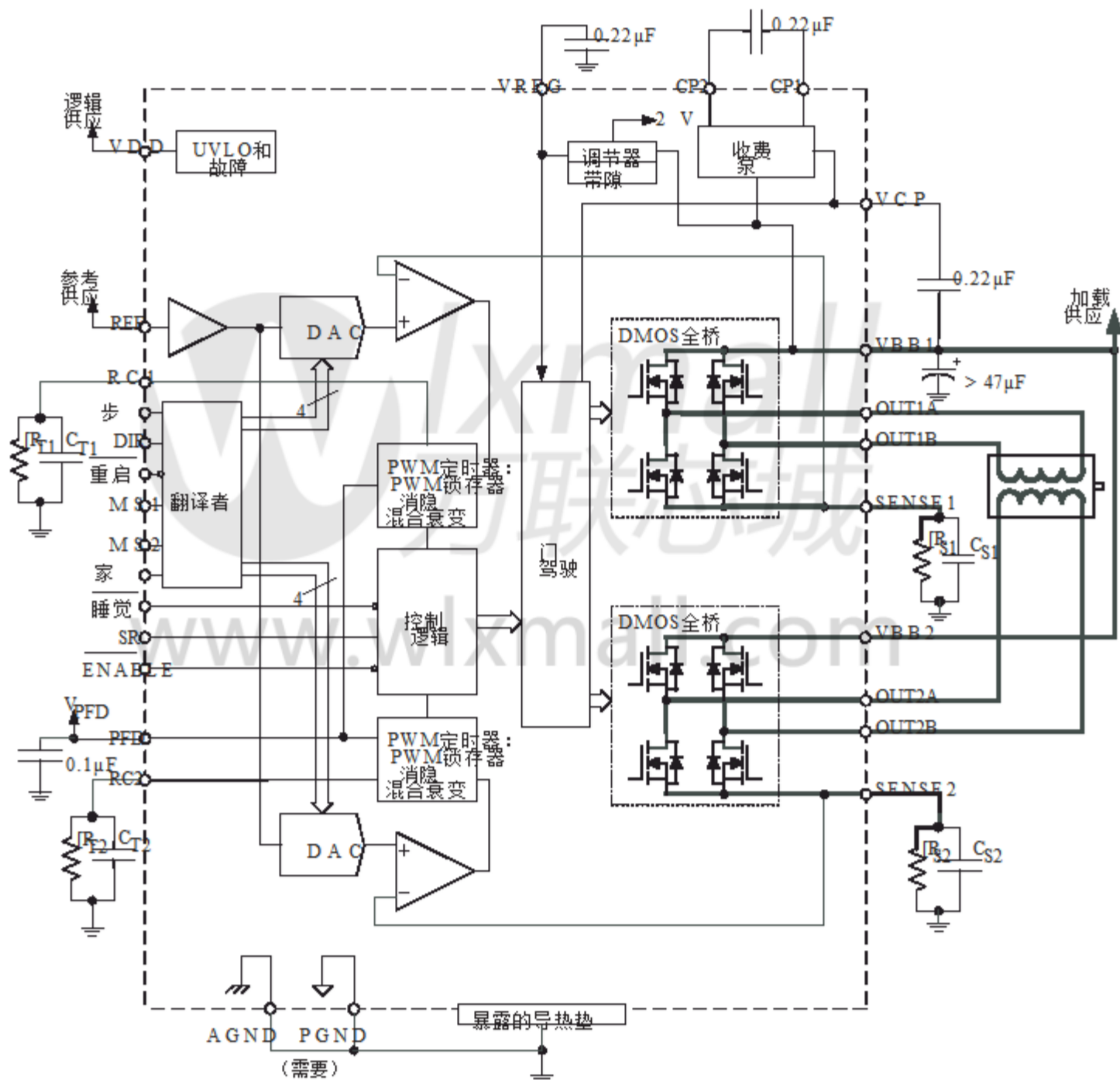
零件号	填料
A3979SLP-T	每管50件
A3979SLPTR-T	每卷4000件

绝对最大额定值

负载电源电压	V _{BB}		35	V
输出电流	I _{OUT}	输出电流额定值可能受到占空比的限制， 环境温度和散热。在任何一组下 条件下，不要超过规定的额定电流或 结温为150°C。	±2.5	一个
逻辑电源电压	V _{DD}		7	V
逻辑输入电压范围	V _{IN}	t _W > 30 ns	-0.3到V _{DD} + 0.3	V
		t _W < 30 ns	-1到V _{DD} + 1	V
感应电压	V _{SENSE}		0.5	V
参考电压	V _{REF}		V _{DD}	V
工作环境温度	T _A	范围S	-20至85	C
结温	T _J (最大)		150	C
储存温度	T _{stg}		-55至150	C

www.wlxmall.com

功能框图



$T_A = 25^\circ\text{C}$ 时的电气特性， $V_{BB} = 35\text{ V}$ ， $V_{DD} = 3.0$ 至 5.5 V （除非另有说明）

特点	符号	测试条件	阈.	典型. 1	最大.	单位
输出驱动器						
负载电源电压范围	V BB	操作	8	-	35	V
		在睡眠模式下	0	-	35	V
输出泄漏电流 2	我 DSS	V OUT = V BB	-	<1.0	20	μA
		V OUT = 0 V	-	<1.0	-20	μA
输出导通电阻	R DS (开)	源驱动程序, I OUT = -2.5 A	-	0.28	0.335	Ω
		水槽驱动器, I OUT = 2.5 A.	-	0.22	0.265	Ω
体二极管正向电压	V F	源二极管, I F = -2.5 A	-	-	1.4	V
		吸收二极管, I F = 2.5 A.	-	-	1.4	V
电机电源电流	我 BB	f PWM <50 kHz	-	-	8	嘛
		操作, 输出被禁用	-	-	6	嘛
		睡眠模式	-	-	20	μA
控制逻辑						
逻辑电源电压范围	V DD	操作	3.0	5	5.5	V
逻辑电源电流	我 DD	f PWM <50 kHz	-	-	12	嘛
		输出关闭	-	-	10	嘛
		睡眠模式	-	-	20	μA
逻辑输入电压	V IN (1)		0.7 × V DD	-		V
	V IN (0)		-		0.3 × V DD	V
逻辑输入电流 2	我 IN (1)	V IN = 0.7 × V DD	-20	<1.0	20	μA
	我 IN (0)	V IN = 0.3 × V DD	-20	<1.0	20	μA
参考输入电压范围	V REF	操作	0	-	V DD	V
参考输入电流	我 参考		-0		±3	μA
HOME输出电压	V HOME (1)	I HOME (1) = -200μA	0.7 × V DD	-		V
	V HOME (0)	I HOME (0) = 200μA-		-	0.3 × V DD	V
混合衰减模式跳变点	V PFDH		-	0.6 × V DD	-V	
	V PFDL		-	0.21 × V DD	-V	
增益 (G m) 错误 3	E G	V REF = 2 V, 相电流 = 38.27%	-	-	±10	%
		V REF = 2 V, 相电流 = 70.71%	-	-	±5.0	%
		V REF = 2 V, 相电流 = 100.00%	-	-	±5.0	%
STEP脉冲宽度	t W		1--			微秒
空白时间	t 空白	R T = 56kΩ, C T = 680 pF	700	950	1200	NS
固定关机时间	关闭	R T = 56kΩ, C T = 680 pF	三十	38	46	微秒
跨界死亡时间	t DT	启用同步整流	100	475	800	NS

接下页.....

电气特性，在T A = 25°C时，V BB = 35 V，V DD = 3.0至5.5 V（除非另有说明）

特点	符号	测试条件	阈.	典型. 1	最大.	单位
热关断温度	T JSD		-	165	-	C
热关断滞后	T JSDHYS		- 15 -			C
UVLO启用阈值	V UVLO	增加V DD	2.45	2.7	2.95	V
UVLO滞后	V UVLOHYS		0.05	0.10	-	V

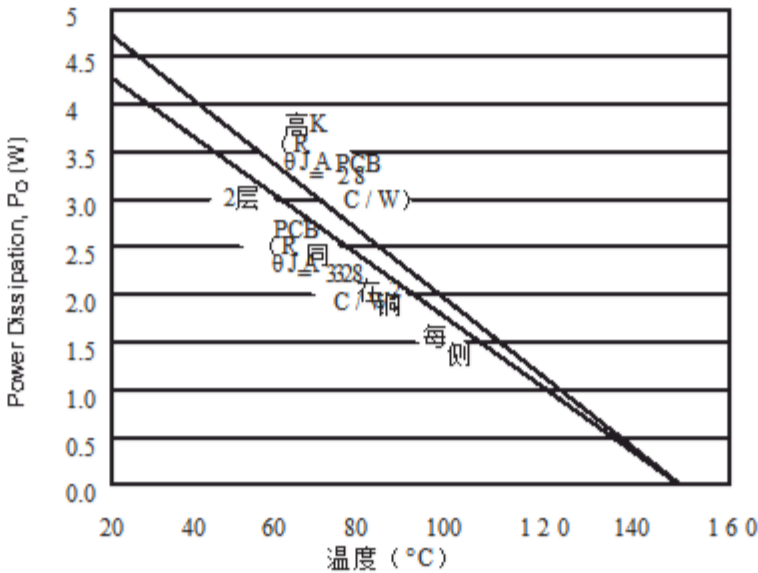
1 典型数据仅用于初始设计估算，并假定最佳制造和应用条件. 性能可能会有所不同
个别单位，在规定的最大和最小限度内。
2 负电流被定义为从指定器件引脚流出（源出）。
3 $E G = ([V REF / 8] - V SENSE) / (V REF / 8)$ 。

热特性可能需要在最大条件下降额，请参阅应用信息

特性	符号	测试条件*	值	单位
封装热阻	RθJA	两面 铜线面积 为3.8英寸 2 的双层PCB 与散热通孔连接并连接到器件裸露焊盘	32	C / W
		高K PCB（多层铜面积大， 基于JEDEC标准）	28	C / W

* Allegro网站提供更多热里信息。

最大功耗，P D（最大）



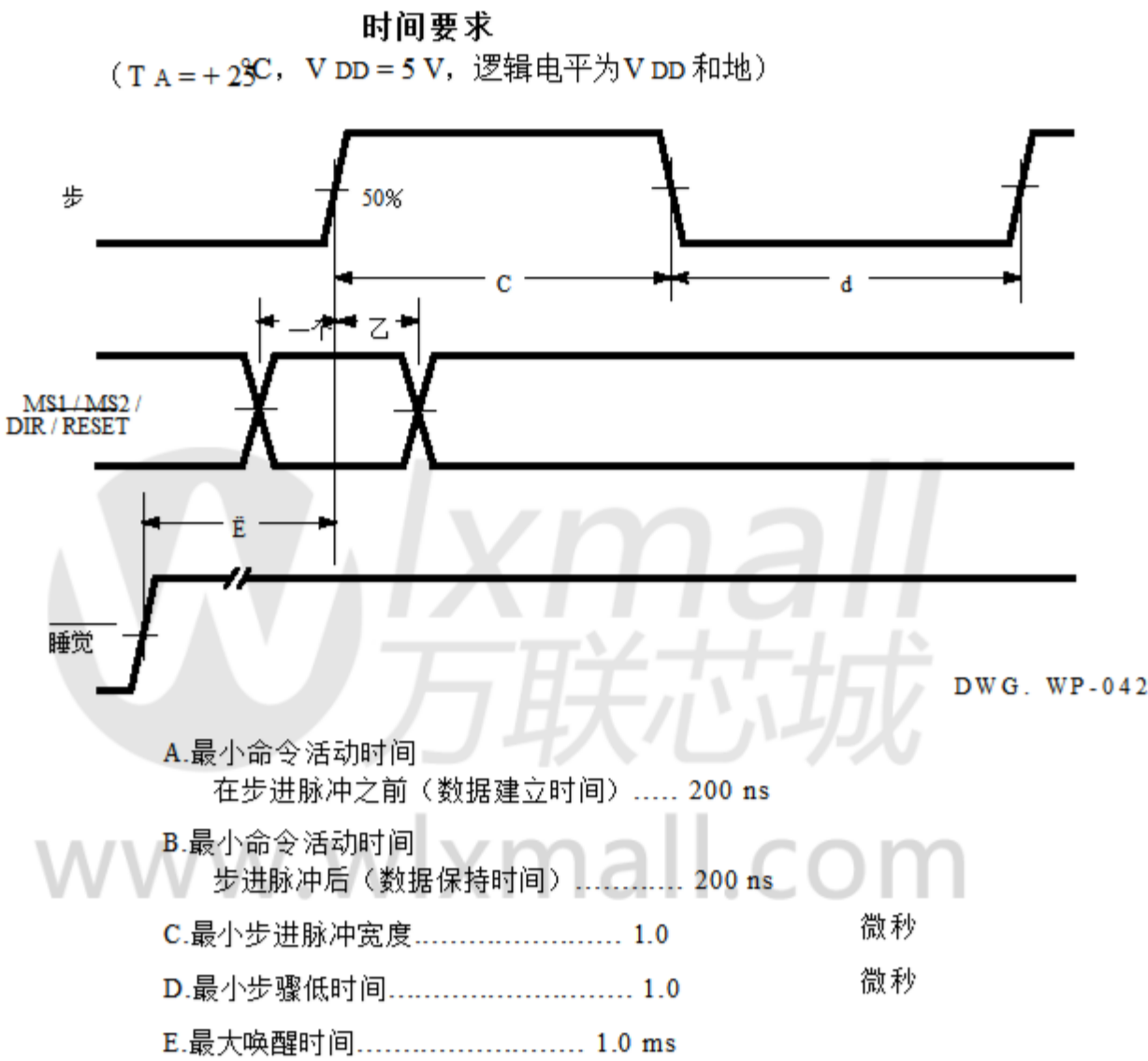


图1.逻辑接口时序图

表1.微步分辨率真值表

MS1	MS2	微步分辨率	激励模式
大号	大号	全步	2阶段
H	大号	半步	1-2阶段
大号	H	季度步骤	W1-2阶段
H	H	第十六步	4W1-2相

功能说明

设备操作. A3979是一款完整的微控制器, 带内置翻译器的步进电机驱动器, 方便使用以最少的控制线进行操作. 它旨在以全, 半, 四分之一和四分之一方式操作双极性步进电机第十六步模式. 两个输出中的每一个中的电流全桥 (所有N沟道MOSFET) 均受到调节. 具有固定关断时间PMW (脉宽调制) 控制电路. 在每一步, 每个全桥的电流是由其外部电流检测电阻的值 (R S1 或R S2), 参考电压 (V REF) 和输出电压它的DAC (反过来由输出控制) 译者).

在上电或复位时, 转换器设置DAC和DAC相电流极性为初始原点状态 (如图所示) 数字2到5), 以及当前调节器混合两个阶段的衰减模式. 当一步指令信号自动发生在STEP输入, 翻译器上将DAC排序到下一个级别和当前极性. (当前级序列见表2). 微步分辨率由输入MS1和MS1的组合效果设置MS2, 如表1所示.

在步进正在发生时, 如果下一个输出电平DAC比紧接在前的输出低级别, 然后是衰减模式 (快速, 慢速或混合) 有源全桥由PFD输入设置. 如果下一个DAC输出水平高于或等于先前水平, 那么该全桥的衰减模式将慢衰减. 这种自动电流衰减选择改进了微步 - 通过减少电流失真来实现ping性能. 由于电机反电动势造成的波形.

RESET输入 (R S1). R S1低) 将翻译器设置为预定义的主页状态 (如图所示) 在图2到5中), 并关闭所有的DMOS out-放. HOME输出变低并且所有的STEP输入都是直到R

家庭输出 (HOME). HOME输出是一个逻辑翻译器初始状态的输出指示符. 在开机时, 翻译器将重置为主页状态 (如图所示) 图2至5).

步骤输入 (STEP). 从低到高的过渡STEP输入顺序翻译器并推进电机一个增量. 转换器控制DAC的输入以及每个绕组中电流的流向. 尺寸的增量由组合状态决定. 输入MS1和MS2 (见表1).

微步选择 (MS1和MS2). 输入终端MS1和MS2选择微步格式, 如表1所示. 对这些输入所做的任何更改都不会直到阶跃指令信号的下一个上升沿才生效. 在STEP输入上.

方向输入 (DIR). DIR输入的状态决定 - 挖掘电机的旋转方向. 任何变化直到下一次上升才会生效. STEP输入上的步进命令信号的边沿.

内部PWM电流控制. 每个全桥都是由固定关断时间的PWM电流控制电路控制. 它将负载电流限制在所需的值I TRIP. 原来, 一对对的源极和漏极MOS输出被使能. 电流流经电机绕组和电流检测电阻R Sx. 当R Sx两端的电压等于DAC输出电压, 电流检测比较器重置PWM锁存器. 然后锁存器关闭源MOS-FET (处于慢衰减模式时) 或信号源MOSFET (当处于快速或混合衰减模式时).

电流限制的最大值由选择电路设置, R S和V REF输入端的电压与Transcon-导管功能近似值为:

$$I_{TRIP\ max} = V_{REF} / 8R_S$$

DAC输出将V REF输出降至cur-按照精确步骤检测比较器 (见表2) %I TRIP max在每个步骤).

$$I_{TRIP} = (\%I_{TRIP\ max} / 100) I_{TRIP\ max}$$

关键是最大额定值 (0.5 V) 不超过SENSE1和SENSE2引脚. 如需完整步骤, ping, V REF可以应用到V DD的最大额定值. 因为峰值感测值为 $0.707 \times V_{REF} / 8$. 在所有其他模式下, V REF不应超过4 V.

固定关机时间。内部PWM电流控制电路 **CUITRY** 使用一次性定时器来控制持续时间。MOSFET保持关闭。一个关机时间， t_{OFF} 关闭，由选择外部电阻 R_{TX} 和...决定。电容器 C_{TX} ，从每个 R_{CX} 定时端子连接到地面。关闭时间，在 $C_T = 470\text{ pF}$ 的范围内到 1500 pF 和 $R_T = 12\text{ k}\Omega$ 到 $100\text{ k}\Omega$ 近似为：

$$t_{OFF} = R_T C_T$$

RC消隐。除了固定的关闭时间之外，PWM控制电路， C_{TX} 组件设置比较 - **Tor** 空白时间。这个函数使输出变成空白。当输出切换时，电流检测比较器通过内部电流控制电路。比较器输出消隐以防止错误的过流检测。由于钳位二极管的反向恢复电流，或者切换与负载电容有关的瞬变。空白时间 t_{BLANK} 可以近似为：

$$t_{BLANK} = 1400 C_T$$

电荷泵 (**CP1**和**CP2**)。电荷泵是用于产生大于 V_{BB} 的栅极电源。驱动源端DMOS门。 $0.22\mu\text{F}$ 陶瓷电容器应连接在 **CP1**和**CP2**之间。抽水的目的。另外还有一个 $0.22\mu\text{F}$ 的陶瓷电容在 **VCP**和**VBB**之间是必需的，以充当一个水库操作高端DMOS门。

VREG (VREG)。这个内部产生的电压用于操作接收端DMOS输出。**VREG** 引脚必须用一个 $0.22\mu\text{F}$ 电容去耦地。**VREG** 是内部监控，并在出现故障的情况下，器件的DMOS输出被禁用。

启用输入 (**EN**)。这个低电平有效输入启用所有的DMOS输出。当设置为逻辑高时，输出被禁用。翻译器的输入 (**STEP**，**DIR**，**MS1**和**MS2**)，全部保持活动，独立于 **EN** 输入状态。

关掉。在正常操作期间，如果出现 **a** 故障，如过热 (超过 T_J) 或欠压 -

年龄在 **VCP**，该设备的输出被禁用，直到故障状态被删除。

上电时，如果 V_{DD} 低，欠压锁定 (**UVLO**) 电路禁用驱动器并重置翻译到主页状态。

睡眠模式 (**SLP**)。这种低电平有效的控制输入用于最大限度地减少电机运行时的功耗。没有被使用。它禁用了很多内部电路，包括 - 输出DMOS FET，电流调节器和电荷泵。将其设置为逻辑高电平允许正常操作，以及启动 (此时 **A3979** 驱动马达到 **Home** 微步位置)。当带来设备退出睡眠模式，以便允许充电泵 (门驱动) 稳定，在发出之前提供 1 ms 的延迟，在 **STEP** 输入上输入一个步进命令信号。

百分比快速衰减输入 (**PFD**)。当一个步骤输入信号命令输出电流比输出电流低上一步，它会将输出电流衰减切换到任意一个慢速，快速或混合衰减模式，具体取决于电压 **PFD** 输入的电平。如果 **PFD** 输入端的电压是大于 $0.6 \times V_{DD}$ ，则选择慢衰减模式。如果 **PFD** 输入端的电压小于 $0.21 \times V_{DD}$ ，则快速衰减模式被选中。混合衰减模式被选中当 **V PFD** 在这两个水平之间时，如上所述下一节。这个终端应该与 **a** 解耦 $0.1\mu\text{F}$ 电容。

混合衰变操作。如果 **PFD** 输入上的电压在 $0.6 \times V_{DD}$ 和 $0.21 \times V_{DD}$ 之间，电桥工作在混合衰减模式下，按照步骤顺序确定 (如图2至5所示)。当到达旅行点时，器件进入快速衰减模式直至电压在 **RCx** 端子衰减到与电压相同的水平应用于 **PFD** 终端。设备运行时间快速衰变中的 t_{FD} 近似为：

$$t_{FD} = R_T C_T \ln (0.6 V_{DD} / V_{PFD})$$

在此快速衰减部分之后，设备切换到慢速衰减模式的剩余时间为固定的关闭时间段。

同步整流. 当PWM off.

周期由内部固定关闭时间周期负载触发
电流根据选择的衰减模式循环

通过控制逻辑. A3979同步整流

功能会在衰减期间打开相应的MOSFET
的电流, 并有效地短路体二极管

与低 R_{DS} (开) 驱动程序. 这减少了功耗
显著并且消除了对外部肖特基的需要

大多数应用的二极管. 同步整流

可以设置为主动模式或禁用模式:

•主动模式. 当SR输入为逻辑低电平时, 激活
模式启用并且可以发生同步整流.

该模式通过转动防止负载电流反转

在零电流电平时关闭同步整流

检测. 这可以防止电机绕组导通,

在相反的方向.

•禁用模式. 当SR输入为逻辑高时, syn-
慢性整顿被禁用. 这种模式是典型的,

当需要外部二极管传输时使用

从A3979封装到外部的功耗

二极管.

应用信息

布局. 该设备所在的印刷电路板
应该有一个沉重的地面飞机. 为了最佳
电气和热性能, A3979应该
直接焊接在电路板上.

负载电源端子VBBx应与之解耦

放置一个电解电容器 (建议 $> 47\mu\text{F}$)

尽可能靠近设备.

避免因高电容耦合而导致的问题

dv/dt 开关瞬变, 路由桥接输出迹线
远离敏感的逻辑输入走线.

始终用低源阻抗驱动逻辑输入

增加抗噪声能力.

接地. AGND (模拟地) 端子和

PGND (电源地) 端子必须连接在一起
外部.

所有接地线应该连接在一起并且如图所示

尽可能短. 一个明星地面系统, 集中在
设备, 是一个最佳的设计.

铜接地层位于暴露的热里之下

垫通常用作星球地面.

电流感应. 尽量减少由此引起的不准确性
地面轨迹IR在检测输出电流水平时下降,

电流检测电阻 R_{Sx} 应该有一个独立的

地面返回到设备的星形地面. 这条路

应尽可能短.

对于低值检测电阻, IR在印刷电路板中下降,

cuIt板感应电阻的痕迹可以是显著的, 应该

应予以考虑.

应该避免使用套接字, 因为它们可以引入

R_{Sx} 由于其接触电阻而发生变化.

Allegro MicroSystems建议使用 R_S 给出的值

$$R_S = 0.5 / I_{TRIP\ max}$$

热保护. 该内部电路关闭

所有驱动器在结温达到 165°C 时,

典型. 它仅用于保护设备免遭故障

由于结温过高而不应该暗示

输出短路是允许的. 热关机

具有大约 15°C 的滞后.

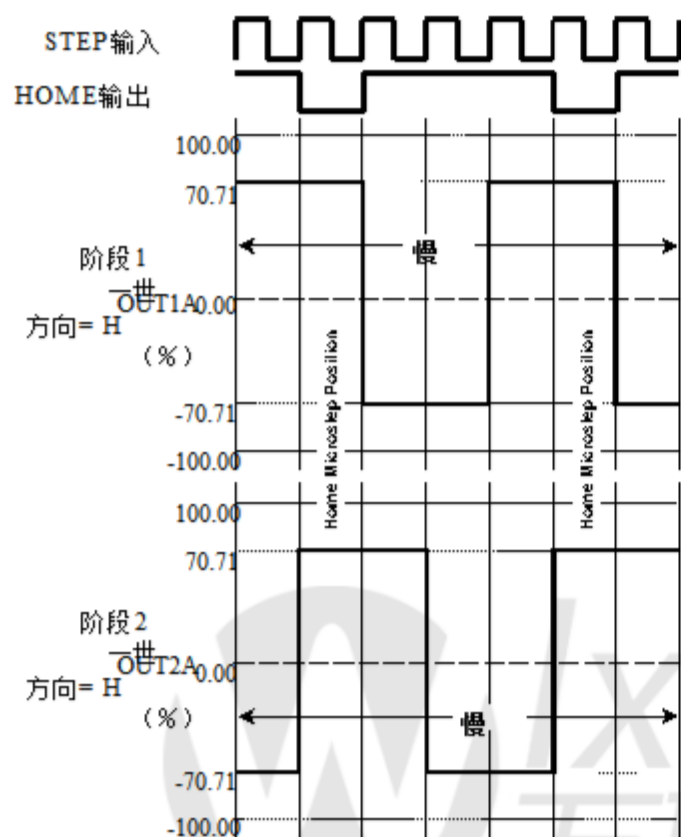


图2. 全步增量的衰减模式

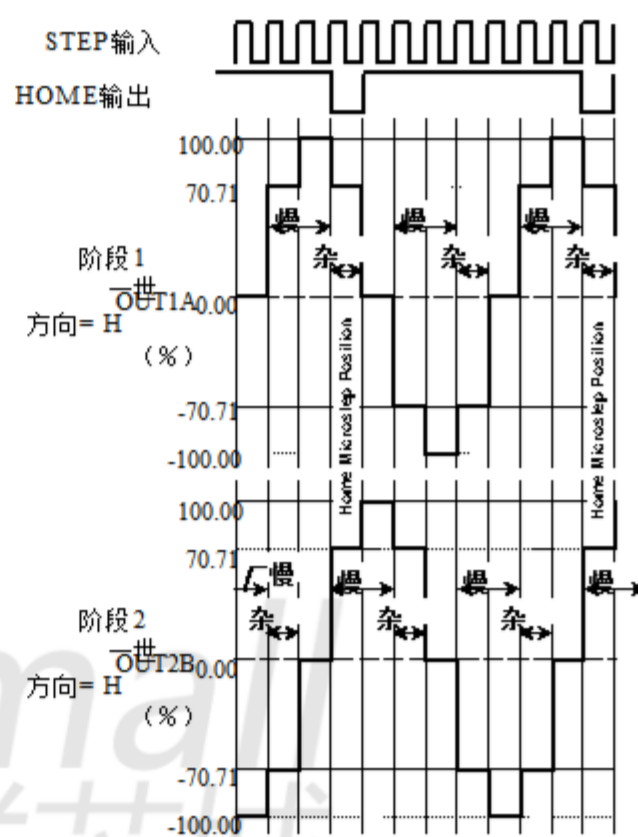


图3. 用于半步增量的衰减模式

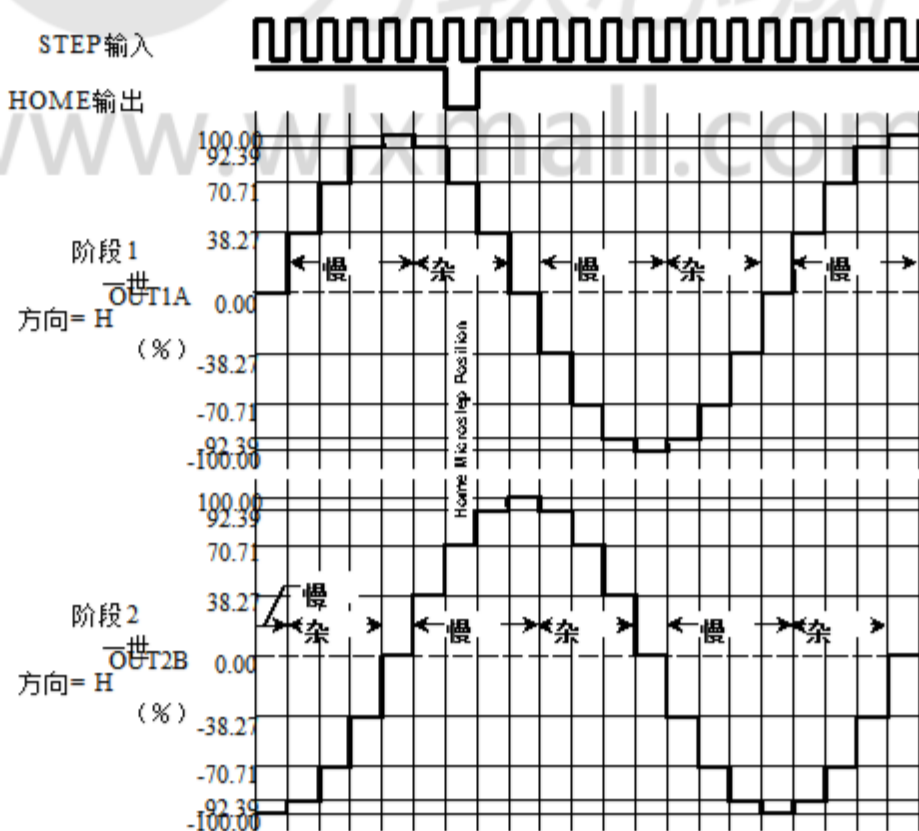


图4. 四分之一步增量的衰减模式

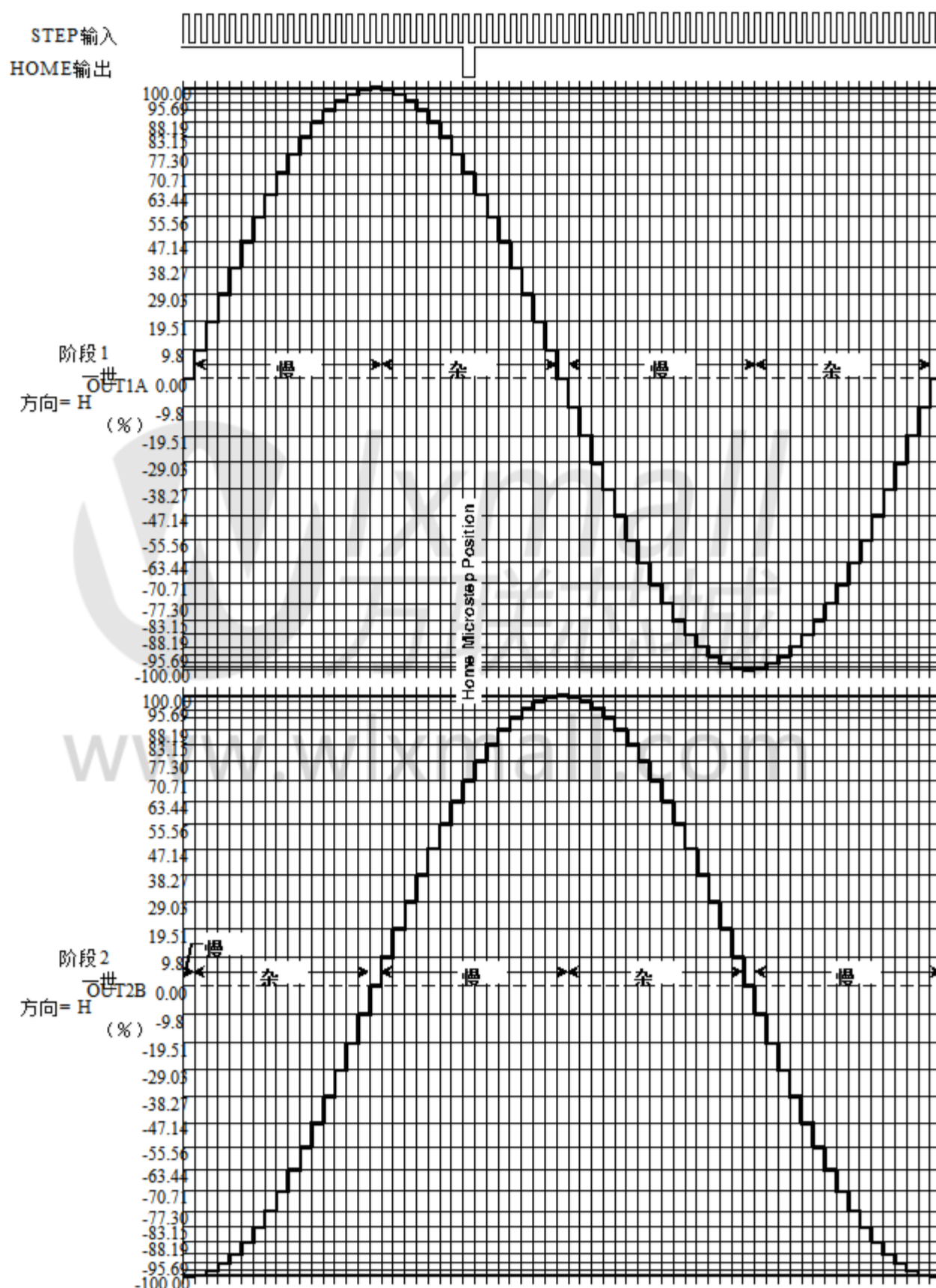


图5. 第十六步增量的衰减模式

表2. 步骤排序设置

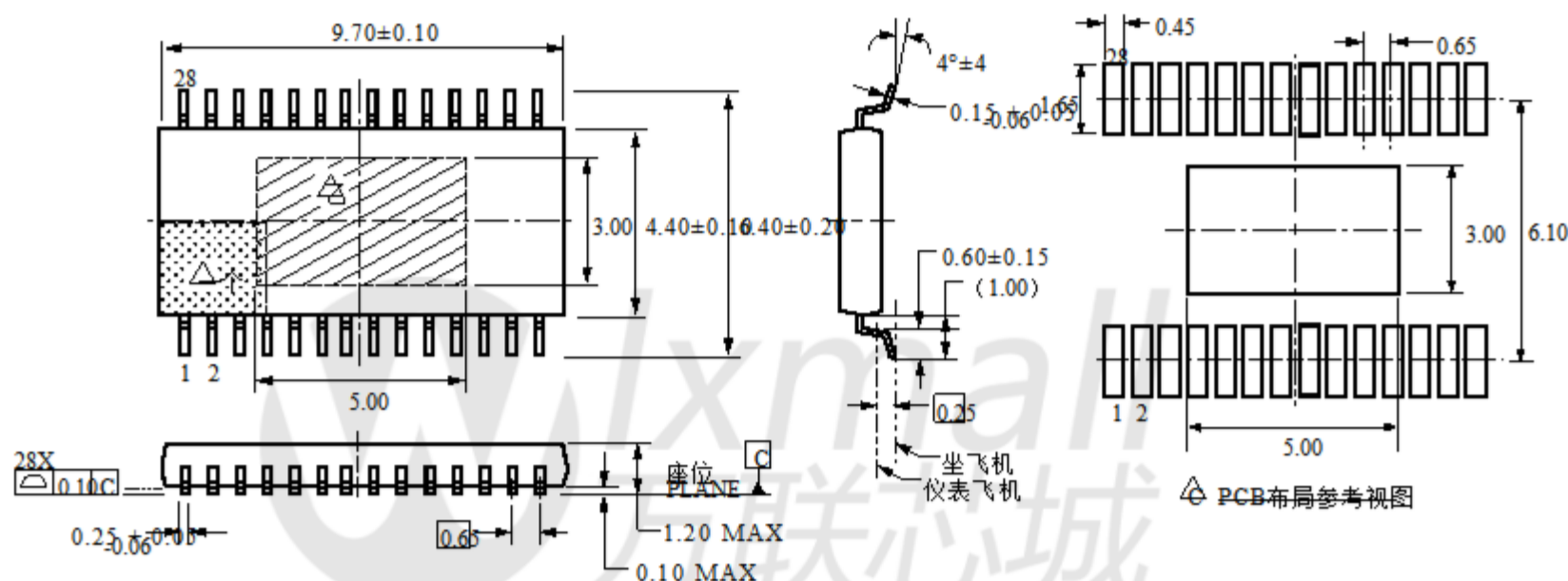
家庭微步位置在步角45°; DIR = H; 360°= 4个完整步骤

充分步 #	半步 #	1/4步 #	1/16步 #	阶段1当前 [% ItripMax] (%)	阶段2当前 [% ItripMax] (%)	步角度 (°)	充分步 #	半步 #	1/4步 #	1/16步 #	阶段1当前 [% ItripMax] (%)	阶段2当前 [% ItripMax] (%)	步角度 (°)
	1	1	1	100.00	0.00	0.0		五	9	33	-100.00	0.00	180.0
			2	99.52	9.80	5.6				34	-99.52	-9.80	185.6
			3	98.08	19.51	11.3				35	-98.08	-19.51	191.3
			4	95.69	29.03	16.9				36	-95.69	-29.03	196.9
		2	五	92.39	38.27	22.5			10	37	-92.39	-38.27	202.5
			6	88.19	47.14	28.1				38	-88.19	-47.14	208.1
			7	83.15	55.56	33.8				39	-83.15	-55.56	213.8
			8	77.30	63.44	39.4				40	-77.30	-63.44	219.4
1	2	3	9	70.71	70.71	45.0	3	6	11	41	-70.71	-70.71	225.0
			10	63.44	77.30	50.6				42	-63.44	-77.30	230.6
			11	55.56	83.15	56.3				43	-55.56	-83.15	236.3
			12	47.14	88.19	61.9				44	-47.14	-88.19	241.9
		4	13	38.27	92.39	67.5			12	45	-38.27	-92.39	247.5
			14	29.03	95.69	73.1				46	-29.03	-95.69	253.1
			15	19.51	98.08	78.8				47	-19.51	-98.08	258.8
			16	9.80	99.52	84.4				48	-9.80	-99.52	264.4
	3	五	17	0.00	100.00	90.0		7	13	49	0.00	-100.00	270.0
			18	-9.80	99.52	95.6				50	9.80	-99.52	275.6
			19	-19.51	98.08	101.3				51	19.51	-98.08	281.3
			20	-29.03	95.69	106.9				52	29.03	-95.69	286.9
		6	21	-38.27	92.39	112.5			14	53	38.27	-92.39	292.5
			22	-47.14	88.19	118.1				54	47.14	-88.19	298.1
			23	-55.56	83.15	123.8				55	55.56	-83.15	303.8
			24	-63.44	77.30	129.4				56	63.44	-77.30	309.4
2	4	7	25	-70.71	70.71	135.0	4	8	15	57	70.71	-70.71	315.0
			26	-77.30	63.44	140.6				58	77.30	-63.44	320.6
			27	-83.15	55.56	146.3				59	83.15	-55.56	326.3
			28	-88.19	47.14	151.9				60	88.19	-47.14	331.9
		8	29	-92.39	38.27	157.5			16	61	92.39	-38.27	337.5
			三十	-95.69	29.03	163.1				62	95.69	-29.03	343.1
			31	-98.08	19.51	168.8				63	98.08	-19.51	348.8
			32	-99.52	9.80	174.4				64	99.52	-9.80	354.4

终端列表表

数	名称	描述
1	SENSE1	桥1的感应电阻
2	家	逻辑输出
3	DIR	逻辑输入
4	OUT1A	桥1的输出A.
五	PFD	混合衰减设置
6	RC1	模拟输入用于桥1的固定关断时间
7	AGND	模拟地
8	REF	电流跳闸参考电压输入
9	RC2	模拟输入用于桥接器2的固定关断时间
10	VDD	逻辑供应
11	OUT2A	桥2的输出A.
12	MS2	逻辑输入
13	MS1	逻辑输入
14	SENSE2	桥2的感应电阻
15	VBB2	为桥2供电
16	SR	逻辑输入
17	重启	逻辑输入
18	OUT2B	桥2的输出B.
19	步	逻辑输入
20	VREG	调节器去耦
21	PGND	电源地
22	VCP	油藏电容器
23	CP1	电荷泵电容器1
24	CP2	电荷泵电容2
25	1OUT1B	桥1的输出B.
26	启用	逻辑输入
27	睡觉	逻辑输入
28	VBB1	为桥1供电

LP封装, 28引脚TSSOP



仅供参考
(参考JEDEC MO-153 AET)

尺寸以毫米为单位
尺寸不包括模具闪光, 门毛刺和防水凸起
供应商自行决定的确切情况和主导配置在显示的范围内

△端# 1标记区域

△裸露的导热垫(底面)

△参考土地格局布局(参考IPC7351 SOP65P640X120-29CM);
所有焊盘间距所有相邻焊盘至少0.20毫米,必要时进行调整
所有焊盘间距之要求和PCB布局公差,什么时候
安装在多层PCB上,暴露在散热垫焊盘处的散热孔
可以改善散热(参考EIA/JEDEC标准JESD51-5)

Copyright©2005-2008, Allegro MicroSystems, Inc.

这里描述的产品是根据一项或多项美国专利或正在申请的美国专利制造的。

Allegro MicroSystems, Inc.保留不时根据详细规格制定的细节规格的权利, 可以改进其产品的性能, 可靠性或可制造性.在下订单之前, 请提醒用户确认依赖的信息是最新的。

Allegro产品不得用于生命支持设备或系统, 如果Allegro产品的故障可合理预期导致该生命支持设备或系统失效, 或影响该设备或系统的安全性或有效性。

这里包含的信息被认为是准确和可靠的.但是, Allegro MicroSystems, Inc.对其使用不承担任何责任; 也不对任何可能因其使用而导致的专利或其他第三方权利的侵权行为负责。

有关本文档的最新版本, 请访问我们的网站:

www.allegromicro.com



Allegro MicroSystems, Inc.
115东北截止, 方框15036
伍斯特, 马萨诸塞州01615-0036 (508) 853-5000
www.allegromicro.com