

特征

低功耗运行

5 V操作

最大每个通道1.3 mA @ 0 Mbps到2 Mbps

每通道最大4.0 mA @ 10 Mbps

3 V操作

每通道最大0.8 mA @ 0 Mbps到2 Mbps

每个通道最大1.8 mA @ 10 Mbps

双向通信

3 V / 5 V电平转换

高温操作: 105°C

高达10 Mbps的数据速率 (NRZ)

可编程的默认输出状态

高共模瞬变抑制: > 25 kV / μ s

符合RoHS的16引脚SOIC宽体封装

安全和监管批准

UL认证: 每UL 1577 1分钟2500 V rms

CSA组件接受通知# 5A

VDE合格证书

DIN V VDE V 0884-10 (VDE V 0884-10): 2006-12

V IORM = 560 V峰值

TÜV认证: IEC / EN 60950-1

应用

通用多通道隔离

SPI接口/数据转换器隔离

RS-232 / RS-422 / RS-485收发器

工业现场总线隔离

一般描述

ADuM141x1是基于DSP的四通道数字隔离器

ADI公司的iCoupler®技术,结合高

高速CMOS和单片空芯变压器技术,

这些隔离组件提供出色的性能

特性优于诸如光耦器件等替代品。

通过避免使用LED和光电二极管, iCoupler器件

消除通常与光电耦合相关的设计困难,

耦合器/光耦合器所带来的常见问题就是如此

作为不确定的电流传输比,非线性传递函数,

温度和寿命的影响,都可以用简单的方法消除

iCoupler数字接口和稳定的性能特点。

外部驱动器和其他分立元件的需求是

用这些iCoupler产品消除。此外, iCoupler

1 受美国专利5,952,849,6,873,065和7,075,329的保护。

Rev. H

ADI公司提供的信息被认为是准确和可靠的,但是,没有

使用类似装置所承担的责任,以及其他专利权的损害

rightsofthirdpartiesthatmayresultfromitsuse.Specificationssubjecttochange without notice.

ADI公司的任何专利或专利权均以暗示或其他方式授予许可。

Trademarks and registered trademarks are the property of their respective owners.

功能框图

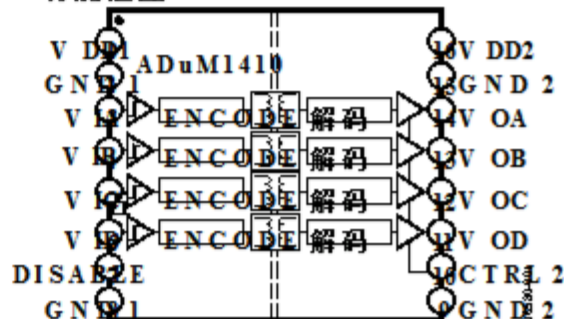


图1. ADuM1410

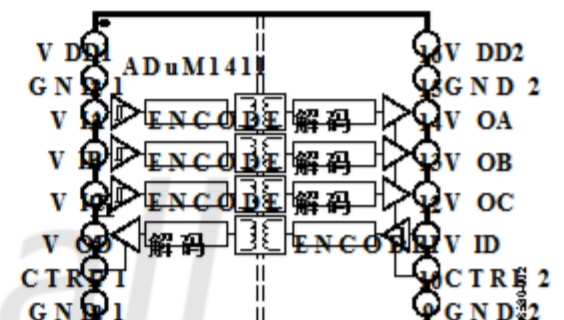


图2. ADuM1411

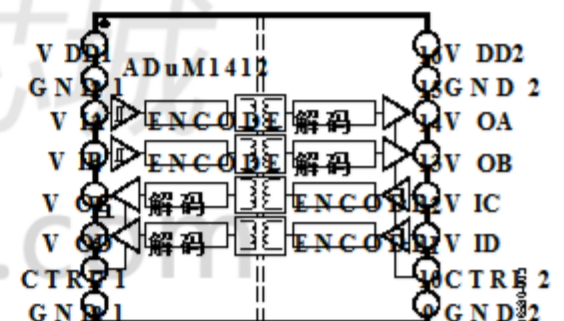


图3. ADuM1412

设备消耗光耦输出功率的十分之一到六分之一
可比较的信号数据速率。

ADuM141x隔离器提供四个独立的隔离

各种通道配置和数据速率的通道

(请参阅订购指南), 最高可达10 Mbps。所有型号都运行

两端的电源电压范围为2.7 V至5.5 V,

提供与低电压系统的兼容性

实现整个隔离的电压转换功能

屏障。所有产品也都有一个默认的输出控制引脚。这个

允许用户定义输出要采用的逻辑状态

在没有输入功率的情况下,不像其他光耦合器

替代方案, ADuM141x隔离器具有专利刷新

在没有输入逻辑的情况下确保直流正确性

转换和上电/掉电条件。

目录

特征	1	推荐的操作条件.....	11
应用	1	绝对最大额定值	12
功能框图.....	1	ESD警告.....	12
一般说明.....	1	引脚配置和功能描述.....	13
修订记录	2	典型性能特点.....	17
规格.....	3	申请信息.....	19
电气特性 - 5V操作.....	3	PC板布局.....	19
电气特性 - 3 V操作.....	5	传播延迟相关参数.....	19
电气特性 - 混合5 V / 3 V或3 V / 5 V		直流正确性和磁场抗扰度.....	19
操作.....	7	能量消耗	20
包装特性.....	10	绝缘寿命	20
法规信息.....	10	外形尺寸.....	22
绝缘和安全相关规格.....	10	订购指南.....	22
DIN V VDE V 0884-10 (VDE V 0884-10) : 2006-12			
绝缘特性.....	11		
修订记录			
11/10-REV. G到Rev. H			
添加了TÜV认证功能部分.....	1	2/07-REV. E至Rev F	
添加了TÜV专栏，表5	10	增加了ADuM1410ARWZ	通用
		更新的引脚名称CTRL到CTRL 2 整个.....	1
		订购指南的更改.....	21
6月7日-REV. F到Rev. G			
更新的VDE认证在整个.....	1	/ 04-REV. D至Rev.E	
功能和应用的变化.....	1	增加了ADuM1411和ADuM1412	通用
表1中DC规格的变化.....	3	删除了ADuM1310	普遍
表2中DC规格的变化.....	5	功能变更.....	1
表3中DC规格的变化.....	7	规格部分的变更.....	3
监管信息部分的变更.....	10	更新了外形尺寸.....	20
新增表10	12	订购指南的更改.....	20
增加了绝缘寿命部分.....	21		
		3月6日-REV. C到Rev. D	
		添加注1和图2的变化.....	1
		绝对最大额定值的变化.....	11
		11月5日-REV. SpB版本C：初始版本	

规格

电气特性-5 V操作

4.5V ≤ VDD1 ≤ 5.5V, 4.5V ≤ VDD2 ≤ 5.5V; 所有最小/最大规格适用于整个推荐的操作范围,

除非另有说明; 所有典型的规格都在 T A = 25°C, V DD1 = V DD2 = 5 V. 所有电压都是相对于它们各自的地。

表格 1.

参数	符号	敏	典型	马克斯	单元	测试条件
直流规格						
每个通道的输入电源电流, 静	我 DD1 (Q)		0.50	0.73	嘛	
每个通道的输出电源电流, 静	我 DDO (Q)		0.38	0.53	嘛	
ADuM1410, 总电源电流, 四个渠道1						
DC到2 Mbps						
V DD1 电源电流	我 DD1 (Q)		2.4	3.2	嘛	DC至1 MHz逻辑信号频率
V DD2 电源电流	我 DD2 (Q)		1.2	1.6	嘛	DC至1 MHz逻辑信号频率
10 Mbps (仅限BRWZ版本)						
V DD1 电源电流	我 DD1 (10)		8.8	12	嘛	5 MHz逻辑信号频率
V DD2 电源电流	我 DD2 (10)		2.8	4	嘛	5 MHz逻辑信号频率
ADuM1411, 总电源电流, 四个渠道1						
DC到2 Mbps						
V DD1 电源电流	我 DD1 (Q)		2.2	2.8	嘛	DC至1 MHz的逻辑信号频率
V DD2 电源电流	我 DD2 (Q)		1.8	2.4	嘛	DC至1 MHz的逻辑信号频率
10 Mbps (仅限BRWZ版本)						
V DD1 电源电流	我 DD1 (10)		5.4	7.6	嘛	5 MHz逻辑信号频率
V DD2 电源电流	我 DD2 (10)		3.8	5.3	嘛	5 MHz逻辑信号频率
ADuM1412, 总电源电流, 四个渠道1						
DC到2 Mbps						
V DD1 或V DD2 电源电流	I DD1 (Q), I DD2 (Q)		2.0	2.6	嘛	DC至1 MHz的逻辑信号频率
10 Mbps (仅限BRWZ版本)						
V DD1 或V DD2 电源电流	我 DD1 (10), 我 DD2 (10)		4.6	6.5	嘛	5 MHz逻辑信号频率
所有型号						
输入电流	I IA, I IB, I IC, I ID, 我 CTRL1, 我 CTRL2, 我 禁用		+0.01	+10	μA	0 V ≤ V IA, V IB, V IC, V ID ≤ V DD1 或V DD2, 0 V ≤ V CTRL1, V CTRL2 ≤ V DD1 或V DD2, 0 V ≤ V DISABLE ≤ V DD1
逻辑高输入阈值	V IH	2.0			V	
逻辑低输入阈值	V IL			0.8	V	
逻辑高输出电压	V OAH, V OBH (V DD1 或V DD2)	5.0			V	I OX = -20μA, V Ix = V IxH
	V OCH, V ODH (V DD1 或V DD2)	4.0			V	I OX = -4mA, V Ix = V IxH
逻辑低输出电压	V OAL, V OBL, V OCL, V ODL	0.0	0.1		V	I OX = 20μA, V Ix = V IxL
		0.04	0.1		V	I OX = 400μA, V Ix = V IxL
			0.2	0.4	V	I OX = 4mA, V Ix = V IxL

ADuM1410 / ADuM1411 / ADuM1412

参数	符号	敏	典型	马克	单元	测试条件
开关规格						
ADuM141xARWZ						
最小脉冲宽度 ²	PW			1000	NS	C L = 15 pF, CMOS信号电平
最大数据速率 ³		1			Mbps的	C L = 15 pF, CMOS信号电平
传播延迟 ⁴	t PHL, t PLH	20	65	100	NS	C L = 15 pF, CMOS信号电平
脉宽失真 t PLH - t PHL ⁴	PWD			40	NS	C L = 15 pF, CMOS信号电平
传播延迟Skew ⁵	t PSK指两个器件			50	NS	C L = 15 pF, CMOS信号电平
频道到频道匹配 ⁶	t PSKCD / OD			50	NS	C L = 15 pF, CMOS信号电平
ADuM141xBRWZ						
最小脉冲宽度 ²	PW			100	NS	C L = 15 pF, CMOS信号电平
最大数据速率 ³		10			Mbps的	C L = 15 pF, CMOS信号电平
传播延迟 ⁴	t PHL, t PLH	20	三十	50	NS	C L = 15 pF, CMOS信号电平
脉宽失真 t PLH - t PHL ⁴	PWD			五	NS	C L = 15 pF, CMOS信号电平
变化与温度			五		PS /C	C L = 15 pF, CMOS信号电平
传播延迟Skew ⁵	PSK			三十	NS	C L = 15 pF, CMOS信号电平
频道到频道匹配, Codirectional通道 ⁶	t PSKCD			五	NS	C L = 15 pF, CMOS信号电平
频道到频道匹配, 反方向的渠道 ⁶	PSKOD			6	NS	C L = 15 pF, CMOS信号电平
所有型号						
输出上升/下降时间(10%至90%)	t R / t F		2.5		NS	C L = 15 pF, CMOS信号电平
共模瞬态免疫 在逻辑高输出 ⁷	C MH	25	35		千伏/微秒	V Ix = V DD1 或 V DD2, V CM = 1000 V, 瞬态里值 = 800V
共模瞬态免疫 在逻辑低输出 ⁷	C ML	25	35		千伏/微秒	V Ix = 0V, V CM = 1000V, 瞬态里值 = 800V
刷新率	f r		1.2		Mbps的	
输入启用时间 ⁸	成立			2.0	微秒	V IA, V IB, V IC, V ID = 0 V或V DD1
输入禁用时间 ⁸	t 禁用			5	微秒	V IA, V IB, V IC, V ID = 0 V或V DD1
输入动态电源电流 每频道 ⁹	我 DDI (D)		0.12		嘛/ Mbps的	
输出动态电源电流 每频道 ⁹	我 DDO (D)		0.04		嘛/ Mbps的	

1 当以相同的数据速率运行时, 所有四个通道的电源电流值被组合在一起. 输出电源电流值指定为无输出负载
当下, 与在一个给定的数据速率下工作的单个信道相关的电源电流可以按照P.
见图 8 通过图10获得关于每个通道电源电流的信息, 作为未加载和加载条件的数据速率的函数. 见图
图15 用于 ADuM1410 / ADuM1411 / ADuM1412通道配置的总数据V DD1 和V DD2 电源电流与数据速率的关系.

功耗

部分.
11 通过

2 最小脉冲宽度是保证指定脉冲宽度失真的最短脉冲宽度.

3 最大数据速率是保证指定脉冲宽度失真的最快数据速率.

4 t PHL 传播延迟是从V Ix 信号的下降沿的50%电平到V O_x 信号的下降沿的50%电平进行测量的. t PLH 传播延迟是
从V Ix 信号的上升沿的50%电平到V O_x 信号的上升沿的50%电平测量.

5 t PSK 是在相同工作温度, 电源电压和输出负载的单位之间测得的 t PHL 或 t PLH 的最差情况差异的大小
在推荐的操作条件下.

6 Codirectional通道间的匹配是任何两个通道之间的传播延迟的差的绝对值,
隔离屏障. 相反方向的信道对信道匹配是任意两个信道之间的传播延迟之差的绝对值
输入在隔离屏障的相对侧上.

7 | C MH | 是保持V O > 0.8 V DD2时 可以维持的最大共模电压转换速率. | C ML | 是最大的共模电压转换速率
在维持V O < 0.8 V 的同时可以保持. 共模电压转换速率适用于上升和下降的共模电压沿. 瞬态
幅度是共模旋转的范围.

8 输入使能时间是从V DISABLE 设置为低电平到输出状态保证与没有任何输入数据逻辑时的输入状态相匹配的持续时间
过渡. 如果给定通道内的输入数据逻辑转换在该时间间隔内确实发生, 则该通道的输出达到该范围内的正确状态
本数据表中的传播延迟规格确定的持续时间要短得多. 输入禁止时间是V DISABLE 设置为高电平的持续时间
直到输出状态保证达到其编程的输出电平, 由CTRL 2 逻辑状态 确定 (见表14).

9 动态电源电流是信号数据速率提高1 Mbps所需的电源电流增量. 看到

图8 通过 图10 供参考

对于空载和负载条件下的每通道电源电流. 看到了
对于给定的数据速率.

能量消耗

一节中有关计算每个通道电源电流的指导

电气特性-3 V操作

$2.7V \leq V_{DD1} \leq 3.6V$, $2.7V \leq V_{DD2} \leq 3.6V$; 所有最小/最大规格适用于整个推荐的操作范围,

除非另有说明; 所有典型规格都在 $T_A = 25^\circ C$, $V_{DD1} = V_{DD2} = 3.0V$ 。所有电压都是相对于它们各自的地。

表2

参数	符号	敏	典型	马克斯	单元	测试条件
直流规格						
每个通道的输入电源电流, 静	我 DD1 (Q)		0.25	0.38	嘛	
每个通道的输出电源电流, 静	我 DDO (Q)		0.19	0.33	嘛	
ADuM1410, 总电源电流, 四个渠道1						
DC到2 Mbps						
V DD1 电源电流	我 DD1 (Q)		1.2	1.6	嘛	DC至1 MHz的逻辑信号 频率
V DD2 电源电流	我 DD2 (Q)		0.8	1.0	嘛	DC至1 MHz的逻辑信号 频率
10 Mbps (仅限BRWZ版本)						
V DD1 电源电流	我 DD1 (10)		4.5	6.5	嘛	5 MHz逻辑信号频率
V DD2 电源电流	我 DD2 (10)		1.4	1.8	嘛	5 MHz逻辑信号频率
ADuM1411, 总电源电流, 四个渠道1						
DC到2 Mbps						
V DD1 电源电流	我 DD1 (Q)		1.0	1.9	嘛	DC至1 MHz逻辑信号频率
V DD2 电源电流	我 DD2 (Q)		0.9	1.7	嘛	DC至1 MHz的逻辑信号 频率
10 Mbps (仅限BRWZ版本)						
V DD1 电源电流	我 DD1 (10)		3.1	4.5	嘛	5 MHz逻辑信号频率
V DD2 电源电流	我 DD2 (10)		2.1	3.0	嘛	5 MHz逻辑信号频率
ADuM1412, 总电源电流, 四个渠道1						
DC到2 Mbps						
V DD1 或V DD2 电源电流	I DD1 (Q) , I DD2 (Q)		1.0	1.8	嘛	DC至1 MHz的逻辑信号 频率
10 Mbps (仅限BRWZ版本)						
V DD1 或V DD2 电源电流	我 DD1 (10) , 我 DD2 (10)		2.6	3.8	嘛	5 MHz逻辑信号频率
所有型号						
输入电流	I IA , I IB , I IC-10 我 ID , 我 CTRL1 , 我 CTRL2 , 我 禁用		+0.01	+10	μA	$0V \leq V_{IA} , V_{IB} , V_{IC} , V_{ID} \leq V_{DD1}$ 或 V_{DD2} , $0V \leq V_{CTRL1} , V_{CTRL2} \leq V_{DD1}$ 或 V_{DD2} , $0V \leq V_{DISABLE} \leq V_{DD1}$
逻辑高输入阈值	V IH	1.6			V	
逻辑低输入阈值	V IL			0.4	V	
逻辑高输出电压	V OAH , V OBH (V DD1 或V DD2)	3.001			V	$I_{Ox} = -20\mu A , V_{Ix} = V_{IxH}$
	V OCH , V ODH (V DD1 或V DD2)	2.084			V	$I_{Ox} = -4mA , V_{Ix} = V_{IxH}$
逻辑低输出电压	V OAL , V OBL ,	0.0	0.1		V	$I_{Ox} = 20\mu A , V_{Ix} = V_{IxL}$
	V OCL , V ODL	0.04	0.1		V	$I_{Ox} = 400\mu A , V_{Ix} = V_{IxL}$
			0.2	0.4	V	$I_{Ox} = 4mA , V_{Ix} = V_{IxL}$

ADuM1410 / ADuM1411 / ADuM1412

参数	符号	敏	典型	马克斯	单元	测试条件
开关规格						
ADuM141xARWZ						
最小脉冲宽度2	PW		1000		NS	$C_L = 15\text{ pF}$, CMOS信号电平
最大数据速率3		1			Mbps的	$C_L = 15\text{ pF}$, CMOS信号电平
传播延迟4	t_{PHL} , t_{PLH}	20	75	100	NS	$C_L = 15\text{ pF}$, CMOS信号电平
脉宽失真 $ t_{PLH} - t_{PHL} /4$	PWD		40		NS	$C_L = 15\text{ pF}$, CMOS信号电平
传播延迟Skew5	t_{PSK} 指两个器件		50		NS	$C_L = 15\text{ pF}$, CMOS信号电平
频道到频道匹配6	t_{PSKCD} / OD		50		NS	$C_L = 15\text{ pF}$, CMOS信号电平
ADuM141xBRWZ						
最小脉冲宽度2	PW		100		NS	$C_L = 15\text{ pF}$, CMOS信号电平
最大数据速率3		10			Mbps的	$C_L = 15\text{ pF}$, CMOS信号电平
传播延迟4	t_{PHL} , t_{PLH}	20	40	60	NS	$C_L = 15\text{ pF}$, CMOS信号电平
脉宽失真 $ t_{PLH} - t_{PHL} /4$	PWD		五		NS	$C_L = 15\text{ pF}$, CMOS信号电平
变化与温度			五		PS/°C	$C_L = 15\text{ pF}$, CMOS信号电平
传播延迟Skew5	PSK		三十		NS	$C_L = 15\text{ pF}$, CMOS信号电平
频道到频道匹配, Codirectional通道6	t_{PSKCD}		五		NS	$C_L = 15\text{ pF}$, CMOS信号电平
频道到频道匹配, 反方向的渠道6	PSKOD		6		NS	$C_L = 15\text{ pF}$, CMOS信号电平
所有型号						
输出上升/下降时间(10%至90%)	t_R / t_F		2.5		NS	$C_L = 15\text{ pF}$, CMOS信号电平
共模瞬态免疫 在逻辑高输出7	$ CMH $	25	35		千伏/微秒	$V_{IX} = V_{DD1}$ 或 V_{DD2} , $V_{CM} = 1000\text{ V}$, 瞬态里值 = 800V
共模瞬态免疫 在逻辑低输出7	$ CML $	25	35		千伏/微秒	$V_{IX} = 0\text{ V}$, $V_{CM} = 1000\text{ V}$, 瞬态里值 = 800V
刷新率	f_r		1.1		Mbps的	
输入启用时间8	成立		2.0		微秒	V_{IA} , V_{IB} , V_{IC} , $V_{ID} = 0\text{ V}$ 或 V_{DD1}
输入禁用时间8	$t_{禁用}$		5		微秒	V_{IA} , V_{IB} , V_{IC} , $V_{ID} = 0\text{ V}$ 或 V_{DD1}
输入动态电源电流 每频道9	我 DDI (D)		0.07		嘛/	
输出动态电源电流 每频道9	我 DDO (D)		0.02		Mbps的	

1 当以相同的数据速率运行时, 所有四个通道的电源电流值被组合在一起. 输出电源电流值指定为无输出负载
 当下, 与在一个给定的数据速率下工作的单个信道相关的电源电流可以按照P.
 见图 8 通过图10获得关于每个通道电源电流的信息, 作为未加载和加载条件的数据速率的函数. 见图
 图15 用于 ADuM1410 / ADuM1411 / ADuM1412 通道配置的总数据 V_{DD1} 和 V_{DD2} 电源电流与数据速率的关系.

功耗 部分.
11 通过

- 最小脉冲宽度是保证指定脉冲宽度失真的最短脉冲宽度.
- 最大数据速率是保证指定脉冲宽度失真的最快数据速率.
- t_{PHL} 传播延迟是从 V_{IX} 信号的下降沿的50%电平到 V_{OX} 信号的下降沿的50%电平进行测量的. t_{PLH} 传播延迟是从 V_{IX} 信号的上升沿的50%电平到 V_{OX} 信号的上升沿的50%电平测量.
- t_{PSK} 是在相同工作温度, 电源电压和输出负载的单位之间测得的 t_{PHL} 或 t_{PLH} 的最差情况差异的大小在推荐的操作条件下.
- Codirectional 通道间的匹配是任何两个通道之间的传播延迟的差的绝对值, 隔离屏障. 相反方向的信道对信道匹配是任意两个信道之间的传播延迟之差的绝对值输入在隔离屏障的相对侧上.
- $|CMH|$ 是保持 $V_O > 0.8 V_{DD2}$ 时可以维持的最大共模电压转换速率. $|CML|$ 是最大的共模电压转换速率在维持 $V_O < 0.8 V_{DD1}$ 的同时可以保持. 共模电压转换速率适用于上升和下降的共模电压沿. 瞬态幅度是共模旋转的范围.
- 输入使能时间是从 $V_{DISABLE}$ 设置为低电平到输出状态保证与没有任何输入数据逻辑时的输入状态相匹配的持续时间. 如果给定通道内的输入数据逻辑转换在该时间间隔内确实发生, 则该通道的输出达到该范围内的正确状态. 本数据表中的传播延迟规格确定的持续时间要短得多. 输入禁止时间是 $V_{DISABLE}$ 设置为高电平的持续时间直到输出状态保证达到其编程的输出电平, 由 CTRL 2 逻辑状态确定 (见表14).
- 动态电源电流是信号数据速率提高1 Mbps所需的电源电流增量. 看到图8 通过 图10 供参考
- 对于空载和负载条件下的每通道电源电流. 看到了 能量消耗 一节中有关计算每个通道电源电流的指导
- 对于给定的数据速率.

电气特性 - 混合 5 V / 3 V 或 3 V / 5 V 操作

5 V / 3 V 操作: $4.5\text{ V} \leq V_{DD1} \leq 5.5\text{ V}$, $2.7\text{ V} \leq V_{DD2} \leq 3.6\text{ V}$; 3 V / 5 V 操作: $2.7\text{ V} \leq V_{DD1} \leq 3.6\text{ V}$, $4.5\text{ V} \leq V_{DD2} \leq 5.5\text{ V}$; 所有

除非另有说明, 最小/最大规格适用于整个推荐的操作范围; 所有典型的规格

在 $T_A = 25^\circ\text{C}$; $V_{DD1} = 3.0\text{ V}$, $V_{DD2} = 5\text{ V}$; 或者 $V_{DD1} = 5\text{ V}$, $V_{DD2} = 3.0\text{ V}$ 所有的电压都是相对于它们各自的地。

表 3.

参数	符号	敏	典型	马克	单元	测试条件
直流规格						
每个通道的输入电源电流, 静	我 DD1 (Q)					
5 V / 3 V 操作			0.50	0.73	嘛	
3 V / 5 V 操作			0.25	0.38	嘛	
每个通道的输出电源电流, 静	我 DDO (Q)					
5 V / 3 V 操作			0.19	0.33	嘛	
3 V / 5 V 操作			0.38	0.53	嘛	
ADuM1410, 总电源电流, 四个渠道1						
DC 到 2 Mbps						
V DD1 电源电流	我 DD1 (Q)					
5 V / 3 V 操作			2.4	3.2	嘛	DC 至 1 MHz 的逻辑信号 频率
3 V / 5 V 操作			1.2	1.6	嘛	DC 至 1 MHz 的逻辑信号 频率
V DD2 电源电流	我 DD2 (Q)					
5 V / 3 V 操作			0.8	1.0	嘛	DC 至 1 MHz 的逻辑信号 频率
3 V / 5 V 操作			1.2	1.6	嘛	DC 至 1 MHz 的逻辑信号 频率
10 Mbps (仅限 BRWZ 版本)						
V DD1 电源电流	我 DD1 (10)					
5 V / 3 V 操作			8.6	11	嘛	5 MHz 逻辑信号频率
3 V / 5 V 操作			3.4	6.5	嘛	5 MHz 逻辑信号频率
V DD2 电源电流	我 DD2 (10)					
5 V / 3 V 操作			1.4	1.8	嘛	5 MHz 逻辑信号频率
3 V / 5 V 操作			2.6	3.0	嘛	5 MHz 逻辑信号频率
ADuM1411, 总电源电流, 四个渠道1						
DC 到 2 Mbps						
V DD1 电源电流	我 DD1 (Q)					
5 V / 3 V 操作			2.2	2.8	嘛	DC 至 1 MHz 的逻辑信号 频率
3 V / 5 V 操作			1.0	1.9	嘛	DC 至 1 MHz 的逻辑信号 频率
V DD2 电源电流	我 DD2 (Q)					
5 V / 3 V 操作			0.9	1.7	嘛	DC 至 1 MHz 的逻辑信号 频率
3 V / 5 V 操作			1.7	2.4	嘛	DC 至 1 MHz 的逻辑信号 频率
10 Mbps (仅限 BRWZ 版本)						
V DD1 电源电流	我 DD1 (10)					
5 V / 3 V 操作			5.4	7.6	嘛	5 MHz 逻辑信号频率
3 V / 5 V 操作			3.1	4.5	嘛	5 MHz 逻辑信号频率

ADuM1410 / ADuM1411 / ADuM1412

参数	符号	敏	典型	马克	单元	测试条件
V DD2 电源电流	我 DD2 (10)					
5 V / 3 V 操作			2.1	3.0	嘛	5 MHz 逻辑信号频率
3 V / 5 V 操作			3.8	5.3	嘛	5 MHz 逻辑信号频率
ADuM1412, 总电源电流, 四个通道1						
DC 到 2 Mbps						
V DD1 电源电流	我 DD1 (Q)					
5 V / 3 V 操作			2.0	2.6	嘛	DC 至 1 MHz 的逻辑信号频率
3 V / 5 V 操作			1.0	1.8	嘛	DC 至 1 MHz 的逻辑信号频率
V DD2 电源电流	我 DD2 (Q)					
5 V / 3 V 操作			1.0	1.8	嘛	DC 至 1 MHz 的逻辑信号频率
3 V / 5 V 操作			2.0	2.6	嘛	DC 至 1 MHz 的逻辑信号频率
10 Mbps (仅限 BRWZ 版本)						
V DD1 电源电流	我 DD1 (10)					
5 V / 3 V 操作			4.6	6.5	嘛	5 MHz 逻辑信号频率
3 V / 5 V 操作			2.6	3.8	嘛	5 MHz 逻辑信号频率
V DD2 电源电流	我 DD2 (10)					
5 V / 3 V 操作			2.6	3.8	嘛	5 MHz 逻辑信号频率
3 V / 5 V 操作			4.6	6.5	嘛	5 MHz 逻辑信号频率
所有型号						
输入电流	I IA, I IB, I IC, I ID, 我 CTRL1, 我 CTRL2, 我 禁用		+0.01	+10	μA	0 V ≤ V IA, V IB, V IC, V ID ≤ V DD1 或 V DD2, 0 V ≤ V CTRL1, V CTRL2 ≤ V DD1 或 V DD2, 0 V ≤ V DISABLE ≤ V DD1
逻辑高输入阈值	V IH		2.0		V	
5 V / 3 V 操作			1.6		V	
3 V / 5 V 操作						
逻辑低输入阈值	V IL					
5 V / 3 V 操作				0.8	V	
3 V / 5 V 操作				0.4	V	
逻辑高输出电压	V OAH, V OBH DD1 或 V DD2 (V DD1 或 V DD2)				V	I Ox = -20 μA, V Ix = V IxH
	V OCH, V ODH DD1 或 V DD2 (V DD1 或 V DD2) - 0.2				V	I Ox = -4 mA, V Ix = V IxH
逻辑低输出电压	V OAL, V OBL, V OCL, V ODL		0.0	0.1	V	I Ox = 20 μA, V Ix = V IxL
			0.04	0.1	V	I Ox = 400 μA, V Ix = V IxL
			0.2	0.4	V	I Ox = 4 mA, V Ix = V IxL
开关规格						
ADuM141xARWZ						
最小脉冲宽度 2	PW			1000	ns	C L = 15 pF, CMOS 信号电平
最大数据速率 3		1			Mbps 的	C L = 15 pF, CMOS 信号电平
传播延迟 4	t PHL, t PLH	70		100	NS	C L = 15 pF, CMOS 信号电平
脉宽失真 t PLH - t PHL 4	PWD			40	NS	C L = 15 pF, CMOS 信号电平
传播延迟 Skew 5	t PSK 指两个器件			50	NS	C L = 15 pF, CMOS 信号电平
频道到频道匹配 6	t PSKCD / OD			50	NS	C L = 15 pF, CMOS 信号电平
ADuM141xBRWZ						
最小脉冲宽度 2	PW			100	NS	C L = 15 pF, CMOS 信号电平
最大数据速率 3		10			Mbps 的	C L = 15 pF, CMOS 信号电平
传播延迟 4	t PHL, t PLH	35		60	NS	C L = 15 pF, CMOS 信号电平
脉宽失真 t PLH - t PHL 4	PWD			五	NS	C L = 15 pF, CMOS 信号电平
变化与温度		五			PS / °C	C L = 15 pF, CMOS 信号电平
传播延迟 Skew 5	PSK			三十	NS	C L = 15 pF, CMOS 信号电平

参数	符号	敏	典型	马克	单元	测试条件
频道到频道匹配， Codirectional通道6	t_{PSKCD}			五	NS	$C_L = 15\text{ pF}$ ，CMOS信号电平
频道到频道匹配， 反方向的通道6	t_{PSKOD}			6	NS	$C_L = 15\text{ pF}$ ，CMOS信号电平
所有型号						
输出上升/下降时间（10%至90%）	t_R/t_F					$C_L = 15\text{ pF}$ ，CMOS信号电平
5 V / 3 V操作			2.5		NS	
3 V / 5 V操作			2.5		NS	
共模瞬态 逻辑高输出时的免疫力 ⁷	$ CMH $	25	35		千伏/微秒	$V_{Ix} = V_{DD1}$ 或 V_{DD2} ， $V_{CM} = 1000\text{ V}$ ， 瞬态里值 = 800V
共模瞬态 逻辑低输出时的免疫力 ⁷	$ CML $	25	35		千伏/微秒	$V_{Ix} = 0\text{ V}$ ， $V_{CM} = 1000\text{ V}$ ，瞬态 幅度 = 800V
刷新率	f_r					
5 V / 3 V操作			1.2		Mbps的	
3 V / 5 V操作			1.1		Mbps的	
输入启用时间 ⁸	成立		2.0		微秒	V_{IA} ， V_{IB} ， V_{IC} ， $V_{ID} = 0\text{ V}$ 或 V_{DD1}
输入禁用时间 ⁸	$t_{禁用}$		5		微秒	V_{IA} ， V_{IB} ， V_{IC} ， $V_{ID} = 0\text{ V}$ 或 V_{DD1}
输入动态电源电流 每频道 ⁹	我 DDI (D)					
5 V操作			0.12		嘛/ Mbps的	
3 V操作			0.07		嘛/ Mbps的	
输出动态电源电流 每频道 ⁹	我 DDO (D)					
5 V操作			0.04		嘛/ Mbps的	
3 V操作			0.02		嘛/ Mbps的	

1 当以相同的数据速率运行时，所有四个通道的电源电流值被组合在一起。输出电源电流值指定为无输出负载
当下。与在一个给定的数据速率下工作的单个信道相关的电源电流可以按照P.

见图 8 通过图10获得关于每个通道电源电流的信息，作为未加载和加载条件的数据速率的函数。见图
图15 用于 ADuM1410 / ADuM1411 / ADuM1412通道配置的总数据 V_{DD1} 和 V_{DD2} 电源电流与数据速率的关系。

2 最小脉冲宽度是保证指定脉冲宽度失真的最短脉冲宽度。

3 最大数据速率是保证指定脉冲宽度失真的最快数据速率。

4 t_{PHL} 传播延迟是从 V_{Ix} 信号的下降沿的50%电平到 V_{Ox} 信号的下降沿的50%电平进行测量的。 t_{PLH} 传播延迟是
从 V_{Ix} 信号的上升沿的50%电平到 V_{Ox} 信号的上升沿的50%电平测量。

5 t_{PSK} 是在相同工作温度，电源电压和输出负载的单位之间测得的 t_{PHL} 或 t_{PLH} 的最差情况差异的大小
在推荐的操作条件下。

6 Codirectional通道间的匹配是任何两个通道之间的传播延迟的绝对值的绝对值，
隔离屏障。相反方向的信道对信道匹配是任意两个信道之间的传播延迟之差的绝对值
输入在隔离屏障的相对侧上。

7 $|CMH|$ 是保持 $V_O > 0.8 V_{DD2}$ 时，可以维持的最大共模电压转换速率。 $|CML|$ 是最大的共模电压转换速率
在维持 $V_O < 0.8\text{ V}$ 的同时可以保持。共模电压转换速率适用于上升和下降的共模电压沿。瞬态
幅度是共模旋转的范围。

8 输入使能时间是从 $V_{DISABLE}$ 设置为低电平到输出状态保证与没有任何输入数据逻辑时的输入状态相匹配的持续时间
过渡。如果给定通道内的输入数据逻辑转换在该时间间隔内确实发生，则该通道的输出达到该范围内的正确状态
本数据表中的传播延迟规格确定的持续时间要短得多。输入禁止时间是 $V_{DISABLE}$ 设置为高电平的持续时间
直到输出状态保证达到其编程的输出电平，由 CTRL 2 逻辑状态确定（见表14）。

9 动态电源电流是信号数据速率提高1 Mbps所需的电源电流增量。看到

对于空载和负载条件下的每通道电源电流。看到了
对于给定的数据速率。

能量消耗

一节中有关计算每个通道电源电流的指导

供参考

ADuM1410 / ADuM1411 / ADuM1412

包装特性

表4

参数	符号	敏	典型	马克	单元	测试条件
电阻（输入到输出）1	RI - O		10 12		Ω	f = 1MHz
电容（输入到输出）1	CI - O		2.2		pF的	
输入电容2	CI		4		pF的	
IC结到外壳热阻						热电偶位于封装底部的中心
方1	θ_{JC1}		33		$^{\circ}\text{C}/\text{W}$	
第二面	θ_{JC0}		28		$^{\circ}\text{C}/\text{W}$	

1 该设备被视为一个双终端设备; 引脚1至引脚8短接在一起, 引脚9至引脚16短接在一起.

2 输入电容来自任何输入数据引脚到地面.

监管信息

ADuM141x已获得表5所列机构的认可. 请参阅表10和“绝缘寿命”部分

推荐的特定交叉隔离波形和绝缘水平的最大工作电压.

表5

UL	CSA	VDE	TÜV
在1577年被承认 组件识别 PROGRAM1	根据CSA批准 组件验收 注意事项 # 5A	根据DIN V VDE V进行认证 0884-10 (VDE V 0884-10) : 2006	根据: IEC 60950-1: 2005和 EN 60950-1: 2006
双/加强绝缘, 2500 V rms隔离电压	每个CSA的基本绝缘 60950-1-03和IEC 60950-1, 800 V rms (1131 V峰值) 最大工作电压. 每个加强绝缘 CSA 60950-1-03和IEC 60950-1, 400 V rms (566 V 高峰) 最高工作 电压.	加强绝缘, 560 V峰值	3000 V rms加强隔离 在400 V rms工作电压下. 在3000V rms基本隔离 600 V rms工作电压.
文件E214100	文件205078	文件2471900-4880-0001	证书B 10 03 56232 006

1 根据UL 1577, 每个ADuM141x均通过施加绝缘测试电压 $\geq 3000\text{V rms}$ 1秒 (电流泄漏检测限值= $5\mu\text{A}$) 进行验证测试.

2 根据DIN V VDE V 0884-10, 每个ADuM141x均经过1秒钟绝缘测试电压 $\geq 1050\text{V}$ 峰值的验证测试 (局部放电检测
限制= 5 pC). 组件上标注的星号 (*) 表示DIN V VDE V 0884-10认证.

绝缘和安全相关的规格

表6

参数	符号	值	单元	条件
额定电介质绝缘电压		2500	V rms	持续1分钟
最小外部气隙 (间隙)	L (I01)	7.7	毫米分钟	从输入端子到输出端子进行测量, 通过空气的最短距离
最小外部跟踪 (漏电)	L (I02)	8.1	毫米分钟	从输入端子到输出端子进行测量, 最短的路径沿着身体
最小内部差距 (内部清除)		0.017	毫米分钟	通过绝缘的绝缘距离
跟踪阻力 (比较跟踪指数)	CTI	> 175	V	DIN IEC 112 / VDE 0303第1部分
隔离组		IIIa受体		材料组 (DIN VDE 0110, 1/89, 表1)

DIN V VDE V 0884-10 (VDE V 0884-10) : 2006-12绝缘特性

这些隔离器仅适用于安全限制数据内的电气隔离.安全数据的维护是由
保护电路.包装上的星号(*)表示DIN V VDE V 0884-10认证.

表7

描述	条件	符号	特性	单元
根据DIN VDE 0110进行安装分类 额定主电压≤150 V rms 额定电源电压≤300 V rms 额定主电压≤400 V rms 气候分类 污染程度根据DIN VDE 0110, 表1 最大工作绝缘电压 输入到输出测试电压, 方法B1	$V_{IORM} \times 1.875 = V_{PR}$, 100%生产测试, $t_m = 1$ 秒, 局部放电<5 pC $V_{IORM} \times 1.6 = V_{PR}$, $t_m = 60$ 秒, 局部放电<5pC	V_{IORM} V_{PR}	我到四 我到三 我到二 40/105/21 2 560 1050	V峰值 V峰值
输入到输出测试电压, 方法A 环境试验小组1后 输入和/或安全测试小组2后 和小组3	$V_{IORM} \times 1.2 = V_{PR}$, $t_m = 60$ 秒, 局部放电<5pC	V_{PR}	896 672	V峰值 V峰值
最高允许过压 安全限制值	瞬态过电压, $t_{TR} = 10$ 秒 发生故障时允许的最大值; 见图4	V_{TR}	4000	V峰值
壳温 第1面电流 第2面电流 绝缘电阻 T S	$V_{IO} = 500V$	T S 我 S1 我 S2 R S	150 265 335 > 10 9	C 嘛 嘛 Ω

推荐工作条件

表8

Parameter	符号	敏	马克	新单元
工作温度	T A.	-40	+105	C
电源电压 1	V_{DD} V_{DD2}	2.7	5.5	V
输入信号上升和下降时间			1.0	女士

1所有电压都是相对于他们的尊重地.小号 欧洲中部时间 ESS
和磁场免疫部分的信息免疫力的外部
磁场.

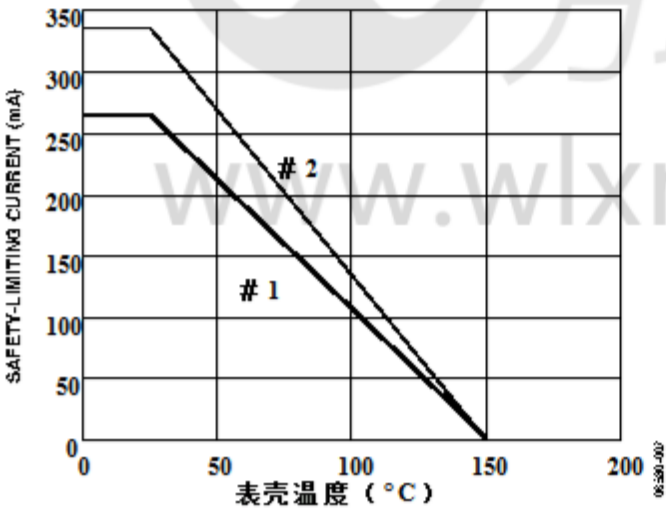


图4.热降额曲线, 安全极限值的依赖性
具有根据DIN V VDE V 0884-10的壳体温度

绝对最大额定值

TA = 25°C, 除非另有说明.

表9

参数	评分
储存温度 (TST) 范围	-65°C至+ 150°C
环境工作温度 (TA) 范围	-40°C至+ 105°C
电源电压 (VDD1, VDD2) 1	-0.5 V至+7.0 V
输入电压 (VIA, VIB, VIC, VID, VCTRL2, VDISABLE) 1, 2	-0.5 V至VDDI + 0.5V
输出电压 (VOA, VOB, VOC, VOD) 3	-0.5 V至VDDO + 0.5V
每个引脚3的平均输出电流	
第1面 (I O1)	-18 mA至+18 mA
第二面 (I O2)	-22 mA至+22 mA
共模瞬态4	-100kV /μs到+100kV /μs

1 所有的电压都是相对于它们各自的地。
2 VDDI和VDDO是指a的输入和输出端的电源电压
给定频道，分别.请参阅“PC板布局”部分。
3 各种温度下的最大额定电流值见图4。
4 指绝缘层上的共模瞬变. 共同-
可能会导致超出绝对最大额定值的模式瞬变
门限或永久性损坏。

强调超出绝对最大额定值列出的那些
可能会导致设备永久性损坏.这是一个压力
只有评级.在这些或任何设备的功能操作
其他情况超出业务指标
不是暗示本规范的一部分.接触绝对
延长期限的最大额定条件可能会影响
设备可靠性.

ESD警告



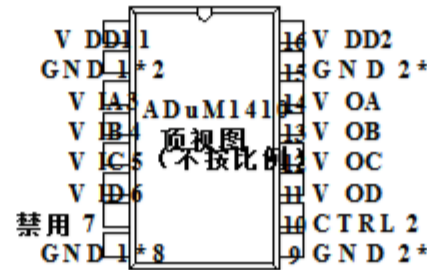
ESD (electrostatic discharge) sensitive device.
Charged devices and circuit boards can discharge without detection. Although this product features patented or proprietary protection circuitry, damage may occur on devices subjected to high energy ESD. Therefore, proper ESD precautions should be taken to avoid performance degradation or loss of functionality.

表10.最大连续工作电压1

参数	马 克 斯 单 元	约 束
交流电压，双极性波形	565	V峰值 50年的最低使用期限
交流电压，单极性波形		
基本绝缘	1131	V峰值 符合IEC 60950-1的最大允许工作电压
加强绝缘	560	V峰值 符合IEC 60950-1和VDE V 0884-10的最大认可工作电压
直流电压		
基本绝缘	1131	V峰值 符合IEC 60950-1的最大允许工作电压
加强绝缘	560	V峰值 符合IEC 60950-1和VDE V 0884-10的最大认可工作电压

1 指施加在隔离层上的连续电压值. 看到了绝缘寿命 部分更多细节.

引脚配置和功能说明



*引脚2和引脚8内部连接, 连接两个
建议使用地1. PIN 9和PIN 15在内部
连接的. 建议连接到GND 2.

图5. ADuM1410引脚配置

06-038136

表11. ADuM1410引脚功能描述

销号	助记符	描述
1	V DD1	隔离器第1侧的电源电压 (2.7 V至5.5 V) .
2	GND 1	接地1. 隔离器第1侧的接地参考点. 第2脚和第8脚在内部连接, 并且连接到GND 1推荐的.
3	V IA	逻辑输入A.
4	V IB	逻辑输入B.
五	V IC	逻辑输入C.
6	V ID	逻辑输入D.
7	DISABLE	输入禁用. 禁用隔离器输入并暂停直流刷新电路. 输出呈逻辑状态由CTRL 2确定.
8	GND 1	接地1. 隔离器第1侧的接地参考点. 第2脚和第8脚在内部连接, 并且连接到GND 1推荐的.
9	GND 2	接地2. 隔离器第2侧的接地参考点. 引脚9和引脚15在内部连接, 并连接到GND 2推荐的.
10	CTRL 2	默认输出控制. 控制输入电源关闭时输出所承担的逻辑状态. V OA, V OB, V OC和... 当CTRL 2为高电平或断开连接且VDD1关闭时, V OD输出为高电平. V OA, V OB, V OC和V OD输出低时CTRL 2低, VDD1关闭. VDD1电源打开时, 该引脚无效.
11	V OD	逻辑输出D.
12	V OC	逻辑输出C.
13	V OB	逻辑输出B.
14	V OA	逻辑输出A.
15	GND 2	接地2. 隔离器第2侧的接地参考点. 引脚9和引脚15在内部连接, 并连接到GND 2推荐的.
16	V DD2	隔离器第2侧的电源电压 (2.7 V至5.5 V) .



*引脚2和引脚8内部连接,连接两个
建议使用地1. PIN 9和PIN 15在内部
连接的. 建议连接到GND 2.

图6. ADuM1411引脚配置

表12. ADuM1411引脚功能描述

销号	助记符	描述
1	V DD1	隔离器第1侧的电源电压 (2.7 V至5.5 V) .
2	GND 1	接地1.隔离器第1侧的接地参考点.第2脚和第8脚在内部连接, 并且连接到GND 1 推荐的.
3	V IA	逻辑输入A.
4	V IB	逻辑输入B.
五	V IC	逻辑输入C.
6	V OD	逻辑输出D.
7	CTRL 1	默认输出控制. 控制输入 电源关闭时输出所承担的逻辑状态. V OD 输出高 当CTRL 1 为高电平或断开连接时, V DD2 关闭. 当CTRL 1 为低电平且V DD2 关闭时, V OD 输出为低电平. 当V DD2 电源开启, 此引脚无效.
8	GND 1	接地1.隔离器第1侧的接地参考点.第2脚和第8脚在内部连接, 并且连接到GND 1 推荐的.
9	GND 2	接地2.隔离器第2侧的接地参考点.引脚9和引脚15在内部连接, 并连接到GND 2 推荐的.
10	CTRL 2	默认输出控制. 控制输入 电源关闭时输出所承担的逻辑状态. V OA , V OB 和V OC 当CTRL 2 为高电平或断开连接且V DD1 关闭时, 输出为高电平 . 当CTRL 2 是时, V OA , V OB 和V OC 输出低 低且V DD1 关闭. V DD1 电源打开时, 该引脚无效.
11	V ID	逻辑输入D.
12	V OC	逻辑输出C.
13	V OB	逻辑输出B.
14	V OA	逻辑输出A.
15	GND 2	接地2.隔离器第2侧的接地参考点.引脚9和引脚15在内部连接, 并连接到GND 2 推荐的.
16	V DD2	隔离器第2侧的电源电压 (2.7 V至5.5 V) .



*引脚2和引脚8内部连接,连接两个
建议使用地1. PIN 9和PIN 15在内部
连接的. 建议连接到GND 2.

图7. ADuM1412引脚配置

300008530

表13. ADuM1412引脚功能描述

销号	助记符	描述
1	V DD1	隔离器第1侧的电源电压 (2.7 V至5.5 V) .
2	GND 1	接地1. 隔离器第1侧的接地参考点. 第2脚和第8脚在内部连接, 并且连接到GND 1推荐的.
3	V IA	逻辑输入A.
4	V IB	逻辑输入B.
五	V OC	逻辑输出C.
6	V OD	逻辑输出D.
7	CTRL 1	默认输出控制. 控制输入 电源关闭时输出所承担的逻辑状态. V OC和V OD 当CTRL 1 为高电平或断开连接且V DD2 关闭时, 输出为高电平 . 当CTRL 1 为低时, V OC 和V OD 输出 为低电平 和V DD2 关闭. V DD2 电源打开时, 该引脚无效.
8	GND 1	接地1. 隔离器第1侧的接地参考点. 第2脚和第8脚在内部连接, 并且连接到GND 1推荐的.
9	GND 2	接地2. 隔离器第2侧的接地参考点. 引脚9和引脚15在内部连接, 并连接到GND 2推荐的.
10	CTRL 2	默认输出控制. 控制输入 电源关闭时输出所承担的逻辑状态. V OA和V OB 当CTRL 2 为高电平或断开连接且V DD1 关闭时, 输出为高电平 . 当CTRL 2 为低时, V OA 和V OB 输出 为低电平 和V DD1 关闭. V DD1 电源打开时, 该引脚无效.
11	V ID	逻辑输入D.
12	V IC	逻辑输入C.
13	V OB	逻辑输出B.
14	V OA	逻辑输出A.
15	GND 2	接地2. 隔离器第2侧的接地参考点. 引脚9和引脚15在内部连接, 并连接到GND 2推荐的.
16	V DD2	隔离器第2侧的电源电压 (2.7 V至5.5 V) .

表14.真值表（正逻辑）

VIX 输入1	CTRLX 输入2	VDISABLE 状态3	LED DI State4	VDDO State5	氧化钒 输出1	描述
H	X	L或NC	供电	供电	H	正常运行，数据很高。
大号	X	L或NC	供电	供电	大号	正常运行，数据不足。
X	H或NC	H	X	供电	H	输入被禁用.输出处于确定的默认状态 由CTRL X.
X	大号	H	X	供电	大号	输入被禁用.输出处于确定的默认状态 由CTRL X.
X	H或NC	X	无动力	供电	H	输入无电.输出处于确定的默认状态 由CTRL X. VDDI电源恢复1 μ s内输出返回输入状态。 请参阅引脚功能说明（表11，表12和表13） 更多细节。
X	大号	X	无动力	供电	大号	输入无电.输出处于确定的默认状态 由CTRL X. VDDI电源恢复1 μ s内输出返回输入状态。 请参阅引脚功能说明（表11，表12和表13） 更多细节。
X	X	X	供电	无动力	z	输出无电.输出引脚处于高阻抗状态。 输出在VDDO电源恢复1 μ s内返回到输入状态。 请参阅引脚功能说明（表11，表12和表13） 更多细节。

1 V_{Ix}和V_{Ox}是指给定通道（A，B，C或D）的输入和输出信号。

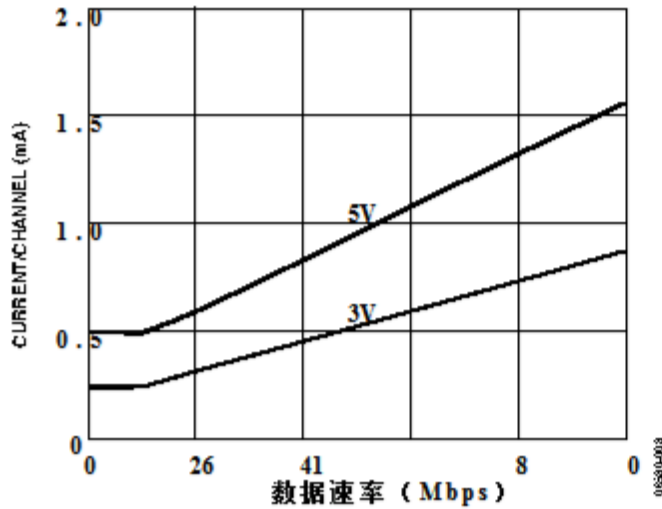
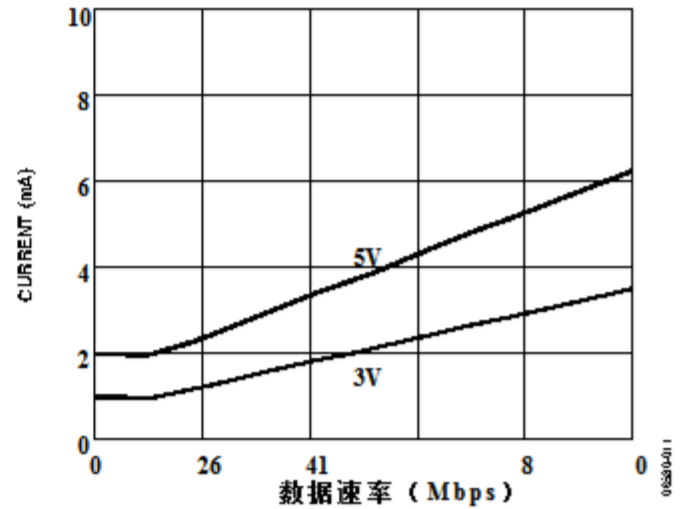
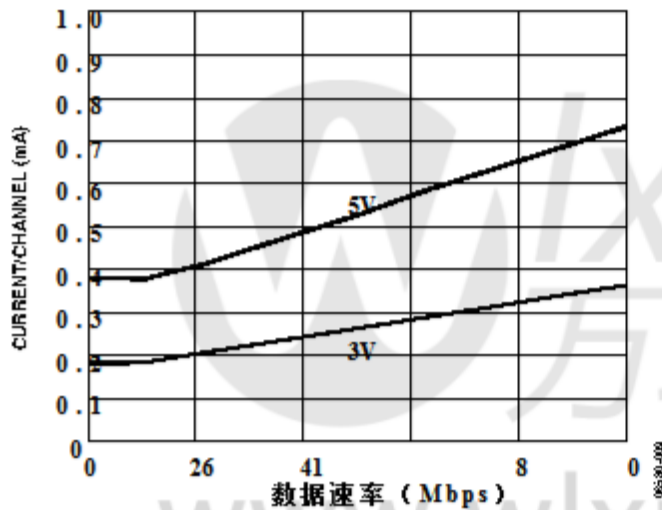
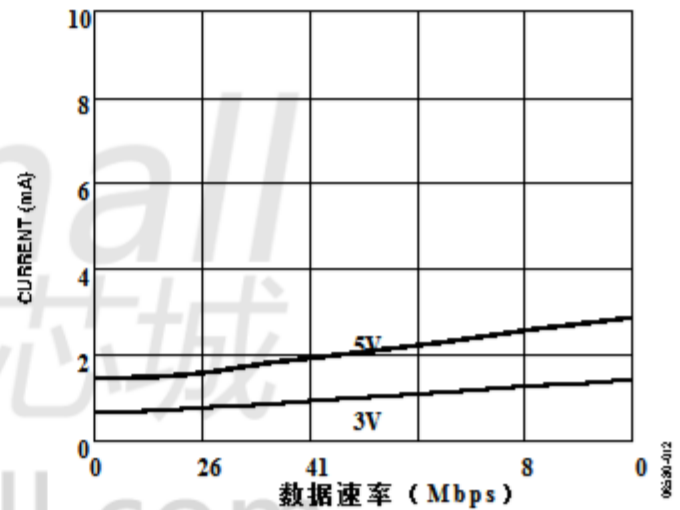
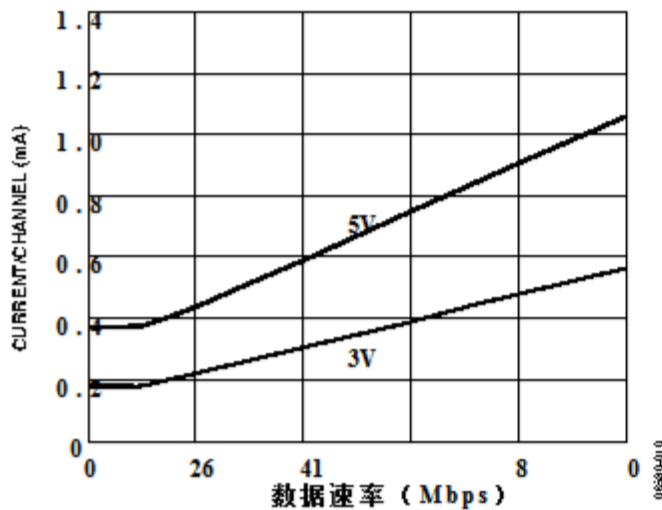
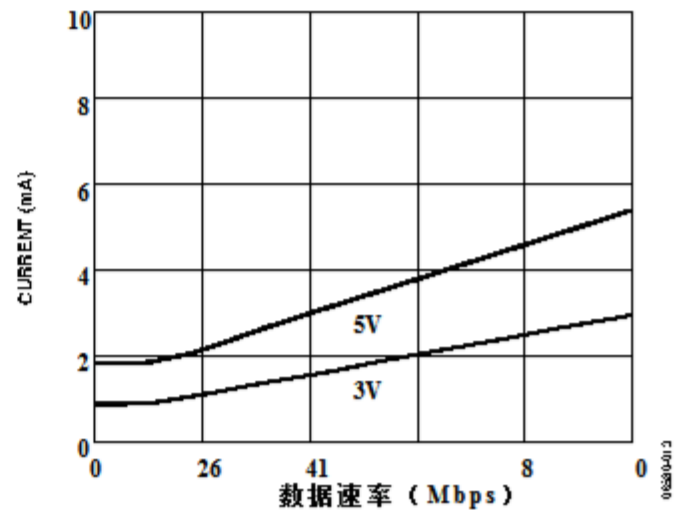
2 CTRL X指给定通道（A，B，C或D）输入侧的默认输出控制信号。

3 仅适用于ADuM1410。

4 V_{DDI}是指给定通道（A，B，C或D）输入端的电源。

5 V_{DDO}是指给定通道（A，B，C或D）输出侧的电源。

典型的性能特征

图8. 每个输入通道与数据速率的典型电源电流
用于5 V和3 V操作图11. 典型ADuM1410 VDD1电源电流与数据速率的关系
用于5 V和3 V操作图9. 每个输出通道与数据速率的典型电源电流
用于5 V和3 V操作 (无输出负载)图12. 典型ADuM1410 VDD2电源电流与数据速率的关系
用于5 V和3 V操作图10. 每个输出通道与数据速率的典型电源电流
用于5 V和3 V操作 (15 pF输出负载)图13. 典型ADuM1411 VDD1电源电流与数据速率的关系
用于5 V和3 V操作

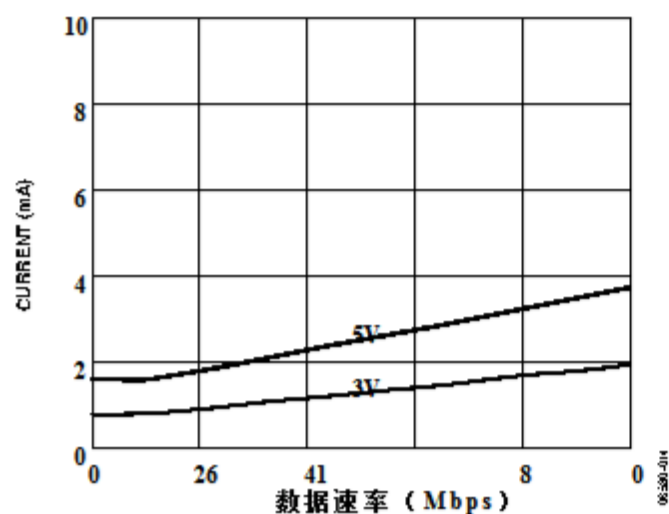


图14.典型ADuM1411 VDD2电源电流与数据速率的关系
用于5 V和3 V操作

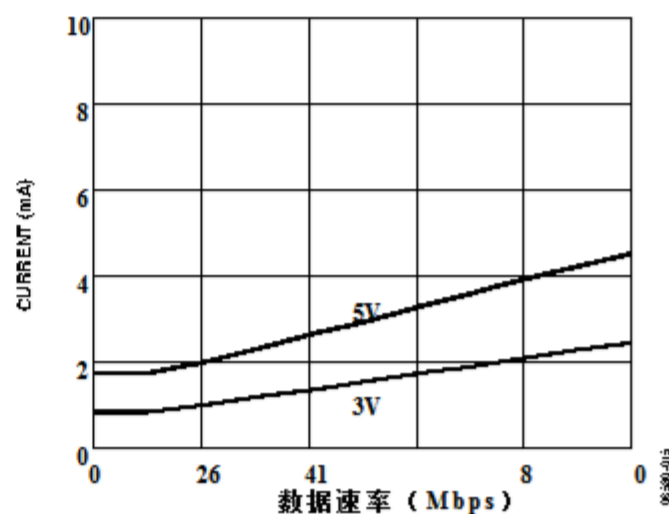


图15.典型ADuM1412 VDD1或VDD2电源电流与
5 V和3 V操作的数据速率

 *lxmall*
万联芯城
www.wlxmall.com

应用信息

PC板布局

ADuM141x数字隔离器无需外部接口

逻辑接口的电路.电源旁路是

强烈建议在输入和输出电源引脚

(见图16).旁路电容器是最方便的

连接在V DD1的引脚1和引脚2之间以及引脚15之间

V DD2引脚16.电容值应介于两者之间

0.01μF和0.1μF.两端之间的总引线长度

电容和输入电源引脚不应超过

20毫米.引脚1和引脚8之间以及引脚9之间的旁路

除非同时接地引脚, 否则也应考虑引脚16

每个包装都靠近包装连接在一起.

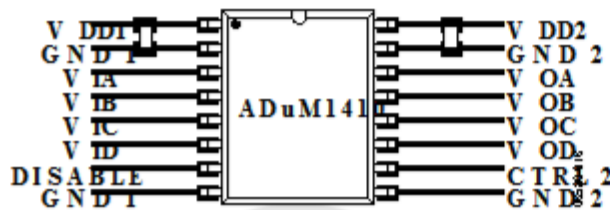


图16.推荐的印刷电路板布局

在涉及高共模瞬变的应用中, 对于减少隔离板上的电路板耦合非常重要屏障.此外, 用户应该设计电路板布局所以确实发生的任何耦合都会影响所有引脚在给定的组件一侧.未能确保这可能导致引脚之间的电压差超过绝对值器件的最大额定值, 从而导致闭锁或永久性的损害.

传播延迟相关的参数

传播延迟是描述所花费时间的参数

一个逻辑信号传播通过一个组件.输入 - 输出传输延迟时间为高到低的转换可能不同于从低到高的传播延迟时间过渡.

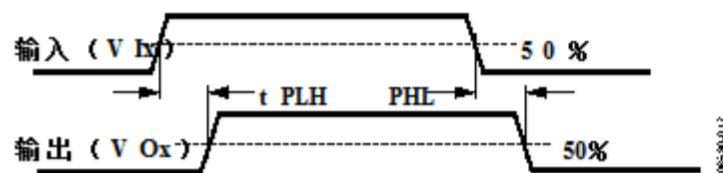


图17.传播延迟参数

脉冲宽度失真是两者之间的最大差异这两个传播延迟值以及如何指示准确地保持输入信号的时间.

频道到频道的匹配是指最大的金额

单个通道内的传播延迟是不同的

ADuM141x组件.

传播延迟歪斜是指最大量

多个ADuM141x之间的传播延迟有所不同

在相同条件下运行的组件.

直流正确性和磁场抗扰度

隔离器输入处的正向和负向逻辑转换

导致窄 (~1 ns) 脉冲被发送到解码器使用

变压器.解码器是双稳态的, 因此, 要么被设置或由脉冲复位, 指示输入逻辑转换.在里面

在输入端没有超过 ~1μs 的逻辑转换, a

指示正确的输入状态的周期性的一组刷新脉冲

被发送以确保输出端的直流正确性.如果解码器

没有接收到大于 5μs 的内部脉冲

输入侧被认为是无动力或无功能的

在这种情况下, 隔离器输出被强制为默认状态

表14) 由看门狗定时器电路.

确定ADuM141x的磁场抗扰度

由变化的磁场, 其中感应电压

变压器的接收线圈足够大, 要么设置错误或

重置解码器.以下分析定义了条件

在这之下可能发生. 3 V 的运行条件

ADuM141x被检查, 因为它代表最可疑的, tible操作模式.

变压器输出端的脉冲幅度更大

因此, 解码器具有大约0.5V的感测阈值

建立一个感应电压可以达到的0.5V裕度

容忍.在接收线圈上感应的电压由下式给出

$$V = (-d\phi / dt) \sum r_n n^2; n = 1, 2, \dots, N$$

哪里:

ϕ 是磁通密度 (高斯).

r_n 是接收线圈中第n匝的半径 (cm).

N是接收线圈的匝数.

给定ADuM141x和接收线圈的几何形状

强制要求感应电压至多是,

解码器0.5 V裕量的50%, 最大允许值

可以计算给定频率的磁场.结果

如图18所示.

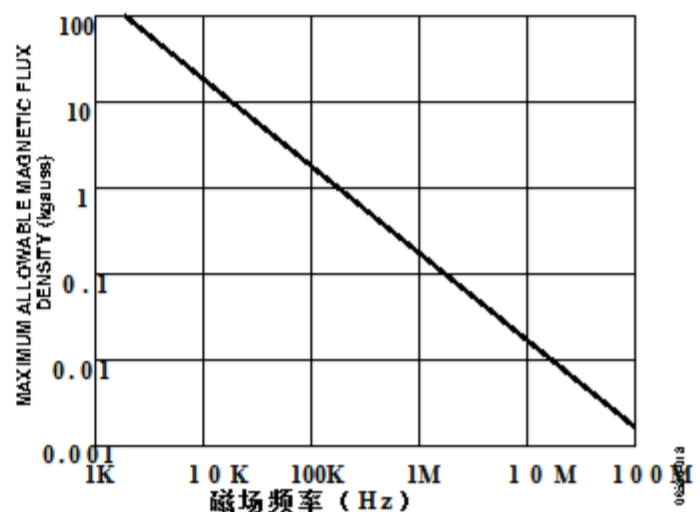


图18.最大允许的外部磁通密度

例如，在1MHz的磁场频率下，
0.2千高斯的最大允许磁场诱导a
接收线圈的电压为0.25 V.这大约是50%
感应阈值并且不会导致错误的输出转换。
类似地，如果在发射脉冲期间发生这样的事件
(并且有最坏的极性)，它会减少收到的
脉冲> 1.0 V至0.75 V，仍远高于0.5 V检测
解码器的阈值。

先前的磁通量密度值对应于
特定电流的大小在给定的距离
ADuM141x变压器.图19显示了这些允许的
作为所选频率的函数的电流量值
距离.如图所示，ADuM141x是非常免疫的
只能受到极大电流的影响
高频非常接近组件.对于1 MHz
如前所述的例子，0.5千安电流将不得不是
放置在距离ADuM141x 5 mm处以影响操作的
组件。

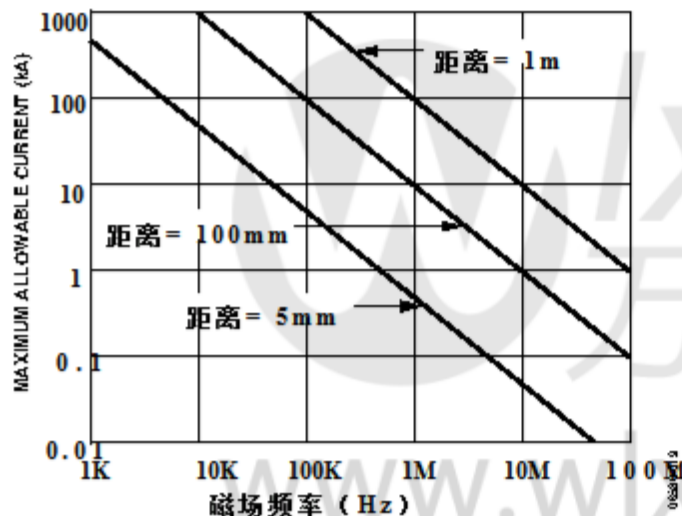


图19.各种最大允许电流
电流至ADuM141x的间距

请注意，在强磁场和高的组合
频率，由印刷电路板迹线形成的任何回路都可以
产生足够大的误差电压来触发
后续电路的阈值.应该小心
这样的痕迹布局，以避免这种可能性。

能量消耗

ADuM141x给定通道的电源电流
隔离器是电源电压，数据速率的函数
通道和通道的输出负载。

对于每个输入通道，电源电流由下式给出

$$I_{DDI} = I_{DDI}(Q) \quad f \leq 0.5 f_r$$

$$I_{DDI} = I_{DDI}(D) \times (2f - f_r) + I_{DDI}(Q) \quad f > 0.5 f_r$$

对于每个输出通道，电源电流由下式给出

$$I_{DDO} = I_{DDO}(Q) \quad f \leq 0.5 f_r$$

$$I_{DDO} = (I_{DDO}(D) + (0.5 \times 10^{-3}) \times C_L \times V_{DDO}) \times (2f - f_r) + I_{DDO}(Q) \quad f > 0.5 f_r$$

哪里：

$I_{DDI}(D)$ ， $I_{DDO}(D)$ 是输入和输出动态电源电流
每通道 (mA / Mbps)。

C_L 是输出负载电容 (pF)。

V_{DDO} 是输出电压 (V)。

f 是输入逻辑信号频率 (MHz)；它是输入的一半
数据速率，以Mbps为单位表示。

f_r 是输入级刷新率 (Mbps)。

$I_{DDI}(Q)$ ， $I_{DDO}(Q)$ 是指定的输入输出静态
电源电流 (mA)。

要计算总电压 V_{DD1} 和 V_{DD2} 的供电电流

每个输入和输出通道对应的电流

V_{DD1} 和 V_{DD2} 被计算和总计.图8和图9

根据数据速率显示每个通道的电源电流

卸载的输出条件.图10显示了每个通道

作为15 pF输出的数据速率的函数提供电流

条件.图11至图15显示了总的 V_{DD1} 和

V_{DD2} 电源电流与ADuM1410 /
ADuM1411 / ADuM1412通道配置。

绝缘寿命

所有的绝缘结构，最终遭受破坏
到足够长的时间内的电压应力.以...的速率
绝缘降解取决于其特性
施加在绝缘层上的电压波形.此外
由管理机构Analog进行的测试
设备执行一系列广泛的评估来确定
ADuM141x内绝缘结构的寿命。

ADI公司使用电压执行加速寿命测试

电平高于额定连续工作电压。

几种操作条件的加速因子是

决心.这些因素允许计算时间

在实际工作电压下失效.显示的值

表10总结了50年使用寿命的峰值电压

为双极性交流工作条件和最大值

CSA / VDE批准的工作电压.在很多情况下，

认可的工作电压高于50年的使用寿命

电压.在这些高工作电压下工作可能会导致

在某些情况下会缩短绝缘寿命。

ADuM141x的绝缘寿命取决于施加在隔离屏障上的电压波形类型。该iCoupler绝缘结构以不同的速率降级取决于波形是双极性交流，单极性交流，或直流。图20，图21和图22说明了这些不同的隔离电压波形。

双极性交流电压是最严格的环境。目标在交流双极条件下工作50年决定了ADI公司推荐的最大值工作电压。

在单极交流或直流电压的情况下，绝缘显著降低。这允许更高的操作工作电压，同时还能达到50年的使用寿命。该表10中列出的工作电压可以应用维持50年的最低寿命提供电压符合单极交流或直流电压的情况。任何交叉绝缘电压波形不符合图21或图22应被视为一个双极交流波形，峰值电压应限制在50年的寿命电压值列于表10。

请注意，图21中显示的电压显示为正弦曲线仅用于说明目的。它意味着代表任何电压波形在0 V和一些限制之间变化值。限制值可以是正值或负值，但是电压不能跨越0 V。

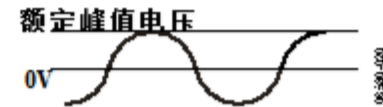


图20.双极性AC波形

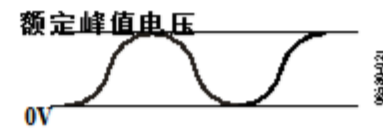
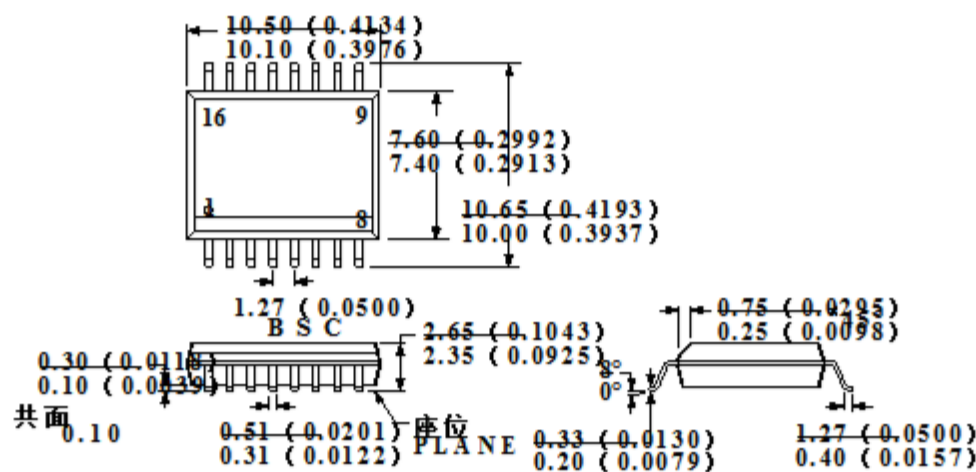


图21.单极性AC波形



图22.直流波形

外形尺寸



订购指南

型号1	数的输入, V DD1 侧	数的输入, V DD2 侧	最大 数据速率	最大 传播 延迟, 5V	最大 脉冲宽度 失真	温度 范围	包装说明	包 选项
ADuM1410ARWZ4	4	0	1 Mbps	100纳秒	40纳秒	-40°C至+ 105°C	16引脚SOIC_W	RW-16
ADuM1410ARWZ-RL 4	4	0	1 Mbps	100纳秒	40纳秒	-40°C至+ 105°C	16引脚SOIC_W, 13“卷带式	RW-16
ADuM1410BRWZ4	4	0	10 Mbps	50纳秒	5 ns	-40°C至+ 105°C	16引脚SOIC_W	RW-16
ADuM1410BRWZ-RL 4	4	0	10 Mbps	50纳秒	5 ns	-40°C至+ 105°C	16引脚SOIC_W, 13“卷带式	RW-16
ADuM1411ARWZ3	3	1	1 Mbps	100纳秒	40纳秒	-40°C至+ 105°C	16引脚SOIC_W	RW-16
ADuM1411ARWZ-RL 3	3	1	1 Mbps	100纳秒	40纳秒	-40°C至+ 105°C	16引脚SOIC_W, 13“卷带式	RW-16
ADuM1411BRWZ3	3	1	10 Mbps	50纳秒	5 ns	-40°C至+ 105°C	16引脚SOIC_W	RW-16
ADuM1411BRWZ-RL 3	3	1	10 Mbps	50纳秒	5 ns	-40°C至+ 105°C	16引脚SOIC_W, 13“卷带式	RW-16
ADuM1412ARWZ2	2	2	1 Mbps	100纳秒	40纳秒	-40°C至+ 105°C	16引脚SOIC_W	RW-16
ADuM1412ARWZ-RL 2	2	2	1 Mbps	100纳秒	40纳秒	-40°C至+ 105°C	16引脚SOIC_W, 13“卷带式	RW-16
ADuM1412BRWZ2	2	2	10 Mbps	50纳秒	5 ns	-40°C至+ 105°C	16引脚SOIC_W	RW-16
ADuM1412BRWZ-RL 2	2	2	10 Mbps	50纳秒	5 ns	-40°C至+ 105°C	16引脚SOIC_W, 13“卷带式	RW-16

1 Z =符合RoHS的部分.

笔记



笔记

